

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成16年7月15日(2004.7.15)

【公開番号】特開2001-110133(P2001-110133A)

【公開日】平成13年4月20日(2001.4.20)

【出願番号】特願平11-284470

【国際特許分類第7版】

G 1 1 B 20/10

G 0 6 F 3/08

【F I】

G 1 1 B 20/10 D

G 0 6 F 3/08 F

【手続補正書】

【提出日】平成15年6月23日(2003.6.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

一定のバイト数からなるセクタ毎に所定のフォーマットを形成するデジタルデータに対して、データに含まれる符号誤りの訂正処理または検出処理を施した後、データをコンピュータ機器へ転送するCD-ROMデコーダにおいて、上記デジタルデータに含まれるヘッダ情報を取り込むヘッダ情報レジスタと、上記ヘッダ情報に基づいて上記デジタルデータの各セクタ毎のフォーマットを判定し、セクタ情報を生成するセクタ情報変換回路と、を備え、上記デジタルデータと共に上記セクタ情報をバッファメモリに記憶することを特徴とするCD-ROMデコーダ。

【請求項2】

上記デジタルデータ及び上記セクタ情報がセクタ単位で対応付けられ、上記デジタルデータが記憶される第1のアドレス領域及び上記セクタ情報が記憶される第2のアドレス領域が記憶領域内に確保されたバッファメモリが接続されることを特徴とする請求項1に記載のCD-ROMデコーダ。

【請求項3】

上記バッファメモリに記憶された上記セクタ情報に基づいて、上記デジタルデータに対する符号誤りの訂正処理及び検出処理の切り換えを行うことを特徴とする請求項2に記載のCD-ROMデコーダ。

【請求項4】

上記バッファメモリに記憶された上記セクタ情報に基づいて、上記バッファメモリに記憶された上記デジタルデータのコンピュータ機器側への転送処理を行うことを特徴とする請求項2に記載のCD-ROMデコーダ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

エラー訂正検出回路17は、書き込みレジスタ12からバッファRAMに書き込まれたCD-

R O M データを 1 セクタ単位で読み出すと共に、セクタ情報書込レジスタ 15 からバッファ R A M に書き込まれたセクタ情報を読み出す。そして、セクタ情報に基づいて、C D - R O M データに対して施すべき処理を決定し、E C C による符号誤りの訂正処理及びE D C による符号誤りの検出処理を施す。例えば、セクタ情報がモード 1 あるいはモード 2 のフォーム 1 を示す場合には、符号誤りに対して訂正処理及び検出処理を行い、モード 2 のフォーム 2 の場合には、符号誤りの検出処理のみとなる。このエラー訂正検出回路 17 において所定の処理が施されたC D - R O M データは、ホストコンピュータへの転送に備えて、再びバッファ R A M に保持される。

#### 【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 1

【補正方法】変更

【補正の内容】

#### 【0 0 2 1】

読出アドレス発生回路 20 は、後述するセクタ情報判定回路 24 及びコマンド判定回路 26 の指示に応答して、バッファ R A M 内の第 1 のアドレス領域及び第 2 のアドレス領域を順次指定するアドレスを発生し、バッファ R A M に記憶されたC D - R O M データ及びセクタ情報を読み出す。アドレスレジスタ 21 は、書込アドレス発生回路 16 が発生するアドレスの内、各セクタの先頭のデータに対応する書き込みアドレスと、セクタ情報に対応する書き込みアドレスとを取り込んで保持する。即ち、バッファ R A M には、図 2 に示すように、N セクタ分のC D - R O M データが第 1 のアドレス領域に記憶されており、各セクタの先頭のデータが記憶されているアドレスが N セクタ分だけアドレスレジスタ 21 に格納される。そして、N セクタのC D - R O M データに対応する N 個のセクタ情報が、第 2 のアドレス領域に記憶されており、各セクタ情報の記憶アドレスがアドレスレジスタ 21 に格納される。アドレスカウンタ 22 は、読出アドレス発生回路 20 がアドレスを更新する毎にカウント動作を繰り返し、そのカウント値を後述するコマンド判定回路 26 に供給する。このアドレスカウンタ 22 は、読出アドレス発生回路 20 がバッファ R A M に対して読み出しあдресを供給している間に動作することで、バッファ R A M から読み出されるデータのセクタ数をカウントする。

#### 【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 2

【補正方法】変更

【補正の内容】

#### 【0 0 2 2】

セクタ情報読出レジスタ 23 は、バッファ R A M から読み出されるセクタ情報を一時的に保持する。セクタ情報判定回路 24 は、セクタ情報読出レジスタ 23 に格納されたセクタ情報に基づいて、そのセクタ情報に対応するセクタのC D - R O M データのフォーマットを認識する。そして、セクタ情報判定回路 24 は、ホストコンピュータへデータを転送する際の読出アドレス発生回路 20 のオフセットをC D - R O M データのフォーマットに応じて設定する。即ち、バッファ R A M に記憶されたC D - R O M データは、ヘッダ及びサブヘッダを除いたユーザデータをホストコンピュータ側へ転送するため、各セクタ毎のフォーマットに合わせてヘッダ及びサブヘッダの分のアドレスをオフセットとして先頭のアドレスに加算する。

#### 【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 3

【補正方法】変更

【補正の内容】

#### 【0 0 2 3】

コマンドレジスタ 25 は、ホストコンピュータから送られてくる転送指示等のコマンドを一時的に保持する。コマンド判定回路 26 は、アドレスレジスタ 21 及びアドレスカウンタ 22 の出力とコマンドレジスタ 25 に格納されたコマンドとに従い、読み出アドレス発生回路 20 やセクタ情報読み出レジスタ 23 に対して、動作指示を与える。即ち、ホストコンピュータから特定のセクタの転送要求があったとき、要求のあったセクタがバッファ RAM に記憶されているかどうかをコマンド判定回路 26 が判定する。そして、目標とするセクタがバッファ RAM 内に記憶されていた場合、まず、目標セクタに対応するセクタ情報をセクタ情報読み出レジスタ 23 に読み出し、そのセクタ情報に基づいて目標セクタのフォーマットを判定する。続いて、フォーマットの判定結果に従い、先頭アドレスにオフセットを加算するようにして読み出アドレス発生回路 20 を起動し、目標セクタのユーザデータを読み出す。例えば、目標セクタがモード 1 であった場合、アドレスレジスタ 21 に格納された先頭アドレスに、同期信号の 12 バイト分とヘッダの 4 バイト分を加算した位置から目標セクタのユーザデータを読み出すように構成される。ユーザデータの読み出しが開始されると、アドレスカウンタ 22 がカウント動作を開始し、バッファ RAM から読み出されるユーザデータのバイト数をカウントする。そして、読み出したユーザデータのバイト数が、ホストコンピュータから指示されたバイト数に達した時点で、コマンド判定回路 26 は読み出アドレス発生回路 20 に対して停止指示を与える。これにより、バッファ RAM に格納されたデータに関しては、制御マイコンの制御を受けることなく、自動的にホストコンピュータ側へ転送される。

#### 【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

#### 【0024】

尚、目標セクタの CD-ROM データがバッファ RAM 内に記憶されていなかった場合、コマンド判定回路 26 は、第 2 のデータバス 19 を通して制御マイコンに対して新たな CD-ROM データの読み込み指示を送る。これにより、制御マイコンは、ピックアップを起動し、目標セクタを含む CD-ROM データを読み出すように各部を動作させる。そして、バッファ RAM 内に目標セクタが記憶された後には、上述の自動転送動作が行われる。

#### 【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

#### 【0025】

転送バッファ 27 は、読み出アドレス発生回路 20 が発生するアドレスに従って読み出されたユーザデータを第 1 のデータバス 18 を通して取り込み、ホストコンピュータへ転送する。

#### 【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

#### 【0026】

同期信号検出回路 28 は、入力されるデータの各セクタの始まりに付された 12 バイトの同期信号を検出し、入力される CD-ROM データのセクタの始まりを示すタイミング信号を後述するタイミング発生回路 29 に与える。この同期信号検出回路 28 は、同期信号を検出できなかったとき、検出エラーを示すデータを第 2 のデータバス 19 から制御マイ

コン7へ転送する。タイミング発生回路2\_9は、同期信号検出回路2\_8から出力されるタイミング信号に基づき、各種のタイミングクロックを生成する。これらのタイミングクロックは、制御マイコンと共に各部に供給され、それぞれの動作タイミングを決定する。

#### 【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

#### 【0030】

ステップ3では、ヘッダに連続するサブヘッダが読み込まれる。続くステップS4では、読み込まれた8バイトのサブヘッダを、前半の4バイトと後半4バイトとに分けて互いに比較し、それらが一致しているか否かを判定する。即ち、サブヘッダは、4バイトの同一のデータが2度繰り返されているため、それらの一一致を検出することで、サブヘッダであることが検出される。このステップS4でサブヘッダの一一致が確認されなかった場合には、セクタ情報を「011b」として確定する。この場合、モード2でもサブヘッダの無いフォームレスとなる。そして、サブヘッダの一一致が確認された場合、ステップS5に進んで、フォームの判定が行われる。サブヘッダの特定ビットが判定され、特定ビットが「0b」であればセクタ情報を「100b」として確定し、特定ビットが「1b」であればセクタ情報を「101b」として確定する。セクタ情報を「100b」であればモード2のフォーム1となり、「101b」であればモード2のフォーム2となる。

#### 【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】符号の説明

【補正方法】変更

【補正の内容】

#### 【符号の説明】

1 コンパクトディスク

2 ピックアップ部

3 アナログ信号処理部

4 デジタル信号処理部

5 C D - R O M デコーダ

6 バッファRAM

7 制御マイコン

1 1 ディスクランブル回路

1 2 書込情報レジスタ

1 3 ヘッダ情報レジスタ

1 4 セクタ情報変換回路

1 5 セクタ情報書込タイプレジスタ

1 6 書込アドレス発生回路

1 7 エラー訂正検出回路

1 8 第1のデータバス

1 9 第2のデータバス

2 0 読出アドレス発生回路

2 1 アドレスレジスタ

2 2 アドレスカウンタ

2 3 セクタ情報読出レジスタ

2 4 セクタ情報判定回路

2 5 コマンドレジスタ

2 6 コマンド判定回路

2 7 転送バッファ

2 8 同期信号検出回路  
2 9 タイミング発生回路