

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 9 月 17 日(17.09.2015)



(10) 国際公開番号

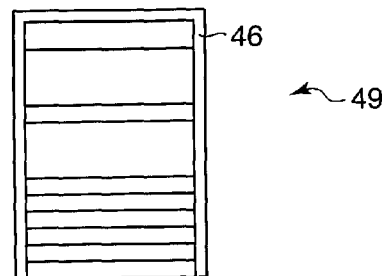
WO 2015/137172 A1

- (51) 国際特許分類:
H01L 43/12 (2006.01) H01L 21/8246 (2006.01)
H01L 21/302 (2006.01) H01L 27/105 (2006.01)
H01L 21/3065 (2006.01) H01L 43/08 (2006.01)
- (21) 国際出願番号: PCT/JP2015/056011
- (22) 国際出願日: 2015 年 2 月 23 日(23.02.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-049305 2014 年 3 月 12 日(12.03.2014) JP
- (71) 出願人: 東京エレクトロン株式会社(TOKYO ELECTRON LIMITED) [JP/JP]; 〒1076325 東京都港区赤坂五丁目 3 番 1 号 Tokyo (JP).
- (72) 発明者: 原 謙一(HARA, Kenichi); 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 東京エレクトロン株式会社内 Yamanashi (JP).
- (74) 代理人: 別役 重尚, 外(BECCHAKU, Shigehisa et al.); 〒1050004 東京都港区新橋 5 丁目 2 2 番 1 0 号 松岡田村町ビル 7 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR DEVICE PRODUCTION METHOD AND PRODUCTION APPARATUS

(54) 発明の名称: 半導体デバイスの製造方法及び製造装置

図 5 C



(57) Abstract: Provided is a method for producing a semiconductor device capable of exerting the desired capability. The method comprises subjecting the layered structure (43) of a wafer (W) to plasma etching in an etching module (11) of the semiconductor device production apparatus (10) to erode through etching the portion of the layered structure (43) that is not covered by a hard mask (44), transferring into a trimming module (12) the wafer (W) having a pillar structure (49) whereof the side surfaces have become slanted due to the plasma etching being performed, supplying an acetic acid gas into a processing chamber (22) of the trimming module (12), and emitting an oxygen GCIB from a GCIB-emitting device (26) toward the pillar structure (49).

(57) 要約: 所望の性能を発揮することができる半導体デバイスの製造方法を提供する。半導体デバイス製造装置 10 のエッチングモジュール 11 においてウエハ W の積層構造 43 へプラズマエッチングを施して積層構造 43 におけるハードマスク 44 によって覆われていない部分をエッチングによって削り、プラズマエッチングが施されることによって側面が傾斜したピラー構造 49 を有するウエハ W をトリミングモジュール 12 に搬入し、トリミングモジュール 12 の処理室 22 内へ酢酸ガスを供給し、さらに、GCIB 照射装置 26 からピラー構造 49 へ向けて酸素の GCIB を照射する。

明細書

[発明の名称] 半導体デバイスの製造方法及び製造装置

[技術分野]

[0001]

- 5 本発明は、MTJ素子を含む積層構造を有する半導体デバイスの製造方法及び製造装置に関する。

[背景技術]

[0002]

- 近年、DRAMやSRAMに代わる次世代不揮発性メモリとしてMRAM (Magnetoresistive Random Access Memory) (磁気抵抗メモリ) が開発されている。
MRAMはキャパシタの代わりにMTJ (Magnetic Tunnel Junction) (磁気トンネル接合) 素子を有し、磁化状態を利用して情報の記憶を行う。

[0003]

- MTJ素子は、絶縁膜、例えば、MgO膜と、該MgO膜を挟んで対向する2つの強磁性膜、例えば、CoFeB膜からなり、MRAMはMTJ素子と、Ta膜やRu膜等の貴金属膜によって構成される。

[0004]

- MRAMは、図13Aに示すように、積層されたMgO膜150、該MgO膜150を挟んで対向する2つのCoFeB膜151、152やTa膜153、Ru膜154を含む積層構造において、絶縁系のハードマスク155や金属系のハードマスク156を用いて各膜をエッチングし、図13Bに示すようなピラー構造(柱状構造)157を得ることにより製造される。

[0005]

- Ta膜153やRu膜154等の貴金属膜は一般に難エッチング性であるため、上述した積層構造ではスパッタモードの物理的エッチングによって貴金属膜をエッチングする。このとき、エッチングの手段としては、イオンミリング(例えば、特許文献1参照。)やプラズマエッチングが用いられる。

[先行技術文献]

[特許文献]

[0006]

[特許文献1] 特開2005-243420号公報

5 [発明の概要]

[発明が解決しようとする課題]

[0007]

しかしながら、イオンミリングではイオンの打ち込みによってピラー構造157の側面に結晶性が消失したダメージ層が形成されることがある。また、プラズマエッチングではスパッタリングが強いとピラー構造157の側面が傾斜する一方、スパッタリングが弱いと各膜の材料や処理ガス中の炭素、水素が組み合わされて生じるポリマー層がピラー構造157の側面に形成される。

[0008]

上述したダメージ層、側面の傾斜やポリマー層はMgO膜の絶縁機能やCoFeB膜の磁性を阻害するため、イオンミリングやプラズマエッチングのみでピラー構造157を形成する場合、該ピラー構造157を有するMRAMが所望の性能を発揮できないことがある。

[0009]

本発明の目的は、所望の性能を発揮することができる半導体デバイスの製造方法及び製造装置を提供することにある。

[課題を解決するための手段]

[0010]

上記目的を達成するために、本発明によれば、少なくともMTJ素子及び金属層を含み、前記MTJ素子は、第1の強磁性膜、絶縁膜及び第2の強磁性膜がこの順で積層されて構成される積層構造を有する半導体デバイスの製造方法であって、前記積層構造をイオンミリング又はプラズマエッチングによってエッチングする第1の加工ステップと、前記第1の加工ステップの後に、前記積層構造へG

C I Bを照射する第2の加工ステップとを有し、前記第2の加工ステップでは、前記積層構造の周りに酢酸ガスを供給するとともに、前記積層構造へ酸素のG C I Bが照射される半導体デバイスの製造方法が提供される。

[0011]

- 5 また、上記目的を達成するために、本発明によれば、少なくともMTJ素子及び金属層を含む積層構造を有する半導体デバイスの製造装置であって、前記積層構造をイオンミリング又はプラズマエッチングによってエッチングする第1の加工ユニットと、前記エッチングされた積層構造へG C I B（ガスクラスターイオンビーム）を照射する第2の加工ユニットとを備え、前記第2の加工ユニットでは、前記積層構造の周りに酢酸ガスを供給するとともに、前記積層構造へ酸素のG C I Bが照射される半導体デバイスの製造装置が提供される。
- 10

[発明の効果]

[0012]

- 本発明によれば、第1の加工ステップにおいて生じた積層構造のダメージ層、
- 15 積層構造の側面の傾斜、又は積層構造の側面に形成されたポリマー層へ酢酸ガスの雰囲気下で酸素のG C I Bが照射される。ダメージ層、積層構造の側面の傾斜やポリマー層には難エッチング材である貴金属を含む金属が存在するが、酸素ガスクラスターの運動エネルギー及び酸素ガスクラスターから分解した酸素分子による金属の酸化の促進、さらには酢酸分子による金属の酸化物の取り囲み、昇華
- 20 を通じてダメージ層、積層構造の側面の傾斜やポリマー層が化学的に除去される。その結果、MTJ素子におけるMgO膜の絶縁機能やCoFeB膜の磁性が阻害されることが無いので、MTJ素子を含む半導体デバイスは所望の性能を発揮することができる。

[図面の簡単な説明]

- 25 [0013]

[図1]本発明の第1の実施の形態に係る半導体デバイスの製造装置の構成を概略的に示す平面図である。

[図 2] 図 1 におけるトリミングモジュールの構成を概略的に示す断面図である。

[図 3] 図 2 における G C I B 照射装置の構成を概略的に示す断面図である。

[図 4 A 乃至図 4 C] MT J 素子を含む積層構造において側面が傾斜する過程
5 を説明するための図である。

[図 5 A 乃至図 5 C] 本発明の第 1 の実施の形態に係る半導体デバイスの製造方法を示す工程図である。

[図 6 A 乃至図 6 C] MT J 素子を含む積層構造において側面にポリマー層が形成される過程を説明するための図である。

10 [図 7 A 乃至図 7 C] 本発明の第 2 の実施の形態に係る半導体デバイスの製造方法を示す工程図である。

[図 8 A 乃至図 8 C] MT J 素子を含む積層構造において側面にダメージ層が形成される過程を説明するための図である。

[図 9 A 乃至図 9 C] 本発明の第 3 の実施の形態に係る半導体デバイスの製造
15 方法を示す工程図である。

[図 1 0] 階段状に形成された MT J 素子の構成を概略的に示す断面図である。
。

[図 1 1] 酸素の G C I B を照射した場合における M g O 膜及び C o F e B 膜のエッチング量を示すグラフである。

20 [図 1 2 A 乃至図 1 2 F] 本発明の第 4 の実施の形態に係る半導体デバイスの製造方法を示す工程図である。

[図 1 3 A 及び図 1 3 B] MT J 素子を有する MR A M の製造過程を説明するための工程図である。

[発明を実施するための形態]

25 [0 0 1 4]

以下、本発明の実施の形態について図面を参照しながら説明する。

[0 0 1 5]

まず、本発明の第 1 の実施の形態に係る半導体デバイスの製造方法を実行する製造装置について説明する。

[0016]

図 1 は、本実施の形態に係る半導体デバイスの製造装置の構成を概略的に示す
5 平面図である。

[0017]

図 1 において、半導体デバイス製造装置 10 は、成膜処理によって複数の膜から構成される積層構造を有するウエハ W へ物理的エッチング処理を施すエッチングモジュール 11（第 1 の加工ユニット）と、エッチング処理が施されたウエハ
10 W へ G C I B（Gas Cluster Ion Beam）を用いてトリミング処理を施すトリミングモジュール 12（第 2 の加工ユニット）と、トリミング処理が施されたウエハ W の積層構造を覆う窒化膜、例えば、S i N（窒化珪素）膜を成膜する成膜モジュール 13（成膜ユニット）と、複数のウエハ W（図中破線で示す）を収容する
容器、例えば、F O U P（Front Opening Unified Pod）14 からウエハ W を搬出
15 するローダーモジュール 15 と、エッチングモジュール 11、トリミングモジュール 12 や成膜モジュール 13 への各ウエハ W の搬出入を行うトランスファモジュール 16 と、ローダーモジュール 15 及びトランスファモジュール 16 の間で各ウエハ W の受け渡しを行う 2 つのロードロックモジュール 17 とを備える。

[0018]

20 ロードモジュール 15 は内部が大気開放された略直方体状の搬送室からなり、F O U P 14 を装着可能なロードポート 18 を有し、該ロードポート 18 に装着された F O U P 14 への各ウエハ W の搬出入を行う搬送アーム 19（図中破線で示す）を搬送室の内部に有する。

[0019]

25 トランスファモジュール 16 は内部が減圧された搬送室を有し、トランスファモジュール 16 の周りにはエッチングモジュール 11、トリミングモジュール 12 や成膜モジュール 13 が放射状に配置されて接続され、該トランスファモジュール

ール16は搬送室の内部に配置された搬送アーム20（図中破線で示す）によってエッチングモジュール11、トリミングモジュール12、成膜モジュール13及び各ロードロックモジュール17の間でウエハWの搬送を行う。

[0020]

- 5 ロードロックモジュール17は内部を大気圧環境及び減圧環境に切替可能な待機室からなり、ローダーモジュール15の搬送アーム19及びトランスファモジュール16の搬送アーム20がロードロックモジュール17を介して各ウエハWの受け渡しを行う。

[0021]

- 10 エッチングモジュール11は内部が減圧された処理室を有し、該処理室内でイオンミリングやプラズマエッチングによってウエハWへ物理的エッチング処理を施す。トリミングモジュール12も内部が減圧された処理室を有し、該処理室内において後述のGCIB照射装置26からウエハWへGCIBを照射してウエハWへトリミング処理を施す。成膜モジュール13も内部が減圧された処理室を有し、該処理室内においてプラズマを用いたCVD処理によってウエハWの積層構造を覆うSiN膜を成膜する。
- 15

[0022]

- また、半導体デバイス製造装置10は制御部21を備え、該制御部21は、例えば、所望のレシピを実現するプログラムに従って半導体デバイス製造装置10
- 20 の各構成要素の動作を制御して各ウエハWに所望のレシピに対応する処理を施す。なお、図1では、制御部21がローダーモジュール15及びトリミングモジュール12へ接続されているが、制御部21は半導体デバイス製造装置10におけるいずれかの構成要素に接続されてもよく、また、いずれかの構成要素が制御部21を有していてもよく、さらに、制御部21は、半導体デバイス製造装置10
- 25 とは異なる場所に設置された外部サーバとして構成されてもよい。

[0023]

図2は、図1におけるトリミングモジュールの構成を概略的に示す断面図であ

る。

[0024]

図2において、トリミングモジュール12は、ウエハWを収容する処理室22と、該処理室22内の下方に配置された載置台23と、該載置台23の上面に載置されてウエハWを静電吸着する静電チャック24と、該静電チャック24を静電吸着されたウエハWと共に載置台23から離間させるアーム部25と、処理室22の側壁部に配置されて酸素のGCIBを略水平に照射するGCIB照射装置26とを有する。

[0025]

10 トリミングモジュール12では、アーム部25が、静電吸着されたウエハWがGCIB照射装置26に対向するように静電チャック24を載置台23から離間させ、処理室22内には酢酸ガスが供給され、GCIB照射装置26は対向するウエハWに向けて酸素のGCIBを照射する。

[0026]

15 静電チャック24は冷媒流路及びヒータ（ともに図示しない）を内蔵し、静電吸着されたウエハWを冷却する一方、当該ウエハWを加熱することもできる。

[0027]

図3は、図2におけるGCIB照射装置の構成を概略的に示す断面図である。

[0028]

20 図3において、GCIB照射装置26は、略水平に配置され、且つ内部が減圧された筒状の本体27と、該本体27の一端に配置されるノズル28と、板状のスキマー29と、イオナイザー30と、加速器31と、永久磁石32と、アパーチャー板33とを有する。

[0029]

25 ノズル28は本体27の中心軸に沿って配置され、該中心軸に沿って、例えば、酸素ガスを噴出する。スキマー29は本体27内の横断面を覆うように配置され、中心部が本体27の中心軸に沿ってノズル28へ向けて突出し、該突出した

部分の頂部に細穴 3 4 を有する。アパーチャー板 3 3 も本体 2 7 内の横断面を覆うように配置され、本体 2 7 の中心軸に対応する部分にアパーチャー穴 3 5 を有し、本体 2 7 の他端も本体 2 7 の中心軸に対応する部分にアパーチャー穴 3 6 を有する。

5 [0 0 3 0]

イオナイザー 3 0、加速器 3 1 及び永久磁石 3 2 はいずれも本体 2 7 の中心軸を囲むように配置され、イオナイザー 3 0 は内蔵するフィラメントを加熱することによって電子を本体 2 7 の中心軸へ向けて放出し、加速器 3 1 は本体 2 7 の中心軸に沿って電位差を生じさせ、永久磁石 3 2 は本体 2 7 の中心軸近傍で磁界を生じさせる。なお、フィラメントを加熱するためにイオナイザー 3 0 へ印加される電圧を以下「イオン化電圧」と称し、電位差を生じさせるために加速器 3 1 へ印加される電圧を、以下「加速電圧」と称する。

[0 0 3 1]

G C I B 照射装置 2 6 では、本体 2 7 の一端側（図中左側）から他端側（図中
15 右側）へかけて、ノズル 2 8、スキマー 2 9、イオナイザー 3 0、加速器 3 1、アパーチャー板 3 3 及び永久磁石 3 2 がこの順で配置される。

[0 0 3 2]

ノズル 2 8 が減圧された本体 2 7 の内部へ向けて酸素ガスを噴出すると、酸素ガスの体積が急激に大きくなり、酸素ガスは急激な断熱膨張を起こして酸素分子
20 が急冷される。各酸素分子は急冷されると、運動エネルギーが低下して各酸素分子間に作用する分子間力（ファンデルワールス力）によって互いに密着し、これにより、多数の酸素分子からなる複数の酸素ガスクラスター 3 7 が形成される。

[0 0 3 3]

スキマー 2 9 は細穴 3 4 によって複数の酸素ガスクラスター 3 7 のうち本体 2
25 7 の中心軸に沿って移動する酸素ガスクラスター 3 7 のみを選別し、イオナイザー 3 0 は本体 2 7 の中心軸に沿って移動する酸素ガスクラスター 3 7 へ電子を衝突させることによって当該酸素ガスクラスター 3 7 をイオン化し、加速器 3 1 は

イオン化された酸素ガスクラスター 37 を電位差によって本体 27 の他端側へ加速し、アパーチャー板 33 はアパーチャー穴 35 によって加速された酸素ガスクラスター 37 のうち本体 27 の中心軸に沿って移動する酸素ガスクラスター 37 のみを選別し、永久磁石 32 は磁界によって比較的小さい酸素ガスクラスター 37 (イオン化された酸素分子のモノマーを含む) の進路を変更する。永久磁石 32 では、比較的大きい酸素ガスクラスター 37 も磁界の影響を受けるが、質量が大きいため、磁力によって進路が変更されず、本体 27 の中心軸に沿って移動を継続する。

[0034]

10 永久磁石 32 を通過した比較的大きい酸素ガスクラスター 37 は本体 27 の他端のアパーチャー穴 36 を通過し、酸素の GCIB として本体 27 の外へ射出され、ウエハ W へ向けて照射される。

[0035]

ところで、MRAM は、ウエハ W 上において、図 4A に示すように、積層された MgO 膜 38 (絶縁膜)、該 MgO 膜 38 を挟んで対向する 2 つの CoFeB 膜 39、40 (第 1 の強磁性膜、第 2 の強磁性膜) や Ta 膜 41、Ru 膜 42 を含む積層構造 43 において、当該積層構造 43 上に形成されたハードマスク 44 を用いて各膜をエッチングしてピラー構造 49 を得ることにより製造される。なお、MgO 膜 38 及び CoFeB 膜 39、40 は MTJ 素子 45 を構成する。

20 [0036]

具体的には、まず、半導体デバイス製造装置 10 のエッチングモジュール 11 において、ウエハ W の積層構造 43 へ物理的エッチング処理であるプラズマエッチングを施す。このとき、ウエハ W へ印加されるバイアス電圧を大きく設定し、プラズマ中の陽イオンによるスパッタリングを強くすると、積層構造 43 の各膜
25 だけでなくハードマスク 44 もエッチングによって削られて時間の経過とともに縮小する。

[0037]

積層構造 4 3 へ施されるプラズマエッチングの初期段階では、エッチングによって上位の膜から削られていくため、上位の膜ほどエッチング量が大きくなり、ピラー構造 4 9 の側面は傾斜する（図 4 B）。その後、ハードマスク 4 4 が縮小してハードマスク 4 4 の幅が小さくなると上位の膜の一部が新たに露出してエッチングされる。上位の膜の一部がエッチングされて下位の膜の一部が新たに露出すると、この新たに露出した下位の膜の一部もエッチングされる。すなわち、全ての膜のエッチング量がほぼ同じとなるため、ピラー構造 4 9 の側面における傾斜が維持される（図 4 C）。

[0038]

10 本実施の形態では、ピラー構造 4 9 の側面における傾斜を解消するために、酸素の G C I B を利用する。

[0039]

図 5 A 乃至図 5 C は、本実施の形態に係る半導体デバイスの製造方法を示す工程図である。

15 [0040]

図 5 A 乃至図 5 C において、まず、エッチングモジュール 1 1 においてウエハ W の積層構造 4 3 へプラズマエッチングを施してウエハ W の積層構造 4 3 におけるハードマスク 4 4 によって覆われていない部分をエッチングによって削り、ピラー構造 4 9 を得る（第 1 の加工ステップ）。

20 [0041]

次いで、プラズマエッチングが施されることによって側面が傾斜したピラー構造 4 9 を有するウエハ W をトリミングモジュール 1 2 に搬入し、該ウエハ W を載置台 2 3 とアーム部 2 5 によって G C I B 照射装置 2 6 に対向させる。

[0042]

25 次いで、トリミングモジュール 1 2 の処理室 2 2 内へ酢酸ガスを供給し、さらに、G C I B 照射装置 2 6 からウエハ W へ向けて酸素の G C I B を照射する（図 5 A）（第 2 の加工ステップ）。酸素の G C I B が照射されたウエハ W のピラー

構造 4 9 では、酸素ガスクラスター 3 7 とピラー構造 4 9 の各膜が衝突するが、各膜では酸素ガスクラスター 3 7 が有する運動エネルギー及び酸素ガスクラスター 3 7 から分解した酸素分子によって酸化が促進されて難エッチング材である T a や R u 等の貴金属を含む、各膜を構成する金属の酸化物が生成される。このとき、貴金属の酸化物に関しては蒸気圧が高いためにそのまま昇華し、その他の金属、例えば、C o 、 F e や T a の酸化物に関しては、酢酸ガスの多数の酢酸分子が金属の酸化物を取り囲むことにより、各膜から昇華させられて除去される。

[0 0 4 3]

酸素ガスクラスター 3 7 は G C I B 照射装置 2 6 の加速器 3 1 によって本体 2 7 の中心軸に沿うように加速されているため、極めて直進性が高い。したがって、ウエハ W を G C I B 照射装置 2 6 に対向させてピラー構造 4 9 の頂部を G C I B 照射装置 2 6 に正対させると、酸素ガスクラスター 3 7 は、ピラー構造 4 9 の各膜における縮小したハードマスク 4 4 によって覆われる部分には衝突せず、縮小したハードマスク 4 4 によって覆われていない部分、すなわち、ピラー構造 4 9 の側面における傾斜部分のみに衝突する。これにより、傾斜部分は上述した酸素ガスクラスター 3 7 及び酢酸ガスによる酸化、昇華によって除去され、その結果、ピラー構造 4 9 の側面における傾斜が解消する（図 5 B）。

[0 0 4 4]

次いで、側面における傾斜が解消したピラー構造 4 9 を有するウエハ W からハードマスク 4 4 を除去した後、当該ウエハ W をトランスファモジュール 1 6 を介してトリミングモジュール 1 2 から成膜モジュール 1 3 へ移動させる。トリミングモジュール 1 2 、トランスファモジュール 1 6 及び成膜モジュール 1 3 の処理室や搬送室は内部が減圧されているため、各膜の端部が露出するピラー構造 4 9 において自然酸化膜が形成されるのを防止することができる。

25 [0 0 4 5]

その後、成膜モジュール 1 3 において、プラズマを用いた C V D 処理によってピラー構造 4 9 の露出面を覆う S i N 膜 4 6 を成膜し（図 5 C）、本方法を終了

する。

[0046]

図5A乃至図5Cの半導体デバイスの製造方法によれば、プラズマエッチングを施すことによって生じたピラー構造49の側面の傾斜部分へ酢酸ガスの雰囲気
5 下で酸素のGCIBが照射される。これにより、ピラー構造49の側面の傾斜部分において酸素ガスクラスター37の運動エネルギー及び酸素ガスクラスター37から分解した酸素分子による各膜を構成する金属の酸化の促進、さらには酢酸分子による金属の酸化物の取り囲み、昇華を通じてピラー構造49の側面の傾斜部分が化学的に除去される。その結果、ピラー構造49のMgO膜38の絶縁機
10 能やCoFeB膜39、40の磁性が阻害されることが無いので、MTJ素子45を含むMRAMは所望の性能を発揮することができる。

[0047]

上述した図5A乃至図5Cの半導体デバイスの製造方法では、酸素のGCIBが照射されるが、酸素のGCIB中の酸素ガスクラスター37はピラー構造49
15 の側面の傾斜部分へ衝突すると、容易に分解して酸素分子として飛散する。すなわち、酸素ガスクラスター37がそのままピラー構造49の各膜へ打ち込まれることがないため、各膜においてダメージの発生が抑制される。但し、酸素ガスクラスター37の運動エネルギーが大きいと、分解した酸素分子の運動エネルギーも大きいままと
なり、各酸素分子がピラー構造49の各膜へ打ち込まれてダメージ
20 ジを発生させるおそれがある。したがって、GCIB照射装置26の加速器31における加速電圧を10kV以下に設定し、酸素ガスクラスター37の運動エネルギーが過剰に大きくなるのを防止するのが好ましい。

[0048]

次に、本発明の第2の実施の形態に係る半導体デバイスの製造方法について説明する。本実施の形態に係る半導体デバイスの製造方法も半導体デバイス製造装置10によって実行される。

[0049]

本実施の形態は、その構成や作用が上述した第 1 の実施の形態と基本的に同じであり、ウエハ W の積層構造 4 3 へプラズマエッチングを施す際に、ウエハ W へ印加されるバイアス電圧を大きく設定されない点で上述した第 1 の実施の形態と異なる。したがって、重複した構成、作用については説明を省略し、以下に異なる構成、作用についての説明を行う。

[0050]

例えば、エッチングモジュール 1 1 において、図 6 A に示す、ハードマスク 4 4 が形成されたウエハ W の積層構造 4 3 へプラズマエッチングを施す際に、ウエハ W へ印加されるバイアス電圧を大きく設定せず、プラズマ中の陽イオンによるスパッタリングを弱くすると、ハードマスク 4 4 がエッチングによって削られることがないので、ハードマスク 4 4 は時間が経過しても縮小しない。

[0051]

ハードマスク 4 4 が縮小せずにハードマスク 4 4 の幅が変化しないと、積層構造 4 3 の各膜におけるハードマスク 4 4 によって覆われる部分はエッチングによって削られることがない一方、積層構造 4 3 の各膜におけるハードマスク 4 4 によって覆われない部分はエッチングによって削られ続けるため、ピラー構造 4 9 の側面は傾斜することがない（図 6 B）。

[0052]

しかしながら、積層構造 4 3 の各膜の金属（貴金属を含む）やプラズマエッチングの処理ガス中の炭素、水素が組み合わせられて生じる金属と有機物が結合したポリマーがピラー構造 4 9 の側面に付着しても、スパッタリングが弱いと付着したポリマーを除去することができず、ピラー構造 4 9 の側面にポリマー層 4 7 が形成される（図 6 C）。ポリマー層 4 7 は金属を含むことがあるため、ピラー構造 4 9 の MgO 膜 3 8 と CoFeB 膜 3 9、4 0 が導通し、MTJ 素子 4 5 を含む MRAM の正常な動作を妨げるおそれがある。

[0053]

本実施の形態では、ピラー構造 4 9 の側面に形成されたポリマー層 4 7 を除去

するために、酸素のG C I Bを利用する。

[0054]

図7A乃至図7Cは、本実施の形態に係る半導体デバイスの製造方法を示す工程図である。

5 [0055]

図7A乃至図7Cにおいて、まず、エッチングモジュール11においてウエハWの積層構造43へプラズマエッチングを施し、ウエハWの積層構造43におけるハードマスク44によって覆われていない部分をエッチングによって削り、ピラー構造49を得る（第1の加工ステップ）。

10 [0056]

次いで、プラズマエッチングが施されることによって側面にポリマー層47が形成されたピラー構造49を有するウエハWをトリミングモジュール12に搬入し、該ウエハWを載置台23とアーム部25によってG C I B照射装置26に対向させる。

15 [0057]

次いで、トリミングモジュール12の処理室22内へ酢酸ガスを供給し、さらに、G C I B照射装置26からウエハWへ向けて酸素のG C I Bを照射する（図7A）（第2の加工ステップ）。酸素ガスクラスター37は極めて直進性が高いため、ウエハWをG C I B照射装置26に対向させてピラー構造49の頂部をG C I B照射装置26に正対させると、酸素ガスクラスター37は、ハードマスク44によって覆われていないポリマー層47のみに衝突する。

[0058]

このとき、ポリマー層47に存在する金属（貴金属を含む）の酸化が、酸素ガスクラスター37が有する運動エネルギーと酸素ガスクラスター37から分解した酸素分子によって促進されて金属の酸化物が生成される。貴金属の酸化物は蒸気圧が高いため、G C I Bの照射時の熱でそのまま昇華し、その他の金属、例えば、C o、F eやT aの酸化物に関しては、酢酸ガスの多数の酢酸分子が金属の

酸化物を取り囲み、さらに多数の酢酸分子に取り囲まれた金属の酸化物はG C I Bの照射時の熱でポリマー層47から昇華させられて除去される。

[0059]

また、ポリマー層47に含まれる有機物も酸素ガスクラスタ37が有する運動エネルギーによって分解され、二酸化炭素(CO₂)や水(H₂O)として昇華によって除去される。その結果、ポリマー層47が除去される(図7B)。

[0060]

次いで、側面からポリマー層47が除去されたピラー構造49を有するウェハWからハードマスク44を除去した後、ウェハWをトランスファモジュール16を介してトリミングモジュール12から成膜モジュール13へ移動させる。

[0061]

その後、成膜モジュール13において、プラズマを用いたCVD処理によってピラー構造49の露出面を覆うSiN膜46を成膜し(図7C)、本方法を終了する。

15 [0062]

図7A乃至図7Cの半導体デバイスの製造方法によれば、プラズマエッチングを施すことによってポリマー層47が側面に生じたピラー構造49へ酢酸ガスの雰囲気下で酸素のG C I Bが照射される。これにより、酸素ガスクラスタ37の運動エネルギーによるポリマー層47に存在する金属の酸化の促進、さらには酢酸分子による金属の酸化物の取り囲み、昇華、並びに、酸素ガスクラスタ37の運動エネルギーによるポリマー層47に含まれる有機物の分解を通じてポリマー層47が化学的に除去される。その結果、MgO膜38とCoFeB膜39、40がポリマー層47によって導通することが無いので、MRAMの正常な動作が妨げられるのを防止することができる。

25 [0063]

なお、ピラー構造49の各膜においてダメージが発生するのを抑制するために、第1の実施の形態と同様に、G C I B照射装置26の加速器31における加速

電圧を10kV以下に設定し、酸素ガスクラスタ37の運動エネルギーが過剰に大きくなるのを防止するのが好ましい。

[0064]

次に、本発明の第3の実施の形態に係る半導体デバイスの製造方法について説明する。本実施の形態に係る半導体デバイスの製造方法も半導体デバイス製造装置10によって実行される。

[0065]

本実施の形態は、その構成や作用が上述した第1の実施の形態と基本的に同じであり、ウエハWの積層構造43へ物理的エッチング処理としてイオンミリングを施す点で上述した第1の実施の形態と異なる。したがって、重複した構成、作用については説明を省略し、以下に異なる構成、作用についての説明を行う。

[0066]

例えば、エッチングモジュール11において、図8Aに示す、ハードマスク44が形成されたウエハWの積層構造43へイオンミリングを施すと、イオンミリングのスパッタリングは弱いため、ハードマスク44がイオンミリングによって削られることが無く、ハードマスク44は時間が経過しても縮小しない。

[0067]

ハードマスク44が縮小せずにハードマスク44の幅が変化しないと、積層構造43の各膜におけるハードマスク44によって覆われる部分はエッチングによって削られることはないが（図8B）、イオンミリングにおけるイオンの直進性はあまり高くないため、積層構造43の側面（各膜の端部）へイオンが打ち込まれ、これによって結晶性が失われた各膜の端部からなるダメージ層48（MgO膜38の両端において形成される嘴状の磁気特性変化部であるバースピークを含む）がピラー構造49の側面におけるハードマスク44の下方に形成される（図8C）。ダメージ層48では結晶性が失われるので、各膜の磁気特性が変化し、MTJ素子45を含むMRAMの正常な動作を妨げるおそれがある。

[0068]

本実施の形態では、ピラー構造 4 9 の側面に形成されたダメージ層 4 8 を除去するために、酸素の G C I B を利用する。

[0 0 6 9]

図 9 A 乃至図 9 C は、本実施の形態に係る半導体デバイスの製造方法を示す工程図である。

[0 0 7 0]

図 9 A 乃至図 9 C において、まず、エッチングモジュール 1 1 においてウエハ W の積層構造 4 3 へイオンミリングを施し、ウエハ W の積層構造 4 3 におけるハードマスク 4 4 によって覆われていない部分をイオンミリングによって削り、ピラー構造 4 9 を得る（第 1 の加工ステップ）。

[0 0 7 1]

次いで、イオンミリングが施されることによって側面にダメージ層 4 8 が形成されたピラー構造 4 9 を有するウエハ W をトリミングモジュール 1 2 に搬入する。このとき、ウエハ W を載置台 2 3 とアーム部 2 5 によって G C I B 照射装置 2 6 に対向させるが、図 8 C に示すように、ダメージ層 4 8 はハードマスク 4 4 の下方に形成されるため、ピラー構造 4 9 の頂部を G C I B 照射装置 2 6 に正対させると、極めて直進性が高い酸素ガスクラスタ 3 7 はダメージ層 4 8 に衝突しない。

[0 0 7 2]

そこで、本実施の形態では、アーム部 2 5 の載置台 2 3 からの突出量等を調整してウエハ W を G C I B 照射装置 2 6 に対して傾けてピラー構造 4 9 の側面を G C I B 照射装置 2 6 に正対させる。

[0 0 7 3]

次いで、トリミングモジュール 1 2 の処理室 2 2 内へ酢酸ガスを供給し、さらに、G C I B 照射装置 2 6 からウエハ W へ向けて酸素の G C I B を照射する（図 9 A）（第 2 の加工ステップ）。ピラー構造 4 9 の側面は G C I B 照射装置 2 6 に正対するので、酸素ガスクラスタ 3 7 は、ピラー構造 4 9 の側面に形成され

たダメージ層 48 に衝突する。

[0074]

このとき、ダメージ層 48 に存在する金属（貴金属を含む）の酸化が、酸素ガ
スクラスタ 37 が有する運動エネルギーと酸素ガスクラスタ 37 から分解し
5 た酸素分子によって促進されて金属の酸化物が生成され、酢酸ガスの多数の酢酸
分子が金属の酸化物を取り囲み、ダメージ層 48 から金属の酸化物を昇華させて
除去する（図 9 B）。

[0075]

次いで、側面からダメージ層 48 が除去されたピラー構造 49 を有するウエハ
10 W からハードマスク 44 を除去した後、ウエハ W をトランスファモジュール 16
を介してトリミングモジュール 12 から成膜モジュール 13 へ移動させる。その
後、成膜モジュール 13 において、プラズマを用いた CVD 処理によってピラー
構造 49 の露出面を覆う SiN 膜 46 を成膜し（図 9 C）、本方法を終了する。

[0076]

15 図 9 A 乃至図 9 C の半導体デバイスの製造方法によれば、イオンミリングを施
すことによってダメージ層 48 が側面に形成されたピラー構造 49 へ酢酸ガスの
雰囲気下で酸素の GCIB が照射される。これにより、酸素ガスクラスタ 37
の運動エネルギーによるダメージ層 48 に存在する金属の酸化の促進、さらには
酢酸分子による金属の酸化物の取り囲み、昇華を通じて結晶性が失われたダメー
20 ジ層 48 が化学的に除去される。その結果、ピラー構造 49 における各膜の磁気
特性が変化することが無く、MTJ 素子 45 を含む MRAM の正常な動作が妨げ
られるのを防止することができる。

[0077]

なお、積層構造 43 の各膜においてダメージが発生するのを抑制するために、
25 第 1 の実施の形態と同様に、GCIB 照射装置 26 の加速器 31 における加速電
圧を 10 kV 以下に設定し、酸素ガスクラスタ 37 の運動エネルギーが過剰に
大きくなって分解した酸素分子がピラー構造 49 の側面へ打ち込まれるのを防止

するのが好ましい。

[0078]

次に、本発明の第4の実施の形態に係る半導体デバイスの製造方法について説明する。本実施の形態に係る半導体デバイスの製造方法も半導体デバイス製造装置10によって実行される。

[0079]

通常、MTJ素子45では、2つのCoFeB膜39、40の幅は同じに設定されるが、近年、図10に示すように、上方のCoFeB膜40（以下、「フリー層40」と言う。）（第2の強磁性膜）の幅よりも下方のCoFeB膜39（
10 以下、「レファレンス層39」と言う。）（第1の強磁性膜）の幅を大きく設定してMTJ素子45を階段状に形成することが提案されている。

[0080]

MTJ素子45ではフリー層40の磁化状態を制御して情報の記憶を行うが、フリー層40へ入射する磁力線の分布が均一であるほどフリー層40の磁化状態
15 の熱的安定性が増すため、当該MTJ素子45を含むMRAMを不揮発性メモリとして安定して使用することができる。

[0081]

第1の実施の形態乃至第3の実施の形態に係る半導体デバイスの製造方法によって得られたピラー構造49におけるMTJ素子45を階段状に形成するためには、
20 、一般に、フリー層40の一部をハードマスクで覆い、露出するフリー層40の他の部分をプラズマエッチングやイオンミリングによって削ることが考えられるが、通常、MTJ素子を構成するMgO膜等の酸化膜に対するCoFeB膜等の磁性金属層のエッチング選択性を確保することが難しいため、正確にフリー層40を所望量だけエッチングすることは困難である。

25 [0082]

これに対して、本発明者は本発明に先立ち、GCIB照射装置26を用い、イオン化電圧を185Vに設定し、加速電圧を20kVに設定し、衝突する酸素ガ

スクラスタ-37の量を 2×10^{16} イオン/cm²に設定してMgO膜やCoFeB膜へ酸素のGCIBを照射したところ、酢酸ガスが存在しない雰囲気において、MgO膜及びCoFeB膜の切削量（エッチング量）はそれぞれ39.3nm及び32.1nmであり（図11中のハッチングで示される棒グラフ参照。）、

5 MgO膜及びCoFeB膜の切削量はほぼ変わらないことを確認した一方、酢酸ガスが存在する雰囲気（酢酸ガスの分圧は 5.3×10^{-3} Pa）において、MgO膜及びCoFeB膜の切削量（エッチング量）はそれぞれ100nm及び344nmであり（図11中の無地で示される棒グラフ参照。）、MgO膜に対するCoFeB膜の選択比を約3.4倍確保できることを確認した。

10 [0083]

そこで、本実施の形態では、MgO膜に対するCoFeB膜の選択比を利用してピラー構造49におけるMTJ素子45を階段状に形成するために、酸素のGCIBを用いる。

[0084]

15 図12A乃至図12Fは、本実施の形態に係る半導体デバイスの製造方法を示す工程図である。

[0085]

図12A乃至図12Fにおいて、まず、半導体デバイス製造装置10において第1の実施の形態乃至第3の実施の形態に係る半導体デバイスの製造方法のいずれかをピラー構造49への酸素のGCIBの照射まで実行し、トリミングモジュール12において側面における傾斜が解消した（図5B）、又は側面に形成されたポリマー層47やダメージ層48が除去された（図7B、図9B）ピラー構造49を得る（図12A）。

20

[0086]

25 次いで、得られたピラー構造49からハードマスク44やMTJ素子45よりも上層の膜を除去してMTJ素子45を露出させた後、MTJ素子45のフリー層40を部分的に覆うマスク50（他のマスク膜）を形成し（図12A）、再度

、トリミングモジュール12において処理室22内へ酢酸ガスを供給し、さらに、GCIB照射装置26からウエハWへ向けて酸素のGCIBを照射する（図12B）。このとき、MgO膜に対するCoFeB膜の選択比が約3.4倍となることから、露出するフリー層40が積極的に除去される一方、MgO膜38は余
5 り除去されないため、ピラー構造49において階段状のMTJ素子45が形成される（図12C）。

[0087]

次いで、階段状に形成されたピラー構造49を有するウエハWをトランスファモジュール16を介してトリミングモジュール12から成膜モジュール13へ移
10 動させる。その後、成膜モジュール13において、プラズマを用いたCVD処理によってピラー構造49の露出面を覆うSiN膜51を成膜し（図12D）、さらに、GCIBやプラズマエッチング等の異方性エッチングによってSiN膜51をエッチングする。SiN膜51は異方性エッチングによって厚み方向に減少するため、MgO膜38が露出した時点で異方性エッチングを停止すると、Si
15 N膜51がマスク50やフリー層40の側面にのみ残存する（図12E）。なお、異方性エッチングをMgO膜38が露出しても継続し、レファレンス層39が露出した時点で停止させてもよい。

[0088]

次いで、残存するSiN膜51やマスク50をマスクとしてGCIBやプラズ
20 マエッチング等の異方性エッチングによってMgO膜38やレファレンス層39をエッチングし、Ta膜41等が露出したら異方性エッチングを停止する。なお、このとき、Ta膜41等もエッチングしてもよいが、この場合、スループット向上の観点からプラズマエッチングを施すのが好ましい。但し、プラズマエッチングを施すと各膜においてダメージが発生し、ポリマーが各膜の側面に付着する
25 ため、さらに酸素のGCIBをピラー構造49へ照射してダメージが発生した箇所やポリマーを除去するのが好ましい。一方、Ta膜41等をエッチングしない場合は、異方性エッチングとしてGCIBを用いるのが好ましい。

[0089]

次いで、マスク50の上に上部電極52を形成し（図12F）、本方法を終了する。

[0090]

5 図12A乃至図12Fの半導体デバイスの製造方法によれば、レファレンス層39、MgO膜38及びフリー層40がこの順で積層されて構成されるMTJ素子45へ向けて酸素のGCIBが照射される。酢酸ガスの雰囲気下では、酸素のGCIBの照射におけるMgO膜に対するCoFeB膜の選択比が約3.4倍となるため、露出するフリー層40が積極的に除去される一方、MgO膜38は余
10 り除去されない。その結果、階段状のMTJ素子45を容易に得ることができる。

[0091]

また、本発明者は、加速電圧を10kV以下に設定し、GCIB照射装置26を用いて露出するMTJ素子45へ酸素のGCIBを照射すると、MgO膜に対
15 するCoFeB膜の選択比を約3.4倍よりも大きく確保できることを確認した。したがって、図12A乃至図12Fの半導体デバイスの製造方法において、露出するMTJ素子45へ酸素のGCIBを照射する際、加速電圧を10kV以下に設定するのが好ましい。これにより、階段状のMTJ素子45をより確実に得ることができる。

20 [0092]

上述した図12A乃至図12Fの半導体デバイスの製造方法では、側面における傾斜が解消したピラー構造49へ酢酸ガスの雰囲気下で酸素のGCIBを照射したが、ピラー構造49の側面における傾斜を解消することなくハードマスク44やMTJ素子45よりも上層の膜を除去し、酢酸ガスの雰囲気下でピラー構造
25 49へ酸素のGCIBを照射してもよい。積層構造43の側面が傾斜している場合、フリー層40の幅よりもレファレンス層39の幅が大きいため、酸素のGCIBを照射してフリー層40の幅を積極的に縮小すると、レファレンス層39の

幅をフリー層 40 の幅がよりも確実に大きくすることができる。

[0093]

以上、本発明について、上記各実施の形態を用いて説明したが、本発明は上記各実施の形態に限定されるものではない。

5 [0094]

例えば、エッチングモジュール 11 においてプラズマエッチングとイオンミリングを併用した場合、側面が傾斜し且つ側面にダメージ層 48 が形成されたピラー構造 49 や、側面にポリマー層 47 及びダメージ層 48 が形成されたピラー構造 49 が得られる場合があるが、酢酸ガスの雰囲気下で酸素の G C I B をピラー
10 構造 49 へ照射することにより、側面の傾斜を解消するとともに、側面に形成されたダメージ層 48 を除去し、若しくは、側面に形成されたポリマー層 47 及びダメージ層 48 を同時に除去することができる。

[0095]

本発明の目的は、上述した各実施の形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体を、コンピュータ、例えば、制御部 21 に供給
15 し、制御部 21 の C P U が記憶媒体に格納されたプログラムコードを読み出して実行することによっても達成される。

[0096]

この場合、記憶媒体から読み出されたプログラムコード自体が上述した各実施
20 の形態の機能を実現することになり、プログラムコード及びそのプログラムコードを記憶した記憶媒体は本発明を構成することになる。

[0097]

また、プログラムコードを供給するための記憶媒体としては、例えば、RAM、NV-RAM、フロッピー（登録商標）ディスク、ハードディスク、光磁気ディスク、CD-ROM、CD-R、CD-RW、DVD（DVD-ROM、DVD-RAM、DVD-RW、DVD+RW）等の光ディスク、磁気テープ、不揮
25 発性のメモリカード、他のROM等の上記プログラムコードを記憶できるもので

あればよい。或いは、上記プログラムコードは、インターネット、商用ネットワーク、若しくはローカルエリアネットワーク等に接続される不図示の他のコンピュータやデータベース等からダウンロードすることにより制御部 21 に供給されてもよい。

5 [0098]

また、制御部 21 が読み出したプログラムコードを実行することにより、上記各実施の形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、CPU 上で稼動している OS（オペレーティングシステム）等が実際の処理の一部又は全部を行い、その処理によって上述した各実施の形態の機能が実現
10 される場合も含まれる。

[0099]

更に、記憶媒体から読み出されたプログラムコードが、制御部 21 に挿入された機能拡張ボードや制御部 21 に接続された機能拡張ユニットに備わるメモリに書き込まれた後、そのプログラムコードの指示に基づき、その機能拡張ボードや
15 機能拡張ユニットに備わる CPU 等が実際の処理の一部又は全部を行い、その処理によって上述した各実施の形態の機能が実現される場合も含まれる。

[0100]

上記プログラムコードの形態は、オブジェクトコード、インタプリタにより実行されるプログラムコード、OS に供給されるスクリプトデータ等の形態から成
20 ってもよい。

[0101]

本出願は、2014 年 3 月 12 日に出願された日本特許出願第 2014-049305 号に基づく優先権を主張するものであり、当該日本特許出願に記載された全内容を本出願に援用する。

25 [符号の説明]

[0102]

W ウエハ

- 1 0 半導体デバイス製造装置
- 1 1 エッチングモジュール
- 1 2 トリミングモジュール
- 1 3 成膜モジュール
- 5 2 6 G C I B 照射装置
- 3 7 酸素ガスクラスター
- 3 8 M g O 膜
- 3 9 レファレンス層 (C o F e B 膜)
- 4 0 フリー層 (C o F e B 膜)
- 10 4 4 ハードマスク
- 4 5 M T J 素子

請求の範囲

[請求項 1]

少なくともMTJ素子及び金属層を含み、前記MTJ素子は、第1の強磁性膜、絶縁膜及び第2の強磁性膜がこの順で積層されて構成される積層構造を有する

5 半導体デバイスの製造方法であって、

前記積層構造をイオンミリング又はプラズマエッチングによってエッチングする第1の加工ステップと、

前記第1の加工ステップの後に、前記積層構造へGCIB（ガスクラスタージェットイオンビーム）を照射する第2の加工ステップとを有し、

10 前記第2の加工ステップでは、前記積層構造の周りに酢酸ガスを供給するとともに、前記積層構造へ酸素のGCIBが照射されることを特徴とする製造方法。

[請求項 2]

前記第2の加工ステップでは、前記MTJ素子へ向けて酢酸ガスを供給するとともに、酸素のGCIBが照射されることを特徴とする請求項1記載の半導体デ

15 バイスの製造方法。

[請求項 3]

前記積層構造上にはマスク膜が形成され、

前記第1の加工ステップでは、前記プラズマエッチングによって前記マスク膜が縮小することを特徴とする請求項1記載の半導体デバイスの製造方法。

20 [請求項 4]

前記第1の加工ステップでは、前記積層構造の側面が傾斜することを特徴とする請求項2記載の半導体デバイスの製造方法。

[請求項 5]

前記積層構造上にはマスク膜が形成され、

25 前記第1の加工ステップでは、前記プラズマエッチングによる前記マスク膜の縮小が抑制されることを特徴とする請求項1記載の半導体デバイスの製造方法。

[請求項 6]

前記第 1 の加工ステップでは、前記積層構造の側面にポリマー層が形成されることを特徴とする請求項 5 記載の半導体デバイスの製造方法。

[請求項 7]

前記積層構造上にはマスク膜が形成され、

- 5 前記第 1 の加工ステップでは、前記イオンミリングによって前記積層構造をエッチングすることを特徴とする請求項 1 記載の半導体デバイスの製造方法。

[請求項 8]

- 10 前記第 2 の加工ステップでは、前記積層構造の側面へ向けて酢酸ガスを供給するとともに、前記酸素の G C I B を照射することを特徴とする請求項 7 記載の半導体デバイスの製造方法。

[請求項 9]

前記第 2 の加工ステップにおいて、前記酸素の G C I B を生成する際における前記酸素のクラスターを加速する加速電圧は 1 0 k V 以下であることを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載の半導体デバイスの製造方法。

- 15 [請求項 1 0]

前記第 2 の加工ステップの後、前記積層構造の露出面を窒化膜で覆うことを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の半導体デバイスの製造方法。

[請求項 1 1]

- 20 前記第 2 の加工ステップの後に、前記積層構造上に形成された前記マスク膜を除去して前記 M T J 素子を露出させた後、前記第 2 の強磁性膜を部分的に覆う他のマスク膜を形成し、前記積層構造へ向けて酢酸ガスを供給するとともに、前記積層構造へ向けて酸素の G C I B を照射する第 3 の加工ステップをさらに有することを特徴とする請求項 1 乃至 1 0 のいずれか 1 項に記載の半導体デバイスの製造方法。

- 25 [請求項 1 2]

前記第 3 の加工ステップでは、前記 M T J 素子が階段状に成形されることを特徴とする請求項 1 1 記載の半導体デバイスの製造方法。

[請求項 1 3]

前記第 3 の加工ステップにおいて、前記絶縁膜に対する前記第 2 の強磁性膜の選択比は 3 倍以上であることを特徴とする請求項 1 1 又は 1 2 記載の半導体デバイスの製造方法。

5 [請求項 1 4]

前記階段状に成形された MTJ 素子を SiN 膜で覆い、さらに該 SiN 膜を異方性エッチングで除去する第 4 の加工ステップをさらに有することを特徴とする請求項 1 1 乃至 1 3 のいずれか 1 項に記載の半導体デバイスの製造方法。

[請求項 1 5]

- 10 前記第 4 の加工ステップにおいて残存する前記 SiN 膜をマスクとして、前記絶縁膜及び前記第 1 の強磁性膜を異方性エッチングで除去する第 5 の加工ステップをさらに有することを特徴とする請求項 1 4 記載の半導体デバイスの製造方法。

[請求項 1 6]

- 15 少なくとも MTJ 素子及び金属層を含む積層構造を有する半導体デバイスの製造装置であって、

前記積層構造をイオンミリング又はプラズマエッチングによってエッチングする第 1 の加工ユニットと、

- 20 前記エッチングされた積層構造へ GCIB（ガスクラスタイオンビーム）を照射する第 2 の加工ユニットとを備え、

前記第 2 の加工ユニットでは、前記積層構造の周りに酢酸ガスを供給するとともに、前記積層構造へ酸素の GCIB が照射されることを特徴とする製造装置。

[請求項 1 7]

前記積層構造には前記 GCIB が照射されて露出面が生じ、

- 25 前記積層構造の露出面を窒化膜で覆う成膜ユニットをさらに備えることを特徴とする請求項 1 6 記載の半導体デバイスの製造装置。

1/11

図 1

10

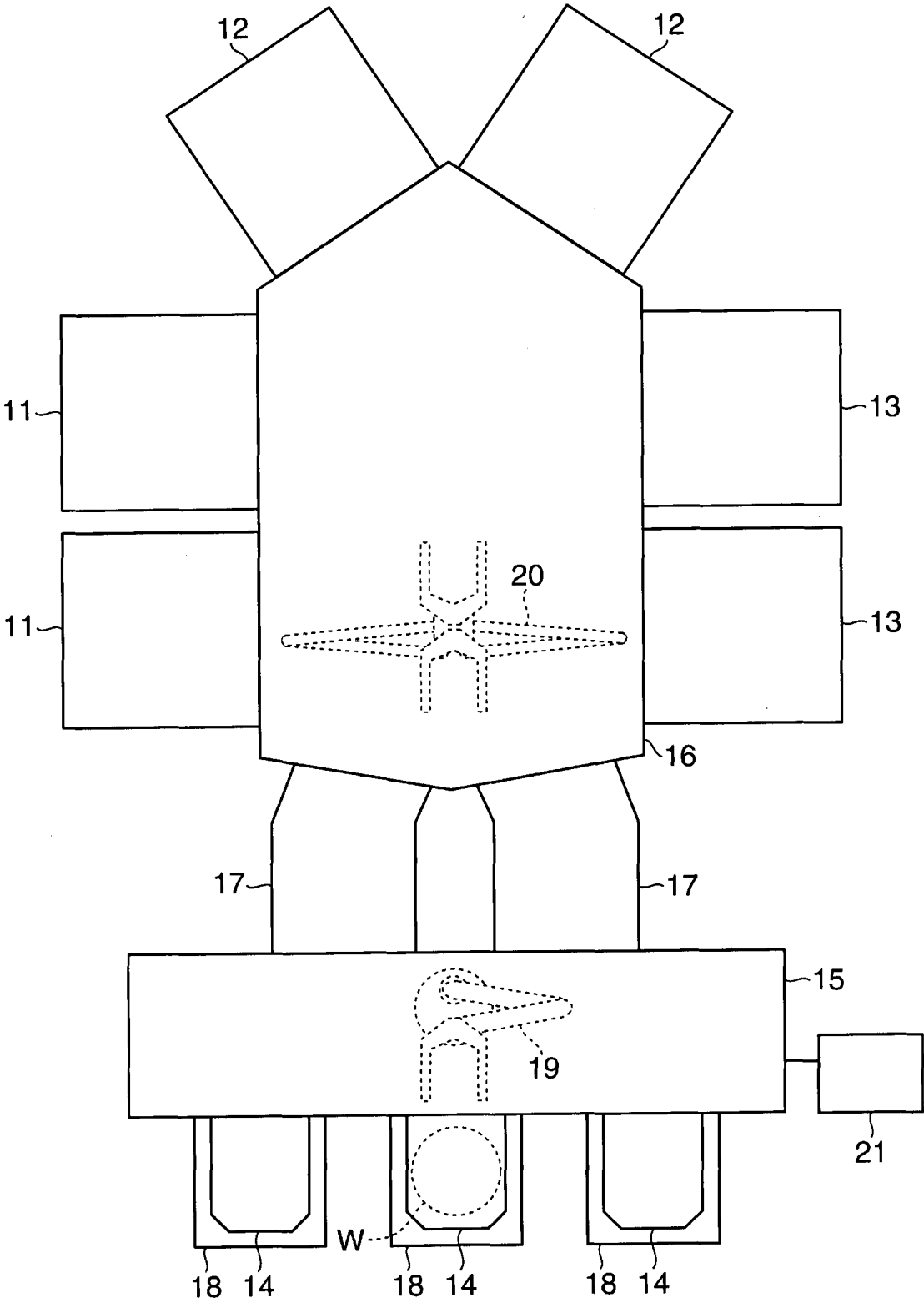


図 2
12

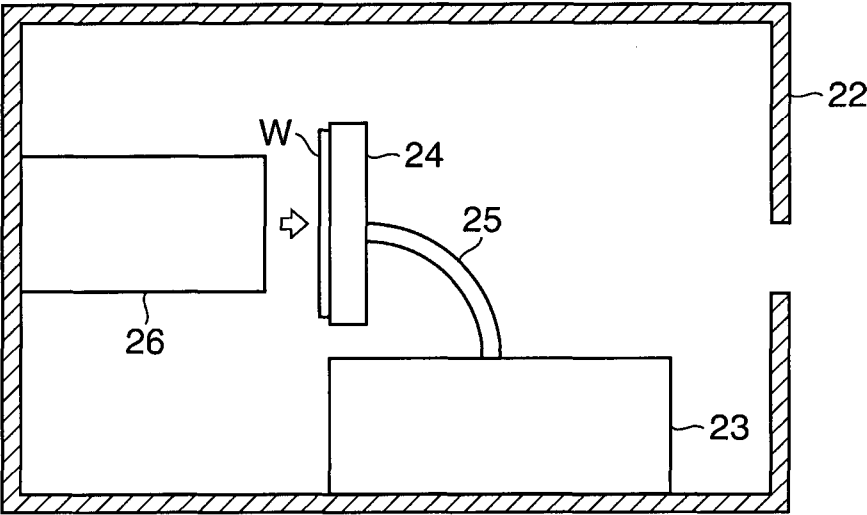


図 3

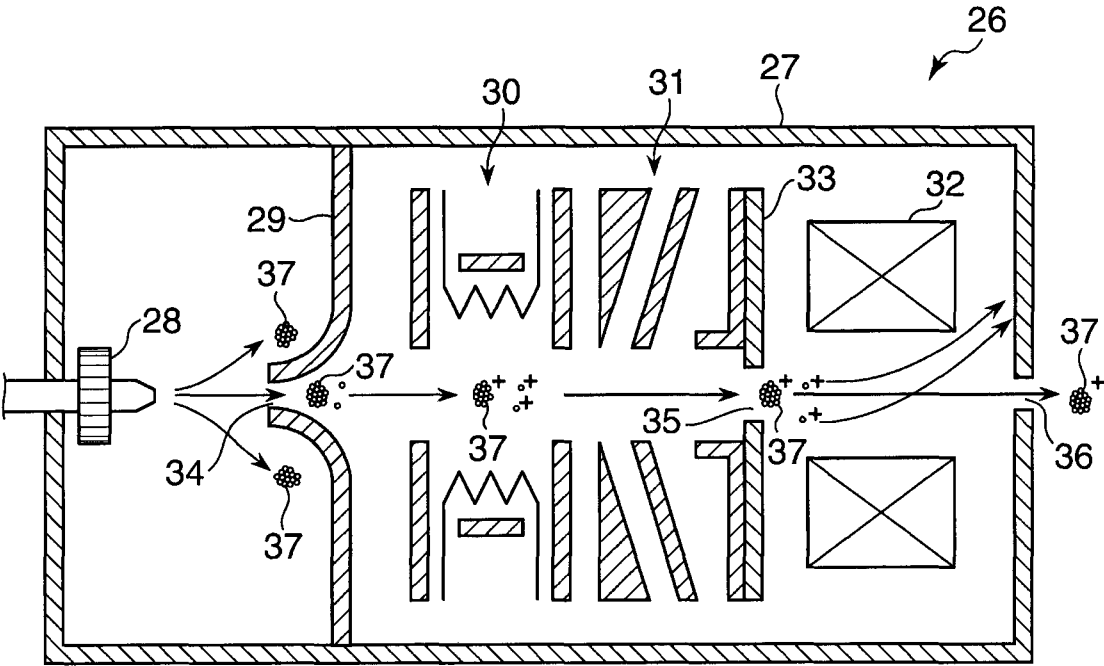


図 4 A

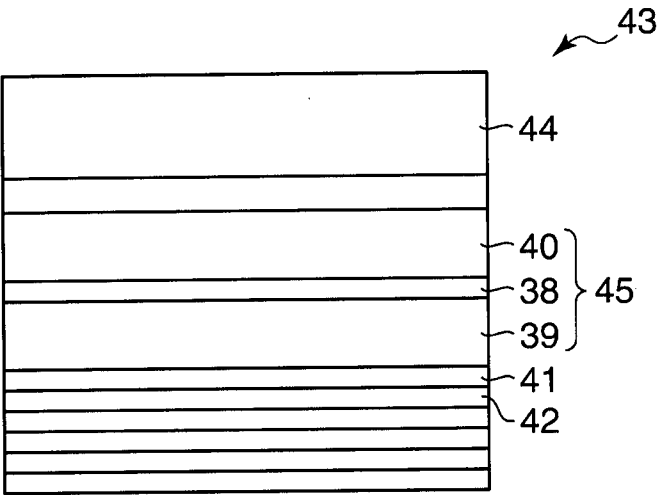


図 4 B

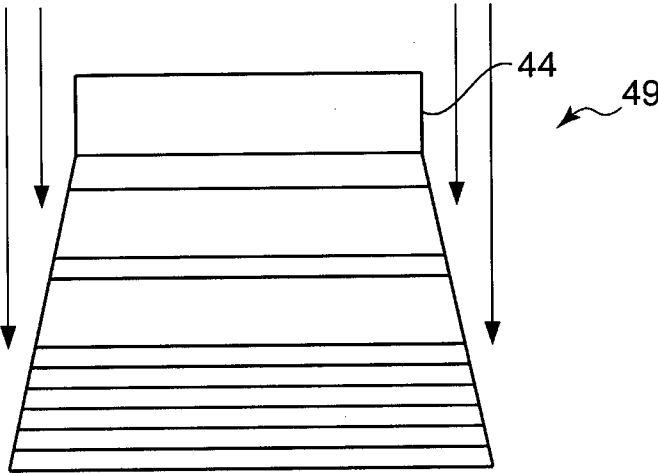
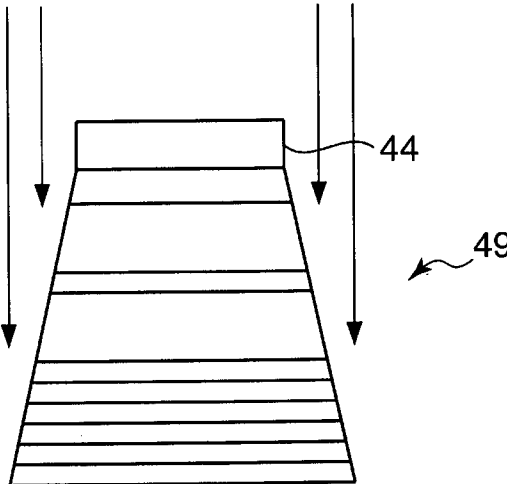


図 4 C



4/11

図 5 A

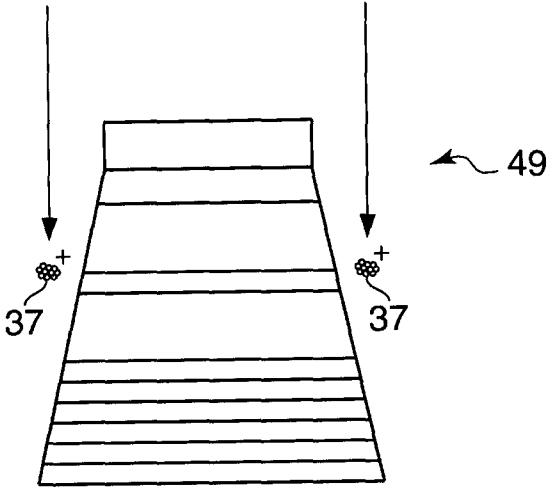


図 5 B

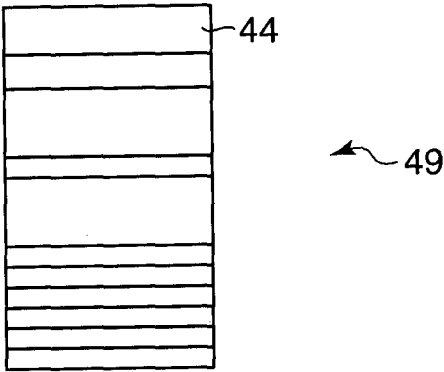
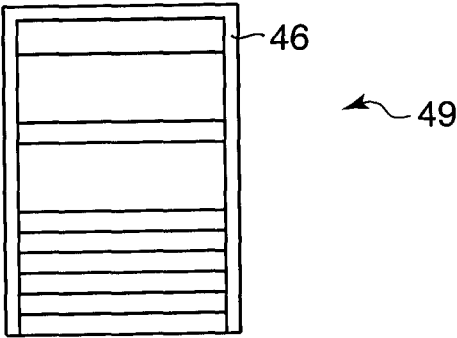


図 5 C



5/11

図 6 A

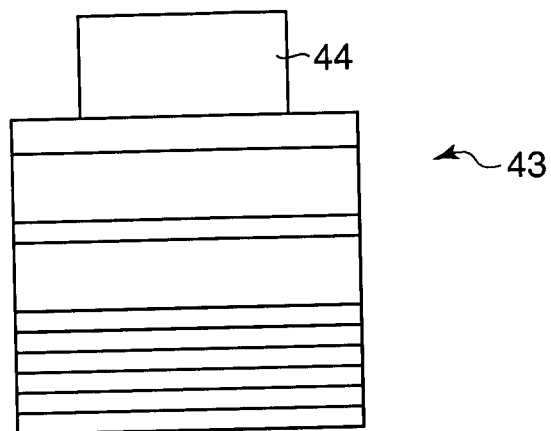


図 6 B

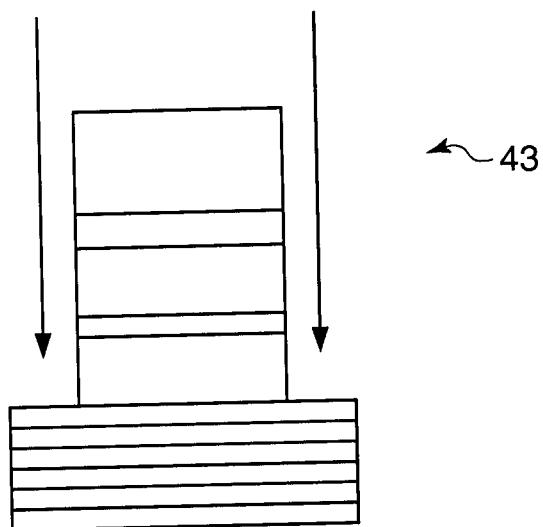
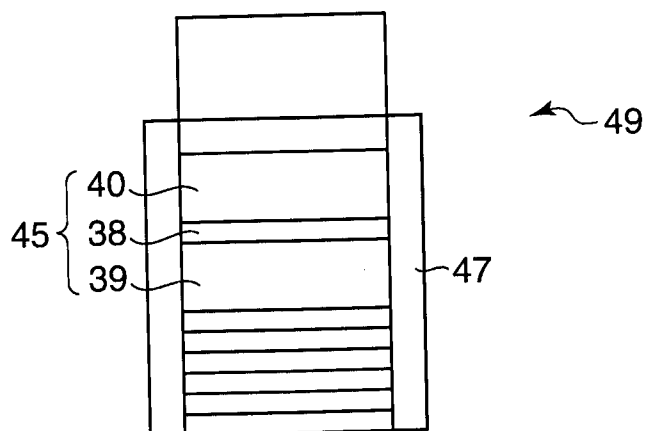


図 6 C



6/11

図 7 A

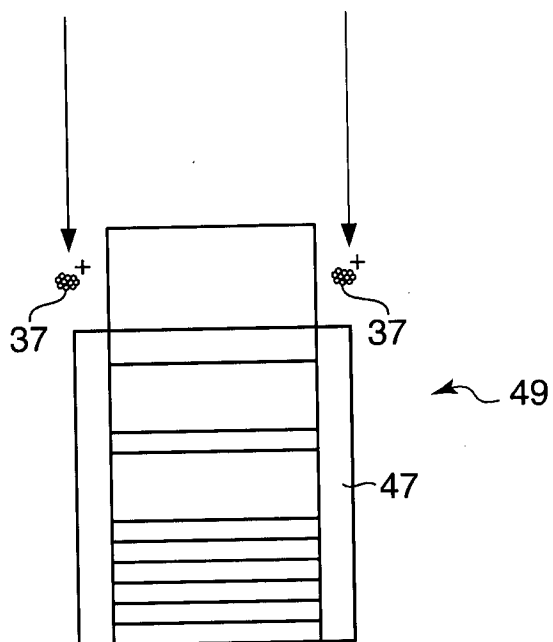


図 7 B

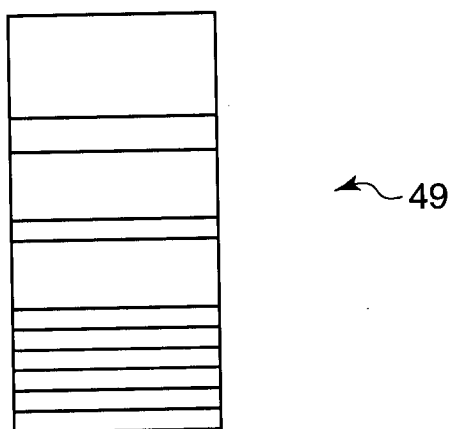
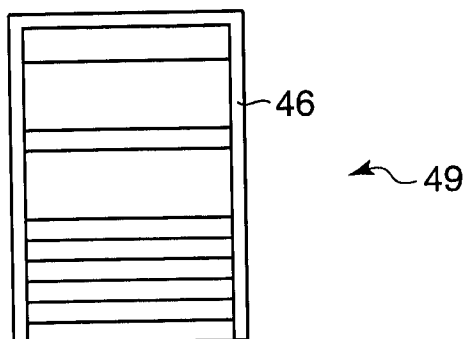


図 7 C



7/11

図 8 A

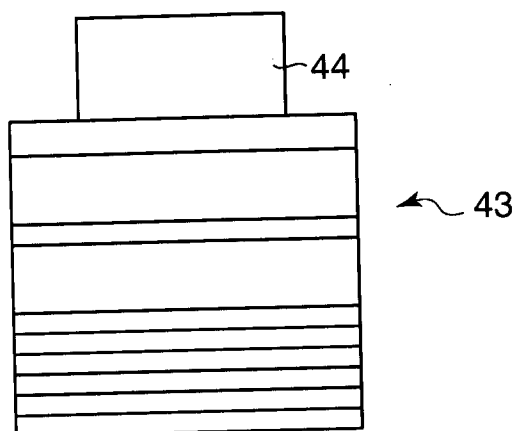


図 8 B

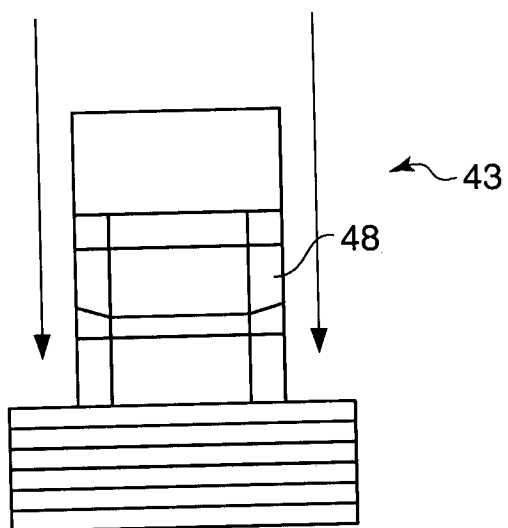
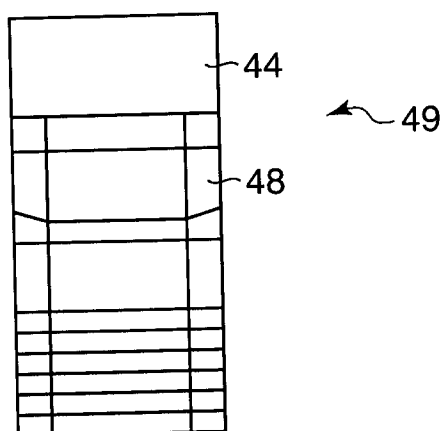


図 8 C



8/11

図 9 A

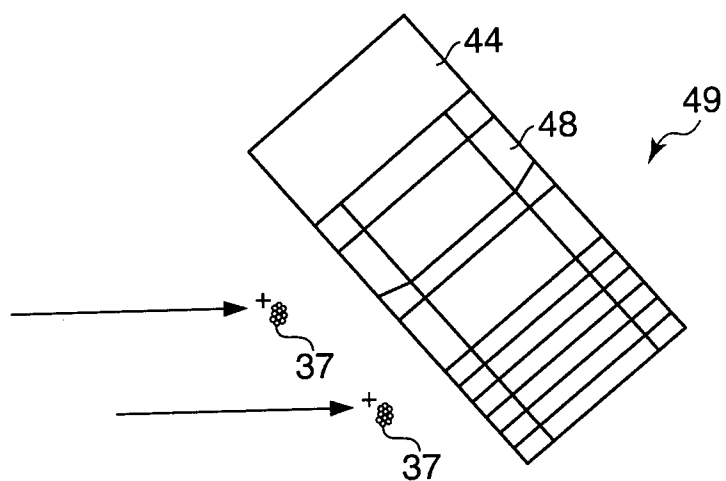


図 9 B

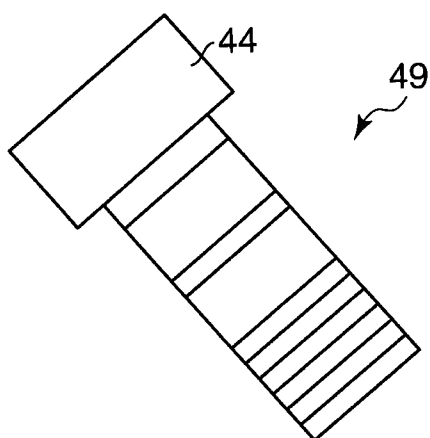
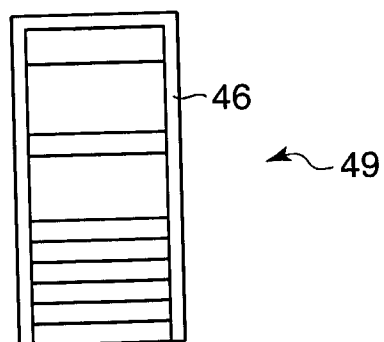


図 9 C



9/11

図 1 0

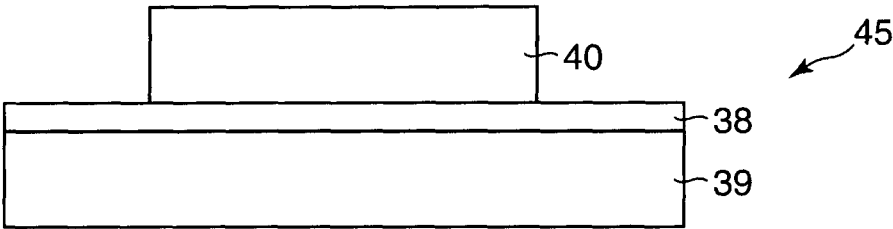
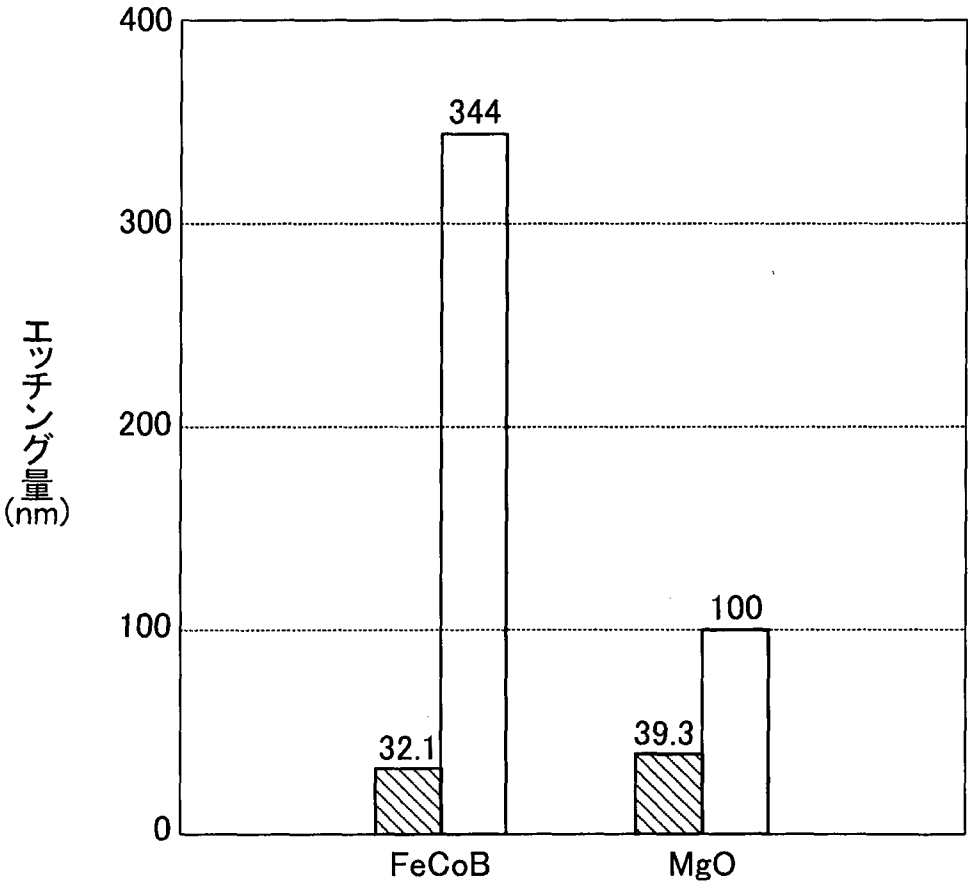


図 1 1



10/11

図 1 2 A

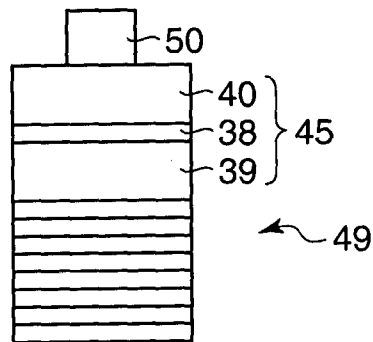


図 1 2 D

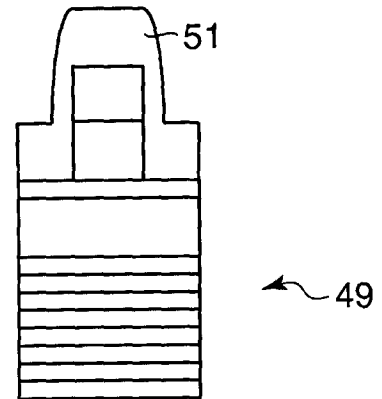


図 1 2 B

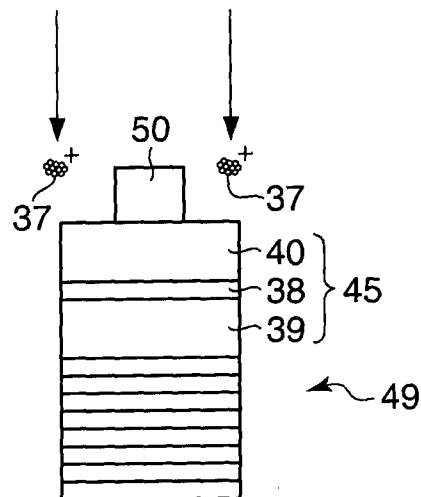


図 1 2 E

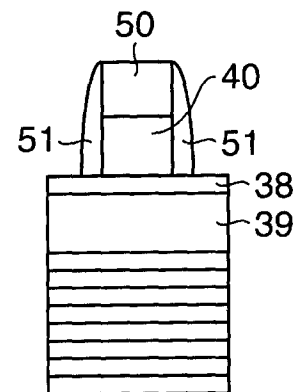


図 1 2 C

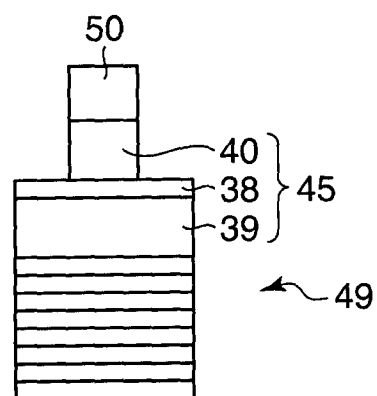
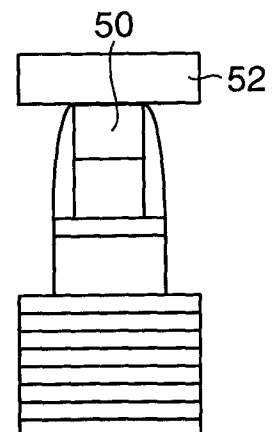


図 1 2 F



11/11

図 1 3 A

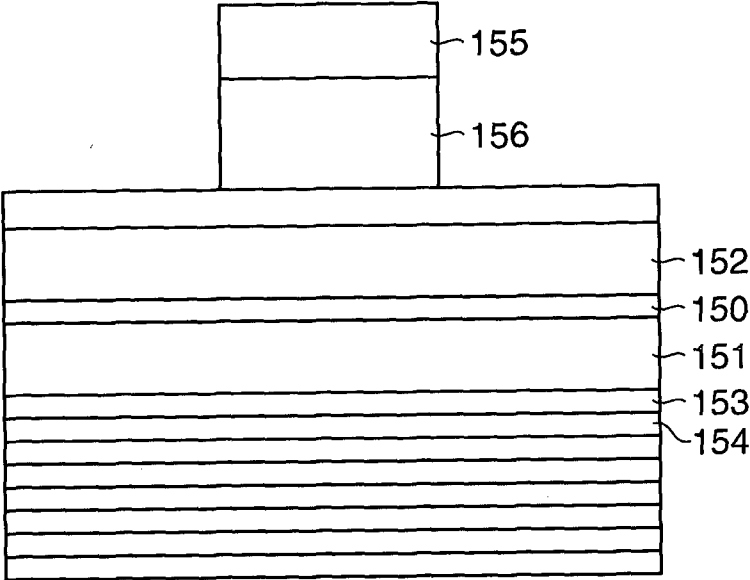
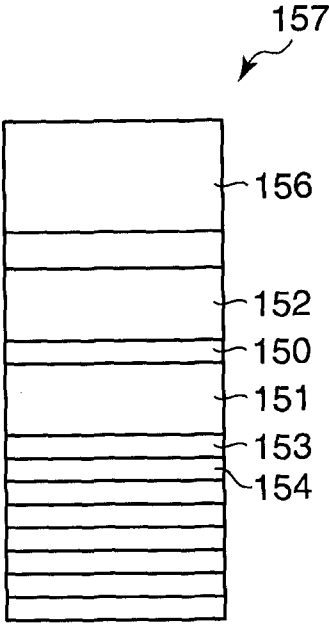


図 1 3 B



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/056011

A. CLASSIFICATION OF SUBJECT MATTER

H01L43/12(2006.01)i, H01L21/302(2006.01)i, H01L21/3065(2006.01)i,
H01L21/8246(2006.01)i, H01L27/105(2006.01)i, H01L43/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L43/12, H01L21/302, H01L21/3065, H01L21/8246, H01L27/105, H01L43/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2012-199431 A (Toshiba Corp.), 18 October 2012 (18.10.2012), paragraphs [0019] to [0021], [0103], [0104], [0140] to [0146] & US 2012/0244639 A1	1-10, 16, 17 11-15
Y A	Akira YAMAGUCHI et al., Gas Cluster Ion Beam Etching under Acetic Acid Vapor for Etch- Resistant material, Japanese Journal of Applied Physics [ONLINE], 2013.05.20, vol.52, no.5S2, pages 1 to 4 (05EB05), [retrieval date 2015.05. 08], Internet <URL:http://iopscience.iop.org/ 1347-4065/52/5S2/05EB05>	1-10, 16, 17 11-15

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
08 May 2015 (08.05.15)

Date of mailing of the international search report
19 May 2015 (19.05.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/056011

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2013-21129 A (Toshiba Corp.), 31 January 2013 (31.01.2013), paragraphs [0025], [0065] & US 2013/0017626 A1	3, 5 11-15
Y A	JP 2006-253303 A (Fujitsu Ltd.), 21 September 2006 (21.09.2006), paragraph [0058] (Family: none)	10, 17 11-15

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L43/12(2006.01)i, H01L21/302(2006.01)i, H01L21/3065(2006.01)i, H01L21/8246(2006.01)i, H01L27/105(2006.01)i, H01L43/08(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L43/12, H01L21/302, H01L21/3065, H01L21/8246, H01L27/105, H01L43/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2012-199431 A（株式会社東芝）2012.10.18, 第19～21, 103, 104, 140～146段落 & US 2012/0244639 A1	1-10, 16, 17 11-15
Y A	Akira YAMAGUCHI、外4名, Gas Cluster Ion Beam Etching under Acetic Acid Vapor for Etch-Resistant material, Japanese Journal of Applied Physics [ONLINE], 2013.05.20, 第52巻, 第5S2号, p. 1-4 (05EB05), [検索日 2015.05.08], インターネッ ト<URL:http://iopscience.iop.org/1347-4065/52/5S2/05EB05>	1-10, 16, 17 11-15

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 8 . 0 5 . 2 0 1 5

国際調査報告の発送日

1 9 . 0 5 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

鈴木 和樹

5 F

3 2 5 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-21129 A (株式会社東芝) 2013.01.31, 第 2 5, 6 5 段落 & US 2013/0017626 A1	3, 5
A		11-15
Y	JP 2006-253303 A (富士通株式会社) 2006.09.21, 第 5 8 段落 (フ ァミリーなし)	10, 17
A		11-15