

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成17年6月2日(2005.6.2)

【公開番号】特開2002-342104(P2002-342104A)

【公開日】平成14年11月29日(2002.11.29)

【出願番号】特願2001-148593(P2001-148593)

【国際特許分類第7版】

G 0 6 F 11/00

G 0 5 B 19/02

G 1 1 B 7/085

G 1 1 B 7/09

【F I】

G 0 6 F 9/06 6 3 0 C

G 0 5 B 19/02 H

G 1 1 B 7/085 A

G 1 1 B 7/09 A

【手続補正書】

【提出日】平成16年8月10日(2004.8.10)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

プログラムデータで動作する制御装置において、プログラムデータを読み出し可能な第1の記憶手段と、プログラムデータを読み書き可能な第2の記憶手段と、前記第2の記憶手段にデータを書き込む書き込み手段と、前記第1または第2の記憶手段の出力を選択して出力する第1の選択手段と、前記第1または第2の記憶手段にアドレスを出力して前記第1の選択手段の出力をプログラムデータとして動作する制御手段と、前記制御手段または前記書き込み手段の出力信号を選択して前記第2の記憶手段のアドレス信号として出力する第2の選択手段とを備え、

前記第1の選択手段は前記アドレスに応じて前記第1または第2の記憶手段の出力を選択し、前記第1の記憶手段からのプログラムデータにより制御動作を行なっている間に、前記第2の選択手段は前記書き込み手段の出力を選択して出力し、前記書き込み手段は前記第2の記憶手段へのデータ書き込みを実行可能としたことを特徴とする制御装置。

【請求項2】

請求項1に記載の制御装置において、

前記制御手段は前記第1または第2の記憶手段を読み出すためのアドレスを生成するリードアドレス生成手段を備え、前記リードアドレス生成手段はプログラムデータに応じて前記第1または第2の記憶手段の出力を選択するようアドレスを生成することを特徴とする制御装置。

【請求項3】

プログラムデータで動作する制御装置において、プログラムデータを読み出し可能な第1の記憶手段と、プログラムデータを読み書き可能な第2の記憶手段と、前記第2の記憶手段にデータを書き込む書き込み手段と、前記第1または第2の記憶手段の出力を選択して出力する第1の選択手段と、前記第1または第2の記憶手段にアドレスを出力して前記第1の選択手段の出力をプログラムデータとして動作する制御手段と、前記制御手段また

は前記書き込み手段の出力信号を選択して前記第2の記憶手段のアドレス信号として出力する第2の選択手段と、パラメータを記憶可能なパラメータ記憶手段とを備え、前記第1の選択手段は前記パラメータに応じて前記第1または第2の記憶手段の出力を選択し、前記第1の記憶手段からのプログラムデータにより制御動作を行なっている間に、前記第2の選択手段は前記書き込み手段の出力を選択して出力し、前記書き込み手段は前記第2の記憶手段へのデータ書き込みを実行可能としたことを特徴とする制御装置。

【請求項4】

請求項3に記載の制御装置において、

前記第1または第2の記憶手段を読み出すためのアドレスを生成するリードアドレス生成手段を備え、前記リードアドレス生成手段は前記パラメータ記憶手段に記憶されたパラメータに応じて前記第1または第2の記憶手段の出力を選択するようアドレスを生成することを特徴とする制御装置。

【請求項5】

請求項1乃至4の何れかに記載の制御装置において、

プログラムデータとして、前記第1の記憶手段の出力と前記第2の記憶手段の出力を任意に切り換えるようにプログラムを構成することを特徴とする制御装置。

【請求項6】

請求項1乃至5の何れかに記載の制御装置において、

前記第1または第2の記憶手段は1チップの半導体素子で構成されることを特徴とする制御装置。

【請求項7】

請求項1乃至6の何れかに記載の制御装置において、

前記第2の記憶手段はS R A Mであることを特徴とする制御装置。

【請求項8】

プログラムデータで動作する制御装置において、

プログラムデータが書き込まれた読み出し専用の第1の記憶手段と、プログラムデータを読み書き可能な第2の記憶手段と、前記第2の記憶手段にデータを書き込む書き込み手段と、前記第1または第2の記憶手段の出力を選択して出力する第1の選択手段と、前記第1の選択手段の出力プログラムにより制御動作を行なう制御回路と、前記制御回路または前記書き込み手段の出力信号を選択して前記第2の記憶手段のアドレス信号として出力する第2の選択手段とが1チップの半導体素子に收められた構成を有し、

前記第1の選択手段により前記第1の記憶手段からのプログラムデータにより制御動作を行なっている間に、前記第2の選択手段は前記書き込み手段の出力を選択して出力し、前記第2の記憶手段へのデータ書き込みが可能な構成としたことを特徴とする制御装置。

【請求項9】

請求項1乃至8の何れかに記載の制御装置を用いた光ディスク装置であって、前記制御装置への制御命令を出力するシステムコントローラと、

光ディスクを所定の速度で回転させるスピンドルモータと、

レーザ光を光ディスクの記録面上に集光させる対物レンズと、

レーザ光源や対物レンズを動かすアクチュエータを備えると共に光ディスクからの反射光量に応じた信号を出力する光ピックアップと、

該光ピックアップの出力信号を用いて、サーボエラー信号を生成して前記制御装置に供給するサーボエラー信号生成回路とを有し、

前記システムコントローラから前記制御装置へプログラムデータをダウンロードして、前記サーボエラー信号に対してサーボ制御を行なうことを特徴とする光ディスク装置。