

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-253219

(P2012-253219A)

(43) 公開日 平成24年12月20日(2012.12.20)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 3 O 1 V	5 F 0 4 3
HO 1 L 29/78 (2006.01)	HO 1 L 21/306 B	5 F 1 4 0
HO 1 L 21/306 (2006.01)		

審査請求 未請求 請求項の数 13 O L (全 11 頁)

(21) 出願番号 特願2011-125173 (P2011-125173)
 (22) 出願日 平成23年6月3日(2011.6.3)

(71) 出願人 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100108062
 弁理士 日向寺 雅彦
 (72) 発明者 柳沢 博幸
 東京都港区芝浦一丁目1番1号 株式会社東芝内
 Fターム(参考) 5F043 AA02 BB02 DD15 FF01 FF04 GG10
 5F140 AA05 AA18 BA01 BA20 BD18
 BE07 BF04 BF11 BF17 BF42
 BF43 BG37 BG38 BG39 BH22
 BH35 BK10 BK13 BK21 CB04

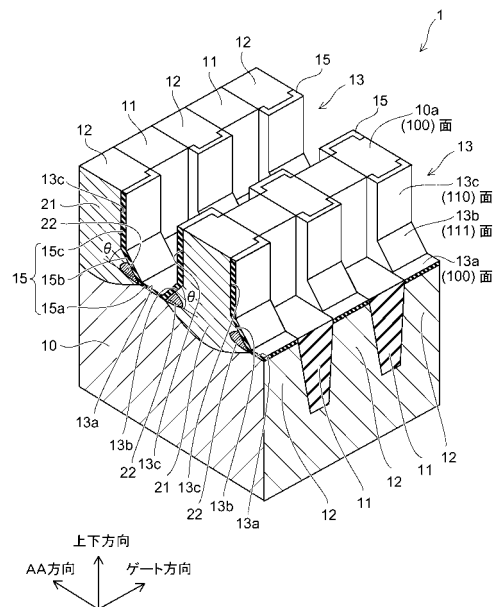
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 オン電流が大きい半導体装置及びその製造方法を提供する。

【解決手段】 実施形態に係る半導体装置は、単結晶シリコンからなり、上面が(100)面であり、前記上面にトレンチが形成された基板と、少なくとも前記トレンチの内部に設けられたゲート電極と、前記基板における前記トレンチを挟む領域に形成されたソース・ドレイン領域と、前記基板と前記ゲート電極との間に設けられたゲート絶縁膜と、を備える。前記トレンチは、シリコンの(100)面からなる底面、前記底面に接し、シリコンの(111)面からなる一対の斜面、及び前記斜面に接し、シリコンの(110)面からなる一対の側面により構成されており、前記ソース・ドレイン領域は、前記側面及び前記斜面に接し、前記底面の中央部には接していない。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

単結晶シリコンからなり、上面が(100)面であり、前記上面にトレンチが形成された基板と、

少なくとも前記トレンチの内部に設けられたゲート電極と、

前記基板における前記トレンチを挟む領域に形成されたソース・ドレイン領域と、

前記基板と前記ゲート電極との間に設けられたゲート絶縁膜と、

を備え、

前記トレンチは、シリコンの(100)面からなる底面、前記底面に接し、シリコンの(111)面からなる一对の斜面、及び前記斜面に接し、シリコンの(110)面からなる一对の側面により構成されており、

前記ソース・ドレイン領域は、前記側面及び前記斜面に接し、前記底面の中央部には接していないことを特徴とする半導体装置。

10

【請求項 2】

前記基板における前記斜面の下部に接した領域に形成され、前記ソース・ドレイン領域に含有される不純物とは異なる種類の不純物を含有した不純物拡散領域をさらに備えたことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

前記不純物拡散領域に含有される前記不純物は、炭素であることを特徴とする請求項 2 記載の半導体装置。

20

【請求項 4】

前記ゲート絶縁膜における前記側面上に設けられた部分は、前記ゲート絶縁膜における前記底面上に設けられた部分よりも厚いことを特徴とする請求項 1～3 のいずれか 1 つに記載の半導体装置。

【請求項 5】

前記ゲート絶縁膜における前記側面上に設けられた部分は、前記ゲート絶縁膜における前記斜面上に設けられた部分よりも厚く、前記ゲート絶縁膜における前記斜面上に設けられた部分は、前記ゲート絶縁膜における前記底面上に設けられた部分よりも厚いことを特徴とする請求項 4 記載の半導体装置。

【請求項 6】

前記基板の上層部分に埋め込まれ、一方向に延び、前記上層部分を複数本のアクティブエリアに分断する複数本の素子分離絶縁体をさらに備え、

前記トレンチは、前記アクティブエリア及び前記素子分離絶縁体の配列方向に延び、前記複数本のアクティブエリア及び前記複数本の素子分離絶縁体にわたって形成されていることを特徴とする請求項 1～5 のいずれか 1 つに記載の半導体装置。

30

【請求項 7】

前記トレンチにおける前記素子分離絶縁体内に形成された部分の幅は、前記トレンチにおける前記アクティブエリア内に形成された部分の幅よりも広いことを特徴とする請求項 6 記載の半導体装置。

【請求項 8】

単結晶シリコンからなり、上面がシリコンの(100)面である基板上に、開口部が形成されたマスク膜を形成する工程と、

前記マスク膜をマスクとして、アルカリ性のエッチング液を用いてウェットエッチングを施すことにより、シリコンの(100)面からなる底面、前記底面に接し、シリコンの(111)面からなる一对の斜面、及び、前記斜面に接し、シリコンの(110)面からなる一对の側面から構成されるトレンチを形成する工程と、

前記底面上、前記斜面上及び前記側面上にゲート絶縁膜を形成する工程と、

少なくとも前記トレンチの内部にゲート電極を形成する工程と、

前記基板における前記トレンチを挟む領域に不純物を注入する工程と、

前記不純物を拡散させて、前記側面及び前記斜面に接し、前記底面の中央部には接しな

40

50

いソース・ドレイン領域を形成する工程と、
を備えたことを特徴とする半導体装置の製造方法。

【請求項 9】

前記ウェットエッチングの前に、前記マスク膜をマスクとしてドライエッチングを行う工程をさらに備えたことを特徴とする請求項 8 記載の半導体装置の製造方法。

【請求項 10】

前記ドライエッチングを行う工程の後、前記ウェットエッチングを行う工程の前に、前記底面に前記ソース・ドレイン領域に含有される不純物とは異なる種類の不純物を注入する工程をさらに備えたことを特徴とする請求項 9 記載の半導体装置の製造方法。

【請求項 11】

前記異なる種類の不純物として、炭素を注入することを特徴とする請求項 10 記載の半導体装置の製造方法。

【請求項 12】

前記アルカリ性のエッチング液は、過酸化水素水及び T M Y の混合液、水酸化カリウム、テトラメチルアンモニアヒドロオキシド、エチレンジアミンピロカテコール、並びに、水和ヒドラジンからなる群より選択された 1 種の薬液を含むことを特徴とする請求項 8 ~ 11 のいずれか 1 つに記載の半導体装置の製造方法。

【請求項 13】

前記トレンチを挟む領域に不純物を注入する工程は、前記ゲート電極をマスクとして行うことを特徴とする請求項 8 ~ 12 のいずれか 1 つに記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体装置及びその製造方法に関する。

【背景技術】

【0002】

近年、M O S F E T (Metal-Oxide-Semiconductor Field-Effect Transistor: 金属酸化物半導体電界効果トランジスタ)において、ソース・ドレイン間のリーク電流を抑制しつつ、微細化を図り、オン電流を増加させるために、ゲート電極の下部をシリコン基板の内部に埋め込んだリセス型トランジスタ (Recessed Channel Transistor: R C A T) が提案されている。そして、R C A T においても、オン電流のより一層の増加が要求されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2007 - 81396 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の目的は、オン電流が大きい半導体装置及びその製造方法を提供することである。

【課題を解決するための手段】

【0005】

実施形態に係る半導体装置は、単結晶シリコンからなり、上面が (100) 面であり、前記上面にトレンチが形成された基板と、少なくとも前記トレンチの内部に設けられたゲート電極と、前記基板における前記トレンチを挟む領域に形成されたソース・ドレイン領域と、前記基板と前記ゲート電極との間に設けられたゲート絶縁膜と、を備える。前記トレンチは、シリコンの (100) 面からなる底面、前記底面に接し、シリコンの (111) 面からなる一対の斜面、及び前記斜面に接し、シリコンの (110) 面からなる一対の側面により構成されており、前記ソース・ドレイン領域は、前記側面及び前記斜面に接し

10

20

30

40

50

、前記底面の中央部には接していない。

【0006】

実施形態に係る半導体装置の製造方法は、単結晶シリコンからなり、上面がシリコンの(100)面である基板の上に、開口部が形成されたマスク膜を形成する工程と、前記マスク膜をマスクとして、アルカリ性のエッチング液を用いてウェットエッチングを施すことにより、シリコンの(100)面からなる底面、前記底面に接し、シリコンの(111)面からなる一対の斜面、及び、前記斜面に接し、シリコンの(110)面からなる一対の側面から構成されるトレンチを形成する工程と、前記底面上、前記斜面上及び前記側面上にゲート絶縁膜を形成する工程と、少なくとも前記トレンチの内部にゲート電極を形成する工程と、前記基板における前記トレンチを挟む領域に不純物を注入する工程と、前記不純物を拡散させて、前記側面及び前記斜面に接し、前記底面の中央部には接しないソース・ドレイン領域を形成する工程と、を備える。

10

【図面の簡単な説明】

【0007】

【図1】実施形態に係る半導体装置を例示する斜視断面図である。

【図2】実施形態に係る半導体装置を例示する断面図である。

【図3】(a)～(c)は、実施形態に係る半導体装置の製造方法を例示する工程断面図である。

【図4】(a)～(c)は、実施形態に係る半導体装置の製造方法を例示する工程断面図である。

20

【図5】(a)～(c)は、実施形態に係る半導体装置の製造方法を例示する工程断面図である。

【発明を実施するための形態】

【0008】

以下、図面を参照しつつ、本発明の実施形態について説明する。

図1は、本実施形態に係る半導体装置を例示する斜視断面図であり、

図2は、本実施形態に係る半導体装置を例示する断面図である。

なお、図1においては、図示の便宜上、ゲート電極は省略している。

【0009】

図1及び図2に示すように、本実施形態に係る半導体装置1においては、シリコン基板10が設けられている。シリコン基板10は単結晶シリコンからなり、シリコン基板10の上面10aはシリコンの(100)面である。シリコン基板10の上層部分には、一方方向にライン状に延びる複数本の素子分離絶縁体(STI)11が埋め込まれている。素子分離絶縁体11は、例えばシリコン酸化物等の絶縁材料からなり、周期的に配列されている。素子分離絶縁体11により、シリコン基板10の上層部分が複数本のアクティブエリア12に分断されている。すなわち、素子分離絶縁体11とアクティブエリア12とは交互に周期的に配列されている。

30

【0010】

以下、シリコン基板10の上面10aに対して平行な方向のうち、素子分離絶縁体11及びアクティブエリア12が延びる方向を「AA方向」といい、素子分離絶縁体11及びアクティブエリア12の配列方向を「ゲート方向」という。また、上面10aに対して垂直な方向を「上下方向」という。AA方向、ゲート方向、上下方向は、相互に直交している。

40

【0011】

シリコン基板10の上面10aには、ゲート方向に延びるトレンチ13が複数本形成されている。トレンチ13は、複数本の素子分離絶縁体11及び複数本のアクティブエリア12にわたって形成されている。

トレンチ13のうち、アクティブエリア12内に位置する部分の形状は、ゲート方向に延びる略六角柱形である。AA方向及び上下方向に対して平行な断面において、アクティブエリア12内に位置するトレンチ13の形状は、概ね、長方形から下側の2ヶ所の角部

50

を切り落とした六角形である。すなわち、トレンチ 13 は、1つの底面 13 a、底面 13 a に接した一对の斜面 13 b、及び斜面 13 b に接した一对の側面 13 c によって構成されている。底面 13 a はシリコンの (100) 面によって構成されており、斜面 13 b はシリコンの (111) 面によって構成されており、側面 13 c はシリコンの (110) 面によって構成されている。底面 13 a と斜面 13 b とのなす角度は、55°である。

【0012】

一方、トレンチ 13 のうち、素子分離絶縁体 11 内に位置する部分の形状は、ゲート方向に延びる略四角柱形である。AA 方向及び上下方向に対して平行な断面において、素子分離絶縁体 11 内に位置するトレンチ 13 の形状は、長方形又は上辺が下辺よりも長い台形である。トレンチ 13 において、素子分離絶縁体 11 内に位置する部分の幅、すなわち、AA 方向における長さは、アクティブエリア 12 内に位置する部分の幅よりも長い。また、トレンチ 13 において、素子分離絶縁体 11 内に位置する部分の深さ、すなわち、上下方向における長さは、アクティブエリア 12 内に位置する部分の深さと略等しい。

10

【0013】

トレンチ 13 におけるアクティブエリア 12 内に位置する部分の内面上には、例えばシリコン酸化物からなるゲート絶縁膜 15 が形成されている。また、トレンチ 13 の内部及び上方には、ゲート電極 16 が設けられている。ゲート電極 16 には、例えば、不純物が導入されたポリシリコンからなる下部 17 と、金属、例えばタンゲステンからなる上部 18 とが設けられている。上部 18 は、シリコン基板 10 の上面 10 a よりも上方に設けられている。このように、ゲート絶縁膜 15 は、シリコン基板 10 とゲート電極 16 との間に配置されている。

20

【0014】

また、ゲート絶縁膜 15 の膜厚は位置によって異なっており、底面 13 a 上に形成された部分 15 a は相対的に薄く、斜面 13 b 上に形成された部分 15 b は部分 15 a よりも厚く、側面 13 c 上に形成された部分 15 c は部分 15 b よりも厚い。一例を挙げると、ゲート絶縁膜 15 の部分 15 b の膜厚は部分 15 a の膜厚の約 1.15 倍であり、部分 15 c の膜厚は部分 15 a の膜厚の約 1.50 倍である。

【0015】

シリコン基板 10 のアクティブエリア 12 におけるトレンチ 13 に挟まれた部分及びその直下域には、ソース・ドレイン領域 21 が形成されている。換言すれば、ソース・ドレイン領域 21 は、シリコン基板 10 におけるトレンチ 13 を挟む領域に形成されている。ソース・ドレイン領域 21 の導電形は例えば n 形であり、不純物として例えばリンが含有されている。ソース・ドレイン領域 21 は、トレンチ 13 の側面 13 c 及び斜面 13 b に接しているが、底面 13 a の AA 方向中央部には接していない。なお、ソース・ドレイン領域 21 は、底面 13 a の全領域に接していないことが好ましい。また、ソース・ドレイン領域 21 は、斜面 13 b の下部に接していなくてもよい。アクティブエリア 12 におけるソース・ドレイン領域 21 を除く部分は、導電形が例えば p 形のチャンネル領域となっている。

30

【0016】

シリコン基板 10 におけるトレンチ 13 の斜面 13 b の下部に接した部分には、不純物拡散領域 22 が形成されている。不純物拡散領域 22 には、ソース・ドレイン領域 21 に含有された不純物とは異なる種類の不純物が含有されている。不純物拡散領域 22 に含有されている不純物は、例えば、シリコンの導電性に実質的に影響を及ぼさないような不純物であり、例えば、炭素である。なお、炭素の代わりにフッ素又はボロンが含有されていてもよい。不純物拡散領域 22 は、トレンチ 13 の斜面 13 b の上部、側面 13 c 及び底面 13 a には接していない。

40

【0017】

次に、本実施形態に係る半導体装置の製造方法について説明する。

図 3 (a) ~ (c)、図 4 (a) ~ (c)、図 5 (a) ~ (c) は、本実施形態に係る半導体装置の製造方法を例示する工程断面図である。

50

なお、図3(a)は、ゲート方向及び上下方向に対して平行な断面を示している。図3(b)~図5(c)は、AA方向及び上下方向に対して平行な断面を示している。

【0018】

まず、図3(a)に示すように、単結晶シリコンからなり、上面10aが(100)面によって構成されるシリコン基板10を用意する。次に、シリコン基板10の上面10aにAA方向に延びる複数本のトレンチ31を形成する。次に、トレンチ31内にシリコン酸化物を埋め込むことにより、素子分離絶縁体11を形成する。これにより、シリコン基板10の上層部分が素子分離絶縁体11によって複数本のアクティブエリア12に分断される。

【0019】

次に、図3(b)に示すように、シリコン基板10上に、アルカリ性のエッチング液に対して耐性があり、シリコン及びシリコン酸化物に対してエッチング選択比がとれる材料、例えば、シリコン窒化物を堆積させることにより、マスク膜32を形成する。なお、マスク膜32においては、シリコン窒化膜上に他の膜が積層されていてもよい。また、マスク膜32は、シリコン窒化物以外の材料によって形成されていてもよい。

【0020】

次に、マスク膜32上にレジスト膜を成膜し、リソグラフィ法によってパターンニングすることにより、レジストパターン33を形成する。レジストパターン33においては、トレンチ13を形成する予定の領域に、ライン状の開口部33aを形成する。次に、レジストパターン33をマスクとしてマスク膜32をエッチングする。

これにより、図3(c)に示すように、マスク膜32において、レジストパターン33の開口部33aの直下域に、開口部32aが形成される。このようにして、シリコン基板10上に、ゲート方向に延びるライン状の開口部32aが形成されたマスク膜32が形成される。

【0021】

次に、マスク膜32をマスクとして、RIE(reactive ion etching: 反応性イオンエッチング)等のドライエッチングを行う。これにより、シリコン基板10における開口部32aの直下域に相当する部分が選択的に除去されて、シリコン基板10の上面10aにトレンチ13が形成される。この段階では、AA方向及び上下方向に対して平行な断面におけるトレンチ13の形状は、略四角形である。また、トレンチ13における素子分離絶縁体11内に位置する部分は、アクティブエリア12内に位置する部分よりも浅い。次に、アッシングを行い、トレンチ13におけるアクティブエリア12内に位置する部分の内面上に、シリコン酸化膜34を形成する。次に、例えば、SH(硫酸と過酸化水素水の混合液)とNC2(New Clean 2)を用いて、洗浄する。NC2は、TMY(トリメチル-2ヒドロキシエチルアンモニウムヒドロオキシド)と過酸化水素水の混合液であり、アルカリ性である。次に、不純物をイオン注入して、アクティブエリア12にチャネル領域(図示せず)を形成する。

【0022】

次に、図4(a)に示すように、マスク膜32をマスクとし、不純物、例えば、炭素、フッ素又はボロン、例えば炭素を、シリコン酸化膜34を介してシリコン基板10の上層部分にイオン注入する。これにより、シリコン基板10におけるトレンチ13の底面13aに接する部分に、例えば炭素が含有された不純物拡散領域22が形成される。

【0023】

次に、図4(b)に示すように、DHF(diluted hydrofluoric acid: 希フッ酸)によるウェット処理を行う。これにより、シリコン酸化膜34が除去される。このとき、トレンチ13における素子分離絶縁体11(図3(a)参照)内に形成された部分がエッチングされて、幅が広がると共に深さが深くなる。この結果、トレンチ13における素子分離絶縁体11内に形成された部分は、アクティブエリア12内に形成された部分と比較して、幅がより広く、深さがほぼ同じになる。

【0024】

10

20

30

40

50

次に、マスク膜 32 をマスクとして、アルカリ性のエッチング液を用いてウェットエッチングを施す。エッチング液には例えば、温度が 75 の NC2 を使用する。なお、アルカリ性のエッチング液として、NC2、すなわち、 H_2O_2 （過酸化水素水）及び TMY の混合液の他に、KOH（水酸化カリウム）、TMAH（テトラメチルアンモニアヒドロキサイド）、EDP（エチレンジアミンピロカテコール）、並びに、 $N_2H_4 - H_2O$ （水和ヒドラジン）からなる群より選択された 1 種の薬液を含むエッチング液を使用してもよい。これにより、トレンチ 13 の内面におけるシリコン基板 10 の露出部分を更に除去する。

【0025】

このエッチングは、シリコンの結晶方位に応じてエッチング速度が異なる異方性エッチングとなる。この結果、トレンチ 13 に、シリコンの (100) 面からなる底面 13a、底面 13a に接し、シリコンの (111) 面からなる一対の斜面 13b、及び、斜面 13b に接し、シリコンの (110) 面からなる一対の側面 13c が形成される。底面 13a と斜面 13b とのなす角度は 55° となる。また、このとき、トレンチ 13 の底面 13a は不純物拡散領域 22 を突き抜ける。これにより、不純物拡散領域 22 は、トレンチ 13 の底面 13a の直下域には存在しなくなり、斜面 13b の下部に接する部分にのみ残留する。

【0026】

次に、図 4 (c) に示すように、例えば、温度が 65 の $H_3PO_4 - NC2$ を用いてウェット処理を行い、マスク膜 32 を除去する。

次に、例えば酸化雰囲気中で熱処理を施すことにより、シリコン基板 10 の露出部分に熱酸化膜を形成する。これにより、トレンチ 13 におけるアクティブエリア 12 内に位置する部分の内面上に、シリコン酸化物からなるゲート絶縁膜 15 が形成される。このとき、シリコン基板 10 の結晶面によって熱酸化の速度が異なるため、ゲート絶縁膜 15 の膜厚が部分毎に異なる。すなわち、シリコンの (100) 面によって構成される底面 13a 上に形成された部分 15a は相対的に薄くなる。また、シリコンの (111) 面によって構成される斜面 13b 上に形成された部分 15b は、部分 15a よりも厚くなり、例えば、部分 15a の約 1.15 倍となる。更に、シリコンの (110) 面によって構成される側面 13c 上に形成された部分 15c は、部分 15b よりも厚くなり、例えば、部分 15a の約 1.50 倍となる。

【0027】

次に、図 5 (a) に示すように、全面に不純物を導入したポリシリコンを堆積させる。このポリシリコンは、トレンチ 13 内に埋め込まれると共に、シリコン基板 10 上に堆積される。次に、ポリシリコン膜上に金属、例えばタングステンを堆積させて、金属膜を形成する。次に、金属膜上に、トレンチ 13 の直上域を覆うマスク膜（図示せず）を形成する。次に、このマスク膜をマスクとしてエッチングを施し、金属膜及びポリシリコン膜を選択的に除去する。これにより、トレンチ 13 の内部及び上方に、ゲート電極 16 が形成される。ゲート電極 16 の下部 17 はポリシリコンからなり、上部 18 はタングステン等の金属からなる。

【0028】

次に、図 5 (b) に示すように、ゲート電極 16 をマスクとして、不純物、例えば、リンをイオン注入する。このとき、イオン注入の深さは、トレンチ 13 の深さと同程度とする。これにより、シリコン基板 10 内において、トレンチ 13 を挟む領域に、不純物注入領域 35 が形成される。不純物注入領域 35 は、トレンチ 13 の側面 13c に接し、斜面 13b 及び底面 13a には接しない。この結果、不純物注入領域 35 とトレンチ 13 の底面 13a との間には、斜面 13b の存在により、一定のオフセット A が設定される。

【0029】

次に、図 5 (c) に示すように、熱処理を行う。この熱処理は、例えば温度を 1000 とし、時間を 12 秒間とする。これにより、不純物注入領域 35 に含まれる不純物が拡散すると共に活性化して、ソース・ドレイン領域 21 が形成される。このとき、不純物は

10

20

30

40

50

トレンチ 13 の下部を回り込むように拡散するが、不純物注入領域 35 と底面 13 a との間にはオフセット A が設けられており、また、不純物拡散領域 22 が拡散防止領域として機能し、注入された不純物（例えばリン）の拡散を抑制するため、不純物はトレンチ 13 の底面 13 a には到達しない。従って、ソース・ドレイン領域 21 は、トレンチ 13 の側面 13 c 及び斜面に接し、底面 13 a には接しない。

【0030】

但し、不純物の拡散長は、製造条件によってある程度ばらつくため、ソース・ドレイン領域 21 とトレンチ 13 との相対的な位置関係もばらつく可能性がある。この場合であっても、ソース・ドレイン領域 21 が底面 13 a の AA 方向中央部に接することにより、トレンチ 13 の両側に形成されたソース・ドレイン領域 21 同士が接触しなければよく、ソース・ドレイン領域 21 が底面 13 a の AA 方向両端部に接してもよい。逆に、ソース・ドレイン領域 21 は、側面 13 c 及び斜面 13 b の上部にのみ接し、斜面 13 b の下部及び底面 13 a には接していなくてもよい。

次に、通常の方法により、シリコン基板 10 上に上部配線構造を形成する。このようにして、図 1 及び図 2 に示す半導体装置 1 が製造される。

【0031】

次に、本実施形態の作用効果について説明する。

本実施形態に係る半導体装置 1 においては、トレンチ 13 の内部及び上方にゲート電極 16 が設けられており、ゲート電極 16 の両側にソース・ドレイン領域 21 が形成されている。これにより、シリコン基板 10 におけるゲート電極 16 の直下域がチャンネル領域となり、リセス型トランジスタ (RCAT) が構成される。

【0032】

そして、本実施形態においては、トレンチ 13 が底面 13 a、斜面 13 b 及び側面 13 c によって構成されている。このため、ゲート電極 16 の最下部において、ゲート電極 16 の幅が狭くなる。この結果、チャンネル長 L (図 2 参照) を短くすることができる。例えば、チャンネル長 L を、AA 方向における底面 13 a の長さと同程度にすることができる。これにより、リセス型トランジスタのオン電流を大きくすることができる。

【0033】

また、本実施形態においては、ゲート絶縁膜 15 の厚さが部分毎に異なっており、トレンチ 13 の斜面 13 b 上に形成された部分 15 b は、底面 13 a 上に形成された部分 15 a よりも厚く、側面 13 c 上に形成された部分 15 c は、部分 15 b よりも厚い。これにより、半導体装置 1 の駆動時において電界が集中するゲート電極 16 の角部を、厚いゲート絶縁膜 15 によって覆うことができる。この結果、半導体装置 1 の耐圧を向上させることができる。

【0034】

更に、本実施形態に係る半導体装置の製造方法においては、図 4 (b) に示す工程において、アルカリ性のエッチング液を用いてシリコン基板 10 をエッチングすることにより、シリコンの結晶方位によるエッチングの異方性を利用して、トレンチ 13 に底面 13 a、斜面 13 b 及び側面 13 c を形成することができる。すなわち、トレンチ 13 を所定の形状に再現性良く加工することができる。これにより、半導体装置 1 の特性を安定させることができる。

【0035】

更にまた、本実施形態においては、図 5 (b) に示す工程において、ソース・ドレイン領域 21 に添加するための不純物を、シリコン基板 10 における側面 13 c 間の部分に注入している。これにより、不純物注入領域 35 をチャンネル領域となる予定の領域、すなわち、トレンチ 13 の底面 13 a の直下域から自己整合的に離隔させることができる。そして、図 5 (c) に示す工程において、熱処理を行って不純物を拡散させることにより、ソース・ドレイン領域 21 を形成している。従って、不純物を、チャンネル領域となる予定の領域から離隔した領域から拡散させることができる。この結果、チャンネル長 L を短く設計しても、ゲート電極 16 の両側に形成された 2 つのソース・ドレイン領域 21 が接触する

10

20

30

40

50

ことを防止できる。なお、ソース・ドレイン領域同士の接触を回避するためには、トレンチ13の下部を膨らませることも考えられる。しかしながら、この場合は、チャンネル長が長くなり、オン電流が小さくなってしまう。

【0036】

更にまた、本実施形態においては、図4(a)に示す工程において、トレンチ13の直下域に炭素を注入して不純物拡散領域22を形成し、図4(b)に示す工程において、トレンチ13の内面を更にエッチングすることにより、不純物拡散領域22をトレンチ13の斜面13bに接する領域のみに残留させている。そして、図5(a)に示す工程において、リン等の不純物をトレンチ13と同程度の深さに注入し、図5(b)に示す工程において、この不純物を拡散させている。これにより、不純物拡散領域22においては、リン等の不純物の拡散が炭素によって抑制される。すなわち、リン等の不純物の拡散が、不純物拡散領域22において停止する。この結果、ソース・ドレイン領域21がトレンチ13の底面13aの直下域まで回り込むことを確実に防止することができ、ソース・ドレイン領域21の形状の再現性が向上する。これにより、半導体装置1の特性が安定する。

10

【0037】

なお、本実施形態においては、図3(b)に示す工程において、リセス処理を行ってトレンチ13を形成した後、図5(b)に示す工程において、不純物のイオン注入を行ってソース・ドレイン領域21を形成した。しかしながら、リセス処理の前に、不純物をイオン注入してもよい。これにより、トレンチ13が細くなった場合においても、不純物を確実に注入することができると共に、不純物を注入した後に過度に拡散することを抑制でき、ソース・ドレイン領域21の形状の制御性を高めることができる。

20

【0038】

以上説明した実施形態によれば、オン電流が大きい半導体装置及びその製造方法を実現することができる。

【0039】

以上、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明及びその等価物の範囲に含まれる。

30

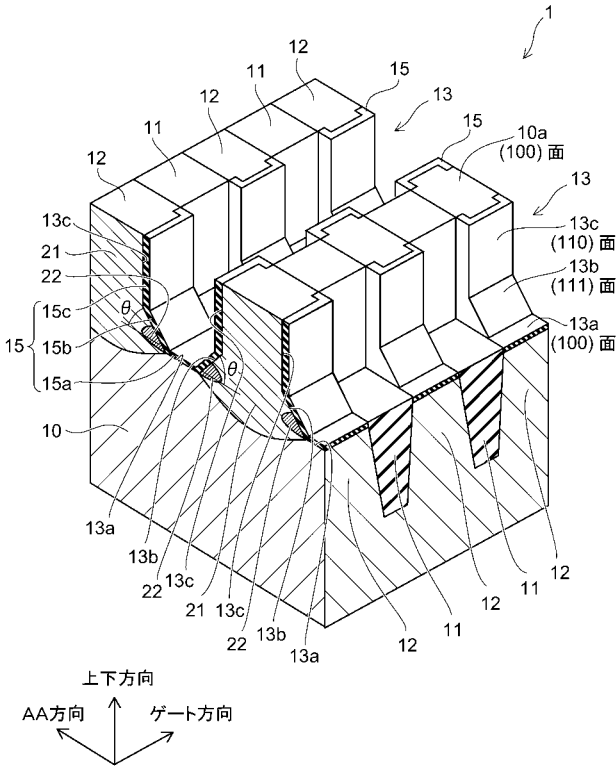
【符号の説明】

【0040】

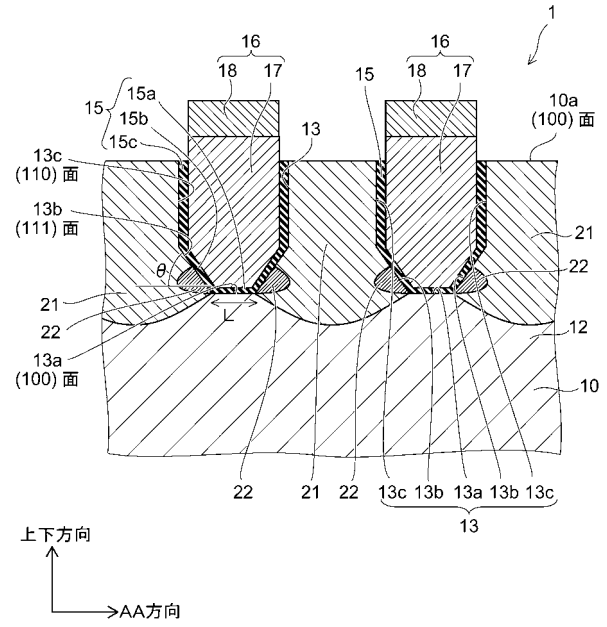
1：半導体装置、10：シリコン基板、10a：上面、11：素子分離絶縁体、12：アクティブエリア、13：トレンチ、13a：底面、13b：斜面、13c：側面、15：ゲート絶縁膜、15a、15b、15c：部分、16：ゲート電極、17：下部、18：上部、21：ソース・ドレイン領域、22：不純物拡散領域、31：トレンチ、32：マスク膜、32a：開口部、33：レジストパターン、33a：開口部、34：シリコン酸化膜、35：不純物注入領域、A：オフセット、L：チャンネル長、 θ ：トレンチの底面と斜面とがなす角度

40

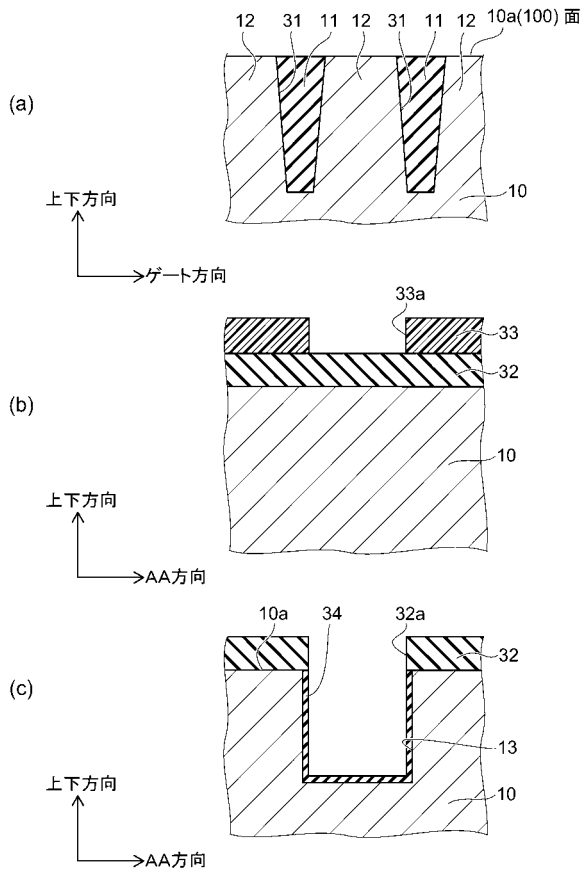
【 図 1 】



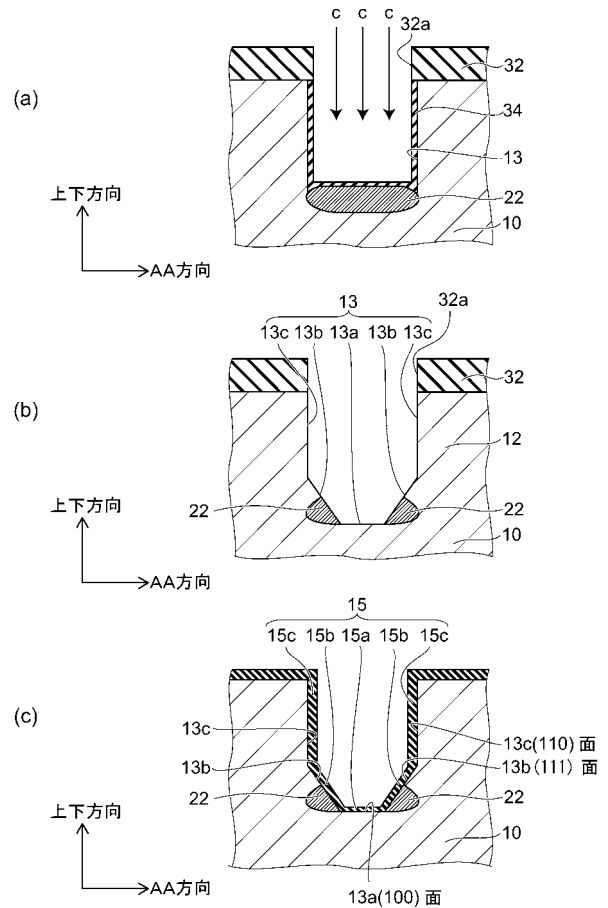
【 図 2 】



【 図 3 】



【 図 4 】



【 图 5 】

