(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第5611552号
(P5611552)
(45)発行日　平成26年10月22日(2014.10.22)　(24)登録日　平成26年9月12日(2014.9.12)

(51)Int.Cl.			F I		
G09G	3/36	(2006.01)	G09G	3/36	
G09F	9/40	(2006.01)	G09F	9/40	301
G09G	3/20	(2006.01)	G09G	3/20	633R
A47F	3/00	(2006.01)	G09G	3/20	631Q
A47F	5/00	(2006.01)	G09G	3/20	631U

請求項の数 9　(全 17 頁)　最終頁に続く

(21)出願番号　特願2009-172796 (P2009-172796)
(22)出願日　平成21年7月24日 (2009.7.24)
(65)公開番号　特開2011-27950 (P2011-27950A)
(43)公開日　平成23年2月10日 (2011.2.10)
審査請求日　平成24年2月29日 (2012.2.29)

前置審査

(73)特許権者　591128453
株式会社メガチップス
大阪府大阪市淀川区宮原一丁目１番１号
(74)代理人　100125704
弁理士　坂根　剛
(74)代理人　100104444
弁理士　上羽　秀敏
(74)代理人　100112715
弁理士　松山　隆夫
(74)代理人　100120662
弁理士　川上　桂子
(72)発明者　浅見　友順
大阪市淀川区宮原４丁目１番６号　株式会社メガチップス内

最終頁に続く

(54)【発明の名称】表示装置

(57)【特許請求の範囲】

【請求項１】

水平走査線方向に配列された複数の表示パネルと、

画像データをデコードし、前記複数の表示パネルにより構成される仮想表示領域に対応する画素情報を生成し、前記仮想表示領域に対応する画素情報を、前記仮想表示領域に前記画素情報を表示させると仮想した場合に必要とされる水平同期信号及びピクセルクロックに同期させて出力する画素情報生成部と、

前記仮想表示領域と、各表示パネルの個別表示領域との対応関係を示す対応情報を格納する対応情報格納部と、

前記画素情報生成部から出力される前記仮想表示領域の前記水平同期信号及び前記ピクセルクロックに基づいて、前記仮想表示領域の一水平走査線に含まれる画素情報のうち各表示パネルに対応する画素情報を前記対応情報に基づいて特定し、前記一水平走査線に含まれる画素情報の特定を終了するたびに各表示パネルに対応する画素情報を各表示パネルの制御情報とともに各表示パネルに出力する表示パネル特定部と、

を備えることを特徴とする表示装置。

【請求項２】

請求項１に記載の表示装置において、

前記複数の表示パネルは、

相互に隣接する第１の表示パネル及び第２の表示パネル、

を含み、

前記表示パネル特定部は、
前記一水平走査線に含まれる画素情報のうち前記第１の表示パネルの個別表示領域と前記第２の表示パネルの個別表示領域との間に挟まれたギャップ領域に対応する画素情報を、前記対応情報に基づいて判定する判定部と、
前記ギャップ領域に対応する画素情報を破棄する画素情報破棄部と、
を含むことを特徴とする表示装置。
【請求項３】
請求項２に記載の表示装置において、
前記判定部は、
前記一水平走査線に含まれる画素情報のうち各表示パネルの個別表示領域のいずれにも対応しない画素情報を、前記ギャップ領域に対応する画素情報であると判定することを特徴とする表示装置。
【請求項４】
請求項１ないし請求項３のいずれかに記載の表示装置において、
前記画素情報生成部は、
前記画像データのうちデコードする範囲を指定するデコード範囲指定部、
を含み、
前記画素情報生成部は、前記画像データのうち前記デコード範囲指定部により指定された範囲をデコードして画素情報を生成することを特徴とする表示装置。
【請求項５】
請求項２に記載の表示装置において、
前記第１の表示パネル及び前記第２の表示パネルが隣接する方向は、各表示パネルの水平走査線方向であることを特徴とする表示装置。
【請求項６】
請求項５に記載の表示装置において、
前記表示パネル特定部は、
各表示パネルに対応する複数のバッファと、
各表示パネルに対応する画素情報を各表示パネルに対応するバッファに格納するバッファ書き込み部と、
前記一水平走査線に含まれる画素情報の表示先が特定された場合、各バッファに書き込まれた画素情報を各表示パネルに出力する出力制御部と、
を含むことを特徴とする表示装置。
【請求項７】
請求項６に記載の表示装置において、
各表示パネルの水平走査線の数及び一水平走査線あたりの画素数は同一であり、
各表示パネルに出力される制御情報は、同一の情報であることを特徴とする表示装置。
【請求項８】
請求項１ないし請求項７のいずれかに記載の表示装置において、さらに、
前記複数の表示パネルの表示面の角度を調節するチルト調節部、
を備えることを特徴とする表示装置。
【請求項９】
請求項１ないし請求項８のいずれかに記載の表示装置において、
各表示パネルは、液晶表示パネルであることを特徴とする表示装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、薄型の表示パネルを用いた表示装置に関する。
【背景技術】
【０００２】
スーパーマーケットあるいはコンビニエンスストアなどの小売業では、店舗に陳列棚を

設置し、商品を陳列棚に陳列する形態が一般的である。そして、陳列棚に陳列された商品の販売促進などを目的として、電子ＰＯＰ（Ｐｏｉｎｔ　Ｏｆ　Ｐｕｒｃｈａｓｅ）と呼ばれる手法が従来から用いられている。

【先行技術文献】

【特許文献】

【０００３】

【特許文献１】特開２００１－１００６８３号公報

【特許文献２】特開２００７－２８９６３６号公報

【発明の概要】

【発明が解決しようとする課題】

【０００４】

上記特許文献１には、液晶表示パネルなどの薄型の表示パネルを用いた電子ＰＯＰ装置が開示されている。特許文献１に開示されている電子ＰＯＰ装置は、記憶媒体に保存されている動画像データなどを再生して、液晶表示パネルなどに広告用の映像を表示する。しかし、特許文献１に係る電子ＰＯＰ装置を使用するためには、電子ＰＯＰ装置の設置用スペースを、商品を陳列するスペースとは別に用意しなければならない。

【０００５】

上記特許文献２には、電子ＰＯＰ用の映像を表示することができる陳列棚が開示されている。陳列棚の内部にプロジェクタが設置され、商品を載せる棚板の前面に透過型のスクリーンが取り付けられる。プロジェクタから投射された広告用の映像がスクリーンに表示されることにより、広告用の映像が陳列棚全体に表示される。特許文献２に係る陳列棚は、電子ＰＯＰ装置を設置するスペースを必要とせずに広告用の映像を表示することができ、小売店の売り場を効率よく利用することができる。

【０００６】

そこで、本発明は前記問題点に鑑み、陳列棚の前面などの限られたスペースに設置することができ、コストの削減が容易な表示装置を提供することを目的とする。

【課題を解決するための手段】

【０００７】

上記課題を解決するため、請求項１記載の発明は、表示装置であって、水平走査線方向に配列された複数の表示パネルと、画像データをデコードし、前記複数の表示パネルにより構成される仮想表示領域に対応する画素情報を生成し、前記仮想表示領域に対応する画素情報を、前記仮想表示領域に前記画素情報を表示させると仮想した場合に必要とされる水平同期信号及びピクセルクロックに同期させて出力する画素情報生成部と、前記仮想表示領域と、各表示パネルの個別表示領域との対応関係を示す対応情報を格納する対応情報格納部と、前記画素情報生成部から出力される前記仮想表示領域の前記水平同期信号及び前記ピクセルクロックに基づいて、前記仮想表示領域の一水平走査線に含まれる画素情報のうち各表示パネルに対応する画素情報を前記対応情報に基づいて特定し、前記一水平走査線に含まれる画素情報の特定を終了するたびに各表示パネルに対応する画素情報を各表示パネルの制御情報とともに各表示パネルに出力する表示パネル特定部と、を備えることを特徴とする。

【０００８】

請求項２記載の発明は、請求項１に記載の表示装置において、前記複数の表示パネルは、相互に隣接する第１の表示パネル及び第２の表示パネル、を含み、前記表示パネル特定部は、前記一水平走査線に含まれる画素情報のうち前記第１の表示パネルの個別表示領域と前記第２の表示パネルの個別表示領域との間に挟まれたギャップ領域に対応する画素情報を、前記対応情報に基づいて判定する判定部と、前記ギャップ領域に対応する画素情報を破棄する画素情報破棄部と、を含むことを特徴とする。

【０００９】

請求項３記載の発明は、請求項２に記載の表示装置において、前記判定部は、前記一水平走査線に含まれる画素情報のうち各表示パネルの個別表示領域のいずれにも対応しない

画素情報を、前記ギャップ領域に対応する画素情報であると判定することを特徴とする。
【００１０】
請求項４記載の発明は、請求項１ないし請求項３のいずれかに記載の表示装置において、前記画素情報生成部は、前記画像データのうちデコードする範囲を指定するデコード範囲指定部、を含み、前記画素情報生成部は、前記画像データのうち前記デコード範囲指定部により指定された範囲をデコードして画素情報を生成することを特徴とする。
【００１１】
請求項５記載の発明は、請求項２に記載の表示装置において、前記第１の表示パネル及び前記第２の表示パネルが隣接する方向は、各表示パネルの水平走査線方向であることを特徴とする。
【００１２】
請求項６記載の発明は、請求項５に記載の表示装置において、前記表示パネル特定部は、各表示パネルに対応する複数のバッファと、各表示パネルに対応する画素情報を各表示パネルに対応するバッファに格納するバッファ書き込み部と、前記一水平走査線に含まれる画素情報の表示先が特定された場合、各バッファに書き込まれた画素情報を各表示パネルに出力する出力制御部と、を含むことを特徴とする。

【００１３】
請求項７記載の発明は、請求項６に記載の表示装置において、各表示パネルの水平走査線の数及び一水平走査線あたりの画素数は同一であり、各表示パネルに出力される制御情報は、同一の情報であることを特徴とする。
【００１４】
請求項８記載の発明は、請求項１ないし請求項７のいずれかに記載の表示装置において、さらに、前記複数の表示パネルの表示面の角度を調節するチルト調節部、を備えることを特徴とする。
【００１５】
請求項９記載の発明は、請求項１ないし請求項８のいずれかに記載の表示装置において、各表示パネルは、液晶表示パネルであることを特徴とする。
【発明の効果】
【００１６】
本発明に係る表示装置は、複数の表示パネルを一定方向に配列させることにより、一つの画像データを表示するための仮想表示領域を構成する。陳列棚などの棚板の前面などの限られたスペースに対応した表示パネルを別途作成する必要がないため、表示装置のコストを削減することができる。
【００１７】
本発明に係る表示装置は、画像データをデコードして仮想表示領域に対応する画素情報を生成し、対応情報に基づいて複数の表示パネルのいずれかに画素情報を表示させる。このように、本発明に係る表示装置は、各表示パネルを個別に制御せずに、仮想表示領域の表示状態を制御すればよいため、画像データの表示処理を簡略化することができる。
【００１８】
本発明に係る表示装置は、画素情報がギャップ領域に対応した情報である場合、その画素情報を破棄する。これにより、仮想表示領域に表示される映像がギャップ領域の存在により歪むことを防止し、視聴者が違和感を覚えることの少ない映像を表示することができる。
【００１９】
本発明に係る表示装置は、画像データをデコードする範囲が指定されている場合、指定された範囲に対応する画素情報を生成する。これにより、本発明に係る複数の表示装置を用いて一つの画像データを表示するときにも、表示装置間で発生するギャップに伴って仮想表示領域に表示される映像が歪むことを防ぐことができる。
【００２０】

本発明に係る表示装置において、チルト調節部が表示パネルの表示面の向きを調節する。表示装置の取り付け位置に応じて表示パネルの表示面を変更することにより、鮮明な映像を表示することが可能となる。

【図面の簡単な説明】

【００２１】

【図１】第１の実施の形態に係る表示装置の斜視図である。

【図２】表示装置の使用状態の一例を示す図である。

【図３】（ａ）表示装置の表示面を水平方向に向けた状態を示す図である。（ｂ）表示装置の表示面を上方に向けた状態を示す図である。

【図４】（ａ）液晶表示パネルの表示領域を示す図である。（ｂ）仮想パネルの表示領域を示す図である。（ｃ）仮想パネルに対応した画像データを示す図である。

【図５】（ａ）画像データを単に分割して表示した状態を示す図である。（ｂ）ギャップ補正処理を適用して画像データを表示した状態を示す図である。（ｃ）ギャップ補正処理により液晶表示パネルに表示されない領域を示す図である。

【図６】表示装置の機能的構成を示すブロック図である。

【図７】ブリッジ回路の機能的構成を示すブロック図である。

【図８】ブリッジ回路の動作を示すフローチャートである。

【図９】パラメータテーブルの一例を示す図である。

【図１０】第２の実施の形態に係る表示装置の機能的構成及び配置状態を示す図である。

【図１１】（ａ）仮想パネルの表示領域を示す図である。（ｃ）仮想パネルに対応した画像データを示す図である。（ｃ）仮想パネルに表示された画像データを示す図である。

【発明を実施するための形態】

【００２２】

｛第１の実施の形態｝

＜表示装置１の外観及び取付状態＞

以下、図面を参照しつつ本発明の実施の形態について説明する。図１は、本発明の第１の実施の形態に係る表示装置１の斜視図である。表示装置１は、電子ＰＯＰ装置として利用可能な装置である。表示装置１は、液晶表示パネル１１ａ，１１ｂ，１１ｃと、筐体１２と、取り付け部１３と、チルト調節部１４とを備える。

【００２３】

液晶表示パネル１１ａ～１１ｃは、水平走査線方向に一列に並べられた汎用の小型液晶パネルであり、同様の構成を有している。液晶表示パネル１１ａ～１１ｃは、一つの仮想パネルを構成し、全体として一つの画像を表示する。本実施の形態では、液晶表示パネル１１ａ～１１ｃが、個別に画像を表示することはない。以下、液晶表示パネル１１ａ～１１ｃをセットで説明するときには、液晶表示パネル１１と呼ぶことにする。

【００２４】

液晶表示パネル１１ａ～１１ｃには外枠などの外縁部が存在するため、仮想パネルには画像を表示することができないギャップが発生する。仮想パネルに表示される映像は、ギャップの発生に伴って歪んで見えることがある。そこで、表示装置１は、ギャップ補正処理を実行することにより、仮想パネルに表示される映像の歪みを補正する。ギャップ補正処理の詳細については、後述する。

【００２５】

筐体１２は、液晶表示パネル１１の制御部１５（図６参照）などを収納するとともに、液晶表示パネル１１ａ～１１ｃを同一平面上に固定する。取り付け部１３は、表示装置１を固定する。チルト調節部１４は、液晶表示パネル１１の表示面の向きを調節する。

【００２６】

図２は、表示装置１の使用状態の一例を示す図である。表示装置１は、商品の陳列に用いられる陳列棚５０の棚板５１の前面に取り付けられる。棚板５１の前面に取り付けられた表示装置１は、陳列棚５０に陳列された商品の広告映像などを表示する。

【００２７】

表示装置１は、棚板５１の前面などの限られたスペースに対応するために、複数の液晶表示パネル１１ａ～１１ｃを組み合わせて仮想パネルを構成する。このため、表示装置１は、棚板５１の前面のサイズに対応した液晶表示パネルを使用する必要がないため、大幅なコスト削減が可能となる。

【００２８】

図３（ａ）、図３（ｂ）は、チルト調節部１４の動作を説明する図である。表示装置１は、チルト調節部１４を用いて液晶表示パネル１１の表示面の向きを変更することができる。配線５２は、表示装置１への電力供給などに用いられる。

【００２９】

表示面の向きは、ユーザが手動で変更することができる。なお、チルト調節部１４は、ユーザが設定した角度に基づいて、表示面の向きを自動的に調節するようにしてもよい。

【００３０】

図３（ａ）は、表示面を水平方向に向けた状態を示す図である。たとえば、表示装置１が顧客の視線の高さとほぼ同じ高さの棚板５１に取り付けられるときに、表示面の向きが水平方向となるように調節される。

【００３１】

図３（ｂ）は、表示面を上方に向けた状態を示す図である。表示装置１が陳列棚５０の下側の棚板５１に取り付けられたときなどに、表示面の向きが図３（ｂ）のように上方に向けられる。なお、表示装置１が高所に取り付けられる場合には、表示面の向きを下向きに調節することができる。

【００３２】

液晶表示パネル１１ａ～１１ｃの視野角は一般的に狭いとされている。しかし、表示装置１は、図３に示すように、表示面の向きを調節可能である。表示装置２は、取り付け位置に関係なく、陳列棚５０の前にいる顧客に対して鮮明な映像を見せることできるため、販売促進の効果を高めることができる。

【００３３】

＜仮想パネルの概要＞

次に、液晶表示パネル１１により構成される仮想パネルについて詳しく説明する。図４（ａ）は、液晶表示パネル１１の表示領域を示す図である。

【００３４】

図４（ａ）に示すように、液晶表示パネル１１ａ～１１ｃは、互いに隣接した状態で水平走査方向（Ｘ方向）に一列に配列されている。液晶表示パネル１１ａ，１１ｂ，１１ｃの表示領域１１０ａ，１１０ｂ，１１０ｃのサイズは、Ｘ方向が３２０ピクセルであり、垂直走査方向（Ｙ方向）が２４０ピクセルである。

【００３５】

図４（ｂ）は、仮想パネルの表示領域（以下、「仮想表示領域」という）２０を示す図である。仮想表示領域２０は、表示領域１１０ａ～１１０ｃと、ギャップ２１，２１とにより構成される。ギャップ２１は、表示領域１１０ａ，１１０ｂの間に挟まれた領域と、表示領域１１０ｂ，１１０ｃの間に挟まれた領域である。ギャップ２１は、液晶表示パネル１１ａ～１１ｃの外枠などに対応しており、映像を表示することができない。ギャップ２１のＸ方向の幅を、４０ピクセルとする。仮想表示領域２０のサイズは、Ｘ方向が１０４０ピクセルであり、Ｙ方向が２４０ピクセルである。

【００３６】

図４（ｃ）は、仮想表示領域２０に表示される画像データ３０を示す。画像データ３０のサイズは、仮想表示領域２０のサイズ（１０４０×２４０ピクセル）に対応している。画像データ３０には、円３０１と直角三角形３０１が描画されている。表示装置１のユーザは、広告用の映像データである画像データ３０を、予め記憶部１５１（図６参照）に格納しておく。

【００３７】

＜ギャップ補正処理の概要＞

次に、ギャップ補正処理の概要を説明する。画像データ３０は、仮想表示領域２０に表示される場合、Ｘ方向に分割された状態で表示領域１１０ａ～１１０ｃにそれぞれ表示される。しかし、画像データ３０が単に分割された状態で表示領域１１０ａ～１１０ｃに表示された場合、仮想表示領域２０に表示される画像データ３０に歪みが発生する。

【００３８】

図５（ａ）は、画像データ３０に描画された円３０１と直角三角形３０２とを、単に分割して表示領域１１０ａ，１１０ｂに表示した状態を示す図である。この場合、円３０１は、半円の状態で表示領域１１０ａ，１１０ｂに表示される。表示領域１１０ａ，１１０の間にはギャップ２１が存在するため、仮想表示領域２０に表示される円３０１は、楕円として顧客に認識される。同様に、単に分割されて表示領域１１０ａ，１１０ｂに表示された直角三角形３０２は、ギャップ２１の存在により、のこぎり状の形状として顧客に認識される。

【００３９】

このように、画像データ３０が単に分割されて表示領域１１０ａ～１１０ｃに表示されることにより、表示装置１に表示される映像に対して、顧客が違和感を覚えるおそれがある。特に、画像データ３０が動画像データである場合には、歪みが強調される。

【００４０】

そこで、表示装置１は、画像データ３０を仮想表示領域２０に表示する際に、ギャップ補正処理を実行する。ギャップ補正処理は、画像データ３０のうちギャップ２１に対応する領域のデータを、表示領域１１０ａ～１１０ｃのいずれにも表示させない処理である。これにより、表示装置１は、顧客が違和感を覚えることの少ない映像を表示することが可能となる。

【００４１】

図５（ｂ）は、ギャップ補正処理の適用後に仮想表示領域２０に表示された画像データ３０を示す図である。図５（ｃ）は、画像データ３０においてギャップ２１に対応する領域を示す図である。ギャップ補正処理により、画像データ３０のうち、図５（ｃ）に示すハッチングの領域が、表示領域１１０ａ～１１０ｃのいずれにも表示されない。この結果、顧客は、視覚効果により、ギャップ２１を挟んで表示領域１１０ａ，１１０ｂに表示されている円３０１が本来の形状（円）であると類推することができる。顧客は、ギャップ２１を挟んで表示領域１１０ｂ，１１０ｃに表示されている直角三角形３０２が、本来の形状（直角三角形）であると類推することができる。したがって、表示装置１は、仮想表示領域２０に表示される画像データ３０の歪みを抑制し、違和感の少ない映像を表示することができる。

【００４２】

＜表示装置１の機能的構成＞

図６は、表示装置１の機能的構成を示すブロック図である。表示装置１は、制御部１５と、ブリッジ回路１６とを備える。制御部１５及びブリッジ回路１６は、ＩＣ（Ｉｎｔｅｇｒａｔｅｄ　Ｃｉｒｃｕｉｔ）の状態で筐体１２の中に設置される。

【００４３】

制御部１５は、表示装置１の全体制御を行う。制御部１５は、記憶部１５１と、デコーダ１５２と、フレームメモリ１５３と、仮想パネル制御部１５４とを備える。

【００４４】

記憶部１５１は、フラッシュメモリなどであり、画像データ３０を格納する。画像データ３０は、動画像データ及び静止画像データのいずれでもよい。制御部１５は、記憶部１５１に代えて、メモリカードスロットを備えていてもよい。この場合、メモリカードスロットには、画像データ３０が記録されたメモリカードが挿入される。

【００４５】

デコーダ１５２は、画像データ３０をデコードして、仮想表示領域２０に表示するフレームデータ６０を作成する。フレームデータ６０は、仮想表示領域２０のアドレスに対応したピクセルデータ６１の集合である。

【００４６】

フレームメモリ１５３は、デコーダ１５２が作成したフレームデータ６０を格納する。

【００４７】

仮想パネル制御部１５４は、フレームメモリ１５３からフレームデータ６０を読み出し、フレームデータ６０に含まれるピクセルデータ６１を、ブリッジ回路１６に順次出力する。仮想パネル制御部１５４は、ピクセルデータ６１の出力と同期して、仮想パネル制御信号６２及びピクセルクロック６３をブリッジ回路１６に出力する。仮想パネル制御信号６２は、仮想パネルの表示状態を制御する水平同期信号及び垂直同期信号などを含む。ピクセルクロック６３は、ピクセルデータ６１の入力と同期したクロック信号である。

【００４８】

仮想パネル制御部１５４は、液晶表示パネル１１ａ～１１ｃにより構成される単一の仮想パネルを制御し、液晶表示パネル１１ａ～１１ｃを個別に制御することはない。仮想パネル制御部１５４は、仮想パネルに対応したサイズの液晶表示パネルを制御する機能を有していれば良い。このため、仮想パネル制御部１５４には、汎用の液晶表示パネルを制御するＬＣＤ（Ｌｉｑｕｉｄ　Ｃｒｙｓｔａｌ　Ｄｉｓｐｌａｙ）コントローラを利用することができ、表示装置１の部品コストを削減することができる。

【００４９】

ブリッジ回路１６は、仮想パネル制御部１５４から出力されたピクセルデータ６１の表示先を特定し、特定した表示先にピクセルデータ６１を出力する。また、ブリッジ回路１６は、ギャップ補正処理を実行する。

【００５０】

図７は、ブリッジ回路１６の機能的構成を示すブロック図である。ブリッジ回路１６は、ラインバッファ１６１ａ，１６１ｂ，１６１ｃと、パラメータテーブル格納部１６２と、書き込み制御回路１６３と、液晶表示パネル制御回路１６４とを備える。

【００５１】

ラインバッファ１６１ａ～１６１ｃは、液晶表示パネル１１ａ～１１ｃにそれぞれ対応して設けられており、表示領域１１０ａ～１１０ｃに対応するピクセルデータ６１を格納する。ラインバッファ１６１ａ～１６１ｃは、それぞれ第１メモリ１６５及び第２メモリ１６６を含む。第１メモリ１６５及び第２メモリ１６６は、ＦＩＦＯ（Ｆｉｒｓｔ　Ｉｎ　Ｆｉｒｓｔ　Ｏｕｔ）メモリである。第１メモリ１６５及び第２メモリ１６６の一方は、制御部１５から出力されたピクセルデータ６１の書き込み用として動作し、他方は、ラインバッファに書き込まれたピクセルデータ６１を液晶表示パネル１１に出力するために読み出し用として動作する。

【００５２】

パラメータテーブル格納部１６２は、仮想表示領域２０のアドレスと、表示領域１１０ａ～１１０ｃとの対応関係を示すパラメータテーブル７０を格納する。

【００５３】

書き込み制御回路１６３は、入力されたピクセルデータ６１の書き込み先となるラインバッファを、パラメータテーブル１６２に基づいて特定する。書き込み制御回路１６３は、特定したラインバッファに対して、入力されたピクセルデータ６１の書き込みを指示する。

【００５４】

液晶表示パネル制御回路１６４は、ラインバッファ１６１ａ～１６１ｃに書き込まれたピクセルデータ６１を液晶表示パネル１１に出力する。ピクセルデータ６１は、各液晶表示パネル１１を制御する液晶表示パネル制御信号６４と同期して出力される。

【００５５】

＜ブリッジ回路１６の動作＞

図８は、ブリッジ回路１６の動作を示すフローチャートである。図８において、第１液晶パネル～第３液晶パネルは、液晶表示パネル１１ａ～１１ｃにそれぞれ対応する。第１ラインバッファ～第３ラインバッファは、ラインバッファ１６１ａ～１６１ｃにそれぞれ

対応する。

【００５６】

ブリッジ回路１６は、水平同期信号（Ｈ－Ｓｙｎｃ）が入力されることにより、図８に示す処理を開始する。ラインバッファ１６１ａ～１６１ｃにおいて、第１メモリ１６５が書き込み用に設定されているとする。

【００５７】

書き込み制御回路１６３は、ピクセルデータ６１が入力された場合(ステップＳ１１でＹｅｓ)、入力されたピクセルデータ６１のＸアドレスを確認する（ステップ１２）。ピクセルデータ６１のＸアドレスは、仮想表示領域２０に対応している。書き込み制御回路１６３は、水平同期信号が入力されてからピクセルクロック６３をカウントしている。ピクセルクロック６３のカウント値が、入力されたピクセルデータ６１の仮想表示領域２０におけるＸアドレスとして用いられる。

【００５８】

書き込み制御回路１６３は、入力されたピクセルデータ６１のＸアドレスが表示領域１１０ａに対応するか否かを、パラメータテーブル７０に基づいて判定する（ステップＳ１３）。

【００５９】

図９は、パラメータテーブル７０の一例を示す図である。パラメータテーブル７０には、表示領域１１０ａ～１１０ｃと、仮想表示領域２０のＸアドレスとの対応関係を示している。表示領域１１０ａに対応する仮想パネルのＸアドレスは、１～３２０である。表示領域１１０ａに対応する仮想パネルのＸアドレスは、３６１～６８０である。表示領域１１０ｃに対応する仮想パネルのＸアドレスは、７２１～１０４０である。仮想表示領域２０のギャップ２１に対応するＸアドレス（３２１～３６０，６８１～７２０）は、パラメータテーブル７０に設定されていない。

【００６０】

入力されたピクセルデータ６１のＸアドレスが表示領域１１０ａに対応する場合（ステップＳ１３においてＹｅｓ）、入力されたピクセルデータ６１は、ラインバッファ１６１ａの第１メモリ１６５に書き込まれる（ステップＳ１４）。具体的には、ライトイネーブル信号６５が、書き込み制御回路１６３からラインバッファ１６１ａに入力される。ラインバッファ１６１ａは、ライトイネーブル信号６５の入力に応じて、入力されたピクセルデータ６１を書き込む。このとき、ラインバッファ１６１ｂ，１６１ｃがピクセルデータ６１の書き込み処理を行うことはない。

【００６１】

入力されたピクセルデータ６１のＸアドレスが表示領域１１０ａに対応しない場合（ステップＳ１３においてＮｏ）、入力されたピクセルデータ６１のＸアドレスが表示領域１１０ｂに対応するか否かが判定される（ステップＳ１５）。入力されたピクセルデータ６１のＸアドレスが表示領域１１０ｂに対応する場合（ステップＳ１５でＹｅｓ）、ラインバッファ１６１ｂの第１メモリ１６５に、入力されたピクセルデータ６１が書き込まれる（ステップＳ１６）。

【００６２】

入力されたピクセルデータ６１のＸアドレスが表示領域１１０ｂに対応しない場合（ステップＳ１５においてＮｏ）、入力されたピクセルデータ６１のＸアドレスが表示領域１１０ｃに対応するか否かが判定される（ステップＳ１７）。入力されたピクセルデータ６１のＸアドレスが表示領域１１０ｃに対応する場合（ステップＳ１７でＹｅｓ）、ラインバッファ１６１ｃの第１メモリ１６５に、入力されたピクセルデータ６１が書き込まれる（ステップＳ１８）。

【００６３】

入力されたピクセルデータ６１のＸアドレスが表示領域１１０ｃに対応しない場合（ステップＳ１７でＮｏ）、書き込み制御回路１６３は、入力されたピクセルデータ６１がギャップ２１に対応すると判定し、入力されたピクセルデータ６１を破棄する（ステップＳ

１９）。つまり、入力されたピクセルデータ６１は、いずれの表示領域にも対応しないため、ラインバッファ１６１ａ～１６１ｃのいずれにも書き込まれない。

【００６４】

仮想表示領域２０の一水平走査線分のピクセルデータ６１の書き込みが終了していない場合（ステップＳ２０においてＮｏ）、ステップＳ１１～Ｓ２０の処理が繰り返される。一方、仮想表示領域２０の一水平走査線分のピクセルデータ６１の書き込みが終了した場合（ステップＳ２０においてＹｅｓ）、各ラインバッファの第１メモリ１６５が書き込み用から読み出し用に切り替えられる（ステップＳ２１）。同時に、各ラインバッファの第２メモリ１６６が書き込み用に切り替えられる。

【００６５】

液晶表示パネル制御部１６４は、ラインバッファ１６１ａ～１６１ｃにリードイネーブル信号６６を出力する。これにより、ラインバッファ１６１ａ～１６１ｃの第１メモリ１６５から、液晶表示パネル１１ａ～１１ｃに対してピクセルデータ６１がそれぞれ出力される（ステップＳ２２）。第１メモリ１６５がＦＩＦＯメモリであるため、仮想表示領域２０のＸアドレスが小さいピクセルデータ６１（第１メモリ１６５に最初に書き込まれたピクセルデータ６１）から順次出力される。

【００６６】

第１メモリ１６５からのピクセルデータ６１の出力は、液晶表示パネル制御信号６５と同期して行われる。液晶表示パネル制御信号６５は、液晶表示パネル１１ａ～１１ｃの水平同期信号、垂直同期信号及びピクセルクロックなどを含む。液晶表示パネル１１ａ～１１ｃは、同一の構成であるため、液晶表示パネル制御部１６４は、液晶表示パネル１１ａ～１１ｃで共通に利用できる単一の制御信号を生成すればよい。同一の構成を有する液晶表示パネル１１ａ～１１ｃを利用することにより、液晶表示パネル１１ａ～１１ｃの制御を簡略化することができる。ただし、本発明は、互いに構成の異なる液晶表示パネル１１ａ～１１ｃの使用を制限するものではない。

【００６７】

ラインバッファ１６１ａ～１６１ｃから各液晶表示パネル１１ａ～１１ｃへのピクセルデータ６１の出力と並行して、ブリッジ回路１６は、図７に示す処理を実行する。つまり、第１メモリ１６５からのピクセルデータ６１の読み出しと並行して、次の水平走査線に対応するピクセルデータ６１が、ラインバッファ１６１ａ～１６１ｃの第２メモリ１６６に書き込まれる。このように、ラインバッファ１６１ａ～１６１ｃをダブルバッファ構成とすることにより、ラインバッファの書き込み処理及び読み出し処理に伴って画像データ３０の表示に遅延が発生することを抑制できる。

【００６８】

図８に示す処理では、ブリッジ回路１６は、入力されたピクセルデータ６１が液晶表示パネル１１ａ～１１ｃに対応するか否かを連続的に判定しているが（ステップＳ１３、Ｓ１５、Ｓ１７）、これに限られない。ブリッジ回路１６は、ピクセルデータ６１が仮想表示領域２１のＸアドレス順に入力されることを利用して、ピクセルデータ６１が液晶表示パネル１１ａ～１１ｃに対応するか否かを連続的に判定することのない処理を実行することも可能である。

【００６９】

具体的には、ピクセルデータ６１の入力が開始された場合、ブリッジ回路１６は、パラメータテーブル７０を参照してピクセルデータ６１のＸアドレスが１であることを確認する。ピクセルデータ６１のＸアドレスが３２０となるまで、ピクセルデータ６１は、ラインバッファ１６１ａに書き込まれる。ピクセルデータ６１のＸアドレスが３２１以上となった場合、ブリッジ回路１６は、ギャップ２１に対応するピクセルデータ６１と判定して、ピクセルデータ６１を破棄する。このとき、ブリッジ回路１６は、ステップＳ１３，Ｓ１５，Ｓ１７の処理を連続的に実行することはない。

【００７０】

続いて、ピクセルデータ６１のＸアドレスが３６１となったときに、ラインバッファ１

６１ｂへのピクセルデータ６１の書き込みが開始される。ピクセルデータ６１のＸアドレスが６８０となるまで、ラインバッファ１６１ｂへの書き込み処理が継続される。ブリッジ回路１６は、ピクセルデータ６１が液晶表示パネル１１ａに対応するか否かを判定する（ステップＳ１３）ことはない。ラインバッファ１６２ｃへのピクセルデータ６１への書き込み処理も、同様に実行される。上記の処理は、ラインバッファ１６１ａ～１６１ｃへのピクセルデータ６１の書き込み処理をハードウェア回路によって実装する場合に有効である。上記の処理をハードウェア回路に適用することで、ラインバッファ１６１ａ～１６１ｂへのピクセルデータ６１への書き込み処理が効率化され、ハードウェア回路の規模を抑制することができる。

【００７１】

以上説明したように、本実施の形態に係る表示装置１は、複数の液晶表示パネル１１ａ～１１ｃを一列に配列して仮想パネルを構成し、仮想パネルに一つの画像データを表示する処理を行う。これにより、陳列棚５０の幅に対応した液晶表示パネルを作成する必要がない。したがって、表示装置１の製造コストを大幅に削減することが可能となる。

【００７２】

また、制御部１５は、複数の液晶表示パネル１１ａ～１１ｃを単一の仮想パネルとして用いる。このため、表示装置１は、一つの画像データ３０を分割して処理しなくてもよく、液晶表示パネル１１ａ～１１ｃの制御を簡略化することができる。

【００７３】

また、表示装置１にチルト調節部１４を設けることにより、液晶表示パネル１１の表示面の向きを調節することができる。したがって、液晶表示パネル１１の表示面の向きを顧客が映像を見やすい向きに調節することにより、販売促進効果を高めることが可能となる。

【００７４】

なお、本実施の形態では、表示装置１が３つの液晶表示パネル１１ａ～１１ｃを有する例について説明したが、これに限られない。陳列棚５０の幅に応じて、表示装置１が有する液晶表示パネルを２つにしてもよいし、３つ以上としてもよい。

【００７５】

また、本実施の形態では、ピクセルデータ６１がピクセルクロック６３と同期してブリッジ回路１６に入力される例について説明したが、これに限られない。たとえば、ピクセルデータ６１は、仮想表示領域２０におけるアドレス情報とともにブリッジ回路１６に入力されてもよい。この場合、ブリッジ回路１６は、アドレス情報に基づいて、ピクセルデータ６１がどの表示領域に対応するかを判定する。

【００７６】

また、本実施の形態では、液晶表パネル１１ａ～１１ｃとして、水平走査線方向の長さが垂直走査線方向の長さよりも大きいものを使用する例について説明したが、これに限られない。液晶表示パネル１１ａ～１１ｃとして、垂直走査線方向の長さが水平走査線方向の長さよりも大きいものを使用してもよい。図４（ａ）に示す仮想表示領域２１を形成するためには、液晶表示パネル１１ａ～１１ｃを９０度回転させて、垂直走査線方向に一列に配列させる必要がある。この結果、仮想表示領域２１のＸアドレスとＹアドレスとが入れ替わることになる。

【００７７】

したがって、上記第１の実施の形態とは、以下の点で処理が異なる。デコーダ１５２は、動画像データ３５から生成したフレームデータ６０を９０度回転させた上で、フレームメモリ１５３に書き込む。ギャップ補正処理が垂直走査線方向を基準として行われるため、パラメータテーブル７０には、表示領域１１０ａ～１１０ｃと、仮想表示領域２１のＹアドレスとの対応情報が記録される。ブリッジ回路１６には一水平走査線単位でピクセルデータ６１が入力される点では同じであるが、ピクセルデータ６１をＸアドレスに応じてラインバッファ１６１ａ～１６１ｃに分割する必要がない。このため、ブリッジ回路１６は、ラインバッファ１６１ａのみを有していればよい。

【００７８】
｛第２の実施の形態｝
以下、本発明の第２の実施の形態について説明する。本実施の形態では、複数の表示装置によって仮想パネルが構成される。以下、上記第１の実施の形態と異なる点を中心に説明し、同様の点については説明を省略する。
【００７９】
図１０は、本実施の形態に係る表示装置１，８の構成と配置状態とを示す図である。表示装置１，８の構成は、上記第１の実施の形態に係る表示装置１の構成と基本的に同じである。制御部１５では、記憶部１５１及びデコーダ１５２以外の表示を省略している。
【００８０】
記憶部１５１は、画像データ３０に代えて、画像データ３５を格納する。画像データ３５は、表示装置１，８により構成される仮想パネルの表示領域に対応したサイズで作成されている。デコーダ１５２は、画像データ３５のデコード範囲を指定するデコード範囲指定情報３６を保持している。
【００８１】
表示装置１は、液晶表示パネル１１ａ～１１ｃを備える。表示装置８は、液晶表示パネル８１ａ～８１ｃを備える。液晶表示パネル１１ａ～１１ｃ，８１ａ～８１ｃがＸ方向（水平走査方向）に一列に並ぶように、表示装置１，８は配置される。
【００８２】
図１１（ａ）は、表示装置１，８により構成される仮想パネルの表示領域（以下、「仮想表示領域」という）２５を示す図である。仮想表示領域２５は、表示領域１１０ａ～１１０ｃ，８１０ａ～８１０ｃと、ギャップ２１，２１，２１，２１と、装置間ギャップ２６とにより構成される。
【００８３】
仮想表示領域２５のサイズは、Ｘ方向が２１４０ピクセル、Ｙ方向が２４０ピクセルである。表示装置１は、仮想表示領域２５のうちＸアドレスが１～１０４０ピクセルの領域に対応する。表示装置８は、仮想表示領域２５のうちＸ方向で１１０１～２１４０ピクセルの領域に対応する。仮想表示領域２５には、表示領域１１０ａ～１１０ｃ，８１０ａ～８０１ｃの間に発生するギャップ２１の他に、表示装置１，８により形成される装置間ギャップ２６が発生する。装置間ギャップ２６は、Ｘ方向の幅を６０ピクセルであり、Ｘアドレスが１０４１～１１００の領域に対応する。
【００８４】
図１１（ｂ）は、仮想表示領域２５に表示される画像データ３５を示す図である。画像データ３５は、仮想表示領域２５のサイズに対応して作成されるため、Ｘ方向のサイズが２１４０ピクセル、Ｙ方向のサイズが２４０ピクセルとなる。
【００８５】
仮想表示領域２５に画像データ３５を表示させる場合、表示装置１、８は、画像データ３５をデコードして、デコード範囲指定情報３６で指定された範囲に対応するフレームデータ６０を作成する。表示装置１では、デコード範囲指定情報３６として、Ｘ方向のアドレス１～１１４０が設定されている。表示装置８では、デコード範囲指定情報３６として、Ｘ方向のアドレス１１０１～２１４０が設定されている。この結果、画像データ３５は、図１１（ｃ）に示すような状態で表示される。
【００８６】
ギャップ２１に対応する領域は、上記第１の実施の形態で説明したように、液晶表示パネル１１ａ～１１ｃ，８１ａ～８１ｃのいずれにも表示されない。
【００８７】
また、装置間ギャップ２６に対応する領域（Ｘアドレスが１０４１～１１００の範囲）は、表示装置１，８のいずれにも表示されない。これは、表示装置１，８のデコード範囲指定情報３６のいずれにも、装置間ギャップ２６に対応するＸアドレスが指定されていないためである。この結果、図１０（ｃ）に示すように、装置間ギャップ２６の位置に表示

される直角三角形２１２が、のこぎり状の形状ではなく、本来の形状（直角三角形）として類推できるように表示される。

【００８８】

　このように、表示装置１，８は、画像データ３５のうち、それぞれのデコード範囲指定情報３６で指定された範囲をデコードしてピクセルデータ６１を生成し、ピクセルデータ６１をそれぞれの仮想パネルに表示する。デコード範囲指定情報３６は、装置間ギャップ２６を考慮して設定される。したがって、仮想表示領域２５に画像データ３５が表示される際に、装置間ギャップ２６により発生する画像データ３５の歪みを補正することができる。

【００８９】

　なお、上記第２の実施の形態では、二つの表示装置１，８を用いる例について説明したが、図２に示すように、棚板５１の前面に並べられた３つ以上の表示装置を用いて仮想パネルを構成してもよい。表示装置１，１・・・のデコード部１５２が保持するデコード範囲指定情報３６に、各表示装置に対応する仮想表示領域のアドレス範囲を設定すればよい。

【００９０】

　また、上記第２の実施の形態では、二つの表示装置１，８のデコーダ１５２は、デコード範囲指定情報３６に基づいて画像データ３５をデコードする例について説明したが、これに限られない。表示装置１，８は、仮想表示領域２５のうちそれぞれの表示領域に対応する画像データ３５を保持してもよい。表示装置１は、Ｘアドレスが１～１０４０の領域に対応する画像データ３５を保持する。表示装置８は、Ｘアドレスが１１０１～２１４０の領域に対応する画像データを保持する。この場合、表示装置１，８は、上記第１の実施の形態と同様の処理を実行する。画像データ３５のデータサイズを抑制することができるため、記憶部１５１に大容量のフラッシュメモリを用いる必要がない。したがって、表示装置１，８のコストを削減できる。

【００９１】

　また、上記第２の実施の形態では、水平走査方向に配列された複数の表示装置を用いて単一の画像データ３５を表示する例について説明したが、これに限られない。たとえば、垂直走査方向に配列された複数の表示装置を用いて、一つの画像データを表示してもよい。たとえば、図２に示す棚板５１，５１に設置された６つの表示装置１を用いて、一つの画像データを表示することができる。Ｙ方向のデコード範囲を指定するために、各表示装置１のデコード範囲指定情報３６には、Ｙ方向のアドレス範囲が指定される。

【００９２】

　このとき、Ｙ方向の装置間ギャップを考慮して、各表示装置１のデコード領域範囲情報３６にＹ方向のアドレス範囲を設定してもよい。これにより、Ｙ方向の装置間ギャップに伴う画像の歪みを抑制できる。

【００９３】

　Ｙ方向に生じるギャップの大きさは、棚板５１，５１の間隔にほぼ対応する。このため、Ｙ方向の装置間ギャップを補正しても、視覚効果によりＹ方向の映像の歪みを抑制する効果が十分に得られないケースがある。この場合、Ｙ方向のアドレス範囲を設定する際に、Ｙ方向の装置間ギャップを考慮しなくてもよい。Ｙ方向の装置間ギャップを考慮しない場合、Ｙ方向の装置間ギャップを考慮する場合と比べて、画像データ３５のデータサイズを抑制することができる。

【符号の説明】

【００９４】

１，８　表示装置

１１，１１ａ，１１ｂ，１１ｃ　液晶表示パネル

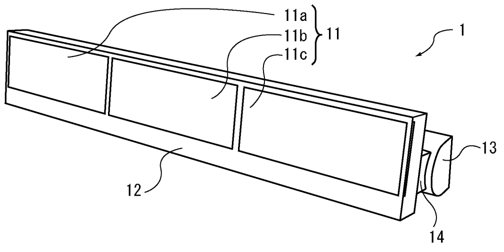
１２　筐体

１３　取り付け部

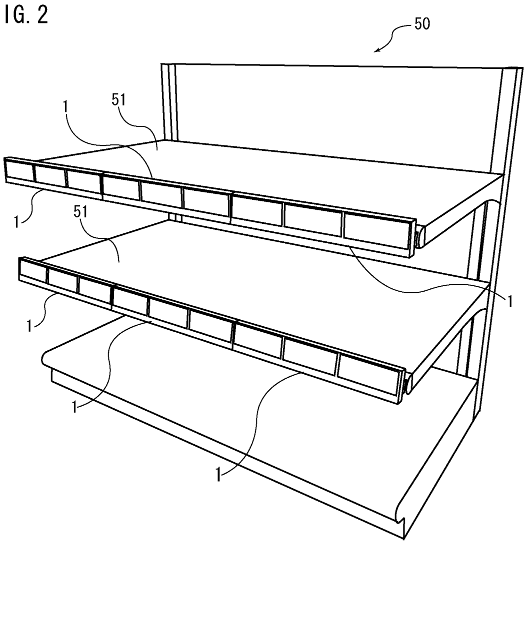
１４　チルト調節部

１５　制御部
１６　ブリッジ回路
１５１　記憶部
１５２　デコーダ
１５３　フレームメモリ
１５４　仮想パネル制御部
１６１ａ，１６１ｂ，１６１ｃ　ラインバッファ
１６２　パラメータテーブル格納部
１６３　書き込み制御回路
１６４　液晶表示パネル制御回路

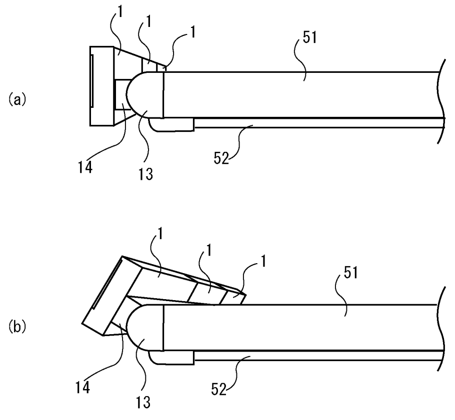
【図１】
FIG.1



【図２】
FIG.2

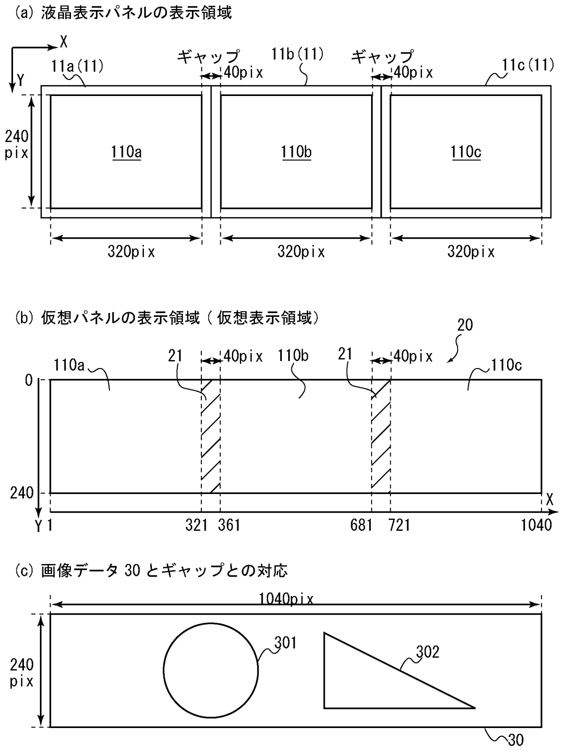


【図３】
FIG.3



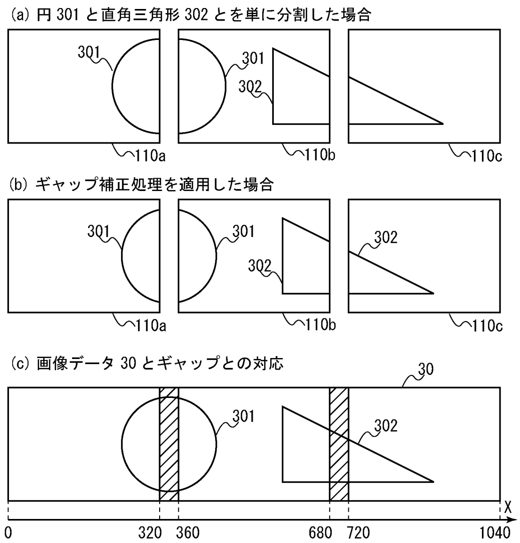
【図４】

FIG.4



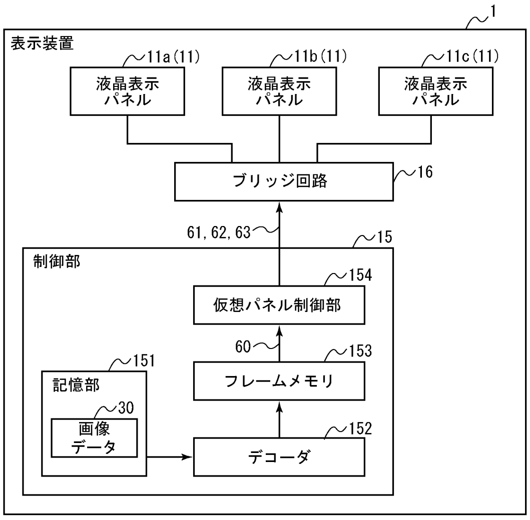
【図５】

FIG.5



【図６】

FIG.6



【図７】

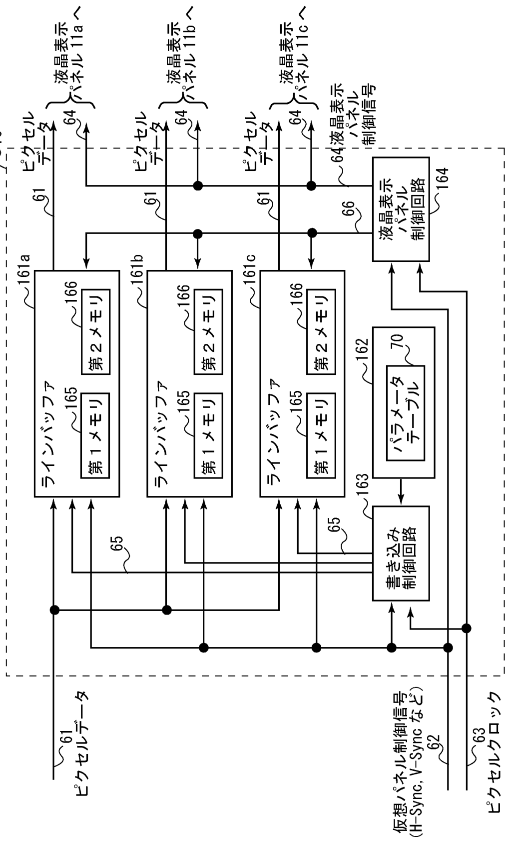
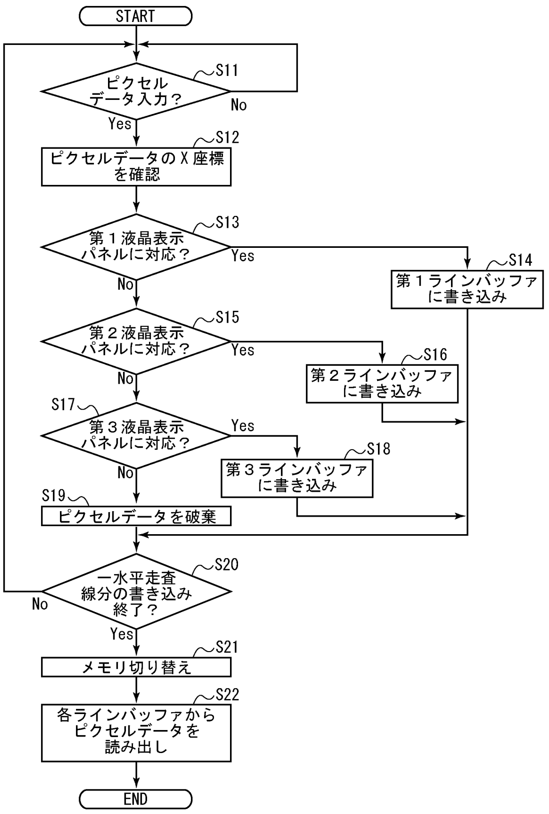


FIG.7

【図８】

FIG.8



【図９】

FIG.9

パラメータテーブル 70

	開始Xアドレス	終了Xアドレス
表示領域110a（液晶表示パネル11a）	1	320
表示領域110b（液晶表示パネル11b）	361	680
表示領域110c（液晶表示パネル11c）	721	1040

【図１０】

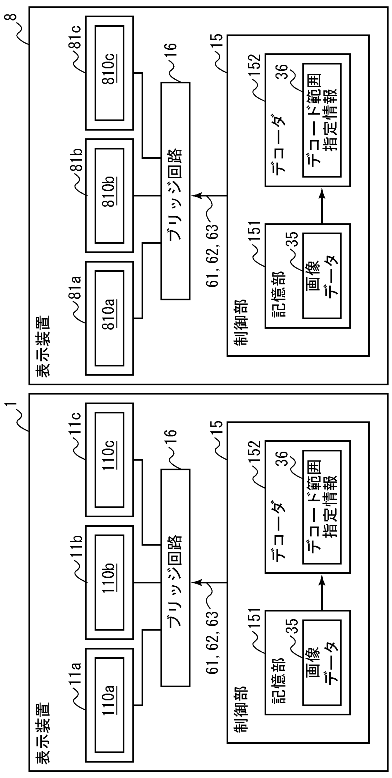


FIG.10

【図１１】

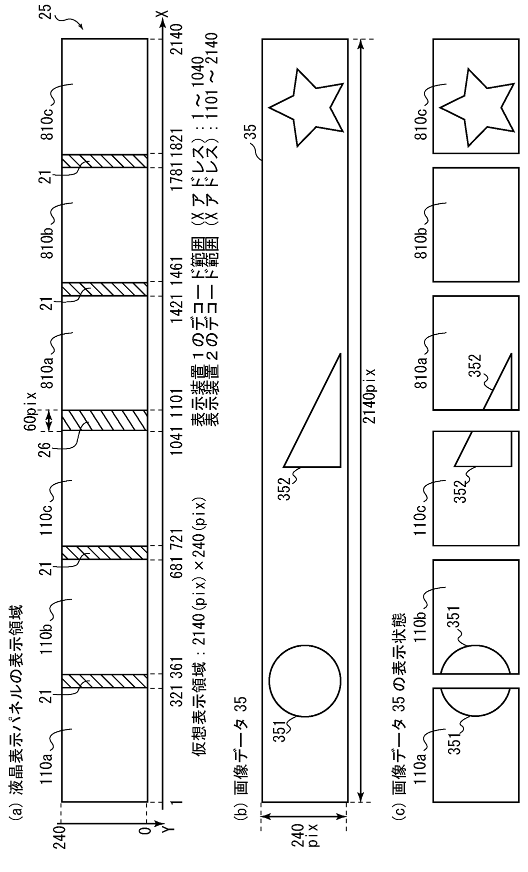


FIG.11

フロントページの続き

(51)Int.Cl.	FI		
	Ｇ０９Ｇ	3/20	６６０Ｑ
	Ｇ０９Ｇ	3/20	６３２Ａ
	Ｇ０９Ｇ	3/20	６８０Ｅ
	Ａ４７Ｆ	3/00	Ｄ
	Ａ４７Ｆ	5/00	Ｅ

審査官　中村　直行

(56)参考文献　特開２００３－０６６９３３（ＪＰ，Ａ）
特開２００５－２２７５７９（ＪＰ，Ａ）
特開２００３－１８０４９４（ＪＰ，Ａ）
特開２００３－３３０３８２（ＪＰ，Ａ）
特開２００３－２２４７８８（ＪＰ，Ａ）
特開平０８－２１１８４９（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｇ０９Ｇ　３／００　－　５／４２
Ｇ０９Ｆ　９／４０
Ａ４７Ｆ　３／００
Ａ４７Ｆ　５／００