

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-4926

(P2020-4926A)

(43) 公開日 令和2年1月9日(2020.1.9)

(51) Int.Cl. F I テーマコード (参考)
 H05K 3/46 (2006.01) H05K 3/46 L 5E316

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願2018-125947 (P2018-125947)
 (22) 出願日 平成30年7月2日 (2018.7.2)

(71) 出願人 000003193
 凸版印刷株式会社
 東京都台東区台東1丁目5番1号
 (72) 発明者 樋岡 祥之
 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
 Fターム(参考) 5E316 AA22 AA38 CC09 CC10 CC32
 DD17 DD24 EE31 FF04 FF07
 FF14 FF17 GG15 GG17 GG25
 GG26 HH11

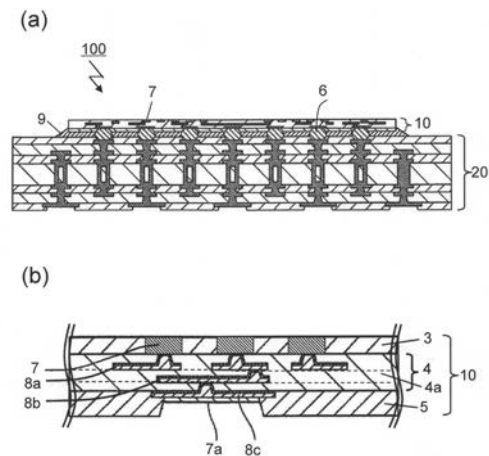
(54) 【発明の名称】 配線基板及び配線基板の製造方法

(57) 【要約】

【課題】配線基板の製造プロセス中の反りを抑制し、狭ピッチの端子電極と微細配線を備える、大型で低コストな配線基板と、その製造方法を提供すること。

【解決手段】ビルドアップ配線層からなる第二配線基板と、第二配線基板に接合された第一配線基板と、を備え、第二配線基板と第一配線基板とはそれぞれ表面から突出した端子(突起電極)を介して電氣的に接合され、第一配線基板及び第二配線基板の隙間に絶縁樹脂が充填され、第一配線基板は、順に第一最外層、配線層、第二最外層から成り、第一最外層、第二最外層の少なくとも一方に補強材を含む配線基板とし、四角形状の支持基板上に、順に剥離層、及び第一配線基板を形成し、第一配線基板を第二配線基板に接合した後、支持基板を剥離する配線基板の製造方法とする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

半導体素子を実装するための配線基板であって、
ビルドアップ配線層からなる第二配線基板と、前記第二配線基板に接合された第一配線基板と、を備え、
前記第二配線基板と前記第一配線基板とはそれぞれ表面から突出した端子（突起電極）を介して電氣的に接合され、
前記第一配線基板及び前記第二配線基板の隙間に絶縁樹脂が充填され、
前記第一配線基板は、順に第一最外層、配線層、第二最外層から成り、
前記第一最外層、前記第二最外層の少なくとも一方に補強材を含む、
ことを特徴とする配線基板。

10

【請求項 2】

四角形状の支持基板上に、順に剥離層、及び前記第一配線基板を形成し、
前記第一配線基板を前記第二配線基板に接合した後、前記支持基板を剥離する、
ことを特徴とする請求項 1 に記載の配線基板の製造方法。

【請求項 3】

前記支持基板の厚みが前記第一配線基板の厚みの 10 倍以上であり、かつ 0.1 mm ~ 2.0 mm である、
ことを特徴とする請求項 2 に記載の配線基板の製造方法。

【請求項 4】

前記支持基板の材質はガラスであり、前記支持基板を通して前記剥離層にレーザーを照射することにより、前記第一配線基板から前記支持基板を剥離する工程を含む、
ことを特徴とする請求項 2、または 3 に記載の配線基板の製造方法。

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、配線基板及び配線基板の製造方法に関する。

【背景技術】**【0002】**

近年、携帯電話や通信端末に代表される電子機器の高機能化、高性能化はめざましく、これら電子機器には、半導体チップが配線基板に実装された半導体パッケージが広く使用されている。半導体チップを配線基板に実装する形態として、従来から用いられてきたリードフレームやピン、ワイヤを用いたものから、最近では半導体チップを直接配線基板に表面実装するフリップチップ（Flip Chip - Ball Grid Array、FC - BGA）方式のパッケージの採用が進んでいる。

30

【0003】

一般の FC - BGA 配線基板は、図 6 にその概略を示すように、配線層 51 を多層化したビルドアップ配線構造となっている。FC - BGA 配線基板 50 は、厚めのコア層 57 の表裏にコア層 57 より薄い配線層 51（絶縁樹脂 53 / 配線パターン 52）を複数積み重ね、上下の配線パターン 52 間を導通ビア 56 で接続し、アレイ配置された半導体チップ側の第一の端子電極 54 と、マザーボード側の第二の端子電極間 55 との導通をとったものである。

40

【0004】

近年の半導体チップの高集積化に伴い FC - BGA 配線基板も半導体チップを実装する端子電極の狭ピッチ化、配線パターンの微細化が求められている。このため、シリコン上に配線を形成してチップ実装用の基板（シリコンインターポーザ）とし、FC - BGA 配線基板に実装する方式が特許文献 1 に開示されている。

【0005】

一方で、CPU、GPU、メモリといった複数の半導体チップを同じ配線基板上に実装する製品が開発され、こうした製品には従来よりも大面積の配線基板が求められている。

50

大面積の配線基板を製造するために、特許文献1のシリコンインターポーザ方式のように半導体チップ製造プロセスを採用すると、配線基板製品形状は四角であるので、円形状であるシリコンウエハに面付けすることは効率が悪くコストが高む。また配線基板に複数の半導体チップを実装するためには、実装工程時の熱処理による反り挙動を抑えることが課題となる。

【0006】

反り抑制の課題として特許文献2には、FC-BGA配線基板のコア層、及びその両面の絶縁樹脂として、補強材入りの絶縁樹脂を積層して配線基板の剛性を高め、かつ狭ピッチの端子電極が必要な半導体チップを実装する側（インターポーザ側）のビルドアップ配線層にのみ特に微細な配線（微細配線）を有する配線層を複数層形成する技術が提案されている。

10

【0007】

しかしながら、特許文献2の構造には以下のような問題点がある。すなわち、インターポーザ側に複数層の絶縁樹脂層を形成するため、絶縁樹脂の硬化収縮により製造プロセス中に基板が反る。また、コア層の両面のビルドアップ配線層に用いられる補強材入り絶縁樹脂はビア穴の加工が困難であるため、ビアの狭ピッチ化が妨げられる。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2002-280490号公報

20

【特許文献2】特開2015-122385号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明は上記の事情に鑑みてなされたものであって、配線基板の製造プロセス中の反りを抑制し、狭ピッチの端子電極と微細配線を備える、大型で低コストな配線基板と、その製造方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記の課題を解決するために、本発明の配線基板は以下の特徴を備える。

30

【0011】

本発明の一態様に係る配線基板は、ビルドアップ配線層からなる第二配線基板と、第二配線基板に接合された第一配線基板と、を備え、第二配線基板と第一配線基板とはそれぞれ表面から突出した端子（突起電極）を介して電氣的に接合され、第一配線基板及び第二配線基板の隙間に絶縁樹脂が充填され、第一配線基板は、順に第一最外層、配線層、第二最外層から成り、第一最外層、第二最外層の少なくとも一方に補強材を含む、ことを特徴とする。

【0012】

本発明の別の態様に係る配線基板の製造方法は、前記本発明の一態様に係る配線基板の製造方法であって、四角形状の支持基板上に、順に剥離層、及び第一配線基板を形成し、第一配線基板を第二配線基板に接合した後、支持基板を剥離する、ことを特徴とする。

40

【0013】

また、本発明の別の態様に係る配線基板の製造方法は、支持基板の厚みが第一配線基板の厚みの10倍以上であり、かつ0.1mm～2.0mmであることが好ましい。

【0014】

さらに、本発明の別の態様に係る配線基板の製造方法は、支持基板の材質はガラスであり、支持基板を通して剥離層にレーザーを照射することにより、第一配線基板から支持基板を剥離する工程を含むことが好ましい。

【発明の効果】

【0015】

50

本発明の配線基板及び配線基板の製造方法によれば、配線基板の製造プロセス中の反りが抑制され、近年必要とされる狭ピッチの端子電極と微細配線を備える、大型で低コストな配線基板と、その製造方法が得られる。すなわち、十分な厚みの支持基板と、剛性の高い配線基板となり、製造プロセスに適合した水準の反り量で製造することができる。また、四角形状の支持基板を採用することにより面付け効率が高くなりコストが抑えられる。さらに別の観点では、良品と選別された第二配線基板に個片化した良品の第一配線基板を接合することにより、収率の低下を防止することができる。

【図面の簡単な説明】

【0016】

【図1】本発明の一実施形態に係る、(a)第二配線基板に第一配線基板が接合された配線基板、(b)前記第一配線基板をより詳しく示す、いずれも模式断面図である。 10

【図2】本発明の一実施形態に係る、配線基板の製造方法のうち、第一配線基板の製造工程までの主要部を工程順に示す模式断面図である。

【図3】本発明の一実施形態に係る、配線基板の製造方法のうち、図2の製造工程に続く製造工程の主要部を工程順に示す模式断面図である。

【図4】図3の製造工程に続く製造工程の主要部を工程順に示す模式断面図である。

【図5】本発明の一実施形態に係る、配線基板の製造方法のうち、配線基板の製品面付け効率を説明するための模式平面図である。

【図6】一般のFC-BGA配線基板の構造を例示する模式断面図である。

【発明を実施するための形態】 20

【0017】

以下、本発明の好適な一実施形態について、添付図面を参照しつつ説明する。但し、以下に説明する各図においてそれぞれ同じものについては同一符号を付す。また各図面は発明の効果を理解しやすくするため適宜省略及び誇張してある。さらに本実施形態は本発明の技術的思想を説明するために例示するものであり、各部の材料、形状、配置、寸法等のパラメータを下記のものに限定するものではない。各パラメータは請求項の規定の範囲内で変更できる。

【0018】

[本発明の配線基板]

図1(a)は、本発明の一実施形態に係り、第二配線基板20に第一配線基板10が接合された配線基板100の模式断面図である。配線基板100は、ビルドアップ配線層からなる第二配線基板20と、第二配線基板20に接合された第一配線基板10と、を備え、第二配線基板20と第一配線基板10とはそれぞれ表面から突出した端子(突起電極、本例ではんだパンプ6)を介して電氣的に接合され、かつ、第一配線基板10及び第二配線基板20の隙間に絶縁樹脂(絶縁性の接着部材、具体的にはアンダーフィル9)が充填されている。第一配線基板10の上面(第二配線基板20とは逆側の面)には半導体チップ(不図示)を実装するための接続パッド7が形成されている。突起電極は、はんだパンプ以外に、Cuポスト(Cuピラー)、または金パンプ等であってもよい。 30

【0019】

図1(b)は、本発明の一実施形態に係る、第一配線基板10のみを、より詳しく示す模式断面図である。第一配線基板10は、配線基板100のインターポーザに相当する部分であり、順に第一最外層3、配線層4、第二最外層5から成り、第一最外層3、第二最外層5の少なくとも一方に補強材を含んでいる。配線層4は、必要な層数(図では3層)からなる配線層であり、絶縁樹脂4aと配線パターン8a、8b、・・・により構成されている。第一最外層3には前記の接続パッド7が形成され、第二最外層5には、第二配線基板20とはんだパンプ6を介して接合するためのパッド表面処理層7aが形成されている。 40

【0020】

本発明の配線基板100は、従来通りの配線ルール・材料を用いたFC-BGA配線基板である第二配線基板20に加えて、第一配線基板10を備え、第一配線基板10は第一 50

最外層 3、配線層 4、第二最外層 5 から成るので、第一配線基板 10 の第一最外層 3 に形成される接続パッド 7 のピッチを、従来のように配線基板に半導体チップを直接実装する場合の配線ピッチよりも狭くすることができる。それとともに、第一配線基板 10 の配線層 4 では、半導体チップを直接実装する従来の配線基板よりも微細な配線を使用することができる。すなわち、第一配線基板 10 の第一最外層 3 に狭ピッチの端子電極を形成し、配線層 4 に微細な配線パターンを形成することで、端子電極の狭ピッチ化と微細配線化に対応することができる。

【0021】

また、第一最外層 3、第二最外層 5 の少なくとも一方に補強材を含むので、従来の F C - B G A 配線基板よりも剛性の高い配線基板となり、製造プロセス中の反りが抑えられる。

10

【0022】

[本発明の配線基板の製造方法]

図 2 は、本発明の一実施形態に係る、配線基板の製造方法のうち、第一配線基板の製造工程までの主要部を工程順に示す模式断面図である。尚、図 2 は、図 1、図 3、図 4 の第二配線基板と接合前後の図とは上下反転している。

【0023】

まず、図 2 (a) に示すように、支持体 1 の上に剥離層 2 を形成する。支持基板 1 には、ガラス基板を用いることができる。ガラス基板は表面が平坦であり、狭ピッチな端子電極や微細配線を形成するために好適である。また、ガラス基板は C T E (熱膨張係数) が小さい、すなわち熱プロセス中の伸縮が小さいため、後述の第二配線基板との接合の際に好適である。プロセス中の反りを抑制するため、支持基板 1 としてのガラス基板の厚みは 500 μ m 以上であることが望ましい。実用的には 0.5 mm ~ 2.0 mm の範囲内である。

20

【0024】

剥離層 2 は、光の照射により分解可能な樹脂を含んでいる。本実施形態における光はレーザー光であるので、剥離層 2 に含まれる樹脂として、レーザー光が照射されることによって熱分解可能な樹脂が用いられる。剥離層 2 に含まれる樹脂としては、例えばエポキシ樹脂、アクリル樹脂、ポリウレタン樹脂、シリコン樹脂、ポリエステル樹脂、オキサタン樹脂、及びマレイミド樹脂のうちの 1 種またはこれらの樹脂の 2 種類以上が混合された樹脂等が用いられる。剥離層 2 の厚さは、例えば 0.1 μ m ~ 10 μ m である。

30

【0025】

次に、図 2 (b) に示すように、第一最外層 3、必要な層数 (図では 3 層) の配線層 4、第二最外層 5 を順に形成し、第一配線基板 10 を作製する。第一配線基板 10 の厚みは 50 ~ 100 μ m であるので、支持基板 1 の厚みは第一配線基板 10 の厚みの 10 倍以上であるものが望ましい。本発明の実施形態によれば、十分に厚い支持基板 1 上に比較的薄い第一配線基板 10 を形成することにより、製造プロセス中の反りが抑えられる。

【0026】

第一最外層 3、第二最外層 5 で用いる樹脂としては、感光性の熱硬化性絶縁樹脂を用いる。例えばエポキシ系、シアネート系、ポリイミド系樹脂のいずれかを用いることができる。熱硬化性絶縁樹脂は、例えばシリカフィラーを含むが、アルミナ等の無機フィラーを使用してもよい。第一最外層 3、第二最外層 5 の少なくとも一方に含む補強材としては、ガラスクロスが好適であるが、この他に耐熱性・機械強度に優れたカーボンファイバー、液晶ポリマー繊維等であってもよい。

40

【0027】

接続パッド 7 を有する第一最外層 3 の形成は、例えば、まず剥離層 2 上に銅箔 (不図示) を形成し、該銅箔上に第一最外層 3 を構成する感光性絶縁樹脂を塗工、露光、現像し、開口部を形成した後、ベークを実施する。次に該開口部に、銅箔をシード層として電解めっきを行うことにより接続パッド 7 を形成する。尚、剥離層 2 の上には、紫外線で硬化する接着剤を塗布して接着層 (不図示) を形成してもよい。

50

【0028】

接続パッド7の構造は、第一配線基板10を第二配線基板20と接合した後、支持基板1や剥離層2を除去し、図1(a)のように、接続パッド7を露出させたときに、接続パッド7の表面が、例えばAuとなるように銅箔側からAu/Ni/Cuとめっき層を形成する。このとき、AuへのCu拡散を防止するため、銅箔とAuとの間に薄いNi層を形成してからAu/Ni/Cuのめっきを行う。

【0029】

次に、配線層4中の配線パターン8a、8b、・・・の形成は、例えば以下のように行う。第一配線基板10の配線層4に用いられる絶縁樹脂4aは感光性エポキシ系樹脂を使用することが好ましいが、ポリイミド系樹脂であってもよい。まず、第一最外層3上に感光性エポキシ系樹脂等の絶縁樹脂をスピンコート法等により塗布する。感光性エポキシ系樹脂は比較的低温で硬化することができ、この後のビア穴を形成した後のキュア(硬化)による収縮が少なく好ましい。

【0030】

次に、第一最外層3上に導通ビア4bの穴形状を形成する。本実施形態では絶縁樹脂4aに感光性エポキシ系樹脂を使用しており、露光、及び現像を行うことにより導通ビア4bの穴形状を形成することができる。非感光のポリイミド系樹脂を使用する場合、レーザー照射によって導通ビア4bの穴形状を形成しても良い。

【0031】

次に、アッシング等で残渣を除去した後、例えばTiとCuを連続でスパッタし、電解銅めっきのシード層を形成する。このシード層の上に導通ビア4b、及び微細配線パターンを形成するが、Tiは下層の絶縁樹脂との密着性を向上することができ、めっき後のパターン剥がれ、倒れを防止する効果を有する。その他、チタン-タングステン(TiW)とCuのスパッタ連続処理等にてシード層を形成しても良い。

【0032】

次に、レジストパターンを形成し、その開口部、及び上記導通ビア4bの穴形状内に電解銅めっきにて、導通ビア4bと配線パターンを形成する。さらに、レジストパターンを除去した後、配線パターンをマスクとして、シード層としたスパッタCuとスパッタTiとをエッチングする。

【0033】

以上説明した導通ビアと配線パターン形成工程を、積み重ねる配線層数に合わせて繰り返し、配線層4を形成する。

【0034】

続いて、第二最外層5にパンプ形成を行うために、まず、配線層4を覆うように、第二最外層5となる感光性絶縁樹脂を塗工、露光、現像し、接続端子部を開口させた後、ベークを実施する。この開口部に銅の酸化を抑制し、はんだの濡れ性を高めるためニッケル・パラジウム・金めっきやOSP(Organic Solderability Preservative)を施し、パッド表面処理層7aを形成する。

【0035】

その後、前記開口部に、はんだペーストを印刷、またははんだボールを振り込み、リフローすることにより、図2(c)に示すように、第二最外層5にはんだパンプ6が形成される。また、パンプははんだだけではなく銅ピラーや銅コアボールを含んでもよい。

【0036】

図3は、本発明の一実施形態に係る、配線基板の製造方法のうち、図2の製造工程に続く製造工程の主要部を工程順に示す模式断面図であり、図4は、図3の製造工程に続く製造工程の主要部を工程順に示す模式断面図である。

【0037】

支持基板1と剥離層2が付いた第一配線基板10を個片化し、図3に示すように近接させ、別に製造した第二配線基板20に接合する。接合は、第一配線基板10、第二配線基板20それぞれの対応する位置にはんだパンプ6が接触するよう位置合わせを行い、仮圧

10

20

30

40

50

着し、リフローし、アンダーフィル 9 により樹脂封止を行う。個片化にはダイシング、スクライピング、レーザー加工などの工法が採用できる。

【0038】

アンダーフィル 9 は、第二配線基板 20 と第一配線基板 10 とを固定、及び封止するために用いられる絶縁性の接着剤である。アンダーフィル 9 としては、例えば、エポキシ樹脂、ポリウレタン樹脂、シリコン樹脂、ポリエステル樹脂、オキセタン樹脂、及びマレイミド樹脂のうち 1 種またはこれらの樹脂の 2 種類以上が混合された樹脂に、フィラーとしてシリカ、酸化チタン、酸化アルミニウム、酸化マグネシウム、または酸化亜鉛等を加えた材料を用いることができる。

【0039】

続いて図 4 に示すように、支持基板 1 を剥離層 2 から除去する。除去の方法は、ガラスの支持基板 1 越しにレーザー光 15 を適宜走査しながら照射して、第一配線基板 10 からガラス基板 1 を剥離層 2 とともに除去する。このとき、接続パッド 7 の形成時にシード層として用いた銅箔（不図示）をとともに除去することが望ましい。

【0040】

あるいは、支持基板 1 と剥離層 2 の界面から支持基板 1 のみを除去した後、粘着テープ等の粘着性の部材により、剥離層 2（または剥離層 2 と不図示の接着層）及び銅箔を剥離してもよい。すなわち、粘着テープ等を支持基板 1 が接着されていた領域の少なくとも一部に貼り付け、粘着テープ等を剥がすことにより、第一配線基板 1 上に残存する剥離層や接着層、銅箔を除去する。

【0041】

銅箔をとともに剥離しない場合は、銅箔と既述の薄い Ni 層とをエッチングし、表面に Au が露出した、半導体チップを実装する接続パッド 7 を露出させる。このようにして本発明の配線基板 100 が完成する。

【0042】

図 5 は、本発明の一実施形態に係る、配線基板の製造方法のうち、配線基板の製品面付け効率を説明するための模式平面図である。本発明の製造方法では、支持基板（基板サイズ）は円形状基板 30 ではなく、四角形状基板 40 を用いるので、一般に四角形状をしている配線基板（製品サイズ）を効率良く面付けすることができる。また支持基板 1 にはガラス基板を用いることができるので、半導体素子製造プロセスよりも安価な配線基板製造プロセスを活用できるため、低コストで配線基板を製造することができる。

【0043】

さらには、以下のような効果がある。第一配線基板にあたる配線層をビルドアップ基板上に直接形成する従来の工法では、不良品のビルドアップ基板の上にも配線層を作り込んでしまうことがあるのに対し、本発明では、第二配線基板はすでに良品と選別されたビルドアップ基板を用い、これに第一配線基板を接合することにより、高収率で配線基板を生産することができる。また、 $100\mu\text{m}$ 以下と薄い第一配線基板を単体で第二配線基板に接合することは通常困難であるが、本発明の配線基板の製造方法では、厚みのある支持基板が付いたまま接合するので従来の半導体製品の実装と同じ技術を活用することができ、かつ、支持基板は後で取り除くためシリコンインターポーザよりも全体として薄い配線基板が実現できる。

【0044】

< 比較例 >

第一配線基板の厚みに対して 10 倍を超えない厚み、すなわち第一配線基板 $50\mu\text{m}$ 厚に対して 0.3mm 厚のガラス基板上で第一配線基板の製造を行ったところ、絶縁樹脂の硬化収縮や配線層形成時の応力により、ガラス基板が、第一配線基板側が内側になる形状に湾曲してしまい、配線形成のための製造プロセスに供することができなくなった。また、ガラス基板の割れによる不具合の割合も高くなった。

【0045】

< その他の実施形態 >

10

20

30

40

50

以上説明した本発明の実施形態は単なる例示に過ぎず、本発明を限定するものではない。従って本発明は、その要旨を逸脱しない範囲での改変が可能である。例えば支持基板はガラス基板でなく別のレーザー透過性に優れた材料でもよいし、剥離層にレーザー照射以外の方法で剥離できる材料を採用し、支持基板として金属のような不透明な基板を使用してもよい。

【産業上の利用可能性】

【0046】

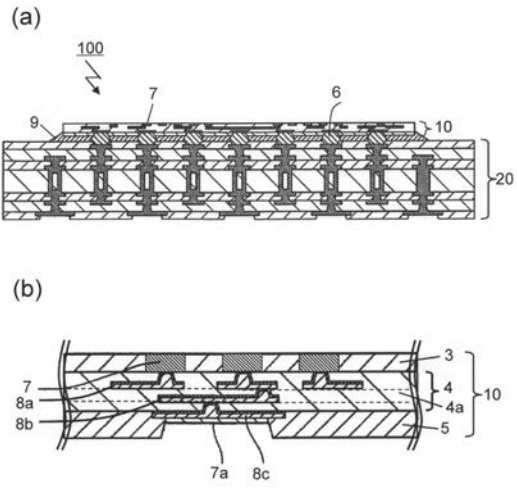
本発明は、マザーボードと半導体チップの間に、インターポーザを介在させる配線基板を備える半導体装置に利用可能である。

【符号の説明】

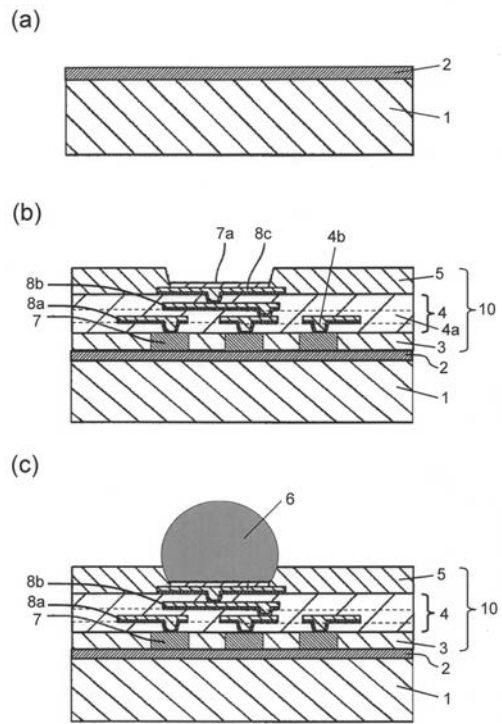
【0047】

1	・・・支持基板	
2	・・・剥離層	
3	・・・第一最外層	
4	・・・配線層	
4 a	・・・絶縁樹脂	
4 b	・・・導通ビア	
5	・・・第二最外層	
6	・・・はんだバンプ	
7	・・・接続パッド	10
7 a	・・・パッド表面処理層	
8 a、8 b、8 c	・・・配線パターン	
9	・・・アンダーフィル	
15	・・・レーザー光	
100	・・・配線基板	
10	・・・第一配線基板	
20	・・・第二配線基板	
30	・・・円形状基板	
40	・・・四角形状基板	
	・・・基板サイズ	30
	・・・製品サイズ	
50	・・・一般のFC - BGA配線基板	
51	・・・配線層	
52	・・・配線パターン	
53	・・・絶縁樹脂	
54	・・・第一の端子電極	
55	・・・第二の端子電極	
56	・・・導通ビア	
57	・・・コア層	
58	・・・スル - ホール	40
59	・・・スルーホールめっき	

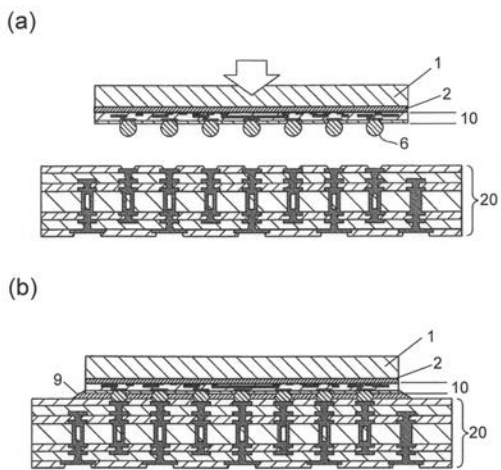
【 図 1 】



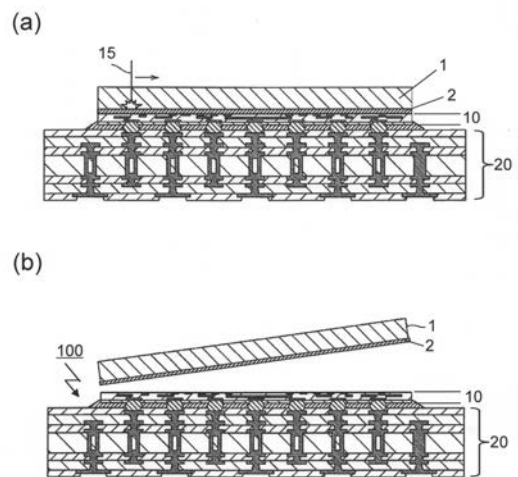
【 図 2 】



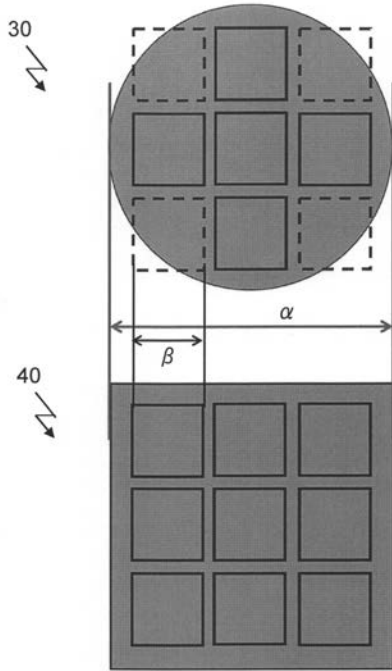
【 図 3 】



【 図 4 】



【 図 5 】



【 図 6 】

