

NORGE



**STYRET
FOR DET INDUSTRIELLE
RETTSVERN**

Utlegningsskrift nr. 120799

Int. Cl. H 03 k 13/04 Kl. 21a¹-36/12

Patentsøknad nr. 169.824 Inngitt 22.IX 1967

Løpedag -

Søknaden alment tilgjengelig fra 1.VII 1968

Søknaden utlagt og utlegningsskrift utgitt 7.XII 1970

Prioritet begjært fra: 23.IX-66 Storbritannia,
nr. 42493/66

International Standard Electric Corporation,
320 Park Avenue, New York, N.Y. 10022, USA.

Oppfinnere: Malcolm Edward Gabriel, 56 Tinkler Side,
Basildon, Essex og Michael James Sexton,
59 Long Riding, Basildon, Essex, England.

Fullmektig: Standard Telefon og Kabelfabrik A/S.

En dekode for kodete signaler.

Foreliggende oppfinnelse angår dekodere for kodete digitale signaler og kan f.eks. benyttes i tidsmultiplekse pulskodede modulasjonssystemer (PCM).

Når pulskodemodulasjon benyttes for overføring av talesignaler, er det kjent at kvaliteten til overføringen forbedres når omformer-karakteristikken til koderen og dekodeeren gjøres ikke-lineær, dvs. når størrelsen til nivåene som skal gi forandring i den digitale kode forandres med amplituden til signalet som skal overføres.

Det foreligger flere pulskoder som kan benyttes for koding av analoge signaler, men den symmetrisk binære kode er særlig velegnet for koding av bipolare signaler slik som tale. I denne koden indikerer det første sifferet polariteten til signalet, de øvrige sifrene indikerer signalets absoluttverdi, dvs. avvik fra null i analog-signalet.

120799

I konstruksjon av dekodere for slike signaler er det viktig at dekodekarakteristikken er symmetrisk, dvs. at koden er den samme for positive og negative signaler.

En symmetrisk dekodekarakteristikk kan oppnås ved hjelp av en enkel digital-analog omformer som har en usymmetrisk karakteristikk, ved bare å mate den med de sifrene som angir størrelsen til signalet, slik at både positive og negative signaler dekodes ved hjelp av samme overføringskarakteristikk og koden derved fremkommer som en rekkefølge av signaler med samme polaritet. Samtidig utledes en annen sekvens med identiske signaler som har motsatt polaritet. Ved å ta prøver av de to signalsekvenser i overensstemmelse med det første siffer i koden, er det mulig å rekonstruere det originale bipolare analog-signal.

Bryterne som kreves for å rekonstruere analog-signalet må operere med en stor hastighet. I praksis benyttes derfor elektroniske brytere for dette formål. Elektroniske brytere lider imidlertid av den mangel at de har et overliggende likespenningspotensial, slik at den elektroniske bryters ekvivalentskjema er et batteri forbundet i serie med en ideell bryter. Dersom det ikke tas forholdsregler for å kompensere for disse tilleggspotensialer, vil sentralens klipping bli innført i det dekodete signalet.

Formålet med foreliggende oppfinnelse er derfor å fremskaffe et pulskode-modulasjonsutstyr hvor sentralens klipping ikke blir innført i det dekodete signalet, og hvor dette oppnås på en enkel, økonomisk og driftsikker måte.

Dette oppnås ved å utforme dekoderen i overensstemmelse med de nedenfor fremsatte krav.

Ved en dekode i henhold til oppfinnelsen oppnås dessuten at det ikke kreves noen justeringer selv om det er relativt store likespenningspotensialer tilstede over bryterne.

Oppfinnelsen vil i det følgende bli beskrevet under henvisning til tegningene hvor, fig. 1 viser et blokkskjema av en dekode ifølge en utførelse av oppfinnelsen,

fig. 2A og 2B viser typiske omformerkarakteristikker, og fig. 3 viser et tidsdiagram for kretsen i fig. 1.

I et vanlig arrangement for en dekoder ifølge fig. 1, blir det digitalt kodede analogsignal med n sifre tilført den logiske styringskretsen 1 i serieform. Den logiske kretsen har N -trinn idet det første trinnet tilsvarer det første siffer i den mottatte kode og indikerer hvorvidt polariteten til det analoge signalet er positiv eller negativ. De gjenværende trinn av den logiske krets omformer de øvrige ($N-1$) sifre i den mottatte kode til parallell form og påvirker digital-analog omformerer 2 ved utgangsterminalen 3 hvor et 1-polet analogt signal frembringes.

Omformerkarakteristikken til digital-analog omformerer er vist i fig. 2A og indikerer at det dekodete signalet alltid har samme polaritet uten hensyn til polariteten til det opprinnelige analoge signal. Den ønskede symmetriske omformerkarakteristikken er vist i fig. 2B, og oppnås ved hjelp av en amplitude inverter 4 og bryterne 5 og 6. Forsterkningen til amplitudeinverteren 4 er satt lik 1 slik at signalene ved terminalene 7 og 8 har samme amplitude, men er av motsatt polaritet. En hvilken som helst egnet type av fasedeler kan benyttes for dette formål. De stiplede boksene 5 og 6 indikerer de forenklete ekvivalentkretser for praktiske brytere hvor det overliggende potensial er representert av serie-forbundede batterier V_{01} og V_{02} . Terminalene 9 og 10 til disse brytere er sammenkoblet. Som angitt ovenfor opereres disse brytere av det første trinn i styrelogikken, og er arrangert slik at når en av dem åpnes, så lukkes den andre og omvendt.

Det er åpenbart et vesentlig krav for å oppnå at dekoderen arbeider uten forstyrrelse, at når amplituden til de analoge signal ved terminal 3 til digital/analog omformerer er 0, så må potensialet ved terminal 13 forbli konstant uavhengig av hvorvidt bryteren 5 eller 6 er lukket. Dersom de overlagrede potensialer V_{01} og V_{02} ikke er like, kan ikke dette forhold tilfredsstilles og det vil resultere i forstyrrelser.

For å unngå denne vanskelighet, blir terminal 11 til en kondensator 12 forbundet med de sammenkoblede terminalene 9 og 10 til de elektroniske brytere, og terminalen 13 er forbundet med den aktive inngangsterminal til forsterkeren 14 med høy inngangsimpedans, som utgjør belastningsimpedansen for det dekodete signal. Det foreligger også en tredje elektronisk bryter 15 som når den er lukket av et tidsstyrt signal, forbinder terminalen 13 til jord. Skjønt denne bryteren i likhet med bryterne 5 og 6 kan ha et overliggende likestrømspotensial, medfører dette ingen ulemper fordi den ligger i en felles transmisjonsvei.

Virkemåten for kompensasjonskretsen vil nå bli beskrevet under henvisning til tidsdiagrammet i fig. 3.

Ved tiden t_0 , før digitalsignalet kommer til den logiske styrekretsen, blir utgangen fra digital/analog omformeren 2 nullstilt, og innstillingen av bryterne 5 og 6 er slik som den ble fastlagt av polariteten til det sist dekodete signal. Man kan f.eks. anta at de er som vist i fig. 1.

Ved tiden t_1 mottas det første siffer i det kodede signal. Dersom dette indikerer at signalet som skal dekodes er negativt, blir bryterne 5 og 6 i sin tidligere innstilte tilstand. Samtidig vil en klokkepuls lukke bryteren 15 og koble terminal 13 til jord. Når polariteten til de innkomne signaler er blitt fastlagt, er utgangen fra omformeren 2 lik null. Kondensatoren 12 vil derfor lades opp til spenningen V_{01} med polaritet som vist på fig. 1.

Ved tiden t_2 når de gjenstående $(N-1)$ sifre i det kodede signalet er ankommet og er oversatt i omformeren 2 til en tilsvarende analog spenning VS_1 som fremkommer på terminalen 3 til omformeren, vil bryteren 15 åpnes. Signalet som nå tilføres inngangen til forsterkeren 14 er den algebraiske summen av signalet $-VS_1$ på utgangen til omformeren 4, den overlagrede spenning V_{01} og spenningen $-V_{01}$ over kondensatoren 12. Det er åpenbart at de to siste spenninger opphever hverandre, slik at det eneste virksomme signalet $-VS_1$ tilføres inngangen til forsterkeren.

Ved tiden t_3 lukkes bryteren 15 og omformeren nullstilles påny.

Ved tiden t_4 tilføres polaritetssifre for neste digitalsignal. Antar vi at det viser et positivt signal, vil bryteren 6 lukkes og bryterne 5 åpnes. Da det analoge signal ved terminal 3 atter er 0, vil kondensatoren 12 lades opp til det overlagrede potensial V_{02} .

Ved tiden t_5 , er bryteren 15 åpen og analogspenningen VS_2 viser seg på terminal 8 i bryteren 6. Spenningen som fremkommer på terminal 13 er påny summen av spenningene VS_2 , V_{02} , og $-V_{02}$. De siste to komponentene opphever hverandre med resultat at bare spenning VS_2 tilføres inngangen til forsterkeren.

Ved tiden t_6 lukker bryteren 15, omformeren nullstilles for å stå klar til å motta de neste kodede signal, og dekodingsprosessen repeteres.

Det er åpenbart at såfremt den benyttede kondensator 12 kan bli ladet helt opp til den spesielle overlagrede spenning i tidsperiodene $(t_2 - t_1)$, $(t_5 - t_4)$ osv., så vil en fullstendig kompensasjon av den overlagrede spenning finne sted.

120799Patentkrav

1. En dekodeer med en symmetrisk ikke-lineær karakteristikk for kodede signaler og omfattende en logisk krets til hvilken de kodede signaler tilføres i serieform, og hvor den logiske kretsen styrer en digital/analog omformer (2) med en usymmetrisk karakteristikk, k a r a k t e r i s e r t v e d a t dekodeeren for å frembringe et énpolet, analogt signal er utstyrt med en første bryter (6) som er forbundet med utgangen fra nevnte omformer, en andre bryter (5) forbundet med utgangen fra nevnte omformer via en amplitudeinverterende krets (4), og hvor de to bryterterminaler (9,10) som er lengst fra omformer-en, er forbundet til et felles punkt (11), en belastningskrets (14) med stor impedans for de dekodete signaler, en kondensator (12) koblet mellom bryternes felles punkt (11) og en inngangsterminal til belastningskretsen (14), og en tredje bryter (15) for å forbinde inngangsterminalen på belastningskretsen til jord, og at den første bryter (6) og den andre bryter (5) styres i mottakt av et signal som indikerer polariteten til det kodede signal.
2. En dekodeer ifølge krav 1, k a r a k t e r i s e r t v e d a t det første siffer i det kodede signalet indikerer polariteten til det analoge signalet og hvor det trinnet til den logiske styringskrets (1) som tilsvare det første siffer, påvirker den første (6) og den andre bryter (5) idet den ene bryter sluttes for signaler av én polaritet og den andre for signaler av motsatt polaritet.
3. Dekodeer ifølge krav 2, k a r a k t e r i s e r t v e d a t den tredje bryteren (15) styres av en klokkepulskilde i løpet av et tidsintervall som følger etter polaritetsbestemmelsen av det kodede signalet og går forut for frembringelsen av det énpoledet analog signal ved utgangen av omformer-en, og at kondensatoren i løpet av det samme intervall blir ladet opp til overlagringsspenningen til den første eller den andre bryter.
4. Dekodeer ifølge krav 3, k a r a k t e r i s e r t v e d a t når de enpoledet analoge signaler tilføres den første (6) og andre bryter (5) og samtidig den tredje bryter (15) er åpen, så vil den overlagrede spenning til bryteren som er lukket bli forbundet i serie med spenningen over kondensatoren, hvilken spenning har samme størrelse men motsatt polaritet av den overlagrede spenning og derfor opphever denne.
5. Dekodeer ifølge krav 4, k a r a k t e r i s e r t v e d a t amplitudeinverteren er en fasedeler.

120799

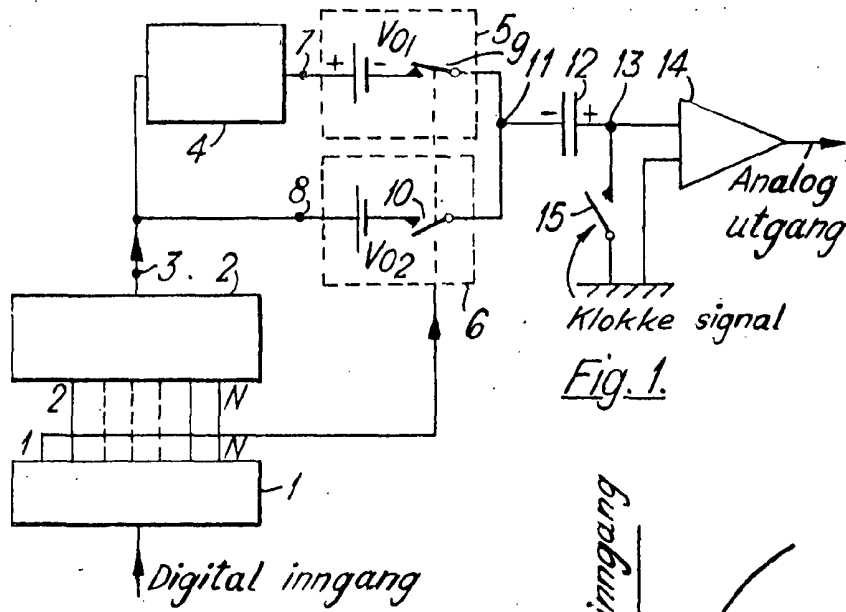


Fig. 1.

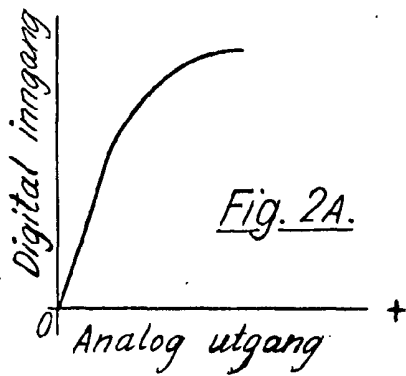


Fig. 2A.

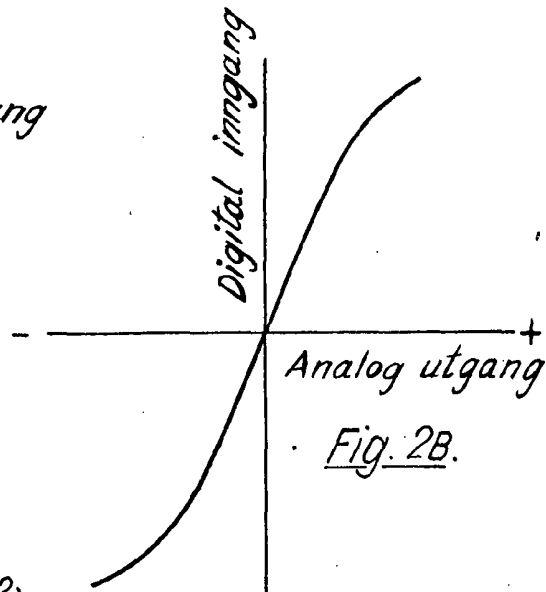


Fig. 2B.

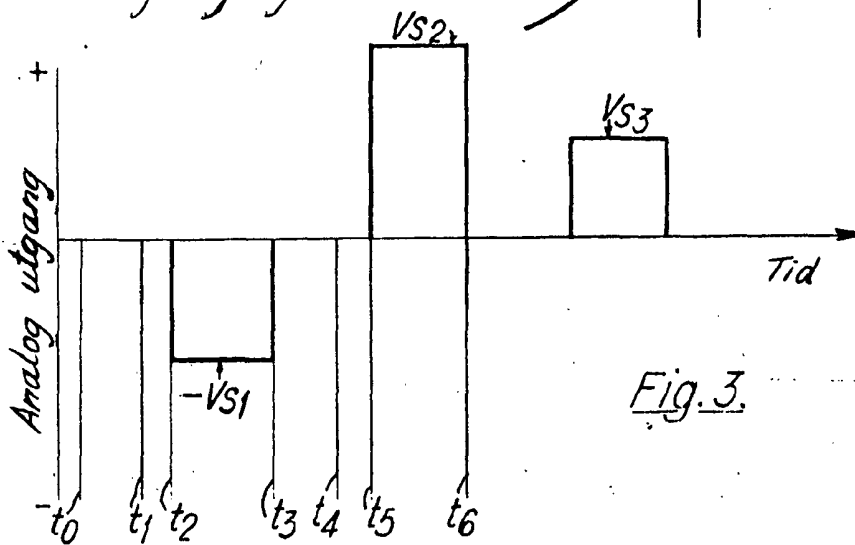


Fig. 3.