



(12) 发明专利申请

(10) 申请公布号 CN 101887918 A

(43) 申请公布日 2010. 11. 17

(21) 申请号 201010206738. 5

(22) 申请日 2006. 09. 29

(30) 优先权数据

2005-283782 2005. 09. 29 JP

(62) 分案原申请数据

200610141329. 5 2006. 09. 29

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 秋元健吾 本田达也 曾根宽人

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 徐予红

(51) Int. Cl.

H01L 29/786(2006. 01)

H01L 29/04(2006. 01)

H01L 21/34(2006. 01)

H01L 27/02(2006. 01)

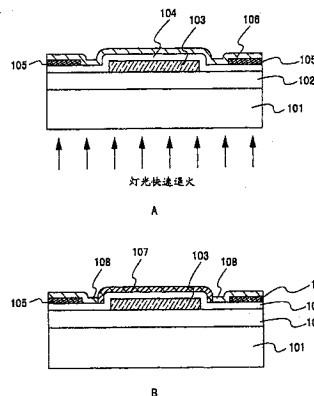
权利要求书 4 页 说明书 31 页 附图 20 页

(54) 发明名称

半导体器件及其制造方法

(57) 摘要

本发明涉及半导体器件及其制造方法。本发明的目的在于通过使用以氧化锌为典型的氧化物半导体膜形成薄膜晶体管,以低成本提供一种半导体器件及其制造方法,而不使制造工序复杂化。本发明的半导体器件之一,在衬底上形成栅极,覆盖栅极地形成栅极绝缘膜,在栅极绝缘膜上形成氧化物半导体膜,并且在氧化物半导体膜上形成第一导电膜和第二导电膜,其中氧化物半导体膜在沟道形成区域中至少包括结晶化了的区域。



1. 一种半导体器件,包括:
栅极;
氧化物半导体层,所述氧化物半导体层包括邻近栅极的沟道区,所述氧化物半导体层包括铟;
与氧化物半导体层直接接触的源极和漏极,所述源极和漏极中的每一个包括金属或金属氮化物;以及
与氧化物半导体层接触的金属氧化物膜,
其中沟道区实质上是本征的。
2. 一种半导体器件,包括:
栅极;
氧化物半导体层,所述氧化物半导体层包括邻近栅极的沟道区,所述氧化物半导体层包括铟;
栅绝缘膜,所述栅绝缘膜包括氧化铝并且位于栅极和氧化物半导体层之间;以及
与氧化物半导体层接触的源极和漏极,所述源极和漏极中的每一个包括金属或金属氮化物;
其中沟道区实质上是本征的。
3. 一种半导体器件,包括:
栅极;
氧化物半导体层,所述氧化物半导体层包括邻近栅极的沟道区,所述氧化物半导体层包括铟;
栅绝缘膜,所述栅绝缘膜包括多个绝缘层并且位于栅极和氧化物半导体层之间,其中多个绝缘层的至少其中之一包括氧化铝;以及
与氧化物半导体层接触的源极和漏极,所述源极和漏极中的每一个包括金属或金属氮化物;
其中沟道区实质上是本征的。
4. 一种半导体器件,包括:
栅极;
氧化物半导体层,所述氧化物半导体层包括栅极上方的沟道区,所述氧化物半导体层包括铟;
栅极和氧化物半导体层之间的栅绝缘膜;以及
氧化物半导体层上的、包括氧化铝的钝化膜。
5. 如权利要求 4 所述的半导体器件,还包括:
与氧化物半导体层直接接触的源极和漏极,所述源极和漏极中的每一个包括金属或金属氮化物。
6. 如权利要求 4 所述的半导体器件,其中沟道区实质上是本征的。
7. 一种半导体器件,包括:
栅极;
氧化物半导体层,所述氧化物半导体层包括栅极上方的沟道区,所述氧化物半导体层包括铟;

栅极和氧化物半导体层之间的栅绝缘膜 ;以及
氧化物半导体层上的、包括多个绝缘膜的钝化膜,
其中多个绝缘膜的至少其中之一包括氧化铝。

8. 如权利要求 7 所述的半导体器件,还包括 :

与氧化物半导体层直接接触的源极和漏极,所述源极和漏极中的每一个包括金属或金属氮化物。

9. 一种半导体器件,包括 :

栅极 ;

氧化物半导体层,所述氧化物半导体层包括栅极上方的沟道区,所述氧化物半导体层包括铟 ;

栅极和氧化物半导体层之间的栅绝缘膜 ;以及
在氧化物半导体层上形成的、以便防止水汽进入氧化物半导体层的钝化膜,
其中沟道区实质上是本征的。

10. 如权利要求 9 所述的半导体器件,还包括 :

与氧化物半导体层直接接触的源极和漏极,所述源极和漏极中的每一个包括金属或金属氮化物。

11. 如权利要求 1、2、3、4 和 9 中的任何一项所述的半导体器件,其中氧化物半导体层包括基于 In-Ga-Zn-O 的非晶氧化物半导体。

12. 一种显示器件,包括 :

栅极 ;

氧化物半导体层,所述氧化物半导体层包括邻近栅极的沟道区,所述氧化物半导体层包括铟 ;

与氧化物半导体层直接接触的源极和漏极,所述源极和漏极中的每一个包括金属或金属氮化物 ;

与源极和漏极的其中之一电接触的像素电极 ;以及
与氧化物半导体层接触的金属氧化膜,
其中沟道区实质上是本征的。

13. 一种显示器件,包括 :

栅极 ;

氧化物半导体层,所述氧化物半导体层包括邻近栅极的沟道区,所述氧化物半导体层包括铟 ;

栅绝缘膜,所述栅绝缘膜包括氧化铝并且位于栅极和氧化物半导体层之间 ;

与氧化物半导体层直接接触的源极和漏极,所述源极和漏极中的每一个包括金属或金属氮化物 ;以及

与源极和漏极的其中之一电接触的像素电极,
其中沟道区实质上是本征的。

14. 一种显示器件,包括 :

栅极 ;

氧化物半导体层,所述氧化物半导体层包括邻近栅极的沟道区,所述氧化物半导体层

包括铟；

栅绝缘膜，所述栅绝缘膜包括多个绝缘层并且位于栅极和氧化物半导体层之间，其中多个绝缘层的至少其中之一包括氧化铝；

与氧化物半导体层直接接触的源极和漏极，所述源极和漏极中的每一个包括金属或金属氮化物；

与源极和漏极的其中之一电接触的像素电极，
其中沟道区实质上是本征的。

15. 一种显示器件，包括：

栅极；

氧化物半导体层，所述氧化物半导体层包括栅极上方的沟道区，所述氧化物半导体层包括铟；

栅极和氧化物半导体层之间的栅绝缘膜；

氧化物半导体层上的、包括氧化铝的钝化膜；以及

与氧化物半导体层电接触的像素电极。

16. 如权利要求 15 所述的显示器件，还包括：

与氧化物半导体层直接接触的源极和漏极，所述源极和漏极中的每一个包括金属或金属氮化物。

17. 如权利要求 15 所述的显示器件，其中沟道区实质上是本征的。

18. 一种显示器件，包括：

栅极；

氧化物半导体层，所述氧化物半导体层包括栅极上方的沟道区，所述氧化物半导体层包括铟；

栅极和氧化物半导体层之间的栅绝缘膜；

氧化物半导体层上的、包括多个绝缘膜的钝化膜；以及

与氧化物半导体层电接触的像素电极，

其中多个绝缘膜的至少其中之一包括氧化铝。

19. 如权利要求 18 所述的显示器件，还包括：

与氧化物半导体层直接接触的源极和漏极，所述源极和漏极中的每一个包括金属或金属氮化物。

20. 一种显示器件，包括：

栅极；

氧化物半导体层，所述氧化物半导体层包括栅极上方的沟道区，所述氧化物半导体层包括铟；

栅极和氧化物半导体层之间的栅绝缘膜；

在氧化物半导体层上形成的、以便防止水汽进入氧化物半导体层的钝化膜；以及

与氧化物半导体层电接触的像素电极，

其中沟道区实质上是本征的。

21. 如权利要求 20 所述的显示器件，还包括：

与氧化物半导体层直接接触的源极和漏极，所述源极和漏极中的每一个包括金属或金

属氮化物。

22. 如权利要求 13、14、15、18 和 20 中的任何一项所述的显示器件,其中氧化物半导体层包括基于 In-Ga-Zn-O 的非晶氧化物半导体。

23. 如权利要求 12、13、14、15、18 和 20 中的任何一项所述的显示器件,其中氧化物半导体膜具有相等数量的负电荷和正电荷。

24. 如权利要求 12、13、14 和 20 中的任何一项所述的显示器件,其中氧化物半导体膜添加有赋予 p 型导电性的杂质。

25. 如权利要求 1、2、3 和 6 中的任何一项所述的半导体器件,其中氧化物半导体膜具有相等数量的负电荷和正电荷。

26. 如权利要求 1、2、3 和 6 中的任何一项所述的半导体器件,其中氧化物半导体膜添加有赋予 p 型导电性的杂质。

27. 一种制造半导体器件的方法,包括下列步骤:

在衬底上方形成氧化物半导体膜;

在氧化物半导体层上形成钝化膜,以便防止水汽进入氧化物半导体层;以及

加热氧化物半导体膜,

其中氧化物半导体膜实质上是本征的。

28. 如权利要求 27 所述的方法,其中氧化物半导体膜包括基于 In-Ga-Zn-O 的非晶氧化物半导体。

29. 如权利要求 27 所述的方法,其中氧化物半导体膜具有相等数量的负电荷和正电荷。

30. 如权利要求 27 所述的方法,其中氧化物半导体膜添加有赋予 p 型导电性的杂质。

半导体器件及其制造方法

[0001] 本申请是申请日为 2006 年 9 月 29 日、申请号为 200610141329.5、发明名称为“半导体器件及其制造方法”的专利申请的分案申请。

技术领域

[0002] 本发明涉及一种半导体器件及其制造方法。本发明特别涉及使用氧化物半导体的半导体器件。此外，本发明还涉及具备该半导体器件的电子设备。

背景技术

[0003] 以液晶显示器 (LCD) 和 EL 显示器为典型的平板显示器 (FPD) 作为代替常规的 CRT 的显示器件引人注目。尤其是，安装有有源矩阵驱动的大型液晶面板的大屏幕液晶电视的开发对液晶面板的制造者已经成为该致力进行的重要课题。此外，大屏幕的 EL 电视的开发也在展开。

[0004] 在常规的液晶器件或场致发光显示器件 (以下称作发光显示器件或 EL 显示器件) 中，使用结晶硅或非晶硅的薄膜晶体管 (以下示为 TFT) 作为驱动每个像素的半导体元件。

[0005] 与使用非晶硅膜的 TFT 相比使用结晶硅膜的 TFT 的迁移率高二位以上 (包括二位)，从而当用于扫描线驱动电路或信号线驱动电路等时可以期待高速动作，所述扫描线驱动电路用于选择发光显示器件的像素，所述信号线驱动电路用于将视频信号供给给被选择了的像素。然而，与将非晶硅用作半导体膜时相比，将结晶硅用作半导体膜时为了使半导体膜结晶化而使步骤复杂化，从而具有一个难点，即成品率降低而且成本上升。此外，用于该结晶化的加热温度为 550°C 或更高，不易使用熔点低的树脂或塑料等的衬底。

[0006] 另一方面，将非晶硅用作半导体膜的 TFT 由于不进行高温加热，所以可以使用树脂衬底或塑料衬底，从而可以以低成本制造。然而，使用非晶硅的半导体膜形成沟道形成区域的 TFT 的迁移率最大也只能得到 0.2 至 1.0 cm²/V · s 左右，而且耗电量也高。

[0007] 此外，当将非晶硅膜形成在衬底上时，一般使用等离子体 CVD 法。等离子体 CVD 法当淀积时需要在高真空下进行的加热，有可能给在塑料衬底或衬底上的有机树脂膜损伤。此外，除了使用等离子体 CVD 法淀积非晶硅膜之外使用溅射法淀积时，也在非晶硅膜淀积了之后被暴露在空气中，则有可能在表面上形成很薄的绝缘膜。

[0008] 作为代替这种由硅构成的半导体的材料，近年来，有将氧化锌等氧化物半导体用于沟道形成区域来形成 TFT 的报告 (例如参见专利文献 1、非专利文献 1)。由于氧化物半导体具有与由包括非晶硅的半导体构成的 TFT 相同或比它高的迁移率，所以被谋求进一步提高其特性。

[0009] [专利文献 1] 日本专利申请特开 2000-150900 号

[0010] [非专利文献 1] Elvira M. C. Fortunato 以及六名 Applied Physics Letters (应用物理快报) Vol. 85, No. 13, P 2541 (2004)

发明内容

[0011] 鉴于上述课题,本发明的目的在于提供一种半导体器件和其制造方法,该半导体器件具有提高了特性的半导体元件。

[0012] 此外,另一方面,为了如液晶电视那样以更廉价的工序制造大面积装置,衬底的面积越来越大。然而,有一个问题,即因为衬底的大型化,容易受弯曲和扭曲的影响。此外,在热处理步骤中衬底被加热到高温,就有一个问题,即扭曲和收缩导致衬底的尺寸的变化,从而光刻步骤的对准的精度降低。

[0013] 由此,本发明的目的在于提供一种技术,该技术在用于半导体器件的半导体元件的结晶化步骤中即使在单边超过 1 米那样的大型衬底上也可以以高成品率制造半导体器件。

[0014] 如上所述,本发明的目的在于提供一种半导体器件及其制造方法,该半导体器件可以以比以前低成本且高生产率制造,并且具有进一步提高了特性的半导体元件。

[0015] 在本发明中使用化合物半导体作为半导体,优选使用氧化物半导体。作为氧化物半导体,例如使用氧化锌 (ZnO)、氧化钛 (TiO_2)、 $\text{InGaO}_3(\text{ZnO})_5$ 、氧化镁锌 ($\text{Mg}_x\text{Zn}_{1-x}\text{O}$)、氧化镉锌 ($\text{Cd}_x\text{Zn}_{1-x}\text{O}$)、氧化镉 (CdO) 或 In-Ga-Zn-O 之类的非晶氧化物半导体 (a-IGZO) 等。本发明旨在通过灯光快速退火 (LRTA: lamp rapid thermal annealing, 或简单称作灯加热) 加热邻接于化合物半导体的栅极,选择性地促进化合物半导体的结晶化,以制造使用至少在沟道形成区域中包括促进了该结晶化的区域的化合物半导体的 TFT。

[0016] 本发明之一具有形成在衬底上的栅极、覆盖栅极而被形成的绝缘膜、以及形成在绝缘膜上的氧化物半导体膜,该氧化物半导体膜具有第一氧化物半导体区域和第二氧化物半导体区域,并且在与栅极重叠的位置中被形成的第一氧化物半导体区域的结晶性比第二氧化物半导体区域高。注意,结晶性表示结晶中的原子排列的规则性的程度。如果使用结晶性良好 (也称为结晶性高、改善了结晶性) 的氧化物半导体膜而制造 TFT,其电特性则良好。

[0017] 此外,本发明之一在衬底上具有栅极和氧化物半导体膜,该氧化物半导体膜在中间夹着绝缘膜与栅极重叠的区域中包括一部分被结晶化了的区域。

[0018] 此外,本发明之一在衬底上具有栅极、氧化物半导体膜、以及导电膜,该导电膜提供得与氧化物半导体膜接触,该氧化物半导体膜在中间夹着绝缘膜与栅极重叠的区域中具有一部分被结晶化了的区域。

[0019] 此外,本发明之一具有形成在衬底上的栅极、覆盖栅极而被形成的绝缘膜、以及形成在绝缘膜上的氧化物半导体膜,该氧化物半导体膜至少在与栅极重叠的区域中被结晶化。注意,被结晶化是指从非晶状态生成结晶核或从生成了结晶核的状态生长晶粒的情况。

[0020] 此外,本发明之一具有形成在衬底上的栅极、覆盖栅极而被形成的绝缘膜、形成在绝缘膜上的导电膜、以及形成在绝缘膜和导电膜上的氧化物半导体膜,该氧化物半导体膜至少在与所述栅极重叠的区域中被结晶化。

[0021] 此外,本发明之一具有形成在衬底上的栅极、覆盖栅极而被形成的绝缘膜、形成在绝缘膜上的导电膜、以及形成在绝缘膜和导电膜上的氧化物半导体膜,其中栅极的对用于结晶化的光源的反射率比导电膜低。注意,当导电膜为具有遮光性的金属膜等时采用对反射率的比较。

[0022] 此外,本发明之一具有形成在衬底上的栅极、覆盖栅极而被形成的绝缘膜、形成在

绝缘膜上的导电膜、以及形成在绝缘膜和导电膜上的氧化物半导体膜，其中栅极的热吸收率比导电膜高。

[0023] 此外，本发明之一在衬底上形成栅极；在栅极上形成绝缘膜；以及在绝缘膜上形成氧化物半导体膜；并且对栅极进行 LRTA，使与栅极重叠的氧化物半导体膜的一部分结晶化。

[0024] 此外，本发明之一在衬底上形成栅极；覆盖栅极地形成绝缘膜；以及在绝缘膜上形成氧化物半导体膜；并且通过对栅极进行 LRTA，在氧化物半导体膜中形成第一氧化物半导体区域和第二氧化物半导体区域，其中形成在与栅极重叠的位置中的第一氧化物半导体区域的结晶性比所述第二氧化物半导体区域高。

[0025] 此外，本发明之一在衬底上形成栅极；在栅极上形成绝缘膜；在绝缘膜上形成导电膜；以及在绝缘膜和导电膜上形成氧化物半导体膜；并且通过对栅极进行 LRTA，选择性地使氧化物半导体膜的一部分结晶化。

[0026] 此外，本发明之一在衬底上形成栅极；覆盖栅极地形成绝缘膜；在绝缘膜上形成氧化物半导体膜；以及在氧化物半导体膜上形成导电膜；并且通过对栅极进行 LRTA，选择性地使氧化物半导体膜的一部分结晶化。

[0027] 此外，本发明之一在衬底上形成栅极；覆盖栅极地形成绝缘膜；在绝缘膜上形成导电膜；以及在绝缘膜和导电膜上形成氧化物半导体膜；并且通过对栅极进行 LRTA，在氧化物半导体膜中形成第一氧化物半导体区域和第二氧化物半导体区域。此时，形成在与栅极重叠的位置中的第一氧化物半导体区域的结晶性比第二氧化物半导体区域高。

[0028] 此外，本发明之一在衬底上形成栅极；覆盖栅极地形成绝缘膜；在绝缘膜上形成氧化物半导体膜；以及在氧化物半导体膜上形成导电膜；并且通过对栅极进行灯加热，在氧化物半导体膜中形成第一氧化物半导体区域和第二氧化物半导体区域。此时形成在与栅极重叠的位置中的第一氧化物半导体区域的结晶性比第二氧化物半导体区域高。

[0029] 上述导电膜由选自 Al、Ti、Cu、Au、Ag、Mo、Ni、Ta、Zr、以及 Co 中的一种或多种元素形成。

[0030] 上述氧化物半导体膜优选至少包含氧化锌 (ZnO)。例如， $\text{InGaO}_3(\text{ZnO})_5$ 、 $\text{Mg}_x\text{Zn}_{1-x}\text{O}$ 或 $\text{Cd}_x\text{Zn}_{1-x}\text{O}$ 。

[0031] 上述衬底为选自有机树脂衬底、无机树脂衬底、塑料衬底、以及玻璃衬底中的任何一种。

[0032] 上述氧化物半导体膜通过溅射法形成。

[0033] 在上述氧化物半导体膜中可以添加有氮。通过添加氮，在氧化物半导体膜呈现 n 型的半导体特性的情况下，氮起受主杂质作用。因此，可以控制使用添加有氮的氧化物半导体膜而制造的晶体管的阈值电压。

[0034] 本发明之一使用 W、TaN、或 Cr 中的任何一种或者包含它们中的任何一种的合金作为栅极。

[0035] 本发明之一通过辐射卤灯的灯光而进行对氧化物半导体膜的结晶化。

[0036] 本发明之一使用波长区域为 800 至 2400nm 的光作为灯光。而且，使用可见光或红外光区域的波长。

[0037] 本发明之一为具有上述半导体器件的液晶电视机或 EL 电视机。

[0038] 此外,在本发明中,可以代替 LRTA 辐射激光束来进行加热处理,例如可以作为激光束辐射红外光激光束、可见光激光束、或紫外光激光束等来选择性地改善氧化物半导体膜的结晶性。或者,还可以在进行灯加热的同时辐射激光束来选择性地改善氧化物半导体膜的结晶性。在使用激光辐照的情况下,可以使用连续振荡型的激光束(CW 激光束)或脉冲振荡型的激光束(脉冲激光束)。在此可以使用的激光束为由如下激光器中的一种或多种振荡出来的激光束:Ar 激光器、Kr 激光器、以及受激准分子激光器等的气体激光器;将在单晶的 YAG、YVO₄、镁橄榄石(Mg₂SiO₄)、YAlO₃、GdVO₄、或者多晶(陶瓷)的 YAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄ 中添加 Nd、Yb、Cr、Ti、Ho、Er、Tm、Ta 之中的一种或多种作为掺杂物而获得的材料用作介质的激光器;玻璃激光器;红宝石激光器;变石激光器;Ti:蓝宝石激光器;铜蒸汽激光器;或者金蒸汽激光器。通过照射这种激光束的基波以及这种基波的第二高次谐波至第四高次谐波的激光束,可以使其结晶性良好。注意,作为激光束优选使用比氧化物半导体膜的带隙能极大的激光束。例如,可以使用由 KrF、ArF、XeCl、或 XeF 的受激准分子激光振荡器发射的激光束。

[0039] 此外,在本发明中,半导体器件就是具有包括半导体元件(晶体管或二极管等)的电路的器件,作为半导体器件可以举出由半导体元件构成的集成电路、显示器件、无线标签、IC 标签等。作为显示器件,可以典型地举出液晶显示器件、发光器件、DMD(数字微镜设备)、PDP(等离子体显示面板)、FED(场致发光器件)、以及电泳显示器(电子纸)等的显示器件。

[0040] 此外,在本发明中,显示器件就是使用显示元件的器件,即图像显示装置。此外,显示器件包括以下模块:在显示面板上安装有连接器如柔性印刷布线(FPC)、TAB(带式自动接合)胶带或 TCP(薄膜封装)的模块;在 TAB 胶带或 TCP 的端部安装有印刷布线板的模块;或在显示元件上通过 COG(玻璃上芯片)方式直接安装有 IC(集成电路)或 CPU 的模块。

[0041] 注意,在本发明中,氧化物半导体膜至少在沟道形成区域中被结晶化,或者在该区域中改善结晶性即可。此外,沟道形成区域不需要全部都被结晶化,至少在栅极一侧的部分被结晶化即可。

[0042] 注意,作为化合物半导体,除了氧化物半导体之外还可以使用氮化物半导体或碳化物半导体。此外,还可以使用对可见光具有透光性的半导体。

[0043] 在本发明中,通过 LRTA 加热栅极,使氧化物半导体膜的沟道形成区域中的结晶性良好。其结果,由于氧化物半导体膜仅仅局部性地被加热,所以衬底的大部分没有被加热,以可以抑制衬底的收缩(缩小)或弯曲的同时进行结晶化步骤。因此,可以在使步骤简单化的同时制造具有提高了迁移率特性的半导体元件的半导体器件。

[0044] 此外,在以下情况下,即在衬底上形成栅极;在栅极上形成用作栅极绝缘膜的绝缘膜;在绝缘膜上形成对 LRTA 的光源的反射率比栅极高的布线;并且在布线上形成氧化物半导体膜之后从衬底表面或背面进行 LRTA,由于布线对 LRTA 的光源的反射率比栅极高,所以比栅极被加热得少。由此,可以使用低电阻的铜、铝、银等的熔点比较低的导电膜作为布线。其结果,可以提供廉价的半导体器件。

[0045] 此外,氧化物半导体膜即使暴露于含氧的气氛中也不像非晶硅膜那样因为被氧化在表面上没有形成绝缘膜。因此,即使在形成膜之后暴露于空气中,膜的变化也很少。

[0046] 此外,在使用 ZnO 作为氧化物半导体膜的情况下,可以将氧化物半导体膜的结晶

步骤中的热处理温度设定为 350℃左右或更低。这是因为 ZnO 即使在 350℃左右或更低的热处理温度下也可以充分地促进结晶化的缘故。其结果,在使用树脂衬底的情况下也可以抑制衬底的收缩。

[0047] 此外,由于使用对从灯发射的光的反射率低于源极布线和漏极布线的材料作为栅极而进行灯加热,所以利用从栅极传导的热量使至少 ZnO 的沟道形成区域中改善结晶性,另一方面源极布线和漏极布线不容易被加热,从而可以使用熔点比较低的材料作为源极布线和漏极布线。例如,在使用 Al 作为源极布线和漏极布线的情况下,热处理温度可以为 350℃或更低,所以可以抑制 Al 扩散到半导体层中。

[0048] 如上所述,可以以低温热处理(350℃左右或更低)制造半导体器件,从而工序很廉价。

[0049] 再者,由于氧化物半导体具有透光性,所以通过其源电极和漏极等由具有透光性的导电膜形成,并且在其上形成像素电极,就可以提高像素部分的开口率。在使用氧化锌作为氧化物半导体的情况下,氧化锌与铟锡氧化物(ITO)相比,资源丰富并且电阻低,所以通过代替 ITO 使用氧化锌作为像素电极,可以得到廉价的半导体器件。

[0050] 在将硅用于半导体膜的情况下,需要与沟道形成区域重叠地提供遮光膜,以便防止光照射到沟道形成区域。其结果,在像素部分降低开口率。另一方面,在将氧化锌用于氧化物半导体膜的情况下,由于锌有较丰富的资源,并且氧化锌具有透光性,所以通过使用包括具有透光性的铟锡氧化物(ITO)、由铟锡氧化物和氧化硅构成的 ITSO、有机铟、有机锡、氧化锌、氮化钛等的透明导电材料形成源电极、漏极、以及像素电极,在透过型显示面板中可以实现开口率大的大型显示。此外,可以有效地利用背光,而实现节电化。例如,通过将显示面板贴合在建筑物的窗户上或汽车、火车、飞机等的挡风玻璃上,还可以实现直接显示图像或文字信息的抬头显示器。

附图说明

- [0051] 图 1A 和 1B 为说明根据本发明的半导体器件的制造步骤的截面图;
- [0052] 图 2 为说明本发明的氧化物半导体膜的结晶化的温度依赖性的图;
- [0053] 图 3A 至 3C 为说明根据本发明的半导体器件的制造步骤的截面图;
- [0054] 图 4A 至 4H 为说明根据本发明的半导体器件的制造步骤的截面图;
- [0055] 图 5A 至 5C 为说明根据本发明的半导体器件的制造步骤的截面图;
- [0056] 图 6A 至 6F 为说明根据本发明的半导体器件的制造步骤的截面图;
- [0057] 图 7 为根据本发明的半导体器件的截面图;
- [0058] 图 8A 至 8F 为表示根据本发明的发光元件的方式的图;
- [0059] 图 9A 至 9F 为说明根据本发明的显示面板的像素电路及其工作结构的图;
- [0060] 图 10A 至 10C 为对根据本发明的驱动电路的安装进行说明的图;
- [0061] 图 11 为说明根据本发明的显示模块的图;
- [0062] 图 12A 至 12F 为说明电子设备的一例的图;
- [0063] 图 13A 和 13B 为根据本发明的半导体器件的截面图;
- [0064] 图 14A 和 14B 为本发明的半导体器件中的像素的电路图和截面图;
- [0065] 图 15 为根据本发明的半导体器件的截面图;

- [0066] 图 16 为表示本发明的半导体器件中的元件衬底的一个方式的图；
- [0067] 图 17A 和 17B 为表示本发明的半导体器件中的元件衬底的一个方式的图；
- [0068] 图 18A 和 18B 为表示本发明的半导体器件的结构框图；
- [0069] 图 19A 和 19B 为表示根据本发明的 LRTA 设备的结构的图；
- [0070] 图 20 为说明根据本发明的电子设备的一例的图；
- [0071] 图 21 为说明根据本发明的电子设备的一例的图。

具体实施方式

[0072] 下面,关于本发明的实施方式将参照附图给予说明。但是,本发明可能通过多种不同的方式来实施,所属领域的普通人员可以很容易地理解一个事实就是其方式和详细内容可以被变换为各种各样的形式,而不脱离本发明的宗旨及其范围。例如,本实施方式和本实施例可以适当地组合来实施本发明。因此,本发明不应该被解释为仅限定在实施方式所记载的内容中。

[0073] 实施方式 1

[0074] 在本实施方式中,将参照图 1A 和 1B 说明 TFT 的制造步骤,所述 TFT 中将通过 LRTA 改善了结晶性的氧化物半导体膜的一部分的区域用作沟道形成区域。

[0075] 首先,在衬底 101 上形成基底膜 102。作为衬底 101,可以使用聚对苯二甲酸乙二醇酯 (PET)、聚萘二甲酸乙二醇酯 (PEN)、聚醚砜 (PES)、丙烯酸、以及聚酰亚胺等的塑料(合成树脂)或玻璃。

[0076] 作为基底膜 102,使用氧化硅膜、氮化硅膜、氧氮化硅膜 (SiO_xN_y) ($x > y$) 或氮氧化硅膜 (SiN_xO_y) ($x > y$) 等的绝缘膜的单层或叠层。通过溅射法或 CVD 法等形成基底膜 102 即可。注意,虽然可以不提供,然而在本发明中优选形成基底膜 102。通过形成基底膜 102,可以抑制从形成在基底膜 102 上的电极或布线等产生的热量传递到衬底 101 一侧。作为基底膜 102,例如可以使用膜厚度为 10 至 400nm 的氮氧化硅膜。随后,在基底膜 102 上形成栅极 103。

[0077] 通过溅射法形成膜厚度为 100 至 200nm 的栅极 103 即可。此外,可以使用选自钽 (Ta)、钨 (W)、钛 (Ti)、钼 (Mo)、铬 (Cr)、以及铌 (Nb) 等的元素、以上述元素为主要成分的合金材料或化合物材料来形成栅极 103。此外,栅极 103 还可以由以掺杂有磷等杂质元素的多晶硅为典型的半导体材料形成。

[0078] 接着,以 50 至 500nm 左右的膜厚度形成覆盖栅极 103 的栅极绝缘膜 104。作为栅极绝缘膜 104,通过溅射法或各种 CVD 法如等离子体 CVD 法等单独或层叠形成含有硅的氧化物或硅的氮化物的膜。具体地,以单层结构形成含有氧化硅的膜 (SiO_x)、含有氧氮化硅的膜 (SiO_xN_y)、含有氮氧化硅的膜 (SiN_xO_y),或者,适当地层叠上述膜来形成。此外,还可以通过含有氧、氮、或氧和氮的气氛中对栅极 103 进行高密度等离子体处理,使栅极 103 的表面氧化或氮化,以形成栅极绝缘膜。通过高密度等离子体处理而形成了的栅极绝缘膜优于膜厚度和膜质量等的均匀性并且可以形成致密的膜。作为含氧的气氛,可以使用氧 (O_2)、二氧化氮 (NO_2) 或一氧化二氮 (N_2O) 与稀有气体的混合气体;或者,氧 (O_2)、二氧化氮 (NO_2) 或一氧化二氮 (N_2O) 与稀有气体、以及氢 (H_2) 的混合气体。此外,作为含氮的气氛,可以使用氮 (N_2) 或氨 (NH_3) 与稀有气体的混合气体;或者,氮 (N_2) 或氨 (NH_3) 与稀有气体、以及氢

(H₂) 的混合气体。可以由高密度等离子体所生成的氧基（有时包括 OH 基）或氮基（有时包括 NH 基）使栅极 103 的表面氧化或氮化。

[0079] 当进行高密度等离子体处理形成栅极绝缘膜 104 时，以覆盖栅极 103 地形成厚度为 1 至 20nm，优选为 5 至 10nm 的绝缘膜。这种情况下的反应是固相反应，因此可以极度降低该栅极绝缘膜 104 和栅极 103 之间的界面态密度。此外，由于栅极 103 直接被氧化或氮化，所以可以使被形成的栅极绝缘膜 104 的厚度均匀。就是说，通过这里所示的高密度等离子体处理使电极的表面固相氧化，可以形成具有良好均匀性和低界面态密度的绝缘膜。这里，选自钽 (Ta)、钨 (W)、钛 (Ti)、钼 (Mo)、铬 (Cr)、以及铌 (Nb) 等的元素、以上述元素为主要成分的合金材料或化合物材料的氧化物用作栅极绝缘膜 104。

[0080] 注意，栅极绝缘膜 104 可以仅仅使用通过高密度等离子体处理形成的绝缘膜，还可以通过利用等离子体或热反应的 CVD 法层叠包含氧化硅、含氧的氮化硅、含氮的氧化硅等的另一个绝缘膜中的至少一个。在哪一种情况下，当将晶体管制成其具有的栅极绝缘膜的一部分或全部包含通过高密度等离子体形成的绝缘膜时，可以减少特性的不均匀性。

[0081] 此外，栅极绝缘膜 104 可以使用与氧化物半导体膜的匹配性良好的氧化铝 (Al₂O₃)、氮化铝 (AlN)、氧化钛 (TiO₂)、氧化锆 (ZrO₂)、氧化锂 (Li₂O)、氧化钾 (K₂O)、氧化钠 (Na₂O)、氧化铟 (In₂O₃)、氧化钇 (Y₂O₃)、锆酸钙 (CaZrO₃) 或至少含有上述材料中的两种的材料，也可以单独形成或者层叠两层或更多层来形成。

[0082] 接着，在栅极绝缘膜 104 上膜厚度成为 50 至 200nm 地形成布线 105。作为布线材料，使用银 (Ag)、铝 (Al)、金 (Au)、铜 (Cu)、以及它们的合金等。只要比用于栅极 103 的材料反射率高就可以用作布线材料，通过考虑到与栅极 103 的关系而适当地组合来使用。布线可以层叠而形成，例如，可以采用从衬底一侧层叠铝和钛的布线。钛对使氧化物半导体膜和铝的电接触特性良好很有效。钛还具有抑制铝扩散到氧化物半导体膜中的功能。此外，布线还可以由透明导电膜形成，例如铟锡氧化物 (ITO: Indium Tin Oxide)、含有氧化硅的铟锡氧化物 (ITSO)、铟锌氧化物 (IZO: Indium Zinc Oxide)、氧化铟 (In₂O₃)、氧化锡 (SnO₂)、氧化锌 (ZnO)、添加有铝的氧化锌 (AlZnO)、添加有镓的氧化锌 (GaZnO)、氧化锌 (ZnO) 等。注意，作为布线 105 优选使用对灯光的反射率比栅极 103 高或透光率比它高（或者，热吸收率比它低）的材料。

[0083] 接下来，在栅极绝缘膜 104 和布线 105 上形成氧化物半导体膜 106。作为氧化物半导体膜 106 可以使用如下状态的氧化锌 (ZnO)，即非晶（非晶质的）状态、多晶状态、或非晶状态和多晶状态同时存在的微晶（也称作微晶体）状态，所述氧化锌中添加有元素周期表中第一族元素（例如，锂 (Li)、钠 (Na)、钾 (K)、铷 (Rb)、铯 (Cs))、第十三族元素（例如，硼 (B)、镓 (Ga)、铟 (In)、铊 (Tl))、第十四族元素（例如，碳 (C)、硅 (Si)、锗 (Ge)、锡 (Sn)、铅 (Pb))、第十五族元素（例如，氮 (N)、磷 (P)、砷 (As)、锑 (Sb)、铋 (Bi)) 或第十七族元素（例如，氟 (F)、氯 (Cl)、溴 (Br)、碘 (I)) 等杂质元素中的一种或多种，或者，还可以使用什么杂质元素都没添加有的氧化锌。此外，还可以使用氧化钛 (TiO₂)、InGaO₃(ZnO)₅、氧化镁锌 (Mg_xZn_{1-x}O)、氧化镉锌 (Cd_xZn_{1-x}O)、氧化镉 (CdO)、以及 In-Ga-Zn-O 之类的非晶氧化物半导体 (a-IGZO) 中的任何一种。氧化物半导体膜 106 以 25 至 200nm（优选以 30 至 150nm）的厚度在 0.4Pa 的压强下并且以 Ar（氩）：O₂ = 50 : 5sccm 的流量的条件下通过溅射法淀积，然后，使用稀释到 0.05% 的氢氟酸通过蚀刻来形成为所希望的图形。与使用非晶硅膜的

半导体膜相比,氧化物半导体膜 106 由于不会被氧化并且不在高真空中也可以形成,从而工序很廉价。此外,包含氧化锌的氧化物半导体膜由于难受到等离子体的影响,所以还可以使用等离子体 CVD(也称作 PCVD 或 PECVD)法淀积。在 CVD 法的装置中,等离子体 CVD 法的装置尤其简单,而且其生产率也高。

[0084] 接着,对衬底 101 的背面进行 LRTA(图 1A)。LRTA 以 250 至 570℃(优选以 300 至 400℃,更优选以 300 至 350℃)进行 1 分钟至 1 小时,优选进行 10 分钟至 30 分钟。通过来自选自卤素灯、金属卤化物灯、氙弧灯、炭弧灯、高压钠灯、以及高压汞灯中的一种或多种的辐射进行 LRTA。通过 LRTA 法可以以短时间进行热处理,所以只要布线 105 的反射率或透过率比栅极 103 高就可以使用熔点较低的材料。具有红外光区域、可见光区域、紫外光区域等的波长的光可以用于 LRTA 法。注意,可以使用激光束代替 LRTA 来进行加热处理,例如,可以使用红外光激光、可见光激光、紫外光激光等作为激光束。此外,可以组合 LRTA 和激光束辐照来选择性地改善氧化物半导体膜的结晶性。在使用激光辐照的情况下,可以使用连续振荡型激光束(CW 激光束)和脉冲振荡型激光束(脉冲激光束)。作为这里可以使用的激光束,可以使用由如下激光器的一种或多种振荡的激光束:气体激光器如 Ar 激光器、Kr 激光器、受激准分子激光器等;以将 Nd、Yb、Cr、Ti、Ho、Er、Tm 和 Ta 中的一种或多种作为掺杂剂添加的单晶 YAG、YVO₄、镁橄榄石(Mg₂SiO₄)、YAlO₃、GdVO₄、或者多晶(陶瓷)YAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄ 作为介质的激光器;玻璃激光器;红宝石激光器;变石激光器;Ti:蓝宝石激光器;铜蒸汽激光器;或者金蒸汽激光器。通过照射上述激光束的基波以及该基波的第二至第四高次谐波的激光束,可以使结晶性良好。注意,作为激光束优选使用其能量比氧化物半导体膜的带隙大的激光束。例如可以使用由 KrF、ArF、XeCl 或 XeF 的受激准分子激光振荡器发射的激光束。

[0085] 此时,栅极 103 由与布线 105 相对对灯光的反射率低且吸收更大的热量的材料形成,从而栅极 103 加热到比布线 105 更高的温度。由此,栅极 103 周围的氧化物半导体膜 106 被加热,以形成第二氧化物半导体区域 108 和第一氧化物半导体区域 107,该第一氧化物半导体膜 107 的结晶性比第二氧化物半导体区域 108 良好(参照图 1B)。这里,使用卤素灯对栅极 103 照射灯光使它加热到约 300℃,并且利用其热量使氧化物半导体膜 106 结晶化来改善结晶性。此时,由于将对灯光的反射率或透过率比栅极 103 高的材料用于布线 105,所以即使在使氧化物半导体膜 106 结晶化,布线 105 的温度也成为 300℃或更低。

[0086] 这里,将用作氧化物半导体膜的 ZnO 的结晶性的热处理温度依赖性示出于图 2。图 2 示出在以下情况下测定了(002)面的 X 射线的强度的结果,即喷射流量为 Ar : O₂ = 50 : 5(sccm)的比例的成膜气体的状态(as-depo);以 200℃、300℃、350℃各个温度加热 1 小时的情况。随着热处理温度的上升,(002)面的强度高峰变大。由此,至少直到 350℃,热处理温度越高 ZnO 的结晶性也越高。一般来说,由于结晶性越进展迁移率越高,所以热处理优选以 350℃左右进行。注意,若衬底没有闪烁等问题,就可以进行 ZnO 达到 400℃左右的热处理。

[0087] 另一方面,在图 1A 中,与形成有栅极 103 或布线 105 的区域相比,没形成有栅极 103 和布线 105 的区域,即层叠有衬底 101、基底膜 102、栅极绝缘膜 104、以及氧化物半导体膜 106 的区域中灯光容易透过,从而该区域不容易吸收热量,其加热温度比布线 105 低。因此,衬底 101 的大部分区域为 350℃或更低,所以不容易产生收缩。注意,没形成有栅极 103

的区域越大,抑制衬底 101 收缩的效果越大。

[0088] 接着,通过在氧化物半导体膜 106 上形成层间绝缘膜、源电极、漏极、像素电极、发光元件等结构来形成半导体器件。

[0089] 在本发明中,在使用 ZnO 作为半导体的情况下,由于可以以 300°C 左右的热处理温度改善 ZnO 层的结晶性,所以与使用结晶硅膜作为半导体膜的情况相比,可以抑制热处理温度。另外,由于使用透光性高的氧化物半导体膜并通过 LRTA 选择性地加热栅极,从而可以抑制衬底的闪烁,而不使衬底的大部分被加热。此外,由于将对灯光的反射率比栅极高的材料用于布线,即使在将加热布线的温度抑制为 350°C 左右,也可以改善氧化物半导体膜的结晶性。由此,可以使用熔点低的 Al 布线。此外,可以防止氧化物半导体膜中的氧气扩散在 Al 中而形成绝缘膜。Al 布线很廉价且低电阻,从而可以以低成本并且良好生产率来制造功能好的半导体器件。

[0090] 实施方式 2

[0091] 在本实施方式中,将使用图 3A 至 3C 说明与实施方式 1 不同的结构。注意,至在衬底 301 上形成基底膜 302、栅极 303、以及栅极绝缘膜 304 的步骤,参照实施方式 1 所示的至在衬底 101 上形成基底膜 102、栅极 103、以及栅极绝缘膜 104 的步骤而进行。

[0092] 在栅极绝缘膜 304 上形成第一氧化物半导体膜 305。作为氧化物半导体膜 305 可以使用三种状态的添加有元素周期表中第一族元素、第十三族元素、第十四族元素、第十五族元素或第十七族元素等杂质元素中的一种或多种的氧化锌 (ZnO)、或者什么杂质元素都没有添加的氧化锌,所述三种状态如下:非晶(非晶质)状态;多晶状态;以及非晶状态和多晶状态同时存在的微晶(也称作微晶体)状态。此外,还可以使用 $\text{InGaO}_3(\text{ZnO})_5$ 、氧化镁锌 ($\text{Mg}_x\text{Zn}_{1-x}\text{O}$)、氧化镉锌 ($\text{Cd}_x\text{Zn}_{1-x}\text{O}$)、氧化镉 (CdO)、或 In-Ga-Zn-O 之类的非晶氧化物半导体 (a-IGZO) 中的任何一种。这里,通过溅射法以 50 至 200nm(优选以 100 至 150nm) 的厚度形成第一氧化物半导体膜 305。

[0093] 接下来,从衬底表面进行 LRTA,以便使结晶性良好(图 3A)。LRTA 以 250 至 570°C(优选以 300 至 400°C,更优选以 300 至 350°C)进行 1 分钟至 1 小时,更优选进行 10 至 30 分钟即可,并且通过从选自卤素灯、金属卤化物灯、氙弧灯、炭弧灯、高压钠灯、以及高压汞灯中的一种或多种的辐射来进行。在本实施方式中,在氧气氛中进行 30 分钟的灯加热,以便使栅极 303 达到约 300°C,以使中间夹着栅极绝缘膜 304 与栅极 303 重叠的第一氧化物半导体膜 305 的区域提高结晶性。因为第一氧化物半导体膜 305 具有透光性,所以通过优先加热栅极 303,第一氧化物半导体膜 305 的结晶性从栅极 303 的周围向外侧提高。于是,如图 3B 所示,第二氧化物半导体膜被形成,该第二氧化物半导体膜包括第二氧化物半导体区域 309 以及比第二氧化物半导体区域 309 结晶性良好的第一氧化物半导体区域 308。注意,在图 3A 中虽然从衬底 301 的表面一侧进行灯加热,然而还可以从衬底背面进行 LRTA。因为氧化物半导体膜 305 具有透光性,所以即使进行 LRTA,衬底的大部分区域也不容易加热。由此,如果使用熔点低的树脂等作为衬底,也可以抑制由衬底的缩小等导致的变形。注意,还可以通过提高 LRTA 的输出功率从衬底表面进行灯加热,而直接改善氧化物半导体膜表面附近的结晶性。此外,通过调节灯光的波长、栅极的反射率、以及氧化物半导体膜的膜厚度,当从衬底的表面进行灯加热时,在栅极反射的灯光在氧化物半导体膜的栅极绝缘膜 304 一侧的表面附近被吸收,使得与栅极重叠的氧化物半导体膜的栅极绝缘膜 304 一侧的

表面附近被优先结晶化。此外,在使用玻璃衬底作为衬底的情况下,灯光利用从可见光至红外光的区域。这种波长区域的光不容易被玻璃衬底吸收,从而可以将玻璃衬底的加热限度抑制得最小。灯加热可以多次进行。通过多次进行,可以在抑制衬底温度的上升的同时以长时间加热栅极。

[0094] 注意,还可以代替 LRTA 而照射激光束或紫外光,或者组合它们选择性的改善氧化物半导体膜的结晶性。在使用激光辐照的情况下,可以使用连续振荡型激光束(CW 激光束)和脉冲振荡型激光束(脉冲激光束)。作为这里可以使用的激光束,可以使用由如下激光器的一种或多种振荡的激光束:气体激光器如 Ar 激光器、Kr 激光器、受激准分子激光器等;以将 Nd、Yb、Cr、Ti、Ho、Er、Tm 和 Ta 中的一种或多种作为掺杂剂添加的单晶 YAG、YVO₄、镁橄榄石(Mg₂SiO₄)、YAlO₃、GdVO₄、或者多晶(陶瓷)YAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄ 作为介质的激光器;玻璃激光器;红宝石激光器;变石激光器;Ti:蓝宝石激光器;铜蒸汽激光器;或者金蒸汽激光器。通过照射上述激光束的基波以及该基波的第二至第四高次谐波的激光束,可以使结晶性良好。注意,作为激光束优选使用其能量比氧化物半导体膜的带隙大的激光束。例如可以使用由 KrF、ArF、XeCl 或 XeF 的受激准分子激光震荡器发射的激光束。

[0095] 接着,通过溅射法在第一氧化物半导体区域 308 和第二氧化物半导体区域 309 上按顺序沉积 Ti 和 Al,以形成 Ti 层和 Al 层。然后,通过使用光刻法和 Cl₂ 气体对 Ti 和 Al 层进行干蚀刻,形成成为源极布线和漏极布线的布线 306 和布线 307(图 3C)。在加速电压为 1.5kW、压强为 0.4Pa 的情况下使用 Ar(流量为 30sccm)以 10 至 200nm 的膜厚度形成布线 306 和 307。注意,虽然层叠形成布线 306 和 307,然而只要使用与氧化物半导体膜 305 的匹配性好的材料,就可以单独形成布线 306 和 307。作为布线 306 和 307 可以适当地使用铝(Al)、钨(W)、钼(Mo)、锆(Zr)、铪(Hf)、钒(V)、铌(Nb)、钽(Ta)、铬(Cr)、钴(Co)、镍(Ni)、铂(Pt)、钛(Ti)、钕(Nd)等的金属、上述金属的合金或其金属氮化物、铟锡氧化物(ITO)、铟锌氧化物(IZO)、包含氧化硅的铟锡氧化物(ITSO)、氧化铟(In₂O₃)、氧化锡(SnO₂)、氧化锌(ZnO)、添加有铝的氧化锌(AlZnO)、或添加有镓的氧化锌(GaZnO)等的具有透光性的材料。

[0096] 之后,在氧化物半导体膜 305、布线 306、以及布线 307 上形成层间绝缘膜、布线、像素电极、发光元件等的结构,以制造半导体器件。

[0097] 在本实施方式中,在对氧化物半导体膜 305 进行 LRTA 来改善结晶性之后形成布线。因此,布线 306 可以使用对灯光的反射率比栅极 303 低的材料并且其材料不局限于实施方式 1 所述的材料,只要是与氧化物半导体膜 305 的匹配性好的材料即可。

[0098] 注意,通过 LRTA 的加热在形成氧化物半导体膜 305 之后使它加工成所要求的形状之前或使它加工成所要求的形状之后都可以进行。

[0099] 在本发明中,当使用氧化锌作为半导体膜时以 300℃左右的热处理温度改善半导体膜的结晶性,所以与使用结晶硅膜作为半导体膜的情况相比可以抑制热处理温度,从而可以以低成本进行结晶化步骤。此外,本发明由于使用透光性高的氧化物半导体膜通过 LRTA 选择性的加热栅极,所以衬底的大部分没有被加热,以可以抑制衬底的收缩。

[0100] 实施方式 3

[0101] 将参照图 4A 至 5C 说明本发明的实施方式。本实施方式为具有沟道保护型的薄膜晶体管的半导体器件的例子。

[0102] 作为衬底 400,使用由硼硅酸钡玻璃、硼硅酸铝玻璃等构成的玻璃衬底、硅衬底、具

有耐热性的塑料衬底或树脂衬底。作为塑料衬底或树脂衬底,可以使用聚对苯二甲酸乙二醇酯 (PET)、聚萘二甲酸乙二醇酯 (PEN)、聚醚砜 (PES)、丙烯酸、聚酰亚胺等。此外,可以通过 CMP 法等抛光衬底 400 的表面,以使它平坦化。还可以在衬底 400 上形成绝缘层。绝缘层通过 CVD 法、等离子体 CVD 法、溅射法、旋转涂敷法等已知的方法使用含硅的氧化物材料、氮化物材料的至少一种由单层或叠层形成。可以不形成该绝缘层,然而,该绝缘层具有遮断来自衬底 400 的污染物质的效果以及抑制热量传到衬底的效果。

[0103] 在衬底 400 上形成导电膜 401。导电膜 401 被加工成所要求的形状,而成为栅极。导电膜 401 优选通过印刷法、电场电镀法、蒸发沉积法等的方法使用对用于 LRTA 加热的光源的波长的反射率低(容易吸收热量,即容易被加热)的材料形成。通过使用反射率低的材料,可以进进行之后的加热步骤。作为导电膜 401,可以适当地使用金属如钨 (W)、钼 (Mo)、锆 (Zr)、铪 (Hf)、钒 (V)、铌 (Nb)、钽 (Ta)、铬 (Cr)、钴 (Co)、镍 (Ni)、铂 (Pt)、钛 (Ti)、钕 (Nd) 等;它们的合金;或它们的金属氮化物。此外,还可以层叠上述材料的多个层形成导电膜 401。典型地是,可以在衬底表面上形成氮化钽膜,并且在其上层叠钨膜。此外,还可以使用在硅中添加赋予一个导电类型的杂质元素的材料。例如,可以使用具有 n 型的硅膜等,该硅膜包含如磷 (P) 等赋予 n 型的杂质元素。导电膜 401 以 10 至 200nm 的膜厚度形成。

[0104] 在本实施方式中,通过溅射法使用钨 (W) 形成膜厚度为 150nm 的导电膜 401。

[0105] 使用光刻步骤在导电膜 401 上形成由抗蚀剂构成的掩模,并且使用该掩模将导电膜 401 加工成所要求的形状,以形成栅极 402(参照图 4B)。

[0106] 接着,在栅极 402 上形成栅极绝缘膜 403a 和栅极绝缘膜 403b,以形成两层的叠层结构。优选地,通过在保持真空状态下改变反应气体,在同一容器内且相同的温度下,连续叠层来形成绝缘层。当在保持真空状态下连续地形成时,可以防止要叠层的膜之间的界面受到污染。

[0107] 栅极绝缘膜 403a 和栅极绝缘膜 403b 可以适当地使用氧化硅 (SiO_x)、氮化硅 (SiN_x)、氧氮化硅 (SiO_xN_y) ($x > y$)、氮氧化硅 (SiN_xO_y) ($x > y$) 等。再者,可以使栅极 402 氧化来形成氧化膜而代替栅极绝缘膜 403a。注意,优选使用氮化硅 (SiN_x)、氮氧化硅 (SiN_xO_y) ($x > y$) 等形成栅极绝缘膜 403a,以便防止杂质等从衬底一侧扩散。此外,优选使用氧化硅 (SiO_x)、氧氮化硅 (SiO_xN_y) ($x > y$) 形成栅极绝缘膜 403b。注意,为了以低成膜温度形成栅极漏电流少的致密的绝缘膜,优选将氩等稀有气体元素包含在反应气体中,以使它混入在要形成的绝缘膜中。在本实施方式中,使用 SiH_4 和 NH_3 作为反应气体以 50 至 140nm 的膜厚度由氮化硅膜形成栅极绝缘膜 403a,并且使用 SiH_4 和 N_2O 作为反应气体以 100nm 的膜厚度由氧化硅膜层叠形成栅极绝缘膜 403b。注意,优选将栅极绝缘膜 403a 和栅极绝缘膜 403b 的膜厚度分别设定为 50 至 100nm。

[0108] 此外,栅极绝缘膜 403b 可以由与之后要形成的氧化物半导体膜的匹配性良好的氧化铝 (Al_2O_3) 或氮化铝 (AlN) 形成。在此情况下,通过使用绝缘性高的氧化硅、氮化硅、氧氮化硅、氮氧化硅等作为栅极绝缘膜 403a,并且使用与氧化物半导体膜的界面特性好的氧化铝或氮化铝作为栅极绝缘膜 403b,可以形成可靠性高的栅极绝缘膜。注意,还可以将栅极绝缘膜形成三层,并且将第三层作为使用氧化铝或氮化铝的栅极绝缘膜。

[0109] 接着,在栅极绝缘膜 403b 上形成氧化物半导体膜 404。通过溅射法在流量为 $\text{Ar} : \text{O}_2 = 50 : 5$ (sccm)、压强为 0.4Pa 的情况下以 100nm 的膜厚度形成氧化物半导体膜

404。

[0110] 作为氧化物半导体膜 404 可以使用三种状态的添加有元素周期表中第一族元素、第十三族元素、第十四族元素、第十五族元素或第十七族元素等杂质元素中的一种或多种的氧化锌 (ZnO)、或者什么杂质元素都没有添加的氧化锌,所述三种状态如下:非晶(非晶质)状态;多晶状态;以及非晶状态和多晶状态同时存在的微晶(也称作微晶体)状态。此外,还可以使用氧化钛 (TiO_2)、 $\text{InGaO}_3(\text{ZnO})_5$ 、氧化镁锌 ($\text{Mg}_x\text{Zn}_{1-x}\text{O}$)、氧化镉锌 ($\text{Cd}_x\text{Zn}_{1-x}\text{O}$)、氧化镉 (CdO)、或 In-Ga-Zn-O 之类的非晶氧化物半导体 (a-IGZO) 中的任何一种。

[0111] 注意,在将 ZnO 用作氧化物半导体膜 404 的情况下,优选掺杂氮。ZnO 本来呈现 n 型半导体的性质。通过添加氮,氮对 ZnO 起受主杂质的作用,结果可以控制阈值电压。

[0112] 接着,使用 LRTA 法从衬底 400 的表面或背面进行对氧化物半导体膜 404 的加热(图 4D)。LRTA 通过从选自卤素灯、氙弧灯、金属卤化物灯、炭弧灯、高压钠灯、以及高压汞灯中的一种或多种的辐射来进行。LRTA 以 250 至 570°C (优选以 300 至 400°C,更优选以 300 至 350°C) 进行 1 分钟至 1 小时,优选进行 10 至 30 分钟。在本实施方式,以卤素灯为光源在氧气氛中并且在 300°C、30 分钟的条件下进行灯加热。

[0113] 通过进行 LRTA,以短时间选择性地加热栅极 402,在形成在栅极 402 周围的用虚线所示的区域 434 中由加热的热量形成结晶性提高了的第一氧化物半导体区域。另一方面,在用虚线所示的区域 434 之外的区域 424 中很少吸收灯光,从而该区域几乎没有被加热,以形成结晶性与第一氧化物半导体区域不同的第二氧化物半导体区域(图 4E)。因此,仅仅形成有栅极 402 的区域被选择性地加热,而其它区域没有被加热,从而可以抑制衬底 400 的缩小和弯曲。注意,通过提高 LRTA 的输出功率从衬底表面进行灯加热,而直接改善氧化物半导体膜表面附近的结晶性。此外,还可以通过调节灯光的波长、栅极的反射率、以及氧化物半导体膜的膜厚度,当从衬底的表面进行灯加热时,在栅极反射的灯光在氧化物半导体膜的栅极绝缘膜 403b 一侧的表面附近被吸收,以与栅极重叠的氧化物半导体膜的栅极绝缘膜 403b 一侧的表面附近被优先结晶化。此外,在使用玻璃衬底作为衬底的情况下,灯光利用从可见光至红外光的区域。这种波长区域的光不容易被玻璃衬底吸收,从而可以将玻璃衬底的加热限度抑制得最小。注意,灯加热可以多次进行。通过多次进行,可以在抑制衬底温度的上升的同时以长时间加热栅极。

[0114] 注意,还可以代替 LRTA 而照射激光束或紫外光,或者组合它们选择性的改善氧化物半导体膜的结晶性。在使用激光辐照的情况下,可以使用连续振荡型激光束(CW 激光束)和脉冲振荡型激光束(脉冲激光束)。作为这里可以使用的激光束,可以使用由如下激光器的一种或多种振荡的激光束:气体激光器如 Ar 激光器、Kr 激光器、受激准分子激光器等;以将 Nd、Yb、Cr、Ti、Ho、Er、Tm 和 Ta 中的一种或多种作为掺杂剂添加的单晶 YAG、 YVO_4 、镁橄榄石 (Mg_2SiO_4)、 YAlO_3 、 GdVO_4 、或者多晶(陶瓷)YAG、 Y_2O_3 、 YVO_4 、 YAlO_3 、 GdVO_4 作为介质的激光器;玻璃激光器;红宝石激光器;变石激光器;Ti:蓝宝石激光器;铜蒸汽激光器;或者金蒸汽激光器。通过照射上述激光束的基波以及该基波的第二至第四高次谐波的激光束,可以使结晶性良好。注意,作为激光束优选使用其能量比氧化物半导体膜的带隙大的激光束。例如可以使用由 KrF、ArF、XeCl 或 XeF 的受激准分子激光振荡器发射的激光束。

[0115] 接着,在氧化物半导体膜 404 上形成保护膜 405,并且在保护膜 405 上形成抗蚀剂 406(参照图 4F)。将抗蚀剂 406 作为掩模通过光刻步骤将保护膜 405 加工成所要求的形状,

以形成沟道保护膜 407。作为沟道保护膜可以适当地使用氧化硅 (SiO_x)、氮化硅 (SiN_x)、氧氮化硅 (SiO_xN_y) ($x > y$)、氮氧化硅 (SiN_xO_y) ($x > y$) 等。通过形成沟道保护膜 407, 当形成源极层和漏极层时可以防止沟道部的半导体层被蚀刻。在本实施方式中, 形成氮化硅膜作为保护膜 405, 以形成沟道保护膜 407 (参照图 4G)。

[0116] 接着, 使用光刻步骤由抗蚀剂制作掩模 408 (图 4H), 并且使用该掩模 408 对氧化物半导体膜 404 进行蚀刻, 以形成被加工成所要求的形状的氧化物半导体膜 409 (也称作岛状氧化物半导体膜) (图 5A)。注意, 对蚀刻使用稀释了的氢氟酸。之后, 在氧化物半导体膜 409 上形成第一导电膜 411 和第二导电膜 412, 并且使用光刻步骤由抗蚀剂形成掩模 413 (图 5B)。使用掩模 413 将第一导电膜 411 和第二导电膜 412 加工成所要求的形状, 形成用作源电极或漏极的第一导电膜 414a 和 414b 以及第二导电膜 415a 和 415b (图 5C)。

[0117] 作为掩模可以使用包含感光剂的市场上销售的抗蚀剂材料, 例如可以使用作为典型的正性抗蚀剂的酚醛树脂、作为感光剂的萘醌二叠氮化物、作为负性抗蚀剂的基托树脂、二苯基硅二醇、以及产酸剂等。使用任何材料, 其表面张力和粘度该通过调整溶剂的浓度或加界面激活剂等而适当地调整。此外, 当使用包含具有感光性的感光物质的导电材料作为导电膜时, 即使不形成由抗蚀剂构成的掩模, 也通过直接对导电膜照射激光束, 并且由曝光和蚀刻剂进行去除, 而可以加工成所要求的形状。在此情况下, 可以不形成掩模, 从而有步骤简单化的优点。

[0118] 包含感光性物质的导电材料可以包括诸如 Ag、Au、Cu、Ni、Al 和 Pt 等金属或其合金以及感光性树脂, 该感光树脂由有机高分子树脂、光重合起动剂、光重合单体或溶剂等构成。作为有机高分子树脂, 使用酚醛清漆树脂、丙烯酸类共聚物、甲基丙烯酸类共聚物、纤维素衍生物、环化橡胶类树脂等。

[0119] 注意, 在形成第一导电膜 411 之前, 可以将例如由添加有铝的氧化锌 (AlZnO) 或添加有镓的氧化锌 (GaZnO) 构成的导电膜再一层形成在氧化物半导体膜 404 上而作为 n 型氧化物半导体。通过形成由 AlZnO 或 GaZnO 构成的导电膜, 第一导电膜 411 和氧化物半导体膜 409 的匹配性良好, 可以降低源电极和漏极的接触电阻。此外, 还可以采用在 GaZnO 上形成 Ti 或在 Ti 上形成 GaZnO 的层叠结构。

[0120] 此外, 作为第一导电膜 414a 和 414b 以及第二导电膜 415a 和 415b, 可以适当地使用铝 (Al)、钨 (W)、钼 (Mo)、锆 (Zr)、铪 (Hf)、钒 (V)、铌 (Nb)、钽 (Ta)、铜 (Cu)、铬 (Cr)、钴 (Co)、镍 (Ni)、铂 (Pt)、钛 (Ti)、钕 (Nd) 等的金属或其合金, 或者其金属氮化物。例如, 可以考虑如下组合: 第一导电膜为 Ti, 并且第二导电膜为 Al; 第一导电膜为 Ta, 并且第二导电膜为 W; 第一导电膜为 TaN, 并且第二导电膜为 Al; 第一导电膜为 TaN, 并且第二导电膜为 Cu; 以及第一导电膜为 Ti, 第二导电膜为 Al, 并且第三导电膜为 Ti。第一层和第二层中的任一个可以由 AgPdCu 合金形成。而且, 也可以采用按顺序层叠 W、Al 和 Si 的合金 (Al-Si)、以及 TiN 的三层结构。可以使用氮化钨代替 W, 可以使用 Al 和 Ti 的合金膜 (Al-Ti) 代替 Al 和 Si 的合金 (Al-Si), 或者可以使用 Ti 代替 TiN。为了改善耐热性, 铝可以添加 0.5 至 5 原子%的元素, 诸如钛、硅、钽、钕和铜等。

[0121] 此外, 作为形成第一导电膜 411 和第二导电膜 412 的导电材料, 可以使用铟锡氧化物 (ITO)、铟锌氧化物 (IZO)、含有氧化硅的铟锡氧化物 (ITSO)、氧化铟 (In_2O_3)、氧化锡 (SnO_2)、氧化锌 (ZnO)、氧化钛等的具有透光性的材料、以及适当组合它们的材料。

[0122] 注意,在本实施方式中,在对氧化物半导体膜 305 进行 LRTA 使它改善其结晶性之后,形成第一导电膜 411 和第二导电膜 412。因此,第一导电膜 411 和第二导电膜 412 可以由比栅极 402 对灯光的反射率低的材料形成,用作布线或电极的导电材料只要与氧化物半导体膜 305 的匹配性好,就不局限于实施方式 1 中举出的材料。

[0123] 注意,在本实施方式中,蚀刻加工可以采用等离子体蚀刻(干蚀刻)或湿蚀刻的任一种,然而当处理大面积衬底时等离子体蚀刻更合适。作为蚀刻气体,使用 CF_4 、 NF_3 、 SF_6 、 CHF_3 等的氟类、以 Cl_2 、 BCl_3 、 SiCl_4 或 CCl_4 等为典型的氯类气体或者 O_2 气体,还可以适当地添加 He 和 Ar 等的惰性气体。此外,如果应用大气压放电的蚀刻加工,就可以局部放电加工,从而无须在衬底的整个面上形成掩模层。

[0124] 注意,在本实施方式的光刻步骤中,可以在涂敷抗蚀剂之前将膜厚度为几 nm 左右的绝缘膜形成在氧化物半导体膜的表面上。通过该步骤可以避免氧化物半导体膜和抗蚀剂直接接触,从而可以防止包含在抗蚀剂中的杂质进入在氧化物半导体膜中。

[0125] 通过上述步骤可以制造沟道部分的半导体层没有蚀刻的底栅型(也称作反交错型)的薄膜晶体管。注意,在本实施方式中虽然制造了底栅型 TFT,然而只要将中间夹着栅极绝缘膜形成在提供在衬底上的氧化物半导体膜上的栅极通过 LRTA 加热,并且可以改善至少氧化物半导体膜的沟道形成区域的结晶性,就可以采用顶栅型 TFT。

[0126] 本实施方式可以与实施方式 1 和 2 适当地组合。

[0127] 实施方式 4

[0128] 将使用图 6A 至 6F 对本发明的实施方式进行说明。本实施方式为在实施方式 3 中具有沟道蚀刻型薄膜晶体管的半导体器件的例子。由此,对于相同的部分或具有相同功能的部分省略其重复说明。

[0129] 在衬底 600 上形成栅极层 602,并且覆盖栅极层 602 地形成栅极绝缘膜 603a 和栅极绝缘膜 603b(参照图 6A)。在栅极绝缘膜 603b 上形成氧化物半导体膜,并且形成具有第一氧化物半导体区域 604 和第二氧化物半导体区域 605 的氧化物半导体膜,所述第一氧化物半导体区域 604 为由虚线所示的区域并且通过从衬底表面进行 LRTA 提高其结晶性,所述第二氧化物半导体区域 605 没有比第一氧化物半导体区域 604 进行结晶化(参照图 6B)。在氧化物半导体膜上提供掩模 608(图 6C),使用光刻步骤将它加工成所要求的形状,以形成氧化物半导体膜 609(图 6D)。

[0130] 接着,形成第一导电膜 611 和第二导电膜 612。然后形成由抗蚀剂构成的掩模 613(参照图 6E)。在本实施方式中,通过溅射法形成分别包含钛和铝的导电膜作为第一导电膜 611 和第二导电膜 612。

[0131] 之后,通过光刻步骤通过掩模 613 将第一导电膜 611 和第二导电膜 612 加工成所要求的形状,以形成用作源极或漏极的第一导电膜 615a、615b 以及第二导电膜 616a、616b(图 6F)。

[0132] 通过上述步骤可以制造沟道部分的一部分的半导体层被蚀刻的薄膜晶体管。

[0133] 注意,在本实施方式中,还可以再加在氧化物半导体膜和第一导电膜 611 之间提供例如由掺杂有铝的氧化锌 (AlZnO) 或掺杂有镓的氧化锌 (GaZnO) 构成的导电膜以作为 n 型氧化物半导体。此外,还可以采用例如将 Ti 形成在 GaZnO 上或将 GaZnO 形成在 Ti 上的叠层结构。通过形成 n 型氧化物半导体膜,使成为源极以及漏极的第一导电膜 611 与氧化

物半导体膜的连接良好,从而可以降低接触电阻。

[0134] 本实施方式可以与实施方式 1 至 3 适当地组合。

[0135] 实施方式 5

[0136] 将使用图 7 对根据实施方式 3 或 4 形成的底栅型薄膜晶体管和像素电极彼此连接的发光器件进行说明。注意,本实施方式的薄膜晶体管为沟道蚀刻型。

[0137] 图 7 表示用于驱动电路的 TFT 的截面图以及用于像素部分的 TFT 的截面图。701 相当于用于驱动电路的 TFT 的截面图,702 相当于用于像素部分的 TFT 的截面图,以及 703 相当于由该 TFT 702 供给电流的发光元件的截面图。TFT 701 和 TFT 702 为底栅型。

[0138] 驱动电路的 TFT 701 具有形成在衬底 700 上的栅极 710、覆盖栅极 710 的栅极绝缘膜 711、以及中间夹着栅极绝缘膜 711 与栅极 710 重叠并且含有氧化锌的氧化物半导体膜 712。TFT 701 还具有用作源极或漏极的第一导电膜 713 和第二导电膜 714。注意,第一导电膜 713 和第二导电膜 714 还用作布线层。

[0139] 在图 7 中,栅极绝缘膜 711 由两层绝缘膜形成,然而,本发明不局限于该结构。栅极绝缘膜 711 还可以由单层或三层以上(包括三层)的绝缘膜形成。

[0140] 此外,第二导电膜 714 由铝或含有铝的合金形成。而且,一对第二导电膜 714 中间夹着氧化物半导体膜 712 的沟道形成区域彼此相对。

[0141] 此外,第一导电膜 713 由钛形成。第一导电膜 713 不必形成,然而如果提供,氧化物半导体膜 712 与第二导电膜 714 的电接触性更良好。此外,第一导电膜 713 还具有阻挡层的功能,该阻挡层防止在氧化物半导体膜 712 中的氧扩散到第二导电膜中。其结果,可以提高 TFT 的可靠性。注意,人们知道氧化物半导体膜即使对它没做什么也呈现 n 型。因此,还可以通过对沟道被形成的第一氧化物半导体膜添加赋予 p 型导电性的杂质,控制其导电类型,以便其导电类型尽可能接近 I 型(也称作内在型,该类型定义为具有相同数量的负电荷和正电荷的导电类型)。

[0142] 像素部分的 TFT 702 具有形成在衬底 700 上的栅极 720、覆盖栅极 720 的栅极绝缘膜 711、以及中间夹着栅极绝缘膜 711 与栅极 720 重叠的氧化物半导体膜 722。TFT 702 还具有用作源极或漏极的一对第一导电膜 723 以及第二导电膜 724。

[0143] 此外,第二导电膜 724 由铝或含铝的合金形成。此外,一对第二导电膜 724 中间夹着氧化物半导体膜 722 的沟道被形成的区域彼此相对。

[0144] 此外,第一导电膜 723 由钛形成。第一导电膜 723 不必形成,然而如果提供,与氧化物半导体膜 722 的电接触性变得更良好。此外,第一导电膜 723 还具有阻挡层的功能,该阻挡层防止在氧化物半导体膜 722 中的氧扩散到第二导电膜 724 中。结果,可以提高 TFT 的可靠性。注意,人们知道氧化物半导体膜 722 即使对它没做什么也呈现 n 型。因此,还可以对沟道被形成的第一氧化物半导体膜添加赋予 p 型导电性的杂质来控制其导电类型,以便其导电类型尽可能接近 I 型。

[0145] 此外,覆盖 TFT 701 和 TFT 702 地形成由绝缘膜构成的第一钝化膜 740 和第二钝化膜 741。可以通过等离子体 CVD 法或溅射法等薄膜形成法使用氮化硅、氧化硅、氮氧化硅、氧氮化硅、氧氮化铝、或氧化铝、类金刚石碳(DLC)、含有氮的碳(CN)、以及其他绝缘材料形成第一钝化膜 740 和第二钝化膜 741。覆盖 TFT 701 和 TFT 702 的钝化膜不限于两层,可以为单层,还可以为三层或更多层。例如,第一钝化膜 740 可以由氮化硅形成,第二钝化

膜 741 可以由氧化硅形成。通过由氮化硅或氮氧化硅形成钝化膜,可以防止来自外部的杂质进入半导体元件中,还可以防止 TFT 701 和 TFT 702 因为受水分等的影响而恶化。在本实施方式中在相同的室内替换气体,连续形成第一钝化膜 740 和第二钝化膜 741。

[0146] 接着,第二导电膜 724 的一方连接到发光元件 703 的像素电极 730。

[0147] 接着,选择性地形成绝缘层 729(也称作隔壁、堤、堤坝)。在像素电极 730 上具有开口部分并且覆盖第二钝化膜 741 地形成绝缘层 729。在本实施方式中,覆盖整个表面地形成绝缘层 729,然后通过抗蚀剂等的掩模来蚀刻,以加工成所要求的形状。

[0148] 绝缘层 729 可以由如下材料形成,即由氧化硅、氮化硅、氧氮化硅、氧化铝、氮化铝、氧氮化铝、以及其他无机绝缘材料;或硅氧烷类材料为起始材料而形成的硅、氧、氢构成的化合物中含有 Si-O-Si 键的无机硅氧烷;诸如甲基或苯基的有机基取代硅上的氢的有机硅氧烷之类的绝缘材料。还可以使用丙烯酸树脂、聚酰亚胺树脂等的感光性或非感光性材料来形成。绝缘层 729 优选具有曲率半径连续改变的形状,这样可以提高在上面形成的场致发光层 731 和相对电极 732 的被覆盖性。

[0149] 接着,在像素电极 730 上接触地形成场致发光层 731。作为场致发光层 731,分别通过使用蒸发掩模的蒸发沉积法等选择性地形成呈现红色(R)、绿色(G)、蓝色(B)发光的材料。呈现红色(R)、绿色(G)、蓝色(B)发光的材料与彩色过滤器相同可以通过液滴喷射法形成(低分子量或高分子量材料等),并且此时不使用掩模也可以分别涂敷 RGB,从而是优选的。注意,除了由 RGB 三种颜色的组合之外,还可以为加翡翠绿的四种颜色。此外,还可以加朱红。此外,还可以组合包括呈现白色发光的 EL 元件的像素。

[0150] 与该场致发光层 731 接触地形成相对电极 732。注意,发光元件 703 具有阳极和阴极,其中任一方用作像素电极,另一方用作相对电极。这样,完成使用发光元件并且具有显示功能的发光器件。

[0151] 在本发明中,由于氧化物半导体膜的沟道形成区域至少包括结晶化了的区域,所以可以得到具有与使用非晶硅膜的 TFT 相比高的迁移率的 TFT。此外,该 TFT 在结晶化步骤的温度比使用结晶硅膜的 TFT 低,所以工序很廉价。

[0152] 本实施方式可以与实施方式 1 至 4 适当地组合。

[0153] 实施方式 6

[0154] 在本实施方式中,将使用图 13A 至 18B 说明一种液晶显示器件,该液晶显示器件中由应用了本发明的底栅型薄膜晶体管构成的半导体元件与像素电极彼此连接。注意,直到形成第二钝化膜 741 的步骤可以参照实施方式 5 进行,从而在此使用与图 7 相同的符号,省略其说明。

[0155] 如图 13A 所示,在形成第二钝化膜 741 之后,覆盖该第二钝化膜 741 地形成绝缘层 1329。

[0156] 接着,形成通过接触孔分别连接到第二导电膜 714 和 724 的布线 1371、1372、1373、以及 1374。第二导电膜 724 通过布线 1374 电连接到液晶元件 1303 的像素电极 1330。在制造透光型的液晶显示面板的情况下,作为像素电极 1330 可以使用包含氧化钨的铟氧化物、包含氧化钨的铟锌氧化物、包含氧化钛的铟氧化物、以及包含氧化钛的铟锡氧化物等。当然,还可以使用铟锡氧化物(ITO)、铟锌氧化物(IZO)、添加了氧化硅的铟锡氧化物(ITSO)等。此外,在制造反射型显示面板的情况下,作为具有反射性的金属薄膜可以使用由钛、钨、

镍、金、铂、银、铝、镁、钙、锂、以及它们的合金构成的导电膜等。像素电极 1330 可以使用蒸发沉积法、溅射法、CVD 法、印刷法或液滴喷射法等来形成。

[0157] 此外,在像素电极 1330 上与它接触地形成定向膜 1331。另一方面,在中间夹着像素电极 1330 相对于第一衬底 700 的第二衬底 1340 下按顺序层叠相对电极 1341 和定向膜 1342。在像素电极 1330 以及定向膜 1331 与相对电极 1341 以及定向膜 1342 之间提供有液晶 1343。像素电极 1330、液晶 1343、以及相对电极 1341 重叠的部分相当于液晶元件 1303。注意,如图 13B 所示,像素电极 1330 可以延长形成在 TFT 702 上。氧化物半导体膜对可见光具有透光性,所以在使用包含具有透光性的铟锡氧化物 (ITO)、由铟锡氧化物和氧化硅构成的 ITSO、有机铟、有机锡、氧化锌或氮化钛等的透明导电膜作为第一导电膜 713、723 以及第二导电膜 714、724 的情况下,可以提高像素部分的开口率。

[0158] 由间隔物 1361 控制在像素电极 1330 和相对电极 1341 之间的距离(盒间隙)。在图 13A 中,通过将提供在第一衬底 700 一侧的绝缘膜加工成所要求的形状来形成间隔物 1361,然而还可以将另行准备的球状间隔物分散在定向膜 1331 上控制盒间隙。1362 相当于密封剂,可以由该密封剂 1362 将液晶 1343 密封在第一衬底 700 和第二衬底 1340 之间。

[0159] 在第一衬底 700 的未形成有 TFT 701 和 TFT 702 的一面提供有偏振光片 1350。此外,在第二衬底 1340 的与形成有相对电极 1341 的一面相反的表面上提供有偏振光片 1351。注意,在本发明的液晶显示器件中,定向膜和偏振光片的数目和提供它们的位置不局限于图 13A 所示的结构。

[0160] 本发明改善了至少氧化物半导体膜的沟道形成区域中的结晶性,所以可以获得具有比使用非晶硅膜的 TFT 高的迁移率的 TFT。此外,该 TFT 与使用结晶硅膜的 TFT 相比结晶化步骤的温度低,从而工序很廉价。再者,由于通过灯加热选择性地提高氧化物半导体膜的结晶性,所以与使氧化物半导体膜的所有部分结晶化时相比可以缩短为了结晶化所需要的时间。由此,可以提高成品率。此外,选择性地并且短时间进行结晶化,所以不容易发生衬底的收缩,从而可以使用树脂衬底等熔点比较低的衬底。因此,可以以低成本制造 TFT。

[0161] 此外,沟道形成区域不吸收可见光,所以不发生不必要的光载流子。由此,可以形成优异于耐光性的 TFT。

[0162] 接着,对本发明的液晶显示器件所具有的像素的别的结构进行说明。图 14A 表示像素的电路图的一个方式,图 14B 表示对应于图 14A 的像素的截面结构的一个方式。

[0163] 在图 14A 和 14B 中,1501 相当于开关 TFT,而 1502 相当于液晶元件,所述开关 TFT 用于控制向像素的视频信号的输入。具体而言,通过开关 TFT 1501 输入到像素的视频信号的电势被供给到液晶元件 1502 的像素电极。此外,1503 相当于用于在开关 TFT 1501 关断(OFF)时保持液晶元件 1502 的像素电极和相对电极之间的电压的电容元件。

[0164] 具体而言,开关 TFT 1501 的栅极连接到扫描线 G,其源极区域和漏极区域中的一方连接到信号线 S,而另一方连接到液晶元件 1502 的像素电极 1504。电容元件 1503 所具有的两个电极中,一方连接到液晶元件 1502 的像素电极 1504,并且一定的电势,优选与相对电极相同的电势供给给另一方。

[0165] 在图 14A 和 14B 中采用了多栅结构,其中开关 TFT 1501 串联连接并且其栅极 1510 相互连接的多个 TFT 具有公共的氧化物半导体膜 1512。通过采用多栅结构,可以减少开关 TFT 1501 的关断电流。具体地说,在图 14A 和 14B 中开关 TFT 1501 尽管具有以下结构,即

其中两个 TFT 相互串联连接,但是还可以具有多栅结构,其中三个或更多个 TFT 相互串联连接并且它们的栅极相互连接。此外,开关 TFT 并非必须具有多栅结构,同样可以使用包括单一的栅极和沟道形成区域的一般的单栅结构的 TFT。

[0166] 接着,对本发明的液晶显示器件所具有的 TFT 进行说明,该 TFT 与图 13A 至 14B 不同。图 15 中表示用于驱动电路的 TFT 的截面图以及用于像素部分的 TFT 的截面图。2301 相当于用于驱动电路的 TFT 的截面图,2302 相当于用于像素部分的开关 TFT 的截面图,2303 相当于液晶元件的截面图。

[0167] 驱动电路的 TFT 2301 具有形成在衬底 2300 上的栅极 2310、覆盖栅极 2310 的栅极绝缘膜 2311、以及中间夹着栅极绝缘膜 2311 与栅极 2310 重叠的氧化物半导体膜 2312,而像素部分的 TFT 2302 具有形成在衬底 2300 上的栅极 2320、覆盖栅极 2320 的栅极绝缘膜 2311、以及中间夹着栅极绝缘膜 2311 与栅极 2320 重叠的氧化物半导体膜 2322,所述氧化物半导体膜 2312 和 2322 在沟道形成区域中至少具有结晶化了的区域。覆盖氧化物半导体膜 2312 和 2322 的沟道形成区域地形成由绝缘膜形成的沟道保护膜 2390 和 2391。为了防止在制造 TFT2301 和 2302 的步骤中氧化物半导体膜 2312 和 2322 的沟道形成区域被蚀刻而提供沟道保护膜 2390 和 2391。TFT 2301 和 2302 还具有用作源极或漏极的一对第一导电膜 2313 和 2323、以及第二导电膜 2314 和 2324。注意,第一导电膜 2313 和 2323 以及第二导电膜 2314 和 2324 还用作布线层。

[0168] 在图 15 中,栅极绝缘膜 2311 由两层绝缘膜形成,然而本发明不局限于该结构。栅极绝缘膜 2311 还可以由单层或三层以上(包括三层)的绝缘膜形成。

[0169] 此外,第二导电膜 2314 和 2324 由铝或含有铝的合金形成。一对第二导电膜 2314 和 2324 中间夹着氧化物半导体膜 2322 的沟道被形成的区域彼此相对。

[0170] 此外,第一导电膜 2313 和 2323 由钛形成。第一导电膜 2313 和 2323 并非必须提供,然而,如果提供,与氧化物半导体膜 2312 和 2322 的电接触性就良好。此外,第一导电膜 2313 和 2323 还具有防止在氧化物半导体膜 2312 和 2322 中的氧扩到第二导电膜 2314 和 2324 中的阻挡层的功能。结果,可以提高 TFT 的可靠性。注意,人们知道氧化物半导体膜 2312 和 2322 即使对它没做什么也呈现 n 型。因此,还可以通过对沟道被形成的氧化物半导体膜添加赋予 p 型导电性的杂质来控制其导电类型,以便其导电类型尽可能接近 I 型。

[0171] 此外,覆盖 TFT 2301 和 2302 地形成由绝缘膜构成的第一钝化膜 2380 以及第二钝化膜 2381。可以通过等离子体 CVD 法或溅射法等薄膜形成法使用氮化硅、氧化硅、氮氧化硅、氧氮化硅、氧氮化铝、或氧化铝、类金刚石碳(DLC)、含有氮的碳(CN)、以及其他绝缘材料形成第一钝化膜 2380 和第二钝化膜 2381。覆盖 TFT 2301 和 TFT2302 的钝化膜不限于两层,可以为单层,也可以为三层或更多层。例如,第一钝化膜 2380 可以由氮化硅形成,第二钝化膜 2381 可以由氧化硅形成。通过由氮化硅或氮氧化硅形成钝化膜,可以防止来自外部的杂质进入半导体元件中,还可以防止 TFT 2301 和 TFT 2302 因为受水分等的影响而恶化。在本实施方式中在相同的室内替换气体,连续形成第一钝化膜 2380 和第二钝化膜 2381。

[0172] 接着,覆盖第二钝化膜 2381 地形成绝缘层 2329。然后形成通过接触孔与第二导电膜 2314 和 2324 分别连接的布线 2371、2372、2373 以及 2374。第二导电膜 2324 通过布线 2374 电连接到液晶元件 2303 的像素电极 2330。

[0173] 此外,在像素电极 2330 上与它接触地形成定向膜 2331。另一方面,在中间夹着像素电极 2330 相对于第一衬底 2300 的第二衬底 2340 上按顺序层叠相对电极 2341 和定向膜 2342。在像素电极 2330、定向膜 2331 与相对电极 2341、定向膜 2342 之间提供有液晶 2343。像素电极 2330、液晶 2343、以及相对电极 2341 重叠的部分相当于液晶元件 2303。注意,像素电极可以延长形成在 TFT 上。在使用包含具有透光性的铟锡氧化物 (ITO)、由铟锡氧化物和氧化硅构成的 ITS0、有机铟、有机锡、氧化锌或氮化钛等的透明导电膜作为第一导电膜和第二导电膜的情况下,可以提高像素部分的开口率。

[0174] 由间隔物 2361 控制在像素电极 2330 和相对电极 2341 之间的距离(盒间隙)。在图 15 中,通过将绝缘膜加工成所要求的形状来形成间隔物 2361,然而还可以将另行准备的球状间隔物分散在定向膜 2331 上来控制盒间隙。2362 相当于密封剂,可以由该密封剂 2362 将液晶 2343 密封在第一衬底 2300 和第二衬底 2340 之间。

[0175] 在第一衬底 2300 的与形成有 TFT 2301 和 TFT 2302 的一面相反的表面上提供有偏振光片 2350。此外,在第二衬底 2340 的与形成有相对电极 2341 的一面相反的表面上提供有偏振光片 2351。注意,在本发明的液晶显示器件中,定向膜和偏振光片的数目和提供它们的位置不局限于图 15 所示的结构。

[0176] 接着,将表示用于本发明的液晶显示器件的元件衬底的结构。

[0177] 图 16 示出了元件衬底的示例,在该示例中,另行只形成信号线驱动电路 6013,该信号线驱动电路 6013 连接到形成在第一衬底 6011 上的像素部分 6012。像素部分 6012 和扫描线驱动电路 6014 使用具有氧化物半导体膜的 TFT 形成,所述氧化物半导体膜至少在沟道形成区域中包括结晶化了的区域。通过由呈现出比使用非晶硅膜的 TFT 更高的迁移率的晶体管形成信号线驱动电路,可以稳定信号线驱动电路的工作,该信号线驱动电路需要比扫描线驱动电路更高的驱动频率。应当指出,信号线驱动电路 6013 可以由使用单晶硅半导体的晶体管、使用多晶半导体的 TFT 或者使用 SOI 的晶体管形成。通过 FPC 6015,向像素部分 6012、信号线驱动电路 6013 和扫描线驱动电路 6014 的每一个提供电源电势和各种信号等。

[0178] 注意,可以将信号线驱动电路和扫描线驱动电路集成地形成在与像素部分相同的衬底上。

[0179] 而且,在另行形成驱动电路的情况中,在其上形成驱动电路的衬底不必附着于在其上形成像素部分的衬底上,例如,也可以附着在 FPC 上。图 17A 示出了元件衬底的示例,在该示例中,另行只形成信号线驱动电路 6023,该信号线驱动电路 6023 连接到形成在第一衬底 6021 上的像素部分 6022 和扫描线驱动电路 6024。像素部分 6022 和扫描线驱动电路 6024 由使用氧化物半导体膜的 TFT 形成,所述氧化物半导体膜至少在沟道形成区域中包括结晶化了的区域。信号线驱动电路 6023 通过 FPC 6025 连接到像素部分 6022。通过 FPC 6025,向每一个像素部分 6022、信号线驱动电路 6023 和扫描线驱动电路 6024 提供电源电势和各种信号等。

[0180] 此外,可以通过使用具有氧化物半导体膜的 TFT,仅将信号线驱动电路的一部分或者扫描线驱动电路的一部分形成在与像素部分相同的衬底上,而另行形成其剩余部分并且电连接到像素部分,所述氧化物半导体膜至少在沟道形成区域包括结晶化了的区域。图 17B 示出了元件衬底的示例,在该示例中,将信号线驱动电路所具有的模拟开关 6033a 形成在

与像素部分 6032 以及扫描线驱动电路 6034 相同的第一衬底 6031 上, 而将信号线驱动电路所具有的移位寄存器 6033b 另行形成在不同衬底上并附着于衬底 6031 上。像素部分 6032 和扫描线驱动电路 6034 由具有氧化物半导体膜的 TFT 形成, 所述氧化物半导体膜至少在沟道形成区域包括结晶化了的区域。具有信号线驱动电路所具有的移位寄存器 6033b 通过 FPC 6035 连接到像素部分 6032。通过 FPC 6035, 向每一个像素部分 6032、包括于信号线驱动电路中的模拟开关 6033a 和移位寄存器 6033b、以及扫描线驱动电路 6034 提供电源电势和各种信号等。

[0181] 如图 16 至 17B 所示, 本发明的液晶显示器件可以使用具有氧化物半导体膜的 TFT 在与像素部分相同的衬底上形成驱动电路的一部分或所有部分, 所述氧化物半导体膜至少在沟道形成区域包括结晶化了的区域。

[0182] 对另行形成的衬底的连接方法没有特别的限制, 可以使用 COG (玻璃上芯片安装) 法、引线键合法或 TAB (带式自动接合) 法等。此外, 只要可以电连接, 连接点就不限于图 18A 和 18B 所示的位置。而且, 控制器、CPU、存储器等可以另行形成来连接。

[0183] 注意, 本发明中使用的信号线驱动电路不限于仅包括移位寄存器和模拟开关的方式。其可以既包括移位寄存器和模拟开关, 还包括缓冲器、电平移位器和源极跟随器等其他电路。此外, 并非必需提供移位寄存器和模拟开关, 例如, 可以使用诸如解码器电路的用于选择信号线的别的电路而替代移位寄存器, 并且还可以使用闩锁等而替代模拟开关。

[0184] 图 18A 表示应用本发明的液晶显示器件的框图。图 18A 所示的液晶显示器件包括具有液晶元件的多个像素的像素部分 801、选择每个像素的扫描线驱动电路 802 和控制视频信号输入到被选择的像素的信号线驱动电路 803。

[0185] 在图 18A 中, 信号线驱动电路 803 包括移位寄存器 804 和模拟开关 805。时钟信号 (CLK) 和起始脉冲信号 (SP) 输入到移位寄存器 804。当输入时钟信号 (CLK) 和起始脉冲信号 (SP) 时, 定时信号在移位寄存器 804 中产生并输入到模拟开关 805。

[0186] 另外, 将视频信号输入到模拟开关 805。根据输入的定时信号, 视频信号在模拟开关 805 中被采样, 并被提供给下一行信号线。

[0187] 接着, 将说明扫描线驱动电路 802 的结构。扫描线驱动电路 802 包括移位寄存器 806 和缓冲器 807。在某些情况下, 扫描线驱动电路 802 可包含电平移动器。通过将时钟信号 (CLK) 和起始脉冲信号 (SP) 输入到移位寄存器 806 中, 在扫描线驱动电路 802 中产生选择信号。所产生的选择信号通过缓冲器 807 缓冲并放大, 并且提供到对应的扫描线。其中一条线上的像素的晶体管的栅极连接到扫描线。因为必须使一条线上的像素的晶体管同时接通, 从而, 使用能够流过大电流的缓冲器 807。

[0188] 全彩色液晶显示器件中, 在将对应于 R (红)、G (绿)、B (蓝) 的视频信号按顺序取样而供给给对应的信号线的情况下, 用于连接移位寄存器 804 和模拟开关 805 的端子数目相当于用于连接模拟开关 805 和像素部分 801 的信号线的端子数目的三分之一左右。因此, 通过将模拟开关 805 形成在与像素部分 801 相同的衬底上, 与将模拟开关 805 形成在与像素部分 801 不同的衬底上时相比, 可以减少用于连接另外形成的衬底的端子数目, 并且抑制连接不良的发生比率, 以可以提高成品率。

[0189] 图 18B 示出与图 18A 不同的根据本发明的液晶显示器件的框图。在图 18B 中, 信号线驱动电路 813 具有移位寄存器 814、闩锁 A815、闩锁 B816、以及 D/A 转换电路 (以下称

作 DAC 817)。扫描线驱动电路 812 具有与图 18A 的情况相同的结构。

[0190] 移位寄存器 814 中输入时钟信号 (CLK) 和起始脉冲信号 (SP)。当输入时钟信号 (CLK) 和起始脉冲信号 (SP) 时,在移位寄存器 814 中产生定时信号,然后按顺序输入到第一段门锁 A 815 中。与定时信号输入到门锁 A 815 中同步,视频信号按顺序被写入到门锁 A 815 中并被存储。注意,在图 18B 中虽然假定了视频信号按顺序写入到门锁 A 815 中,但是本发明并不限于这种结构。也可以将具有多个级 (stage) 的门锁 A 815 分成几个组,然后给各组并行输入视频信号,即进行分区驱动。在这种情况下,组的数量被称作分区的数量。例如,如果在每四个级中将门锁分成组,就称作使用四个分区进行分区驱动。

[0191] 向门锁 A 815 的所有级写入视频信号的周期被称为行周期。实际上,有可能在上述行周期加上水平回扫周期的周期包含在行周期。

[0192] 当一个行周期结束时,向第二段的门锁 B 816 供给门锁信号 (Latch Signal)。与该门锁信号的输入同步,存储在门锁 A 815 中的视频信号同时写入并存储在门锁 B 816 中。在将视频信号传输到门锁 B 816 的门锁 A 815 中,与从移位寄存器 814 输入的定时信号同步,又一次按顺序进行下一视频信号的写入。在第二行周期期间,写入并存储在门锁 B 816 中的视频信号输入到 DAC 817。

[0193] DAC 817 将被输入的视频信号从数字转换为模拟,并将它供给给对应的信号线。

[0194] 注意,示出于图 18A 和 18B 的结构为根据本实施方式的液晶显示器件的一个方式,所以信号线驱动电路和扫描线驱动电路的结构不局限于此。

[0195] 注意,图 16 至图 18B 可以应用于发光器件和其他显示器件,而不限定于根据本实施方式的液晶显示器件。

[0196] 注意,本实施方式可以与实施方式 1 至 4 适当地组合。

[0197] 实施例 1

[0198] 在本实施例中,将使用图 8A 至 8F 对用于在实施方式 5 说明的发光器件的发光元件的方式进行说明。

[0199] 图 8A 为将具有透光性且功函数大的导电膜用作第一像素电极 11 并且将功函数小的导电膜用作第二像素电极 17 的例子。第一像素电极 11 由透光性的氧化物导电材料形成,典型地由以 1 至 15 原子%的浓度含有氧化硅的氧化物导电材料形成。在其上提供含有发光物质的层 16,其中层叠有空穴注入层或空穴传输层 41、发光层 42、电子传输层或电子注入层 43。第二像素电极 17 由第一电极层 33 和第二电极层 34 形成,所述第一电极层 33 包含 LiF 或 MgAg 等碱金属或碱土金属的单质、化合物或合金,所述第二电极层 34 由铝等金属材料形成。具有该结构的像素如图中的箭头所示那样可以从第一像素电极 11 一侧发射光。

[0200] 图 8B 为将功函数大的导电膜用作第一像素电极 11 并且将具有透光性且功函数小的导电膜用作第二像素电极 17 的例子。第一像素电极 11 由第一电极层 35 和第二电极层 32 的叠层结构形成,所述第一电极层 35 由铝和钛等的金属、或者该金属以及以化学计量组成比或更低的浓度含有氮的金属材料形成,所述第二电极层 32 由以 1 至 15 原子%的浓度含有氧化硅的氧化物导电材料形成。在其上提供包含发光物质的层 16,其中层叠有空穴注入层或空穴传输层 41、发光层 42、电子传输层或电子注入层 43。第二像素电极 17 由第三电极层 33 和第四电极层 34 形成,所述第三电极层 33 包含 LiF 或 CaF 等碱金属或碱土金属的单质、化合物或合金,所述第四电极层 34 由铝等金属材料形成。通过将第二电极中的任一

层都形成 100nm 或更薄,使它成为能够透光的状态,如图中的箭头所示那样可以从第二像素电极 17 发射光。

[0201] 图 8E 示出从双方向、即从第一电极和第二电极发射光的例子。其中将具有透光性且功函数大的导电膜用作第一像素电极 11,并且将具有透光性且功函数小的导电膜用作第二像素电极 17。典型地,第一像素电极 11 由以 1 至 15 原子%的浓度含有氧化硅的氧化物导电材料形成,而第二像素电极 17 由分别为 100nm 或更薄的第三电极层 33 和第四电极层 34 形成,所述第三电极层 33 包含 LiF 或 CaF 等碱金属或碱土金属的单质、化合物或合金,所述第四电极层 34 由铝等金属材料形成。这样,就可以如图中的箭头所示那样从第一像素电极 11 和第二像素电极 17 两侧发射光。

[0202] 图 8C 为将具有透光性且功函数小的导电膜用作第一像素电极 11,并且将功函数大的导电膜用作第二像素电极 17 的例子。其中示出了将电子传输层或电子注入层 43、发光层 42、以及空穴注入层或空穴传输层 41 按顺序层叠而形成包含发光物质的层的结构。第二像素电极 17 具有从包含发光物质的层 16 一侧形成第二电极层 32 和第一电极层 35 的叠层结构,所述第二电极层 32 由以 1 至 15 原子%的浓度含有氧化硅的氧化物导电材料形成,所述第一电极层 35 由铝和钛等的金属、或者该金属以及以化学计量组成比或更低的浓度含有氮的金属材料形成。第一像素电极 11 由第三电极层 33 和第四电极层 34 形成,所述第三电极层 33 包含 LiF 和 CaF 等碱金属或碱土金属的单质、化合物或合金,所述第四电极层 34 由铝等金属材料形成。通过将两个层都形成 100nm 或更薄,使它成为能够透光的状态,这样,就可以如图中的箭头所示那样从第一像素电极 11 发射光。

[0203] 图 8D 为将功函数小的导电膜用作第一像素电极 11、将具有透光性且功函数大的导电膜用作第二像素电极 17 的例子。其中示出了将电子传输层或电子注入层 43、发光层 42、以及空穴注入层或空穴传输层 41 按顺序层叠而形成包含发光物质的层的结构。第一像素电极 11 具有与图 8A 相同的结构,其膜厚度形成如下程度,即可以反射在包含发光物质的层中发光的光。第二像素电极 17 由以 1 至 15 原子%的浓度含有氧化硅的氧化物导电材料构成。在该结构中,通过由作为无机物的金属氧化物(典型为氧化钼或氧化钒)形成空穴注入层,当形成第二电极层 32 时引入的氧被供给而提高空穴注入性,可以降低驱动电压。此外,通过由具有透光性的导电膜形成第二像素电极 17,如图中的箭头所示那样可以从第二像素电极 17 一侧发射光。

[0204] 图 8F 示出从双方向、即从第一像素电极和第二像素电极发射光的例子,将具有透光性且功函数小的导电膜用作第一像素电极 11,将具有透光性且功函数大的导电膜用作第二像素电极 17。典型地,第一像素电极 11 由分别为 100nm 或更薄的第三电极层 33 和第四电极层 34 形成,所述第三电极层包含 LiF 和 CaF 等碱金属或碱土金属的单质、化合物或合金,所述第四电极层由铝等金属材料形成。并且第二像素电极 17 由以 1 至 15 原子%的浓度含有氧化硅的氧化物导电材料形成,即可。

[0205] 注意,如上所述,包含发光物质的层 16 由含有有机化合物或无机化合物的电荷注入传输物质和发光材料形成,根据其分子数量包含选自低分子量有机化合物、中分子量有机化合物(没有升华性并且连接分子的长度为 10 μ m 或更短的有机化合物,可以典型地举出树枝状聚合物、低聚物等)、高分子量有机化合物中的一种或多种的层,并且可以与电子注入传输性或空穴注入传输性的无机化合物组合。

[0206] 在电荷注入传输物质中,作为具有超高电子传输性的物质,可以举出具有喹啉骨架或苯并喹啉骨架的金属络合物等,诸如三(8-羟基喹啉)铝(缩写:Alq₃)、三(4-甲基-8-羟基喹啉)铝(缩写:Almq₃)、双(10-羟基苯并[h]-喹啉)铍(缩写:BeBq₂)、双(2-甲基-8-羟基喹啉)-4-苯基苯酚-铝(缩写:BA1q)等。

[0207] 作为具有高空穴传输性的物质,可以举出芳香胺(亦即具有苯环-氮键)的化合物,诸如4,4'-双[N-(1-萘基)-N-苯基-氨基]-联苯(缩写:α-NPD)、4,4'-双[N-(3-甲基苯基)-N-苯基-氨基]-联苯(缩写:TPD)、4,4',4''-三(N,N-二苯基-氨基)-三苯胺(缩写:TDATA)、4,4',4''-三[N-(3-甲基苯基)-N-苯基-氨基]-三苯胺(缩写:MTDATA)等。

[0208] 在电荷注入传输物质中,作为具有超高电子注入性的物质,可以举出氟化锂(LiF)、氟化铯(CsF)、氟化钙(CaF₂)等的碱金属或碱土金属的化合物。此外,还有诸如Alq₃之类的具有高电子传输性的材料与诸如镁(Mg)之类的碱土金属的混合物。

[0209] 在电荷注入传输物质中,作为具有高空穴注入性的物质,可以举出例如钼氧化物(MoO_x)、钒氧化物(VO_x)、钌氧化物(RuO_x)、钨氧化物(WO_x)、锰氧化物(MnO_x)之类的金属氧化物。此外,还可以举出酞菁(缩写:H₂Pc)或酞菁铜(CuPc)等的酞菁化合物。

[0210] 发光层42可以具有以下结构,即在各个像素中分别形成具有不同发光波段的发光层,以使它进行彩色显示。典型地形成对应于R(红色)、G(绿色)、以及B(蓝色)各个颜色的发光层。在此情况下,借助于在像素发光侧提供透过其发光波段内的光的滤色器(着色层),能够改善彩色纯度并防止像素部分成为镜面(反射)。借助于提供滤色器(着色层),可以省略常规需要的圆偏振光片等,而且,能够不损失从发光层发射的光。而且,能够降低倾斜地观察像素部分(显示屏面)的情况下出现的色调改变。

[0211] 存在着各种用来形成发光层42的发光材料。作为低分子类有机发光材料,能够采用4-亚甲基双氰-2-甲基-6-[2-(1,1,7,7-四甲基久洛尼定-9-基)乙烯基]-4H-吡喃(缩写:DCJT)、4-亚甲基双氰-2-tert-丁基-6-[2-(1,1,7,7-四甲基久洛尼定-9-基)乙烯基]-4H-吡喃(缩写:DCJTb)、吡啶醇、2,5-双氰-1,4-双[2-(10-甲氧基-1,1,7,7-四甲基久洛尼定-9-基)乙烯基]苯、N,N'-二甲基喹吡啶酮(缩写:DMQd)、香豆素6、香豆素545T、三(8-羟基喹啉)铝(缩写:Alq₃)、9,9'-联萘基、9,10-二苯基萘(缩写:DPA)、9,10-双(2-萘基)萘(缩写:DNA)等。此外,还可以采用其它物质。

[0212] 另一方面,高分子类有机发光材料具有比低分子类有机发光材料高的物理强度,并且元件的耐用性高。由于能够通过涂敷来制作,所以能够比较容易地制作元件。采用高分子类有机发光材料的发光元件的结构基本上与采用低分子类有机发光材料的发光元件的结构相同,其中按顺序层叠有阴极、包含发光物质的层、以及阳极。但在用高分子类有机发光材料形成包含发光物质的层的情况下,难以像采用低分子类有机发光材料的情况那样形成层叠结构,在很多情况下成为双层结构。具体地说,此结构为按顺序层叠阴极、发光层、空穴传输层、以及阳极。

[0213] 由于发射的颜色依赖于发光层的材料,所以借助于选择材料,能够形成呈现所需发光的发光元件。作为能够用于发光层的高分子类发光材料,可以举出聚亚乙烯对苯类材料、聚对苯类材料、聚噻吩类材料、或聚茱类材料。

[0214] 作为聚亚乙烯聚对苯类材料,可以举出聚(亚乙烯对苯)[PPV]的衍生物、聚(2,

5-二烷氧-1,4,亚乙烯苯)[RO-PPV]、聚(2-(2'-乙基-六氧)-5-甲氧基-1,4-亚乙烯苯)[MEH-PPV]、聚(2-二烷氧苯基)-1,4-亚乙烯苯)[ROPh-PPV]等。作为聚对苯类材料,可以举出聚对苯[PPP]的衍生物、聚(2,5-二烷氧-1,4-亚苯基)[RO-PPP]、聚(2,5-二六氧-1,4-亚苯基)等。作为聚噻吩类材料,可以举出聚噻吩[PT]的衍生物、聚(3-烷基噻吩)[PAT]、聚(3-己基噻吩)[PHT]、聚(3-环己基噻吩)[PCHT]、聚(3-环己基-4-甲基噻吩)[PCHMT]、聚(3,4-二环己基噻吩)[PDCHT]、聚[3-(4-辛苯基)-噻吩][POPT]、聚[3-(4-辛苯基)-2,2-并噻吩][PTOPT]等。作为聚芴类材料,可以举出聚芴[PF]的衍生物、聚(9,9-二烷基芴)[PDAF]、聚(9,9-二辛芴)[PDOF]等。

[0215] 通过将具有空穴传输性的高分子类有机发光材料夹在阳极与具有发光性的高分子类有机发光材料之间,能够提高从阳极的空穴注入性。通常,通过旋涂法涂敷与受主材料一起溶解在水中的具有空穴传输性的高分子类有机发光材料。此外,因为不溶解于有机溶剂,所以此材料能够被层叠在上述的具有发光性的发光材料上。作为具有空穴传输性的高分子类有机发光材料,可以举出 PEDOT 与作为受主材料的樟脑磺酸(CSA)的混合物以及聚苯胺[PANI]与作为受主材料的聚苯乙烯磺酸[PSS]的混合物等。

[0216] 发光层 42 能够被形成为呈现单色或白色发光。在采用白色发光材料的情况下,通过将透过特定波长光的滤色器(着色层)提供在像素的光发射一侧,而能够实现彩色显示。

[0217] 为了形成呈现白色发光的发光层,例如用蒸发沉积法来相继沉积了 Alq_3 、部分地添加了尼罗红的 Alq_3 (尼罗红是一种红色发光颜料)、 Alq_3 -p-EtTAZ、TPD(芳香双胺)。在通过利用旋涂的涂敷法形成发光层的情况下,优选在涂敷发光材料之后使用真空加热进行焙烧。例如,将起空穴注入层作用的聚(乙烯二氧噻吩)/聚(磺化苯乙烯)溶液(PEDOT/PSS)涂敷在整个表面上并使它焙烧,然后将添加有发光中心颜料(1,1,4,4-四苯基-1,3-丁二烯(TPB)、4-双氰亚甲基-2-甲基-6-(p-二甲基氨基-苯乙烯基)-4H-吡喃(DCM1)、尼罗红、香豆素 6 等)的用作发光层的聚乙烯吡唑(PVK)溶液涂敷在整个表面上并使它焙烧,即可。

[0218] 发光层可以由单层组成。在此情况下,发光层可以由分散有具有电子传输性的 1,3,4-恶二唑衍生物(PBD)的具有空穴传输性的聚乙烯吡唑(PVK)组成。此外,借助于分散作为电子传输剂的 30 重量%的 PBD 以及分散适当量的 4 种颜料(TPB、香豆素 6、DCM1、以及尼罗红),能够得到白色发光。除了上述呈现白色发光的发光元件之外,借助于适当地选择发光层的材料,还能够制造呈现红色发光、绿色发光、或蓝色发光的发光元件。

[0219] 注意,借助于将具有空穴传输性的高分子类有机发光材料夹在阳极与具有发光性的高分子类有机发光材料之间,能够改善从阳极的空穴注入性。通常,通过旋涂法等来涂敷与受主材料一起溶解在水中的具有空穴传输性的高分子类有机发光材料。此外,因为不溶解于有机溶剂,所以此材料能够被层叠在具有发光性的有机发光材料上。作为具有空穴传输性的高分子类有机发光材料,可以举出 PEDOT 与作为受主材料的樟脑磺酸(CSA)的混合物以及聚苯胺[PANI]与作为受主材料的聚苯乙烯磺酸[PSS]的混合物等。

[0220] 再者,除了单重态激发的发光材料之外,包括金属络合物等的三重态激发的发光材料也可以用于发光层 42。例如,在具有红色发光性的像素、具有绿色发光性的像素、以及具有蓝色发光性的像素中,亮度半衰寿命比较短的具有红色发光性的像素由三重态激发的发光材料形成,并且其它像素由单重态激发的发光材料形成。由于三重态激发的发光材料具有优异的发光效率,所以为了得到相同的亮度所需的耗电量少。换言之,在将三重态激发

的发光材料应用于红色像素的情况下,发光元件要求更少量的电流,从而能够提高可靠性。为了降低耗电量,可以用三重态激发的发光材料来形成具有红色发光性的像素以及具有绿色发光性的像素而用单重态激发的发光材料来形成具有蓝色发光性的像素。借助于用三重态激发的发光材料来形成人眼能见度高的绿色发光元件,能够更降低耗电量。

[0221] 作为三重态激发的发光材料的一个例子,有以金属络合物作为掺杂剂的材料,已知有采用以第三过渡系元素的铂作为中心金属的金属络合物或以铱作为中心金属的金属络合物等。三重态激发的发光材料不局限于这些化合物,也可以采用这样的化合物,即具有上述结构且作为中心金属具有属于元素周期表中第 8 至第 10 族的元素。

[0222] 形成包含发光物质的层的上述物质仅仅是一个例子,借助于适当地层叠空穴注入传输层、空穴传输层、电子注入传输层、电子传输层、发光层、电子阻挡层或空穴阻挡层等具有功能性的各种层,能够形成发光元件。此外,还可以形成组合了这些各个层的混合层或混合接合。发光层的层结构能够被改变,在不脱离本发明的宗旨的范围内可以代替不具备有特定的电子注入区域或发光区域,而具备专用于该目的的电极,或分散发光性的材料具备的变形。

[0223] 实施例 2

[0224] 在本实施例中,将参照图 9A 至 9F 说明根据本发明的发光器件的显示面板的像素电路及其工作结构。在视频信号为数字的显示器件中,显示面板的工作结构被分成输入在像素中的视频信号被电压调节的工作以及输入在像素中的视频信号被电流调节的工作。作为输入在像素中的视频信号被电压调节的工作,有施加到发光元件的电压恒定的工作 (CVCV) 以及施加到发光元件的电流恒定的工作 (CVCC)。此外,作为输入在像素中的视频信号被电流调节的工作,有施加到发光元件的电压恒定的工作 (CCCV) 以及施加到发光元件的电流恒定的工作 (CCCC)。在本实施例中,参照图 9A 和 9B 来说明进行 CVCV 工作的像素。参照图 9C 至 9F 来说明进行 CVCC 工作的像素。

[0225] 在图 9A 和 9B 所示的像素中,沿列方向排列信号线 3710 和电源线 3711,而沿行方向排列扫描线 3714。此像素具有开关 TFT 3701、驱动 TFT 3703、电容元件 3702、以及发光元件 3705。

[0226] 开关 TFT 3701 和驱动 TFT 3703 当接通 (ON) 时工作于线状区域。此外,驱动 TFT 3703 用来控制是否将电压施加到发光元件 3705。根据制造步骤,两种 TFT 优选具有相同的导电类型。在本实施例中,开关 TFT 3701 为 n 沟道型 TFT,而驱动 TFT 3703 为 p 沟道型 TFT。作为驱动 TFT 3703,不仅可以采用增强型,而且可以采用耗尽型的 TFT。此外,驱动 TFT 3703 的沟道宽度 W 与沟道长度 L 的比率 (W/L) 优选为 1 至 1000,但取决于 TFT 的迁移率。W/L 越大,TFT 的电特性越高。

[0227] 在图 9A 和 9B 所示的像素中,开关 TFT 3701 用来控制视频信号到像素的输入。当开关 TFT 3701 接通时,视频信号被输入到像素中。然后,电容元件 3702 保持该视频信号的电压。

[0228] 在图 9A 中的电源线 3711 是 V_{SS} 且发光元件 3705 的相对电极是 V_{DD} 的情况下,亦即在图 8C 和 8D 的情况下,发光元件的相对电极是阳极,而且连接到驱动 TFT 3703 的电极是阴极。在此情况下,可以抑制由驱动 TFT 3703 的特性不均匀性所造成的亮度不规则性。

[0229] 在图 9A 中的电源线 3711 是 V_{DD} 且发光元件 3705 的相对电极是 V_{SS} 的情况下,亦

即在图 8A 和 8B 的情况下,发光元件的相对电极是阴极,而且连接到驱动 TFT 3703 的电极是阳极。在此情况下,通过将电压高于 Vdd 的视频信号输入到信号线 3710,该视频信号的电压被保持在电容元件 3702 中,并且驱动 TFT 3703 工作于线状区域,从而能够改善由于 TFT 的特性不均匀性所造成的亮度不规则性。

[0230] 除了增加了 TFT 3706 和扫描线 3715 之外,图 9B 所示的像素具有与图 9A 所示的像素相同的像素结构。

[0231] TFT 3706 的接通或关断由另外提供的扫描线 3715 控制。当 TFT3706 接通时,保持在电容元件 3702 中的电荷被放电,驱动 TFT 3703 关断。亦即,根据 TFT 3706 的配置,能够形成强迫电流在发光元件 3705 中停止流动的状态。因此,TFT 3706 能够被称为擦除 TFT。因此,与写入周期开始的同时或紧随写入周期开始之后,能够开始发光周期,而无须等待信号在所有像素中的写入。结果,能够提高发光的占空比。

[0232] 在具有上述工作结构的像素中,可以由工作于线状区域的驱动 TFT 3703 来确定发光元件 3705 的电流值。根据上述结构,能够抑制 TFT 特性的不均匀性。因此,借助于改善发光元件由于 TFT 特性的不均匀性而造成的亮度不规则性,就能够提供提高了图像质量的显示器件。

[0233] 接下来,参照图 9C 至 9F 来说明进行 CVCC 工作的像素。通过在图 9A 所示的像素结构中提供电源线 3712 和电流控制 TFT 3704,来形成图 9C 所示的像素。

[0234] 除了驱动 TFT 3703 的栅极连接到沿行方向配置的电源线 3712 之外,图 9E 所示的像素具有与图 9C 所示的像素相同的结构。亦即,图 9C 和 9E 所示的两种像素都具有相同的等效电路图。但在沿行方向配置电源线 3712 的情况下(图 9C),以及在沿列方向配置电源线 3712 的情况下(图 9E),各个电源线由提供在不同层中的导电膜形成。这里,着眼于与驱动 TFT 3703 的栅极连接的布线,为了表示这些布线是由不同的层形成的,分别使用图 9C 和 9E 来说明。

[0235] 开关 TFT 3701 工作于线状区域,而驱动 TFT 3703 工作于饱和区域。此外,驱动 TFT 3703 用来控制流过发光元件 3705 的电流值,而电流控制 TFT 3704 工作于饱和区域并且用来控制电流对发光元件 3705 的供应。

[0236] 除了擦除 TFT 3706 和扫描线 3715 增加到图 9C 和 9E 所示的像素之外,图 9D 和 9F 所示的像素具有与图 9C 和 9E 所示的像素相同的像素结构。

[0237] 注意,图 9A 和 9B 所示的像素也能够进行 CVCC 工作。此外,具有图 9C 至 9F 所示工作结构的像素,能够像图 9A 和 9B 那样根据发光元件的电流流动方向适当地改变 Vdd 和 Vss。

[0238] 在具有上述结构的像素中,由于电流控制 TFT 3704 工作于线状区域,所以电流控制 TFT 3704 的 Vgs 的稍许改变不影响到发光元件 3705 的电流值。亦即,可以根据工作于饱和区域的驱动 TFT 3703 来确定发光元件 3705 的电流值。根据上述结构,通过改善发光元件由于 TFT 特性的不均匀性而造成的亮度不规则性,能够提供提高了图像质量的显示器件。

[0239] 注意,在此示出了提供电容元件 3702 的结构,然而本发明不局限于此,栅极电容等能够补给保持视频信号的电容时,可以不提供电容元件 3702。

[0240] 一般认为,在增加像素密度的情况下,这种有源矩阵型显示器件由于在各个像素

中提供了 TFT,而具有以低电压进行驱动的优点。

[0241] 在根据本发明的显示器件中,屏幕显示的驱动方法不受特别的限制,例如,可以采用逐点驱动方法、逐行驱动方法、或逐面驱动方法。典型地采用逐行驱动方法,并可以适当地采用时分灰度驱动方法或区域灰度驱动方法。此外,输入到显示器件的源极线的视频信号可以是模拟信号或数字信号。可以根据视频信号来适当地设计驱动电路等。

[0242] 实施例 3

[0243] 在本实施例中,将使用图 10A 至 10C 说明根据本发明的驱动电路的安装方式。

[0244] 如图 10A 所示,将信号线驱动电路 1402 以及扫描线驱动电路 1403a 和 1403b 安装在像素部分 1401 的周围。在图 10A 中,通过使用已知的各向异性导电粘接剂和各向异性导电薄膜的安装方法、COG 方式、引线键合法、以及使用焊接凸块的回流处理等在衬底 1400 上安装集成 IC 芯片 1405 而作为信号线驱动电路 1402 以及扫描线驱动电路 1403a 和 1403b 等。这里使用 COG 方式。然后,通过 FPC(柔性印刷电路)1406 连接 IC 芯片和外部电路。

[0245] 此外,如图 10B 所示,当使用氧化物半导体形成以 TFT 为典型的半导体元件时,有这样的情况,即在衬底上集成地形成像素部分 1401 以及扫描线驱动电路 1403a 和 1403b 等,并且另外安装信号线驱动电路 1402 等而作为 IC 芯片。在图 10B 中,通过 COG 方式在衬底 1400 上安装 IC 芯片 1405 而作为信号线驱动电路 1402。然后,通过 FPC 1406 连接 IC 芯片和外部电路。

[0246] 再者,如图 10C 所示,也可以通过 TAB 方式代替 COG 方式来安装信号线驱动电路 1402 等。然后,通过 FPC 1406 连接 IC 芯片和外部电路。在图 10C 中,通过 TAB 方式安装信号线驱动电路,然而,扫描线驱动电路也可以通过 TAB 方式安装。

[0247] 当通过 TAB 方式安装 IC 芯片时,可以相对于衬底提供更大的像素部分,从而获得较窄的框架。

[0248] 虽然使用硅片形成 IC 芯片,然而,也可以提供将 IC 形成在玻璃衬底上的 IC(以下称作驱动 IC)而代替 IC 芯片。因为 IC 芯片由圆形硅片取得,所以其母板的形状受到限制。与此相反,驱动 IC 的母板是玻璃,其形状没有限制,从而可以提高生产率。因此,可以自由设计驱动 IC 的形状和尺寸。例如,当形成长边为 15 至 80mm 的驱动 IC 时,与安装 IC 芯片的情况相比,可以减少所需的驱动 IC 的数目。其结果,可以减少连接端子的数目,而可以提高制造上的生产率。

[0249] 驱动 IC 可以使用形成在衬底上的结晶半导体形成,结晶半导体优选通过辐射连续振荡型的激光束来形成。通过辐射连续振荡型的激光束来获得的半导体膜具有很少的晶体缺陷,并具有大粒径的晶粒。其结果,具有这种半导体膜的晶体管具有优越的迁移率和响应速度,可以高速驱动。因此,该晶体管适合于驱动 IC。此外,还可以使用本发明的至少在沟道形成区域改善了结晶性的氧化物半导体膜形成驱动 IC。

[0250] 实施例 4

[0251] 在本实施例中,将描述根据本发明的显示模块。这里,将使用图 41 说明液晶模块而作为显示模块的一个例子。

[0252] 衬底 1601 与相对衬底 1602 由密封剂 1600 粘接,在其之间提供像素部分 1603 和液晶层 1604 以形成显示区域。

[0253] 着色层 1605 用于进行彩色显示。在 RGB 方式的情况下,与各个像素对应地提供对

应于红、绿、蓝各种颜色的着色层。在衬底 1601 和相对衬底 1602 的外侧配置有偏振光片 1606 和 1607。另外,在偏振光片 1606 的表面上形成保护膜 1616,以缓和来自外部的冲撞。

[0254] 提供在衬底 1601 上的连接端子 1608,通过 FPC 1609 与布线衬底 1610 连接。在布线衬底 1610 上组合有外部电路 1612 诸如像素驱动电路 (IC 芯片、驱动 IC 等)、控制电路或电源电路等。

[0255] 冷阴极管 1613、反射板 1614、以及光学薄膜 1615 都是背光单元,它们用作光源而向液晶显示面板投射光。液晶面板、光源、布线衬底、FPC 等都通过挡板 1617 固定和保护。

[0256] 实施例 5

[0257] 在本实施例中,作为根据本发明的电子设备将参照附图对电视装置 (也称为电视机或电视接收机)、数字相机、数字摄像机、移动电话机 (也称为移动电话或手机)、PDA 等便携式信息终端、便携式游戏机、计算机的监视器、计算机、汽车音响等音响再生装置、家庭游戏机等具备记录介质的图像再生装置等进行说明。

[0258] 图 12A 所示的便携式信息终端包括主体 9201、显示部分 9202 等。通过使用本发明之一的显示器件,而可以便宜地提供便携式信息终端。

[0259] 图 12B 所示的数字摄像机包括显示部分 9701、9702 等。通过使用本发明之一的显示器件,而可以便宜地提供数字摄像机。

[0260] 图 12C 所示的便携式终端包括主体 9101、显示部分 9102 等。实施方式 1 至 5 及实施例 1 至 4 所示的半导体器件可以适用于显示部分 9102。通过使用本发明之一的显示器件,而可以便宜地提供便携式终端。

[0261] 图 12D 所示的便携式电视装置包括主体 9301、显示部分 9302 等。通过使用本发明之一的显示器件,而可以便宜地提供便携式电视装置。这种电视装置可以广泛地适用于搭载在便携式电话等的便携式信息终端中的小型电视装置、能搬运的中型电视装置、或者大型电视装置 (例如 40 英寸或更大)。

[0262] 图 12E 所示的便携式计算机包括主体 9401、显示部分 9402 等。通过使用本发明之一的显示器件,而可以便宜地提供便携式计算机。

[0263] 图 12F 所示的电视装置包括主体 9501、显示部分 9502 等。通过使用本发明之一的显示器件,而可以便宜地提供电视装置。

[0264] 上述中使用可充电电池的电子设备因为降低耗电量,所以可以延长电子设备的使用时间,以可以节省充电可充电电池的工夫。

[0265] 实施例 6

[0266] 在本实施例中,将使用图 19A 和 19B 对用于本发明的 LRTA 设备的结构进行说明。

[0267] 在图 19A 中,在玻璃衬底 1901 上形成有栅极 1922、栅极绝缘膜 1923a 和 1923b、以及氧化物半导体膜 1902。此外,在衬底下表面一侧提供有红外光灯 1903 并且在衬底上表面一侧提供有紫外光灯 1904。与紫外光灯 1904 并列地配置第一红外光辅助灯 1905 和第二红外光辅助灯 1906。注意,也可以不提供第一红外光辅助灯 1905 和第二红外光辅助灯 1906。

[0268] 在本实施例中采用了在紫外光灯 1904 的 (对衬底的移动方向) 前面和后面配置第一红外光辅助灯 1905 和第二红外光辅助灯 1906 的结构,然而也可以采用将它们仅仅配置在一方的结构。

[0269] 在如上所述的结构中,各个灯 (红外光灯 1903 至第二红外光辅助灯 1906) 向图中

的箭头方向移动,以扫描线状光。在本实施例的结构中,首先从第一红外光辅助灯 1905 对氧化物半导体膜 1902 中的虚线所示的区域 1908 照射红外光,该区域被加热,所述虚线所示的区域 1908 中间夹着栅极绝缘膜 1923a 和 1923b 与栅极 1922 重叠。而且,还会随着衬底的移动而向前方移动。当对衬底进行灯辐照时移动各个灯,然而还可以使玻璃衬底 1901 移动或使灯和衬底双方移动。

[0270] 在辐射第一红外光辅助灯 1905 之后,从衬底上表面一侧辐射来自紫外光灯 1904 的紫外光,并且从衬底下表面一侧辐射来自红外光灯 1903 的红外光,以加热氧化物半导体膜 1902 的与栅极 1922 重叠的区域 1908。在本实施例中,对该区域 1908 优先进行氧化物半导体膜 1902 的结晶化。

[0271] 被来自紫外光灯 1904 和红外光灯 1903 的辐射加热的区域 1908 被来自配置在紫外光灯 1904 后面的第二红外光辅助灯 1906 的红外光加热。为了进一步加热促进了结晶化的区域 1908 而进行从第二红外光辅助灯 1906 的红外光的辐射。

[0272] 如上所述,在氧化物半导体膜 1902 中的与栅极 1922 重叠的区域(在进行步骤中成为结晶氧化物半导体膜的区域)1908 看起来跟着衬底的移动向前面移动。

[0273] 图 19B 示出了对于氧化物半导体膜 1902 的区域 1908 表示时间(Time)和温度(Temp.)的关系。如图 19B 所示,随着时间的经过,首先处于前加热(预加热)的状态,接着继续为主加热(主要加热)状态、后加热(后热)状态。

[0274] 图 19B 明显地显示,在预加热状态中加热到一定的温度,该状态起到缓和与之后的主要加热状态的温度梯度的作用。这是为了防止氧化物半导体膜因为在主要加热状态中急剧被加热而存储弯曲能级等。

[0275] 因此,第一红外光辅助灯 1905 的输出能级优选设定为比红外光灯 1903 的输出能级小。此时,实施者可以适当地决定输出能级使它形成什么样的温度梯度。

[0276] 接着,经过预加热状态之后,从衬底下表面一侧辐射红外光,以处于膜表面温度上升到 250 至 570℃ 的主要加热状态。在该状态下,氧化物半导体膜 1902 中的区域 1908 具有良好的结晶性。注意,同时辐射的紫外光因为有助于电子激发,所以不导致热变化。

[0277] 在主要加热状态中获得的改善了结晶性的区域 1908 由配置在紫外光灯 1904 后面的第二红外光辅助灯 1906 加热。上述后加热状态起到防止在因为主要加热状态的快速冷却在失去热平衡的状态下结束结晶化的作用。这是为了使结晶化所需要的时间充裕而获得最稳定的连接状态。

[0278] 因此,第二红外光辅助灯 1906 的输出能级也优选设定为比配置在衬底下表面的红外光灯 1903 低,并且形成渐渐降低温度的温度梯度地调节。

[0279] 通过具有上述结构,由于与栅极重叠的氧化物半导体膜的一部分被加热,所以可以抑制衬底的收缩。此外,通过使各个灯或衬底移动地进行结晶化步骤,可以提高处理率。此外,抑制因为急剧加热氧化物半导体膜以及快速冷却结晶氧化物半导体膜而产生的应力弯曲和悬空键等的晶体缺陷,以可以得到具有优异于结晶性的区域 1908 的氧化物半导体膜。

[0280] 此外,也可以通过没有提供第一红外光辅助灯 1905 和第二红外光辅助灯 1906 地进行照射加热,而抑制对于衬底的热量。

[0281] 注意,在本实施例中,对使用了线状灯的 LRTA 设备的结构进行说明,然而也可以

使用面状灯进行结晶化步骤。

[0282] 实施例 7

[0283] 在本实施例中,将参照图 20 示出将根据本发明的半导体器件适用于电泳显示器的例子。

[0284] 图 20 所示的电泳显示器包括主体 2010、显示图像的像素部分 2011、驱动 IC 2012、接收器 2013、薄膜电池 2014 等。可以使用半导体部件而安装驱动 IC 2012 和接收器 2013 等。本发明的半导体器件可以用于像素部分 2011 和驱动 IC 2012。注意,像素部分 2011 具有层叠了排列有微胶囊和旋转球 (gyricon beads) 等的显示层以及控制该显示层的驱动层的结构。显示层和驱动层被夹在两张塑料薄膜之间。

[0285] 这种电泳显示器也称作电子纸,该电泳显示器非常薄并且具有柔软性,所以可以弄成筒形,很优异于携带。因此,可以自由地携带大平面的显示介质。此外,将本发明的半导体器件用于像素部分 2011 等,所以可以提供廉价的显示器件。

[0286] 作为本实施例的电泳显示器可以考虑到各种各样的形式,然而,本实施例的电泳显示器为如下器件,即在溶剂或溶质中分散有多个包括具有正电荷的第一粒子以及具有负电荷的第二粒子的微胶囊,并且通过对微胶囊施加电场使微胶囊中的粒子互相向反方向移动,以仅仅显示集合在一方的粒子的颜色。注意,第一粒子或第二粒子包含染料,并且在没有电场的情况下不移动。第一粒子的颜色和第二粒子的颜色不同(包括无色)。将微胶囊分散到溶剂中的被称作电子墨,该电子墨可以印刷到玻璃、塑料、布、纸等的表面上。

[0287] 此外,本发明的半导体器件使用对可见光具有透光性的氧化物半导体膜,并且可以使用包含对可见光具有透光性的铟锡氧化物(ITO)、由铟锡氧化物和氧化硅构成的 ITSO、有机铟、有机锡、氧化锌、氧化钛等的透明导电膜作为源电极和漏极等。如果对用于驱动层的 TFT 使用常规的非晶硅或多晶硅,则需要与沟道形成区域重叠地提供遮光膜,以便光不照射到沟道形成区域。然而,像本发明,通过使用对可见光具有透光性的氧化物半导体膜、源电极和漏极来制造驱动层,可以得到双面显示的电泳显示器。

[0288] 另外,本发明的半导体器件可以主要用作显示静态图像的装置,从例如用于像导航系统、音响再现设备(汽车音响、音响组件等)、个人计算机、游戏机、便携信息终端(移动计算机、携带电话、便携式游戏机、或电子书等)、到如冰箱、洗衣机、电饭煲、固定电话、真空清洁器、体温计等家庭电气化产品,一直到大面积的信息显示器如火车里的吊牌广告、火车站和机场的到达/出发指示牌等。

[0289] 实施例 8

[0290] 在本实施例中,将参照图 21 说明根据本发明的数字音响播放器。

[0291] 图 21 所示的数字音响播放器包括主体 2110、显示部分 2111、存储部分 2112、操作部分 2113、以及耳机 2114 等。注意,可以使用头戴式耳机或无线耳机而代替耳机 2114。作为显示部分 2111 可以使用液晶或有机 EL 等。作为存储部分 2112 使用存储容量为 20 兆字节(MB)至 200 千兆字节(GB)的闪存,并且操作操作部分 2113,而可以存储、再生图像或声音(音乐)。

[0292] 本发明的半导体器件所具有的 TFT 的氧化物半导体膜的沟道形成区域至少具有结晶化了的区域,所以通过将本发明的半导体器件提供在显示部分 2111 中,可以提供价格低而且性能好的数字音响播放器。再者,由于氧化物半导体膜的沟道形成区域为透明而且

不吸收可见光,所以不产生不需要的光载流子。因此,在沟道形成区域中不产生由于光照射的特性劣化,从而可以提供可靠性高的数字音响播放器。

[0293] 本实施例可以与实施方式 1 至 6、实施例 1 至 4 任意组合。

[0294] 本说明书根据 2005 年 9 月 29 日在日本专利局受理的日本专利申请编号 2005-283782 而制造,所申请内容包括在本说明书中。

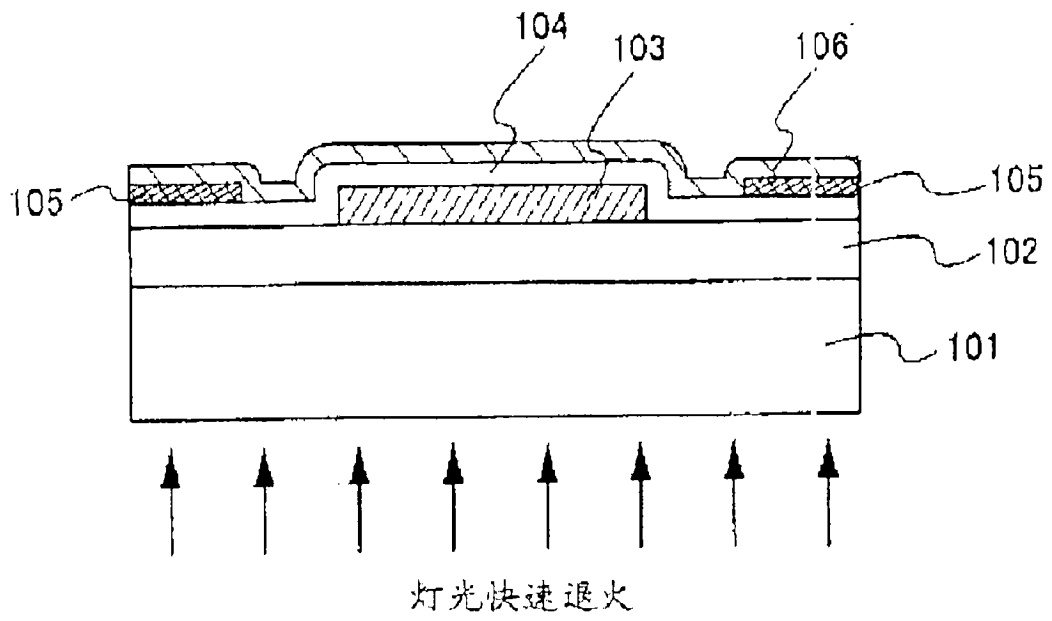


图 1A

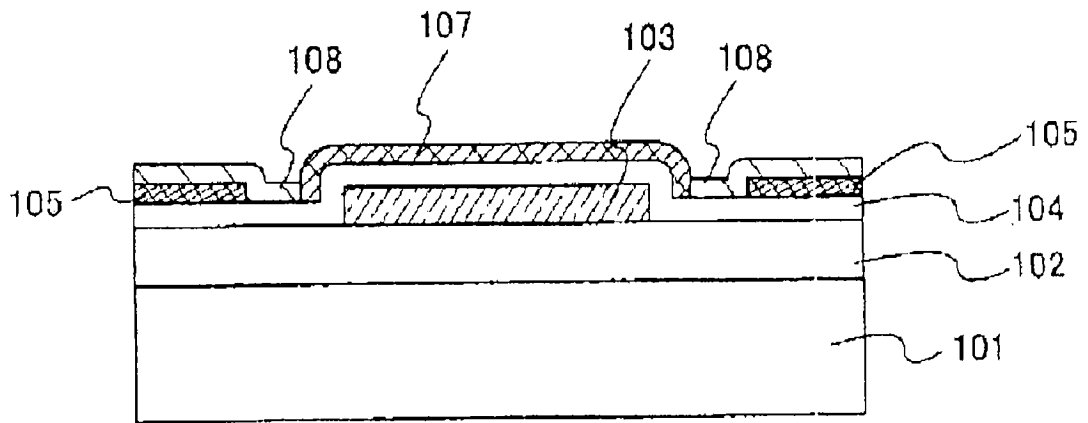


图 1B

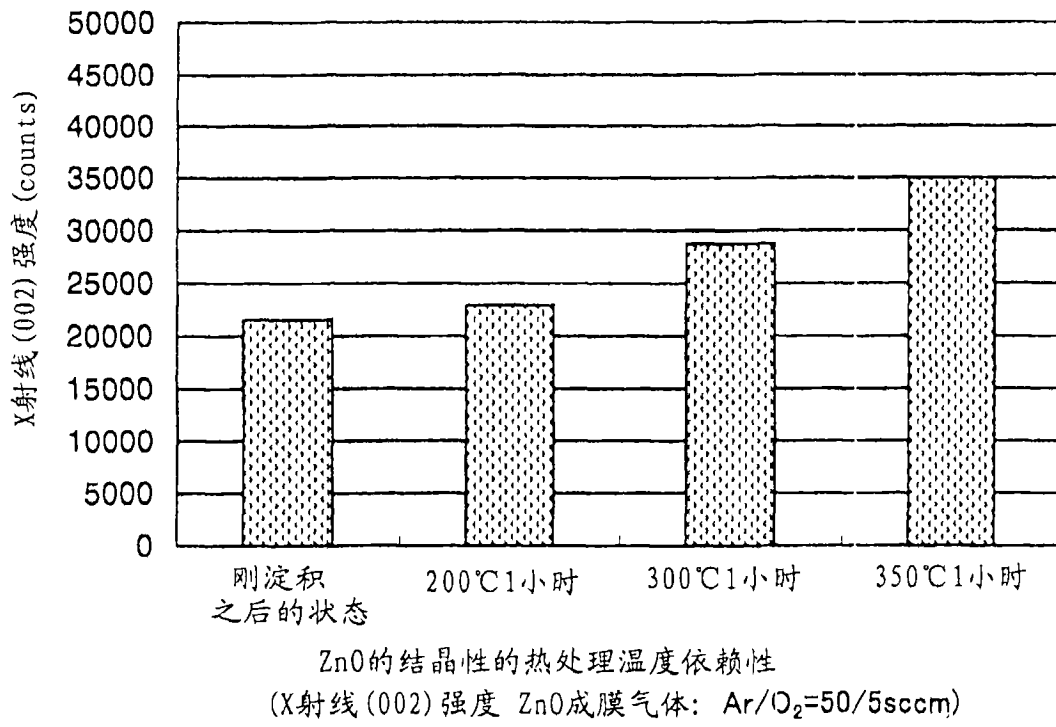


图 2

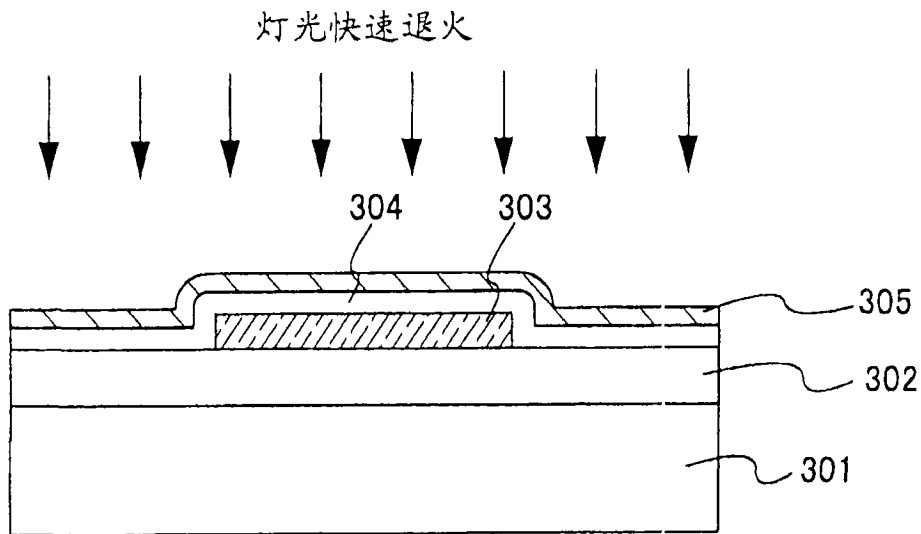


图 3A

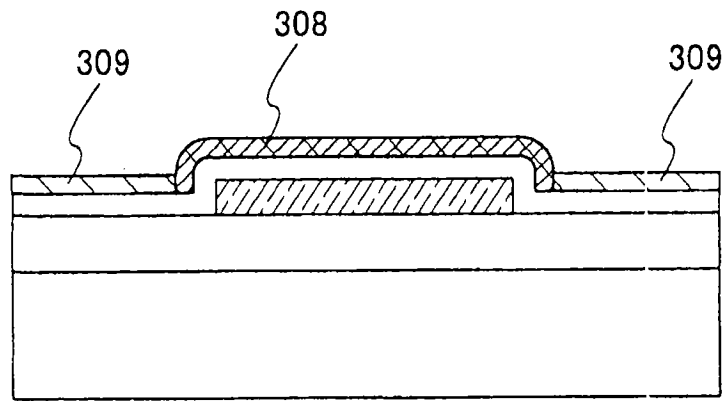


图 3B

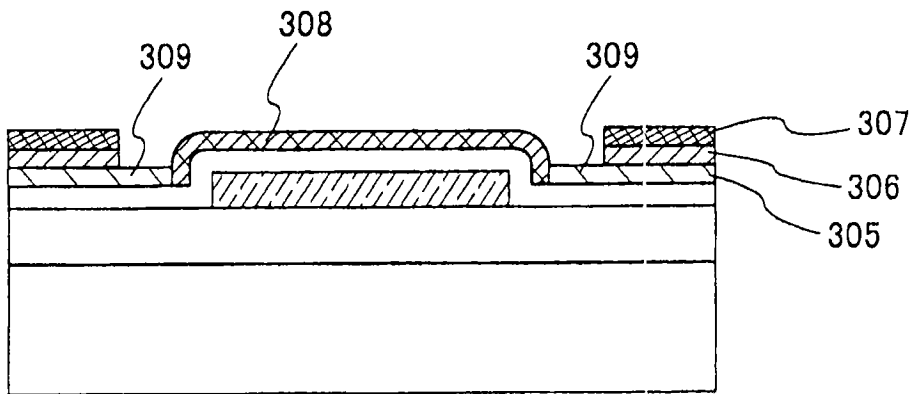
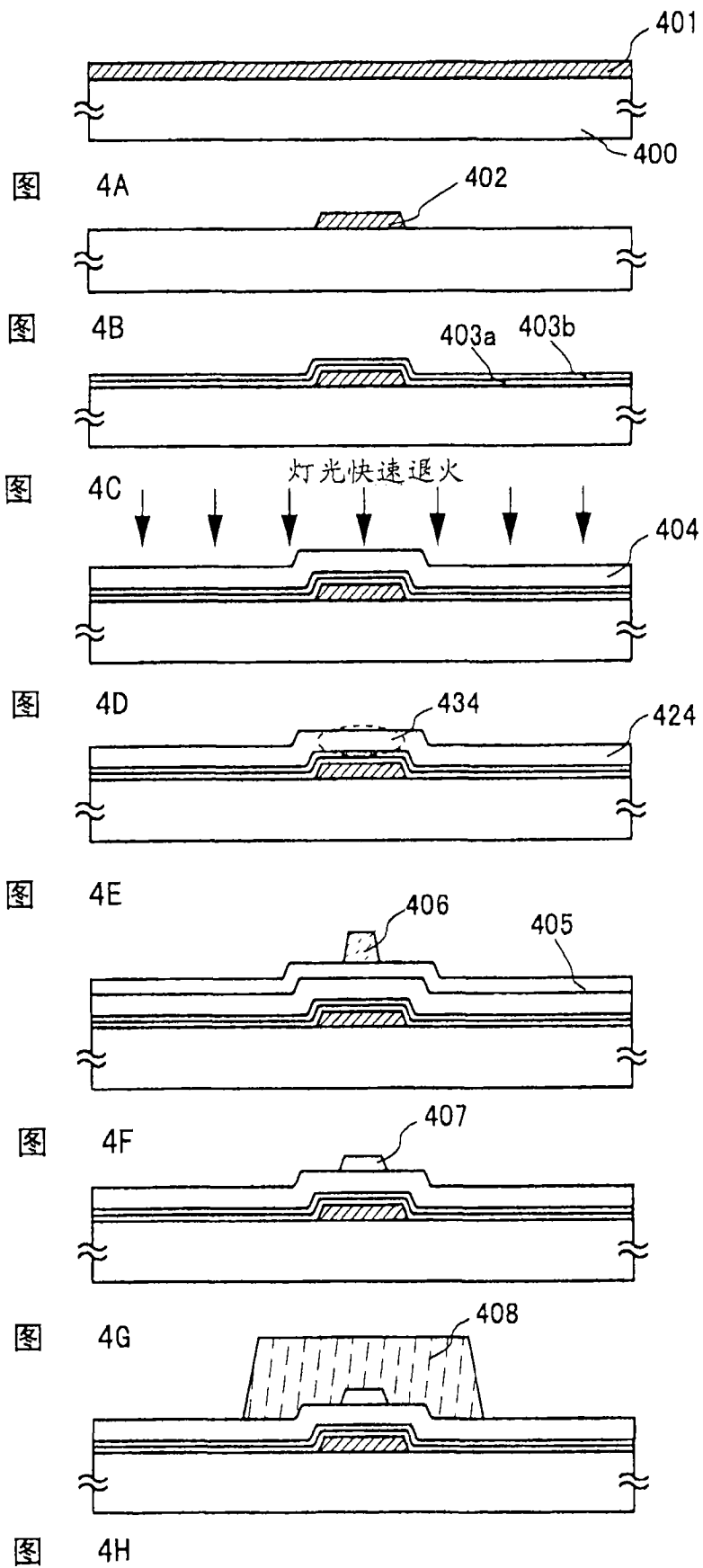


图 3C



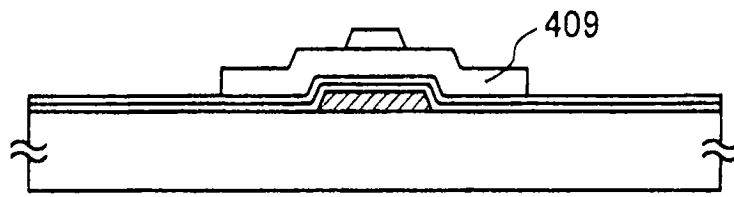


图 5A

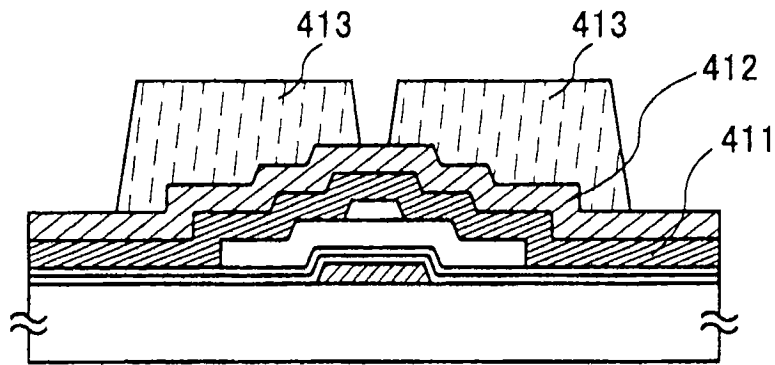


图 5B

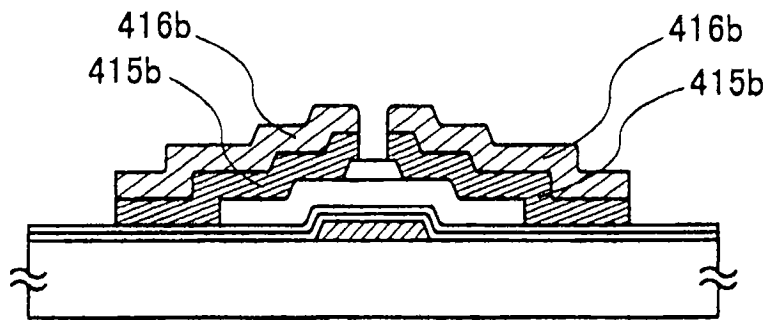
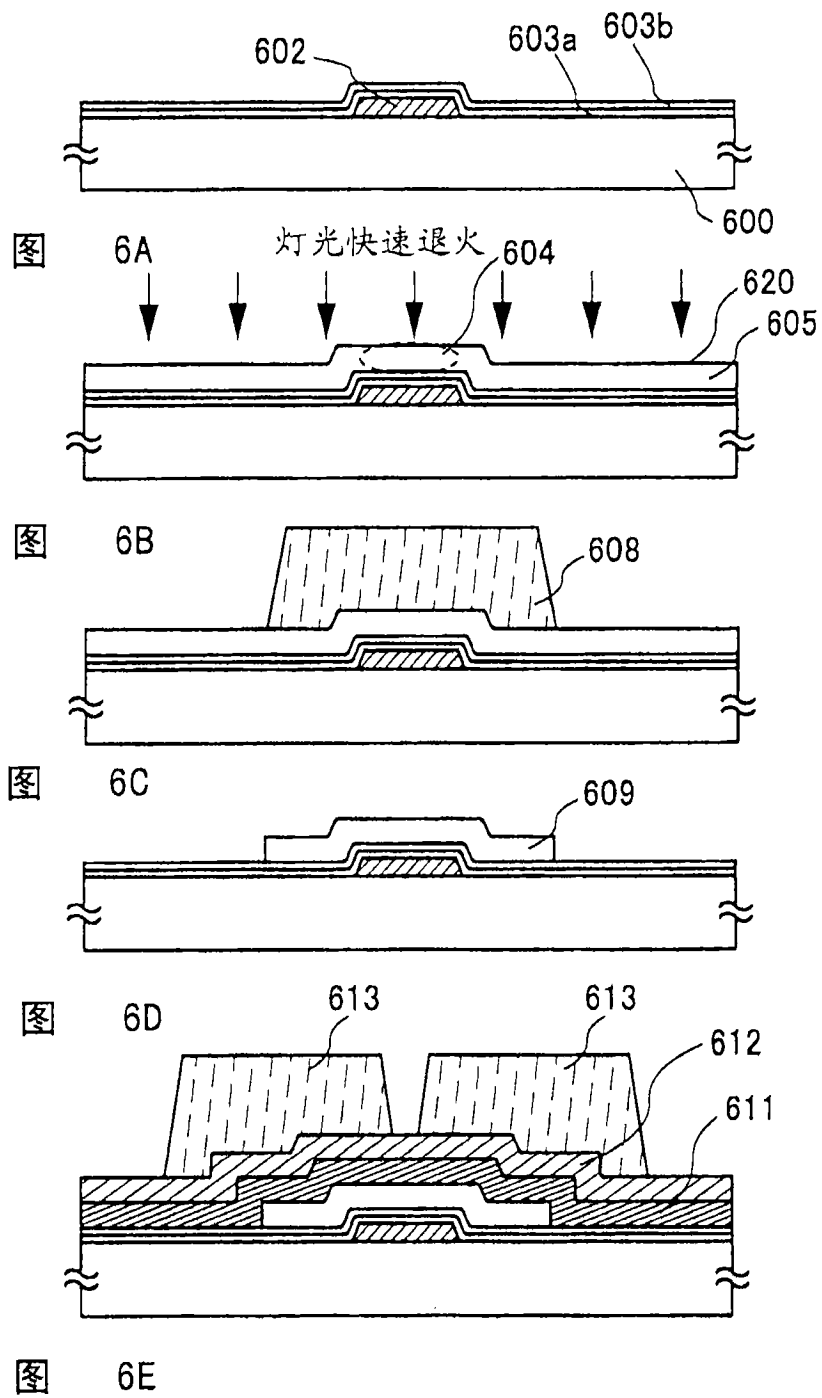


图 5C



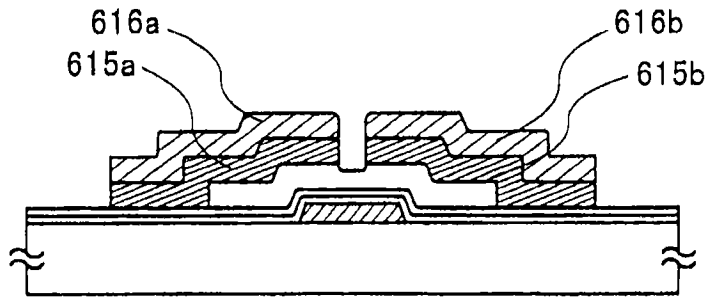


图 6F

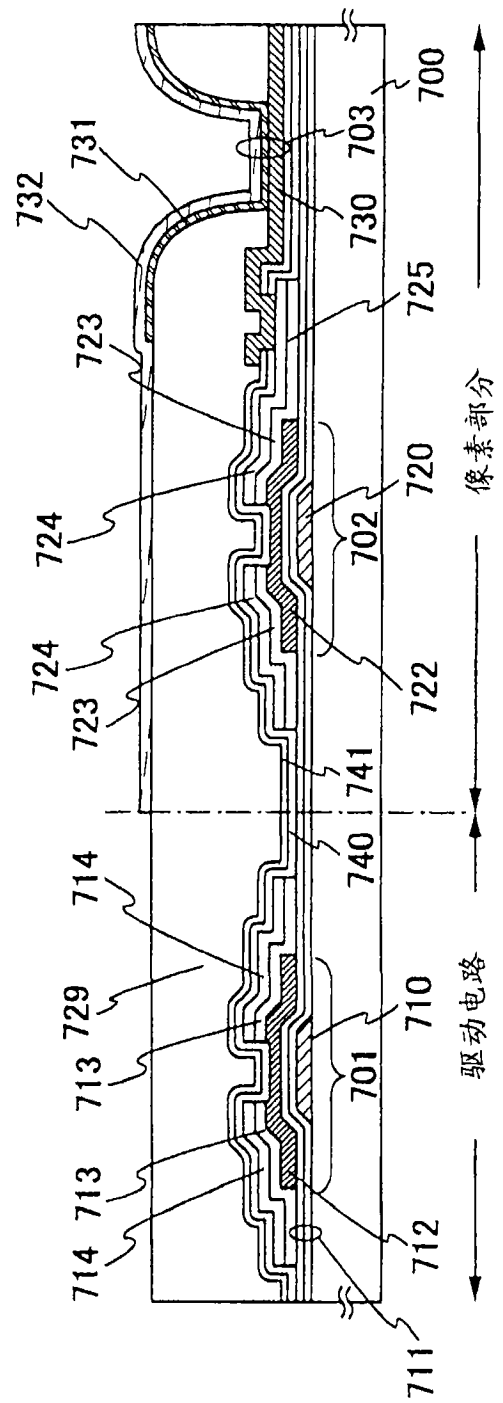


图 7

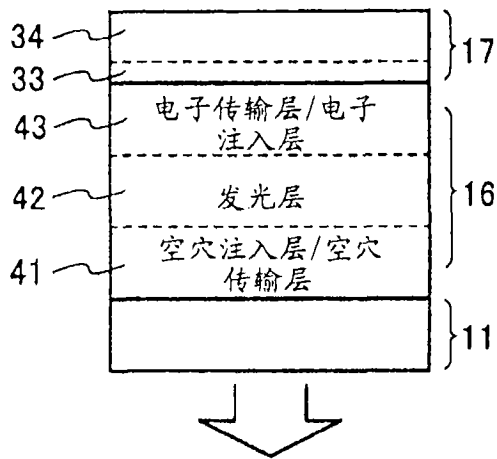


图 8A

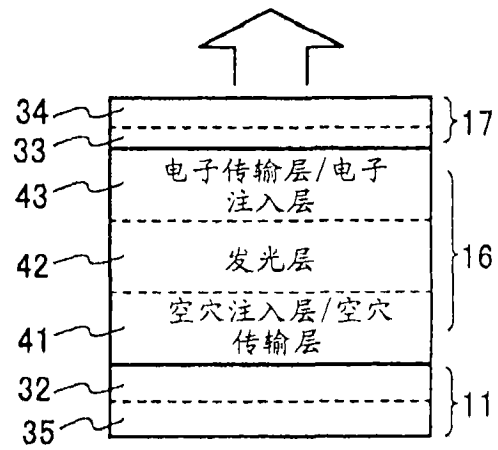


图 8B

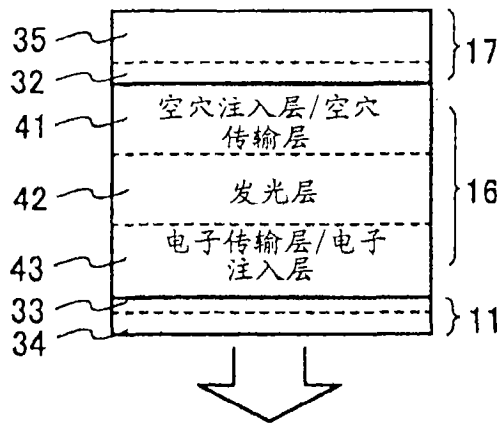


图 8C

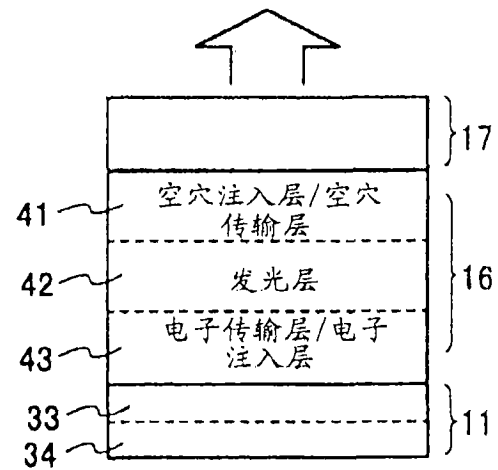


图 8D

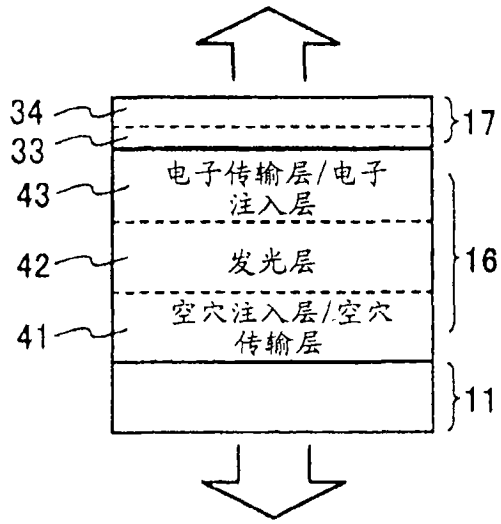


图 8E

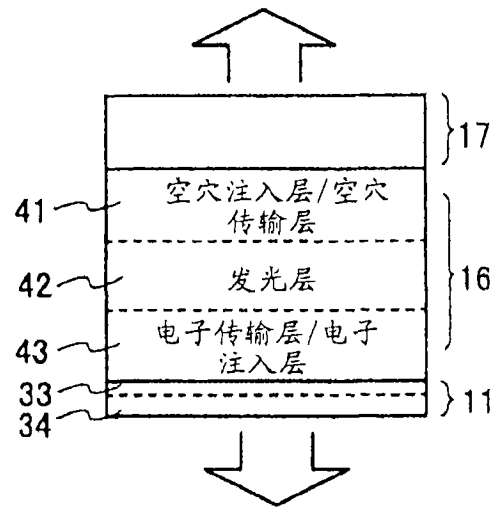


图 8F

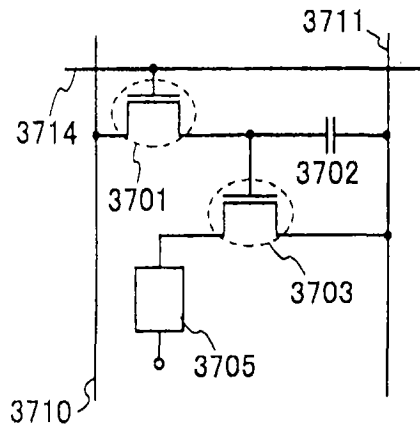


图 9A

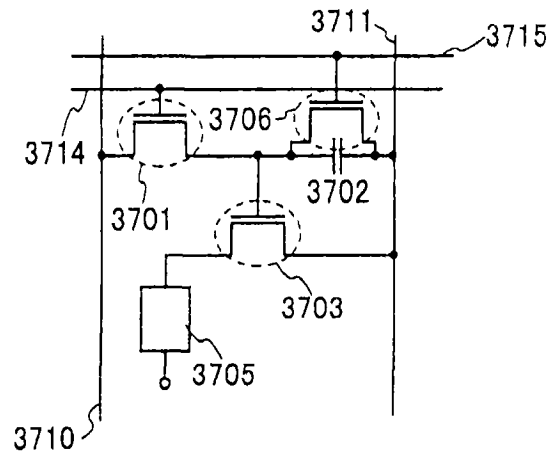


图 9B

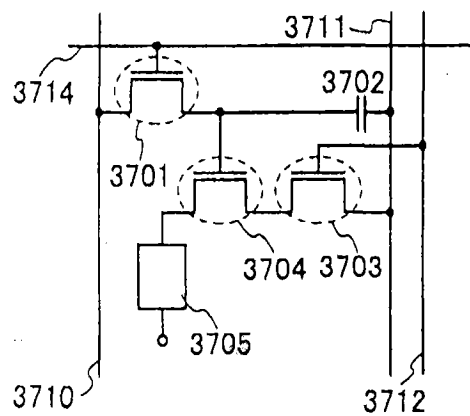


图 9C

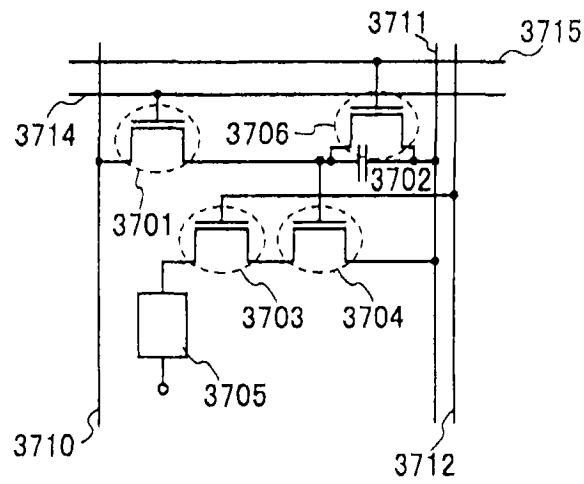


图 9D

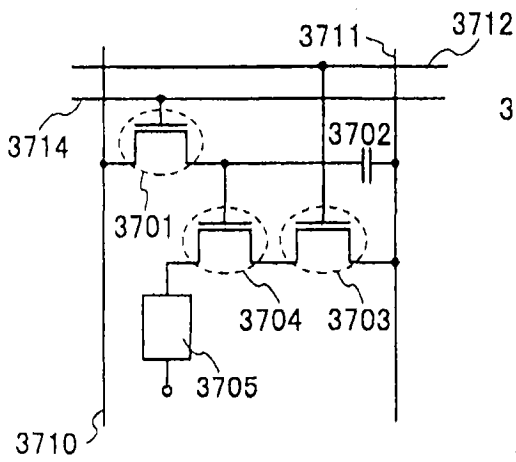


图 9E

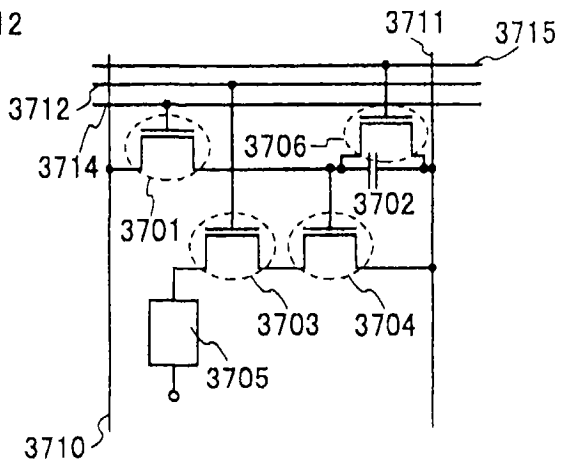


图 9F

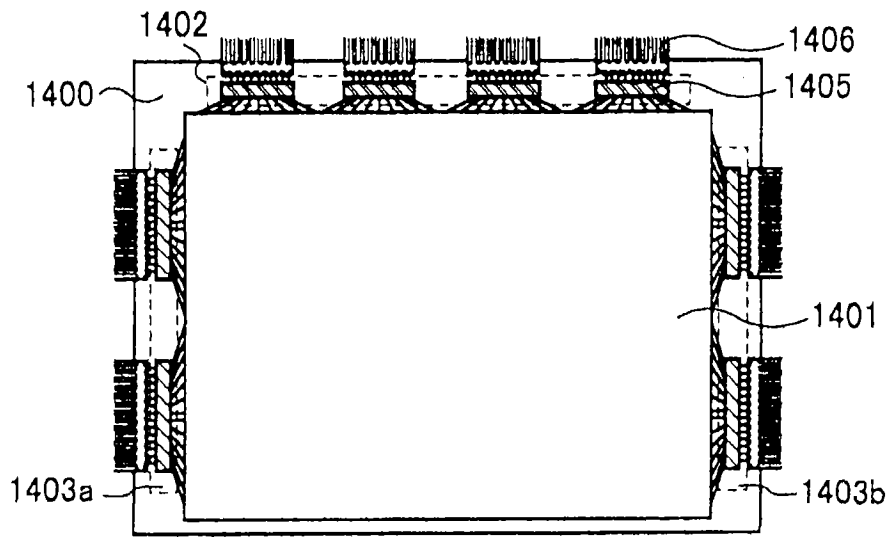


图 10A

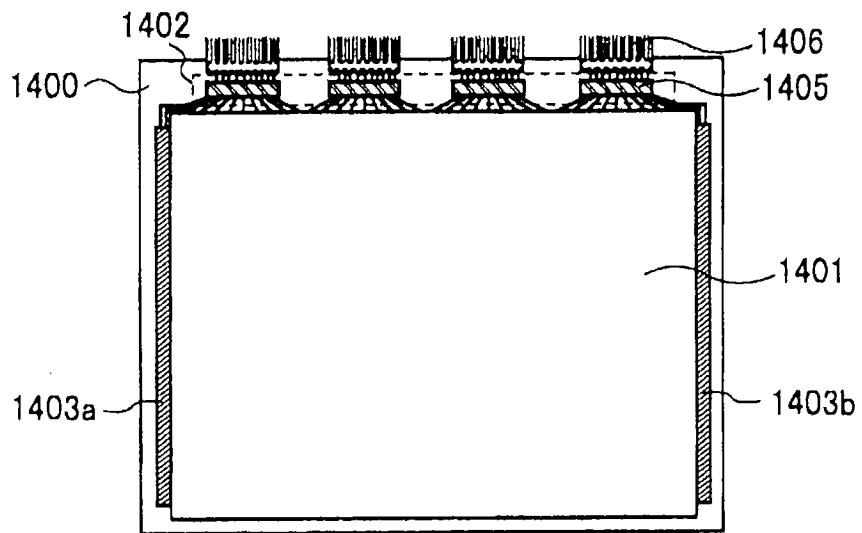


图 10B

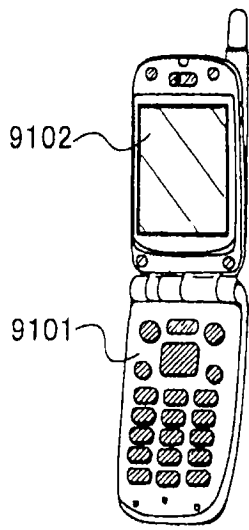


图 12C

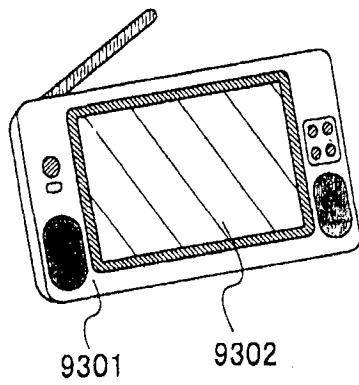


图 12D

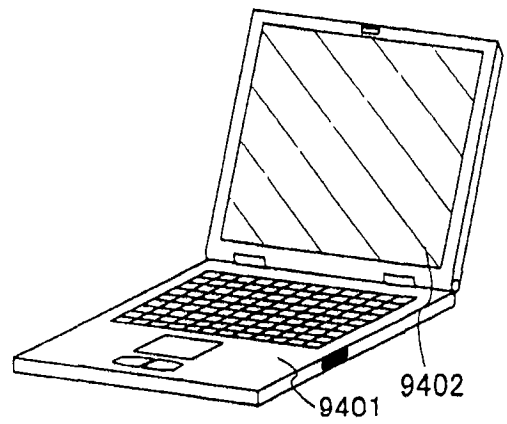


图 12E

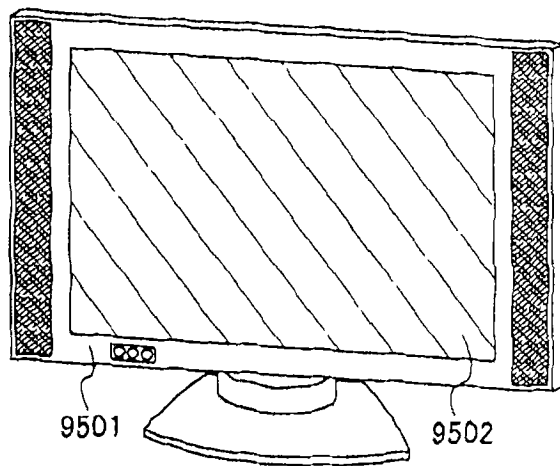


图 12F

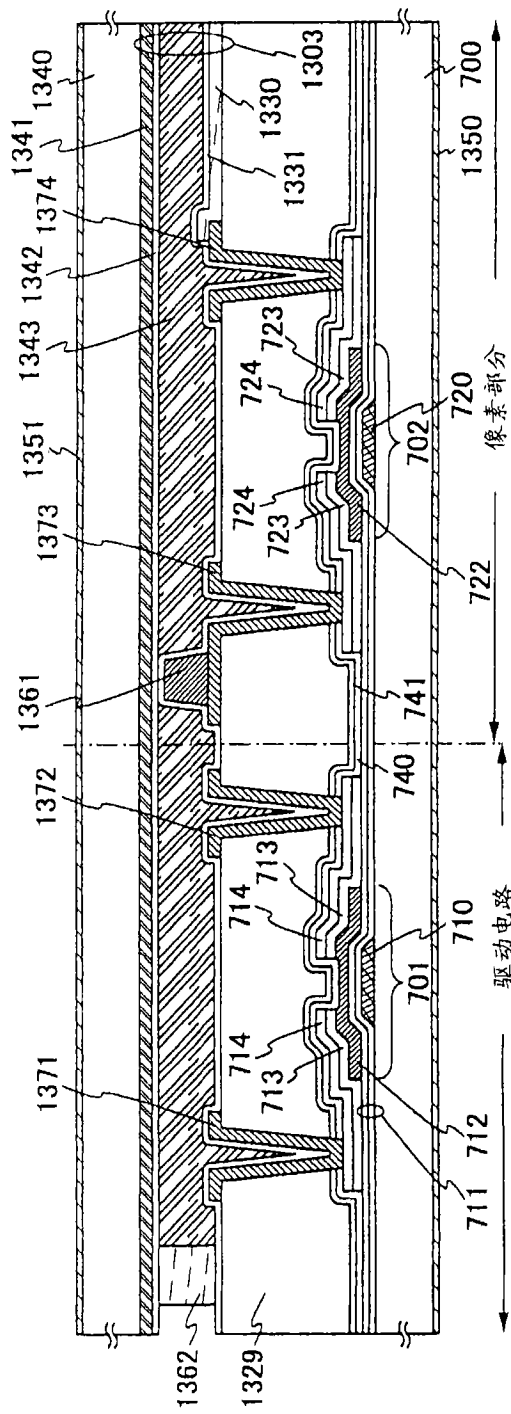


图 13A

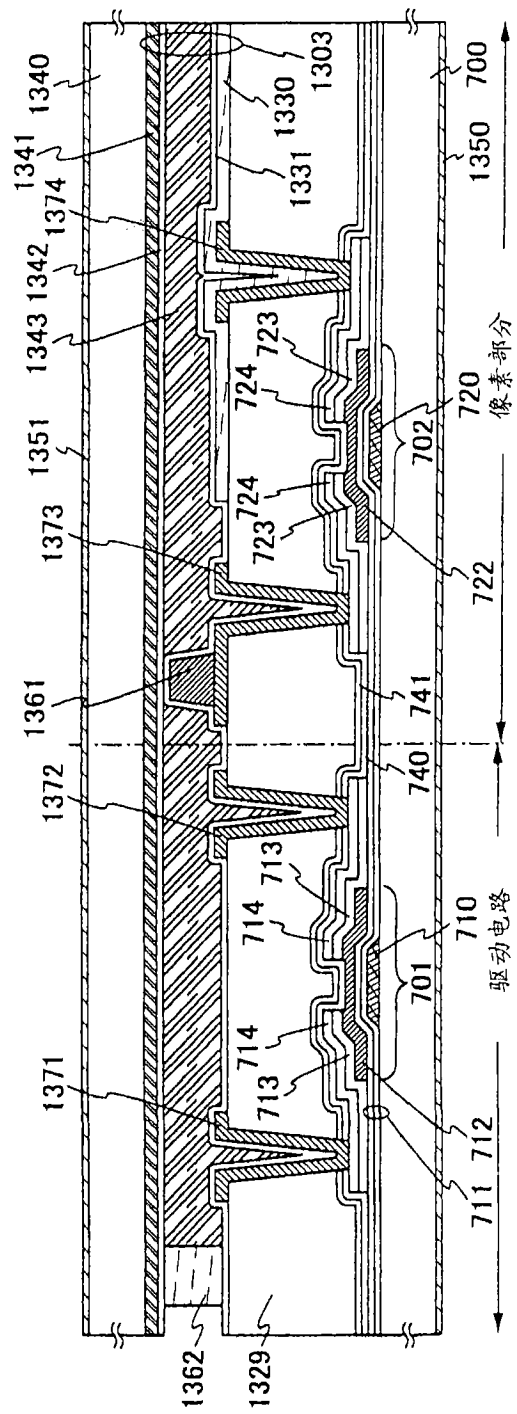


图 13B

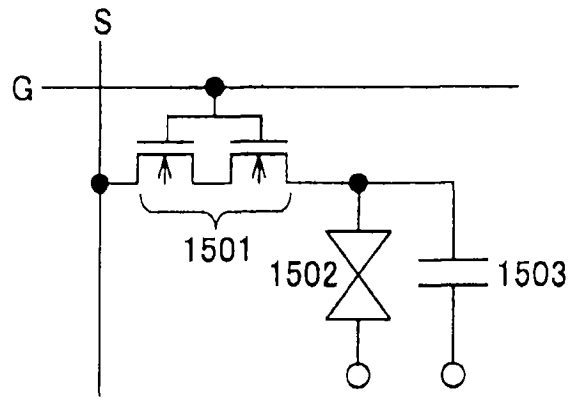


图 14A

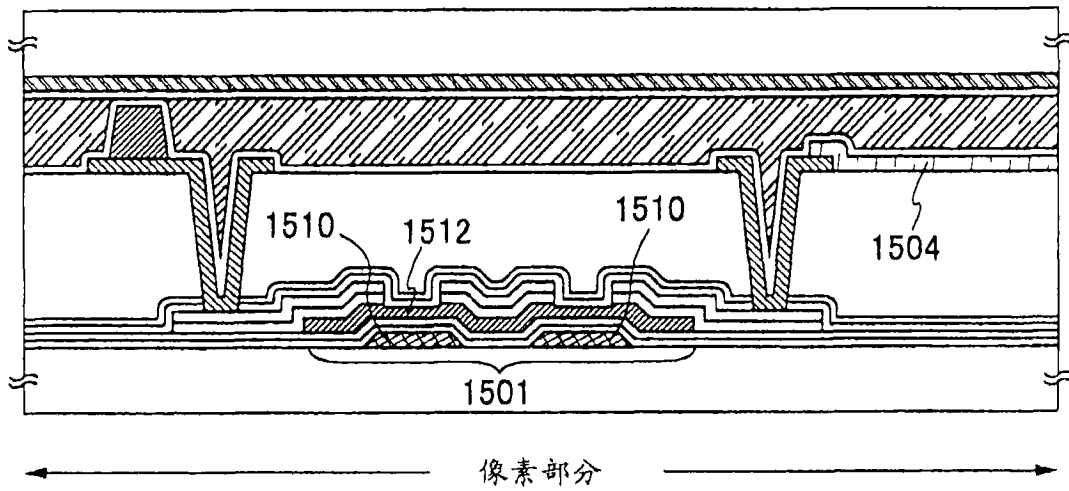


图 14B

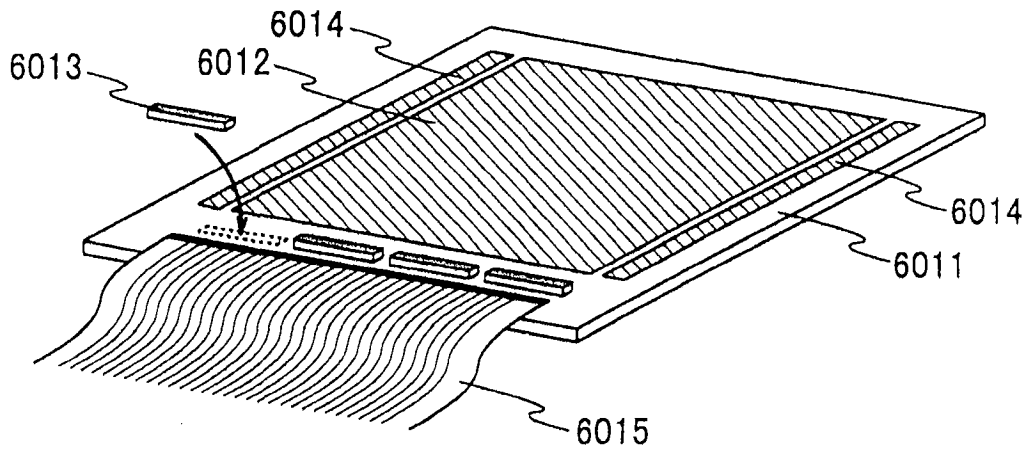


图 16

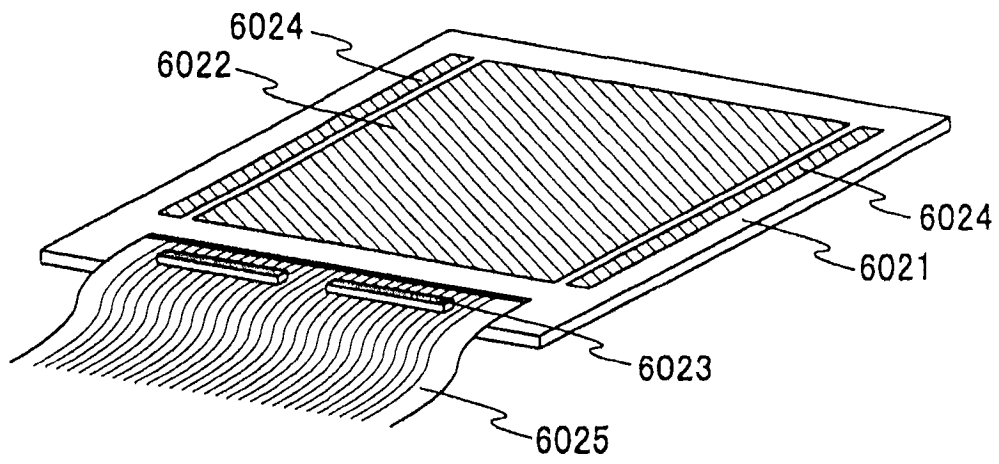


图 17A

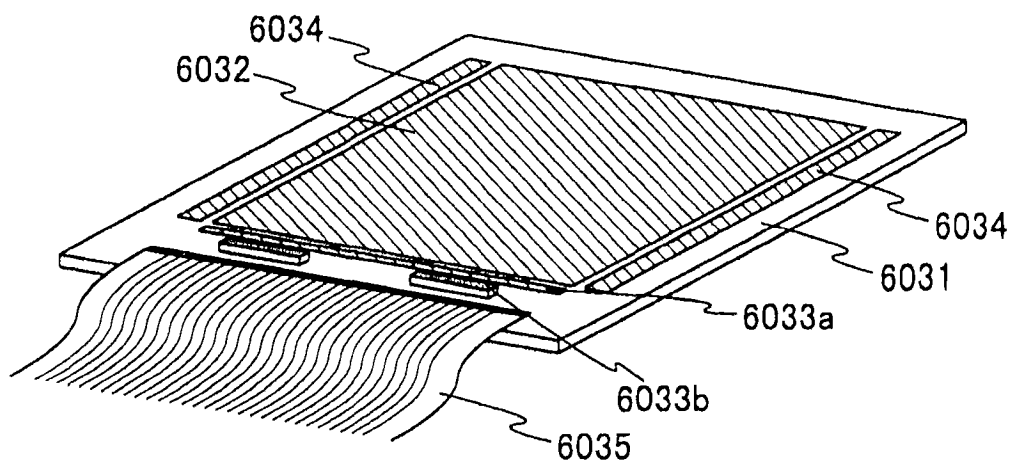


图 17B

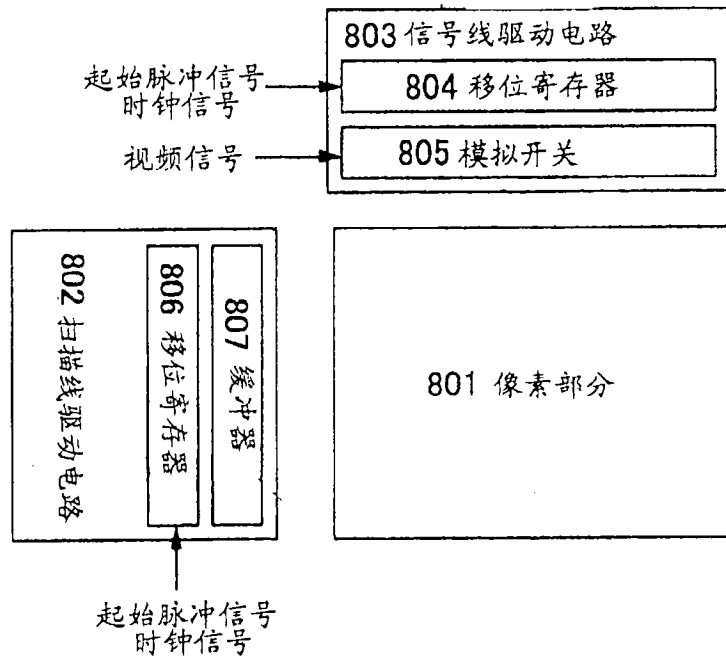


图 18A

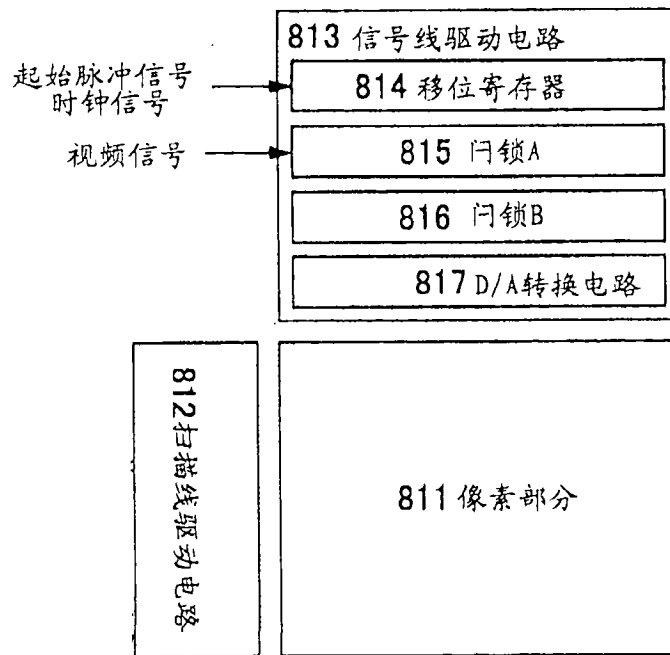


图 18B

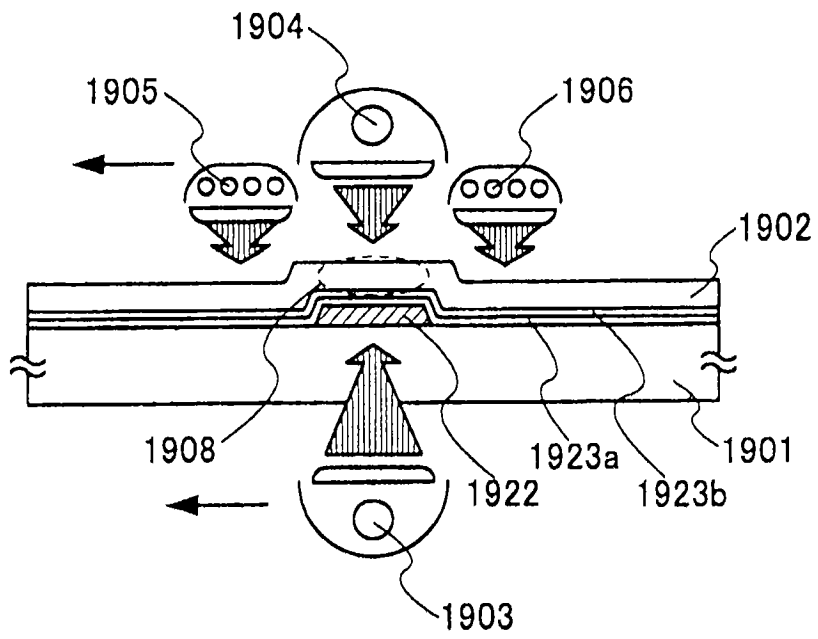


图 19A

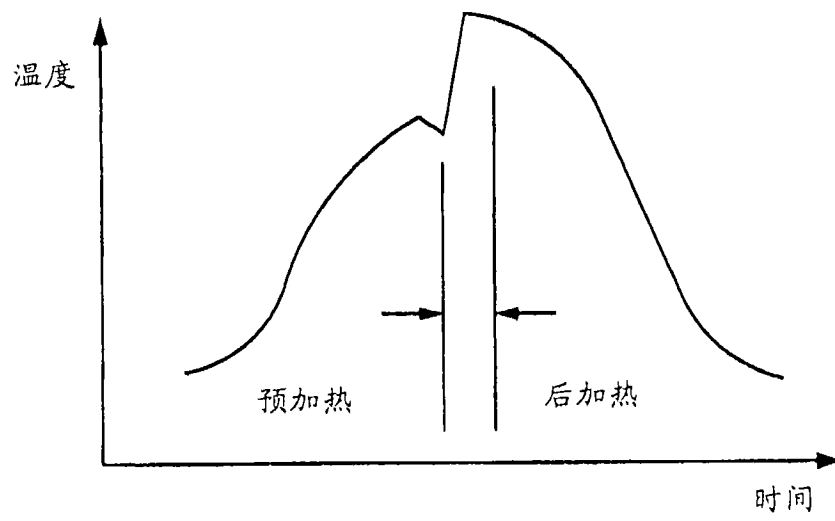


图 19B

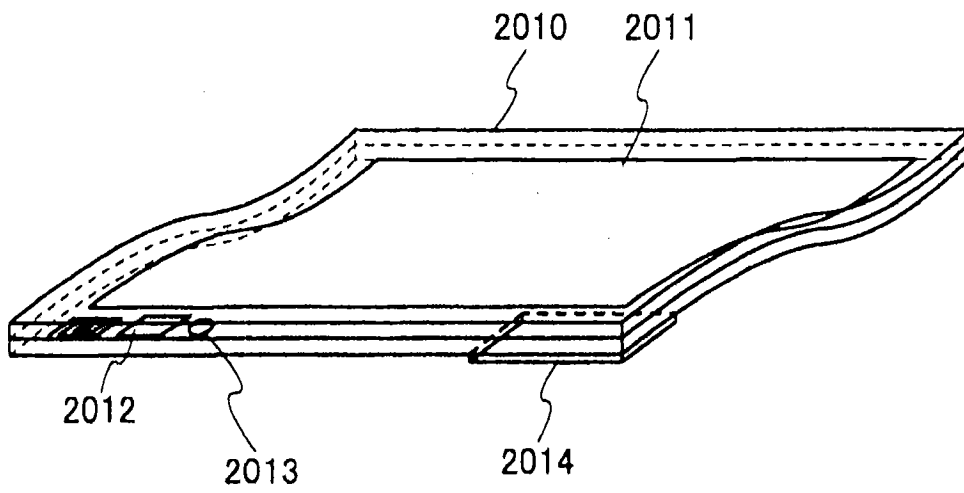


图 20

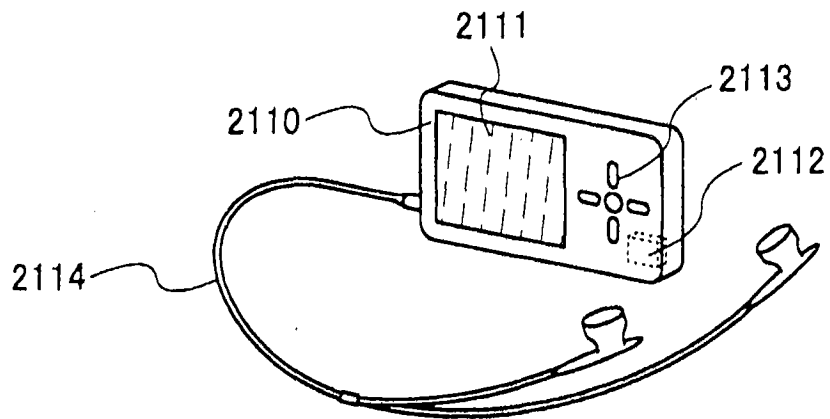


图 21