

公告本

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97/29091

※申請日期：97.07.31

※IPC 分類：G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

一、發明名稱：(中文/英文)

點轉換系統之極性切換結構

二、申請人：(共 1 人)

姓名或名稱：矽創電子股份有限公司

代表人：毛穎文

住居所或營業所地址：新竹縣竹北市台元街 20 號 6 樓之 2

國 籍：中華民國 TW

三、發明人：(共 1 人)

姓 名：1. 廖敏男

國 籍：1. 中華民國 TW

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明係有關於一種點轉換系統之極性切換結構，其由一第一電晶體與一第二電晶體皆設置於一 P 型井，一 N 型井設置於 P 型井內，並位於第一電晶體與第二電晶體之間，N 型井包含一第三電晶體與一第四電晶體，其中，第三電晶體之一端耦接第一電晶體之一端，產生一第一輸入端，第四電晶體之一端耦接第二電晶體之一端，產生一第二輸入端，並且第一電晶體之另一端、第二電晶體之另一端、第三電晶體之另一端與第四電晶體之另一端相耦接，產生一輸出端。如此，藉由切換 P 型井與 N 型井的電壓極性，以達到大範圍的電壓差輸出之目的。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第（ 五 ）圖。

(二)本代表圖之元件符號簡單說明：

- 1620 第一閘極氧化層
- 1622 第一 N 型摻雜區
- 1624 第二 N 型摻雜區
- 1630 第二閘極氧化層
- 1632 第三 N 型摻雜區
- 1634 第四 N 型摻雜區
- 164 N 型井
- 1650 第三閘極氧化層
- 1652 第一 P 型摻雜區
- 1654 第二 P 型摻雜區
- 1660 第四閘極氧化層
- 1662 第三 P 型摻雜區
- 1664 第四 P 型摻雜區
- 167 基底
- 168 隔離層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種顯示裝置之點轉換系統，其係尤指一種點轉換系統之極性切換系統。

【先前技術】

按，現今科技蓬勃發展，資訊商品種類推陳出新，滿足了眾多民眾不同的需求。早期顯示器多半為陰極射線管（Cathode Ray Tube, CRT）顯示器，由於其體積龐大與耗電量大，而且所產生的輻射線，對於長時間使用顯示器的使用者而言有危害身體的疑慮，因此，現今市面上的顯示器漸漸將由液晶顯示器（Liquid Crystal Display, LCD）取代舊有的 CRT 顯示器。液晶顯示器具有輕薄短小、低輻射與耗電量低等優點，也因此成為目前市場主流。

在液晶顯示器中所使用的液晶材料，在不同位置與不同方向上具有不同折射率及介電係數，折射率的不同將造成液晶具有改變光偏振之能力，介電係數的不同將造成液晶因電場之影響而發生不同角度的轉動，因此，改變液晶材料的光偏振之能力，再搭配上偏光片後就能控制光線的通過量。由於液晶本身並不導電，而且液晶分子中的正電荷與負電荷是相互分開的，但如果給予液晶分子電場，就可以驅使液晶站立，進而達到控制液晶的目的。另外，若給予直流電，液晶分子中的電荷可能被固定，而形成偶極矩(Dipole)，當正負電荷固定在液晶分子兩端時，將造成液晶之反應速度遲鈍，因此，若要使液晶動作，必須以交流電方式驅動。若是液晶電容內所儲存的電荷殘留有直流成分，將使液晶分子中的正負電荷固定在液晶分子的兩端，在切換液晶傾斜角度時，液晶分子反應速度會變得遲鈍，造成顯示影像發生殘影與畫面閃爍的現象。液晶電容的上板與下板中間層夾著有液晶材料，在交流電的情況下，液晶電容上板與下板之間的電場方向就會不斷產生變化。其中，液晶顯示器的交流驅動方法通常分為四種，

其方別為圖框轉換(Frame Inversion)、線轉換(Line Inversion)、行轉換(Column/Data/Source Inversion)與點轉換(Dot Inversion)。

承上所述，一般液晶顯示器使用線轉換與點轉換，請參閱第一 A 圖與第一 B 圖，係為習知技術之線轉換系統的結構示意圖。如圖所示，線轉換的驅動方式是在驅動液晶分子時，任一相鄰水平掃描線上液晶電容所被充電的電壓極性互為相反，此時的共通電極訊號變換頻率為水平掃描頻率/2，它是顯示器每秒從左到右的水平線數目。每條水平線上液晶電容被充電的極性變換頻率與圖框轉換同為垂直掃描頻率/2，因此，每條水平掃描線的閃爍頻率與圖框轉換的閃爍頻率是相同。由於相鄰水平掃描線的極性在任何時刻都是相反的，使得整個畫面在垂直方向上的液晶電容具有高頻的極性交換，這樣的平均結果可以使畫面閃爍的現象降低。

請參閱第二 A 圖與第二 B 圖，係為習知技術之點轉換系統之極性切換結構。如圖所示，點轉換的驅動方式是指任一個液晶電容充電的極性與其四周其他的液晶電容互為相反，點轉換可以視為顯轉換與行轉換驅動方法的組合，此時資料驅動晶片的放置方式與行轉換相同，上半部驅動晶片的訊號輸出極性與下半部相反，每經過一個水平掃描週期時，其訊號極性將變換一次，經過一個垂直掃描週期後，訊號極性再變換一次。每個液晶電容的充放電極性交換頻率仍然維持垂直掃描頻率/2，在垂直方向與水平方向上液晶電容的極性均不相同，在畫面的垂直方向與水平方向上的液晶電容極性變換頻率在高頻率交換下，因此畫面視覺平均的效果較佳，並可以進一步的降低閃爍現象。

然而，一般小尺寸的薄膜電晶體液晶顯示器(Thin-Film Transistor Liquid-Crystal Display)中的驅動晶片受限於製程技術，僅能以線轉換的方式驅動，而線轉換在顯示效果上會有條紋閃爍的現象，以薄膜電晶體液晶顯示器而言，點轉換的方式可除去條紋閃爍的現象，但要達到點轉換的驅動方式，資料驅動器(source driver)輸出必須能切換電壓差達到 10~12 伏特，但是目前量產的製程，資料驅動器所使用的中壓元件只有約 5~6.5

伏特的耐壓能力，故以一般使用而無法達到點轉換所需的 10~12 伏特的應用。

因此，如何針對上述問題而提出一種新穎點轉換系統之極性切換系統，其可藉由以 P 型井與 N 型井之間作電壓的切換，使得耐壓 5 伏特左右的元件，得以切換正負電壓差達到 10 伏特左右以驅動顯示面板，使可解決上述之問題。

【發明內容】

本發明之目的之一，在於提供一種點轉換系統之極性切換結構，其藉由切換一 P 型井與一 N 型井的電壓極性，以達到範圍的電壓差輸出之目的。

本發明之點轉換系統之極性切換結構包含一 P 型井、一第一電晶體、一第二電晶體、一 N 型井、一第三電晶體與一第四電晶體。第一電晶體與第二電晶體皆設置於 P 型井，N 型井設置於 P 型井內，並位於第一電晶體與第二電晶體之間，第三電晶體設置於 N 型井，並第三電晶體之一端耦接第一電晶體之一端，產生一第一輸入端，第四電晶體設置於 N 型井，並第四電晶體之一端耦接第二電晶體之一端，產生一第二輸入端，其中，第一電晶體之另一端、第二電晶體之另一端、第三電晶體之另一端與第四電晶體之另一端相耦接，產生一輸出端。

【實施方式】

茲為使 貴審查委員對本發明之結構特徵及所達成之功效有更進一步之瞭解與認識，謹佐以較佳之實施例及配合詳細之說明，說明如後：

請參閱第三圖，係為本發明之一較佳實施例之資料驅動器的示意圖。如圖所示，本發明之資料驅動器包含一第一 Gamma 電路 10、一第二 Gamma 電路 11、一第一數位轉類比模組 12、一第二數位轉類比模組 13、一記憶體 14 與切換模組 16。第一 Gamma 電路 10 與第二 Gamma 電路 11 依據 Gamma 曲

線而切割為 64 電壓準位，其中，第一 Gamma 電路 10 切割為 64 個正電壓準位，並可介於 0~5 伏特的電壓範圍，第二 Gamma 電路 11 切割為 64 個負電壓準位，並可介於 0~-5 伏特的電壓範圍。再者，第一 Gamma 電路 10 與第二 Gamma 電路 11 係分別將正電壓準位訊號與負電壓準位電壓準位訊號傳送至第一數位轉類比模組 12 與第二數位轉類比模組 13，第一數位轉類比模組 12 與第二數位轉類比模組 13 係分別包含 64 組數位轉類比電路，以分別接收並轉換 64 個不同的電壓準位。

接上所述，第一數位轉類比模組 12 與第二數位轉類比模組 13 除了接收 Gamma 電路所傳送之訊號外，更讀取記憶體 14 所儲存的訊號而得知第一數位轉類比模組 12 與第二數位轉類比模組 13 中的哪一個數位轉類比電路進行轉換電壓訊號，即記憶體 14 會暫存顯示裝置所欲顯示的影像訊號，並由第一數位轉類比模組 12 與第二數位轉類比模組 13 讀取影像訊號而得知第一數位轉類比模組 12 與第二數位轉類比模組 13 中所要轉換那一個電壓準位之極性所對應的的哪一個數位轉類比電路，並由切換模組 16 對應記憶體 14 所儲存的影像訊號而分別針對 64 個電壓準位而轉換極性，並傳送數位轉類比電路所轉換過後的訊號至資料線，以供顯示面板進行顯示影像。其中，由於在點轉換系統下的資料驅動器的輸出電壓範圍為 10 伏特左右，但是使用一般製程中的中壓元件只有約 5 伏特左右，所以本發明之切換模組 16 係由電晶體中的井(well)切換，而達到以 5 伏特切換 10 伏特的目的，以下係以切換模組 16 中的切換電路進行說明。

請一併參閱第四圖與第五圖，係為本發明之一較佳實施例之切換電路的示意圖與結構示意圖。如圖所示，本發明之點轉換系統之極性切換結構包含一 P 型井 161、一第一電晶體 162、一第二電晶體 163、一 N 型井 164、一第三電晶體 165 與一第四電晶體 166。第一電晶體 162 設置於 P 型井 161 內，第二電晶體 163 設置於 P 型井 161 內，N 型井 164 設置於 P 型井 161 內，並位於第一電晶體 162 與第二電晶體 163 之間，第三電晶體 165 設置於 N 型井 164 內，並第三電晶體 165 之一端耦接第一電晶體 162 之一端，而產

生一第一輸入端 A，第四電晶體 166 設置於 N 型井 164 內，並第四電晶體 166 之一端耦接第二電晶體 163 之一端，而產生一第二輸入端 B，其中，第一電晶體 162 之另一端、第二電晶體 163 之另一端、第三電晶體 164 之另一端與第四電晶體 165 之另一端相耦接，產生一輸出端，而該輸出端係連接一輸出焊墊(Outout PAD)。

承上所述，本發明之極性切換結構係由第一輸入端 A 接收一第一輸入訊號時，第二輸入端 B 接收一第二輸入訊號，第一輸入訊號介於一第一輸入範圍時，第二輸入訊號為一低準位訊號，其中，第一輸入範圍為 0~5 伏特，使切換結構藉由 P 型井 161 切換為正電壓輸出；若第二輸入訊號介於一第二輸入範圍時，第一輸入訊號為低準位訊號，其中，若第二輸入範圍為 0~-5 伏特，即切換結構藉由 N 型井 164 切換為負電壓輸出，如此，本發明之極性切換結構藉由切換 P 型井 161 與 N 型井 164 的電壓極性，以達到大範圍的電壓差輸出之目的，也就是如表一所示，藉由切換 P 型井 161 為正電壓範圍(+V0~V63)輸出，即正電壓 0~5V 的極性輸出與 N 型井 164 負電壓範圍(-V0~V63)輸出，即負電壓 0~-5V 的極性輸出，使輸出端(PAD)達到電壓差 10V 的輸出。

極性	A	B	PAD
+	+V0~V63	0V	+V0~V63
—	0V	-V0~V63	-V0~V63

表一

再者，第一電晶體 162 包括一第一閘極氧化層 1620、一第一 N 型摻雜區 1622 與一第二 N 型摻雜區 1624。閘極氧化層 1620 位於 P 型井 161 上方，第一 N 型摻雜區 1622，位於 P 型井 161 中，並位於第一閘極氧化層 1620 之

一側邊，第二 N 型摻雜區 1624 位於 P 型井 161 中，並位於第一閘極氧化層 1620 之另一側邊。同理，第二電晶體 163 包括一第二閘極氧化層 1630、一第三 N 型摻雜區 1632 與一第四 N 型摻雜區 1634。第二閘極氧化層 1630 位於 P 型井 161 上方，第三 N 型摻雜區 1632，位於 P 型井 161 中，並位於第二閘極氧化層 1630 之一側邊，第四 N 型摻雜區 1634 位於 P 型井 161 中，並位於第二閘極氧化層 1620 之另一側邊。

又，第三電晶體 165 包括一第三閘極氧化層 1650、一第一 P 型摻雜區 1652 與一第二 P 型摻雜區 1654。第三閘極氧化層 1650 位於 N 型井 164 上方，第一 P 型摻雜區 1652，位於 N 型井 164 中，並位於第三閘極氧化層 1650 之一側邊，第二 P 型摻雜區 1654 位於 N 型井 1641 中，並位於第三閘極氧化層 1650 另一側邊。同理，第四電晶體 166 包括一第四閘極氧化層 1660、一第三 P 型摻雜區 1662 與一第四 P 型摻雜區 1664。第四閘極氧化層 1660 位於 N 型井 164 上方，第三 P 型摻雜區 1662，位於 N 型井 164 中，並位於第四閘極氧化層 1660 之一側邊，第四 P 型摻雜區 1664 位於 N 型井 164 中，並位於第四閘極氧化層 1660 另一側邊。基於上述，第二 N 型摻雜區 1624 耦接於第一 P 型摻雜區 1652，第二 P 型摻雜區 1654 耦接於第三 P 型摻雜區 1662，第四 P 型摻雜區 1664 耦接於第三 N 型摻雜區 1632，而第一 N 型摻雜區 1622、第二 P 型摻雜區 1654、第三 P 型摻雜區 1662 與第四 N 型摻雜區 1634。

此外，本發明之極性切換結構更包括一基底 167 與一隔離層 168。基底 167 位於 P 型井 161 之下方，以作為顯示裝置中其他電路所使用，隔離層 168 位於基底 167 與 P 型井 161 之間，以和其他電路隔離而避免受其他電路影響。

綜上所述，本發明之點轉換系統之極性切換結構其藉由切換 P 型井與 N 型井的電壓極性，以達到利用 5 伏特之中壓元件，而可使用到電壓差 10 伏特的輸出之目的。

本發明係實為一具有，新穎性、進步性及可供產業利用者，應符合我

國專利法所規定之專利申請要件無疑，爰依法提出發明專利申請，祈 鈞局早日賜准專利，至感為禱。

惟以上所述者，僅為本發明之一較佳實施例而已，並非用來限定本發明實施之範圍，舉凡依本發明申請專利範圍所述之形狀、構造、特徵及精神所為之均等變化與修飾，均應包括於本發明之申請專利範圍內。

【圖式簡單說明】

第一 A 圖為習知技術之線轉換之結構示意圖；
第一 B 圖為習知技術之線轉換之結構示意圖；
第二 A 圖為習知技術之點轉換之結構示意圖；
第二 B 圖為習知技術之點轉換之結構示意圖；
第三圖為本發明之一較佳實施例之資料驅動器的示意圖；
第四圖為本發明之一較佳實施例之切換電路的示意圖；以及
第五圖為本發明之一較佳實施例之切換電路的結構示意圖。

【主要元件符號說明】

10 第一 Gamma 電路
11 第二 Gamma 電路
12 第一數位轉類比模組
13 第二數位轉類比模組
14 記憶體
16 切換模組
160 切換電路
161 P 型井
162 第一電晶體
1620 第一閘極氧化層

- 1622 第一 N 型摻雜區
- 1624 第二 N 型摻雜區
- 163 第二電晶體
- 1630 第二閘極氧化層
- 1632 第三 N 型摻雜區
- 1634 第四 N 型摻雜區
- 164 N 型井
- 165 第三電晶體
- 1650 第三閘極氧化層
- 1652 第一 P 型摻雜區
- 1654 第二 P 型摻雜區
- 166 第四電晶體
- 1660 第四閘極氧化層
- 1662 第三 P 型摻雜區
- 1664 第四 P 型摻雜區
- 167 基底
- 168 隔離層

十、申請專利範圍：

1. 一種點轉換系統之極性切換結構，其包含：
 - P 型井；
 - 第一電晶體，設於該 P 型井；
 - 第二電晶體，設於該 P 型井；
 - N 型井，設於該 P 型井內，並位於該第一電晶體與該第二電晶體之間；
 - 第三電晶體，設於該 N 型井，該第三電晶體之一端耦接該第一電晶體之一端，產生一第一輸入端；以及
 - 第四電晶體，設於該 N 型井，該第四電晶體之一端耦接該第二電晶體之一端，產生一第二輸入端；其中，該第一電晶體之另一端、該第二電晶體之另一端、該第三電晶體之另一端與該第四電晶體之另一端相耦接，產生一輸出端。
2. 如申請專利範圍第 1 項所述之極性切換結構，其中該第一輸入端接收一第一輸入訊號，該第二輸入端接收一第二輸入訊號，該第一輸入訊號介於一第一輸入範圍時，該第二輸入訊號為一低準位訊號。
3. 如申請專利範圍第 2 項所述之極性切換結構，其中該第一輸入範圍為 0~5 伏特。
4. 如申請專利範圍第 1 項所述之極性切換結構，其中該第一輸入端接收一第一輸入訊號，該第二輸入端接收一第二輸入訊號，該第二輸入訊號介於一第二輸入範圍時，該第一輸入訊號為一低準位訊號。
5. 如申請專利範圍第 4 項所述之極性切換結構，其中該第二輸入範圍為 0~-5 伏特。
6. 如申請專利範圍第 1 項所述之極性切換結構，其中該第一電晶體包含：
 - 閘極氧化層，位於該 P 型井上方；
 - 第一 N 型摻雜區，位於該 P 型井中，並位於該閘極氧化層之一側邊；
 - 以及

- 一第二 N 型摻雜區，位於該 P 型井中，並位於該閘極氧化層之另一側邊。
7. 如申請專利範圍第 6 項所述之極性切換結構，其中該第一 N 型摻雜區耦接於該第三電晶體，該第二 N 型摻雜區耦接於該第二電晶體、該第三電晶體與該第四電晶體。
8. 如申請專利範圍第 1 項所述之極性切換結構，其中該第二電晶體包含：
一閘極氧化層，位於該 P 型井上方；
一第一 N 型摻雜區，位於該 P 型井中，並位於該閘極氧化層之一側邊；
以及
一第二 N 型摻雜區，位於該 P 型井中，並位於該閘極氧化層之另一側邊。
9. 如申請專利範圍第 8 項所述之極性切換結構，其中該第一 N 型摻雜區耦接於該第四電晶體，該第二 N 型摻雜區耦接於該第一電晶體、該第三電晶體與該第四電晶體。
10. 如申請專利範圍第 1 項所述之極性切換結構，其中該第三電晶體包含：
一閘極氧化層，位於該 N 型井上方；
一第一 P 型摻雜區，位於該 N 型井中，並位於該閘極氧化層之一側邊；
以及
一第二 P 型摻雜區，位於該 N 型井中，並位於該閘極氧化層之另一側邊。
11. 如申請專利範圍第 10 項所述之極性切換結構，其中該第一 P 型摻雜區耦接於該第一電晶體，該第二 P 型摻雜區耦接於該第一電晶體、該第二電晶體與該第四電晶體。
12. 如申請專利範圍第 1 項所述之極性切換結構，其中該第四電晶體包含：
一閘極氧化層，位於該 N 型井上方；
一第一 P 型摻雜區，位於該 N 型井中，並位於該閘極氧化層之一側邊；
以及

- 一第二 P 型摻雜區，位於該 N 型井中，並位於該閘極氧化層之另一側邊。
13. 如申請專利範圍第 12 項所述之極性切換結構，其中該第一 P 型摻雜區耦接於該第二電晶體，該第二 P 型摻雜區耦接於該第一電晶體、該第二電晶體與該第三電晶體。
14. 如申請專利範圍第 1 項所述之極性切換結構，其更包括：
- 一基底，位於該 P 型井之下方；以及
- 一隔離層，位於該基底與該 P 型井之間。
15. 如申請專利範圍第 1 項所述之極性切換結構，其中該輸出端耦接一輸出焊墊(output pad)。
16. 如申請專利範圍第 1 項所述之極性切換結構，其中該第一電晶體、該第二電晶體、該第三電晶體與該第四電晶體為一金氧半場效電晶體(MOSFET)。
17. 如申請專利範圍第 1 項所述之極性切換結構，其中該第一電晶體與該第三電晶體形成一互補式金屬氧化層半導體(CMOS)。
18. 如申請專利範圍第 1 項所述之極性切換結構，其中該第二電晶體與該第四電晶體形成一互補式金屬氧化層半導體。
19. 一種點轉換系統之極性切換結構，其包含：
- 一第一型井；
- 一第一電晶體，設置於該第一井；
- 一第二電晶體，設置於該第一井；
- 一第二型井，設置於該第一井內，並位於該第一電晶體與該第二電晶體之間；
- 一第三電晶體，設於該第二井，該第三電晶體之一端耦接該第一電晶體之一端，產生一第一輸入端；以及
- 一第四電晶體，設於該第二井，該第四電晶體之一端耦接該第二電晶體之一端，產生一第二輸入端；

其中，該第一電晶體之另一端、該第二電晶體之另一端、該第三電晶體之另一端與該第四電晶體之另一端相耦接，產生一輸出端；

其中，該第一輸入端接收一第一輸入訊號，並該第二輸入端接收一第二輸入端，當第一輸入訊號與該第二輸入訊號改變時，該第一井的該電壓極性與該第二井的該電壓極性會改變。

十一、圖式：

+	+	+	+	+
—	—	—	—	—
+	+	+	+	+
—	—	—	—	—
+	+	+	+	+

第一A圖(習知技術)

—	—	—	—	—
+	+	+	+	+
—	—	—	—	—
+	+	+	+	+
—	—	—	—	—

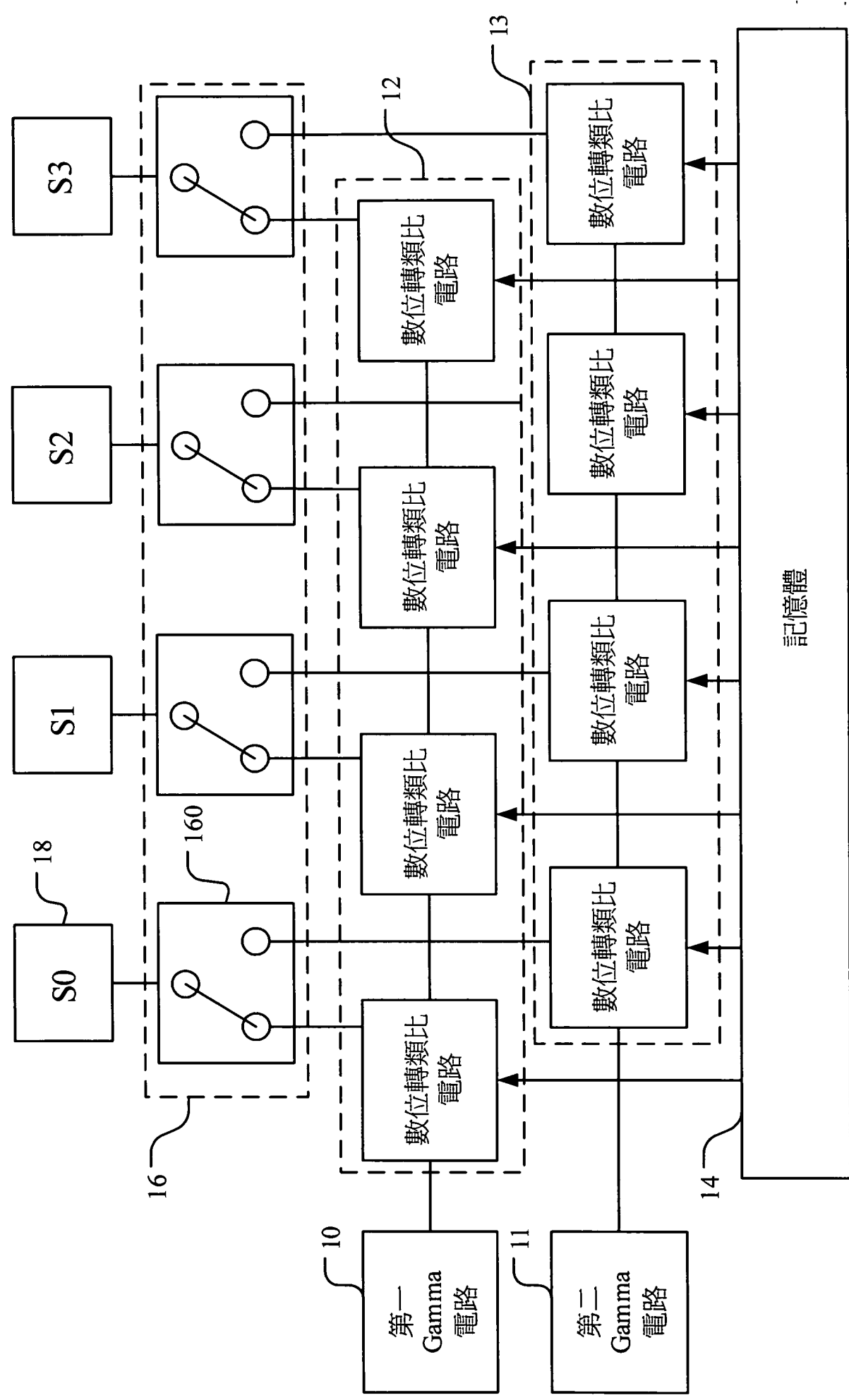
第一B圖(習知技術)

+	—	+	—	+
—	+	—	+	—
+	—	+	—	+
—	+	—	+	—
+	—	+	—	+

第二A圖(習知技術)

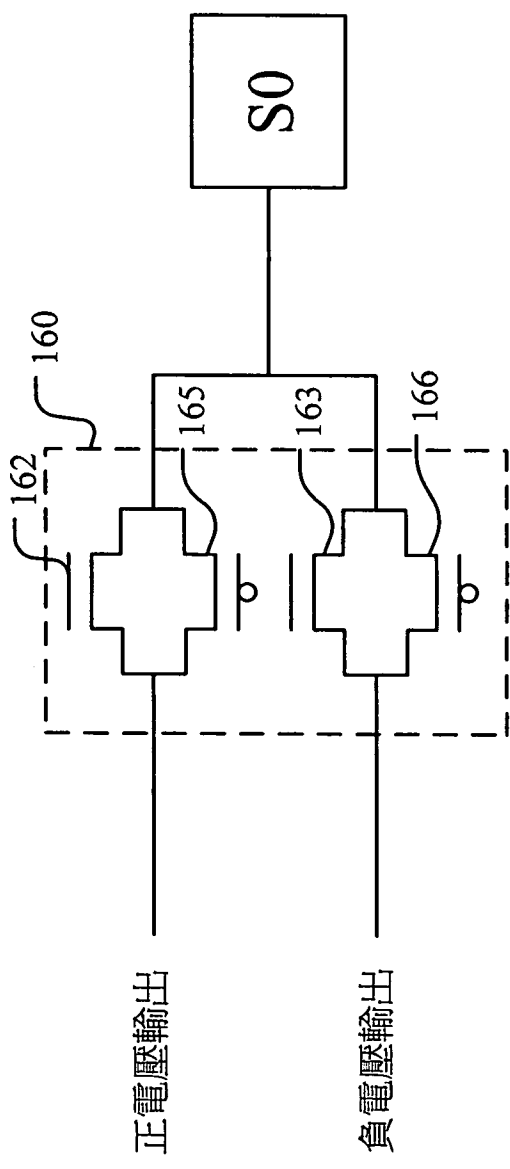
—	+	—	+	—
+	—	+	—	+
—	+	—	+	—
+	—	+	—	+
—	+	—	+	—

第二B圖(習知技術)

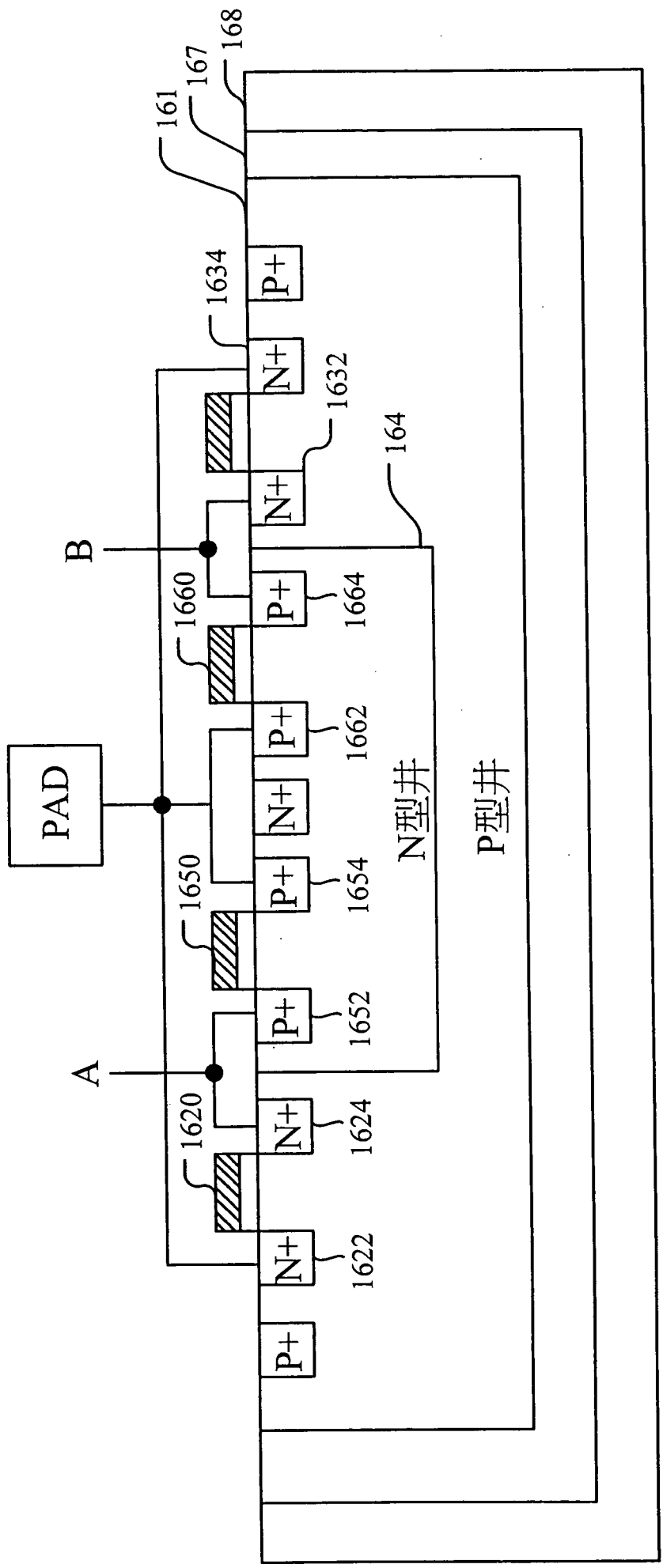


第三圖





第四圖



第五圖