



(21)申請案號：107127858

(22)申請日：中華民國 107 (2018) 年 08 月 09 日

(51)Int. Cl. : *H02M1/42 (2007.01)* *H02M3/158 (2006.01)*

(30)優先權：2017/08/09 美國 62/543,235

2018/08/01 美國 16/052,026

(71)申請人：美商微晶片科技公司(美國) MICROCHIP TECHNOLOGY INCORPORATED (US)
美國(72)發明人：班達卡 山多西 曼朱那思 BHANDARKAR, SANTOSH MANJUNATH (IN)；杜
麥斯 艾力克斯 DUMAIS, ALEX (US)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：20 項 圖式數：11 共 40 頁

(54)名稱

切換邊界模式交錯電力轉換器之數位控制

DIGITAL CONTROL OF SWITCHED BOUNDARY MODE INTERLEAVED POWER CONVERTER

(57)摘要

本發明揭示一種交錯切換邊界模式電力轉換之電路配置、信號處理器及方法。該電路配置至少包括：一輸入端，其用於從一電力供應器接收一輸入電壓；一輸出端，其用以提供一輸出電壓至一負載；一第一交錯電路，其包括一第一能量儲存裝置及一第一可控制切換裝置；一或多個次級交錯電路，各自包括一次級能量儲存裝置及一次級可控制切換裝置；及一信號處理器，其連接至該等可控制切換裝置。該信號處理器包括：一第一切換循環控制器，其經組態用於該第一可控制切換裝置之循環零電流切換操作；及一或多個次級切換循環控制器，其或其等經組態用於該等次級可控制切換裝置之循環零電流切換操作。該信號處理器經組態以在一給定切換循環中控制該等次級可控制切換裝置之各者之一導通時間週期以對應於該第一可控制切換裝置之一導通時間週期。該信號處理器進一步經組態以控制該第一切換控制器與該一或多個次級切換控制器之該等導通時間週期之間之相位，使得該等導通時間週期分佈在該給定切換循環內以減少該輸入端處之一整體電流漣波。

A circuit arrangement, a signal processor, and a method of interleaved switched boundary mode power conversion are disclosed. The circuit arrangement comprises at least an input for receiving an input voltage from a power supply; an output to provide an output voltage to a load; a first interleaved circuit comprising a first energy storage device and a first controllable switching device; one or more secondary interleaved circuits, each comprising a secondary energy storage device, and a secondary controllable switching device; and a signal processor, connected to the controllable switching devices. The signal processor comprises a first switching cycle controller, configured for cycled zero-current switching operation of the first controllable switching device; and one or more secondary switching cycle controllers, configured for cycled zero-current switching operation of the secondary controllable switching devices. The signal processor is configured to control, in a given switching cycle, an on-time period of each of the secondary controllable switching devices to correspond to an on-time period of the first controllable switching device. The signal processor is further configured to control phases between the on-time periods of the first and the one or more

【發明說明書】

【中文發明名稱】

切換邊界模式交錯電力轉換器之數位控制

【英文發明名稱】

DIGITAL CONTROL OF SWITCHED BOUNDARY MODE
INTERLEAVED POWER CONVERTER

【技術領域】

【0001】 本發明係關於電力轉換器且更特定言之，本發明係關於一交錯邊界模式電力轉換器之控制。

【先前技術】

【0002】 電力轉換器及特定言之切換模式電力轉換器用於多種應用程式中以提供AC/DC及DC/DC轉換。舉例而言，切換模式電力轉換器(亦被稱為切換模式電力供應器(SMPS))廣泛用於電腦及行動電話電力供應單元中以從典型120 V/240 V AC主電源線提供必需操作電壓。

【0003】 在設計電力轉換器時之典型關注項目涉及轉換效率及成本。應容易明白，應最小化功率損耗以提高轉換器之整體效率且亦減少熱之產生，取決於設計及各自應用，熱可能難以消散。

【0004】 已知在邊界傳導模式或短「邊界模式」(BCM)中操作切換模式電力轉換器。不同於CCM (連續傳導模式)中之一連續操作，在邊界傳導模式中，意在當無電流或無大量電流流過開關時操作電力轉換器之開關。此操作模式減少切換損耗且亦允許使用較便宜組件，舉例而言歸因於無反向復原損耗而在一升壓切換模式電力轉換器設置中使用較便宜升壓二極體。另外，鑑於輸入電流遵循輸入電壓波形，BCM亦允許功率因數校

正(PFC)。

【0005】 BCM之一副產物係轉換器固有地使用一可變切換頻率。頻率主要取決於選定輸出電壓、輸入電壓之瞬時值、所使用能量儲存器之參數(例如，電感或電容)、及遞送至負載之輸出功率。最低頻率出現在正弦線電壓之峰值處。

【0006】 當較高電流將被轉換時使用交錯電力轉換器。此等類型之電力轉換器包括通常配置成彼此並聯的多個級/電路。本發明內容背景中之術語「交錯」意謂多個電路異相操作。舉例而言，在具有兩個級之一交錯電力轉換器中，級通常以180度異相(即，切換循環的一半異相)操作。交錯電力轉換器具有導致較少輸入電流變動/漣波且因此導致較少電磁干涉問題的優勢。

【0007】 在邊界傳導模式中操作一交錯電力轉換器時之一問題在於如下事實：切換頻率係高且可變的，每個循環中具有一頻率改變。即使兩個相鄰切換循環亦不具有相同循環週期 T ，此係因為輸入電壓在改變。因此，在多個級之間維持上文提及相移係複雜的。

【發明內容】

【0008】 因此，存在一目標：提供用於允許在邊界傳導模式中操作之交錯切換模式電力轉換之一有效電路配置及方法。

【0009】 藉由用於交錯切換邊界模式電力轉換之一電路配置、一信號處理器及一方法解決目標。附屬技術方案以及以下描述含有本發明之各項實施例。

【0010】 在在一個態樣中，提供一種用於交錯切換邊界模式電力轉換之電路配置，其至少包括：一輸入端，其用於從一電力供應器接收一輸

入電壓；一輸出端，其用以提供一輸出電壓至一負載；一第一交錯電路；一或多個次級交錯電路；及一信號處理器。根據此態樣，第一交錯電路至少包括一第一能量儲存裝置及一第一可控制切換裝置。一或多個次級交錯電路各自至少包括一次級能量儲存裝置及一次級可控制切換裝置。信號處理器連接至可控制切換裝置且至少包括：一第一切換循環控制器，其經組態用於第一可控制切換裝置之循環/週期性(recurrent)零電流切換操作；及一或多個次級切換循環控制器，其或其等經組態用於次級可控制切換裝置之循環/週期性零電流切換操作。

【0011】 信號處理器經組態以在一給定切換循環中控制次級可控制切換裝置之各者之一導通時間週期以對應於第一可控制切換裝置之一導通時間週期，且控制第一切換控制器與一或多個次級切換控制器之導通時間週期之間之相位，使得導通時間週期分佈在給定切換循環內以減少輸入端處之一整體電流漣波。

【0012】 本發明之一基本想法係允許在邊界傳導模式中操作一交錯切換模式電力轉換器。如本發明之發明者已確定，在此特定類型之電力轉換器中，除維持交錯操作之一相位要求以外，亦有必要提供零電流切換以允許邊界傳導模式操作。為運用一有效電路設置滿足此等要求，本發明提出控制切換裝置在一給定切換循環中以對應或「匹配」導通時間週期操作。

【圖式簡單說明】

【0013】 從各項實施例之以下論述將明白本發明之上述及其他目標、特徵及優勢。在圖中，

圖1展示用於切換邊界傳導模式(BCM)電力轉換之一電路配置之一實

施例之一示意性方塊圖；

圖2展示一例示性示意性PWM切換循環中之電感器電流 I_L 之一圖式；

圖3展示一交錯電路 ILC_N 在一AC輸入電壓 V_{IN} 之一全循環期間之操作之圖式；

圖4展示圖1之電路配置之交錯操作之一時序圖；

圖5展示用於交錯切換邊界模式電力轉換之一電路配置之一進一步實施例；

圖6展示相位更新模式中之一數位信號處理器之操作之一時序圖；

圖7展示經組態用於PWM同步模式之一數位信號處理器之一實施例之一方塊圖；

圖8展示圖7之實施例之一時序圖；

圖9展示一數位信號處理器之一進一步實施例之一示意性方塊圖；

圖10展示一數位信號處理器之又另一實施例之一示意性方塊圖；及

圖11展示圖10之實施例之一更詳細示意性方塊圖。

【實施方式】

【0014】

相關專利申請案

本申請案主張2017年8月9日申請之美國臨時專利申請案第62/543,235號之優先權，該案之全部內容據此出於全部目的而以引用的方式併入。

【0015】 可使用本申請案中描述之技術特徵來建構電路配置、信號處理器及積體電路裝置之各項實施例。論述本發明之一些實施例以便使熟

習此項技術者能夠製作且使用本發明。

【0016】 如前述內容中論述，且在一個態樣中，提供一種用於交錯切換邊界模式電力轉換之電路配置，其至少包括：一輸入端，其用於從一電力供應器接收一輸入電壓；一輸出端，其用以提供一輸出電壓至一負載；一第一交錯電路；一或多個次級交錯電路；及一信號處理器。

【0017】 根據此態樣，第一交錯電路至少包括一第一能量儲存裝置及一第一可控制切換裝置。一或多個次級交錯電路各自至少包括一次級能量儲存裝置及一次級可控制切換裝置。信號處理器連接至可控制切換裝置且至少包括：一第一切換循環控制器，其經組態用於第一可控制切換裝置之循環/週期性零電流切換操作；及一或多個次級切換循環控制器，其或其等經組態用於次級可控制切換裝置之循環/週期性零電流切換操作。

【0018】 信號處理器經組態以在一給定切換循環中控制次級可控制切換裝置之各者之一導通時間週期以對應於第一可控制切換裝置之一導通時間週期，且控制第一切換控制器與一或多個次級切換控制器之導通時間週期之間之相位，使得導通時間週期分佈在給定切換循環內以減少輸入端處之一整體電流漣波。

【0019】 在本論述之內容背景中，術語「切換邊界模式電力轉換」被理解為邊界傳導模式(BCM)中之切換模式電力轉換。一對應轉換器電路至少包括用於暫時儲存輸入能量且接著在一不同電壓下將該能量釋放至輸出端的一能量儲存裝置及一切換裝置。

【0020】 在一些實施例中，相較於電路中之總電阻，能量儲存裝置(諸如一電感器)之值可選定為大的。電阻(R)可能以電感器電阻、切換裝置電阻、濾波器電阻、板跡線電阻等之形式存在。電感器電流在一些實施

例中遵循基於導通時間期間電流之終值之一路徑，如 $I_f * e^{(-t/\zeta)}$ ，其中 $I_f = V_{in}/R$ ， $\zeta = L/R$ 。若 ζ 係大的，則電感器電流呈現為一直線。增大 ζ 之值之一個方式係藉由使用有效開關及電感器而減小電阻 (R) 值。在關斷時間期間，除其他電阻以外，負載電阻亦貢獻於 R 。在一些實施例中，可藉由輸入電壓、負載範圍及切換頻率限制設定 L 之值。

【0021】 在 BCM 中，當通過能量儲存裝置之電流返回至零時起始一新切換週期，其處於連續傳導模式 (CCM) 及不連續傳導模式 (DCM) 之邊界。

【0022】 交錯電力轉換及一對應交錯電力轉換器被理解為使用多個級，下文中亦被稱為「交錯電路」，其等異相操作。舉例而言，在具有兩個交錯電路之一交錯電力轉換器中，電路通常以 180 度異相操作。在本發明內容背景中，一「交錯電路」至少包括一能量儲存裝置及一可控制切換裝置。通常，交錯電路彼此並聯連接。

【0023】 本發明內容背景中之一「能量儲存裝置」被理解為用於至少暫時儲存電能之一裝置。舉例而言，一能量儲存裝置可包括一或多個電感器/電感及/或一或多個電容器/電容。

【0024】 本發明內容背景中之一「可控制切換裝置」可為任何適合類型以控制一電流。切換裝置可包括(舉例而言)一或多個半導體開關，諸如雙極電晶體、場效應電晶體、MOSFET、IGBT、SiC、GAN 等。

【0025】 根據本發明態樣，電路配置包括信號處理器。在此內容背景中，一信號處理器被理解為允許依 kHz 範圍中之一頻率(舉例而言)根據一脈衝寬度調變 (PWM) 循環控制切換裝置的一裝置。在一些實例中，信號處理器經組態以依近似 500 kHz 之一頻率在 PWM 中控制開關。在一些實

施例中，信號處理器係一數位信號處理器(DSP)，例如，具有PWM單元、ADC等之一DSP。一DSP架構促成用於零電流點偵測之指令之較快速執行。

【0026】 根據本發明態樣之信號處理器至少包括一第一切換循環控制器及一或多個次級切換循環控制器，該等切換循環控制器經組態用於零電流切換。在此內容背景中，「零電流切換」被理解為在無電流或僅(例如)小於100 μA 之一較小電流流動時控制切換裝置。如鑑於電路配置經組態用於邊界傳導模式操作將明白，零電流切換特定言之涉及在無電流或僅一較小電流流動時自一關斷狀態(即，切換裝置之非傳導狀態)至一導通狀態(即，切換裝置之一傳導狀態)之控制。

【0027】 本說明之內容背景中之能量儲存裝置之一「零電流點」被理解為在一充電/放電循環(本文中亦被稱為「切換循環」)之後能量儲存裝置完全放電之時間點。

【0028】 一「中間循環」時間對應於切換循環週期的一半且因此係在能量儲存裝置之兩個隨後零電流點之間相等間隔之各切換循環中之一時間點。

【0029】 根據本發明態樣，信號處理器經組態以在一給定切換循環中控制次級可控制切換裝置之各者之一導通時間週期以對應於第一可控制切換裝置之一導通時間週期。相應地，其中切換裝置之各者被控制為傳導之切換循環中之時間週期至少實質上匹配，即，實質上相同。在此內容背景中，術語「實質上」被理解為包括幾奈秒之導通時間週期中之輕微偏差。多個交錯電路之切換時間週期中之一偏差可能在大約100奈秒之範圍中。

【0030】此內容背景中之一「切換循環」被理解為各自可控制切換裝置被設定為傳導(即，處於導通狀態)及可控制切換裝置隨後被設定為非傳導(即，處於關斷狀態)之組合時間。在一PWM控制之情況下，切換循環對應於PWM循環時間T。

【0031】根據本發明態樣，信號處理器進一步經組態以控制第一切換控制器與一或多個次級切換控制器之導通時間週期之間之相位，使得導通時間週期分佈在給定切換循環內。

【0032】如將明白，此將「等化」電流輸入且因此減少輸入端處之一整體電流漣波且因此減少電磁干擾效應。

【0033】在一些實施例中，導通時間週期均勻分佈在給定切換循環內，此提供整體電流漣波之一特別有益減少。然而，應注意，導通時間週期之任何分佈(即，避免同時具有全部可控制切換裝置之導通時間週期)將減少整體電流漣波。

【0034】在一些實施例中，導通時間週期之間之相位被設定為對應於 $((n-1))/N*360$ ，其中N係交錯電路之總數且n係各自次級交錯電路之一索引編號。因此，對於一給定次級交錯電路n，各自相位可經判定為 $\frac{(n-1)}{N}$ *360。

【0035】舉例而言，給定總計N=3個交錯電路，一第一次級交錯電路(即，電路n=2)之相位係120度，而一第二次級交錯電路(即，電路n=3)之相位係240度。應注意，本文中之術語「相位」涉及各自次級交錯電路之可控制切換裝置被設定為一導通狀態與第一交錯電路之可控制切換裝置被設定為一導通狀態之時間相比的延遲。角相位在切換循環(例如，在一PWM中，具有時間T之PWM循環)內定義。

【0036】 現將參考圖式，其中實施例之各種元件將被賦予數字標號且其中將論述進一步實施例。

【0037】 對組件、模組、單元、裝置、區段、部分、程序步驟及其他元件之特定參考不意欲係限制的。此外，應瞭解，在參考替代圖時，相同部分具有相同或類似元件符號。應進一步注意，圖係示意性的且經提供用於指導熟習此項技術的讀者且不一定按比例繪製。實情係，各種圖式比例、縱橫比及圖中展示之組件之數目可能故意扭曲以使某些特徵或關係較容易理解。

【0038】 圖1展示用於切換邊界傳導模式(BCM)電力轉換之一電路配置(即在本發明實施例中，一切換模式升壓轉換器電路1)之一實施例之一示意性方塊圖。

【0039】 升壓轉換器電路1包括經組態用於(例如)在110 V、60 Hz或240 V、50 Hz下連接至一典型主電源連接的一輸入端或輸入級2。在輸入端2處提供一橋式整流器3以獲取正半波。升壓轉換器電路1進一步包括一第一交錯電路 ILC_1 及多個次級交錯電路 ILC_2 、...、至 ILC_N ，其等與彼此並聯連接且各自包括呈一電感器 L_N 之形式之一能量儲存裝置、MOSFET切換裝置 S_N 及返馳二極體 D_N ，其中索引 N 係指各自交錯電路 ILC_1 、 ILC_2 、...、至 ILC_N 。如從圖1將明白，升壓轉換器電路1可包括大於一個之任何數目個交錯電路 ILC ，此取決於各自應用且特定言之取決於將遞送至負載11之總電流。升壓轉換器電路1進一步包括輸出電容器7、輸出端8、及用於操作MOSFET切換裝置 S_1 、 S_2 、...、 S_N 之閘極 G_1 、 G_2 、...、 G_N 之一數位信號處理器(DSP；圖1中未展示)，如下文中說明。

【0040】 電路1之一般操作對應於一典型升壓轉換器之一般操作。

為了清楚起見，首先將論述一個交錯電路ILC之功能性，接著進行交錯操作之論述。

【0041】 當各自MOSFET S_N 處於導通狀態時，電路ILC_N之電感器 L_N 充電。一旦電感器 L_N 充電，MOSFET S_N 便切換至關斷狀態，使得僅剩餘電流路徑通過返馳二極體 D_N 及負載11，負載11在圖1中展示為一電阻。鑑於來自電感4及輸入端2兩者之增加之電流，電壓增加。當MOSFET S_N 處於關斷狀態時，在導通狀態期間儲存於電感器 L_N 中之能量透過二極體 D_N 放電至負載電阻11中。

【0042】 在典型BCM操作中，當通過電感器4之電流 i_{LN} 返回至零時起始PWM之一新切換週期。圖2展示一例示性示意性PWM切換循環中之電感器電流 i_L 之一圖式。上升電流斜率通常可對應於 V_{IN}/L 且下降電流斜率通常可對應於 $\frac{(V_{IN}-V_{OUT})}{L}$ 。

【0043】 如從圖2之底部部分可見，一PWM控制信號施加於MOSFET S_N 。當PWM信號為高時，MOSFET S_N 係傳導的且電感器 L_N 中之電流 I_{LN} 增大。此時間週期在本文中被描述為 T_{ON} 時間。一旦達到電感器 L_N 之所要電荷，PWM信號便被控制為低且MOSFET 5被設定為非傳導的。電流 I_{LN} 逐漸減小，直至電感器 L_N 完全放電。此時間週期在本文中被描述為 T_{OFF} 時間。 T_{ON} 及 T_{OFF} 兩者係一切換循環 T ，即，在此實施例中，一PWM/切換循環 T 。

【0044】 當電感器 L_N 完全放電(即，在PWM循環中之時間之一「零電流點」)時，下一PWM循環開始。PWM信號對應地被控制為高且MOSFET S_N 被切換為傳導的。

【0045】 如前述內容中論述，鑑於當無大量電流流動時控制

MOSFET S_N 自一關斷狀態至一導通狀態，BCM避免切換損耗，此在本文中
中被稱為「零電流切換」。

【0046】圖3展示一交錯電路 ILC_N 在AC輸入電壓 V_{IN} 之一全循環期間之操作之圖式。如從圖將明白，電感器 L_N 在根據PWM信號之輸入電壓(在圖3中展示為 V_{PWM})之各半循環中多次充電及放電。轉換器電路1及更精確地各交錯電路 ILC_N 以一可變切換頻率操作，該可變切換頻率主要取決於所要輸出參考電壓 $V_{O,ref}$ 、輸入電壓 V_{IN} 之瞬時值、電感器4之電感器值、及遞送至負載 R_L 11之輸出功率。

【0047】當輸入電流遵循正弦輸入電壓波形時操作頻率改變，如圖3中展示。最低頻率出現在正弦輸入之峰值，即，線電壓。如從圖3將明白，且由於 I_L 之電流波形係大致三角形，各PWM週期中之平均值與輸入電壓 V_{IN} 成比例。因此，提供一正弦 V_{IN} ，電路1之輸入電流 I_{IN} 以高精度遵循 V_{IN} 之波形且從主電源汲取一正弦輸入電流。因此，在BCM中操作轉換器1對於功率因數校正(PFC)而言係理想的。

【0048】當圖2及圖3展示交錯電路 ILC_N 之各者之操作時，圖4展示具有例示性總數 $N=4$ 個交錯電路之一電路配置1之交錯操作之一時序圖。如從圖4將明白，交錯電路 ILC_N (即，電路 ILC_N 之對應MOSFET S_N 之閘極 G_N)異相操作以減少輸入端2處之一電流漣波 Δi_{IN} ，其明顯小於 Δi_L ，即，交錯電路 ILC_N 之一者之電流 i_L 之最大差值/跨度。

【0049】在本發明實施例中，各次級交錯電路 ILC_N 之操作相對於第一交錯電路 ILC_1 偏移達 $\frac{(n-1)}{N} * 360$ ，其中 N 係交錯電路之總數且 n 係各自次級交錯電路之一索引編號。由此得出，在圖4之實例中， ILC_2 展示 90° 之一相移， ILC_3 展示 180° 之一相移，且 ILC_4 展示 270° 之一相移以在一給定切換

循環T內均勻地「等化」或分佈來自輸入端2之電流汲取，從而減少電磁干擾(EMI)效應且因此允許更小且更具成本效率EMI濾波器。

【0050】圖5展示用於交錯切換邊界模式電力轉換之一電路配置51之一進一步實施例。電路配置51對應於電路配置1，惟下文除外。第一，電路配置51僅包括一第一交錯電路 ILC_1 及一第二交錯電路 ILC_2 ，即，一兩級設置。應注意，為了清楚起見，圖5僅展示兩個級。當然，兩個以上級在對應替代實施例中係可行的。

【0051】除電感器 L_N 、MOSFET切換裝置 S_N 及返馳二極體 D_N 以外，各交錯電路亦包括一電流感測器 ZCD_N ，其包括電感耦合至各自電感器 L_N 之一次級電感器，以及一相關聯比較器 $IZCD_N$ 。電流感測器 ZCD_N 連接至數位信號處理器52以允許零電流切換操作。提供兩個進一步比較器 I_{CH1} 及 I_{CH2} 以判定通過各自MOSFET S_1 及 S_2 之電流。進一步比較器53及54分別經配置以判定輸入電壓 V_{IN} 及 V_{OUT} 。本發明實施例中之DSP 52為可購自美國亞利桑那州Chandler之Microchip Technology Inc.之dsPIC33EP系列類型。

【0052】數位信號處理器52可在不同操作模式中操作。在下文中，參考圖6之時序圖來論述一例示性「相位更新模式」。

【0053】在此實施例中，數位信號處理器52判定用於兩個MOSFET S_1 及 S_2 之PWM操作之參數。DSP 52對應地包括組態成電流重設模式之至少兩個內部PWM驅動模組。

【0054】特定言之，電流感測器 ZCD_N 提供各PWM循環中之瞬時時間，其中通過各自電感器 L_N 之電流達到零，其用作一電流重設觸發器且因此在電流重設模式操作中重新起動一新PWM循環。

【0055】 從輸出端8及比較器53處之當前電壓 V_{OUT} 及由DSP 52之製造商或使用者在DSP 52之內部記憶體中預定義之一參考電壓 $V_{O,REF}$ 判定兩個MOSFET S_1 及 S_2 之所要導通時間。 $V_{O,REF}$ 對應於輸出端8處之所要電壓，施加於負載11。應注意，MOSFET S_1 之導通時間被設定為對應於每個PWM循環中之MOSFET S_2 之導通時間。

【0056】 除上文以外，亦從前述PWM循環判定總PWM循環時間 T 。雖然如此做在循環時間 T 中提供一個循環延遲，但即使考量切換操作之變化頻率，所得誤差仍相對較小，如前述內容中參考圖3論述。為判定PWM循環時間 T ，DSP 52經程式化以判定提供至MOSFET S_1 之PWM信號(即，施加於第一交錯電路之PWM信號)之最近兩個上升邊緣之間之經過時間。替代地，可使用DSP 52之一「輸入擷取」接腳來對PWM循環進行取樣，前提是在所使用之各自類型之DSP 52的情況下存在DSP 52之「輸入擷取」接腳。

【0057】 參考圖6之時序圖且如展示，兩個交錯電路及更精確地MOSFET S_1 及 S_2 以PWM信號操作。在圖6中，「PWM1」係指施加於MOSFET S_1 之PWM信號且「PWM2」係指施加於MOSFET S_2 之PWM信號。 I_1 及 I_2 分別係指通過電感器 L_1 及 L_2 之電流。

【0058】 以各PWM切換循環中之相同導通時間驅動兩個MOSFET，此允許零電流切換及因此BCM模式中之操作。PWM2相較於PWM1相移達一PWM循環的一半(即， $T/2$)以用於一完全交錯操作。在PWM1之各切換循環開始時設定PWM2之相位。若在零電流瞬時及相位之瞬時中存在任何差異(其可能在短暫態狀況期間發生)，則在各循環結束時進行零電流瞬時與循環時間 T 之一對準/更新。

【0059】圖6展示多個電感之所得電流 I_1 及 I_2 。如本發明者已判定，不同交錯電路之間之不同電感僅對時序具有一可忽略效應，使得電感之輕微變動僅對如本文中論述般操作時之時序具有很少效應。然而，應注意，由一給定級中之電流共用之功率與級電感之值成反比，使得在一些實施例中，相同電感用於全部交錯電路中。

【0060】如前述內容中參考時序圖圖6論述，特定言之鑑於邊界傳導模式中之變化切換頻率，論述之交錯BCM操作要求在每個PWM循環中設定次級交錯電路之相位。鑑於一些市售數位信號處理器在於電流重設模式中操作時不允許一相位更新，在下文中參考圖7之方塊圖及圖8之時序圖論述圖5之數位信號處理器52之操作之一對應進一步實施例，亦被稱為「PWM同步模式」。數位信號處理器52之兩個操作模式(即，前述內容中參考圖6論述之操作及下文中參考圖7及圖8論述之操作)可在軟體及/或硬體中實現，其中軟體可包括於數位信號處理器52之一內部記憶體(未展示)中。雖然DSP 52可包括用於兩個操作模式之軟體，使得可在操作期間設定所要模式，但當提供一個操作模式時，其當然係足夠的，此取決於所使用DSP之類型之能力。

【0061】如從圖7將明白，當前實施例使用兩個「中間」PWM模組(即，PWMa及PWMb)來獲取用於控制次級交錯電路及MOSFET S_2 之PWM2。應注意，根據本實施例之全部PWM模組在電流重設模式中操作。

【0062】如在前述內容中參考圖6論述般(即，基於藉由ZCD₁判定之零電流點)產生PWM1。基於偵測之零電流點，比較器電路CMP₁產生一脈衝以起動或重新起動(重設)用於信號PWM1之一PWM循環。對應於前述

操作模式，自輸出端8及比較器53處之當前電壓 V_{OUT} 及參考電壓 V_{REF} 判定兩個MOSFET S_1 及 S_2 之所要導通時間。如論述般，從前述PWM循環判定總PWM循環時間 T 。應注意，全部比較器電路 CMP_N 係DSP之周邊設備。

【0063】 關於PWM2之產生，自如藉由零電流感測器 ZCD_2 判定之次級交錯電路之經判定零電流點及由比較器電路 CMP_2 產生之一對應起動或重新起動脈衝產生中間PWMb信號。PWMb信號因此在經判定零電流點上起動一新循環且因此判定零電流點之瞬時。PWMb信號被提供至一進一步PWM模組用於產生PWMa。此PWM模組亦接收 CMP_1 信號，以及經判定PWM循環時間 T 。使用對應於第一交錯電路之一零電流點之 CMP_1 脈衝來起動或重新起動PWMa。PWMa以一作用時間循環(duty cycle) $T/2$ (即，第一交錯電路之PWM循環時間的一半)程式化。使用PWMb在次級交錯電路之零電流點處截斷PWMa，如圖8之時序圖中展示。

【0064】 PWMa信號被提供至DSP 52之一第四PWM模組以使用PWMa之一下降邊緣來觸發一PWMb循環之一起動或重新起動，從而提供PWM2至次級交錯電路之MOSFET S_2 。PWMb之導通時間被設定為對應於PWMa之導通時間。

【0065】 在此實施例中，比較器 CMP_1 及 CMP_2 亦允許添加用於MOSFET S_1 及 S_2 之切換之一控制延遲。鑑於考量特定言之MOSFET S_1 及 S_2 之典型寄生電容，此一延遲可係有用的，鑑於在此情況中跨MOSFET S_1 及 S_2 之寄生電容之電壓將透過MOSFET S_1 及 S_2 放電，電感器之實際零時刻對於切換而言可能不理想。為抵消此損耗，可引入一延遲。基於寄生電容值來預定義延遲時間。典型延遲時間之範圍在100奈秒與400奈秒之間。應注意，鑑於在MOSFET S_1 及 S_2 之切換中引入之相當小的延遲，經

延遲切換點在本文中仍被視為零電流點。

【0066】圖9展示根據用於總計 N 個交錯電路 ILC_N 之前述操作模式操作之一數位信號處理器92之一示意性方塊圖。當然，此情況中之數位信號處理器92包括對應數目個PWM驅動模組。

【0067】圖10以一示意性方塊圖展示一數位信號處理器102之一進一步實施例。如從圖可見，本發明實施例使用電壓 V_{IN} 、 V_{OUT} 及 V_{REF} 來控制PWM操作，而無需一電流量測。相應地，本文中可省略電流感測器 ZCD_N ，因此減小整體設置之成本及大小。

【0068】使用對應於 V_{IN} 及 V_{OUT} 之兩個電壓信號以及由數位信號處理器102之一內部記憶體(未展示)再次提供之一預定義電壓參考 $V_{O,REF}$ ，數位信號處理器102計算各PWM循環中之零電流點，即，電感器電流 i_{LN} 分別達到零之時間點。

【0069】本發明實施例中之信號處理器102係dsPIC33EP系列類型之一數位信號處理器。

【0070】圖11展示圖10之實施例之一更詳細示意性方塊圖。

【0071】在各自比較器54及53處接收第一(對應於 V_{IN})電壓信號及第二(對應於 V_{OUT})電壓信號且隨後藉由各自比較器54及53對該等電壓信號進行取樣(參見圖5)。從記憶體40獲取預定義電壓參考 $V_{O,REF}$ 。

【0072】信號處理器102經組態以在PWM之作用時間循環低於50%時(即，在 $V_{IN} > V_{OUT}/2$ 至 $V_{IN,PEAK}$ 時)在 $T/2$ 處對電壓信號取樣。此提供週期對應於輸入電壓之平均值。在此間隔期間發生大部分功率轉移。由於作用時間循環及頻率在此情況中為低，因此存在足夠時間用於計算下一零電流點及切換週期。

【0073】對於輸入電壓半波之剩餘部分，取樣頻率朝向零電流點變高且在取樣將在 $T/2$ 完成之情況下不存在足夠時間用於計算。代替地，對於等於或高於50%之一作用時間循環，信號處理器9經組態以在接近循環之起點處(舉例而言在供切換暫態逐漸消失的100 ns之一小延遲之後)對電壓信號取樣。由於輸入電壓相較於其峰值係小的，因此在起點及 $T/2$ 取樣之值之間之差不顯著。

【0074】兩個電壓信號被提供至運算放大器41a、41b用於信號調節且接著被提供至類比轉數位(ADC)電路42a、42b。兩個ADC電路42a、42b將電壓信號轉換成數位資訊且為具一 $V_{min} : 0 \text{ V}$ 及一 $V_{max} : 3.3 \text{ V}$ 之12位元類型。

【0075】信號處理器102進一步包括用以提供總PWM循環時間 T 及導通時間 T_{ON} 至PWM模組 PWM_N 的多個模組。如圖11之上部部分中展示，減法模組43及除法模組44提供 $\frac{V_{OUT}}{V_{OUT}-V_{IN}}$ 至乘法模組45。圖11中展示之上部路徑係用於計算PWM週期值之一高頻執行路徑，在此實施例中以500 kHz之一最大頻率操作。

【0076】在圖11之下部部分中，自 V_{OUT} (即，當前輸出電壓)及預定義電壓參考 $V_{O,REF}$ 計算PWM之導通時間 T_{ON} 。求和節點46比較當前輸出電壓 V_{OUT} 與「設定點」 $V_{O,REF}$ 。所得誤差信號被提供至濾波器/補償器47，該濾波器/補償器47以一相對較低頻率(例如，10 Hz)運行以移除通常存在於輸出電壓 V_{OUT} 中之二次諧波分量。

【0077】經濾波誤差信號被提供至限制器48。限制器48特定言之在一負載側短路情境中提供安全性。在輸出/負載側之一短路期間，MOSFET S_N 之導通時間趨向於變高。限制器48限制最大導通時間 T_{ON} ，

及因此饋送至輸出端之最大功率。因此，安全地處置一短路情境。若輸入電壓及導通時間兩者皆在限制內，則不出現一過功率狀況。

【0078】 乘法器45接收對應處理之誤差信號作為導通時間 T_{ON} 且對應地將 $\frac{V_{OUT}}{V_{OUT}-V_{IN}} \times T_{ON}$ 提供至延遲49且隨後提供至PWM模組 PWM_1 作為總PWM週期時間 T 。基於通過一各自相移模組54之PWM週期時間 T 來計算剩餘PWM模組之相位。

【0079】 T_{ON} 亦被直接提供至PWM模組 PWM_N 。使用 T 及 T_{ON} ，各PWM模組可將適當PWM時序設定施加於MOSFET S_N 之各自閘極 G_N 。鑑於計算係基於 V_{OUT} 及 V_{IN} ，可靠地判定各PWM循環中之零電流點。

【0080】 雖然已在圖式及前述描述中詳細圖解說明且描述本發明，但此圖解說明及描述應被認為係闡釋性或例示性且非限制性的；本發明不限於揭示之實施例。舉例而言，可在一實施例中操作本發明，其中：

- 代替電感器4或除電感器4以外，亦使用一電容器作為一能量儲存裝置；

- 一EMI (電磁干擾)濾波器經包含且經設計以傳遞較低頻率分量且削弱較高頻率分量；

- 濾波器/補償器47係一2P2Z或一PID控制器；及/或

- 代替包括一耦合電感器之電流感測器 ZCD_N ，電流感測器 ZCD_N 包括一CT或霍爾效應感測器，或用於電感器電流量測及/或二極體電流量測之一感測電阻器。

【0081】 自對圖式、揭示內容及隨附發明申請專利範圍之一研究，熟習此項技術者可在實踐所主張發明時理解並實現所揭示實施例之其他變動。在發明申請專利範圍中，字詞「包括」不排除其他元件或步驟，且不

定冠詞「一」或「一個」不排除複數個。一單一處理器、模組或其他單元可實現發明申請專利範圍中敘述之數個項目之功能。

【0082】 在互不相同的附屬發明申請專利範圍中敘述某些措施之純粹事實不指示無法有利地使用此等措施之一組合。發明申請專利範圍中之任何元件符號不應被解釋為限制範疇。

【符號說明】

【0083】

1	切換模式升壓轉換器電路
2	輸入端或輸入級
3	橋式整流器
7	輸出電容器
8	輸出端
11	負載
40	記憶體
41a	運算放大器
41b	運算放大器
42a	類比轉數位(ADC)電路
42b	類比轉數位(ADC)電路
43	減法模組
44	除法模組
45	乘法模組
46	求和節點
47	濾波器/補償器

48	限制器
49	延遲
51	電路配置
52	數位信號處理器
53	比較器
54	比較器
92	數位信號處理器
102	數位信號處理器
CMP ₁	比較器電路
CMP ₂	比較器電路
D _N	返馳二極體
G ₁	閘極
G ₂	閘極
G _N	閘極
I ₁	電流
I ₂	電流
ILC ₁	第一交錯電路
ILC ₂	次級交錯電路
ILC _N	次級交錯電路
L ₁	電感器
L ₂	電感器
L _N	電感器
PWM	脈衝寬度調變

PWM_1	脈衝寬度調變(PWM)模組
$PWMa$	「中間」脈衝寬度調變(PWM)模組
$PWMb$	「中間」脈衝寬度調變(PWM)模組
PWM_N	脈衝寬度調變(PWM)模組
R_L	負載
S_1	MOSFET切換裝置
S_2	MOSFET切換裝置
S_N	MOSFET切換裝置
T_{ON}	導通時間
ZCD_2	零電流感測器



201924200

【發明摘要】**【中文發明名稱】**

切換邊界模式交錯電力轉換器之數位控制

【英文發明名稱】DIGITAL CONTROL OF SWITCHED BOUNDARY MODE
INTERLEAVED POWER CONVERTER**【中文】**

本發明揭示一種交錯切換邊界模式電力轉換之電路配置、信號處理器及方法。該電路配置至少包括：一輸入端，其用於從一電力供應器接收一輸入電壓；一輸出端，其用以提供一輸出電壓至一負載；一第一交錯電路，其包括一第一能量儲存裝置及一第一可控制切換裝置；一或多個次級交錯電路，各自包括一次級能量儲存裝置及一次級可控制切換裝置；及一信號處理器，其連接至該等可控制切換裝置。該信號處理器包括：一第一切換循環控制器，其經組態用於該第一可控制切換裝置之循環零電流切換操作；及一或多個次級切換循環控制器，其或其等經組態用於該等次級可控制切換裝置之循環零電流切換操作。該信號處理器經組態以在一給定切換循環中控制該等次級可控制切換裝置之各者之一導通時間週期以對應於該第一可控制切換裝置之一導通時間週期。該信號處理器進一步經組態以控制該第一切換控制器與該一或多個次級切換控制器之該等導通時間週期之間之相位，使得該等導通時間週期分佈在該給定切換循環內以減少該輸入端處之一整體電流漣波。

【英文】

A circuit arrangement, a signal processor, and a method of

interleaved switched boundary mode power conversion are disclosed. The circuit arrangement comprises at least an input for receiving an input voltage from a power supply; an output to provide an output voltage to a load; a first interleaved circuit comprising a first energy storage device and a first controllable switching device; one or more secondary interleaved circuits, each comprising a secondary energy storage device, and a secondary controllable switching device; and a signal processor, connected to the controllable switching devices. The signal processor comprises a first switching cycle controller, configured for cycled zero-current switching operation of the first controllable switching device; and one or more secondary switching cycle controllers, configured for cycled zero-current switching operation of the secondary controllable switching devices. The signal processor is configured to control, in a given switching cycle, an on-time period of each of the secondary controllable switching devices to correspond to an on-time period of the first controllable switching device. The signal processor is further configured to control phases between the on-time periods of the first and the one or more secondary switching controllers, so that the on-time periods are distributed over the given switching cycle to reduce an overall current ripple at the input.

【指定代表圖】

圖1

【代表圖之符號簡單說明】

1	切換模式升壓轉換器電路
2	輸入端或輸入級
3	橋式整流器
7	輸出電容器
8	輸出端
11	負載
D_N	返馳二極體
G_1	閘極
G_2	閘極
G_N	閘極
ILC_1	第一交錯電路
ILC_2	次級交錯電路
ILC_N	次級交錯電路
L_1	電感器
L_2	電感器
L_N	電感器
R_L	負載
S_1	MOSFET切換裝置
S_2	MOSFET切換裝置
S_N	MOSFET切換裝置

【發明申請專利範圍】

【第1項】

一種用於交錯切換邊界模式電力轉換之電路配置，其至少包括：

一輸入端，其用於從一電力供應器接收一輸入電壓；

一輸出端，其用以提供一輸出電壓至一負載；

一第一交錯電路，其包括：

一第一能量儲存裝置；及

一第一可控制切換裝置；

一或多個次級交錯電路，其或其等各自包括：

一次級能量儲存裝置；及

一次級可控制切換裝置；

該電路配置進一步包括一信號處理器，其連接至該等可控制切換裝置；該信號處理器包括

一第一切換循環控制器，其經組態用於該第一可控制切換裝置之循環零電流切換操作；及

一或多個次級切換循環控制器，其或其等經組態用於該等次級可控制切換裝置之循環零電流切換操作，其中

該信號處理器經組態以在一給定切換循環中控制該等次級可控制切換裝置之各者之一導通時間週期以對應於該第一可控制切換裝置之一導通時間週期；且其中

該信號處理器進一步經組態以控制該第一切換控制器與該一或多個次級切換控制器之該等導通時間週期之間之相位，使得該等導通時間週期分佈在該給定切換循環內以減少該輸入端處之一整

體電流漣波。

【第2項】

如請求項1之電路配置，其中零電流切換期間之該信號處理器經組態以至少在相關聯能量儲存裝置之一個零電流點處控制該等切換裝置。

【第3項】

如請求項2之電路配置，其中該信號處理器經組態以在該至少一個零電流點處控制該等切換裝置自一關斷狀態至一導通狀態。

【第4項】

如前述請求項中一項之電路配置，其中信號處理器經組態以相對於該第一可控制切換裝置控制該等次級可控制切換裝置之至少一者之該導通時間週期之該相位以對應於 $\frac{(n-1)}{N} * 360$ ，其中N係交錯電路之總數且n係該次級可控制切換裝置之該各自次級交錯電路之一索引編號。

【第5項】

如前述請求項中一項之電路配置，其中該信號處理器經組態以控制該等導通時間週期以在每個切換循環中彼此對應。

【第6項】

如前述請求項中一項之電路配置，其中該信號處理器經組態以在每個切換循環中控制該第一切換控制器及該一或多個次級切換控制器之該等導通時間週期之間之該等相位。

【第7項】

如前述請求項中一項之電路配置，其中各切換循環控制器經組態用於該相關聯可控制切換裝置之PWM操作。

【第8項】

如前述請求項中一項之電路配置，其中該信號處理器包括一延遲模組，該延遲模組經組態使得至少一個切換點延遲達一預定延遲時間。

【第9項】

如前述請求項中一項之電路配置，其中各交錯電路包括一能量儲存電流感測器，該能量儲存電流感測器與該信號處理器連接以判定該相關聯能量儲存裝置之至少一個零電流點。

【第10項】

如前述請求項中一項之電路配置，其中該信號處理器經組態以從輸入電壓、輸出電壓、及一參考輸出電壓之一或多者判定該第一可控制切換裝置之該導通時間週期。

【第11項】

如前述請求項中一項之電路配置，其中該信號處理器經組態以從一先前切換循環判定該第一交錯電路之一切換循環週期。

【第12項】

如前述請求項中一項之電路配置，其中

該第一切換循環控制器經組態用於PWM操作，其中該第一可控制切換裝置在該第一能量儲存裝置之一零電流點處被設定為一導通狀態；且其中

該一或多個次級切換循環控制器經組態用於具有 $\frac{(n-1)}{N} * 360$ 之一相位之PWM操作，其中N係交錯電路之總數且n係該各自次級切換循環控制器之一索引編號。

【第13項】

如前述請求項中一項之電路配置，其中

該第一切換循環控制器經組態用於PWM操作，其中該第一可控制切換裝置在該第一能量儲存裝置之一零電流點處被設定為一導通狀態；其中兩個隨後零電流點定義該第一交錯電路之一切換循環週期；且其中

該信號處理器包括一PWM模組，該PWM模組經組態以在該第一可控制切換裝置之一導通狀態轉換後觸發一中間PWM循環且在該第一交錯電路之該切換循環週期的一半進行一相位狀態轉換；且其中

該等次級切換循環控制器之一者經組態用於PWM操作，其中該相關聯可控制切換裝置在該中間PWM循環之該相位狀態轉換後被設定為一導通狀態。

【第14項】

如前述請求項中一項之電路配置，其中該信號處理器進一步經組態以接收輸入電壓及輸出電壓資訊且從該輸入電壓及輸出電壓資訊判定該至少一個零電流點。

【第15項】

如前述請求項中一項之電路配置，其中該信號處理器進一步包括一限制器，該限制器經組態以提供最大導通時間資訊至該PWM模組。

【第16項】

如前述請求項中一項之電路配置，其中該電路配置係一升壓轉換器。

【第17項】

如前述請求項中一項之電路配置，其進一步包括用以整流一AC輸入

電壓的一整流器電路。

【第18項】

一種用於如前述請求項中任一項之電路配置中之信號處理器。

【第19項】

一種交錯切換邊界模式電力轉換之方法，其包含如請求項1至17中任一項之電路配置之操作。

【第20項】

一種機器可讀媒體，其包含經組態以導致一信號處理器執行如請求項19之方法之內容物。

