



República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial.

(21) **PI 1002425-5 A2**



(22) Data de Depósito: 27/07/2010
(43) Data da Publicação: 15/05/2012
(RPI 2158)

(51) *Int.Cl.:*
H03M 1/56
H04N 5/335

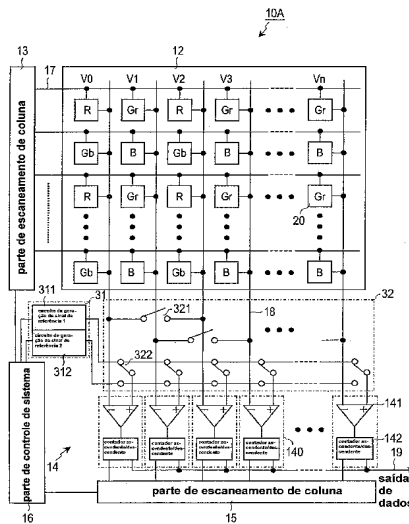
(54) Título: DISPOSITIVO DE SENSOREAMENTO DE IMAGEM EM ESTADO SÓLIDO, MÉTODO DE CONVERSÃO ANALÓGICA-DIGITAL DE UM DISPOSITIVO DE SENSOREAMENTO DE IMAGEM EM ESTADO SÓLIDO, E, APARELHO ELETRÔNICO

(30) Prioridade Unionista: 03/08/2009 JP 2009-180374

(73) Titular(es): Sony Corporation

(72) Inventor(es): Hyroyasu Kondo

(57) Resumo: DISPOSITIVO DE SENSOREAMENTO DE IMAGEM EM ESTADO SÓLIDO, MÉTODO DE CONVERSÃO ANALÓGICA-DIGITAL DE UM DISPOSITIVO DE SENSOREAMENTO DE IMAGEM EM ESTADO SÓLIDO, E, APARELHO ELETRÔNICO. Um dispositivo de sensoramento de imagem em estado sólido inclui: uma unidade de arranjo de pixel incluindo pixels dispostos em uma matriz, e uma linha de sinal vertical cabeada em relação a cada coluna de pixel; um circuito de conversão analógica-digital provido em relação a cada coluna de pixel e tendo um comparador usando um sinal analógico como uma entrada de alvo de comparação e um contador medindo um tempo de partida até conclusão da comparação do comparador; uma unidade geradora de sinal de referência que gera sinais de referência com formas de onda rampa; uma primeira chave que, em um modo de leitura de redução, encurta a linha de sinal vertical pertencente a uma coluna de pixel de um grupo específico de colunas de pixel e a linha de sinal vertical pertencente a outro grupo de colunas de pixel da qual nenhum sinal é lido; e uma segunda chave que, no modo de leitura de redução, provê os sinais de referência ao comparador pertencente à uma coluna de pixel e o comparador pertencente ao outro grupo, respectivamente.



“DISPOSITIVO DE SENSOREAMENTO DE IMAGEM EM ESTADO SÓLIDO, MÉTODO DE CONVERSÃO ANALÓGICA-DIGITAL DE UM DISPOSITIVO DE SENSOREAMENTO DE IMAGEM EM ESTADO SÓLIDO, E, APARELHO ELETRÔNICO”

5 FUNDAMENTO DA INVENÇÃO

1. Campo da Invenção

A presente invenção refere-se a um dispositivo de sensoreamento de imagem em estado sólido, um método de conversão analógica-digital do dispositivo de sensoreamento de imagem em estado sólido, e um aparelho eletrônico. Especificamente, um dispositivo de sensoreamento de imagem em estado sólido tipo endereço X-Y representado por um sensor de imagem CMOS (incluindo MOS), um método de conversão analógica-digital, e um aparelho eletrônico.

2. Descrição do Estado da Arte

15 Um aparelho de formação de imagem, tal como uma câmera fotográfica digital que converte luz em sinais elétricos e gera sinais de saída usa um dispositivo de sensoreamento de imagem em estado sólido como sua unidade de captação de imagem (unidade de conversão fotoelétrica). No campo do dispositivo de sensoreamento de imagem em estado sólido, recentemente, com o número maior de pixéis e a taxa de quadro mais alta, tecnologias de realizar leitura mais rápida e consumo de força menor têm sido indispensável.

20 Como um tipo de dispositivo de sensoreamento de imagem em estado sólido, existe um sensor de imagem tipo CMOS (incluindo MOS) (doravante, designado como “sensor de imagem CMOS”) tendo uma característica que o sensor pode ser fabricado no mesmo processo que aquele de um circuito integrado CMOS. O sensor de imagem CMOS tem uma configuração que converte carga em um sinal elétrico em relação a cada pixel, e processa os sinais elétricos lidos dos pixéis em paralelo em relação a cada

coluna de pixel. O processamento paralelo em relação a cada coluna de pixel pode melhorar a velocidade de leitura dos sinais de pixel.

Em arte relacionada, como um sensor de imagem CMOS que lê sinais provenientes de pixéis plurais dispostos em uma matriz, em paralelo, em relação a cada coluna de pixel, um equipamento usando um sistema de conversão AD de coluna que realiza conversão analógica-digital (doravante, designada como "conversão AD" em sinais de pixel em relação a cada coluna de pixel é conhecido (por exemplo, ver JP-A-2005-278135).

O sensor de imagem CMOS com sistema de conversão AD de coluna tem uma configuração que comparte linhas de leitura e sinal na direção vertical dos pixéis bidimensionalmente dispostos em uma matriz (doravante, designada como "linhas de sinal vertical"), e inclui um circuito de conversão AD e um circuito de leitura em relação a cada coluna de pixel. Ademais, o sensor realiza processamento de sinal simultâneo valendo o número total das colunas de pixel acionando os circuitos de conversão AD e os circuitos de leitura ao mesmo tempo.

O circuito de conversão AD realiza conversão AD pelas seguintes séries de operação de circuito. Ou seja, primeiro, o circuito compara a leitura de sinal de pixel analógico proveniente do pixel através da linha de sinal vertical em relação ao sinal de referência com uma forma de onda de inclinação tendo um certo gradiente e mudando linearmente em relação a cada coluna de pixel usando um comparador, e, ao mesmo tempo, inicia uma operação de contagem em sincronização com tempos tendo um período fixo.

Em seguida, o circuito de conversão AD interrompe a operação de contagem do contador com tempo de inversão da saída do comparador quando o sinal de pixel analógico e o sinal de referência se intersectam. O valor de contagem final do contador é um sinal digital de acordo com a magnitude do sinal de pixel analógico. Como descrito acima, o sistema de conversão AD é um sistema de leitura caracterizado por formação

de imagem de alta velocidade para conversão AD de sinais de pixel para uma fileira de cada vez.

SUMÁRIO DA INVENÇÃO

Recentemente, a demanda por formação de imagem de alta
5 velocidade tem sido cada vez maior. No sensor de imagem CMOS com sistema de conversão AD, a taxa de quadro é melhorada reduzindo o número de leituras verticais (número de fileiras/número de linhas) para realização do formação de imagem de alta velocidade. Aqui, com um método de reduzir o número de leituras verticais, por exemplo, existem leitura de redução vertical
10 de saltar fileiras de pixel em um período de fileira fixo, e interface de linha, tal como um recorte vertical de sinais de leitura de pixéis em uma região específica na direção vertical. Entretanto, quando o número de leituras verticais é reduzido para o aumento da taxa de quadro, surge um problema quanto ao fato de que o ângulo de visão na direção longitudinal (vertical) é
15 reduzido e a imagem captada se torna lateralmente mais longa.

Portanto, é desejável prover um dispositivo de sensoreamento de imagem em estado sólido que possa aumentar a taxa de quadro enquanto mantém o equilíbrio longitudinal e lateral da imagem captada, um método de conversão analógica-digital, e um aparelho eletrônico tendo o dispositivo de
20 sensoreamento de imagem em estado sólido.

Um dispositivo de sensoreamento de imagem em estado sólido de acordo com uma modalidade da invenção inclui

- uma unidade de arranjo de pixel, em que pixéis contendo dispositivos de conversão fotoelétrica são dispostos em uma matriz, e uma
25 linha de sinal vertical é cabeada em relação a cada coluna de pixel,

- um circuito de conversão analógica-digital provido em relação a cada coluna de pixel da unidade de arranjo de pixel e tendo um comparador usando um sinal analógico fornecido do pixel através da linha de sinal vertical como uma entrada alvo de comparação e um contador que mede

um tempo a partir do início de comparação até término da comparação do comparador, e

- uma unidade geradora de sinal de referência que gera sinais de referência plurais com formas de onda rampa,

5 - em que, em um modo de leitura de redução de ler sinais de pixéis de um grupo específico de colunas de pixel da unidade de arranjo de pixel para a linha de sinal vertical, a linha de sinal vertical pertencente a uma coluna de pixel do grupo específico de colunas de pixel, e a linha de sinal vertical pertencente a outro grupo de colunas de pixel que o grupo específico de colunas de pixel de pixéis dos quais nenhum sinal é lido, são encurtadas, e
10 os sinais de referência plurais como entradas de critério de comparação ao comparador pertencente à uma primeira coluna de pixel e o comparador pertencente ao outro grupo de colunas de pixel que o grupo específico de colunas de pixel são providos, respectivamente.

15 Ademais, uma vez que o tempo de conversão AD pode ser encurtado provendo sinais de referência plurais ao comparador pertencente a uma coluna de pixel do grupo específico de colunas de pixel e o comparador pertencente ao outro grupo de colunas de pixel que o grupo específico de colunas de pixel e realizando processamento paralelo nas operações de
20 comparação usando os comparadores, a taxa de quadro pode ser aumentada mais. Especialmente, no processamento paralelo nas operações de comparação, o comparador pertencente à coluna de pixel a partir da qual nenhum sinal que é lido é usado, e, como os comparadores, um comparador é necessário para uma coluna de pixel, e o tamanho de circuito e a área de
25 circuito não se torna maior.

De acordo com a modalidade da invenção, provendo o modo de leitura de redução horizontal e combinando a leitura de redução horizontal com leitura de redução vertical conhecida, recorte vertical, ou semelhante, a

taxa de quadro pode ser aumentada enquanto o equilíbrio longitudinal e lateral da imagem captada pode ser mantido.

BREVE DESCRIÇÃO DOS DESENHOS

5 A fig. 1 é um diagrama de configuração de sistema mostrando uma configuração de sistema esquemática de um sensor de imagem CMOS a qual uma modalidade da invenção é aplicada.

A fig. 2 é um diagrama de circuito mostrando um exemplo de uma configuração de circuito de um pixel por unidade.

10 A fig. 3 é um diagrama de configuração de sistema mostrando uma configuração de sistema esquemática de um sensor de imagem CMOS de acordo com uma modalidade da invenção.

A fig. 4 é um gráfico de forma de onda de tempo para explicação de uma operação de conversão AD em um modo de leitura todo pixel.

15 A fig. 5 mostra relações de conexão de chaves respectivas de uma unidade de chave em um modo de leitura de redução horizontal.

A fig. 6 é um gráfico de forma de onda de tempo para explicação de uma operação de conversão AD de acordo com exemplo de trabalho 1.

20 A fig. 7 é um gráfico de forma de onda de tempo para explicação de uma operação de conversão AD de acordo com exemplo de trabalho 2.

25 A fig. 8 é um diagrama de configuração de sistema mostrando uma configuração de sistema esquemática de um sensor de imagem CMOS de acordo com um exemplo de referência.

A fig. 9 é um diagrama de bloco mostrando um exemplo de uma configuração de um aparelho de formação de imagem como um de aparelho eletrônico de acordo com uma modalidade da invenção.

DESCRIÇÃO PREFERIDA DA INVENÇÃO

Doravante, modos para implementar a invenção (doravante, designados como “modalidades”) serão explicados detalhadamente, fazendo-se referência aos desenhos. A explicação será feita na seguinte ordem.

1. Dispositivo de Sensoreamento de imagem em estado sólido
 5 ao qual a invenção é aplicada (exemplo de sensor de imagem CMOS)
 - 1-1. Configuração de sistema
 - 1-2. Configuração de circuito de pixel por unidade
 2. Modalidades
 - 2-1. Configuração de sistema
 - 10 2-2. Modo de leitura todo pixel
 - 2-3. Modo de leitura de redução horizontal
 - 2-3-1. Exemplo de trabalho 1
 - 2-3-2. Exemplo de trabalho 2
 - 2-4. Vantagens de modalidades
 - 15 3. Exemplo de referência (exemplo de circuito de conversão AD tendo dois comparadores em relação a cada pixel)
 4. Exemplos modificados
 5. Aparelho eletrônico (exemplo de aparelho de formação de imagem)
- 20 <1. Dispositivo de Sensoreamento de imagem em estado sólido ao qual a invenção é aplicada >

[1-1. Configuração de sistema

A fig. 1 é um diagrama de configuração de sistema mostrando uma configuração de sistema esquemática de um dispositivo de
 25 sensoreamento de imagem em estado sólido ao qual uma modalidade da invenção é aplicada, por exemplo, um sensor de imagem CMOS como um tipo de dispositivo de sensoreamento de imagem em estado sólido tipo endereço X-Y. Aqui, o sensor de imagem CMOS refere-se a um sensor de imagem fabricado por aplicação ou uso parcial do processo CMOS.

O sensor de imagem CMOS 10 de acordo com o exemplo de aplicação tem uma unidade de arranjo de pixel 12 formada em um substrato semiconductor (doravante, pode ser designado como um “chip”) 11, e uma unidade de circuito periférico integrada no chip 11, onde a unidade de arranjo de pixel 12 é formada. Neste exemplo, como a unidade de circuito periférico, por exemplo, são providos um parte de escaneamento de fileira 13, uma parte de processamento de coluna 14, uma parte de escaneamento de coluna 15, e uma parte de controle de sistema 16.

Na unidade de arranjo de pixel 12, os pixéis por unidade (doravante, podem ser simplesmente designados como “pixéis”) tendo dispositivos de conversão fotoelétrica que geram e internamente acumulam carga fotoelétrica em uma quantidade de carga em resposta à quantidade de luz incidente são bidimensionalmente dispostos em uma matriz. O exemplo de configuração específica do pixel por unidade será descrito posteriormente.

Na unidade de arranjo de pixel 12, ademais, linhas de acionamento de pixel 17 são cabeadas ao longo da direção horizontal (direção de disposição dos pixéis nas fileiras de pixéis) em relação a cada fileira de pixel da disposição de pixel na matriz, e linhas de sinal vertical 18 são cabeadas ao longo da direção vertical / direção de coluna (direção de disposição dos pixéis nas colunas de pixéis) em relação a cada coluna de pixel. As linhas de acionamento de pixel 17 transmitem sinais de acionamento que realizam acionamento para leitura de sinais provenientes de pixéis. Na fig. 1, as linhas de acionamento de pixel 17 são mostradas como uma cabo, entretanto, não limitadas a uma. Uma extremidade da linha de acionamento de pixel 17 é conectada ao terminal de saída correspondente a cada fileira da parte de escaneamento de fileira 13.

A parte de escaneamento de fileira 13 é uma parte de acionamento de pixel, incluindo um resistor de transferência, decodificador de endereço, etc., para acionar os respectivos pixéis da unidade de arranjo de

pixel 12, todo pixel ao mesmo tempo ou em unidades de fileiras, ou semelhante. A configuração específica da parte de escaneamento de fileira 13 é omitida nos desenhos, entretanto, a parte geralmente inclui dois sistemas de escaneamento de um sistema de escaneamento de leitura e um sistema de escaneamento de varredura.

O sistema de escaneamento de leitura sequencialmente e seletivamente escaneia as unidades de pixel da unidade de arranjo de pixel 12 em unidades de fileiras para ler sinais provenientes dos pixéis por unidade. O sinal lido do pixel por unidade é um sinal analógico. O sistema de escaneamento por varredura realiza escaneamento por varredura na fileira lida a ser escaneada por leitura pelo sistema de escaneamento por leitura antes do escaneamento por leitura pelo tempo de uma velocidade de obturador.

Carga desnecessária é varrida dos dispositivos de conversão fotoelétrica dos pixéis por unidade nas fileiras de leitura pelo escaneamento por varredura usando o sistema de escaneamento por varredura, e, por meio disso, os dispositivos de conversão fotoelétrica são restabelecidos. Em seguida, a operação assim chamada obturação eletrônica é realizada varrendo (restabelecendo) a carga desnecessária pelo sistema de escaneamento por varredura. Aqui, a operação de obturação eletrônica designa uma operação de descartar carga fotoelétrica dos dispositivos de conversão fotoelétrica e novamente iniciar exposição (iniciar acumulação de carga fotoelétrica).

A leitura de sinal pela operação de leitura pelo sistema de escaneamento por leitura corresponde a uma quantidade de luz entrando após a operação de leitura ou imediatamente antes da operação de obturação eletrônica. Ademais, o período do tempo de leitura pela operação de leitura ou o tempo de varredura pela operação de obturação eletrônica imediatamente antes ao tempo de leitura é por esta operação de leitura é um período de acumulação (período de exposição) de carga fotoelétrica no pixel por unidade.

A saída de sinais dos respectivos pixéis por unidade selecionada e escaneada pela parte de escaneamento de fileira 13 é provida à parte de processamento de coluna 14 através das respectivas linhas de sinal vertical 18. A parte de processamento de coluna 14 realiza processamento de
5 sinal predeterminado na saída de sinais através das linhas de sinal vertical 18 proveniente dos respectivos pixéis nas fileiras selecionadas pela parte de escaneamento de fileira 13 em relação a cada coluna de pixel da unidade de arranjo de pixel 12, e temporariamente retém os sinais de pixel após processamento de sinal.

10 Especificamente, a parte de processamento de coluna 14 recebe os sinais dos pixéis por unidade e realiza processamento de sinal de renovação de ruído por CDS (Amostra Dupla Correlacionada), amplificação de sinal, conversão AD (analógica-digital), etc., por exemplo, nos sinais.

O processamento de remoção de ruído pelo CDS é realizado
15 determinando a diferença entre a leitura de nível de restabelecimento quando os pixéis por unidade (praticamente, a parte de difusão de flutuação, que será descrita mais tarde) são lidos e a leitura de nível de sinal em resposta à carga fotoeletricamente convertida pelos dispositivos de conversão fotoelétrica. Pelo processamento de remoção de ruído, o ruído restabelecido e o ruído
20 padrão inerente fixo aos pixéis, tais como variações nos valores limiares de transistores de amplificação são removidos. Observe que o processamento de sinal exemplificado aqui é somente um exemplo e o processamento de sinal não está limitado a isto.

A parte de escaneamento de coluna 15 inclui um resistor de
25 transferência, decodificador de endereço, etc. e sequencialmente seleciona circuitos de unidade correspondentes às colunas de pixel da parte de processamento de coluna 14. Usando o escaneamento seletivo, a parte de escaneamento de coluna 15, os sinais de pixel processados em sinal na parte de processamento de coluna 14 são sequencialmente gerados para um

barramento horizontal 19 e transmitidos para o exterior do chip 11 através do barramento horizontal 19.

A parte de controle de sistema 16 recebe os tempos providos do exterior do chip 11 e dados comandando os modos de operação, e gera dados de informação interna do sensor de imagem CMOS 10 e semelhante. A parte de controle de sistema 16 possui ainda um gerador de tempo que gera vários sinais de tempo e realiza controle de acionamento da unidade de circuito periférico da parte de escaneamento de fileira 13, a parte de processamento de coluna 14, a parte de escaneamento de coluna 15, etc., baseado nos vários sinais de tempo gerados pelo gerador de tempo.

[1-2. Configuração de circuito de pixel por unidade]

A fig. 2 é um diagrama de circuito mostrando um exemplo de uma configuração de circuito de um pixel por unidade 20. Como mostrado na fig. 2, o pixel por unidade 20 de acordo com o exemplo de circuito tem, por exemplo, quatro transistores de um transistor de transferência 22, um transistor de restabelecimento 23, um transistor de amplificação 24, e um transistor de seleção 25, além de um fotodiodo 21, por exemplo, como uma parte de conversão fotoelétrica.

Aqui, como os quatro transistores 22 a 25, por exemplo, transistores MOS N-canal são usados. Observe que a combinação de tipos de condutividade do transistor de transferência 22, do transistor de restabelecimento 23, do transistor de amplificação 24 e o transistor de seleção 25 exemplificados aqui são apenas um exemplo, e não limitados à combinação.

Para o pixel por unidade 20, como a linha de acionamento de pixel 17, por exemplo, três cabos de acionamento de uma linha de transferência 171, uma linha de restabelecimento 172, e uma linha de seleção 173 são providos em comum em relação a cada pixel da mesma fileira de pixel. As respectivas umas extremidades destas linha de transferência 171,

linha de restabelecimento 172 e linha de seleção 173 são conectadas ao terminal de saída correspondente a cada fileira de pixel da parte de escaneamento de fileira 13 em unidades de fileiras de pixel, e transmitem um pulso de transferência ϕ_{TRF} , um pulso de restabelecimento ϕ_{RST} , e um pulso de seleção ϕ_{SEL} como sinais de acionamento para acionar o pixel 20.

O fotodiodo 21 tem um eletrodo anodo conectado à alimentação de energia lateral negativa (por exemplo, terra) e fotoeletricamente converte luz recebida em carga fotoelétrica (aqui, fotoelétrons) no montante de carga em resposta à quantidade de luz, e acumula a carga fotoelétrica. O eletrodo catodo do fotodiodo 21 é eletronicamente conectado ao eletrodo de porta do transistor de amplificação 24 através do transistor de transferência 22. Um nó 26 eletricamente conectado ao eletrodo de porta do transistor de amplificação 24 é chamado de parte FD (difusão de flutuação).

O transistor de transferência 22 é conectado entre o eletrodo catodo do fotodiodo 21 e a parte FD 26. Ao eletrodo de porta do transistor de transferência 22, o pulso de transferência ϕ_{TRF} , em que o alto nível (por exemplo, o nível Vdd) é ativo (doravante, designado de “Alto-Ativo”) é provido por meio da linha de transferência 171. Por meio disso, o transistor de transferência 22 é ligado, e a carga fotoelétrica fotoeletricamente convertida no fotodiodo 21 é transferida para a parte 26.

O transistor de restabelecimento 23 tem um eletrodo de drenagem conectado ao suprimento de energia de pixel Vdd e um eletrodo de fonte conectado à parte FD 26, respectivamente. Ao eletrodo de porta do transistor de restabelecimento 23, o pulso de restabelecimento alto-ativo ϕ_{RST} é provido por meio da linha de restabelecimento 172. Por meio disso, o transistor de restabelecimento 23 é ligado, e a carga da parte FD 26 é descartada na alimentação de energia de pixel Vd para restabelecer a parte FD 26.

O transistor de amplificação 24 tem um eletrodo de porta conectado à parte FD 26 um eletrodo de drenagem conectado ao suprimento de energia de pixel respectivamente. Ademais, o transistor de 24 gera o potencial da parte FD após restabelecimento pelo transistor de restabelecimento 23 como um sinal de restabelecimento (nível de restabelecimento). O transistor de amplificação 24 gera ainda o potencial da parte FD 26 após transferência da carga de sinal pelo transistor de transferência 22 como um sinal de acumulação de luz (nível de sinal).

O transistor de seleção 25 tem um eletrodo de drenagem conectado ao eletrodo de fonte do transistor de amplificação 24 e um eletrodo de fonte conectado à linha de sinal vertical 18, respectivamente, por exemplo. Ao eletrodo de porta do transistor de seleção 25, o pulso de seleção alto-ativo ϕ_{SEL} é provido ao eletrodo de porta do transistor de seleção 25 por meio da linha de seleção 173. Por meio disso, o transistor de seleção 25 é ligado, e o pixel por unidade 20 tem um eletrodo de drenagem conectado ao eletrodo fonte do transistor de amplificação 24 e um eletrodo fonte conectado à linha de sinal vertical 18, respectivamente, por exemplo. Ao eletrodo de porta do transistor de seleção 25, o pulso de seleção ϕ_{SEL} Alto-ativo é provido ao eletrodo de porta do transistor de seleção 25 por meio da linha de seleção 173. Por meio disso, o transistor de seleção 25 é ligado, e o pixel por unidade 20 é passado para o estado selecionado e a saída de sinal do transistor de amplificação 24 é retransmitida à linha de sinal vertical 18.

Uma configuração de circuito em que o transistor de seleção 25 é conectado entre a alimentação de energia de pixel Vdd e o transistor de amplificação 24 pode ser empregada.

Ademais, o pixel por unidade 20 não está limitado a um tendo a configuração de pixel incluindo os quatro transistores tendo as configurações descritas acima. Por exemplo, uma configuração de pixel incluindo três transistores entre os quais um transistor serve como o transistor

de amplificação 24 e o transistor de seleção 25 ou qualquer configuração do circuito de pixel pode ser empregada.

<2 Modalidades>

[2-1. Configuração de Sistema

5 A fig. 3 é um diagrama de configuração de sistema mostrando
uma configuração de sistema esquemática de um dispositivo de captação de
imagem de estado-sólido de acordo com uma modalidade da invenção, por
exemplo, um sensor de imagem CMOS como um tipo de dispositivo de
sensoreamento de imagem em estado sólido tipo endereço X-Y. Na fig. 3, o
10 sensor de imagem CMOS 10A de acordo com a modalidade inclui uma parte
geradora de sinal de referência 31 e uma parte de comutação 32, além da
unidade de arranjo de pixel 12, a parte de escaneamento de fileira 13, a parte
de processamento de coluna 14, a parte de escaneamento de coluna 15, e a
parte de controle de sistema 16. Ademais, filtros de cor de disposição Bayer
15 RGB, por exemplo, são providos nos respectivos pixéis 20 da unidade de
arranjo de pixel 12. Aqui, a disposição Bayer RGB, verdes (G) são dispostos
em um padrão axadrezado, e vermelhos (R) e azuis (azul) são dispostos em
padrões axadrezados na parte remanescente.

 O sensor de imagem CMOS 10A de acordo com a modalidade
20 adota um sistema de conversão AD de coluna que converte AD os sinais de
pixel analógicos em sinais digitais em relação a cada coluna de pixel da
unidade de arranjo de pixel 12. Ou seja, a parte de processamento de coluna
14 inclui um circuito de conversão AD 140 com uma configuração de circuito
tendo pelo menos um comparador 141 e um contador 142 como um circuito
25 de unidade, e o circuito de conversão AD 140 é provido em uma relação um a
um à coluna de pixel da unidade de arranjo de pixel 12. Pode ser possível que
o circuito de conversão AD 140 empregue uma configuração tendo uma
memória para retenção do valor de contagem do contador 142 a jusante do
contador 142.

A parte geradora de sinal de referência 31 inclui um circuito de conversão AD (digital-analógica), por exemplo, e uma pluralidade de sinais de referência com uma forma de onda rampa tendo um certo gradiente e linearmente mutante, ou seja, sinais de referência para converter a mudança da tensão na mudança de tempo. No caso do exemplo, a parte geradora de sinal de referência 31 inclui dois circuitos de geração de um circuito de geração de sinal de referência 1 311 e um circuito de geração de sinal de referência 2, por exemplo, e gera dois diferentes sinais de referência 1, 2. Os pormenores dos dois diferentes sinais de referência 1, 2 serão descritos mais tarde.

Na parte comutadora 32, dois canais de chaves 321, 322 são providos. A chave 321 é conectada entre as duas linhas de sinal vertical 18 pertencentes às colunas de pixel dos pixéis 20 na mesma cor em resposta aos dois diferentes sinais de referência 1,2, e apropriadamente encurta as duas linhas de sinal vertical 18. No caso do sensor de imagem CMOS 10A de acordo com a modalidade, na unidade de arranjo de pixel 12, colunas de pixel RG V0, V3....., Vn-1, em que pixéis R e pixéis G (GB) B são dispostos alternadamente na direção de coluna, e colunas de pixel GB V1, V3.....Vn, em que pixéis G (Gr), e pixéis B são alternativamente dispostos na direção de coluna e alternativamente dispostos.

Para a disposição das colunas de pixel RG e as colunas de pixel GB em unidades de duas linhas de sinal vertical adjacentes 18, 18 pertencente às colunas de pixel RG V0, V2,.....Vn-1, as chaves 321 são conectadas entre as duas linhas de sinal vertical 18. Similarmente, em unidades de duas linhas de sinal vertical adjacentes 18, 18 e pixel BG colunas às V1, V3,....., Vn, as chaves 321 são conectadas entre as duas linhas de sinal vertical 18.

A chave 322 é provida em relação a cada coluna da unidade de arranjo de pixel 12, e com os dois sinais de referência 1, 2 gerados na parte

geradora de sinal de referência 31 como duas entradas, selecionada um dos sinais de referência e o provê como uma entrada de critério de comparação a um terminal de entrada (por exemplo, terminal de entrada não invertida) do comparador 141. O controle de comutação das chaves 311, 312 da parte de comutação 32 é executado sob controle da parte de controle de sistema 16.

No circuito de conversão AD 140, o comparador 141 usa o sinal de referência 1 ou o sinal de referência 2 alternativamente providos como uma entrada de critério de comparação através da chave 322 como uma entrada (por exemplo, entrada não convertida), e o sinal de pixel analógico provido como uma entrada de alvo de comparação através da linha de sinal vertical 18 como a outra entrada (por exemplo, entrada invertida). Ademais, o comparador 141 compara o sinal de pixel analógico como a entrada de alvo de comparação em relação ao sinal de referência 1, ou o sinal de referência 2, como entrada de critério de comparação, com respeito a cada coluna de pixel. Ao mesmo tempo, com o início de comparação, o contador 142 inicia uma operação de contagem. O contador 142 inclui um contador para cima (U)/ para baixa (D), por exemplo, e realiza a operação de contagem em sincronização com tempos tendo um período fixo.

Quando o sinal de pixel analógico intersecta-se com (torna-se igual) ao sinal de referência 1 ou o sinal de referência 2, a polaridade da saída do comparador 141 é revertida. O contador 142 interrompe a operação de contagem com tempo de reversão de polaridade da saída do comparador 141. Ou seja, o contado 142 mede um tempo do início da comparação até a conclusão da comparação do comparador 141. Ademais, o valor de contagem final do contador 142 são dados digitais (dados de pixel) representando a magnitude do sinal de pixel analógico pela informação de tempo. Os dados digitais são lidos sequencialmente por escaneamento de coluna pela parte de escaneamento de coluna 15 ao barramento horizontal 19 através das chaves de

escaneamento horizontal (não mostradas) que sequencialmente ligam em sincronização com o escaneamento de coluna.

O sensor de imagem CMOS 10A de acordo com a modalidade descrita acima é caracterizado pelos três pontos a seguir. O primeiro ponto é que o sensor tem as chaves 321 que encurtam duas linhas de sinal vertical 18 pertencentes às colunas de pixel dos pixéis 20 nas mesmas cores. O segundo ponto é que o sensor usa diferentes sinais de referência plurais, por exemplo, os dois sinais de referência diferentes 1, 2 como sinais de referência do comparador 141. O terceiro ponto é que o sensor tem as chaves 322 que selecionam e provêm um dos dois diferentes sinais de referência 1, 2 aos comparadores 141.

As chaves 321 ficam desligadas (fechadas) em um modo de leitura todo pixel de ler sinais de todo pixel respectivos 20 na unidade de arranjo de pixel 12. Por outro lado, em um modo de leitura de redução horizontal de realizar processamento de leitura horizontal de ler sinais somente dos pixéis de uma coluna de pixel predeterminada, mas não ler sinais dos pixéis das colunas de pixel remanescentes, as chaves 321 são ligadas (fechadas) sob controle da parte de controle de sistema 16.

[2-2. Modo de leitura todo pixel]

No modo de leitura todo pixel, as chaves 321 são desligadas, e as chaves 322 pertencente a todas as colunas de pixel selecionam o sinal de referência 1. O sinal de referência 1 usado para conversão AD no modo de leitura todo pixel e um sinal com uma forma de onda rampa que fica do valor máximo até o valor mínimo em um ângulo fixo. A largura entre o valor máximo e o valor mínimo é uma faixa dinâmica do sinal de referência 1, e a faixa dinâmica é determinada em resposta ao valor mínimo (nível de preto) e o valor máximo (nível de branco/nível saturado).

Aqui, uma operação de conversão AD no modo de leitura todo pixel será explicada usando um gráfico de forma de onda de tempo da fig. 4.

Em uma certa fileira selecionada, após a primeira operação de leitura do pixel por unidade 20 para a linha de sinal vertical 18 se torna estável, o sinal de referência 1 é provido do circuito de geração do sinal de referência 1 até o comparador 141 através da chave 322. Em seguida, no comparador 141, a operação de comparação entre o sinal provido através da linha de sinal vertical 18 e o sinal de referência 1 é iniciada. Ao mesmo tempo com o início da operação de comparação, o contador 142 inicia contagem regressiva, por exemplo.

Na primeira operação de leitura, o nível de restabelecimento (nível de fase P) do pixel por unidade 20 é lido. O nível de restabelecimento inclui ruído de padrão fixo que varia dependendo do pixel por unidade 20 como um desvio. Ademais, na primeira operação de comparação, quando o nível de restabelecimento provido através da linha de sinal vertical 18 e o sinal de referência 1 são iguais (intersectam-se), a polaridade da saída do comparador 141 é invertida. Em resposta à saída invertida do comparador 141, o contador 142 interrompe a contagem regressiva. Com relação a isto, o valor de contagem do contador 142 é um valor representando a magnitude do nível de restabelecimento.

Na segunda operação de leitura, o nível de sinal (chamado nível de fase D) em resposta à quantidade de luz incidente em relação a cada pixel por unidade 20 é lido além do nível de restabelecimento pela operação similar àquela da primeira leitura. Ou seja, em uma certa fileira selecionada, após a segunda operação de leitura do pixel por unidade 20 para a linha de sinal vertical 18 se tornar estável, o sinal de referência 1 é provido do circuito de geração de sinal de referência 1 311 141 por meio da chave 322. Em seguida, no comparador 141, a operação de comparação entre o sinal provido através da linha de sinal vertical 18 e o sinal de referência 1 é iniciada.

Ao mesmo tempo do início da segunda operação de comparação, o contador 142 inicia a segunda operação de contagem. Na

segunda operação de contagem, o contador 142 realiza contagem progressiva a partir do primeiro valor de contagem, ou seja, o valor de contagem representando a magnitude do nível de restabelecimento. Ademais, na segunda operação de comparação, quando o nível de restabelecimento
5 provido através da linha de sinal vertical 18 e o sinal de referência 1 são iguais, a polaridade da saída do comparador 141 é invertida. Em resposta à saída invertida do comparador 141, o contador 142 interrompe a contagem progressiva. Com relação a isto, o valor de contagem do contador 142 é um valor representando a magnitude do nível de restabelecimento.

10 Através das duas operações de leitura descritas acima, operações de comparação e operações de contagem, o nível de sinal puro a partir do qual o nível de ruído foi removido é convertido (convertido-AD) em um valor digital. Especificamente, no contador 142, a contagem regressiva é realizada sobre o nível de ruído na primeira operação de contagem, e a
15 contagem progressiva é realizada sobre o nível de sinal do valor de contagem final da contagem regressiva na segunda operação de contagem.

 Ou seja, a contagem regressiva/progressiva pelo contador 142, uma operação de cálculo de (nível de sinal incluindo nível de ruído) – (nível de ruído) é realizada, e, por meio disso, conversão AD é realizada no nível de
20 sinal puro a partir do qual o nível de ruído foi removido. Ademais, repetindo sequencialmente as séries descritas acima de operações em relação a cada fileira de pixel, sinais são lidos de todos os pixels respectivos 20 da unidade de arranjo de pixel 12, e, como resultado, uma imagem bidimensional de alta resolução é gerada.

25 [2-3. Modo de leitura de redução horizontal]

 Próximo, uma operação de conversão AD no modo de leitura de redução horizontal de realizar leitura de sinais apenas dos pixels de uma coluna de pixel predeterminada será explicada. No modo de leitura de redução horizontal no sensor de imagem CMOS 10A de acordo com a modalidade,

dois pixéis são reduzidos e sinais de dois pixéis são lidos entre quatro pixéis horizontais. Por meio disso, a quantidade de informação de pixéis na direção horizontal se torna $\frac{1}{2}$.

No sensor de imagem CMOS 10A de acordo com a modalidade, para ler somente os sinais dos dois pixéis entre quatro pixéis horizontais, em relação aos pixéis de duas colunas de pixéis mostradas pelas áreas sombreadas na fig. 5, os transistores de seleção 25 da fig. 2 são desligados e eletricamente separados das linhas de sinal vertical 18. Aqui, por exemplo, entre quatro colunas de pixel V0 a V3, os transistores de seleção 25 dos respectivos pixéis das colunas de pixel V2, são desligados e eletricamente separados das linhas de sinal vertical 18. Ademais, com respeito aos pixéis respectivos das duas colunas de pixel remanescentes V0, V1, os transistores de seleção 25 são ligados e eletricamente conectados às linhas de sinal vertical 18.

Aqui, como foi explicado com respeito ao sensor de imagem CMOS 10 mostrado na fig. 1, o escaneamento pela parte de escaneamento de fileira 13 é executado em unidades de filas através das linhas de seleção 173 mostradas na fig. 2. Ou seja, controle de liga/desliga dos transistores de seleção 25 é realizado através de uma linha de seleção 173 em relação a cada fileira de pixel. Por outro lado, no caso do sensor de imagem CMOS 10A de acordo com a modalidade, é necessário que, mesmo na mesma fileira de pixel, ambos pixéis com transistores de seleção fora de estado 25 e pixéis com transistores de seleção no estado 25 existam. Para realizar isto, a linha de seleção 173 é provida em dois canais em relação a cada fileira de pixel.

Com quatro fileira de pixel como uma unidade, quando os pixéis correspondentes de duas colunas de pixel são eletricamente separados das linhas de sinal vertical 18, todas as chaves 321 na parte de comutação 32 são ligadas. Por exemplo, na unidade de quatro colunas de pixel V0 a V3, quando as chaves 321 são ligadas, as linhas de sinal vertical 18, 18

pertencente às colunas de pixel das mesmas cores, colunas de pixel RG V0, V2 neste exemplo, são encurtadas pelas chaves 321.

No modo de leitura de redução horizontal, como o sinal de referência a ser provido aos comparadores 141, o sinal de referência 2 é usado além do sinal de referência 1. As chaves 322 correspondentes às colunas de pixel V0, V1 selecionam o sinal de referência 1 gerado no circuito de geração de sinal de referência 311 e fornecem o sinal aos comparadores 141. Ademais, as chaves 322 correspondentes às colunas de pixel V2, V3 com pixéis eletricamente separados das linhas de sinal vertical 18 selecionam o sinal de referência 2 gerado no circuito de geração de sinal de referência 2 312 e fornecem o sinal aos comparadores 141.

O sinal de referência 1 é basicamente o mesmo que o sinal de referência 1 usado no modo de leitura todo pixel. Entretanto, a faixa dinâmica (a largura entre o valor máximo e o valor mínimo) é $\frac{1}{2}$. O sinal de referência 2 é um sinal de referência diferente do sinal de referência 1. Devido à diferença em forma de onda do sinal de referência 2, serão explicadas operações de conversão AD de acordo com dois exemplos de trabalho devido à diferença de forma de onda do sinal de referência 2.

No modo de leitura de redução horizontal, como no modo de leitura todo pixel, o nível de ruído (nível de fase P) é lido e é realizada conversão AD, e, em seguida, ruído é removido enquanto o nível de sinal (nível de fase D) é lido e é realizada conversão AD. Observe que o modo de leitura de redução horizontal explicado conforme abaixo, a operação no caso de leitura do nível de sinal (nível de fase D) e realizando conversão AD será centrado na explicação.

[2-3-1. Exemplo de trabalho 1]

Uma operação de conversão AD de acordo com exemplo de trabalho 1 será explicada usando um gráfico de forma de onda tempo da fig. 6. Como mostrado na fig. 6, o sinal de referência 1 usado no exemplo de

trabalho 1 é um sinal com uma forma de onda rampa tendo o mesmo gradiente que aquele do sinal de referência 1 usado no modo de leitura todo pixel, e a faixa dinâmica do sinal de referência 1 é $\frac{1}{2}$ da faixa dinâmica do sinal de referência 1 usado no modo de leitura todo pixel . Por meio disso, o
5
sinal de referência 1 usado no exemplo de trabalho 1 é usado para a conversão AD em relação ao nível igual a ou menor que $\frac{1}{2}$ da amplitude máxima do sinal de pixel.

Por outro lado, o sinal de referência 2 usado no exemplo de trabalho 1 é um sinal obtido subtraindo o desvio de $\frac{1}{2}$ da faixa dinâmica do
10
sinal de referência 1 usado no modo de leitura todo pixel do sinal de referência 1 usado no exemplo de trabalho 1, ou seja, um sinal tendo o mesmo gradiente que aquele do sinal de referência 1. Por meio disso, o sinal de referência 2 usado no exemplo de trabalho 1 é usado para a conversão AD em relação ao nível igual a ou maior que $\frac{1}{2}$ da amplitude máxima do sinal de
15
pixel.

Na fig. 5, se atenção for focada na coluna de pixel RG V0, por exemplo, no modo de leitura de redução horizontal, os sinais dos pixels da coluna de pixel RG V0 são inseridos no comparador 141 da coluna de pixel RG V0 e inseridos no comparador 141 da coluna de pixel RG V2 por meio da
20
chave 321. Com relação a isto, a chave 322 da coluna de pixel RG V0 seleciona o sinal de referência 1 e o fornece ao comparador 141 da coluna de pixel RG V0, e a chave 322 da coluna de pixel RG V2 seleciona o sinal de referência 2 e o fornece ao comparador 141 da coluna de pixel RG V2.

Por meio disso, o comparador 141 da coluna de pixel RG V0
25
inicia comparação entre os sinais dos pixels da coluna de pixel RG V0 e o sinal de referência 1, e, em resposta, o contador 142 da coluna de pixel RG V0 inicia a operação de contagem. Aqui, se o nível de sinal dos pixels da coluna de pixel RG V0 está dentro da faixa dinâmica do sinal de referência 1, quando o nível de sinal dos pixels e o sinal de referência 1 são iguais, o

contador 142 da coluna de pixel RG V0 interrompe a operação de contagem. Em seguida, o valor de contagem do contador 142 é um valor digital dos sinais dos pixéis da coluna de pixel RG V0. Se o nível de sinal dos pixéis da coluna de pixel RG V0 está fora da faixa dinâmica do sinal de referência 1, o
5 contador 142 da coluna de pixel RG V0 realiza a operação de contagem até o valor de contagem máximo.

Por outro lado, o comparador 141 da coluna de pixel RG V2 inicia comparação entre os sinais dos pixéis da coluna de pixel RG V0 e o sinal de referência 2, e, em resposta, o contador 142 da coluna de pixel RG
10 V2 inicia a operação de contagem. Em seguida, quando o nível de sinal dos pixéis e o sinal de referência 2 são iguais, a polaridade da saída do comparador 141 da coluna de pixel RG V2 é invertido e, em resposta, o contador 142 da coluna de pixel RG V2 interrompe a operação de contagem.

Em seguida, o valor obtido mediante simplesmente somando o
15 valor de contagem do contador 142 da coluna de pixel RG V2 ao valor de contagem máximo do contador 142 da coluna de pixel RG V0 é um valor digital dos sinais dos pixéis da coluna de pixel RG V0. O cálculo de somar o valor de contagem é realizado em um circuito de processamento de sinal externo (por exemplo, um circuito DSP), por exemplo.

20 [2-3-2. Exemplo de trabalho 2]

Uma operação de conversão AD de acordo com exemplo de trabalho 2 será explicada usando um gráfico de forma de onda rampa da fig. 7. Como mostrado na fig. 7, o sinal de referência 1 usado no exemplo de trabalho 2 é um sinal com uma forma de onda rampa tendo o mesmo
25 gradiente que aquele do sinal de referência 1 usado no modo de leitura todo pixel como no caso do exemplo de trabalho 1, e a faixa dinâmica é $\frac{1}{2}$ da faixa dinâmica do sinal de referência 1 usado no modo de leitura todo pixel. Por meio disso, o sinal de referência 1 usado no exemplo de trabalho 2 é usado

para a conversão AD em relação ao nível igual a ou menor que $\frac{1}{2}$ da amplitude máxima do sinal de pixel.

Por outro lado, o sinal de referência 2 usado no exemplo de trabalho 2 é um sinal tendo um gradiente exatamente oposto àquele do sinal de referência 2 o exemplo de trabalho 1. Ou seja, o sinal de referência 2 é um sinal obtido subtraindo-se o desvio de $\frac{1}{2}$ da faixa dinâmica do sinal de referência 1 usado no exemplo de trabalho 2 e tendo o gradiente exatamente oposto àquele do sinal de referência 1. Por meio disso, o sinal de referência 2 usado no exemplo de trabalho 2 é usado para a conversão AD em relação ao nível igual a ou maior que $\frac{1}{2}$ da amplitude máxima do sinal de pixel.

A operação de conversão AD no modo de leitura de redução horizontal é basicamente realizada da mesma maneira que aquela do exemplo de trabalho 1. Observe que, dado que o valor de contagem máximo do contador 142 da coluna de pixel RG V2 é CNTmax e o valor de contagem real é CNTO, (CNTmax-CNTO) corresponde ao valor de contagem do contador 142 da coluna de pixel RG V2 no exemplo de trabalho 1. Isto ocorre porque o sinal de referência 2 tem o gradiente exatamente oposto ao gradiente do sinal de referência 2 usado no exemplo de trabalho 1. Portanto, no processamento de cálculo no circuito de processamento de sinal externo, o cálculo (CNTmax – CNTO) é realizado, e processamento de somar o resultado de cálculo ao valor de contagem máximo do contador 142 da coluna de pixel RG V0 é realizado.

Alternativamente, uma vez que o contador 142 é o contador progressivo/regressivo, o valor de contagem máximo pode ser fixado no contador 142 da coluna de pixel RG V2 e contagem regressiva pode ser realizada a partir do valor de contagem máximo. O valor de contagem final do contador 142 da coluna de pixel RG V2 neste caso é (CNTmax – CNTO). Portanto, no processamento de cálculo no circuito de processamento de sinal externo, da mesma maneira como no exemplo de trabalho 1, o processamento

de simplesmente somar o valor de contagem final do contador 142 da coluna de pixel RG V2 ao valor de contagem máximo do contador 142 da coluna de pixel RG V0 pode ser realizado.

[2-4. Vantagens de modalidades]

5 De acordo com o sensor de imagem CMOS 10 de acordo com a modalidade, provendo o modo de leitura de redução horizontal e reduzindo a informação de pixel na direção horizontal pela leitura de redução horizontal (para $\frac{1}{2}$ neste exemplo), a taxa de quadro pode ser aumentada. Especialmente, combinando a leitura de redução horizontal com leitura de redução vertical
10 conhecida, recorte vertical, ou semelhante e apropriadamente fixando a taxa de redução, equilíbrio longitudinal e lateral da imagem captada pode ser mantido.

Ademais, realizando processamento paralelo nas operações de comparação nos dois comparadores 141, 141 usando os dois sinais de
15 referência 1, 2, o tempo de conversão AD pode ser encurtado. Especialmente, usando o sinal de $\frac{1}{2}$ da faixa dinâmica do sinal de referência 1 usado no modo de leitura todo pixel como o sinal de referência 1 e compensando pela deficiência da faixa dinâmica, o tempo de conversão AD, especialmente, o período de fase D para conversão AD em relação ao nível de sinal pode ser
20 encurtado. Ou seja, tornando a faixa dinâmica do sinal de referência 1 para $\frac{1}{2}$ daquele no modo de leitura todo pixel, quando o período de fase D no modo de leitura todo pixel é T (ver fig. 4), o período de fase D pode ser reduzido para $\frac{1}{2}$ no modo de leitura de redução horizontal. Por meio disso, a taxa de quadro no modo de leitura de redução horizontal pode ser aumentada mais.

25 <3. Exemplo de Referência>

Como um método de aumentar a taxa de quadro, é concebível um método de encurtar o tempo de conversão AD conectando dois comparadores a uma linha de sinal vertical 18, inserindo dois tipos de sinais de referência 1, 2 a estes comparadores, respectivamente, e realizando

processamento paralelo usando os dois comparadores. Um sensor de imagem CMOS 10B empregando o método será explicado como um exemplo de referência, conforme abaixo.

5 A fig. 8 é um diagrama de configuração de sistema mostrando uma configuração de sistema esquemática do sensor de imagem CMOS 10B de acordo com o exemplo de referência. Na fig. 8, os mesmos sinais são designados a partes iguais (partes correspondentes) àquelas da fig. 3 e a explicação detalhada de sobreposição das mesmas será omitida.

10 Como mostrado na fig. 8, no sensor de imagem CMOS 10B de acordo com o exemplo de referência, o circuito AD 140 tem dois comparadores 141-1, 141-2 para uma coluna de pixel. Os dois comparadores 141-1, 141-2 usam o sinal de pixel analógico fornecido dos pixéis por unidade 20 através da linha de sinal vertical 18 como entradas (-) invertidas. O comparador 141-1 usa o sinal de referência 1 gerado no circuito de geração de
15 sinal de referência 1 311 como uma entrada (+) não invertida. O 141-2 usa o sinal de referência 2 gerado no circuito de geração de sinal de referência 2 312 como uma entrada (+) não invertida.

Os resultados de comparação dos dois comparadores 141-1, 141-2 são providas ao contador 142. O contador 142 calcula os tempos de
20 comparação dos dois comparadores 141-1, 141-2, e, se a polaridade da saída de um dos comparadores 141-1, 141-2 for primeiro invertida, interrompe a operação de contagem em resposta.

No sensor de imagem CMOS 10B tendo a configuração, o tempo de conversão AD pode ser encurtado realizando o processamento
25 paralelo usando os dois comparadores 141-1, 141-2 e a taxa de quadro pode ser aumentada. Entretanto, o tamanho de circuito e área de circuito são aumentados porque pelo menos dois comparadores 141-1, 141-2 são necessários para uma coluna de pixel.

Por outro lado, de acordo com o sensor de imagem CMOS 10A de acordo com a modalidade descrita acima, o tempo de conversão AD pode ser encurtado provendo um comparador 141 para cada coluna de pixel, e a taxa de quadro pode ser aumentada. Portanto, o tamanho de circuito e área de circuito podem ser reduzidos comparados ao caso usando pelo menos dois comparadores 141-1, 141-2 para cada coluna de pixel.

<4. Exemplos Modificados>

Na modalidade descrita acima, no circuito de conversão AD 140, o contador progressivo/regressivo é usado como o contador 142 e o ruído é removido pelo controle da contagem progressiva/contagem regressiva do contador 142, entretanto, não limitado a isto. Ou seja, o ruído pode ser removido usando um contador de uma via como o contador 142 e calculando o valor de contagem em relação ao nível de ruído e o valor de contagem em relação ao nível de sinal usando um circuito de processamento de sinal externo (por exemplo, um circuito DSP).

Ademais, na modalidade descrita acima, dois diferentes sinais de referência 1, 2 são usados como os sinais de referência usados nos comparadores, entretanto, isto é somente um exemplo e três ou mais diferentes sinais de referência podem ser usados. Por exemplo, no caso onde três sinais de referência 1, 2, 3 são usados, a faixa dinâmica do sinal de referência 1 é fixado a 1/3 da faixa dinâmica do sinal de referência 1 usado no modo de leitura todo pixel.

Em seguida, o sinal de referência 2 pode ser obtido subtraindo-se o desvio de 1/3 da faixa dinâmica do sinal de referência 1, e o sinal de referência 3 pode ser obtido subtraindo ainda o desvio de 1/3 da mesma. Com respeito a isto, operações de comparação podem ser realizadas em paralelo usando comparadores 141 pertencentes a três colunas de pixel em resposta aos três diferentes sinais de referência 1, 2, 3.

Ademais, na modalidade descrita acima, o caso em que a invenção é aplicada ao sensor de imagem CMOS, em que pixéis por unidade para captar carga de sinal em resposta à quantidade de luz visível como um valor quantitativo são tridimensionalmente dispostos em uma matriz que foi explicada como um exemplo, entretanto, não limitado a isto. Ou seja, a invenção pode ser aplicada a todos os dispositivos de sensoramento de imagem em estado sólido empregando o sistema de conversão AD de coluna.

Além disso, não limitado à aplicação a dispositivos de sensoramento de imagem em estado sólido para captar a distribuição da quantidade de luz visível incidente e a obtendo como uma imagem, a invenção pode ser aplicada a dispositivos de sensoramento de imagem em estado sólido para formar imagem a distribuição da quantidade de raios infravermelho incidentes, raios x, partículas, ou semelhante como uma imagem. Ademais, em um sentido amplo, dispositivos de captação de distribuição de montante quantitativo, tais como sensores de detecção de impressão digital para captar a distribuição de montantes quantitativos, tais como pressão e capacidade eletrostática e convertê-los em imagem como uma imagem pode ser dispositivos de sensoramento de imagem em estado sólido.

Além disso, os dispositivos de sensoramento de imagem em estado sólido podem ser na forma de chips, e na forma de módulos tendo funções de formação de imagem em que uma unidade de formação de imagem e uma unidade de processamento de sinal ou sistema ótico são empacotados coletivamente.

<Aparelho Eletrônico>

O dispositivo de sensoramento de imagem em estado sólido de acordo com as modalidades da invenção pode ser usado instalando-o em todos os aparelhos eletrônicos usando o dispositivo de sensoramento de imagem em estado sólido para uma unidade de captura de imagem (unidade de conversão fotoelétrica). Como um aparelho eletrônico, um aparelho de

formação de imagem (sistema de câmera) tal como uma câmera fotográfica digital e uma câmera de vídeo, um dispositivo terminal portátil tendo uma função de formação de imagem, tal como um telefone celular, uma máquina copiadora usando o dispositivo de sensoreamento de imagem em estado sólido para uma captura de imagem podem ser citados. Além disso, um módulo de câmera instalado em um aparelho eletrônico pode ser o aparelho de formação de imagem.

(Aparelho de formação de imagem)

A fig. 9 é um diagrama de bloco mostrando um exemplo de uma configuração de um equipamento de formação de imagem como um de um equipamento eletrônico de acordo com uma modalidade da invenção. Como mostrado na fig. 9, um aparelho de formação de imagem 100 de acordo com a modalidade da invenção inclui um sistema ótico contendo um grupo de lentes 101, um dispositivo de captação de imagem 102, um circuito 103 como uma unidade de processamento de sinal de câmera, uma memória de quadro 104, um dispositivo de exibição 104, um dispositivo de gravação 108, etc. Ademais, o circuito DSP 103, a memória de quadro 104, o dispositivo de exibição 105, o dispositivo de gravação 106, o sistema de operação 107, e o sistema de alimentação de energia 108 são mutuamente conectados por meio de uma linha de barramento 109.

O grupo de lentes 101 captura a luz incidente (luz de imagem) de um objeto e o foca em uma superfície de formação de imagem do dispositivo de captação de imagem 102. O dispositivo de captação de imagem 102 converte o montante de luz incidente focado na superfície de formação de imagem pelo grupo de lentes 101 em sinais elétricos em unidades de pixels e os gera como sinais de pixel. Como o dispositivo de captação de imagem 102, um dispositivo de sensoreamento de imagem em estado sólido, tal como o sensor de imagem CMOS de acordo com as modalidades descritas acima pode ser usado. O circuito DSP 103 realiza processamento de sinal de câmera

conhecido e realiza processamento de cálculo do valor de contagem do contador 142 na conversão AD descrita acima.

O dispositivo de exibição 105 inclui um dispositivo de exibição tipo painel, tal como um dispositivo de tela de cristal líquido ou um dispositivo de tela EL orgânica (eletroluminescência), e exibe imagens móveis ou imagens fotográficas convertidas em imagem pelo dispositivo de captação de imagem 102. O dispositivo de gravação 106 registra as imagens móveis ou imagens fotográficas convertidas em imagem pelo dispositivo de captação de imagem 102 em mídia gravável, tal como fitas de vídeo e DVDs (Disco Versátil Digital).

O sistema de operação 107 emite comandos de operação em relação a várias funções que o aparelho de formação de imagem possui sob operação pelo usuário. O sistema de alimentação de energia 108 apropriadamente fornece vários provedores de energia como provedores de operação do circuito DSP 103, a memória de quadro 104, o dispositivo de exibição 105, o dispositivo de gravação 106, e o sistema de operação 107 com objetivos de alimentação.

O aparelho de formação de imagem 100 é aplicado a uma câmera de vídeo, uma câmara fotográfica, e mais, um módulo de câmera para um dispositivo móvel, tal como um telefone celular. No aparelho de formação de imagem 100, usando o sensor de imagem CMOS de acordo com as modalidades descritas acima, tal como o dispositivo de captação de imagem 102, o sensor de imagem CMOS pode aumentar a taxa de quadro por leitura de redução horizontal. Como resultado, pode ser realizado formação de imagem de alta velocidade e equilíbrio longitudinal e vertical da imagem captada pode ser mantido em combinação com leitura de redução vertical, recorte vertical, ou semelhante.

A presente aplicação contém matéria relacionada àquela divulgada no Pedido de Patente de Prioridade Japonesa JP 2009-180374

depositado no Escritório de Patente do , em 3 de agosto de 2009, cujo conteúdo do mesmo é incorporado neste documento por referência.

É importante compreender por aqueles versados na arte que várias modificações, combinações, subcombinações e alterações podem ocorrer, dependendo das exigências de desenho e outros fatores, na medida em que elas estejam dentro do escopo das reivindicações apensas ou equivalentes do mesmo.

REIVINDICAÇÕES

1. Dispositivo de sensoreamento de imagem em estado sólido, caracterizado pelo fato de compreender:

- 5 - uma unidade de arranjo de pixel em que pixéis contendo dispositivos de conversão fotoelétrica são dispostos em uma matriz, e uma linha de sinal vertical é cabeada em relação a cada coluna de pixel;
- 10 - um circuito de conversão analógica-digital provido em relação a cada coluna de pixel da unidade de arranjo de pixel e tendo um comparador usando um sinal analógico fornecido do pixel através da linha de sinal vertical como uma entrada de alvo de comparação e um contador que mede um tempo de partida de comparação até conclusão da comparação do comparador;
- 15 - uma unidade geradora de sinal de referência que gera sinais de referência plurais com formas de onda rampa;
- 20 - uma primeira chave que, em um modo de leitura de redução de ler sinais a partir de pixéis de um grupo específico de colunas de pixel da unidade de arranjo de pixel para a linha de sinal vertical, encurta a linha de sinal vertical pertencente a uma coluna de pixel do grupo específico de colunas de pixel e a linha de sinal vertical pertencente a outro grupo de colunas de pixel que o grupo específico de colunas de pixel de pixéis dos quais nenhum sinal é lido; e
- 25 - uma segunda chave que, no modo de leitura de redução, provê os sinais de referência plurais como entradas de critério de comparação ao comparador pertencente a uma coluna de pixel e o comparador pertencente ao outro grupo de colunas de pixel que o grupo específico de colunas de pixel, respectivamente.

2. Dispositivo de sensoreamento de imagem em estado sólido, de acordo com a reivindicação 1, caracterizado pelo fato de que os pixéis do outro grupo de colunas de pixel que o grupo específico de colunas de pixel

são eletricamente separados da linha de sinal vertical no modo de leitura de redução.

3. Dispositivo de sensoreamento de imagem em estado sólido, de acordo com a reivindicação 1, caracterizado pelo fato de que em um modo de leitura todo pixel de ler sinais de todo pixel da unidade de arranjo de pixel, a primeira chave é desligada, e a segunda chave provê um sinal de referência plural aos comparadores pertencentes a todas as colunas de pixel da unidade de arranjo de pixel como a entrada de critério de comparador.

4. Dispositivo de sensoreamento de imagem em estado sólido, de acordo com a reivindicação 3, caracterizado pelo fato de que quando os sinais de referência plurais são dois sinais de referência, uma faixa dinâmica de um sinal de referência dos dois sinais de referência usados no modo de leitura de redução é $\frac{1}{2}$ de uma faixa dinâmica do sinal de referência individual usado no modo de leitura todo pixel.

5. Dispositivo de sensoreamento de imagem em estado sólido, de acordo com a reivindicação 4, caracterizado pelo fato de que o outro sinal de referência dos dois sinais de referência é um sinal obtido subtraindo um desvio de $\frac{1}{2}$ da faixa dinâmica do sinal de referência individual do um sinal de referência.

6. Dispositivo de sensoreamento de imagem em estado sólido, de acordo com a reivindicação 4, caracterizado pelo fato de que o outro sinal de referência dos dois sinais de referência é um sinal obtido subtraindo um desvio de $\frac{1}{2}$ da faixa dinâmica do sinal de referência individual do um sinal de referência e tendo um gradiente exatamente oposto àquele do um sinal de referência.

7. Método de conversão analógica-digital de um dispositivo de sensoreamento de imagem em estado sólido, em conversão analógica-digital de um dispositivo de sensoreamento de imagem em estado sólido, caracterizado por incluir:

- uma unidade de arranjo de pixel em que pixéis contendo dispositivos de conversão fotoelétrica são dispostos em uma matriz, e uma linha de sinal vertical é cabeada em relação a cada coluna de pixel,

5 - um circuito de conversão analógica-digital provido em relação a cada coluna de pixel da unidade de arranjo de pixel e tendo um comparador usando um sinal analógico fornecido do pixel através da linha de sinal vertical como uma entrada de alvo de comparação e um contador que mede um tempo de partida de comparação até conclusão da comparação do comparador, e

10 - uma unidade geradora de sinal de referência que gera sinais de referência plurais com formas de onda rampa,

- o método compreendendo as etapas de:

15 - em um modo de leitura de redução de ler sinais dos pixéis de um grupo de colunas de pixel da unidade de arranjo de pixel à linha de sinal vertical, encurtando a linha de sinal vertical pertencente a uma coluna de pixel do grupo específico de colunas de pixel, e a linha de sinal vertical pertencente a outro grupo de colunas de pixel que o grupo específico de colunas de pixel dos pixéis dos quais nenhum sinal é lido; e

20 - prover os sinais de referência plurais como entradas de critério de comparação ao comparador pertencente a uma coluna de pixel e o comparador pertencente ao outro grupo de colunas de pixel que o grupo específico de colunas de pixel, respectivamente.

8. Aparelho eletrônico caracterizado pelo fato de compreender um dispositivo de captação de imagem de estado-sólido inclui:

25 - uma unidade de arranjo de pixel em que pixéis contendo dispositivos de conversão fotoelétrica são dispostos em uma matriz, e uma linha de sinal vertical é cabeada em relação a cada coluna de pixel;

- um circuito de conversão analógica-digital provido em relação a cada coluna de pixel da unidade de arranjo de pixel e tendo um

comparador usando um sinal analógico fornecido do pixel através da linha de sinal vertical como uma entrada de alvo de comparação e um contador que mede um tempo de partida de comparação até conclusão da comparação do comparador;

5 - uma unidade geradora de sinal de referência que gera sinais de referência plurais com formas de onda rampa;

 - uma primeira chave que, em um modo de leitura de redução de ler sinais a partir de pixéis de um grupo específico de colunas de pixel da unidade de arranjo de pixel para a linha de sinal vertical, encurta a linha de
10 sinal vertical pertencente a uma coluna de pixel do grupo específico de colunas de pixel e a linha de sinal vertical pertencente a outro grupo de colunas de pixel que o grupo específico de colunas de pixel de pixéis dos quais nenhum sinal é lido; e

 - uma unidade geradora de sinal de referência que gera sinais
15 de referência plurais com formas de onda rampa;

 - uma segunda chave que, no modo de leitura de redução, provê os sinais de referência plurais como entradas de critério de comparação ao comparador pertencente a uma coluna de pixel e o comparador pertencente ao outro grupo de colunas de pixel que o grupo específico de colunas de pixel,
20 respectivamente.

FIG.1

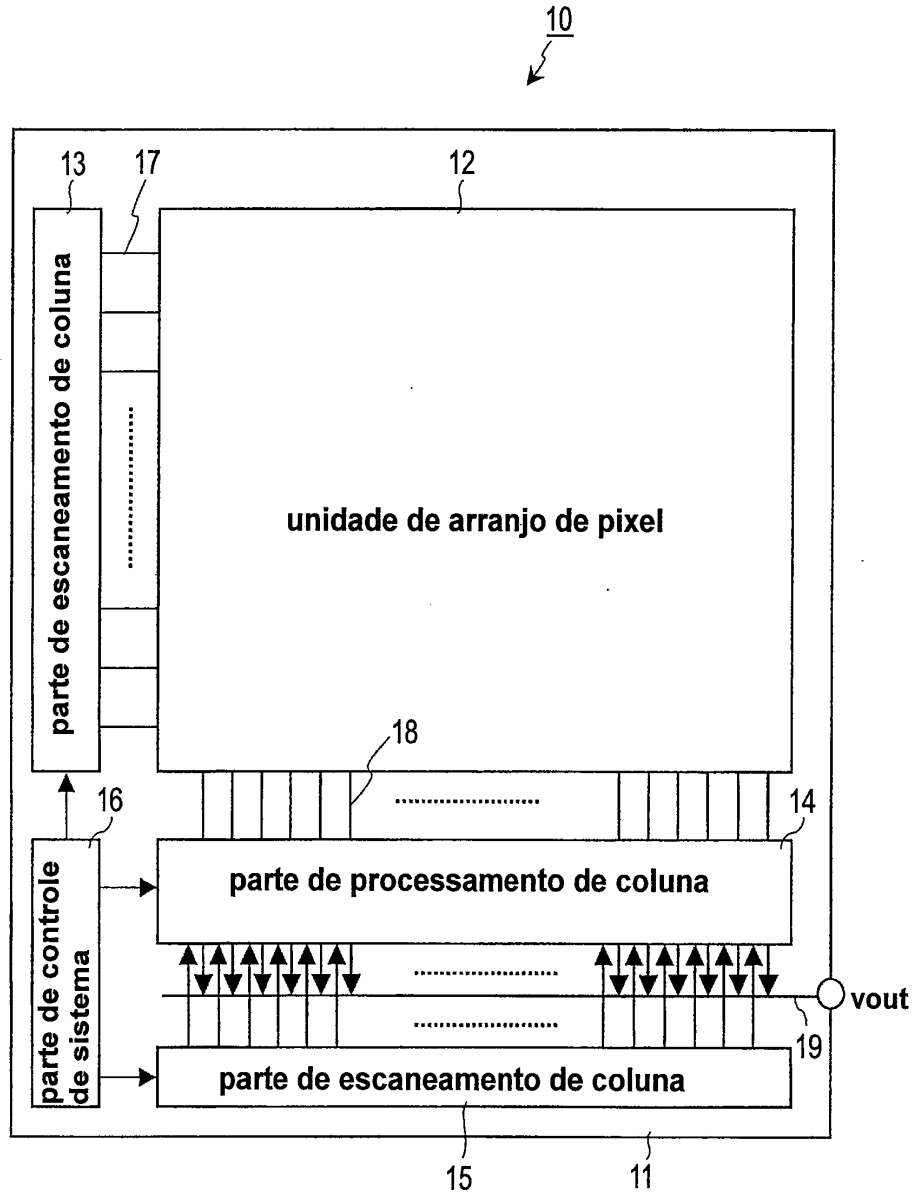


FIG.2

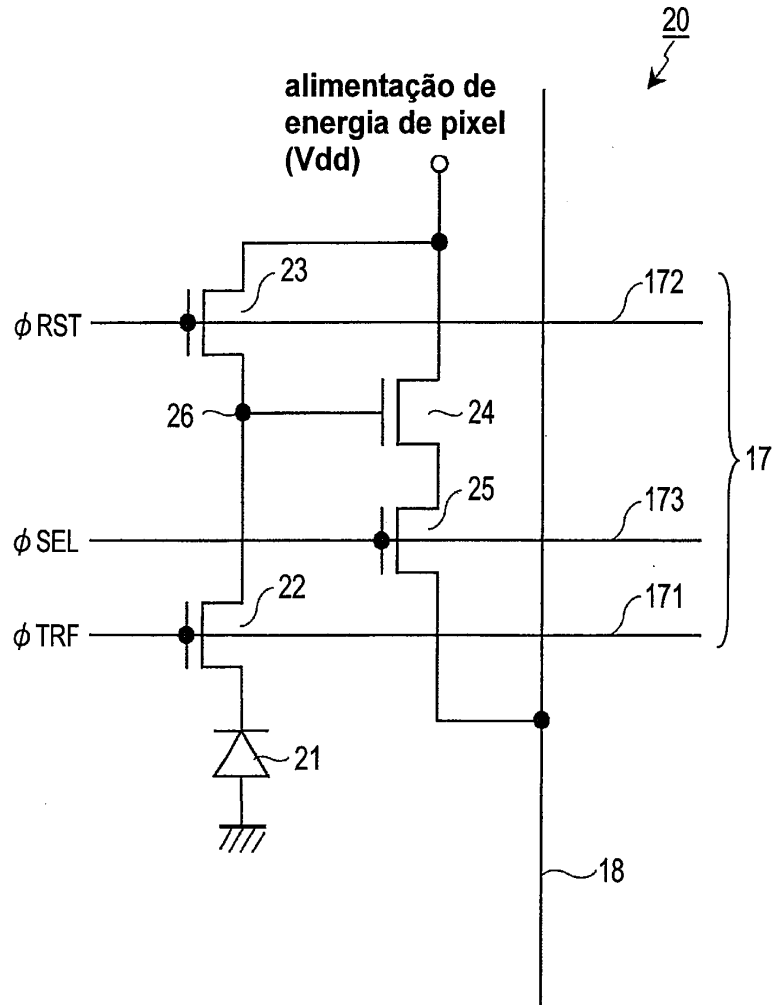


FIG.3

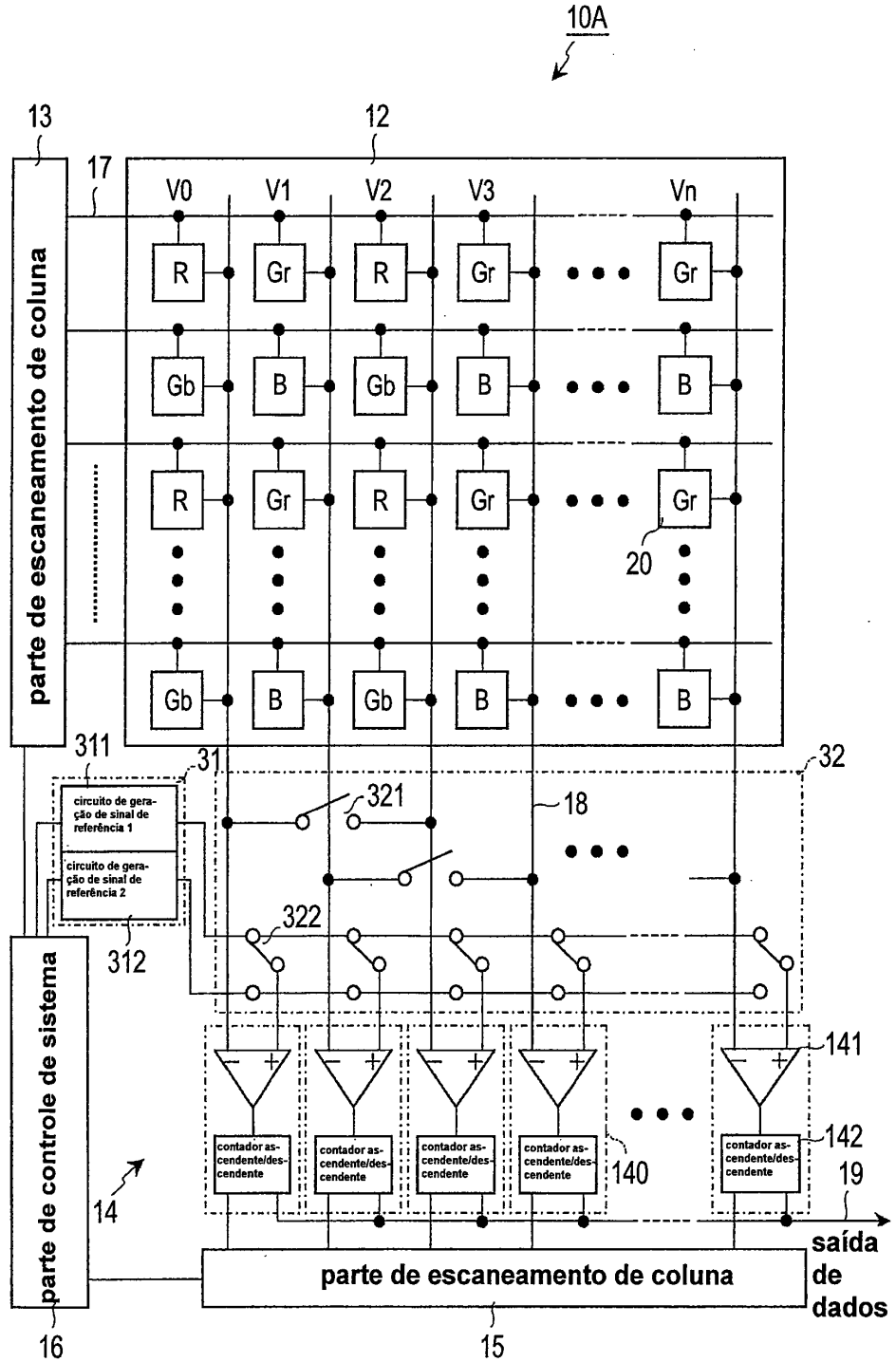


FIG.4

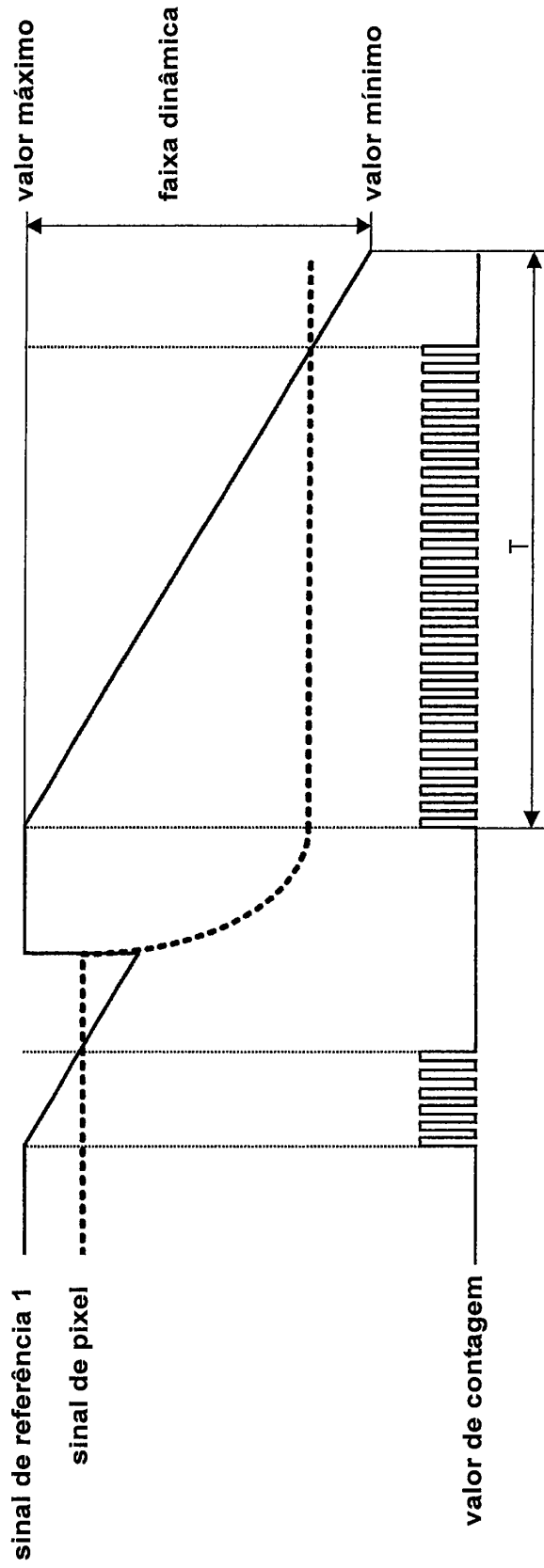


FIG.5

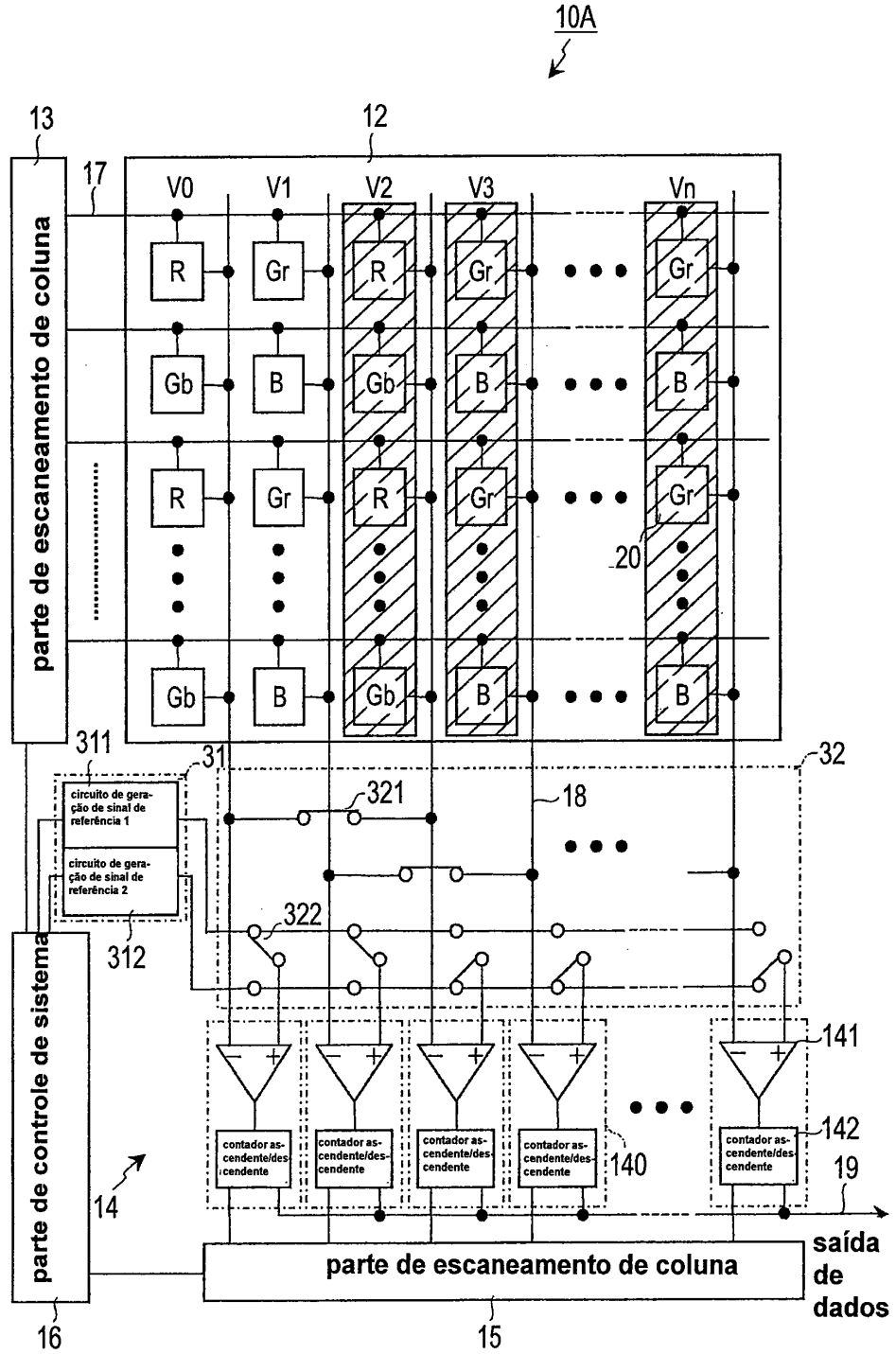


FIG.6

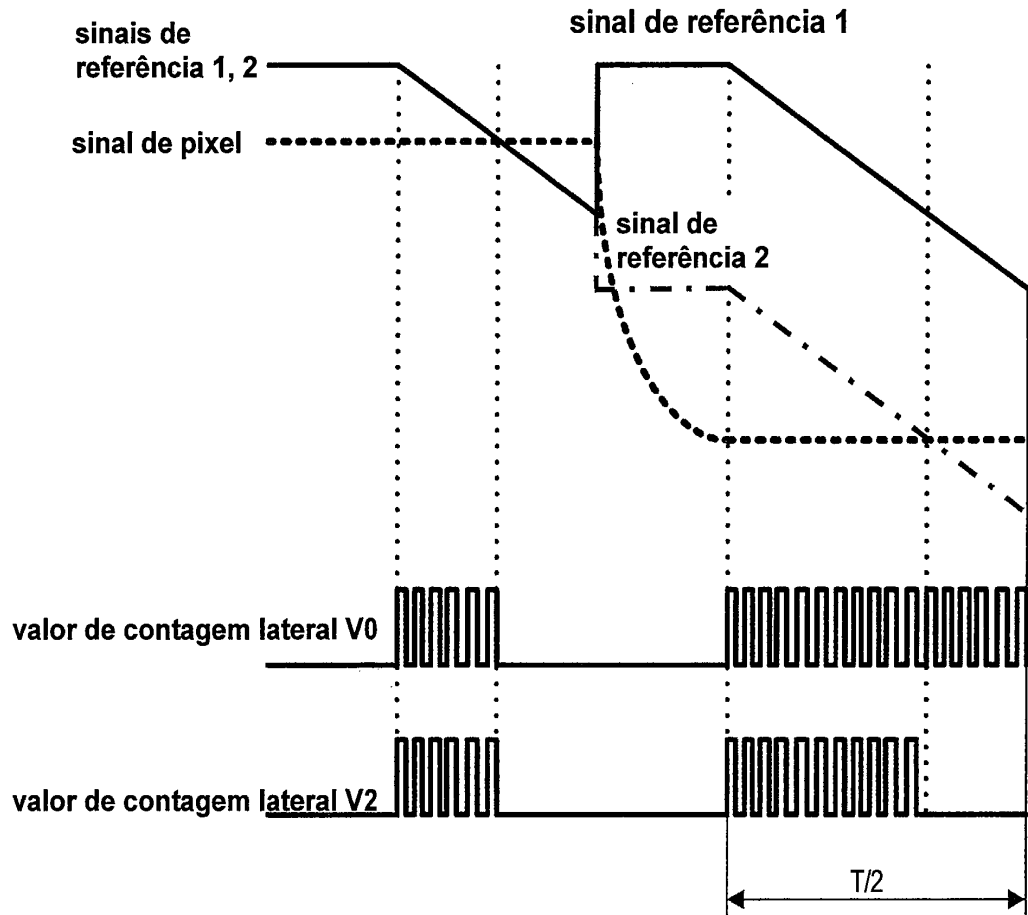


FIG.7

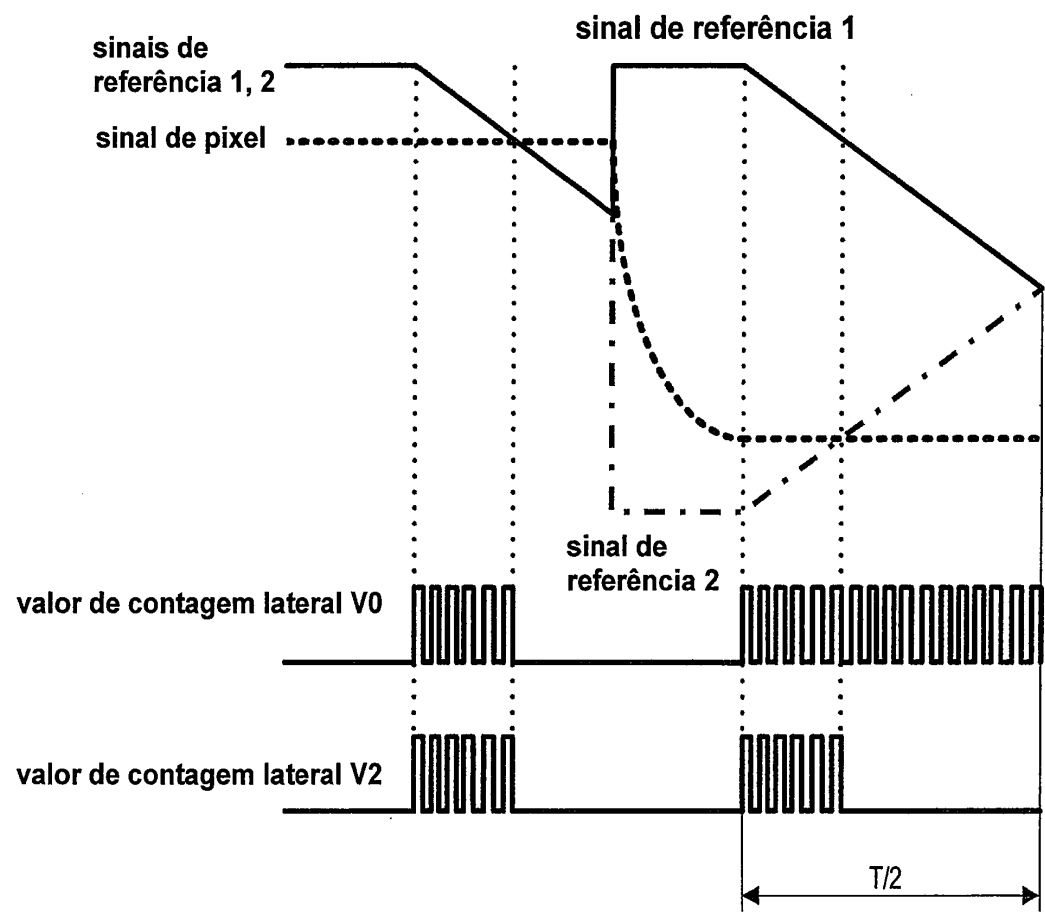


FIG.8

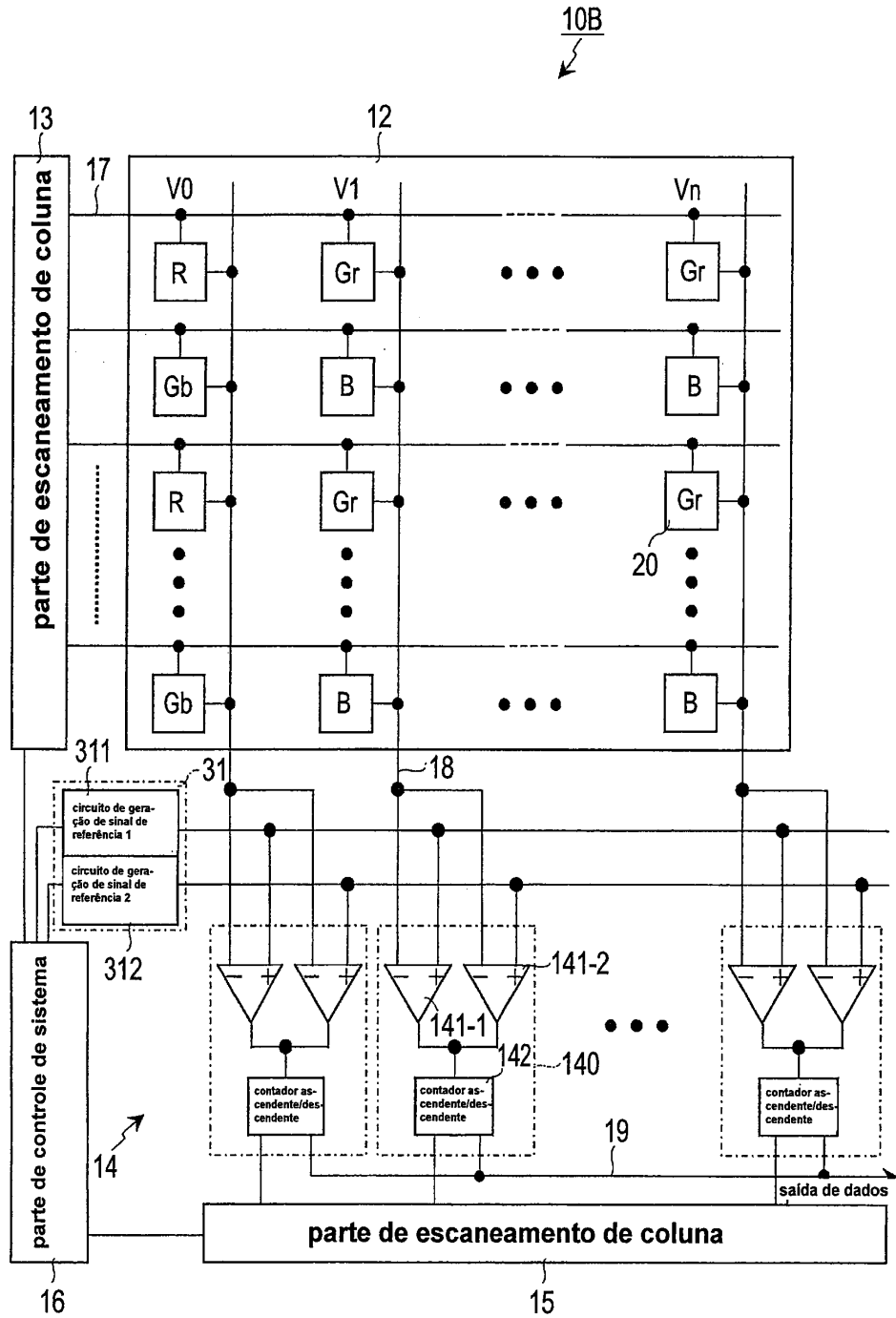
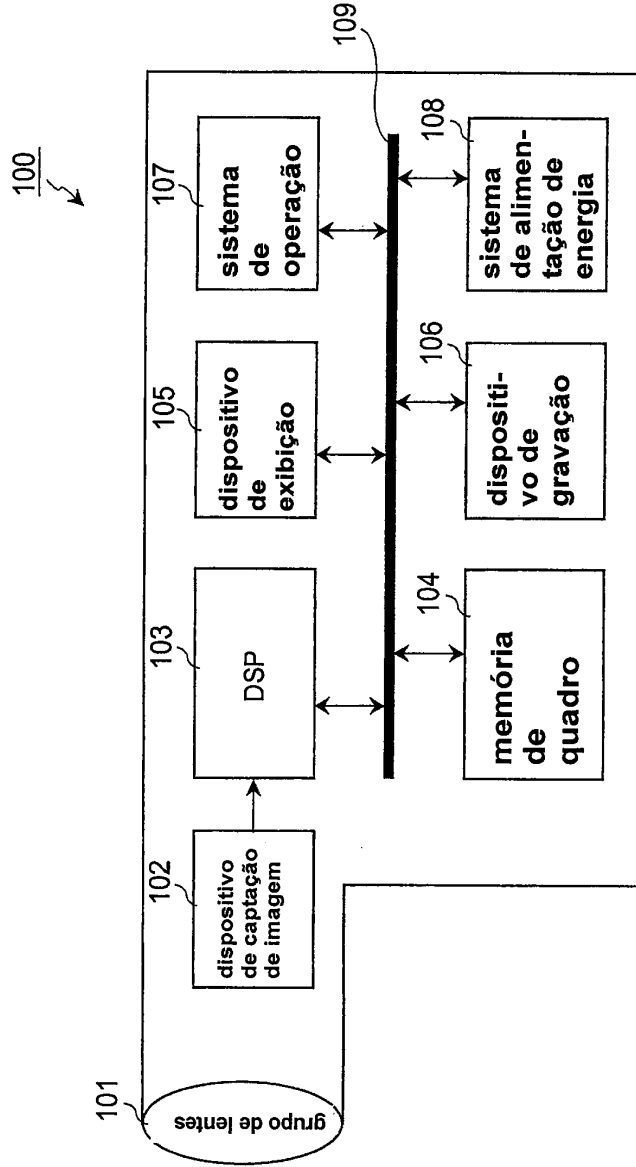


FIG.9



...

RESUMO

“DISPOSITIVO DE SENSOREAMENTO DE IMAGEM EM ESTADO SÓLIDO, MÉTODO DE CONVERSÃO ANALÓGICA-DIGITAL DE UM DISPOSITIVO DE SENSOREAMENTO DE IMAGEM EM ESTADO SÓLIDO, E, APARELHO ELETRÔNICO”

Um dispositivo de sensoreamento de imagem em estado sólido inclui: uma unidade de arranjo de pixel incluindo pixéis dispostos em uma matriz, e uma linha de sinal vertical cabeada em relação a cada coluna de pixel; um circuito de conversão analógica-digital provido em relação a cada coluna de pixel e tendo um comparador usando um sinal analógico como uma entrada de alvo de comparação e um contador medindo um tempo de partida até conclusão da comparação do comparador; uma unidade geradora de sinal de referência que gera sinais de referência com formas de onda rampa; uma primeira chave que, em um modo de leitura de redução, encurta a linha de sinal vertical pertencente a uma coluna de pixel de um grupo específico de colunas de pixel e a linha de sinal vertical pertencente a outro grupo de colunas de pixel da qual nenhum sinal é lido; e uma segunda chave que, no modo de leitura de redução, provê os sinais de referência ao comparador pertencente à uma coluna de pixel e o comparador pertencente ao outro grupo, respectivamente.