

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7520161号
(P7520161)

(45)発行日 令和6年7月22日(2024.7.22)

(24)登録日 令和6年7月11日(2024.7.11)

(51)国際特許分類 F I
H 0 2 M 7/487(2007.01) H 0 2 M 7/487
H 0 2 P 27/06 (2006.01) H 0 2 P 27/06

請求項の数 13 (全27頁)

(21)出願番号	特願2022-579297(P2022-579297)	(73)特許権者	501137636 株式会社 T M E I C 東京都中央区京橋三丁目 1 番 1 号
(86)(22)出願日	令和3年2月8日(2021.2.8)	(74)代理人	100161207 弁理士 西澤 和純
(86)国際出願番号	PCT/JP2021/004577	(74)代理人	100135301 弁理士 梶井 良訓
(87)国際公開番号	WO2022/168310	(74)代理人	100196689 弁理士 鎌田 康一郎
(87)国際公開日	令和4年8月11日(2022.8.11)	(74)代理人	100207192 弁理士 佐々木 健一
審査請求日	令和4年11月8日(2022.11.8)	(72)発明者	河井 伸哉 東京都中央区京橋三丁目 1 番 1 号 東芝 三菱電機産業システム株式会社内
		(72)発明者	高尾 健志

最終頁に続く

(54)【発明の名称】 ドライブシステム及びドライブシステムの制御装置

(57)【特許請求の範囲】

【請求項 1】

複数の巻線を有する多相交流モータを駆動するドライブシステムであって、
前記多相交流モータの第 1 相の巻線に電流を流す第 1 電力変換部と、
前記多相交流モータの第 2 相の巻線に電流を流す第 2 電力変換部と、
前記第 1 電力変換部の種別に応じて設定される相電圧波形の種類を指定する設定情報に
基づいて 3 レベルの相電圧波形と 5 レベルの相電圧波形の何れかを決定し、前記決定した
相電圧波形を前記第 1 電力変換部から出力させるように前記第 1 電力変換部を制御する第
1 変換制御部と、

前記相電圧波形の種類を指定する設定情報に基づいて前記第 1 電力変換部の相電圧波形
と同種の相電圧波形を前記第 2 電力変換部から出力させるように前記第 2 電力変換部を制
御する第 2 変換制御部と、
を備えるドライブシステム。

【請求項 2】

前記第 1 変換制御部は、
基準タイミングに同期するように調整された第 1 タイミング信号を生成し、前記第 1 タイ
ミング信号に同期するように前記 3 レベルの相電圧波形と 5 レベルの相電圧波形の何れ
かの第 1 の相電圧波形を生成するための所望の第 1 ゲートパルスを生成し、前記生成した
第 1 ゲートパルスを前記第 1 電力変換部に供給し、

前記第 2 変換制御部は、

前記第 1 変換制御部から受信した信号を用いて前記基準タイミングに同期するように調整された第 2 タイミング信号を生成し、前記第 2 タイミング信号に同期するように前記第 1 の相電圧波形と同じ種類の第 2 の相電圧波形を生成するための所望の第 2 ゲートパルス

を生成し、前記生成した第 2 ゲートパルスを、前記第 2 電力変換部に供給する

請求項 1 に記載のドライブシステム。

【請求項 3】

前記基準タイミングに係る信号と、前記第 1 変換制御部に対する電圧基準と、前記第 2 変換制御部に対する電圧基準とを生成する主制御部

を備え、

前記第 1 変換制御部は、

前記主制御部からの信号を受信して、前記基準タイミングに係る信号を再生し、前記第 1 変換制御部に対する電圧基準と、前記第 2 変換制御部に対する電圧基準とを取得して、さらに、

前記第 2 変換制御部に対する電圧基準を、前記第 2 変換制御部に対して送信する、

請求項 2 に記載のドライブシステム。

【請求項 4】

前記主制御部と前記第 1 変換制御部との通信と、前記第 1 変換制御部と前記第 2 変換制御部との通信とにおいて、データを多重する所定の多重化構造を利用する通信パスを利用して、

前記主制御部は、

1 つの単位多重化構造（単位フレーム）内に、少なくとも前記第 1 変換制御部に対する電圧基準と、前記第 2 変換制御部に対する電圧基準とを含めて送信し、

前記第 1 変換制御部は、

1 つの単位多重化構造（単位フレーム）内に、少なくとも前記第 2 変換制御部に対する電圧基準を含めて送信する、

請求項 3 に記載のドライブシステム。

【請求項 5】

前記第 1 変換制御部は、

前記主制御部から受信した前記基準タイミングに係る信号を再生して、前記再生した信号を用いて、受信した前記第 1 変換制御部に対する電圧基準に基づいて、所望の相電圧波形を前記基準タイミングに同期するように生成し、

前記第 2 変換制御部は、

前記第 1 変換制御部から受信した前記基準タイミングに係る信号を再生して、前記再生した信号を用いて、受信した前記第 2 変換制御部に対する電圧基準に基づいて、所望の相電圧波形を前記基準タイミングに同期するように生成する、

請求項 3 に記載のドライブシステム。

【請求項 6】

前記第 1 変換制御部は、

前記主制御部から受信した前記基準タイミングに係る信号を再生して、前記再生した信号の位相を予め定められた値の位相差を用いて調整した後に、これを用いて、受信した前記第 1 変換制御部に対する電圧基準に基づいて、前記基準タイミングに関連付けられて、前記所望の相電圧波形を前記基準タイミングに同期するように生成する、

請求項 3 に記載のドライブシステム。

【請求項 7】

前記第 1 変換制御部は、

前記 3 レベルの相電圧波形と前記 5 レベルの相電圧波形の何れかを指定する第 1 選択情報に基づいて前記第 1 電力変換部を制御し、

前記第 2 変換制御部は、

前記第 1 選択情報が指定する相電圧波形と同種の相電圧波形を指定する第 2 選択情報に基づいて前記第 2 電力変換部を制御する、

10

20

30

40

50

請求項 1 に記載のドライブシステム。

【請求項 8】

前記 3 レベルの相電圧波形に係る電圧基準と、前記 5 レベルの相電圧波形に係る電圧基準の何れかの種類が択一的に選択され、前記選択された種類の電圧基準を前記第 1 変換制御部と、前記第 2 変換制御部とに対して供給する主制御部

を備える請求項 1 に記載のドライブシステム。

【請求項 9】

前記第 1 電力変換部と前記第 2 電力変換部は、

1 又は複数のレグを夫々備え、

それぞれ備える前記 1 又は複数のレグを用いて前記 3 レベルの相電圧波形と前記 5 レベルの相電圧波形のうちの何れかの相電圧波形を夫々生成し、

前記第 1 電力変換部は、

前記生成された第 1 の相電圧波形を前記第 1 相の巻線に接続される第 1 の端子に出力し、

前記第 2 電力変換部は、

前記生成された第 2 の相電圧波形を前記第 2 相の巻線に接続される第 2 の端子に出力する、

請求項 1 に記載のドライブシステム。

【請求項 10】

多相交流モータの第 1 相の巻線に電流を流す第 1 電力変換部と、

前記多相交流モータの第 2 相の巻線に電流を流す第 2 電力変換部とを備えるドライブシステムを制御する制御装置であって、

前記第 1 電力変換部の種別に応じて、3 レベルの相電圧波形と 5 レベルの相電圧波形の何れかを前記第 1 電力変換部から出力させるように前記第 1 電力変換部を制御する第 1 変換制御部と、

前記第 1 電力変換部の種別と同じ種別に分類される前記第 2 電力変換部に関し、前記第 1 電力変換部の相電圧波形と同種の相電圧波形を前記第 2 電力変換部から出力させるように前記第 2 電力変換部を制御する第 2 変換制御部と、

を備えるドライブシステムの制御装置。

【請求項 11】

前記第 1 変換制御部と、前記第 2 変換制御部とに対して前記 3 レベルの相電圧波形に係る電圧基準をそれぞれ供給する主制御部

を備え、

前記第 1 変換制御部と前記第 2 変換制御部は、

相電圧波形の種類を指定する設定情報に基づいて、前記 3 レベルの相電圧波形に係る電圧基準を、前記 5 レベルの相電圧波形に係る電圧基準に変換する、

請求項 10 に記載のドライブシステムの制御装置。

【請求項 12】

相電圧波形の種類を指定する設定情報に基づいて、前記 3 レベルの相電圧波形に係る電圧基準を、前記 5 レベルの相電圧波形に係る電圧基準に変換して、前記第 1 変換制御部と前記第 2 変換制御部とに対して前記 5 レベルの相電圧波形に係る電圧基準をそれぞれ供給する主制御部

を備える請求項 10 に記載のドライブシステムの制御装置。

【請求項 13】

複数の巻線を有する多相交流モータを駆動するドライブシステムであって、

1 又は複数の N P C 型レグを含み、前記多相交流モータの第 1 相の巻線に電流を流す第 1 電力変換部と、

前記第 1 電力変換部内の N P C 型レグの個数以上の複数の N P C 型レグを含み、前記多相交流モータの第 2 相の巻線に電流を流す第 2 電力変換部と、

前記第 1 電力変換部の 1 個の N P C 型レグと前記第 2 電力変換部の 1 個の N P C 型レグとをそれぞれ制御して、前記多相交流モータの対応する相の巻線に第 1 レベルの相電圧波

10

20

30

40

50

形を出力する第1モードと、前記第1電力変換部の複数のNPC型レグと前記第2電力変換部の複数のNPC型レグとを制御して、前記多相交流モータの対応する相の巻線に第2レベルの相電圧波形を出力する第2モードとを択一的に選択する制御モードを備えており、前記第1電力変換部の種別に応じた設定によって前記制御モードを選択する制御部とを備えるドライブシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、ドライブシステム及びドライブシステムの制御装置に関する。

【背景技術】

【0002】

ドライブシステムには、多相交流電力を交流電動機（多相交流モータ）に供給して交流電動機を駆動させるものがある。ドライブシステムの種類には、電力変換装置が交流電動機の巻線に掛ける交流電圧の波形の特徴に基づく区分があり、その種類は、交流電圧の波形の量子化レベルの段数によって3レベル型、5レベル型などと呼ばれている。ドライブシステムの種類によって電力変換装置の制御方法が互いに異なるため、電力変換装置を制御する制御装置は、ドライブシステムの種類に合わせて専用に設計される場合があった。

【先行技術文献】

【特許文献】

【0003】

【文献】特許5952623号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の目的は、電力変換装置が交流電動機の巻線に掛ける電圧波形の量子化レベルの段数によらずに、電力変換装置を制御する制御装置に係る用品を共用可能にしたドライブシステム及びドライブシステムの制御装置を提供することである。

【課題を解決するための手段】

【0005】

実施形態のドライブシステムは、複数の巻線を有する多相交流モータを駆動する。ドライブシステムは、第1電力変換部と、第2電力変換部と、第1変換制御部と、第2変換制御部と、を備える。前記第1電力変換部は、前記多相交流モータの第1相の巻線に電流を流す。前記第2電力変換部は、前記多相交流モータの第2相の巻線に電流を流す。前記第1変換制御部は、相電圧波形の種類を指定する設定情報に基づいて3レベルの相電圧波形と5レベルの相電圧波形の何れかを決定し、前記決定した相電圧波形を前記第1電力変換部から出力させるように前記第1電力変換部を制御する。前記第2変換制御部は、前記相電圧波形の種類を指定する設定情報に基づいて前記第1電力変換部の相電圧波形と同種の相電圧波形を前記第2電力変換部から出力させるように前記第2電力変換部を制御する。

【図面の簡単な説明】

【0006】

【図1】第1の実施形態のドライブシステムの構成図。

【図2】第1の実施形態の第1実施例の3レベル型変換器の主回路の構成図。

【図3】第1の実施形態の第2実施例のNPC型電力変換器の主回路の構成図。

【図4A】第1の実施形態の制御部の構成図。

【図4B】第1の実施形態のシリアル送受信器の構成図。

【図5A】第1の実施形態の電圧基準変換部の5レベル型適用時の処理について説明するための図。

【図5B】第1の実施形態の電圧基準変換部の3レベル型適用時の処理について説明するための図。

【図6】第1の実施形態の通信に用いるフレームを説明するための図。

10

20

30

40

50

【図 7】第 1 の実施形態のフレーム内のデータ構造を説明するための図。

【図 8】第 1 の実施形態の PWM キャリアについて説明するための図。

【図 9】第 1 の実施形態のキャリア同期制御部の構成図。

【図 10】第 1 の実施形態のデータの中継について説明するための図。

【図 11】第 1 の実施形態の変形例のフレーム内のデータ構造を説明するための図。

【図 12 A】第 2 の実施形態のドライブシステムの構成図。

【図 12 B】第 2 の実施形態のシリアル送受信器の構成図。

【発明を実施するための形態】

【0007】

以下、実施形態のドライブシステム及びドライブシステムの制御装置を、図面を参照して説明する。以下の説明では、同一又は類似の機能を有する構成に同一の符号を付す。

10

【0008】

明細書で言う「接続」とは、物理的に接続される場合に限定されず、電氣的に接続される場合も含む。

【0009】

(第 1 の実施形態)

まず、実施形態のドライブシステム 1 について説明する。

図 1 は、第 1 の実施形態のドライブシステム 1 を示す構成図である。

ドライブシステム 1 は、交流電動機 2 (図 1 中の記載は M。)、変換器 3 (図 1 中の記載は INV。)、直流電源 4 (図 1 中の記載は DCPS。)、電流検出器 5、及び制御装置 6 を備える。ドライブシステム 1 は、交流電動機 2 に、変換器 3 から多相交流電力を供給して、交流電動機 2 を駆動させる。交流電動機 2 は、多相交流モータの一例であり、例えば、3 つの巻線が Y 型に結線された 3 相交流モータである。変換器 3 は、電力変換装置の一例である。

20

【0010】

例えば、ドライブシステム 1 の電源である直流電源 4 は、その出力側に接続される 1 組の直流リンクを經由して直流電力を変換器 3 に供給する。例えば、直流電源 4 は、一般的に交流電源の交流電圧を入力とするダイオード整流器であったり、PWM コンバータであったりするが、直流電源 4 の種類は問わない。例えば、直流リンクは、正極、負極、及び中点電位になる極を 1 組として構成される。

30

【0011】

変換器 3 は、複数のスイッチング素子を備える逆変換装置 (インバータ) の一例である。変換器 3 は、パルス指令信号に従って各スイッチング素子をオン / オフさせることにより、直流電源 4 から供給された直流電圧に基づいた交流電圧を生成して、交流電動機 2 の巻線に交流を流す。例えば、変換器 3 は、ゲート制御部 20 から PWM 制御によるパルス指令信号を受け、直流電力から交流電力への変換量を調整する。交流電動機 2 は、変換器 3 が出力する交流電圧に従って駆動される。

【0012】

電流検出器 5 は、変換器 3 の出力電流を検出し、ゲート制御部 20 を經由して主制御部 10 へフィードバックさせる帰還信号を出力する。この帰還信号は、図示されないアナログ / デジタル変換器によって、デジタル信号に変換される。

40

【0013】

制御装置 6 は、主制御部 10 と、ゲート制御部 20 とを備える。

制御装置 6 は、主制御部 10 と、主制御部 10 よりも変換器 3 側に設けられるゲート制御部 20 とに分割される。主制御部 10 とゲート制御部 20 は、互いに絶縁されている。例えば、主制御部 10 とゲート制御部 20 は、光ファイバ OF01 などを用いた通信路を介して、通信可能に接続されている。主制御部 10 は、ドライブシステム 1 の全体を制御する。ゲート制御部 20 は、主制御部 10 からの制御を受けて、各相の状態を夫々制御する。ゲート制御部 20 は、図 1 の中では 1 体のものとして記載しているが、後述するように各相に対応付けて分割されている。主制御部 10 とゲート制御部 20 と通信路の詳細に

50

については、後述する。

【 0 0 1 4 】

ドライブシステム 1 は、変換器 3 の構成が異なる幾つかの実施例に適用できる。例えば、3 レベル型の電圧波形を出力するドライブシステム 1 A と、3 レベル型又は 5 レベル型の電圧波形を出力するドライブシステム 1 B とは、その実施例の一例である。以下、これらについて順に説明する。なお、ここで言う、3 レベル型の電圧波形と 5 レベル型の電圧波形は、3 相交流の相電圧の波形のことである。3 レベル型の電圧波形を相電圧として出力している場合の 3 相交流の線間電圧は、5 レベルになる。上記の線間電圧は、各相に対応する端子間の電圧に相当する。これに対し、本実施形態で言う 5 レベル型の電圧波形は、上記のとおり 3 相交流の相電圧の波形のことである。例えば、後述する第 1 端子 T U と、第 2 端子 T V と、第 3 端子 T W とは、上記の各相に対応する端子の一例である。

10

【 0 0 1 5 】

ドライブシステム 1 は、相電圧波形のレベル値が互いに異なる複数種類の相電圧波形を生成する形態に適用可能である。例えば、ドライブシステム 1 は、電圧波形の量子化レベルの段数によらずに、変換器 3 を制御する制御装置 6 に係る用品を共用可能に構成されている。

【 0 0 1 6 】

(3 レベル型変換器の主回路)

図 2 を参照して、第 1 の実施形態の第 1 実施例として 3 レベル型電力変換器 3 A の主回路について説明する。図 2 は、第 1 の実施形態の第 1 実施例の 3 レベル型電力変換器 3 A の主回路の構成図である。

20

【 0 0 1 7 】

3 レベル型電力変換器 3 A は、レグ 3 1 からレグ 3 3 と、コンデンサ 3 4 P と 3 4 N と、電圧検出器 3 5 とを備える。3 レベル型電力変換器 3 A は、3 相交流の出力端子として、第 1 端子 T U と、第 2 端子 T V と、第 3 端子 T W とを備える。

【 0 0 1 8 】

レグ 3 1 からレグ 3 3 は、例えば、3 相交流の U 相、V 相、W 相の各相にそれぞれ対応付けられる。レグ 3 1 は、交流電動機 2 の U 相 (第 1 相) の巻線に電流を流す。レグ 3 2 は、交流電動機 2 の V 相 (第 2 相) の巻線に電流を流す。レグ 3 3 は、交流電動機 2 の W 相の巻線に電流を流す。

30

例えば、レグ 3 1 からレグ 3 3 は、1 個の中性点クランプ (N P C) 型レグをそれぞれ備える。レグ 3 1 からレグ 3 3 を区別することなく纏めて示す場合には、レグ 3 0 と呼ぶ。図 2 に示すレグ 3 0 は、N P C 型レグの一例であり、これを構成する 4 つのスイッチング素子とこれに逆並列された還流ダイオードと、レグ 3 0 の出力端子の電位を、中点電位を基準にして制限するための 1 対のダイオードとを含む。3 レベル型電力変換器 3 A は、計 1 2 個のスイッチング素子を含む。図 2 に示すスイッチング素子は、I G B T (Insulated Gate Bipolar Transistor) であるがこれに制限されることなく、他の種類の半導体スイッチング装置あってよい。

【 0 0 1 9 】

コンデンサ 3 4 P は、直流リンクの正極と中点電位の極の間に設けられ、コンデンサ 3 4 N は、直流リンクの負極と中点電位の極の間に設けられている。コンデンサ 3 4 P と 3 4 N は、直流リンクに掛かる直流電圧を平滑化する。

40

【 0 0 2 0 】

電圧検出器 3 5 は、正極側電圧検出器 3 5 P と負極側電圧検出器 3 5 N とを備える。正極側電圧検出器 3 5 P は、コンデンサ 3 4 P の端子電圧を正極側電圧として検出する。負極側電圧検出器 3 5 N は、コンデンサ 3 4 N の端子電圧を負極側電圧として検出する。

【 0 0 2 1 】

電流検出器 5 は、例えば、変流器 5 U、5 V、5 W を含む。変流器 5 U は、交流電動機 2 の U 相巻線に接続される第 1 端子 T U に流れる電流を検出する。変流器 5 V は、交流電動機 2 の V 相巻線に接続される第 2 端子 T V に流れる電流を検出する。変流器 5 W は、交

50

流電動機 2 の W 相巻線に接続される第 3 端子 T W に流れる電流を検出する。電流検出器 5 が検出する電流は、各相の巻線に流れる相電流に等しく、第 1 端子 T U、第 2 端子 T V 及び第 3 端子 T W のそれぞれに接続される線路の電流（線電流）に等しい。

【 0 0 2 2 】

上記のレグ 3 1 からレグ 3 3 は、1 又は複数のレグを夫々備え、それぞれ備える 1 又は複数のレグを用いて 3 レベルの相電圧波形の相電圧波形を夫々生成する。レグ 3 1 は、生成された第 1 の相電圧波形を第 1 相の巻線に接続される第 1 の端子 T U に出力する。レグ 3 2 は、生成された第 2 の相電圧波形を第 2 相の巻線に接続される第 2 の端子 T V に出力する。レグ 3 3 は、生成された第 3 の相電圧波形を第 3 相の巻線に接続される第 3 の端子 T W に出力する。

10

【 0 0 2 3 】

（ N P C 型電力変換器の主回路 ）

図 3 を参照して、第 1 の実施形態の第 2 実施例として N P C 型電力変換器 3 B の主回路について説明する。図 3 は、第 1 の実施形態の第 2 実施例の N P C 型電力変換器 3 B の主回路の構成図である。

N P C 型電力変換器 3 B は、各相にそれぞれ対応する単相型電力変換器 3 U（第 1 電力変換部）と、単相型電力変換器 3 V（第 2 電力変換部）と、単相型電力変換器 3 W（第 3 電力変換部）を備える。単相型電力変換器 3 U、3 V、3 W のそれぞれは、互いに独立した直流電源 4 U、4 V、4 W にそれぞれ接続されている。

【 0 0 2 4 】

例えば、単相型電力変換器 3 U は、レグ 3 1 U とレグ 3 2 X とを備える。レグ 3 1 U とレグ 3 2 X は、それぞれ前述のレグ 3 0 と同様に構成されている。レグ 3 1 U とレグ 3 2 X は、それぞれの直流側中点が互いに接続され、U 相の直流電源 4 U（図 4 A）の中点に接続される。レグ 3 1 U の交流側出力は、第 1 端子 T U に接続されている。レグ 3 2 X の交流側出力は、中性点 N に接続されている。

20

【 0 0 2 5 】

単相型電力変換器 3 V は、レグ 3 1 V とレグ 3 2 Y とを備える。レグ 3 1 V とレグ 3 2 Y は、それぞれ前述のレグ 3 0 と同様に構成されている。レグ 3 1 V とレグ 3 2 Y は、それぞれの直流側中点が互いに接続され、V 相の直流電源 4 V（図 4 A）の中点に接続される。レグ 3 1 V の交流側出力は、第 2 端子 T V に接続されている。レグ 3 2 Y の交流側出力は、中性点 N に接続されている。

30

【 0 0 2 6 】

単相型電力変換器 3 W は、レグ 3 1 W とレグ 3 2 Z とを備える。レグ 3 1 W とレグ 3 2 Z は、それぞれ前述のレグ 3 0 と同様に構成されている。レグ 3 1 W とレグ 3 2 Z は、それぞれの直流側中点が互いに接続され、W 相の直流電源 4 W（図 4 A）の中点に接続される。レグ 3 1 W の交流側出力は、第 3 端子 T W に接続されている。レグ 3 2 Z の交流側出力は、中性点 N に接続されている。

【 0 0 2 7 】

単相型電力変換器 3 U、3 V、3 W を代表して、単相型電力変換器 3 U について説明する。単相型電力変換器 3 U は、レグ 3 1 U とレグ 3 2 X を有することにより、巻線に倍電圧を印加可能な回路を形成する。例えば、レグ 3 1 U の正極側アームとレグ 3 2 X の負極側アームを同時に通電状態にすることにより、3 相交流側の中性点 N の電圧（中性点電圧という。）に対する第 1 端子 T U の電圧に、直流リンクの正極側電圧の絶対値と負極側電圧の絶対値の合計値に対応する電圧が発生する。導通させるアームの極性を入れ替えれば、上記とは逆極性の電圧が発生する。この結果、例えば、中性点電圧に対する第 1 端子 T U の電圧（U 相の電圧）は、直流リンクの正極側電圧の絶対値の 2 倍、0 倍、- 2 倍の 3 レベルになる。

40

【 0 0 2 8 】

さらに、レグ 3 1 U とレグ 3 2 X の何れかの正極側アームと負極側アームの何れかを通電状態にして、その他のアームを直流側の中点電位を出力する状態にすることにより、中

50

性点電圧に対する第1端子TUの電圧に、直流リンクの正極側電圧の絶対値又は負極側電圧の絶対値に対応する電圧が発生する。導通させるアームの極性を入れ替えれば、上記とは逆極性の電圧が発生する。この結果、例えば、中性点電圧に対する第1端子TUの電圧（U相の電圧）は、直流リンクの正極側電圧の絶対値の1倍、-1倍の2レベルをさらに加えることができる。これにより、中性点電圧に対する第1端子TUの電圧（U相の電圧）は、直流リンクの正極側電圧の絶対値の2倍、1倍、0、-1倍、-2倍の5レベルになる。

【0029】

上記のように、単相型電力変換器3Uは、供給されるゲートパルスのパターンによって3レベルの相電圧を発生させたり、5レベルの相電圧を発生させたりすることができる。これについては、単相型電力変換器3Vと3Wの場合についても、単相型電力変換器3Uの場合と同様である。

10

【0030】

単相型電力変換器3U、3V、3Wは、複数のレグ30を夫々備え、夫々備える複数のレグ30を用いて3レベルの相電圧波形と5レベルの相電圧波形のうちの何れかの相電圧波形を夫々生成する。

単相型電力変換器3Uは、生成された第1の相電圧波形を第1相の巻線に接続される第1の端子TUに出力し、単相型電力変換器3Vは、生成された第2の相電圧波形を第2相の巻線に接続される第2の端子TVに出力する。単相型電力変換器3Wは、生成された第3の相電圧波形を第3相の巻線に接続される第3の端子TWに出力する。

20

【0031】

上記は、NPC型電力変換器3Bの単相型電力変換器3U、3V、3Wとしての説明であるが、単相型電力変換器3U、3V、3Wとして、前述の3レベル型電力変換器3Aをそれぞれ適用してもよい。3つの3レベル型電力変換器3Aを用いて、単相型電力変換器3U、3V、3Wをそれぞれ構成する場合には、それぞれに1つのレグ30が余る。この場合、単相型電力変換器3U、3V、3Wは、その中の任意の2つのレグ30をそれぞれ利用するとよい。これにより、変換器3の用品を共用することができる。

【0032】

図4Aを参照して、第1の実施形態の制御装置6について説明する。図4Aは、第1の実施形態の制御装置6の構成図である。制御装置6のうち、先に主制御部10について説明し、ゲート制御部20を後で説明する。

30

【0033】

（主制御部）

主制御部10は、減算器11と、速度制御部12（図4A中の記載はASR。）と、減算器13（不図示）と、電流制御部14（不図示）と、シリアル送受信器15と、キャリア基準生成部16（図4A中の記載はCREF0。）とを備える。減算器11と、速度制御部12と、シリアル送受信器15と、キャリア基準生成部16は、各相に共通して設けられ、減算器13と電流制御部14は、相毎に対になって設けられている。図4Aの中では、減算器13と電流制御部14を代表して、U相の減算器13Uと電流制御部14U（図4A中の記載はACR.）とを示すが、V相、W相についても同様である。

40

【0034】

減算器11の入力には、図示されない上位装置から速度指令値 v^* と速度帰還値 v_{FBK} とが供給され、減算器11は、速度指令値 v^* と速度帰還値 v_{FBK} の差分（速度偏差）を算出する。ここで速度帰還値 v_{FBK} は交流電動機2に接続された図示されない速度検出器SSの出力値、又は交流電動機2の特性から制御装置6が推定する速度推定値のどちらであっても良い。速度検出器SSの出力値を用いる場合は、速度検出器SSの出力値を、ゲート制御部20を経由して主制御部10へ速度帰還信号としてフィードバックするとよい。

【0035】

速度制御部12は、上記の速度偏差が最小となるような制御を行い、電流基準値 i^* を生成する。速度制御部12は、電流基準値 i^* を減算器13Uの第1入力に与える。

50

【 0 0 3 6 】

減算器 1 3 U の第 2 入力には電流帰還値 I_{u_FBK} が供給される。減算器 1 3 U は、電流基準値 I^* と電流帰還値 I_{u_FBK} の差分（電流偏差）を算出する。ここで電流帰還値 I_{u_FBK} は、変流器 5 U が検出した物理量を、ゲート制御部 2 0 内部でアナログ / デジタル変換し、後述するシリアル送受信器 2 1 U、2 1 V、2 1 W を経由して主制御部 1 0 に転送される信号である。

【 0 0 3 7 】

電流制御部 1 4 U は、上記の電流偏差が最小となるような制御を行い、U 相制御のための電圧基準値 V_{u^*} を生成する。この電圧基準値 V_{u^*} は、後述するシリアル送受信器 1 5 の送信器 1 5 T からシリアル送受信器 2 1 U のシリアル受信部にシリアル転送される。

10

【 0 0 3 8 】

上記の減算器 1 3 U と電流制御部 1 4 U の組は、U 相に適用するものである。図 4 A に示す減算器 1 3 U と電流制御部 1 4 U の組の他に、図 4 A に示されていない V 相に適用される減算器 1 3 V と電流制御部 1 4 V の組と、W 相に適用される減算器 1 3 W と電流制御部 1 4 W との組がある。減算器 1 3 V と電流制御部 1 4 V は、電流基準値 I^* と電流帰還値 I_{v_FBK} に基づいて電圧基準値 V_{v^*} を生成する。減算器 1 3 W と電流制御部 1 4 W は、電流基準値 I^* と電流帰還値 I_{w_FBK} に基づいて電圧基準値 V_{w^*} を生成する。

【 0 0 3 9 】

これと並行して、キャリア基準生成部 1 6 は、速度指令値 ω^* （速度基準）に基づいて基準キャリア信号 θ_0 を生成する。基準キャリア信号 θ_0 は、基準タイミングを示す信号である。シリアル送受信器 1 5 は、光ファイバを用いた双方向通信を可能にする。

20

【 0 0 4 0 】

例えば、シリアル送受信器 1 5 は、送信器 1 5 T（TX と記載。）と、受信器 1 5 R（RX と記載。）と、多重分離ユニット 1 5 F を含む。送信器 1 5 T のネットワーク側は、ゲート制御部 2 0 のシリアル送受信器 2 1 U に、光ファイバ OF 0 1 によって接続される。受信器 1 5 R のネットワーク側は、ゲート制御部 2 0 のシリアル送受信器 2 1 W に、光ファイバ OF 3 0 によって接続される。

【 0 0 4 1 】

送信器 1 5 T は、電気 - 光変換器を含む。多重分離ユニット 1 5 F は、電流制御部 1 4 U が生成した電圧基準値 V_{u^*} と、電流制御部 1 4 V が生成した電圧基準値 V_{v^*} と、電流制御部 1 4 W が生成した電圧基準値 V_{w^*} とを取得して、これらのデータを多重した送信データ（TXD）を生成する。送信器 1 5 T は、電気 - 光変換器によって送信データ TXD に基づく光信号を生成して出力する。送信器 1 5 T は、多重分離ユニット 1 5 F によって多重化された制御コマンド CONT を送信してもよい。

30

【 0 0 4 2 】

例えば、基準キャリア信号 θ_0 が制御サイクルの 1 周期内の所定の位相になると、送信器 1 5 T は、シリアル送受信器 2 1 U に対して送信データ TXD のシリアル転送を開始する。電圧基準値 V_{u^*} 、電圧基準値 V_{v^*} 、電圧基準値 V_{w^*} は、送信データ TXD に含むデータの一例であって、これに制限されない。ゲート制御部 2 0 に対する送信データ TXD には、上記の電圧基準値 V_{u^*} 、電圧基準値 V_{v^*} 、電圧基準値 V_{w^*} 以外のデータが含まれていてもよく、これらに代わるデータが含まれていてもよい。以下の説明では、これを簡略化して、「送信器 1 5 T は、電圧基準値 V_{u^*} と、電圧基準値 V_{v^*} と、電圧基準値 V_{w^*} とを送信する」、などのように記載することがある。

40

【 0 0 4 3 】

受信器 1 5 R は、光 - 電気変換器を含む。受信器 1 5 R は、シリアル転送される受信データ RXD の光信号を受信して、光 - 電気変換器によって受信データ RXD を電気信号に変換する。例えば、受信データ RXD には、電流帰還値 I_{u_FBK} と、電流帰還値 I_{v_FBK} と、電流帰還値 I_{w_FBK} とが含まれる。受信器 1 5 R は、これらの電流帰還値の各データを多重分離ユニット 1 5 F に供給する。多重分離ユニット 1 5 F は、これらの電流帰還値を各データに分離して出力する。以下の説明では、これを簡略化して、「受信器 1 5 R は、電流帰

50

還値 I_{u_FBK} と、電流帰還値 I_{v_FBK} と、電流帰還値 I_{w_FBK} とを受信する」、と記載することがある。

【0044】

例えば、制御装置6が3レベル型電力変換器3Aを駆動する場合も、制御装置6がNPC型電力変換器3Bを駆動する場合も、上記の主制御部10は、電圧基準値 V_{u^*} と、電圧基準値 V_{v^*} と、電圧基準値 V_{w^*} とに基づいて制御してもよい。主制御部10は、電圧基準値 V_{u^*} と、電圧基準値 V_{v^*} と、電圧基準値 V_{w^*} を、3レベル型電力変換器3AとNPC型電力変換器3Bとの双方について、その制御に利用する。さらに、主制御部10は、電圧基準値 V_{u^*} と、電圧基準値 V_{v^*} と、電圧基準値 V_{w^*} を、3レベル型電圧制御と、5レベル型電圧制御との双方に利用する。

10

【0045】

(ゲート制御部)

ゲート制御部20は、ゲート制御部20U(第1変換制御部)と、ゲート制御部20V(第2変換制御部)と、ゲート制御部20W(第3変換制御部)とを備える。ゲート制御部20U、20V、20Wは、交流の各相に対応付けて設けられている。ゲート制御部20U、20V、20Wは、前述の主制御部10を含めて、互いに光ファイバを介して接続されている。

【0046】

以下、ゲート制御部20Uを例示して説明する。

【0047】

ゲート制御部20Uは、シリアル送受信器21Uと、受信検出部22U(図4A中の記載はCDET。)と、キャリア同期制御部23U(図4A中の記載はCSC。)と、キャリア生成部24U(図4A中の記載はCGEN。)と、キャリア比較器25U(図4A中の記載はCCOMP。)と、キャリア比較器25Xと、ゲート回路部26U(図4A中の記載はGPG。)と、ゲート回路部26Xと、電圧基準変換部27U(図4A中の記載は3L/5L。)とを備える。キャリア比較器25Uと、キャリア比較器25Xと、ゲート回路部26Uと、ゲート回路部26Xと、電圧基準変換部27Uとを纏めて、U相ゲート信号生成部28Uと呼ぶ。

20

【0048】

図4Bを参照して、シリアル送受信器21Uの構成例について説明する。

30

図4Bは、実施形態のシリアル送受信器21Uの構成図である。

例えば、シリアル送受信器21Uは、送信器21UT(TXと記載。)と、受信器21UR(RXと記載。)と、多重分離ユニット21UFとを含む。送信器21UTと受信器21URは、送信器15Tと受信器15Rに相当する。

多重分離ユニット21UFは、フレーム分離ユニットFDAと、フレーム組み立てユニットFAとを含む。例えば、多重分離ユニット21UFは、CPUなどのプロセッサを含み、プロセッサが所定のプログラムを実行することによって、フレーム分離ユニットFDAと、フレーム組み立てユニットFAとを実現してもよく、電気回路の組み合わせによって上記を実現してもよい。多重分離ユニット21UFは、図示されない記憶部の記憶領域を利用して各データの転送処理を行う。

40

【0049】

例えば、受信器21URは、主制御部10からシリアル転送されたフレームの光信号を受信して、光信号を電気信号に変換する。受信器21URは、受信したフレームを多重分離ユニット21UFのフレーム分離ユニットFDAに供給する。フレーム分離ユニットFDAは、受信器21URから供給されたフレーム内の各データを分離して出力する。例えば、フレーム内の各データには、電圧基準値 V_{u^*} 、電圧基準値 V_{v^*} 、電圧基準値 V_{w^*} などの指令値に関するデータが含まれる。

【0050】

例えば、送信器21UTは、多重分離ユニット21UFのフレーム組み立てユニットFAが生成したフレームの電気信号を、光-電気変換器によって光信号に変換して出力する。

50

多重分離ユニット 2 1 U F のフレーム組み立てユニット F A は、フレーム分離ユニット F D A によって分離されたデータと、ゲート制御部 2 0 U から送信する各データとに基づいて、上記のフレームを生成して、所定のタイミングに後段に対して転送させる。

【 0 0 5 1 】

例えば、多重分離ユニット 2 1 U F は、受信器 2 1 U R が出力する電気信号から、一部のデータを抽出して、送信器 2 1 U T に供給する。多重分離ユニット 2 1 U F は、変流器 5 U によって検出された電流帰還値 I_{u_FBK} を取得して、上記の一部のデータと、上記の電流帰還値 I_{u_FBK} とを含むデータを、フレームに割り当てて多重して出力する。送信器 2 1 U T は、多重分離ユニット 2 1 U F によって多重されたデータを含むフレームを、次段のゲート制御部 2 0 V に対して送信する。

10

【 0 0 5 2 】

なお、通信に利用するフレームは、さらに基準キャリア信号 0 のタイミング情報を転送することに利用される。受信器 2 1 U R は、上記の電気信号からキャリア信号の位相を調整するためのタイミング情報を抽出して、ゲート制御部 2 0 U の制御に利用する。これの詳細については後述する。

【 0 0 5 3 】

図 4 A に戻り、電圧基準変換部 2 7 U について説明する。

受信器 2 1 U R は、抽出した電圧基準値 V_{u^*} を、電圧基準変換部 2 7 U に供給する。電圧基準変換部 2 7 U は、受信器 2 1 U R から電圧基準値 V_{u^*} を受けるが、予め定められた情報又はハードウェア的な設定により決定される選択情報に基づいて、5 レベル型適用時と 3 レベル型適用時の処理を変える。例えば、選択情報として、5 レベル型適用時の選択情報を「5 L」で示し、3 レベル型適用時の選択情報を「3 L」で示す。図 4 A に示す電圧基準変換部 2 7 U には、5 L の選択信号が供給されていて、5 レベル型に適用される状態にある。

20

【 0 0 5 4 】

図 5 A は、第 1 の実施形態の電圧基準変換部 2 7 U の 5 レベル型適用時の処理について説明するための図である。図 5 B は、第 1 の実施形態の電圧基準変換部 2 7 U の 3 レベル型適用時の処理について説明するための図である。

【 0 0 5 5 】

図 5 A に示すように電圧基準変換部 2 7 U は、変換処理部 2 7 1 と、変換処理部 2 7 2 とを備える。電圧基準変換部 2 7 U を 5 レベル型に適用させるように設定した場合には、変換処理部 2 7 1 と、変換処理部 2 7 2 は、その機能が活性化される。例えば、変換処理部 2 7 1 と、変換処理部 2 7 2 は、電圧基準値 V_{u^*} を、電圧基準値 V_{5u^*} と、電圧基準値 V_{5x^*} とに夫々変換する。これにより、5 レベル型として設定された電圧基準変換部 2 7 U によって、電圧基準値 V_{u^*} は、電圧基準値 V_{5u^*} と、電圧基準値 V_{5x^*} とに変換させる。

30

【 0 0 5 6 】

電圧基準値 V_{5u^*} は、電圧基準変換部 2 7 U から、キャリア比較器 2 5 U に供給される電圧基準の一例である。例えば、電圧基準値 V_{u^*} が正弦波状である場合には、変換処理部 2 7 1 は、振幅が比較的 0 に近い位相の振幅を 0 に変換した電圧基準値 V_{5u^*} を生成する。電圧基準値 V_{5x^*} は、電圧基準変換部 2 7 X から、キャリア比較器 2 5 X に供給される電圧基準の一例である。上記の場合には、変換処理部 2 7 2 は、振幅が比較的大きい値をとる範囲の振幅を飽和させた値に変換した電圧基準値 V_{5x^*} を生成する。

40

【 0 0 5 7 】

これに対して、図 5 B に示すように電圧基準変換部 2 7 U に 3 L の選択信号が供給されると、3 レベル型に適用させる設定になる。この場合には、変換処理部 2 7 1 と、変換処理部 2 7 2 は、その機能が無効化され、電圧基準値 V_{u^*} を、電圧基準値 V_{5u^*} と、電圧基準値 V_{5x^*} とに夫々変換することなく、電圧基準値 V_{u^*} を出力する。

【 0 0 5 8 】

ゲート制御部 2 0 U は、3 レベルの相電圧波形と 5 レベルの相電圧波形の何れかを指定する第 1 選択情報に基づいて単相型電力変換器 3 U を制御する。ゲート制御部 2 0 V は、

50

第 1 選択情報が指定する相電圧波形と同種の相電圧波形を指定する第 2 選択情報に基づいて単相型電力変換器 3 V を制御する。ゲート制御部 2 0 W についても、ゲート制御部 2 0 V と同様である。

【 0 0 5 9 】

図 4 A に戻り、キャリア比較器 2 5 U について説明する。

キャリア比較器 2 5 U は、後述する手法によってゲート制御部 2 0 U 内で生成された P W M キャリアと、この電圧基準値 V_{5u}^* とを比較することによって、ゲートパルス指令値 G_{Pu}^* を作成し、ゲートパルス指令値 G_{Pu}^* をゲート回路部 2 6 U に供給する。ゲート回路部 2 6 U は、ゲートパルス指令値 G_{Pu}^* をスイッチング素子駆動用の信号 G_{Pu} に変換して変換器 3 のレグ 3 1 U に供給する。レグ 3 1 U の各スイッチング素子のゲートには、信号 G_{Pu} が直接供給されてもよく、図 4 A に示されない駆動回路を介して供給されてもよい。

10

【 0 0 6 0 】

キャリア比較器 2 5 X とゲート回路部 2 6 X は、前述のキャリア比較器 2 5 U とゲート回路部 2 6 U と同様に構成される。例えば、キャリア比較器 2 5 X は、この電圧基準値 V_{5x}^* と P W M キャリアとを比較することによってゲートパルス指令値 G_{Px}^* を作成し、ゲートパルス指令値 G_{Px}^* をゲート回路部 2 6 X に供給する。ゲート回路部 2 6 X は、ゲートパルス指令値 G_{Px}^* をスイッチング素子駆動用の信号 G_{Px} に変換して変換器 3 のレグ 3 2 X に供給する。

【 0 0 6 1 】

基準キャリア信号 0 のタイミング情報は、受信器 2 1 U R から受信検出部 2 2 U に供給され、受信検出部 2 2 U と、キャリア同期制御部 2 3 U と、キャリア生成部 2 4 U とによって、ゲート制御部 2 0 U におけるキャリア信号が生成される。キャリア信号の生成についての詳細な説明を後述する。

20

【 0 0 6 2 】

なお、受信器 2 1 U R が上記の電気信号を検出してから、送信器 2 1 U T がこれに対応する信号を送信するまでに掛かるゲート制御部 2 0 U 内の処理時間（ノード内遅延時間）は、設計的に定められた値になるものとする。

以上が、ゲート制御部 2 0 U に関する概略説明である。

【 0 0 6 3 】

ゲート制御部 2 0 V は、シリアル送受信器 2 1 V と、受信検出部 2 2 V と、キャリア同期制御部 2 3 V と、キャリア生成部 2 4 V と、V 相ゲート信号生成部 2 8 V とを備える。ゲート制御部 2 0 V におけるシリアル送受信器 2 1 V と、受信検出部 2 2 V と、キャリア同期制御部 2 3 V と、キャリア生成部 2 4 V と、V 相ゲート信号生成部 2 8 V とは、ゲート制御部 2 0 U におけるシリアル送受信器 2 1 U と、受信検出部 2 2 U と、キャリア同期制御部 2 3 U と、キャリア生成部 2 4 U と、U 相ゲート信号生成部 2 8 U と同等に構成される。

30

【 0 0 6 4 】

例えば、シリアル送受信器 2 1 V は、送信器 2 1 V T（T X と記載。）と、受信器 2 1 V R（R X と記載。）と、多重分離ユニット 2 1 V F とを含む。シリアル送受信器 2 1 V は、シリアル送受信器 2 1 U と同等の構成を備える。

40

【 0 0 6 5 】

ゲート制御部 2 0 W は、シリアル送受信器 2 1 W と、受信検出部 2 2 W と、キャリア同期制御部 2 3 W と、キャリア生成部 2 4 W と、W 相ゲート信号生成部 2 8 W とを備える。ゲート制御部 2 0 W におけるシリアル送受信器 2 1 W と、受信検出部 2 2 W と、キャリア同期制御部 2 3 W と、キャリア生成部 2 4 W と、W 相ゲート信号生成部 2 8 W とは、ゲート制御部 2 0 U におけるシリアル送受信器 2 1 U と、受信検出部 2 2 U と、キャリア同期制御部 2 3 U と、キャリア生成部 2 4 U と、U 相ゲート信号生成部 2 8 U と同等に構成される。

【 0 0 6 6 】

例えば、シリアル送受信器 2 1 W は、送信器 2 1 W T（T X と記載。）と、受信器 2 1

50

WR (RXと記載。)と、多重分離ユニット21WFとを含む。シリアル送受信器21Wは、シリアル送受信器21Uと同等の構成を備える。

【0067】

(ネットワーク)

次に、ドライブシステム1内の通信に利用するネットワークについて説明する。

本実施形態のネットワークのトポロジは、主制御部10と、ゲート制御部20Uと、ゲート制御部20Vと、ゲート制御部20Wとのそれぞれをノードにして、上記の各ノードを順に接続したループ型である。このネットワークは、上記のトポロジと同じ経路で物理的に接続される。この物理的な接続の媒体として、光ファイバを用いることで、各ノードが互いに絶縁されている。光ファイバは、例えば、各ノード間に1本設ける。ドライブシステム1は、これを用いて片方向に通信する。なお、各ノードは、全二重で通信可能であるとよい。

10

【0068】

上記の物理的な接続構成の一例として、上記の4個のノードは、4本の光ファイバによって順に接続される事例を比較例と対比して説明する。この事例の場合、スイッチング素子に対して主制御部10から1:1に接続する第1比較例、又は、主制御部10から他の3つのノード間に対して1:1に接続する第2比較例と、本実施形態の接続構成とを比較すると、本実施形態のネットワークを構成するために必要とされる光ファイバの本数及び総延長が、十分に少なくなることがわかる。

【0069】

上記のようにネットワークを構成しても、主制御部10がゲート制御部20に電圧基準を通知することと、主制御部10がゲート制御部20から電流帰還値を収集することとに関する情報の送受信の関係は変わらない。そこで、ドライブシステム1は、このネットワークを、データ多重伝送による伝送路として利用する。ネットワークは、上記の各データを順送り伝える。データ多重伝送の方式には、既知のプロトコルを利用してもよく、適宜選択してもよい。

20

【0070】

光ファイバを媒体として利用するネットワークは、シリアル送受信器15と、シリアル送受信器21Uと、シリアル送受信器21Vと、シリアル送受信器21Wとを互いに接続する。

30

【0071】

例えば、このネットワークにおいて、送信器15Tの出力は、光ファイバOF01によって受信器21URの入力に接続される。送信器21UTの出力は、光ファイバOF12によって受信器21VRの入力に接続される。送信器21VTの出力は、光ファイバOF23によって受信器21WRの入力に接続される。送信器21WTの出力は、光ファイバOF30によって受信器15Rの入力に接続される。

【0072】

(通信方式)

ドライブシステム1は、主制御部10とゲート制御部20Uとの通信と、ゲート制御部20Uとゲート制御部20Vとの通信と、ゲート制御部20Vとゲート制御部20Wとの通信と、ゲート制御部20Wと主制御部10との通信とにおいて、上記のネットワークを利用する。ドライブシステム1は、上記のネットワーク上に、データを多重する所定の多重化構造を利用する通信パスを設けて、これを利用する。この通信パスは、通信の物理層の時分割多重、又はリンク層のフレーム多重を利用して形成される。

40

【0073】

以下の実施形態に示す通信方式として、バースト転送型の通信方式を例示する。バースト転送型の通信方式の典型的な一例として、1つのフレーム内に複数のデータを含めて通信するデータ多重伝送方式について説明する。なお、このネットワーク内の各ノードは、ノード間の通信に関して独立同期で構成されていてよい。1つのフレームは、単位多重化構造の一例である。

50

【 0 0 7 4 】

図 6 は、実施形態の通信に用いるフレームを説明するための図である。ここに示すフレームは、シリアル通信の下位層のプロトコルとして例示するイーサネット (R) フレームである。このフレームは、イーサネット (R) に制限されることなく、これに代えて IEEE 8 0 2 . 3 などの他の標準プロトコル又は非標準のプロトコルなどのフレームを適用してもよく、あるいは無手順の非同期通信であってもよい。この下位層のプロトコルでは、再送処理手順を含まない。

その上位層のプロトコルには、例えば UDP (User Datagram Protocol) のように、通信のセッション確立手順と再送処理手順とを含まないプロトコルを使用するとよい。

【 0 0 7 5 】

このイーサネットフレームは、例えば、電圧基準値 (電圧基準)、電流帰還値 (電流 F B K)、制御コマンド CONT (図 4 A) などを転送することに利用される。より具体的な、イーサネットフレーム内のデータのマッピングについて説明する。

【 0 0 7 6 】

規格のイーサネットフレームには、プレアンブル (Pre.) と開始検出用データ (SFD) とに続く領域に、あて先アドレス情報 (Dest_addr.) と、送信元アドレス情報 (Source_addr.) などが含まれる。

【 0 0 7 7 】

これに対して、本実施形態のネットワークは、リンクバイリンクで構成されるため、各ノードでそれぞれフレームを組み立てて形成し、また分解する。このようにリンクバイリンクで接続する場合には、フレームのあて先と送信元を上記のアドレス情報を用いて識別する必要がないため、あて先アドレス情報 (Dest_addr.) と、送信元アドレス情報とを省略することができる。同様に、通信に支障がない範囲であれば、イーサネットフレームに規定されているタイプ (Type)、エラー検出 (FCS) の各種情報の一部又は全部を省略又は変更してもよい。

【 0 0 7 8 】

図 7 を参照して、上記のフレームにマッピングされるデータのデータ構造について説明する。図 7 は、実施形態のフレーム内のデータ構造を説明するための図である。

例えば、第 1 番目の例は、主制御部 1 0 からゲート制御部 2 0 U に送信するフレームのマッピング例である。第 2 番目の例は、ゲート制御部 2 0 U からゲート制御部 2 0 V に送信するフレームのマッピング例である。第 3 番目の例は、ゲート制御部 2 0 V からゲート制御部 2 0 W に送信するフレームのマッピング例である。第 4 番目の例は、ゲート制御部 2 0 W から主制御部 1 0 に送信するフレームのマッピング例である。

【 0 0 7 9 】

この図 7 に示すフレームは、前述のイーサネットフレームに基づくものであるが、プレアンブル (Pre.) と、開始検出用データ (SFD) とに続くイーサネットフレームの範囲に、管理情報と、第 1 段から第 3 段の各ゲート制御部に対する電圧基準と、第 1 段から第 3 段の各ゲート制御部からの電流帰還値 (電流 F B K) とが割り付けられている。ここに示す事例は、送受信する各データの個数 (データ数) が固定の場合の一例である。

【 0 0 8 0 】

例えば、第 1 番目の例の場合、管理情報に続いて、第 1 段から第 3 段の各ゲート制御部に対する指令値が割り付けられている。この場合の指令値は、第 1 段から第 3 段のゲート制御部 2 0 に対する電圧基準 (図 4 A の V_u^* 、 V_v^* 、 V_w^* に相当。) 又は第 1 段から第 3 段のゲート制御部 2 0 に対する制御コマンド CONT (図 4 A) の何れかになる。

【 0 0 8 1 】

例えば、主制御部 1 0 は、フレーム内に、少なくともゲート制御部 2 0 U に対する電圧基準と、ゲート制御部 2 0 V に対する電圧基準と、ゲート制御部 2 0 W とに対する電圧基準とを含めて送信する。例えば、ゲート制御部 2 0 U は、1 つの単位多重化構造 (単位フレーム) 内に、少なくともゲート制御部 2 0 V とゲート制御部 2 0 W に対する電圧基準を含めて送信する。ゲート制御部 2 0 V と 2 0 W とについても同様である。

10

20

30

40

50

【 0 0 8 2 】

第 2 番目の例の場合、第 2 段と第 3 段の各ゲート制御部に対する指令値と、第 1 段のゲート制御部からの電流帰還値（電流 F B K と示す。図 4 A の I_{u_FBK} に相当。）が割り付けられている。この場合の指令値は、第 2 段と第 3 段の電圧基準（図 4 A の V_v^* 、 V_w^* に相当。）又は第 2 段と第 3 段の制御コマンド C O N T の何れかである。第 3 番目の例及び第 4 番目の例の場合も同様である。なお、ゲート制御部からの電流帰還値は、制御サイクル内で少なくとも 1 回収集されればよく、制御サイクル内で複数回通信する場合には、電流帰還値を省略してもよい。

【 0 0 8 3 】

上記のように、各ゲート制御部 2 0 は、受信したデータのうち、次段以降のゲート制御部 2 0 で使用するデータ（転送データ）を次段のゲート制御部 2 0 へ転送する。

10

また、当該ゲート制御部 2 0 は、次段のゲート制御部 2 0 への送信時に、当該ゲート制御部 2 0 の電流帰還値も、上記の転送データと合わせて送信する。これが繰り返されて、各ゲート制御部 2 0 の電流帰還値が、当該ゲート制御部 2 0 よりも後段のゲート制御部 2 0 によって転送されて主制御部 1 0 に帰還される。なお、この制御のフィードバックは、変換器 3 の制御サイクル内に収まっているとよい。

【 0 0 8 4 】

次に、図 8 と図 9 を参照して、P W M キャリアの同期について説明する。

図 8 は、実施形態の P W M キャリアについて説明するための図である。

【 0 0 8 5 】

20

ドライブシステム 1 における各ゲート制御部 2 0 は、P W M 制御に P W M キャリアをそれぞれ生成して利用する。各ゲート制御部 2 0 でそれぞれ生成される P W M キャリアは、互いの位相を揃えることが要求される。以下、主制御部 1 0 が基準キャリア信号 0 を生成し、各ゲート制御部 2 0 が、その基準キャリア信号 0 にそれぞれの P W M キャリアを同期させる手法について説明する。

【 0 0 8 6 】

例えば、ドライブシステム 1 では、各通信ノードが独立同期のプロセッサを含む。各プロセッサが、シリアル通信を利用して互いに通信する。このようなドライブシステム 1 は、基準キャリア信号 0 のタイミング情報を、上記のシリアル通信を利用して主制御部 1 0 から各ゲート制御部 2 0 に転送する。

30

【 0 0 8 7 】

前述のとおり、主制御部 1 0 の送信器 1 5 T は、基準キャリア信号 0 がその周期内の所定の位相になると、ゲート制御部 2 0 U のシリアル送受信器 2 1 U に対して送信データ T X D のシリアル転送を開始する。

【 0 0 8 8 】

ゲート制御部 2 0 U は、シリアル通信による所定のデータビットパターンを検出することにより、所望のフレームが到着したことを検出して、基準キャリア信号 0 のタイミング情報を再生する。

【 0 0 8 9 】

例えば、受信検出部 2 2 U は、所定のビットパターンが到着したことを、予め定められたデータビットパターンとの比較によって検出して、その際にキャリア同期信号 C s y n c u を出力し、それをキャリア同期制御部 2 3 U に供給する。この場合の所定のビットパターンは、イーサネットフレームのプリアンブル（Preamble）と、開始検出用データ（SFD）と、フレーム種別の識別情報とを含むものであってよい。受信検出部 2 2 U は、フレームの受信を検出しても、所定のビットパターンが到着したことを検出しなかった場合には、キャリア同期信号 C s y n c u を出力しなくてよい。キャリア同期制御部 2 3 U は、キャリア位相を生成する P L L を含む。キャリア同期制御部 2 3 U は、例えば、キャリア同期信号 C s y n c u が供給されたことを検出したタイミングに同期するように、P L L によってキャリア位相の位相を調整して、キャリア位相の位相情報 0 u を出力する。位相情報 0 u は、基準キャリア信号 0 の位相が 0 の時の P W M キャリアの振幅値に相当する。キャリア

40

50

生成部 24U は、位相情報 0u に同期する三角波の PWM キャリアを生成して、それをキャリア比較器 25U と 25X とに対して供給する。

【0090】

ゲート制御部 20U の送信器 21UT は、キャリア同期信号 Csyncu が出力された後の所定のタイミングになると、受信したフレームの種別と同種のフレームを使ってゲート制御部 20V のシリアル送受信器 21V に対して送信データ TXD のシリアル転送を開始する。

【0091】

図 9 を参照して、キャリア同期制御部 23U の詳細を説明する。図 9 は、実施形態のキャリア同期制御部 23U の構成図である。

10

【0092】

キャリア同期制御部 23U は、ゲート制御部キャリア位相器 231 と、減算器 231A と、減算器 232 と、制御器 233 と、キャリア周波数調整器 234 と、基準キャリア位相検出器 235 とを備える。

【0093】

ゲート制御部キャリア位相器 231 は、キャリア同期信号 Csyncu が入力されたタイミングの、ゲート制御部 20 内のキャリア位相の値をラッチする。ゲート制御部キャリア位相器 231 の出力 Pref0_refu には、主制御部 10 において設定された遅延、伝送による遅延などが含まれる場合がある。例えば、出力 Pref0_refu の大きさが 0 であるときに、位相が揃っている状態を示し、その値が大きくなるほど位相がずれている状態を示す。このようなゲート制御部キャリア位相器 231 の出力 Pref0_refu は、主制御部 10 のキャリア位相が 0 であるときに、ゲート制御部 20 のキャリア位相が幾つであるかを示す信号になる。上記のように出力 Pref0_refu の大きさが 0 でない場合には、出力 Pref0_refu は、主制御部 10 のキャリア位相に対する位相誤差を含むことを示す。キャリア同期制御部 23U は、減算器 231A を用いて、その位相誤差を補償する。

20

【0094】

本実施形態の減算器 231A は、出力 Pref0_refu に生じる遅延時間に合わせて値が調整されたオフセット Poffsetu を用いて、出力 Pref0_refu からオフセット Poffsetu を減算して、補償出力 Pref1_refu を算出する。

【0095】

減算器 232 は、ゲート制御部 20 のキャリア位相を示す信号と、上記の補償出力 Pref1_refu (補正された基準キャリア位相) とを比較して、偏差を制御器 233 に与える。基準キャリア位相検出器 235 は、キャリア周波数調整器 234 の出力から上記の基準キャリア位相を検出する。キャリア同期制御部 23U は、キャリア位相の偏差を 0 にするように調整する。このようにしてキャリア同期制御部 23U は、キャリア生成部 24U が生成する PWM キャリアの生成タイミングを制御する。

30

【0096】

これにより、ゲート制御部 20U は、主制御部 10 から受信したフレームから、PWM キャリアを再生する際に、PWM キャリアの位相を予め定められた値の位相差を用いて調整する。ゲート制御部 20U は、位相が調整された PWM キャリアを用いて、受信したゲート制御部 20U に対する電圧基準に基づいて、所望の相電圧波形を、基準タイミングに同期するように生成する。なお、キャリア同期制御部 23V とキャリア同期制御部 23W もキャリア同期制御部 23U と同様に構成するとよい。

40

【0097】

(ゲート制御部 20 のキャリア位相の同期)

キャリア同期制御は、シリアル通信を受信したタイミングから基準キャリア信号 0 の位相を推定し、基準キャリア信号 0 の推定位相と、ゲート制御部 20 の PWM キャリアとの位相の差分をとり、適切な周波数の PWM キャリアになるように、PWM キャリアの振幅の変化量 (傾き) を調整するものである。

【0098】

50

カスケード接続されたゲート制御部 20 の場合、各ゲート制御部 20 がフレームを組み立てまた分解してデータを中継する。そのため、各ゲート制御部 20 がそれぞれ受信するフレームの受信開始時刻は、後段のゲート制御部 20 になるほど遅れる。各ゲート制御部 20 が受信したフレームを基準にキャリア位相を同期させると、主制御部 10 のキャリア位相よりも後段のゲート制御部 20 のキャリア位相ほど大きな遅れが生じる。そこで、各ゲート制御部 20 は、各段の遅れ量に対応する大きさのオフセットを、各段の遅れ量から除くことにより、主制御部 10 の基準キャリア信号 0 の位相に対する各ゲート制御部 20 のキャリア位相の遅れを補償することができる。

【0099】

これにより、カスケード接続されたゲート制御部 20 がそれぞれ制御する各電力変換器のスイッチングタイミングの制御に、上記の遅れ量による時間差がなくなるように補償することが可能になる。

【0100】

(カスケード接続のネットワークを用いたデータの中継)

図 10 を参照して、カスケード接続のネットワークを用いたデータの中継について説明する。図 10 は、実施形態のデータの中継について説明するための図である。図 10 の上から下に時間軸をとり、各時刻の基準キャリア信号 0 の振幅の一例と、各ノード間の通信のシーケンスとの関係を示す。

【0101】

主制御部 10 は、前述の図 8 に示したように、三角波状に振幅が変化する基準キャリア信号 0 を生成する。この図 10 では、その 1 つの制御サイクル内の基準キャリア信号 0 の振幅の変化を示す。時刻 T_{M1} から時刻 T_{M2} までが、1 つの制御サイクルの 1 周期に相当する。例えば、基準キャリア信号 0 の振幅が時刻 T_{M1} に最小値をとり時刻 T_{M2} に最大値をとる。例えば、この時刻 T_{M1} と時刻 T_{M2} を、各ゲート制御部 20 がキャリアを同期させる基準タイミングにする。

【0102】

主制御部 10 は、フレーム F_{11} を生成し、「START」と、フレーム F_{11} の第 1 から第 3 のデータに指令値のデータ(例えば、「DATA1」から「DATA3」。)を割り当てる。時刻 T_{M1} に、主制御部 10 は、ゲート制御部 20U に対してこのフレーム F_{11} の送信を開始する(S_{11})。「START」には、フレーム F_{11} の識別と、フレーム F_{11} のフレーム種別の識別を可能にする情報が含まれる。フレーム種別の識別を可能にする情報とは、例えば、図 7 に示したプレアンプル(Pre.)、開始検出用データ(SFD)、管理情報などを含む情報のことである。「DATA1」から「DATA3」は、ゲート制御部 20U からゲート制御部 20W に対してそれぞれ供給する指令値であり、ゲート制御部 20U からゲート制御部 20W 内の制御対象を制御するための制御コマンド CONT に相当する。上記の制御対象には、例えば、図示されないリレー、遮断機などが含まれてよい。

【0103】

ゲート制御部 20U は、上記のフレーム F_{11} を受信して、そのフレーム F_{11} を分解することで、フレーム F_{11} から「DATA1」から「DATA3」を抽出する。ゲート制御部 20U は、「DATA1」をゲート制御部 20U 内の制御のために利用する。ゲート制御部 20U は、上記フレーム F_{11} と同じ構成を有しているフレーム F_{12} を生成して、フレーム F_{12} の第 1 と第 2 のデータに、上記の「DATA2」と「DATA3」を割り当てる(C_{11})。ゲート制御部 20U は、フレーム F_{12} の第 3 のデータに、「電流 F_{BK1} 」を割り当てて、ゲート制御部 20V に対してこのフレーム F_{12} の送信を開始する(S_{12})。例えば、「電流 F_{BK1} 」は、当該制御サイクル t_1 のひとつ前の制御サイクル t_0 で検出された U 相の電流の平均値である。

【0104】

ゲート制御部 20V は、上記のフレーム F_{12} を受信して、そのフレーム F_{12} を分解することで、フレーム F_{12} から「DATA2」と「DATA3」と、「電流 F_{BK1} 」

10

20

30

40

50

とを抽出する。ゲート制御部 20V は、「DATA2」をゲート制御部 20V 内の制御のために利用する。ゲート制御部 20V は、上記フレーム F11 と同じ構成を有しているフレーム F13 を生成して、フレーム F13 の第 1 と第 2 のデータに、上記の「DATA3」と「電流 FBK1」とを割り当てる (C12)。ゲート制御部 20V は、フレーム F13 の第 3 のデータに、「電流 FBK2」を割り当てて、ゲート制御部 20W に対してこのフレーム F13 の送信を開始する (S13)。例えば、「電流 FBK2」は、当該制御サイクル t1 のひとつ前の制御サイクル t0 で検出された V 相の電流の平均値である。

【0105】

ゲート制御部 20W は、上記のフレーム F13 を受信して、そのフレーム F13 を分解することで、フレーム F13 から「DATA3」と、「電流 FBK1」と「電流 FBK2」とを抽出する。ゲート制御部 20W は、「DATA3」をゲート制御部 20W 内の制御のために利用する。ゲート制御部 20W は、上記フレーム F11 と同じ構成を有しているフレーム F14 を生成して、フレーム F14 の第 1 と第 2 のデータに、上記の「電流 FBK1」と「電流 FBK2」とを割り当てる (C13)。ゲート制御部 20W は、フレーム F14 の第 3 のデータに、「電流 FBK3」を割り当てて、主制御部 10 に対してこのフレーム F14 の送信を開始する (S14)。例えば、「電流 FBK3」は、当該制御サイクル t1 のひとつ前の制御サイクル t0 で検出された W 相の電流の平均値である。

10

【0106】

主制御部 10 は、上記のフレーム F14 を受信して、そのフレーム F14 を分解することで、フレーム F14 から「電流 FBK1」から「電流 FBK3」を抽出する。主制御部 10 は、「電流 FBK1」から「電流 FBK3」に基づいた電圧基準生成演算処理を実行して、「電圧基準 VREF1」から「電圧基準 VREF3」を算出する (VREFG)。

20

【0107】

主制御部 10 は、上記フレーム F11 と同じ構成を有しているフレーム F21 を生成して、フレーム F21 の第 1 から第 3 のデータに、上記の「電圧基準 VREF1」から「電圧基準 VREF3」を割り当てる (C10)。

【0108】

例えば、本実施形態における「電圧基準 VREF1」から「電圧基準 VREF3」は、前述の電圧基準 Vu^* 、 Vv^* 、 Vw^* のことである。

【0109】

ゲート制御部 20W は、ゲート制御部 20W に対してこのフレーム F21 の送信を開始する (S21)。

30

【0110】

ゲート制御部 20U は、上記のフレーム F21 を受信して、そのフレーム F21 を分解することで、フレーム F21 から「電圧基準 VREF1」から「電圧基準 VREF3」を抽出する。ゲート制御部 20U は、「電圧基準 VREF1」を単相電力変換器 3U の制御のために利用する。ゲート制御部 20U は、フレーム F12 を生成して、フレーム F12 の第 1 と第 2 のデータに、上記の「電圧基準 VREF2」と「電圧基準 VREF3」を割り当てる (C21)。このフレーム F22 は、第 3 のデータを割り当てる領域を含まない。ゲート制御部 20U は、ゲート制御部 20V に対してこのフレーム F22 の送信を開始する (S22)。

40

【0111】

ゲート制御部 20V は、上記のフレーム F22 を受信して、そのフレーム F22 を分解することで、フレーム F22 から「電圧基準 VREF2」と「電圧基準 VREF3」とを抽出する。ゲート制御部 20V は、「電圧基準 VREF2」を単相電力変換器 3V の制御のために利用する。ゲート制御部 20V は、フレーム F13 を生成して、フレーム F13 の第 1 のデータに、上記の「電圧基準 VREF3」を割り当てる (C22)。このフレーム F22 は、第 2 と第 3 のデータを割り当てる領域を含まない。ゲート制御部 20V は、ゲート制御部 20W に対してこのフレーム F23 の送信を開始する (S23)。

【0112】

50

ゲート制御部 20W は、上記のフレーム F23 を受信して、そのフレーム F23 を分解することで、フレーム F23 から「電圧基準 VREF3」を抽出する。ゲート制御部 20W は、「電圧基準 VREF3」を単相電力変換器 3W の制御のために利用する。なお、ゲート制御部 20W は、これに応じて主制御部 10 に対してフレームを送信しないため、新たなフレーム生成を行わない。

【0113】

ゲート制御部 20U からゲート制御部 20W は、時刻 TM2 に対応するタイミングになったことを、それぞれの PWM キャリアの位相に基づいて検出して、「電圧基準 VREF1」から「電圧基準 VREF3」に基づいて、上記のタイミングの検出に応じて次の制御サイクルの電圧基準をそれぞれ更新する。

10

【0114】

各ゲート制御部 20U は、例えば、上述のタイミングに所定量のオフセットを用いて決定した補正タイミングを基準にして、自ノードのキャリアの位相を調整する。

【0115】

なお、シリアル通信による遅延時間と、データの転送処理に係るノード内の転送処理時間は、設計的に予め定めることができる。例えば、シリアル通信の遅延時間の値と、転送処理に係るノード内の処理時間の値と、カスケード接続の段数との関係を用いて、上記のオフセットの大きさを予め決定するとよい。カスケード接続の段数は、主制御部 10 を起点にして、ゲート制御部 20U を 1 段目、ゲート制御部 20V を 2 段目、及びゲート制御部 20W を 3 段目として規定するとよい。より具体的には、次の式(1)に示す演算式によって、上記のオフセット時間を定めてもよい。この式(1)は、シリアル通信の遅延時間として代表値を用いたものである。

20

【0116】

(シリアル通信の遅延時間) × (段数) + (ノード内の処理時間) × (段数 - 1)

・・・(1)

【0117】

ゲート制御部 20U は、基準タイミング信号 0 に同期するように調整された PWM キャリア(第 1 タイミング信号)を生成する。ゲート制御部 20U は、PWM キャリアに同期するように U 相の電圧波形を生成するための所望の第 1 ゲートパルスを生成し、生成した第 1 ゲートパルスを単相電力変換器 3U に供給する。ゲート制御部 20V は、ゲート制御部 20U から受信した信号を用いて基準タイミング信号 0 に同期するように調整された PWM キャリア(第 2 タイミング信号)を生成する。ゲート制御部 20V は、第 2 タイミング信号に同期するように V 相の電圧波形を生成するための所望の第 2 ゲートパルスを生成し、生成した第 2 ゲートパルスを、単相電力変換器 3V に供給する。ゲート制御部 20W についても、ゲート制御部 20V と同様である。U 相の電圧波形と、V 相の電圧波形と、W 相の電圧波形は、種類が共通する相電圧波形になっている。例えば、上記の相電圧波形は、3 レベルの相電圧波形と 5 レベルの相電圧波形の何れかである。

30

【0118】

上記のようにカスケード通信の場合には、段数が増えるほど、伝送による遅延により生じる偏差が顕著になるが、上記の方法で補償することができる。

40

【0119】

上記の実施形態によれば、ゲート制御部 20U は、相電圧波形の種類を指定する設定情報に基づいて 3 レベルの相電圧波形と 5 レベルの相電圧波形の何れかを決定し、前記決定した相電圧波形を第 1 電力変換部から出力させるように第 1 電力変換部を制御する。ゲート制御部 20U は、相電圧波形の種類を指定する設定情報に基づいて第 1 電力変換部の相電圧波形と同種の相電圧波形を第 2 電力変換部から出力させるように第 2 電力変換部を制御する。これにより、ドライブシステム 1 は、変換器 3 が交流電動機の巻線に掛ける相電圧波形の量子化レベルの段数によらずに、変換器 3 を制御する制御装置 6 に係る用品の共用が可能になる。第 1 電力変換部と第 2 電力変換部のそれぞれは、変換器 3 の構成の一例である。

50

【 0 1 2 0 】

上記のドライブシステム 1 において、ゲート制御部 2 0 U は、主制御部 1 0 から受信したフレームから、基準キャリア信号 0 に同期する P W M キャリア（キャリアの情報）を再生する。ゲート制御部 2 0 U は、再生した P W M キャリアと、受信したゲート制御部 2 0 U に対する電圧基準とに基づいて、基準タイミングに関連付けられて、その基準タイミングに互いに同期する所望の相電圧波形を生成する。ゲート制御部 2 0 V は、ゲート制御部 2 0 U から受信したフレームから、P W M キャリアを再生する。ゲート制御部 2 0 V は、再生した P W M キャリアと、受信したゲート制御部 2 0 V に対する電圧基準とに基づいて、基準タイミングに関連付けられて、その所望の相電圧波形を、基準タイミングに同期するように生成する。ゲート制御部 2 0 W の場合も、上記のゲート制御部 2 0 U とゲート制御部 2 0 V の場合と同様である。

10

【 0 1 2 1 】

上記のドライブシステム 1 の特徴とは異なる観点で、実施形態のドライブシステム 1 の特徴を整理する。ドライブシステム 1 の制御装置 6 は、択一的に選択する複数の制御モードを備えており、設定によって所望の制御モードを選択する。例えば、第 1 モードは、第 1 電力変換部の 1 個の N P C 型レグと第 2 電力変換部の 1 個の N P C 型レグとをそれぞれ制御して、交流電動機 2 を 3 レベル型（第 1 レベル型）の電圧波形の電圧で駆動させるモードである。第 2 モードは、第 1 電力変換部の複数の N P C 型レグと第 2 電力変換部の複数の N P C 型レグとを制御して、交流電動機 2 を 5 レベル型（第 2 レベル型）の電圧波形の電圧で駆動させるモードである。これによりドライブシステム 1 は、上記と同様に変換器 3 が交流電動機 2 の巻線に掛ける相電圧波形の量子化レベルの段数によらずに、変換器 3 を制御する制御装置 6 に係る用品を共用することができる。上記のように各相の変換器 3 のレグの個数が、各相で揃っていてもよく、互いに異なっていてもよい。

20

【 0 1 2 2 】

実施形態の主制御部 1 0 は、ゲート制御部 2 0 U と、ゲート制御部 2 0 V と、ゲート制御部 2 0 W とに対して 3 レベルの相電圧波形に係る電圧基準をそれぞれ供給する。これにより、ゲート制御部 2 0 U とゲート制御部 2 0 V とゲート制御部 2 0 W とは、相電圧波形の種類を指定する設定情報に基づいて、3 レベルの相電圧波形に係る電圧基準を、5 レベルの相電圧波形に係る電圧基準に変換する。

【 0 1 2 3 】

（第 1 の実施形態の変形例）

図 1 1 を参照して、第 1 の実施形態の変形例について説明する。

第 1 の実施形態では、ゲート制御部 2 0 が送受信するデータ数が固定されている事例について説明した。本変形例では、これに変えて、データ数を変更容易にした事例について説明する。図 1 1 は、第 1 の実施形態の変形例のフレーム内のデータ構造を説明するための図である。

30

【 0 1 2 4 】

主制御部 1 0 からゲート制御部 2 0 へてに送信するデータ数、又は主制御部 1 0 へてにゲート制御部 2 0 が送信するデータ数の少なくとも何れかを調整することが要求される場合がある。この場合、主制御部 1 0 が何個のデータを送るか、又は主制御部 1 0 に何個のデータが戻ってくるかを、シリアル通信の開始時に主制御部 1 0 から各ゲート制御部 2 0 に通知することで上記の調整が可能になる。例えば、主制御部 1 0 からその通知を受けた各ゲート制御部 2 0 は、それぞれがフレームの受信を開始した後に、送信データ数、受信データ数を識別して、所望の個数のデータを抽出するとよい。

40

【 0 1 2 5 】

図 1 1 に示すように、フレーム内の管理情報の後に、「送信データ個数」と「受信データ個数」の 2 つの情報を追加する。「送信データ個数」とは、主制御部 1 0 が、ゲート制御部 2 0 宛てにそれぞれ送信する送信データの大きさ、数量などを示す識別情報のことである。この「送信データ個数」には、例えば、個数を示す整数 n が設定される。「受信データ個数」とは、主制御部 1 0 が、ゲート制御部 2 0 からそれぞれ受信する受信データの

50

大きさ、数量などを示す識別情報のことである。この「受信データ個数」には、例えば、個数を示す整数 m が設定される。

【0126】

これに続く、各ゲート制御部 20 の段数分のデータが割り当てられている。例えば、主制御部 10 が送信データを 3 つの段のゲート制御部 20 にそれぞれ送信する場合には、 n 個のデータの組が 3 つフレームに割り当てられる。また、ゲート制御部 20 U がゲート制御部 20 V に、 n 個のデータを含む送信データの組を 2 つと、 m 個のデータを含む受信データの組を 1 つとを送信する場合には、上記の個数の送信データと受信データがそれぞれフレームに割り当てられる。

【0127】

このように、フレームに割り当てるデータの個数を、変数を用いて設定できるようにフレームを構成したことにより、送受信する各データの個数（データ数）を、主制御部 10 側から制御して変化させることが可能になる。

【0128】

（第 2 の実施形態）

第 2 の実施形態のドライブシステム 1 C について説明する。図 12 A は、第 2 の実施形態のドライブシステム 1 C の構成図である。図 12 B は、第 2 の実施形態のシリアル送受信器の構成図である。

【0129】

第 1 の実施形態では、3 レベル用の電圧基準から 5 レベル用の電圧基準に変換する電圧基準変換部 27 U、27 V、27 W が、各ゲート制御部 20 にそれぞれ設けられている事例を説明した。これに代えて、本実施形態では、上記の電圧基準変換部と同等の変換機能を有する電圧基準変換部を、主制御部 10 A に設けた事例について説明する。

【0130】

ドライブシステム 1 C は、主制御部 10 A と、ゲート制御部 20 A とを備える。上記のとおり主制御部 10 A は、主制御部 10 に対して、電圧基準変換部 17 U、17 V、17 W を備える。ゲート制御部 20 A は、ゲート制御部 20 に対して電圧基準変換部 27 U、27 V、27 W を有していない。主制御部 10 A とゲート制御部 20 A の組の主制御部 10 とゲート制御部 20 の組に対する違いは、電圧基準変換部が設けられた位置が互いに異なることである。

【0131】

この電圧基準変換部 17 U、17 V、17 W において、3 レベルの相電圧波形に係る電圧基準と、5 レベルの相電圧波形に係る電圧基準との何れかの種類の電圧基準が択一的に選択される。主制御部 10 A は、選択された種類の電圧基準をゲート制御部 20 U A と、ゲート制御部 20 V A と、ゲート制御部 20 W A とに対して供給する。これに伴い、主制御部 10 A から各ゲート制御部 20 A に送るデータ量が増えるため、これをフレームに収容するようにフレーム内のデータの割り付けを次のように見直すとよい。

【0132】

例えば、前述の図 10 における「電圧基準 VREF1」から「電圧基準 VREF3」について、本実施形態の場合、「電圧基準 VREF1」に前述の電圧基準 $V5u^*$ と $V5x^*$ とを割り付けて、「電圧基準 VREF2」に前述の電圧基準 $V5v^*$ と $V5y^*$ とを割り付けて、「電圧基準 VREF3」に前述の電圧基準 $V5w^*$ と $V5z^*$ とを割り付けるとよい。

【0133】

以上説明したように、主制御部 10 A は、相電圧波形の種類を指定する設定情報に基づいて、3 レベルの相電圧波形に係る電圧基準を、5 レベルの相電圧波形に係る電圧基準に変換して、ゲート制御部 20 U とゲート制御部 20 V とに対して 5 レベルの相電圧波形に係る電圧基準をそれぞれ供給する。これにより、主制御部 10 A が、3 レベルの相電圧波形に係る電圧基準と、5 レベルの相電圧波形に係る電圧基準との双方を択一的に生成することができることから、第 1 の実施形態と同様の効果を得ることが可能になる。

【0134】

10

20

30

40

50

以上説明した少なくとも1つの実施形態によれば、実施形態のドライブシステム1は、複数の巻線を有する多相交流モータを駆動する。ドライブシステム1は、第1電力変換部と、第2電力変換部と、第1変換制御部と、第2変換制御部と、を備える。第1電力変換部は、前記多相交流モータの第1相の巻線に電流を流す。第2電力変換部は、多相交流モータの第2相の巻線に電流を流す。第1変換制御部は、相電圧波形の種類を指定する設定情報に基づいて3レベルの相電圧波形と5レベルの相電圧波形の何れかを決定し、決定した相電圧波形を第1電力変換部から出力させるように第1電力変換部を制御する。第2変換制御部は、相電圧波形の種類を指定する設定情報に基づいて第1電力変換部の相電圧波形と同種の相電圧波形を第2電力変換部から出力させるように第2電力変換部を制御する。これにより、変換器3が交流電動機2の巻線に掛ける電圧波形の量子化レベルの段数によらずに、変換器3を制御する制御装置6に係る用品を共用可能になる。

10

【0135】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると同様に、特許請求の範囲に記載された発明とその均等の範囲に含まれるものである。

【符号の説明】**【0136】**

1、1A、1B、1C...ドライブシステム、2...交流電動機、3...変換器、3A...3レベル型電力変換器、3B...NPC型電力変換器、3U、3V、3W...単相型電力変換器、4...直流電源、6...制御装置、10、10A...主制御部、20、20A...ゲート制御部、15、21U、21V、21W...シリアル送受信器、17U、17V、17W、27U、27V、27W...電圧基準変換部、30、31、31、33...レグ

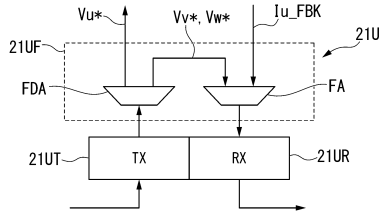
20

30

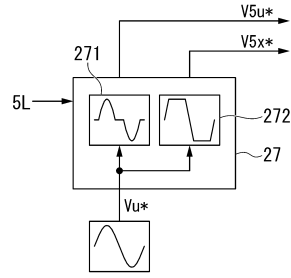
40

50

【図 4 B】

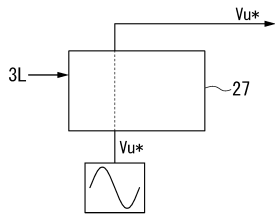


【図 5 A】

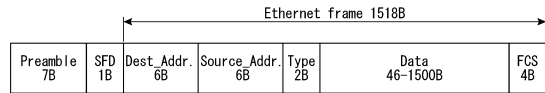


10

【図 5 B】

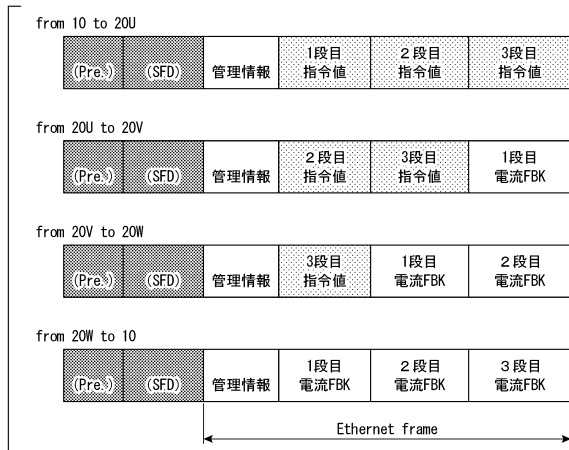


【図 6】

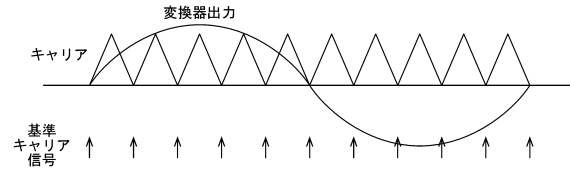


20

【図 7】



【図 8】

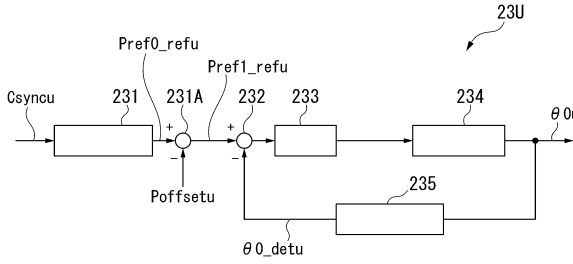


30

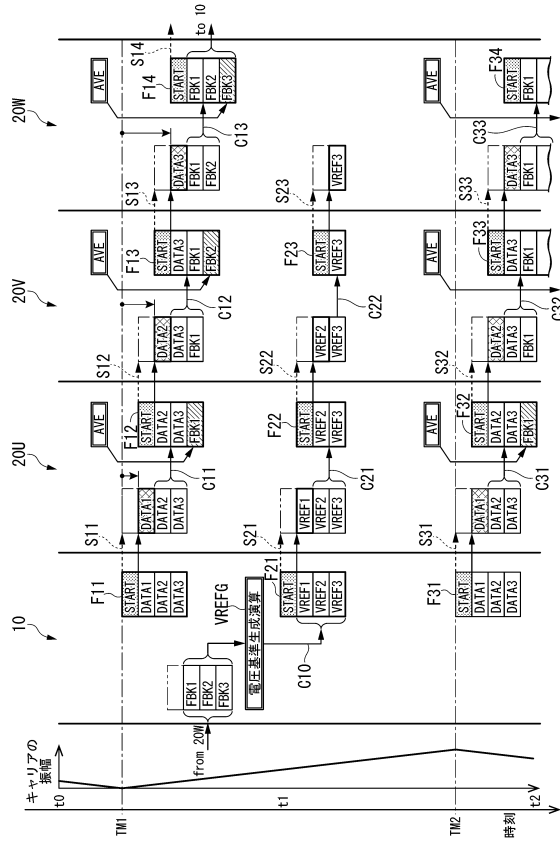
40

50

【図 9】



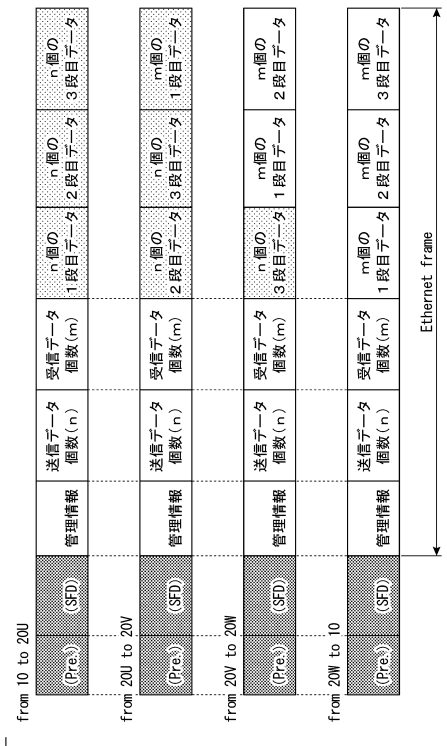
【図 10】



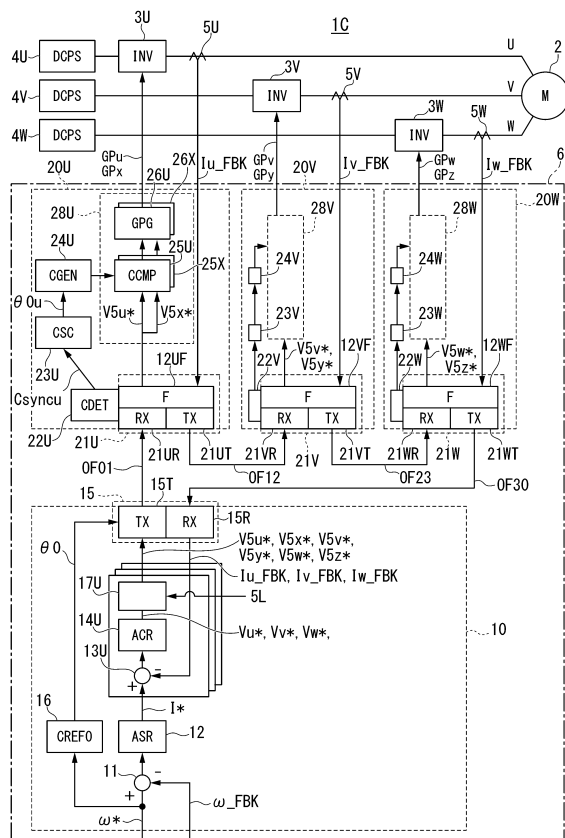
10

20

【図 11】




【図 12 A】

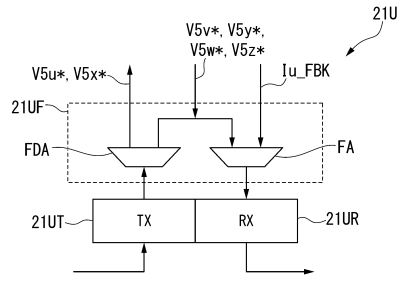


30

40

50

【 1 2 B】



10

20

30

40

50

フロントページの続き

- 東京都中央区京橋三丁目 1 番 1 号 東芝三菱電機産業システム株式会社内
(72)発明者 戸林 俊介
- 東京都中央区京橋三丁目 1 番 1 号 東芝三菱電機産業システム株式会社内
(72)発明者 森藤 力
- 東京都中央区京橋三丁目 1 番 1 号 東芝三菱電機産業システム株式会社内
(72)発明者 山口 治之
- 東京都中央区京橋三丁目 1 番 1 号 東芝三菱電機産業システム株式会社内
審査官 東 昌秋
- (56)参考文献 特許第 5 9 5 2 6 2 3 (J P , B 2)
特開 2 0 1 9 - 2 0 1 4 9 3 (J P , A)
特開 2 0 0 7 - 2 4 4 0 0 9 (J P , A)
特開 2 0 0 2 - 1 6 5 4 6 0 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)
H 0 2 M 1 / 0 0 - 7 / 9 8
H 0 2 P 2 1 / 0 0 - 2 7 / 1 8