

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成20年7月24日(2008.7.24)

【公開番号】特開2002-176162(P2002-176162A)

【公開日】平成14年6月21日(2002.6.21)

【出願番号】特願2001-239053(P2001-239053)

【国際特許分類】

H 01 L	27/146	(2006.01)
G 06 T	1/00	(2006.01)
H 01 L	27/15	(2006.01)
H 04 N	1/028	(2006.01)
H 04 N	5/335	(2006.01)
H 01 L	31/10	(2006.01)

【F I】

H 01 L	27/14	C
G 06 T	1/00	4 2 0 G
H 01 L	27/15	D
H 04 N	1/028	Z
H 04 N	5/335	U
H 04 N	5/335	W
H 01 L	31/10	A

【手続補正書】

【提出日】平成20年6月9日(2008.6.9)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置及びその作製方法

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

発光素子と、

前記発光素子と電気的に接続された薄膜トランジスタと、

P型半導体層とN型半導体層と光電変換層とを有する光電変換素子と、を有し、

前記光電変換層は、前記P型半導体層と前記N型半導体層との間に設けられていることを特徴とする半導体装置。

【請求項2】

発光素子と、

前記発光素子と電気的に接続された薄膜トランジスタと、

P型半導体層とN型半導体層と光電変換層とを有する光電変換素子と、を有し、

前記光電変換層は、前記P型半導体層と前記N型半導体層との間に設けられており、

前記薄膜トランジスタの半導体層、前記P型半導体層、前記N型半導体層、及び前記光電変換層は、同一の絶縁表面上に設けられていることを特徴とする半導体装置。

【請求項3】

請求項2において、

前記薄膜トランジスタは、前記半導体層と、前記半導体層上に設けられた絶縁膜と、前記絶縁膜上に設けられたゲート電極とを有し、

前記前記P型半導体層及び前記N型半導体層は、前記絶縁膜下に設けられており、

前記光電変換層は、前記ゲート絶縁膜上に設けられているとともに、前記絶縁膜に形成された開口部を介して前記P型半導体層上及び前記N型半導体層上の一部に接するよう
設けられていることを特徴とする半導体装置。

【請求項4】

請求項1乃至請求項3のいずれか一項において、

薄膜トランジスタ上及び前記光電変換素子上には、層間絶縁膜が設けられており、

前記層間絶縁膜上の前記光電変換層と重なる位置には、金属膜が設けられていることを
特徴とする半導体装置。

【請求項5】

請求項1乃至請求項4のいずれか一項において、

前記光電変換層の膜厚は、前記P型半導体層及び前記N型半導体層の膜厚よりも厚いこ
とを特徴とする半導体装置。

【請求項6】

請求項1乃至請求項5のいずれか一項において、

前記光電変換層は、非晶質半導体により形成されており、

前記薄膜トランジスタの前記半導体層、前記P型半導体層、及び前記N型半導体層は、
結晶性半導体により形成されていることを特徴とする半導体装置。

【請求項7】

絶縁表面上に、第1乃至第4の半導体層を形成し、

前記第1乃至第4の半導体層上に、絶縁膜を形成し、

前記絶縁膜上の前記第1半導体層と重なる位置に第1のゲート電極を形成するとともに
、前記絶縁膜上の前記第2半導体層と重なる位置に第2のゲート電極を形成し、

前記第1の半導体層の一部及び前記第3の半導体層に、導電型を付与する第1の不純物
元素を選択的に添加し、

前記第2の半導体層の一部及び前記第4の半導体層に、前記第1の不純物元素と逆の導
電型を付与する第2の不純物元素を選択的に添加し、

前記第3及び第4の半導体層の一部が露出するように、前記絶縁膜に開口部を形成し、
前記絶縁膜上に、前記開口部を介して前記第3及び第4の半導体層の一部に接する第5
の半導体層を形成することを特徴とする半導体装置の作製方法。

【請求項8】

請求項7において、

前記第1及び第2のゲート電極上並びに前記第5の半導体層上に、層間絶縁膜を形成し

、前記層間絶縁膜にコンタクトホールを形成し、

前記層間絶縁膜上及び前記コンタクトホール内に配線を形成すると同時に、前記層間絶
縁膜上の前記第5の半導体層と重なる位置に金属膜を形成することを特徴とする半導体装
置の作製方法。

【請求項9】

請求項7又は請求項8において、

前記第5の半導体層の膜厚は、前記第3及び前記第4の半導体層の膜厚よりも厚くなる
ように形成されていることを特徴とする半導体装置の作製方法。