

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成20年7月24日(2008.7.24)

【公開番号】特開2002-176162(P2002-176162A)

【公開日】平成14年6月21日(2002.6.21)

【出願番号】特願2001-239053(P2001-239053)

【国際特許分類】

H 0 1 L 27/146 (2006.01)

G 0 6 T 1/00 (2006.01)

H 0 1 L 27/15 (2006.01)

H 0 4 N 1/028 (2006.01)

H 0 4 N 5/335 (2006.01)

H 0 1 L 31/10 (2006.01)

【F I】

H 0 1 L 27/14 C

G 0 6 T 1/00 4 2 0 G

H 0 1 L 27/15 D

H 0 4 N 1/028 Z

H 0 4 N 5/335 U

H 0 4 N 5/335 W

H 0 1 L 31/10 A

【手続補正書】

【提出日】平成20年6月9日(2008.6.9)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置及びその作製方法

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発光素子と、

前記発光素子と電氣的に接続された薄膜トランジスタと、

P 型半導体層と N 型半導体層と光電変換層とを有する光電変換素子と、を有し、

前記光電変換層は、前記 P 型半導体層と前記 N 型半導体層との間に設けられていることを特徴とする半導体装置。

【請求項 2】

発光素子と、

前記発光素子と電氣的に接続された薄膜トランジスタと、

P 型半導体層と N 型半導体層と光電変換層とを有する光電変換素子と、を有し、

前記光電変換層は、前記 P 型半導体層と前記 N 型半導体層との間に設けられており、

前記薄膜トランジスタの半導体層、前記 P 型半導体層、前記 N 型半導体層、及び前記光電変換層は、同一の絶縁表面上に設けられていることを特徴とする半導体装置。

【請求項 3】

請求項 2 において、

前記薄膜トランジスタは、前記半導体層と、前記半導体層上に設けられた絶縁膜と、前記絶縁膜上に設けられたゲート電極とを有し、

前記前記 P 型半導体層及び前記 N 型半導体層は、前記絶縁膜下に設けられており、

前記光電変換層は、前記ゲート絶縁膜上に設けられているとともに、前記絶縁膜に形成された開口部を介して前記 P 型半導体層上及び前記 N 型半導体層上の一部に接するように設けられていることを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、

薄膜トランジスタ上及び前記光電変換素子上には、層間絶縁膜が設けられており、

前記層間絶縁膜上の前記光電変換層と重なる位置には、金属膜が設けられていることを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、

前記光電変換層の膜厚は、前記 P 型半導体層及び前記 N 型半導体層の膜厚よりも厚いことを特徴とする半導体装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、

前記光電変換層は、非晶質半導体により形成されており、

前記薄膜トランジスタの前記半導体層、前記 P 型半導体層、及び前記 N 型半導体層は、結晶性半導体により形成されていることを特徴とする半導体装置。

【請求項 7】

絶縁表面上に、第 1 乃至第 4 の半導体層を形成し、

前記第 1 乃至第 4 の半導体層上に、絶縁膜を形成し、

前記絶縁膜上の前記第 1 半導体層と重なる位置に第 1 のゲート電極を形成するとともに、前記絶縁膜上の前記第 2 半導体層と重なる位置に第 2 のゲート電極を形成し、

前記第 1 の半導体層の一部及び前記第 3 の半導体層に、導電型を付与する第 1 の不純物元素を選択的に添加し、

前記第 2 の半導体層の一部及び前記第 4 の半導体層に、前記第 1 の不純物元素と逆の導電型を付与する第 2 の不純物元素を選択的に添加し、

前記第 3 及び第 4 の半導体層の一部が露出するように、前記絶縁膜に開口部を形成し、

前記絶縁膜上に、前記開口部を介して前記第 3 及び第 4 の半導体層の一部に接する第 5 の半導体層を形成することを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 7 において、

前記第 1 及び第 2 のゲート電極上並びに前記第 5 の半導体層上に、層間絶縁膜を形成し、

前記層間絶縁膜にコンタクトホールを形成し、

前記層間絶縁膜上及び前記コンタクトホール内に配線を形成すると同時に、前記層間絶縁膜上の前記第 5 の半導体層と重なる位置に金属膜を形成することを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 7 又は請求項 8 において、

前記第 5 の半導体層の膜厚は、前記第 3 及び前記第 4 の半導体層の膜厚よりも厚くなるように形成されていることを特徴とする半導体装置の作製方法。