



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0132396
(43) 공개일자 2017년12월04일

(51) 국제특허분류(Int. Cl.)

H01L 23/00 (2006.01) H01L 23/14 (2006.01)
H01L 23/31 (2006.01) H01L 23/433 (2006.01)
H01L 23/498 (2006.01) H01L 25/065 (2006.01)

(52) CPC특허분류

H01L 23/562 (2013.01)
H01L 23/145 (2013.01)

(21) 출원번호 10-2016-0062983

(22) 출원일자 2016년05월23일

심사청구일자 없음

(71) 출원인

세종대학교산학협력단

서울특별시 광진구 능동로 209 (군자동, 세종대학교)

(72) 발명자

이원준

서울특별시 마포구 독막로42길 2 108동 704호 (염리동, 마포자이아파트)

서승호

경기도 남양주시 와부읍 덕소로 125 101-604

(74) 대리인

박건우, 이윤직

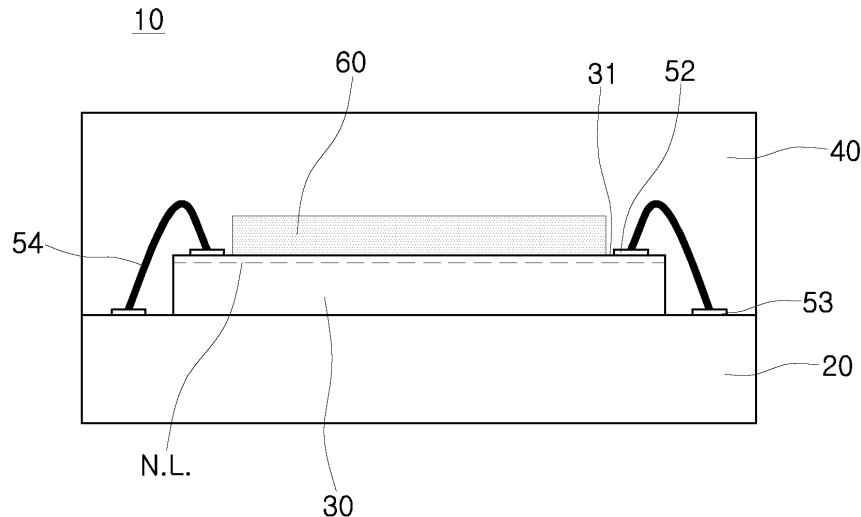
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 중립축 위치가 조절된 유연전자소자 및 그 제조방법

(57) 요약

본 발명은 중립축 위치가 조절된 유연전자소자 및 그 제조방법에 관한 것으로서, 상기 유연전자소자는, 유연기판, 상기 유연기판 상부에 형성되고, 소자형성층을 포함하는 반도체 다이, 상기 반도체 다이를 감싸도록 형성되는 몰드를 포함하고, 중립축 위치를 상기 소자형성층에 가까운 위치로 이동시키기 위한 중립축 위치 조절용 더미부를 포함하는 것을 특징으로 한다. 본 발명에 따르면, 중립축 위치 조절용 더미부를 형성함으로써 유연기판이나 몰드와 같은 기능층들의 소재나 두께 등을 변화시키지 않고도 중립축 위치를 정밀하게 조절하는 것이 가능한 효과가 있다.

대표도 - 도3



(52) CPC특허분류

H01L 23/3107 (2013.01)
H01L 23/4334 (2013.01)
H01L 23/49572 (2013.01)
H01L 23/4985 (2013.01)
H01L 25/0657 (2013.01)
H01L 2924/3511 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1415140594
부처명	산업통상자원부
연구관리전문기관	한국산업기술평가관리원
연구사업명	제조기반산업핵심기술개발
연구과제명	3차원 이중 유연소자 Interconnection 시스템 기술개발
기 여 율	1/1
주관기관	한국기계연구원
연구기간	2015.06.01 ~ 2016.05.31

명세서

청구범위

청구항 1

유연기관;

상기 유연기관 상부에 형성되고, 소자형성층을 포함하는 반도체 다이;

상기 반도체 다이를 감싸도록 형성되는 몰드;

를 포함하는 유연전자소자로서,

중립축 위치를 상기 소자형성층에 가까운 위치로 이동시키기 위한 중립축 위치 조절용 더미부를 포함하는 것을 특징으로 하는 중립축 위치가 조절된 유연전자소자.

청구항 2

제1항에 있어서,

상기 반도체 다이는 상기 소자형성층이 상면에 형성된 페이스-업 구조의 반도체 다이이고,

상기 중립축 위치 조절용 더미부는 상기 반도체 다이 상부에 형성되는 것을 특징으로 하는 중립축 위치가 조절된 유연전자소자.

청구항 3

제1항에 있어서,

상기 반도체 다이는 상기 소자형성층이 하면에 형성된 페이스-다운 구조의 반도체 다이이고,

상기 중립축 위치 조절용 더미부는 상기 반도체 다이 하부에 형성되는 것을 특징으로 하는 중립축 위치가 조절된 유연전자소자.

청구항 4

제1항에 있어서,

적층된 복수 개의 반도체 다이를 포함하고,

상기 중립축 위치 조절용 더미부는 상기 복수 개의 반도체 다이의 상부, 하부 또는 사이에 형성되는 것을 특징으로 하는 중립축 위치가 조절된 유연전자소자.

청구항 5

제1항에 있어서,

상기 중립축 위치 조절용 더미부는 복수 개로 분할된 단위 더미부들을 포함하고, 상기 단위 더미부들 사이에는 이격 공간이 형성되는 것을 특징으로 하는 중립축 위치가 조절된 유연전자소자.

청구항 6

제5항에 있어서,

상기 복수 개로 분할된 단위 더미부들은 면적, 형상, 두께 또는 영률 중 하나 이상이 균일하지 않은 것을 특징으로 하는 중립축 위치가 조절된 유연전자소자.

청구항 7

제1항에 있어서,

상기 소자형성층은 제1 영역 및 제2 영역을 갖고,

상기 중립축 위치는 상기 제1 영역 및 제2 영역에서 서로 다른 것을 특징으로 하는 중립축 위치가 조절된 유연 전자소자.

청구항 8

제7항에 있어서,

상기 제1 영역 및 제2 영역은, 회로 형성 밀도가 서로 다른 영역인 것을 특징으로 하는 중립축 위치가 조절된 유연 전자소자.

청구항 9

제7항에 있어서,

상기 제1 영역 및 제2 영역은, 각 영역에 형성된 소자의 응력에 의해 손상되기 쉬운 정도가 서로 다른 영역인 것을 특징으로 하는 중립축 위치가 조절된 유연 전자소자.

청구항 10

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 반도체 다이의 적어도 일부는 상기 유연기판에 내장되어 있는 것을 특징으로 하는 중립축 위치가 조절된 유연 전자소자.

청구항 11

제10항에 있어서,

상기 몰드는 상기 유연기판과 동일한 소재인 것을 특징으로 하는 중립축 위치가 조절된 유연 전자소자.

청구항 12

유연 전자소자 제조방법으로서,

유연기판을 제공하는 단계;

소자형성층을 포함하는 반도체 다이를 상기 유연기판 상부에 위치시키는 단계;

몰딩 공정을 통해 상기 반도체 다이를 감싸도록 몰드를 형성하는 단계;

를 포함하고,

중립축 위치를 상기 소자형성층에 가까운 위치로 이동시키기 위한 중립축 위치 조절용 더미부 형성 단계를 더 포함하는 것을 특징으로 하는 유연 전자소자 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 유연 전자소자 및 그 제조방법에 관한 것으로, 보다 구체적으로는 중립축 위치가 조절된 유연 전자소자 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 유연 전자소자(Flexible Electronic Device)는 외부의 힘이 가해질 경우 파괴되지 않고 변형이 발생할 수 있는 전자소자를 말하는 것으로, 몸에 착용하거나 부착하여 사용하는 웨어러블 디바이스(Wearable device), 플렉서블 디스플레이(Flexible Display) 등의 발전과 함께 더욱 주목받고 있다.

[0003] 유연 전자소자는 변형이 형성된 상태로 사용되기도 하고, 때때로 변형이 반복되는 환경에서 사용될 수 있다. 여기서 변형은 굽힘(bending), 꼬임(twisting), 늘임(stretching) 등 다양한 형태의 변형일 수 있다.

[0004] 유연 전자소자에는 외부의 힘에 의해 쉽게 변형이 발생할 수 있도록 하기 위해 유연 패키징 기술이 적용되며, 통

상 유연기관 위에 반도체 다이(Die)가 실장되고 그 위에 반도체 다이를 감싸는 몰드(Mold)가 형성된 구조를 가진다. 그러나 유연전자소자가 외부의 힘에 의해 변형될 경우 유연전자소자의 내부에는 기계적 응력(stress)이 발생되며, 이러한 기계적 응력은 유연전자소자의 변형 및 파괴 또는 회로 동작오류 등의 문제를 야기할 수 있으므로, 유연전자소자를 설계함에 있어서는 응력에 대한 고려가 이루어져야 한다.

[0005] 유연기관에 굽힘 변형이 발생하면, 기관의 상부는 인장 변형되어 인장 응력(Tensile stress)이 발생되고, 기관의 하부는 압축 변형되어 압축 응력(Compressive stress)이 발생한다(도 1 참조). 이때 기관의 내부에는 응력이 제로인 지점이 발생하고, 이곳을 중립축(Neutral line)이라고 한다. 유연전자소자는 일반적으로 중립축이 반도체 다이의 두께 방향 중앙에 위치되도록 설계된다.

[0006] 그러나 실제 동작 소자나 회로 배선을 포함하는 소자형성층은 보통 반도체 다이의 표면 부분에 위치하므로, 동작 소자 및 회로의 신뢰성 향상을 위해 때때로 중립축의 위치를 반도체 다이 표면 부분으로 이동시키는 것이 요구되는 경우가 있다. 또한, 반도체 다이 표면도 상대적으로 동작 소자 및 회로 배선이 밀집된 영역과 상대적으로 밀집되지 않은 영역이 있으므로, 각 영역 별로 중립축의 위치를 서로 다르게 조절하는 것이 필요한 경우도 있다.

[0007] 중립축의 위치는 유연기관, 몰드 등 유연전자소자를 구성하는 각 기능층들의 물성이나 두께를 조절하는 것에 의해 조절할 수 있다. 그러나 유연전자소자를 구성하는 각 기능층들의 소재나 두께는 응력 이외의 다른 요인들을 고려하여 결정되는 경우가 대부분이므로, 중립축 위치 조절을 위해 소재나 두께를 변경하는 것은 또 다른 문제를 야기할 수 있다. 특히, 동작 소자 및 회로 배선을 포함하는 소자형성층이 반도체 다이의 상면, 즉 유연기관의 대향면이 아닌 타측면에 형성되는 페이스-업(Face-up) 구조의 소자나, 2단 이상의 반도체 다이가 적층된 구조의 소자에서는 각 기능층들의 물성이나 두께를 조절하는 것만으로는 중립축을 소자형성층으로 이동시키는 것이 용이하지 않은 경우가 많다. 또한, 유연전자소자를 구성하는 각 기능층들의 소재나 두께를 조절하는 것만으로는 반도체 다이의 영역 별로 중립축의 위치를 세밀하게 조절하는 것이 어려운 문제가 있다.

[0008] 따라서, 유연기관소자를 구성하는 각 기능층의 소재나 두께와 같은 기본 구조를 훼손하지 않으면서 보다 정밀하게 중립축의 위치를 조절하는 기술이 요구된다.

선행기술문헌

비특허문헌

[0009] (비특허문헌 0001) S. Endler et al., Solid-State Electronics 74 (2012)

발명의 내용

해결하려는 과제

[0010] 본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위해 창안된 것으로, 유연기관소자를 구성하는 각 층의 소재나 두께와 같은 기본 구조를 훼손하지 않으면서 보다 정밀하게 중립축의 위치를 조절할 수 있는 유연전자소자 및 그 제조방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0011] 상기한 목적을 달성하기 위한 본 발명의 일 측면에 따른 중립축 위치가 조절된 유연전자소자는, 유연기관; 상기 유연기관 상부에 형성되고, 소자형성층을 포함하는 반도체 다이; 상기 반도체 다이를 감싸도록 형성되는 몰드; 를 포함하는 유연전자소자로서, 중립축 위치를 상기 소자형성층에 가까운 위치로 이동시키기 위한 중립축 위치 조절용 더미(dummy)부를 포함하는 것을 특징으로 한다.

[0012] 상기 반도체 다이는 상기 소자형성층이 상면에 형성된 페이스-업 구조의 반도체 다이이고, 상기 중립축 위치 조절용 더미부는 상기 반도체 다이 상부에 형성되는 것일 수 있고, 또는 상기 반도체 다이는 상기 소자형성층이 하면에 형성된 페이스-다운 구조의 반도체 다이이고, 상기 중립축 위치 조절용 더미부는 상기 반도체 다이 하부에 형성되는 것일 수 있다.

[0013] 또한, 본 발명에 따른 유연전자소자는 적층된 복수 개의 반도체 다이를 포함하고, 중립축 위치 조절용 더미부는

상기 복수 개의 반도체 다이의 상부, 하부 또는 사이에 형성될 수 있다.

- [0014] 본 발명에 있어서, 상기 중립축 위치 조절용 더미부는 복수 개로 분할된 단위 더미부들을 포함하고, 상기 단위 더미부들 사이에는 이격 공간이 형성될 수 있다. 이때, 상기 복수 개로 분할된 단위 더미부들은 면적, 형상, 두께 또는 영률 중 하나 이상이 균일하지 않은 것일 수 있다.
- [0015] 또한, 반도체 다이에 형성된 소자형성층은 제1 영역 및 제2 영역을 갖고, 상기 중립축 위치는 상기 제1 영역 및 제2 영역에서 서로 다를 수 있다.
- [0016] 여기서, 상기 제1 영역 및 제2 영역은 회로 형성 밀도가 서로 다른 영역일 수 있으며, 또는 각 영역에 형성된 소자의 응력에 의해 손상되기 쉬운 정도가 서로 다른 영역일 수 있다.
- [0017] 본 발명에 있어서, 반도체 다이의 적어도 일부는 상기 유연기관에 내장되어 있을 수 있으며, 이때 몰드는 유연기관과 동일한 소재로 형성될 수 있다.
- [0019] 본 발명의 다른 측면에 따른 유연전자소자 제조방법은, 유연기관을 제공하는 단계; 소자형성층을 포함하는 반도체 다이를 상기 유연기관 상부에 위치시키는 단계; 몰딩 공정을 통해 상기 반도체 다이를 감싸도록 몰드를 형성하는 단계;를 포함하고, 중립축 위치를 상기 소자형성층에 가까운 위치로 이동시키기 위한 중립축 위치 조절용 더미부 형성 단계를 더 포함하는 것을 특징으로 한다.

발명의 효과

- [0021] 본 발명에 의하면, 유연전자소자에 중립축 위치 조절용 더미부를 형성함으로써, 유연기관소자를 구성하는 각 층의 소재나 두께와 같은 기본 구조를 훼손하지 않으면서 보다 정밀하게 중립축의 위치를 조절할 수 있는 효과가 있다.
- [0022] 또한, 복수의 중립축 위치 조절용 더미부들 사이에 이격부를 형성함으로써, 중립축 위치 조절용 더미부 형성에 의해 유연전자소자의 유연성이 손상되지 않도록 하는 효과가 있다.
- [0023] 또한, 각 영역 별로 중립축 위치 조절용 더미부를 서로 다른 두께 또는 물성을 갖도록 형성함으로써, 반도체 다이 소자형성층의 회로 형성 밀도 등에 따라 영역 별로 중립축의 위치를 다르게 조절할 수 있는 효과가 있다.

도면의 간단한 설명

- [0024] 도 1은 응력 중립축에 대한 개념도이다.
- 도 2(a)는 페이스-업 구조의 유연전자소자, 도 2(b)는 페이스-다운 구조의 유연전자소자의 개략적인 단면도이다.
- 도 3은 본 발명의 일 실시예에 따라 중립축을 소자형성층 쪽으로 이동시킨 페이스-업 구조의 유연전자소자 단면도이다.
- 도 4는 본 발명의 다른 실시예에 따라 중립축을 소자형성층 쪽으로 이동시킨 페이스-업 구조의 유연전자소자 단면도이다.
- 도 5는 중립축 위치 조절용 더미부의 다양한 평면 형상을 예시한 평면도이다.
- 도 6은 서로 다른 두께의 단위 더미부가 적용된 본 발명의 다른 실시예에 따른 유연전자소자 단면도이다.
- 도 7은 복수의 반도체 다이들이 적층된 구조의 유연전자소자에 중립축 위치 조절용 더미부를 형성한 본 발명의 다른 실시예에 따른 유연전자소자 단면도이다.
- 도 8은 중립축 위치 조절용 더미부에 의한 중립축 위치 조절 효과를 시뮬레이션하기 위해 사용한 유연전자소자 모델 구조이다.
- 도 9는 도 8의 모델을 사용하여 시뮬레이션한 결과 그래프이다.
- 도 10은 중립축을 소자형성층 쪽으로 이동시킨 페이스-다운 구조의 유연전자소자 단면도로, (a)는 하나의 반도체 다이가 사용된 구조, (b)는 복수의 반도체 다이가 적층된 구조이다.

발명을 실시하기 위한 구체적인 내용

- [0025] 이하 첨부된 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세하게 설명하지만, 본 발명이 실시예들에 의해 한정되거나 제한되는 것은 아니다.
- [0026] 본 발명의 다양한 실시예들을 설명함에 있어, 대응되는 구성요소에 대해서는 동일한 명칭 및 동일한 참조부호를 부여하여 설명하도록 한다. 본 발명의 실시예를 설명하기 위하여 참조하는 도면에서 구성요소의 크기나 선의 두께 등은 이해의 편의상 과장되게 표현되어 있을 수 있다. 또한, 본 발명에서 '상부', '하부'라는 표현은 상대적인 위치를 나타내는 표현일 뿐 중간에 다른 구성의 존재를 배제하는 것은 아니다.
- [0028] 본 발명은 유연전자소자에 중립축 위치 조절용 더미부를 형성함으로써, 유연기관, 몰드 등 유연전자소자를 구성하는 각 기능층의 소재나 두께 등 기본 구조를 크게 변경하지 않고 정밀하게 중립축의 위치를 조절할 수 있도록 하는 것을 특징으로 하는 것이다. 특히 본 발명에 따르면, 각 기능층의 소재나 두께 등 기본 구조를 변경하는 것만으로는 중립축을 동작 소자나 회로 배선이 형성된 소자형성층으로 이동시키는 것이 쉽지 않은 페이스-업 구조의 소자나, 2단 이상의 반도체 다이가 적층된 구조의 소자 등에서도 중립축 위치를 원하는 위치로 이동시키는 것이 가능하고, 반도체 다이의 영역별로 중립축의 위치를 서로 다르게 조절하는 것이 가능하다.
- [0029] 도 2(a)는 페이스-업(Face-up) 구조의 유연전자소자, 도 2(b)는 페이스-다운(Face-down) 구조의 유연전자소자의 개략적인 단면도이다. 도 2(a)의 페이스-업 구조의 유연전자소자(10)는, 상면에 유연기관층 전극(53)이 형성된 유연기관(20), 상면에 소자형성층(31)이 형성된 반도체 다이(30), 반도체 다이(30)를 감싸 보호하는 몰드(40)를 포함하여 이루어진다. 반도체 다이(30) 상면에 형성된 반도체 다이층 전극(52)은 와이어(54)를 통해 유연기관층 전극(53)과 전기적으로 연결된다. 도 2(b)의 페이스-다운 구조의 유연전자소자(10)는, 반도체 다이(30)의 소자형성층(31)이 반도체 다이(30)의 하면, 즉 유연기관(20)과 대향하는 면에 형성되어, 구리 등의 금속물질로 이루어지는 범프(51)를 통해 유연기관(20)과 전기적으로 연결되도록 구성된다.
- [0030] 도 2는 각 구조를 개념적으로 도시한 단면도로, 도시되지 않은 다른 기능층들이 더 포함될 수 있다. 예를 들어, 도 2(a)의 페이스-업 구조의 유연전자소자(10)는, 유연기관(20)과 반도체 다이(30) 사이에 접착층(미도시)을 더 포함할 수 있고, 도 2(b)의 페이스-다운 구조의 유연전자소자(10)는 복수의 범프들(51) 사이 및 반도체 다이(30)와 유연기관(20) 사이 공간이 언더필(미도시) 물질로 충전되어 있을 수 있다.
- [0031] 또한, 도 2의 반도체 다이(30)는 유연기관(20)에 적어도 일부분이 내장되는 임베디드(Embedded) 형태로 구현될 수도 있다. 예를 들어, 도 2(a)의 페이스-업 구조의 유연전자소자(10)는 반도체 다이(30)의 적어도 일부분이 유연기관(20)에 내장된 형태일 수 있으며, 반도체 다이(30)의 소자형성층(31)만 노출된 상태로 유연기관(20)에 내장될 수 있다. 이 경우, 도 2(a)에 도시된 와이어(54)는 반도체 다이(30)와 유연기관(20)을 전기적으로 연결하는 배선으로 대체될 수 있으며, 몰드(40)는 유연기관(20)과 동일한 소재로 형성될 수 있다.
- [0032] 도 2(a) 및 도 2(b)에 점선으로 표시된 중립축(N.L.)은 반도체 다이(30)의 두께 방향 중앙부에 형성되어 있다. 이는 굽힘 변형 등이 발생하였을 때 반도체 다이(30)의 파손을 방지한다는 측면에서는 효과가 있으나, 소자형성층(31)의 신뢰성 향상을 위해서는 중립축을 소자형성층(31) 부근으로 이동시키는 것이 요구되는 경우가 있다. 이러한 이동은 유연기관(20)이나 몰드(40)의 물성이나 두께를 조절함으로써 달성될 수 있다.
- [0033] 도 2(a)의 페이스-업 구조의 유연전자소자(10)를 예로 들어 설명하면, 유연기관(20)의 두께를 감소시키거나 유연기관(20)의 소재를 더 낮은 영률(Young's Modulus)을 갖는 소재로 변경하면 중립축(N.L.)을 소자형성층(31) 쪽으로 어느 정도 이동시킬 수 있다. 또는 몰드(40)의 두께를 증가시키거나 몰드 소재를 더 높은 영률(Young's Modulus)을 갖는 소재로 변경하면 중립축(N.L.)을 소자형성층(31) 쪽으로 어느 정도 이동시킬 수 있다. 그러나 유연기관(20)이나 몰드(40)의 소재나 두께는 일단 설계되면 변경하기 쉽지 않은 경우가 많고, 유연성 등 요구되는 다른 기능 확보 측면에서 종종 바람직하지 못하다.
- [0034] 도 3은 본 발명의 일 실시예에 따라 중립축(N.L.)을 소자형성층(31) 쪽으로 이동시킨 페이스-업 구조의 유연전자소자(10) 단면도이다. 도 3의 유연전자소자(10)는, 반도체 다이(30)의 소자형성층(31) 상부에 중립축 위치 조절용 더미부(60)가 형성되어 있다. 중립축 위치 조절용 더미부(60)는 몰드(40)보다 영률이 높은 소재로 형성될 수 있으며, 특별히 한정하는 것은 아니지만 실리콘(Si) 소재일 수 있다. 중립축 위치 조절용 더미부(60)는 별도로 제작하여 반도체 다이(30) 상부에 위치하도록 한 후 몰드(40)를 형성함으로써 유연전자소자(10) 내에 포함되도록 할 수도 있고, 성막 공정을 통해 반도체 다이(30) 상부에 형성할 수도 있다. 이때, 중립축 위치 조절용 더

미부(60)가 전도성 또는 반도체성 소재인 경우 소자형성층(31)의 회로 배선 사이에 단락이나 신호 간섭 문제가 발생할 수 있으므로, 반도체 다이(30)와 중립축 위치 조절용 더미부(60) 사이에 미도시한 절연층을 형성할 수 있다.

[0035] 도 3에서 반도체 다이(30)는 유연기관(20) 상부에 배치되어 있다. 여기서 반도체 다이(30)가 유연기관(20)의 “상부”에 배치된다는 것은 유연기관(20)의 전체가 반드시 반도체 다이(30)의 아래쪽에 배치된다는 것을 의미하는 것은 아니며, 반도체 다이(30)의 적어도 일부분이 유연기관(20)에 내장된 임베디드 형태의 구조까지 포함하는 개념으로 이해하여야 한다. 이러한 임베디드 구조에서는 와이어(54)는 반도체 다이(30)와 유연기관(20)을 전기적으로 연결하는 배선으로 대체될 수 있으며, 몰드(40)는 유연기관(20)과 동일한 소재로 형성될 수 있다.

[0036] 도 3에는 반도체 다이층 전극(52)이 형성된 영역을 제외한 반도체 다이(30) 상부 영역에 중립축 위치 조절용 더미부(60)가 형성되는 것으로 도시하였으나, 본 발명은 이에 한정하는 것은 아니며, 반도체 다이층 전극(52) 상부 영역까지 형성될 수 있다. 또한, 중립축 위치 조절용 더미부(60)는 사각형, 원형, 타원형 등 단순한 평면 형상으로 형성할 수도 있으나, 소자형성층(31)의 평면 회로 배치를 고려하여 복잡한 형상으로 형성하는 것도 가능하다. 예를 들어, 반도체 다이(30)의 소자형성층(31)의 평면 회로 배치를 보았을 때 회로가 형성된 영역 상부에만 중립축 위치 조절용 더미부(60)가 위치되도록 형성할 수 있다. 소자형성층(31)의 평면 회로 배치가 비대칭적인 경우, 중립축 위치 조절용 더미부(60)의 평면 형상도 비대칭 형상일 수 있다.

[0037] 도 4는 본 발명의 다른 실시예에 따라 중립축(N.L.)을 소자형성층(31) 쪽으로 이동시킨 페이스-업 구조의 유연전자소자(10) 단면도이다. 도 4의 유연전자소자(10)는, 중립축 위치 조절용 더미부(60)를 복수개의 단위 더미부(60a,b,c)로 분할하여 각 단위 더미부(60a,b,c) 사이에 이격 공간(70)을 형성한 것을 특징으로 한다. 중립축 위치 조절용 더미부(60)가 몰드(40) 소재에 비해 영률이 큰 소재로 형성되는 경우 유연성에 영향을 미칠 수 있는데, 도 4의 실시예와 같이 복수의 단위 더미부(60a,b,c)로 분할하고 각각의 단위 더미부(60a,b,c) 사이에 이격 공간(70)을 형성함으로써 유연성에 미치는 영향을 최소화할 수 있다.

[0038] 도 4의 유연전자소자(10)는 반도체 다이(30)의 적어도 일부분이 유연기관(20)에 내장된 임베디드 형태의 구조일 수 있다. 이때, 와이어(54)는 반도체 다이(30)와 유연기관(20)을 전기적으로 연결하는 배선으로 대체될 수 있으며, 몰드(40)는 유연기관(20)과 동일한 소재로 형성될 수 있다.

[0039] 도 5는 중립축 위치 조절용 더미부(60)의 다양한 평면 형상을 예시한 것이다. 도 5(a)는 동일한 형상 및 면적의 복수개의 단위 더미부로 분할하고 각 단위 더미부 사이에 이격공간을 형성한 예이며, 도 5(b)는 복수 개의 단위 더미부가 서로 다른 형상 및 면적으로 형성된 예이다. 도 5(c)는 중립축 위치 조절용 더미부(60)를 격자 형상으로 형성하고, 격자틀 내부에 이격 공간을 형성한 예이다. 도 5에 일부 예시한 바와 같이, 본 발명에 있어서 중립축 위치 조절용 더미부(60)는 소자형성층의 회로 배치 구조, 확보되어야 하는 유연성 등을 고려하여 다양한 설계가 가능하며, 이를 통해 회로가 밀집된 영역에서는 중립축 위치를 효과적으로 소자형성층(31) 쪽으로 이동시키면서도 요구되는 유연성을 확보하는 것이 가능하다.

[0040] 도 3 및 도 4에서는 중립축 위치 조절용 더미부(60)가 균일한 두께를 갖는 것으로 도시하였으나, 도 6과 같이 영역 별로 다른 두께로 형성할 수도 있다. 도 6을 참조하여 설명하면, 중립축 위치 조절용 더미부(60)는 복수개의 단위 더미부(60a,b,c)로 분할되어 있는데, 각 단위 더미부는 서로 두께가 균일하지 않게 형성된다. 이는 각 단위 더미부 형성 영역에서 중립축(N.L.)이 이동하는 정도를 다르게 하기 위해 효과적이다. 즉, 가장 두꺼운 단위 더미부(60a)가 형성된 영역에서는 중립축(N.L.)이 소자형성층(31)에 가장 근접한 높은 위치로 이동되고, 단위 더미부(60a)보다 두께가 얇은 단위 더미부(60b)가 형성된 영역에서는 중립축(N.L.)이 조금 더 낮은 위치로 이동된다. 또한, 두께가 가장 얇은 단위 더미부(60c)가 형성된 영역에서는 반도체 다이의 두께 방향 중앙보다 약간 더 상승된 위치로 중립축(N.L.)이 이동된다. 도 6의 유연전자소자(10)는 반도체 다이(30)의 적어도 일부분이 유연기관(20)에 내장된 임베디드 형태의 구조일 수 있다. 이때, 와이어(54)는 반도체 다이(30)와 유연기관(20)을 전기적으로 연결하는 배선으로 대체될 수 있으며, 몰드(40)는 유연기관(20)과 동일한 소재로 형성될 수 있다.

[0041] 이처럼 영역 별로 서로 다른 두께의 단위 더미부를 형성하는 것은 소자형성층의 회로 형성 밀도 등에 따라 영역 별로 중립축의 위치를 다르게 조절하는데 효과가 있다. 즉, 회로 형성 밀도가 상대적으로 높거나 응력에 의해 손상되기 쉬운 소자가 형성된 영역에는 중립축이 소자형성층에 최대한 가까운 위치로 이동되도록 단위 더미부의 두께를 조절하고, 회로 배선 밀도가 상대적으로 낮거나 응력에 의해 잘 손상되지 않는 소자가 형성된 영역에는 중립축이 좀더 반도체 다이 두께 방향 중앙에 가까운 위치로 이동되도록 단위 더미부의 두께를 조절할 수 있다.

- [0042] 도 6에서는 단위 더미부의 두께를 조절함으로써 영역 별로 중립축(N.L.)의 이동 정도를 조절하는 기술을 설명하였으나, 두께를 조절하는 대신 물성을 다르게 할 수도 있다. 즉, 각 단위 더미부(60a,b,c)의 두께는 동일하게 하면서 영물이 서로 다른 소재로 형성하거나, 동일한 소재를 기반으로 하면서 조성이나 결정 구조를 일부 조절함으로써 영물을 다르게 할 수 있다. 또한 각 단위 더미부의 두께 및 물성 조절을 동시에 조절할 경우, 중립축 위치 조절을 보다 정밀하게 하는 것이 가능하다.
- [0043] 도 7은 본 발명의 또 다른 실시예에 따른 유연전자소자(10)의 단면도로, 복수의 반도체 다이크들이 적층된 구조의 유연전자소자에 중립축 위치 조절용 더미부를 형성한 것이다. 도 7(a)는 유연기관(20) 상부에 제1 반도체 다이(30a) 및 제2 반도체 다이(30b)가 적층되고, 제2 반도체 다이(30b) 상부에 중립축 위치 조절용 더미부(60)가 형성된 것이다. 이때, 제1, 2 반도체 다이(30a,b)는 모두 페이스-업 구조의 반도체 다이이다. 도 7(a)의 유연전자소자(10)는 제1 반도체 다이(30a)의 적어도 일부분이 유연기관(20)에 내장된 임베디드 형태의 구조일 수 있다.
- [0044] 도 7(b)는 유연기관(20) 상부에 페이스-업 구조의 제1 반도체 다이(30a) 및 페이스-다운 구조의 제2 반도체 다이(30b)가 적층되고, 제1, 2 반도체 다이 사이에 중립축 위치 조절용 더미부(60)가 형성된 것이다. 도 7(b)와 같이, 제1 반도체 다이(30a)는 소자형성층(31a)은 노출된 상태로 유연기관에 내장되어 있을 수 있다.
- [0045] 도 7에 예시한 것처럼, 복수의 반도체 다이크가 적층된 구조의 유연전자소자에 있어서도 중립축 위치 조절용 더미부를 사용함으로써 각 반도체 다이(30a,b)의 소자형성층(31a,b)에 근접한 위치로 중립축을 이동시킬 수 있다.
- [0046] 도 7(a) 및 도 7(b)와 같은 복수의 반도체 다이크가 적층된 구조에서도 중립축 위치 조절용 더미부(60)는 도 4 내지 도 6을 통해 설명한 다양한 형태가 적용될 수 있으며, 이를 통해 보다 정밀한 중립축 위치 조절이 가능하다.

- [0048] 중립축 위치 조절용 더미부(60)에 의한 중립축(N.L.) 위치 조절 효과를 시뮬레이션을 통해 검증하였다. 도 8과 같이 유연기관(20) 상부에 실리콘 반도체 다이(30) 및 중립축 위치 조절용 더미부(60)를 형성하고, 몰드(40)로 감싼 구조를 이용하여 중립축 위치를 시뮬레이션하였으며, 몰드(40) 소재의 영률 및 중립축 위치 조절용 더미부(60)의 두께를 변화시킨 다양한 모델에 대해 중립축 위치를 계산하였다. 이때, 중립축 위치 조절용 더미부(60)는 영률 130GPa의 실리콘 소재로 가정하였으며, 실리콘 반도체 다이(30)는 상면에 소자형성층이 형성된 페이스-업 구조의 반도체 다이크로 가정하였다. 구체적인 적용 모델은 [표 1]과 같으며, 계산된 중립축의 위치는 도 9에 나타내었다.

표 1

층		Model				
		1	2	3	4	5
몰드	영률	1.5 kPa	8.0 GPa			
	두께	240 μ m				
중립축 위치	영률	-	-	130 GPa		
조절용 더미부	두께	-	-	40 μ m	46 μ m	50 μ m
반도체 다이		소재: 실리콘, 크기: 2.0mm, 두께: 50 μ m				
유연기관		소재: 폴리이미드(Polyimide), 두께: 100 μ m				

- [0049]
- [0051] 중립축 위치 조절용 더미부(60)를 형성하지 않고 몰드(40) 소재의 물성만 변경한 모델 1, 2의 결과를 살펴보면, 1.5kPa의 낮은 영률의 소재를 사용한 모델 1의 경우 중립축이 소자형성층(Device layer)보다 29 μ m 더 낮은 위치에 형성되나 몰드(40) 소재를 영률 8.0GPa의 소재로 변경한 모델 2의 경우 중립축이 소자형성층보다 11 μ m 아래

위치로 상승하였다. 여기에 두께 40 μ m의 중립축 위치 조절용 더미부(60)를 형성하면 중립축이 소자형성층 아래 2 μ m 위치까지 상승 이동하는 것으로 나타났으며, 중립축 위치 조절용 더미부(60)의 두께를 46 μ m로 증가시키면 중립축이 소자형성층과 동일한 위치에 형성되는 것으로 나타났다. 또한, 중립축 위치 조절용 더미부(60)의 두께를 50 μ m로 증가시키는 경우, 중립축은 소자형성층 위 2 μ m 높이로 이동하였다.

[0052] 이처럼, 본 발명에 따르면 중립축 위치 조절용 더미부를 형성함으로써 유연기관이나 몰드와 같은 기능층들의 소재나 두께 등을 변화시키지 않고도 중립축 위치를 정밀하게 조절하는 것이 가능한 효과가 있다.

[0054] 이상의 실시예들에서는 주로 페이스-업 구조를 위주로 설명하였으나, 동일한 기술사상이 페이스-다운 구조의 유연전자소자에도 적용될 수 있다. 도 10(a)와 같이, 본 발명의 다른 실시예에 따른 유연전자소자(10)는, 유연기관(20), 상기 유연기관(20) 상부에 형성되고 하면에 소자형성층(31)이 형성된 반도체 다이(30), 상기 반도체 다이(30)를 감싸도록 형성되는 몰드(40)를 포함하고, 중립축 위치 조절용 더미부(60)가 반도체 다이(30) 하부에 형성되어 있을 수 있다. 이처럼 중립축 위치 조절용 더미부(60)를 반도체 다이(30)의 하부에 형성함으로써, 중립축 위치를 소자형성층(31)에 가까운 위치로 이동시킬 수 있다.

[0055] 도 10(b)는 복수 개의 반도체 다이들(30a,b)이 페이스-다운 구조로 적층된 유연전자소자(10)로서, 각각 하면에 소자형성층(31a,b)이 형성된 제1 반도체 다이(30a) 및 제2 반도체 다이(30b)가 유연기관(20) 상부에 순서대로 적층되고, 제1 반도체 다이(30a) 하부, 그리고 제1 반도체 다이(30a)와 제2 반도체 다이(30b) 사이에 중립축 위치 조절용 더미부(60)가 형성된 예이다.

[0057] 이상 한정된 실시예 및 도면을 참조하여 설명하였으나, 본 발명의 기술사상의 범위 내에서 다양한 변형 실시가 가능하다는 점은 통상의 기술자에게 자명할 것이다. 또한, 본 발명에서 설명한 실시예들은 개별적으로 또는 조합에 의해 실시될 수 있으며, 유연기관, 몰드 외에 접착층, 절연층 등 다른 기능을 하는 기능층들을 더 포함할 수 있다. 따라서, 본 발명의 보호범위는 특허청구범위의 기재 및 그 균등 범위에 의해 정해져야 한다.

부호의 설명

[0059] 10: 유연전자소자

20: 유연기관

30: 반도체 다이

31, 31a, 31b: 소자형성층

40: 몰드

51: 범프

52, 53: 전극

54: 와이어

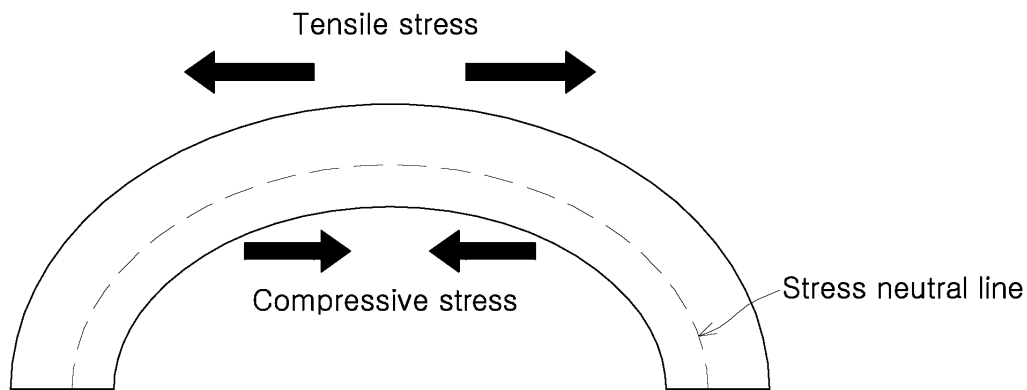
60: 중립축 위치 조절용 더미부

70: 이격 공간

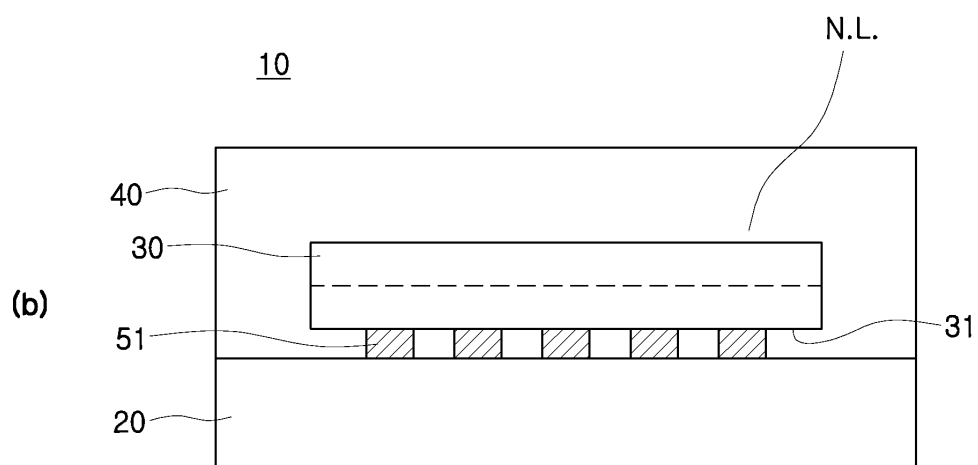
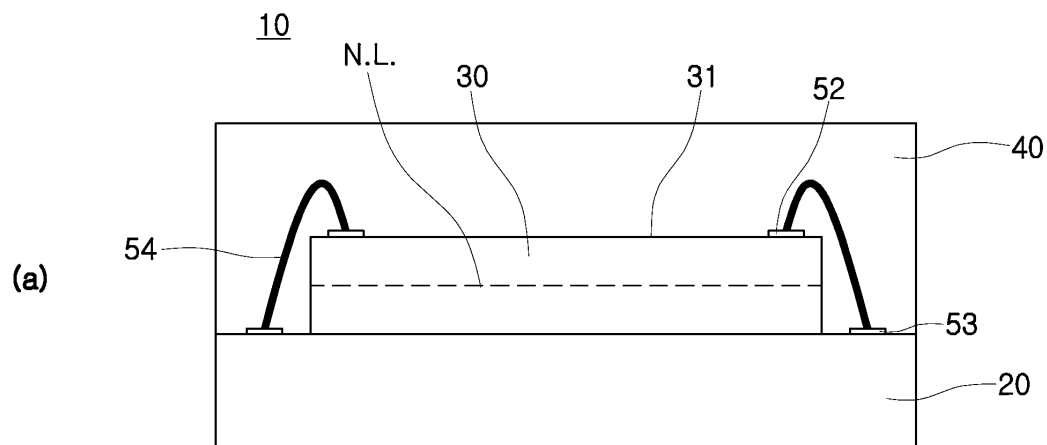
N.L.: 중립축

도면

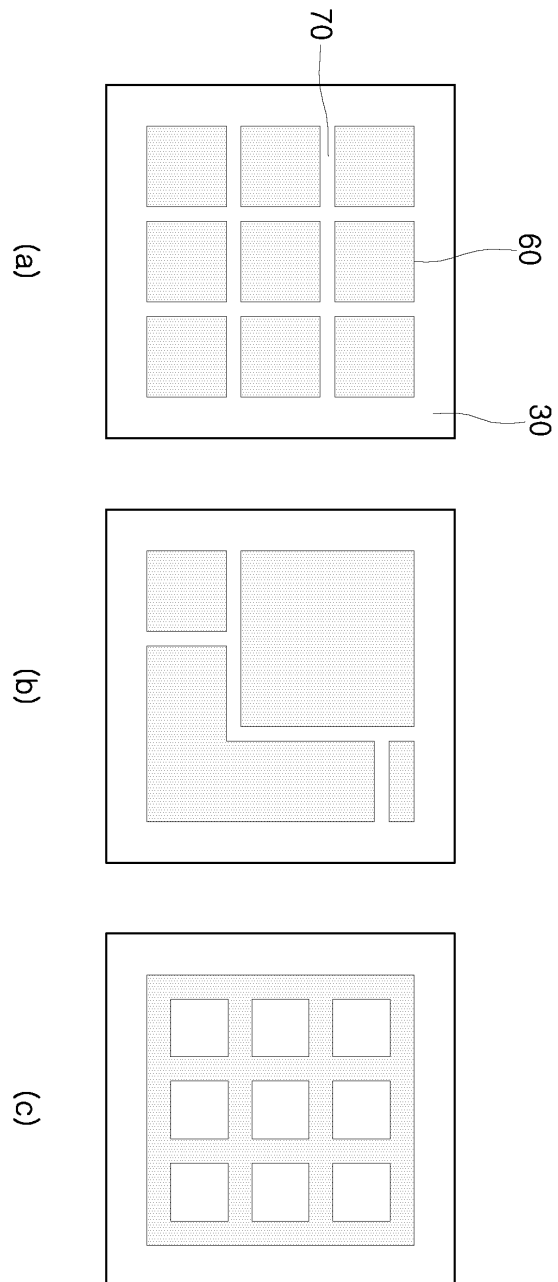
도면1



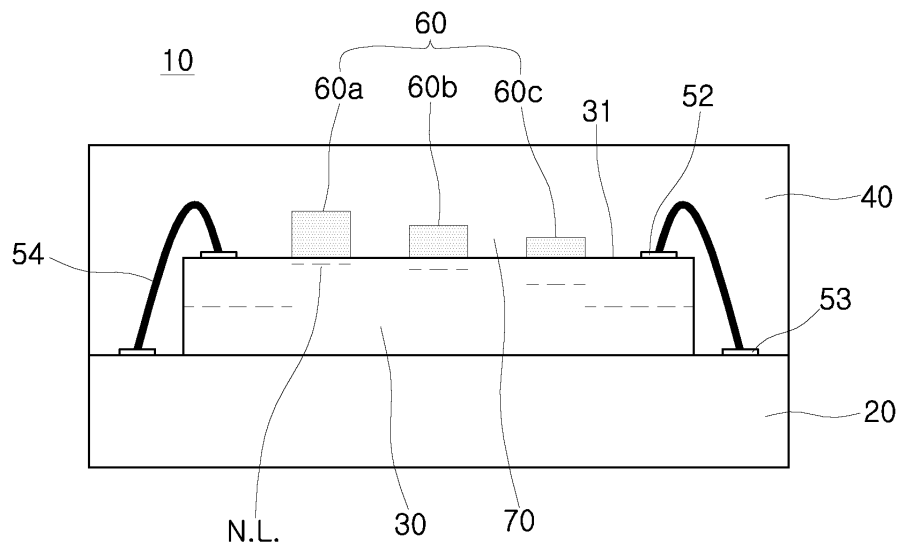
도면2



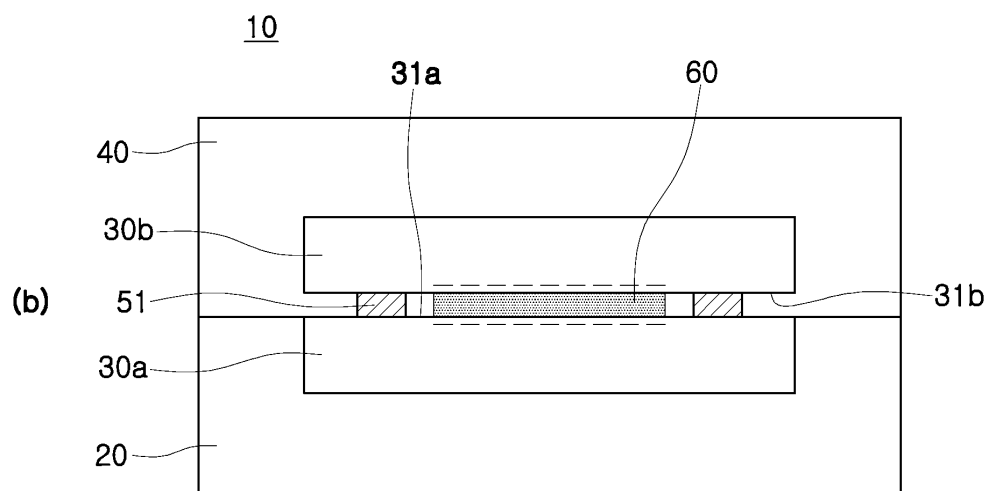
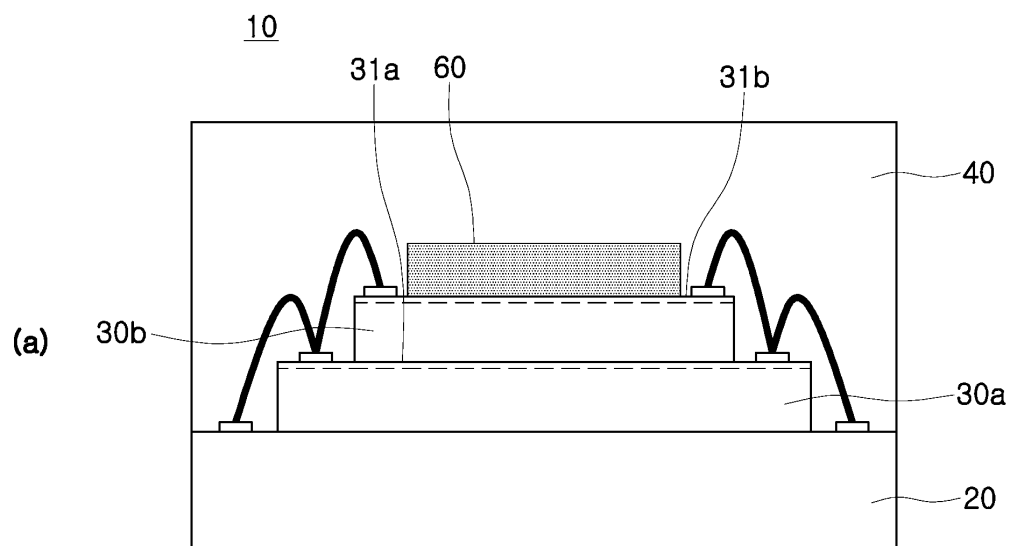
도면5



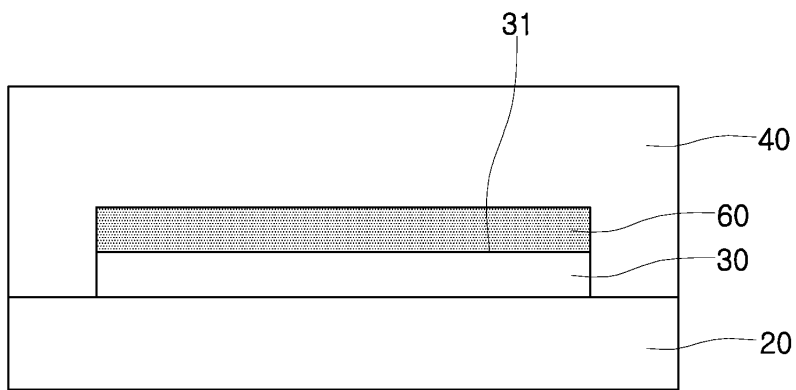
도면6



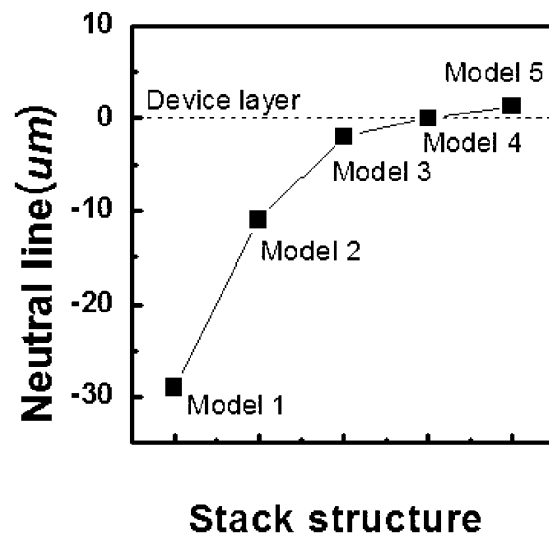
도면7



도면8



도면9



도면10

