

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H04Q 11/06

H04Q 11/04



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 98808641.7

[45] 授权公告日 2004 年 4 月 14 日

[11] 授权公告号 CN 1146294C

[22] 申请日 1998.8.10 [21] 申请号 98808641.7

[30] 优先权

[32] 1997.8.28 [33] SE [31] 9703105-8

[86] 国际申请 PCT/SE1998/001449 1998.8.10

[87] 国际公布 WO99/12383 英 1999.3.11

[85] 进入国家阶段日期 2000.2.28

[71] 专利权人 艾利森电话股份有限公司

地址 瑞典斯德哥尔摩

[72] 发明人 M·林德贝里

审查员 李振华

[74] 专利代理机构 中国专利代理(香港)有限公司

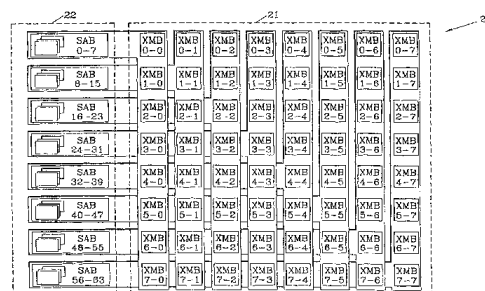
代理人 邹光新 李亚非

权利要求书 6 页 说明书 27 页 附图 13 页

[54] 发明名称 用于对数据进行电路交换的接线器
构件和通信接线器

[57] 摘要

本发明涉及用于电路交换的一种接线器构件。
本发明将时分-空分(TS)接线器核心的空分交换功能部分分离出来,用接线器适配器板构成的组来完成,TS接线器核心自身被分成跟接线器适配器板相连的更小的独立TS模块组成的一个阵列。每一组接线器适配器板都能跟这一阵列中一预定排TS模块一起,将数据输入到这一排里的TS模块里去,跟这一阵列里一预定列TS模块一起,用于从这一列TS模块输出数据。这样就可以将接线器构件分成多个机箱,使不同机箱之间的相互连接数量合适,从而得到真正模块化的TS接线器构件。



1. 一种接线器构件, 用于对数据进行电路交换, 其特征在于该接线器构件 (20; 30; 52; 60; 80) 包括:
- 5 多个时分-空分接线器模块 (XMB), 可以将它们排列成一个阵列 (21; 53; 61), 阵列中是成排成列的所述时分-空分接线器模块; 和
- 多个接线器适配器单元 (SAB), 可以将它们分成组, 这些接线器适配器单元 (SAB) 组里的每一个都跟所述接线器模块阵列 (21; 53; 61) 中一预定排的时分-空分接线器模块 (XMB) 相连, 用于将数据输入
- 10 所述排里的时分-空分接线器模块 (XMB), 还跟所述接线器模块阵列 (21; 53, 61) 中一预定列的时分-空分接线器模块 (XMB) 相连, 用于从所述列里的接线器模块 (XMB) 输出数据, 所述接线器适配器单元 (SAB) 组中的每一个都能完成空分交换功能, 能够从相连的时分-空分接线器模块 (XMB) 输出数据。
- 15 2. 权利要求 1 中用于对数据进行电路交换的接线器构件, 其中每一个时分-空分接线器模块 (XMB) 包括:
- 用于接受数据的多个输入端 (IN);
- 用于储存数据的多个话音存储器 (SS), 这些话音存储器 (SS) 能够排成一个话音存储器阵列, 阵列分成排和列, 这一话音存储器阵列中一预定排的每一个话音存储器 (SS) 都跟同一个输入端 (IN) 相
- 20 连, 使这一排话音存储器里的所有话音存储器 (SS) 都能接受同一组数据;
- 多个多路复用器 (MUX), 其中的每一个都跟这一话音存储器阵列中一预定列的话音存储器 (SS) 相连;
- 25 多个控制存储器 (CS), 这些控制存储器 (CS) 中的每一个都跟所述话音存储器阵列中的相应一列相连, 还跟与同一列话音存储器相连的多路复用器 (MUX) 相连, 其中保存了控制信息, 用来控制:
- 从这一列话音存储器中的每一个话音存储器 (SS) 读出数据; 和
 - 30 - 所述多路复用器 (MUX) 从所述话音存储器列中的哪一个话音存储器 (SS) 取出数据, 作为这一列的输出; 和
- 分别跟所述多路复用器 (MUX) 相连的多个输出端 (OUT), 用于

接受所述列输出。

3. 权利要求 2 中用于对数据进行电路交换的接线器构件, 其特征在于在一预定组接线器适配器单元里的每一个接线器适配器单元 (SAB) 都跟所述接线器模块列里时分-空分接线器模块 (XMB) 的一个
5 个预定输出端位置相关联, 这一列接线器模块跟所述组接线器适配器单元相关联; 还包括一个可控制选择器 (34; 74), 在所述输出端位置跟接线器模块输出端 (OUT) 相连, 用来在所述位置接受所有接线器模块输出端 (OUT) 的列输出, 从这些输出中选择一个作为选择器输出数据。

10 4. 权利要求 3 中用于对数据进行电路交换的接线器构件, 其特征在于每一个接线器适配器单元 (SAB) 都有一个控制存储器 (35; 75), 用于储存选择器控制信息, 所述控制存储器 (35; 75) 跟可控制选择器 (34; 74) 相连, 从而使所述选择器控制信息能够控制所述选择器 (34; 74)。

15 5. 权利要求 3 中用于对数据进行电路交换的接线器构件, 其特征在于每一个接线器适配器单元 (SAB) 还包括一个时分去复用单元 (36; 76), 能够响应可控制选择器 (34; 74) 的选择器输出数据, 它还有用于至少一个输出数字链路的一个输出接口。

20 6. 权利要求 2 中用于对数据进行电路交换的接线器构件, 其特征在于在一预定组接线器适配器单元中的每一个接线器适配器单元 (SAB), 都跟这一排接线器模块中时分-空分接线器模块 (XMB) 中的一个预定输入端位置相连, 这一排接线器模块跟所述组接线器适配器单元相连, 并包括在所述输入端位置将数据分配给接线器模块输入端 (IN) 的装置 (33)。

25 7. 权利要求 6 中用于对数据进行电路交换的接线器构件, 其特征在于每一接线器适配器单元 (SAB) 还包括:

用于至少一条输入数字链路的一个输入接口; 和

一个时分多路复用单元 (32; 72), 用于将所述至少一条输入数字链路里的数据复合成时分复用数据, 所述时分多路复用单元 (32;
30 72) 跟所述分配装置 (33) 相连, 用于将所述时分多路复用数据发送给它。

8. 权利要求 1 中用于对数据进行电路交换的接线器构件, 其特

征在于所述时分-空分接线器模块 (XMB) 能够相互独立地工作。

9. 权利要求 1 中用于对数据进行电路交换的接线器构件, 其中
每一个接线器适配器单元 (SAB) 都有一个空分交换功能单元 (34,
35; 74, 75), 用于从来自相连的时分-空分接线器模块 (XMB) 获得
5 的数据中选择一部分数据。

10. 权利要求 1 中用于对数据进行电路交换的接线器构件, 其特征
在于至少有一个时分-空分接线器模块 (XMB) 包括一个面向字的时分-空分接线器单元。

11. 权利要求 1 中用于对数据进行电路交换的接线器构件, 其特征
10 在于至少一个时分-空分接线器模块 (XMB) 包括一个面向位的接线器单元。

12. 权利要求 1 中用于对数据进行电路交换的接线器构件, 其中
每一个接线器适配器单元 (SAB) 都在一个单独的电路板上。

13. 权利要求 1 中用于对数据进行电路交换的接线器构件, 其中
15 每一个时分-空分接线器模块 (XMB) 都在一个单独的电路板上。

14. 权利要求 1 中用于对数据进行电路交换的接线器构件, 其中
每一组接线器适配器单元 (SAB) 和与它相连的那一列时分-空分接线器模块 (XMB) 都在一个单独的机箱里。

15. 用于对数据进行电路交换的一种接线器构件, 其特征在于该
20 接线器构件 (20; 30; 52) 包括:

多个时分-空分接线器模块 (XMB), 可以将它们排列成一个阵列
(21; 53), 阵列中是成排成列的所述时分-空分接线器模块 (XMB),
每一个时分-空分接线器模块 (XMB) 都有一个输入端 (IN) 用于接受
25 数据, 还有对数据进行时分-空分交换的装置 (SS, MUX, CS) 和用于
输出数据的输出端 (OUT); 和

多个接线器适配器单元 (SAB), 可以将它们分成组, 这些接线器
适配器单元组里的每一个都跟所述阵列 (21; 53) 中一预定排时分-
空分接线器模块 (XMB) 相连, 用于将数据输入所述排里的时分-空分
30 接线器模块 (XMB), 还跟所述阵列 (21; 53) 中一预定列的时分-空
分接线器模块 (XMB) 相连, 用于从所述列里的接线器模块 (XMB) 输

出数据；

一组接线器适配器单元里的每一个接线器适配器单元 (SAB) 都跟与所述组接线器适配器单元相连的这一排里时分-空分接线器模块 (XMB) 一个预定输入端位置相连, 还跟与所述组接线器适配器单元
5 相连的那一列时分-空分接线器模块 (XMB) 中一预定输出端位置相连, 包括在所述输入端位置将数据分配给接线器模块输入端 (IN) 的装置 (33), 和在所述输出端位置跟接线器模块输出端 (OUT) 相连的可控制选择器 (34), 用于在所述位置接受来自所有输出端 (OUT) 的数据, 从所述输出端 (OUT) 选择数据, 作为选择器输出数据, 所述
10 分配装置 (33) 的输入端作为接线器适配器单元的输入接口, 选择器 (34) 的输出端作为该接线器适配器单元的输出接口。

16. 用于对数据进行电路交换的一种接线器构件, 其特征在于该接线器构件 (60) 包括:

多个时分-空分接线器模块 (XMB), 可以将它们排列成一个阵列
15 (61), 阵列 (61) 中是成排成列的所述时分-空分接线器模块; 和

多个接线器适配器单元 (SAB), 可以将它们分成组, 这些接线器适配器单元组里的每一个都跟所述阵列 (61) 中一预定排的时分-空分接线器模块 (XMB) 相连, 用于将数据输入所述排里的时分-空分接线器模块 (XMB), 还跟所述阵列 (61) 中一预定列的时分-空分接线
20 器模块 (XMB) 相连, 用于从所述列里的接线器模块 (XMB) 输出数据, 所述接线器适配器单元 (SAB) 组中的每一个都能完成空分交换功能, 能够从相连的时分-空分接线器模块 (XMB) 输出数据;

所述阵列 (61) 里每一个时分-空分接线器模块 (XMB) 都能够从一预定组接线器适配器单元接受数据, 用于为另一预定组接线器适配
25 器单元提供数据;

每一个接线器适配器单元 (SAB) 还有部分时分-空分交换功能, 以及, 对于每一组接线器适配器单元, 这些接线器适配器单元组的这一部分时分-空分交换功能一起实现一个时分-空分交换功能, 它能够
30 在这一组接线器适配器单元 (SAB) 里对数据进行时分-空分交换, 还能跟这组接线器适配器单元的空分交换功能一起协作, 从而使所述空分交换功能能够有选择性地输出经过了所述时分-空分交换了的数据。

17. 权利要求 16 中用于对数据进行电路交换的接线器构件, 其特征在于接线器适配器板上至少有一个的部分时分-空分交换功能是面向位的。

5 18. 权利要求 17 中用于对数据进行电路交换的接线器构件, 其特征在于所述部分时分-空分交换功能的形式是一种面向位的时分-空分接线器单元, 在工作过程中, 它在受控方式下改变所述面向位的时分-空分接线器单元作为数据收到的时隙字所选比特的比特位置和时隙字。

19. 权利要求 16 中用于对数据进行电路交换的接线器构件, 其
10 特征在于至少一个所述接线器适配器板的部分时分-空分交换功能能够进行面向字的交换和面向位的交换。

20. 权利要求 16 中用于对数据进行电路交换的接线器构件, 其特征在于至少一组所述接线器适配器板的时分-空分交换功能是面向位的。

15 21. 权利要求 16 中用于对数据进行电路交换的接线器构件, 其特征在于所述阵列 (61) 中每一个时分-空分接线器模块 (XMB) 都有用于接受数据的输入端 (IN)、对数据进行时分-空分交换 (SS, MUX, CS) 的第一种装置和用于输出数据的输出端 (OUT),

其特征还在于所述部分时分-空分交换功能的形式是一种部分时分-空分接线器单元 (FTSS), 它有输入端 (FTSS-IN)、用于对数据进行时分-空分交换的第二个装置 (FTSS-SS, -MUX, -CS) 和至少一个
20 输出端 (FTSS-OUT),

一组接线器适配器单元里的每一个接线器适配器单元 (SAB) 都跟与这组接线器适配器单元相连的那一排时分-空分接线器模块 (XMB) 的一个预定输入端位置相连, 还在所述输入端位置跟属于所述组接线器适配器板的所述接线器适配器单元 (SAB) 的部分时分-空分接线器单元 (FTSS) 的输入端相连, 还跟与所述组接线器适配器板相连的那一列里的时分-空分接线器模块 (XMB) 的一个预定输出端位置相连, 包括在所述输入端位置分配数据给接线器模块输入端 (IN) 的装置和在所述输入端位置分配数据给部分接线器单元输入端 (FTSS-IN) 的装置, 还包括一个可控制选择器 (74), 在所述输出端
25 位置跟接线器模块输出端 (OUT) 相连, 在所述接线器适配器单元
30

(SAB)里部分时分-空分接线器单元(FTSS)的输出端(FTSS-OUT),用于从所述输出端(OUT, FTSS-OUT)接受数据,选择它们中的一个作为选择器输出数据。

22. 用于对数据进行电路交换的一种通信接线器,其特征在于所述接线器(50)包括:

一个接线器构件(52),它包括:

多个时分-空分接线器模块(XMB),可以将它们安排成一个阵列(53),阵列中是成排成列的所述时分-空分接线器模块(XMB);和

多个接线器适配器单元(SAB, 54),可以将它们分成组,这些接线器适配器单元(SAB)组里的每一个都跟所述接线器模块阵列(53)中一预定排的时分-空分接线器模块(XMB)相连,用于将数据输入所述排里的时分-空分接线器模块(XMB),还跟所述接线器模块阵列(53)中一预定列的时分-空分接线器模块(XMB)相连,用于从所述列里的接线器模块(XMB)输出数据,所述组接线器适配器单元(SAB)中的每一个都能完成空分交换功能,能够从相连的时分-空分接线器模块(XMB)输出数据,所述接线器适配器单元(SAB)能够作为所述接线器(50)的输入接口和输出接口;

一个时钟信号和同步信号发生系统(56),为接线器构件(52)提供时钟信号和同步信号;和

一个控制单元(58),用于控制接线器构件(52)的交换过程。

用于对数据进行电路交换的接线器构件和通信接线器

技术领域

- 5 总的来说本发明涉及电信、数据通信和交换技术，具体而言，本发明涉及用于电路交换的一种新的接线器体系结构；

发明背景

- 交换主要是在电信或者数据通信系统的用户之间管理信息的流动，从而使这些用户能够相互通信。因此，接线器是通信系统的基本组成部件。它们使用户能够跟同一系统内位于远处的任何其它用户实现相互连接。

- 在叫做电路交换的交换形式中，一般都是将用户信息分配到时隙里，实际的交换是在这些时隙里进行的。因此在这种情况下，可以将接线器定义为用于处理时隙，从而使用户信息从接线器的任意一个输入点传输到任意一个输出点的一种构件。

- 组成接线器的基本模块一般有时分（T）接线器级和空分（S）接线器级。用不同的方式组合时分接线器级和空分接线器级，可以得到各种接线器结构。这些接线器结构的例子有：时分-空分-时分（TST）接线器、空分-时分-空分（STS）接线器、时分-空分（TS）接线器、TSST接线器和 SSTSS 接线器。

- 人们对时分-空分（TS）接线器特别感兴趣，因为它有多个优点。首先，也是非常重要的，对于点到点连接和广播连接，毫无阻塞出现是 TS 接线器的固有特性。对于其它类型的接线器，可以利用众所周知的 Clos 定理来缓解点到点连接中的阻塞问题。作为一个例子，对于 TST 接线器，Clos 定理指出为了使点到点连接不出现阻塞，应当将内部时隙数加倍。但如果它是广播连接，TST 接线器里就会出现阻塞。

TS 接线器结构的其它优点有：

- 接线器的传输时延短；
- 路径选择简单；和
- 控制路径简单。

另外，常用于 TS 接线器的话音存储器已经很便宜，因而使人们

但是, 由于 TS 接线器里话音存储器、控制存储器和多路复用器之间的内部连接数量庞大、结构复杂, 因此通常都把 TS 接线器看成不可分割的和非模块化的。TS 接线器的内部结构必须非常紧凑, 才能实现所有的连接。由于这一原因, TS 接线器必须放在一个单独的机箱 (subrack) 里。因此, 机箱的尺寸限制了 TS 接线器的容量, 而且可以得到的机箱确实大小有限。较大的普通 TS 接线器的容量为 128 k, 尽管现有技术里 TS 接线器的容量已经达到了 216 k, 在这种情况下, 尽可能多的部件和连接电缆被挤进了同一个机箱里, 技术发展到了极限。在多个电信应用里需要更高的容量, 例如 256 k 或者 512 k, 而普通的 TS 接线器结构无法实现。

另外, 没有任何一种简单的方法能够将较小的普通 TS 接线器的容量扩展到普通接线器容量范围的极限 128 k。例如, 要将已经安装好的一个普通 TS 接线器的 16 k 容量扩展到 64 k 不是一件容易的事。这使得普通 TS 接线器不但不能实现最大容量, 而且非常不适合于扩容。

欧洲专利申请 0558291 A2 公开了一种可重新配置的接线器存储器, 可以用于时分接线器和空分接线器, 这样, 用一种交换单元就可以有效地实现两种完全不同的时分交换功能。欧洲专利申请 0558291 A2 还公开了一种可重构 STM 交换单元, 它既能工作于一位模式, 又能工作于五位模式, 这样一来, 就可以改变接线器的颗粒性 (granularity of the switch)。根据这一欧洲专利申请, 一种简单的扩展方法就是并行使用更多的交换单元。

公开号为 W0 95/32599 的国际专利申请公开了交换数字信号的一种交叉连接体系结构, 其中的输入级包括并行的时分-空分 (TS) 接线器块, 其中心级包括并行的时分和空分接线器 (STS; TxT-S) 构成的块, 输出级包括并行的空分-时分 (ST) 接线器块。为了使这一体系结构不出现阻塞, 中心级的块数相对于最小块数增大了一倍。显然, 这一国际专利申请 W0 95/32599 涉及的是一种复杂的多级交换体系结构。

30 发明内容

本发明克服了现有技术里的上述缺点和其它缺点。

本发明一个总的目的是提供一种既健全又灵活的电路交换接线

器体系结构。

本发明的另一个目的是提供一种模块化的接线器构件，其中结合了无阻塞和容量可变这两个特点。

5 模块化的接线器在价格和灵活性方面有多个优点。例如可以从价格较低，只有一个或者几个接线器模块的一个小接线器开始。如果以后需要更大的容量，可以很容易地增加适当数量的接线器模块，从而使整个接线器容量变大。

使用时分-空分 (TS) 接线器构件作为模块化接线器体系结构的基础，从而集成它的所有优点，这样做非常值得。

10 具体而言，用这种新的模块化 TS 接线器体系结构应当能够很容易地实现象 256 k、512 k 这样的大容量或者更大的容量。

本发明总的构思是将时分-空分 (TS) 接线器核心的空分 (S) 接线器功能部分拆开，将这一部分空分功能分成一组一组的接线器适配器板，从而将相对较大的 TS 接线器核心分成与接线器适配器板有关的较小的独立 TS 模块组成的一个阵列。每一组接线器适配器板都跟预先确定的一排 TS 模块协作，将数据输入到模块里，以及跟预先确定的一列 TS 模块协作，从模块输出数据。

20 通过将空分 (S) 接线器功能分成两个部分，第一部分放在 TS 模块里，第二部分放在接线器适配器板里，并用合适的方式将 TS 模块和接线器适配器板相互连接，就可以将接线器构件分配到多个机箱里去，在不同的机箱之间有合理数量的相互连接，从而在 TS 模块和接线器适配器板的基础上，真正实现模块化的接线器体系结构。这样一来还可以构造 512 k 或更大容量的大 TS 接线器。

25 本发明的接线器体系结构有以下优点：

- 严格无阻塞；
- 模块化 (容量可以从例如 8 k 到 512 k 或者更大)，继承了模块化结构在成本、灵活性和简单性这些方面的优点；
- 路径选择简单；和
- 30 - 接线器时延短。

本发明提供了一种接线器构件，用于对数据进行电路交换，其特征在于该接线器构件 (20; 30; 52; 60; 80) 包括：

多个时分-空分接线器模块 (XMB), 可以将它们排列成一个阵列 (21; 53; 61), 阵列中是成排成列的所述时分-空分接线器模块; 和多个接线器适配器单元 (SAB), 可以将它们分成组, 这些接线器适配器单元 (SAB) 组里的每一个都跟所述接线器模块阵列 (21; 53; 61) 中一预定排的时分-空分接线器模块 (XMB) 相连, 用于将数据输入所述排里的时分-空分接线器模块 (XMB), 还跟所述接线器模块阵列 (21; 53, 61) 中一预定列的时分-空分接线器模块 (XMB) 相连, 用于从所述列里的接线器模块 (XMB) 输出数据, 所述接线器适配器单元 (SAB) 组中的每一个都能完成空分交换功能, 能够从相连的时分-空分接线器模块 (XMB) 输出数据。

本发明还提供了一种用于对数据进行电路交换的接线器构件, 其特征在于该接线器构件 (20; 30; 52) 包括:

多个时分-空分接线器模块 (XMB), 可以将它们排列成一个阵列 (21; 53), 阵列中是成排成列的所述时分-空分接线器模块 (XMB), 每一个时分-空分接线器模块 (XMB) 都有一个输入端 (IN) 用于接受数据, 还有对数据进行时分-空分交换的装置 (SS, MUX, CS) 和用于输出数据的输出端 (OUT); 和

多个接线器适配器单元 (SAB), 可以将它们分成组, 这些接线器适配器单元组里的每一个都跟所述阵列 (21; 53) 中一预定排时分-空分接线器模块 (XMB) 相连, 用于将数据输入所述排里的时分-空分接线器模块 (XMB), 还跟所述阵列 (21; 53) 中一预定列的时分-空分接线器模块 (XMB) 相连, 用于从所述列里的接线器模块 (XMB) 输出数据;

一组接线器适配器单元里的每一个接线器适配器单元 (SAB) 都跟与所述组接线器适配器单元相连的这一排里时分-空分接线器模块 (XMB) 一个预定输入端位置相连, 还跟与所述组接线器适配器单元相连的那一列时分-空分接线器模块 (XMB) 中一预定输出端位置相连, 包括在所述输入端位置将数据分配给接线器模块输入端 (IN) 的装置 (33), 和在所述输出端位置跟接线器模块输出端 (OUT) 相连的可控制选择器 (34), 用于在所述位置接受来自所有输出端 (OUT) 的数据, 从所述输出端 (OUT) 选择数据, 作为选择器输出数据, 所述分配装置 (33) 的输入端作为接线器适配器单元的输入接口, 选择器

(34)的输出端作为该接线器适配器单元的输出接口。

本发明又提供了一种用于对数据进行电路交换的接线器构件，其特征在于该接线器构件(60)包括：

多个时分-空分接线器模块(XMB)，可以将它们排列成一个阵列
5 (61)，阵列(61)中是成排成列的所述时分-空分接线器模块；和
多个接线器适配器单元(SAB)，可以将它们分成组，这些接线器适配器单元组里的每一个都跟所述阵列(61)中一预定排的时分-空分接线器模块(XMB)相连，用于将数据输入所述排里的时分-空分接线器模块(XMB)，还跟所述阵列(61)中一预定列的时分-空分接线器模块(XMB)相连，用于从所述列里的接线器模块(XMB)输出数据，
10 所述接线器适配器单元(SAB)组中的每一个都能完成空分交换功能，能够从相连的时分-空分接线器模块(XMB)输出数据；

所述阵列(61)里每一个时分-空分接线器模块(XMB)都能够从一预定组接线器适配器单元接受数据，用于为另一预定组接线器适配器单元提供数据；
15

每一个接线器适配器单元(SAB)还有部分时分-空分交换功能，以及，对于每一组接线器适配器单元，这些接线器适配器单元组的这一部分时分-空分交换功能一起实现一个时分-空分交换功能，它能够在这组接线器适配器单元(SAB)里对数据进行时分-空分交换，还能跟这组接线器适配器单元的空分交换功能一起协作，从而使所述空分交换功能能够有选择性地输出经过了所述时分-空分交换了的数据。
20

本发明还提供了一种用于对数据进行电路交换的一种通信接线器，其特征在于所述接线器(50)包括：

25 一个接线器构件(52)，它包括：

多个时分-空分接线器模块(XMB)，可以将它们安排成一个阵列(53)，阵列中是成排成列的所述时分-空分接线器模块(XMB)；和

多个接线器适配器单元(SAB, 54)，可以将它们分成组，这些接线器适配器单元(SAB)组里的每一个都跟所述接线器模块阵列(53)中一预定排的时分-空分接线器模块(XMB)相连，用于将数据输入所述排里的时分-空分接线器模块(XMB)，还跟所述接线器模块阵列(53)中一预定列的时分-空分接线器模块(XMB)相连，用于从所述
30

列里的接线器模块(XMB)输出数据,所述组接线器适配器单元(SAB)中的每一个都能完成空分交换功能,能够从相连的时分-空分接线器模块(XMB)输出数据,所述接线器适配器单元(SAB)能够作为所述接线器(50)的输入接口和输出接口;

- 5 一个时钟信号和同步信号发生系统(56),为接线器构件(52)提供时钟信号和同步信号;和

一个控制单元(58),用于控制接线器构件(52)的交换过程。

通过阅读对本发明实施方案的以下说明,会了解本发明的其它优点。

10 附图说明

权利要求里说明了本发明新的特征。但通过后面的具体实施方案说明,并参考附图,会更好理解本发明本身以及其它特征和优点。在这些附图中:

图1是时分-空分接线器单元一个说明性实例的简图;

- 15 图2是本发明第一个实施方案中以TS模块为基础的模块化接线器总的体系结构实例的一个简图;

图3是具有2x2 TS模块阵列的接线器的一个示例性原理图;

图4说明在TS模块的基础上设计不同容量接线器的原理;

图5是本发明中512 k接线器一个实例的框图;

- 20 图6是本发明第二个实施方案中模块化接线器总的体系结构的一个说明性示意图;

图7是本发明第二个实施方案中一组接线器适配器板的一个原理图;

- 25 图8是跟图1相似的一个示意图,它说明分成多个部分TS接线器模块的TS接线器模块;

图9是具有2x2 TS模块阵列的接线器实例的原理图,其中有写入控制信息的设备;

- 30 图10是本发明中一组接线器适配器板一个实例的原理图,其中每一个接线器适配器板都有一个支持在位一级进行交换的完整的改进TS模块;

图11是本发明中一种接线器构件的原理图,其中一个子速率接线器跟一个TS接线器模块并联;

图 12 说明设计支持正常面向字交换和子速率交换的不同大小的接线器的原理；和

图 13 是跟全子速率交换功能有关的接线器适配器板有关部分的原理图。

5 具体实施方式

为了更好地理解本发明，首先介绍时分-空分接线器单元的原理。一般将时分-空分接线器定义为能将所有输入都写入多个话音存储器里，从而能从所有输出端访问写入数据的一种交换单元。下面给出时分-空分接线器单元的一个实例。但应当明白，这一实例不是要限制本发明的范围，因为有可能使用其它类型的时分-空分接线器单元。

图 1 是时分-空分 (TS) 接线器单元一个说明性实例的原理图。这一 TS 接线器单元 10 主要包括一个话音存储器 SS 阵列，其中储存了用户信息形式的数据。这一 TS 接线器单元 10 还包括跟话音存储器 SS 相连的多路复用器 MUX 和控制存储器 CS。TS 接线器单元 10 有多个输入端 IN0~IN7 跟多个输入线相连，这些输入线叫做横向公共通路 (HWH, Highway Horizontals)，还有多个输出端 OUT0~OUT7 跟多个输出线相连，这些输出线叫做纵向公共通路 (HWW, Highway Verticals)。

用户信息通过横向公共通路 HWH 提供给输入端 IN0~IN7，从而提供给话音存储器 SS。这一话音存储器阵列中给定一排里每一个话音存储器 SS 都跟同一个输入端相连，这样这一排里的所有话音存储器 SS 都能收到同样的数据。

此外，每一列话音存储器 SS 还跟一个相应的控制存储器 CS 相连，这一控制存储器 CS 控制如何从这一列里每一个话音存储器 SS 读出数据。从话音存储器 SS 中读出数据使时分-空分接线器单元 10 获得了时分交换功能。

每一列话音存储器 SS 还跟一个相应的可控制多路复用器 MUX 相连，这样，这一列里每一个话音存储器 SS 都跟这一多路复用器 MUX 相连。在图 1 里，为了简单，并方便阅读，用一根线将一系列里使用同一个公共多路复用器 MUX 的所有话音存储器 SS 连起来。但很显然，在这一列里每一个话音存储器 SS 跟多路复用器 MUX 都有各自的连

接。这一多路复用器 MUX 跟相应的控制存储器 CS 相连，并受它的控制，并且这一多路复用器 MUX 根据储存在控制存储器 CS 里的控制信息，判断应当从这一列里哪一个话音存储器读出数据。输出端 OUT0~OUT7 作为多路复用器 MUX 和外部纵向公共通路 HWW 之间的接口。这些可控制的多路复用器 MUX 为这一时分-空分接线器单元 10 提供了空分交换功能。

如上所述，TS 接线器严格无阻塞是它的固有特性。TS 接线器另一个内在的优点是选择路径时非常简单，因为从给定的一个输出端多位置 (Multiple Position) 到给定的一个输入端多位置只有一条路径，而且对于这两个多位置之间的连接，这一条路径总是可以使用的。

图 1 中 TS 接线器单元 10 有 8 条输入线 HWH 和 8 条输出线 HWV 以及一个 8x8 的话音存储器 SS 阵列。作为一个例子，假定每一条输入线 HWH 都处理 8192 个时隙，每一个话音存储器 SS 都有 8192 个位置，那么这样得到的就是传统的 64 k TS 接线器单元。

在这整个说明里，当说到 1 k 的接线器单元，实际上指的是有 1024 个多位置 (MUP) 的接线器单元。同样，一个 64 k 的接线器单元指的是有 65536 个多位置的接线器单元。

一般而言，如果需要一个 128 k 的 TS 接线器，输入线和输出线的条数必须加倍，也就是说 16 条而不是 8 条，而且话音存储器阵列要从 8x8 阵列变成 16x16 阵列。TS 接线器里的连接数量迅速增加，在每一个机箱里所有的话音存储器都必须紧凑排列，以便实现所有的互连。因此，更大的 TS 接线器通常是无法实现的。

本发明通过让 TS 接线器实现模块化解决了这一问题。本发明将 TS 接线器核心的部分空分接线器功能拆散，分成一组一组的接线器适配器板，TS 接线器核心则被分成跟接线器适配器板相连的更小的独立 TS 模块或者 TS 接线器单元的阵列。每一组交换器适配器板都跟预先确定的一排 TS 模块一起，将数据输入这些模块，还跟预先确定的一列 TS 模块相连，将数据从模块输出。这样就可以将 TS 接线器分开到多个机箱里去，并使不同机箱之间相互连接的数量合适，从而得到一个真正模块化的 TS 接线器。模块化意味着需要的构件相对较少，从而使技术复杂性总是可以接受的。

图 2 是本发明第一个实施方案中在 TS 模块基础上构造的一个模

块化接线器总结构的一个说明性原理图。这一模块化接线器 20 有一个 TS 接线器单元, 也叫做 TS 接线器模块, XMB0-0~XMB7-7, 组成的阵列 21, 还有多个按组构成的接线器适配器板 22 SAB0-7、SAB8-15...SAB56-63。每一组接线器适配器板都跟阵列 21 里预定的一排 TS 模块 XMB 相连, 将数据输入并储存在这些 TS 模块 XMB 的话音存储器里。每一组接线器适配器板还跟阵列 21 里预定的一列 TS 模块 XMB 相连, 用于从这一列里的 TS 模块 XMB 输出选中的数据。总的来说接线器适配器板 SAB 是接线器 20 的输入接口和输出接口。

图 2 里说明了每一组交换器适配器板跟相应的预定 TS 模块列如何相连, 其中用实线把每一组接线器适配器板和相应列的 TS 模块 XMB 圈了起来。图 2 中用实线只是为了看图方便。至于每一组接线器适配器板跟相应的预定列 TS 模块之间如何相互连接当然是一目了然的, 因此图 2 中没有画出。

正常情况下, 接线器适配器板 SAB 和 TS 模块 XMB 都装在机箱里, 这样每一个机箱都包括:

- 一组接线器适配器板;
- 一个 TS 模块, 它构成这一个机箱内最基本的接线器和接线器适配器板;
- 数量可选的 TS 模块, 它们跟机箱里的接线器适配器板相互连接, 但也能跟其它机箱里的接线器适配器板连接。这些 TS 模块用于在最基本的接线器的基础上扩展接线器容量。

图 3 详细说明本发明第一个实施方案中有一个 2x2 TS 模块阵列的一个接线器实例。接线器 30 包括排成 2x2 阵列的 4 个 TS 模块 XMB0-0~XMB1-1 和 16 个接线器适配器板 SAB0~SAB15。为了简单起见只画出了接线器适配器板 SAB0、SAB1 和 SAB15。接线器适配器板 SAB0~15 被分成两组, 每一组有 8 块板; SAB0~SAB7 是第一组, SAB8~SAB15 是第二组。在这一实例里, 每一个 TS 模块 XMB 都是一个 64 k 的 TS 接线器单元, 最好跟图 1 里的相似, 有一个 8x8 的话音存储器阵列、8 个输入端 IN 和 8 个输出端 OUT。

第一组适配器板 SAB0~7 跟第一排 TS 模块 XMB0-0 和 XMB0-1 相连, 这一组里每一个接线器适配器板 SAB 都跟这一排里 TS 模块 XMB0-0 和 XMB0-1 中预先确定的一个相应输入端位置相连, 从接线器适配器

板向跟这一输入端位置相连的 TS 模块话音存储器 SS 传输数据。相应地，第二组适配器板 SAB8~15 跟第二排 TS 模块 XMB1-0 和 XMB1-1 相连。第二组 SAB8~15 中的每一块接线器适配器板 SAB 都跟第二排里 TS 模块 XMB1-0 和 XMB1-1 中预先确定的一个相应输入端位置相连，用于将数据传输给与这一输入端位置相连的话音存储器。

在这一特定实例里，每一个接线器适配器板 SAB 的前面都有一个用于多个输入数字链路的输入接口，有一个时分复用单元 32、一个分配点 33、一个可控制选择器 34、一个控制存储器 35 和一个时分去复用单元 (time-demultiplexing unit) 36。时分复用单元 32 将输入链路的数据复合成单一的时分复用数据流，时分复用单元 32 的输出端跟分配点 33 相连，这一分配点 33 从时分复用单元 32 接受多路复用数据流。分配点 33 在一个预定输入端位置跟 TS 接线器模块的输入端 IN 相连，通过横向公共通路接口分配多路复用数据，这样，在这一点跟输入端 IN 相连的那一排里每一个 TS 模块的所有话音存储器 SS 都接受这些多路复用数据。

参考图 3，可以看到接线器适配器板 SAB0 的分配点 33 跟 TS 模块 XMB0-0 的第一个输入端相连，还跟 TS 模块 XMB0-1 的第一个输入端相连。SAB1 的分配点跟 XMB0-0 和 XMB0-1 的第二个输入端相连，SAB15 的分配点跟 XMB1-0 和 XMB1-1 的最后一个输入端相连。

每一组接线器适配器板还跟这一阵列中预先确定的一列 TS 模块 XMB 相连。第一组适配器板 SAB0-7 跟 TS 模块 XMB0-0 和 XMB1-0 的第一列相连，这一组里的每一个接线器适配器板 SAB 跟这一列里 TS 模块 XMB0-0 和 XMB1-0 的一个相应预定输出端位置相连，用于在这一点从输出端 OUT 获取数据。相应地，第二组适配器板 SAB8-15 跟第二列 TS 模块 XMB0-1 和 XMB1-1 相连。

可控制选择器 34 在一个预定输出端位置跟接线器模块输出端 OUT 相连以接受数据。控制存储器 CS 35 跟选择器 34 相连，并保存有控制选择器 34 的控制信息。可控制选择器 34 根据控制存储器 CS 35 里保存的控制信息，在预定输出端位置从一个输出端 OUT 中选择数据作为选择器输出数据。在这一实例里，选择器 34 最好是一个 2/1 MUX，选择器 34 的输出最好跟一个时分去复用单元 36 相连，这一时分去复用单元 36 有一个输出接口，用于多个输出数字链路。

再一次参考图 3, 可以看到, 接线器适配器板 SAB0 的可控制选择器 34 跟 TS 模块 XMB0-0 的第一个输出端相连, 还跟 TS 模块 XMB1-0 的第一个输出端相连. SAB1 的选择器跟 XMB0-0 和 XMB1-0 的第二个输出端相连, SAB15 的选择器则跟 XMB0-1 和 XMB1-1 的最后一个输出端相连。

TS 模块里的复用器 8/1 MUX 用于完成 TS 接线器 30 的第一部分空分交换功能, 接线器适配器板里的可控制选择器 34 用于完成第二部分空分交换功能。将功能这样分开使得构件的模块化成为可能。但应当强调, 可控制选择器 34 的功能实际上是从 TS 模块 XMB 给出的一大组数据里选择一小部分数据。

显然, 分配点 33 的输入端可以取代时分复用单元 32 作为接线器适配器板的输入接口, 选择器 34 的输出终端可以取代时分去复用单元 36 作为接线器适配器板的输出接口。

当然, 本领域里的技术人员会明白, 整个接线器不但有这些接线器构件 30, 还有辅助装置, 例如控制单元 (没有画出) 以及时钟和同步信号产生系统 (没有画出)。

图 4 说明在 TS 模块 XMB 和接线器适配器板 SAB 的基础上设计不同容量接线器构件的原理。例如, 假定每一个 TS 模块 XMB 都是一个 64 k 的 TS 接线器单元。那么, 为了获得 128 k 的接线器构件, 就必须采用排成 2x2 阵列的 4 个 TS 接线器模块 XMB, 和 2 组接线器适配器 SAB0-7 和 SAB8-15。对于 192 k 的接线器构件, 必须采用安排成 3x3 阵列的 9 个 TS 接线器模块 XMB, 和 3 组接线器适配器 SAB0-7、SAB8-15 和 SAB16-23。本发明的模块化 TS 接线器概念允许构造甚至更大的接线器。通过采用更多的接线器模块 XMB 和接线器适配器板 SAB, 可以获得 512 k 或更大的 TS 接线器构件。下面的表 1 说明总的接线器容量跟需要的 TS 接线器模块 XMB 和接线器适配器板 SAB 的数量之间的关系, 其中假定每一个 TS 接线器模块总的容量是 64 k, 有一个 8x8 的话音存储器阵列, 每一个接线器适配器板都有一个 8/1 选择器。

表 1

接线器容量 (k)	TS 模块的个数	接线器适配器板的个数
8	1	1
16	1	2

64	1	8
128	4	16
192	9	24
256	16	32
320	25	40
384	36	48
448	49	56
512	64	64

- 16 k 的接线器有一个单独的 TS 模块，它使用了总容量 64 k 中的 16 k，还有两个接线器适配器板，而 8 k 的接线器则包括一个单独的 TS 模块，使用了总容量 64 k 中的 8 k，还包括一个单独的接线器适配器板。表 1 中给出了 8 k 接线器和 16 k 接线器的有关数据，以说明如何将本发明的概念用于非常小的接线器。

- 当然应当明白，也可以使用 8 k 以下或者 64 k 以上的接线器模块。作为第一个实例，一个 TS 接线器模块，其中有 2x2 的话音存储器阵列，每一个话音存储器都能保存 512 个多位置，用这样的模块可以构成一个 1 k 的接线器单元。作为第二个实例，有一个 16x16 话音存储器阵列，每一个话音存储器都能保存 8192 个多位置的一个 TS 接线器模块能够构成一个 128 k 的接线器单元。在后一种情况里，采用 128 k TS 接线器模块组成的一个 8x8 阵列，8 组用于 128 k TS 接线器模块的接线器适配器板，就可以得到一个总容量为 1024 k 的接线器构件。

- 此外，除了面向字的 TS 接线器模块以外，还可以采用面向位的 TS 接线器模块。在本发明的一个实施方案里，至少有一个 TS 接线器模块包括一个面向位的时分-空分接线器单元。

- 到此为止已经说明了本发明能够只在两种不同单元的基础上提供真正的模块化 TS 接线器构件，这两种单元就是时分-空分接线器模块 XMB 和接线器适配器板 SAB。可以从较小的 TS 接线器构件开始，它只有很少的单元，价格很低。以后，如果需要更大的接线器容量，通过增加更多的单元，很容易扩展 TS 接线器。这样，有效成本将被控制在实际需要的容量上。另外，各种容量的接线器都可以采用相似的或者相同的软件和维护程序，因为主要构件，也就是 TS 模块和接线

器适配器板，都是一样的。

一个 512 k 接线器的实例

图 5 中的原理图说明本发明第一个实施方案里一个示例性的 512 k 接线器。这一通信接线器 50 有一个用于实际交换功能的接线器构件 52、为接线器构件 52 中的电路提供时钟信号和同步信号的一个时钟和同步系统 56，以及用于控制接线器构件 52 工作的一个控制单元 58。如果这一接线器构件 52 是用 64 k TS 接线器模块构成的，那么从前面的表 1 可以看出需要 64 个 TS 接线器模块才能得到 512 k 的接线器构件。因此，这 512 k 接线器构件 52 主要包括 64 个 TS 接线器模块 53，排列成一个 8x8 阵列，以及 64 个接线器适配器板 54，分成 8 组，每一组里有 8 个接线器适配器板。阵列 53 的 8 排用 R0~R7 表示，8 列用 C0~C7 表示。TS 模块本身用 XMB0-0~XMB7-7 表示，8 组接线器适配器板用 SAB0-7~SAB56-63 表示，其方式跟图 2 一样。

首先，每一组接线器适配器板都跟接线器模块阵列 53 中某一预定排 TS 接线器模块 XMB 相连，用于将数据输入给这一排的 TS 接线器模块，还跟接线器模块阵列 53 中某一预定列的 TS 接线器模块相连，用于从这一列 TS 接线器模块输出数据。下面的表 2 说明这种关系。

表 2

接线器适配器板	相连的那一排 TS 模块	相连的那一列 TS 模块
SAB0-7	R0 [XMB0-0 ~ XMB0-7]	C0 [XMB0-0 ~ XMB7-0]
SAB8-15	R1 [XMB1-0 ~ XMB1-7]	C1 [XMB0-1 ~ XMB7-1]
SAB16-23	R2 [XMB2-0 ~ XMB2-7]	C2 [XMB0-2 ~ XMB7-2]
SAB24-31	R3 [XMB3-0 ~ XMB3-7]	C3 [XMB0-3 ~ XMB7-3]
SAB32-39	R4 [XMB4-0 ~ XMB4-7]	C4 [XMB0-4 ~ XMB7-4]
SAB40-47	R5 [XMB5-0 ~ XMB5-7]	C5 [XMB0-5 ~ XMB7-5]
SAB48-55	R6 [XMB6-0 ~ XMB6-7]	C6 [XMB0-6 ~ XMB7-6]
SAB56-63	R7 [XMB7-0 ~ XMB7-7]	C7 [XMB0-7 ~ XMB7-7]

一般将接线器适配器板用作接线器构件 (52) 和整个接线器 (50) 的输入接口和输出接口。

此外，每一个接线器适配器板 SAB 都有一个用于 4 条数字链路的输入接口 (没有画出)，其中每一条数字链路都能传输 2048 个比特率为 196 Mb/s 的时隙。这些数字链路都被复合进能够传输 8192 个时隙

的一个横向公共通路接口（没有画出）。这一横向公共通路接口最好有 8 条公共通路和总共 786 Mb/s 的数据率。将复合后的数据从接线器适配器板里的一个公用分配点（没有画出），通过所有接通了的横向公共通路发送出去。

- 5 这一实例里给出的比特率只是为了让读者对交换的复杂性有一个概念，而不应当将它们看成确切的速率。

作为一个实例，假设阵列 53 里的每一个 TS 模块都跟图 1 里的相似。这样，每一个 TS 接线器模块都有 64 个话音存储器，排列成 8x8 的话音存储器阵列，还有 8 个输入端 IN0~IN7，每一话音存储器用一个输入端，有 8 个输出端 OUT0~OUT7，每一列话音存储器用一个输出端，还有 8 个多路复用器和 8 个控制存储器。因为每一个公共通路接口都能传输 8192 个时隙，所以每一个话音存储器都能保存 8192 个多位置。这意味着每一个 TS 接线器模块都有 $8 \times 8192 = 65536$ 个多位置的容量，也就是说它是一个 64 k 的接线器单元。工作频率大约是 65
10 MHz。TS 模块里的每一个多路复用器都跟相应的一列话音存储器相连，从而使这一列里的话音存储器都跟这一多路复用器的输入端相连。这一多路复用器的输出端分别跟这一 TS 接线器模块的输出端 OUT0~OUT7 相连。每一列话音存储器都跟一个控制存储器相连，这一控制存储器跟这一列里的所有话音存储器相连，还跟这一多路复用器
15 相连，这一多路复用器则跟同一列话音存储器相连。每一个控制存储器里的控制信息都用于控制：

- 从这一列话音存储器中每一个话音存储器读出数据；和
- 多路复用器应当从这一列话音存储器中的哪一个话音存储器取出数据。

25 某一组接线器适配器板里的每一个接线器适配器板都分别跟这一排 TS 模块中的这一 TS 接线器模块的给定输入端位置相连，这一排 TS 模块跟这一组接线器适配器板相连。数据在这一接线器适配器板的分配点通过横向公共通路分配给给定输入端位置的接线器模块输入端。在每一个 TS 模块里，话音存储器阵列中某一排的每一个话音存
30 储器都跟同一个输入端相连，从而使这一排话音存储器中的所有话音存储器都能从横向公共通路接受同一组数据。要知道，在某一给定的 TS 模块里，有不同的输入端跟来自同一组接线器适配器板里不同的接

线器适配器板的横向公共通路相连。

- 给定组接线器适配器板中的每一个接线器适配器板还分别跟这一列 TS 模块里 TS 接线器模块的一个预定输出端位置相连, 这一列 TS 模块跟这一组接线器适配器板相连, 这每一个接线器适配器板还有一个可控制选择器 (未画出), 通过 8 条公共通路的一个纵向公共通路接口跟这一输出端位置处的接线器模块输出端相连。这一纵向公共通路能够传输 8192 个时隙, 总的数据率为 786 Mb/s。可控制选择器在这一输出端位置处接受所有输出端的数据, 从而在一个输出端选择数据作为选择器输出数据。这些选择器输出数据是经过时分复用的, 并从接线器适配器板通过 4 条输出数字链路输出, 每一条数字链路都能够用 196 Mb/s 的速率传输 2048 个时隙。

下面的表 3 说明接线器适配器板跟接线器输入端位置和输出端位置之间的关系。

表 3

接线器适配器板	输入端位置	输出端位置
SAB0	R1 的 IN0 [XMB0-0 ~ XMB0-7]	C1 的 OUT0 [XMB0-0 ~ XMB7-0]
SAB1	R1 的 IN1	C1 的 OUT1
SAB2	R1 的 IN2	C1 的 OUT2
SAB3	R1 的 IN3	C1 的 OUT3
SAB4	R1 的 IN4	C1 的 OUT4
SAB5	R1 的 IN5	C1 的 OUT5
SAB6	R1 的 IN6	C1 的 OUT6
SAB7	R1 的 IN7	C1 的 OUT7
SAB8	R2 的 IN0 [XMB1-0 ~ XMB1-7]	C2 的 OUT0 [XMB0-1 ~ XMB7-1]
SAB9	R2 的 IN1	C2 的 OUT1
... ..		
SAB15	R2 的 IN7	C2 的 OUT7
SAB16	R3 的 IN0 [XMB2-0 ~ XMB2-7]	C3 的 OUT0 [XMB0-2 ~ XMB7-2]
... ..		

SAB63	R7 的 IN7 [XMB7-0 ~ XMB7-7]	C7 的 OUT7 [XMB0- 7 ~ XMB7-7]
-------	-------------------------------	---------------------------------

作为一个例子，表 3 说明接线器适配器板 SAB0 跟 R1 排的输入端位置 IN0 相连，还跟 C1 列的输出端位置 OUT0 相连。

在向控制单元 58 发出建立连接指令的总控制系统（未画出）的控制下，在接线器里一个给定输入多位置（MUP）和一个给定输出多位置（MUP）之间建立了一个点到点连接。然后控制单元 58 根据总控制系统的指令，在接线器构件 52 里设置对应的控制存储器，从而在输入 MUP 和输出 MUP 之间建立一条电路。

本发明的接线器构件可以用于对数据进行电路交换，每一组接线器适配器板都跟 TS 模块预先确定的一排一起工作，将要进行电路交换的数据输入给这一排里的 TS 模块，用预定的一列 TS 模块在这一列的 TS 模块的输出端能够获得的数据里选出一部分输出。对于交换技术领域里的技术人员，理解接线器处理的数据子集和通过这一接线器的总的的数据流之间的关系应当没有任何困难。

显然，术语“话音存储器”表示的不仅仅是话音数据的存储器，而是应当理解为用储存一般性用户信息的存储器。之所以选用术语“话音存储器”，是因为人们已经接受了用它来表示与电信和交换技术有关的存储器。

由于有可能将完整的一组接线器适配器板安装到一个电路板上，因此术语接线器适配器单元可能比术语接线器适配器板更合适。当然，当每一个接线器适配器单元都单独做在一块电路板上时，术语接线器适配器板当然是合适的。

对于较小的接线器构件，将每一个 TS 模块做在单独一个电路板上比较方便。对于更大的接线器构件，在一块板上制作几个 TS 模块则更好。在后一种情况中，最好将电路板上的 TS 模块按列布置，这样属于同一列的所有 TS 模块都在同一块电路板上。

当然，在电路板上安排接线器适配器单元和 TS 模块的其它方法也行。

第二个实施方案

图 6 中的原理图说明本发明第二个实施方案中模块化接线器构件总结构的一个示例性实例。图 6 中说明的模块化接线器构件 60 总的

结构跟图 2 中接线器构件 20 的相似。接线器构件 60 包括 TS 接线器模块 XMB0-1 ~ XMB7-6 组成的一个阵列 61, 和多个接线器适配器板 62, 也叫做接线器适配器单元, 它们被分成不同的组 SAB0-7、SAB8-15, ..., SAB56-63。但是, 如图 6 所示, 阵列 61 的对角线上没有任何 TS 模块, 因此阵列 61 是不完整的。图 2 的接线器构件 20 中对角线上的 TS 模块的交换功能被集成到了图 6 中接线器构件 60 的接线器适配器板 SAB 里。TS 接线器模块 XMB0-1 ~ XMB7-6 最好跟图 1 所示的 TS 接线器单元相似。

跟本发明第一个实施方案一样, 每一组接线器适配器板都跟阵列 61 里预先确定的一排 TS 模块 XMB 相连, 用于将数据输入到这些 TS 模块的话音存储器里储存起来。每一组接线器适配器板还跟阵列 61 中预先确定的一列 TS 模块 XMB 相连, 用于输出从这一列的 TS 模块 XMB 选出来的数据。图 6 里说明了每一组接线器适配器板跟相应的一列 TS 模块之间的连接, 其中用实线将每一组接线器适配器板跟与它对应的那一列 TS 模块圈起来。图 6 中的粗线只是为了看图方便。

对角线上 TS 模块的交换功能被分开并结合进了与对角线 TS 模块曾经在的那一列 TS 模块相连的那一组接线器适配器板, 这组接线器适配器板上的每一个接线器适配器板都包括一个部分 TS 模块。最好将最初组成对角线 TS 模块的那一列话音存储器重新分配到这一接线器适配器板上去, 从而使一组接线器适配器板里每一个接线器适配器板的部分 TS 模块都包括一列相应的话音存储器。当然, 每一个部分 TS 模块还包括跟这一列话音存储器相关的一个多路复用器和一个控制存储器。下面将参考图 8 对此作更详细的介绍。

这样, 每一个接线器适配器板都有它自己的时分-空分交换功能。因此, 可以从只包括一个接线器适配器板的一个小 TS 接线器构件开始。对于这样一个小接线器构件, 不需要任何 TS 模块, 因为这一接线器适配器板自己就有 TS 交换功能。将这一接线器构件扩展成一组完整的接线器适配器板是很容易的, 但仍然不需要任何 TS 模块。因此, 对于小接线器构件, 只需要一种电路板, 即接线器适配器板。但如果需要两组或者更多的接线器适配器板, 就需要非对角线上的 TS 模块。

下面的表 4 说明本发明第二个实施方案中接线器总容量跟 TS 接

线器模块 XMB 的个数和接线器适配器板 SAB 的个数之间的关系。假设每一个接线器适配器板的交换容量都是 8 k，一组 8 个接线器适配器板的交换容量为 8 k，每一个 TS 模块都是一个 64 k TS 接线器单元。

表 4

接线器容量 (k)	TS 模块的个数	接线器适配器板的个数
8	0	1
16	0	2
64	0	8
128	2	16
192	6	24
256	12	32
320	20	40
384	30	48
448	42	56
512	56	64

通过将 diagonal TS 模块的交换功能集成到接线器适配器板里, 跟第一个实施方案相比, 可以减少这第二个实施方案中这一接线器构件里需要的 TS 模块的数量。比较表 4 和表 1 就可以发现这一点。

- 5 对于需要两组或者更多的接线器适配器板的较大接线器构件, 一般都可以将这些接线器适配器板和对应的 TS 模块放在机箱里。于是每一个机箱一般都包括:

- 能在机箱里完成交换功能的一组接线器适配器板;
 - 个数可选的 TS 模块, 可以跟其它机箱里的接线器适配器板连接。
- 10 要把接线器容量扩展到一组接线器适配器板的容量以上时, 要使用这些 TS 模块。

图 7 是本发明第二个实施方案中一组接线器适配器板一个实例的原理图。这一组有 8 个接线器适配器板 SAB0~SAB7。为了简单起见, 只画出了接线器适配器板 SAB0、SAB1 和 SAB7。

- 15 在这一特定的实例里, 每一个接线器适配器板 SAB 前面都有用于多个输入数字链路的一个输入接口, 还有一个时分复用单元 72、一个部分时分-空分接线器模块 FTSS、一个可控制选择器 74、一个控制存储器 75 和一个时分去复用单元 76。

- 20 时分复用单元 72 将来自输入链路的数据复合到 7 条横向公共通路(HWH)和 8 条本地纵向公共通路(LHWH, Local Highway Horizontal)里去。这一部分时分-空分接线器模块 FTSS 有 8 个输入端 IN 和一个

输出端 OUT, 还包括一列话音存储器 SS、一个有关的多路复用器 8/1 MUX 和一个控制存储器 CS。其中的 7 个横向公共通路 HWH 能够跟属于阵列 61 (图 6) 中预先确定的一排的非对角线 TS 模块 XMB 连接。8 个本地横向公共通路 LHWH 中的一个跟当前接线器适配器板里的部分 TS 接线器模块 FTSS 相连, 剩下的 7 个 LHWH 跟同一组接线器适配器板中的其它接线器适配器板相连, 具体地说, 是跟其中的部分 TS 接线器模块相连。

在一组接线器适配器板里每一个接线器适配器板 SAB 都跟这一组接线器适配器板连接的一排里的非对角线 TS 接线器模块 XMB (图 6) 中预先确定的一个输入端位置相连, 其方式跟本发明的第一个实施方案 (见前面的表 3) 一样, 还在这一预定的输入端位置, 跟属于这一组接线器适配器板的接线器适配器板 SAB 的这一部分时分-空分接线器模块 FTSS 的输入端相连。

从图 7 可见, 接线器适配器板 SAB0 的 LHWH 跟 SAB0 里部分 TS 接线器模块 FTSS0 的第一个输入端相连, 还跟 SAB1 里 FTSS1 的第一个输入端和 SAB7 里 FTSS7 的第一个输入端相连。接线器适配器板 SAB1 的 LHWH 跟 SAB1 里部分 TS 接线器模块 FTSS1 的第二个输入端相连, 还跟 SAB0 里 FTSS0 的第二个输入端和 SAB7 里 FTSS7 的第二个输入端相连。接线器适配器板 SAB7 的 LHWH 跟 SAB7 里 FTSS7 的最后一个输入端相连, 还跟 SAB0 里 FTSS0 的最后一个输入端和 SAB1 里 FTSS1 的最后一个输入端相连。

一组接线器适配器板的每一个接线器适配器板 SAB 还跟与这一组接线器适配器板有关的阵列里非对角线 TS 接线器模块 XMB (图 6) 的一个相应预定输出端位置相连, 其方式跟本发明第一个实施方案 (见前面的表 3) 一样。可以控制的选择器 74 通过 7 个纵向公共通路 HWV 跟这一预定输出端位置处的 TS 接线器模块输出端相连, 并通过本地纵向公共通路 LHWW 跟当前接线器适配器板中部分时分-空分接线器模块 FTSS 的输出端 OUT 相连, 从中接受数据。控制存储器 CS 75 跟选择器 74 相连, 还保存着控制选择器 74 的控制信息。可控制的选择器 74 根据控制存储器 CS 75 里保存的控制信息, 从以上输出端中的一个选择数据, 作为选择器输出数据。在这一实例里, 选择器 74 是一个 8/1 MUX, 选择器 74 的输出端跟一个时分去复用单元 76 相连, 这一

时分去复用单元 76 有一个输出接口，用于多个输出数字链路。

图 8 是一个跟图 1 相似的原理图，它说明的是分成多个部分 TS 接线器模块 FTSS0 ~ FTSS7 的一个 TS 接线器模块。如前所述，在本发明的第二个实施方案里，对应于对角线上的 TS 接线器模块的交换功能被分开到部分 TS 接线器模块里，集成到给定组接线器适配器板的接线器适配器板里。最初位于对角线 TS 接线器模块里的每一个部分 TS 接线器模块现在被重新放置在给定组接线器适配器里相应的一个接线器适配器板上。作为一个实例，从图 7 和图 8 可见，部分 TS 接线器模块 FTSS0 被重新安排在接线器适配器板 SAB0 上，FTSS1 被重新安排在 SAB1 上，FTSS7 被重新安排在 SAB7 上。因此，图 7 里说明的那组接线器适配器板中接线器适配器板 SAB0 ~ SAB7 的部分 TS 接线器适配器模块 FTSS0 ~ FTSS7，一起构成一个完整的 TS 接线器模块 XMB，后者能够从这一组里的接线器适配器板 SAB 接受数据，还用于将数据提供给同一组里的接线器适配器板 SAB。

当然，对于所有的对角线 TS 模块，都将 TS 模块交换功能重新安排到接线器适配器板里去。但很显然，要将它们的交换功能重新安排到接线器适配器板组里去的那些 TS 接线器模块不必是对角线 TS 模块。相反，对它们的要求是对于每一组接线器适配器板，那一组接线器适配器板的部分时分-空分交换功能一起构成一个时分-空分交换功能，这一时分-空分交换功能 a) 能够在那一组接线器适配器板里完成数据的时分-空分交换，和 b) 能跟这一组接线器适配器板的空分交换功能一起协作，从而使这一空分交换功能能够有选择性地输出时分-空分交换功能交换的数据。

将控制信息写入接线器构件

如上所述，一般都在控制系统或控制单元的控制下建立一个点到点连接，它们设置接线器里适当的控制存储器，从而在一个预定输入多位置和一个预定输出多位置处建立一条电路。由于本发明中接线器构件的空分交换功能一般都被分到 TS 模块和接线器适配器板里去，因此 TS 模块和接线器适配器板中都有控制存储器。这意味着对于每一个连接，控制系统都必须将控制信息提供给一个预定接线器适配器板的控制存储器和相连的 TS 模块一个预定控制存储器。正常的过程是让控制系统里的通信控制软件干预这两种控制存储器。

本发明用一种效率更高的方式将控制信息写入控制存储器。下面参考图 9 介绍这一解决方案。

图 9 是有一个 2x2 TS 模块阵列的一个接线器实例的原理图。图 9 中的接线器构件 80 跟图 3 中的接线器构件 30 相似。但在图 9 中画出了本发明中将控制信息提供给控制存储器的装置。为了简单起见，下面只介绍与本发明中的控制信息有关的接线器构件 80 的那些部件。根据本发明，对于每一个点到点连接，控制系统（没有画出）里建立完整点到点连接的通信控制软件将控制信息写入象寄存器这样的单独一个写入点。然后通过硬件链路从这一点将控制信息提供给有关
5 的控制存储器。这样，接线器构件 80 还包括多个寄存器 81 和有关的硬件电路 82、83、84。每一个寄存器 81 都跟一个相应的接线器适配器板相连。为了简单起见，图 9 中只画出了一个寄存器 81 和一组硬件链路 82、83、84。寄存器 81 能够接受控制信息，包括第一个控制码 C1 和第二个控制码 C2。第一个控制码 C1 跟接线器适配器板 SAB0 里的控制存储器 85 有关，第二个控制码 C2 跟有关的 TS 模块 XMB0-0 和 XMB1-0 之一里的控制存储器 86/87 有关。硬件链路 82 将寄存器 81 跟接线器适配器板 SAB0 里的控制存储器 85 相连。有选择性地接通硬件
10 链路 83 和 84，并将寄存器 81 分别跟控制存储器 86 和 87 连接起来。通过硬件链路 82 将第一个控制码 C1 提供给控制存储器 85。第一个控制码 C1 控制与控制存储器 85 相连的多路复用器 2/1 MUX，但还控制硬件链路 83 和 84 中要接通的那一个。然后，通过接通了的硬件链路 83/84 将第二个控制码 C2 提供给相应的控制存储器 86/87。最好将每一个寄存器 81 也放在与之相连的接线器适配器板上。

根据本发明，一般而言完全没有必要为本发明的接线器构件更换
25 传统非模块化 TS 接线器和新的通信控制软件。下面将参考一个说明性实例介绍这一点。

首先，假设 TS 模块 XMBDE 每一条输入线都处理 8192 个时隙，而且 TS 模块中的每一个话音存储器 SS 和控制存储器 CS 都有 8192 个位置，这样接线器构件 80 的总容量为 128 k，并能处理编号为 0 到 131071
30 的 131072 个时隙。

作为第一个实例，如果 SAB0 要取出整个接线器 80 的第 65535 个输入时隙，控制系统软件就将二进制形式 0-1111-1111-1111-1111 的

时隙号 65535 写入 SAB0 的寄存器 81。在这一实例中，第一个控制码 C1 是最高位，“0”，第二个控制码 C2 则包括这一时隙号的其余部分。通过硬件链路 82 将第一个控制码 C1 提供给接线器适配器板 SAB0 里的控制存储器 85，并控制与控制存储器 85 相连的多路复用器 2/1 MUX。在这一实例里，“0”表示将多路复用器 2/1 MUX 设置成跟 TS 模块 XMB0-0 的第一个输出端相连。第一个控制码 C1 还接通硬件链路 83、84 中的一个。在这一实例中，“0”表示接通硬件链路 83。这样就将第二个控制码 C2 提供给 TS 模块 XMB0-0 里的控制存储器 86，并从 TS 模块 XMB0-0 的第一个输出端取出对应于控制码 C2 的 TS 模块 XMB0-0 里的输入时隙，也就是时隙 65535。

作为第二个实例，如果接线器 80 的输入时隙 131071 要由 SAB0 来取出，控制系统软件就将二进制形式 1-1111-1111-1111-1111 的时隙号 131071 写入 SAB0 连接的寄存器 81。第一个控制码是最高位，此时它是“1”，第二个控制码则包括这一时隙号的其余部分。由于 C1 等于“1”，因此跟控制存储器 85 相连的多路复用器 2/1 MUX 被设置成跟另一个 TS 模块 XMB1-0 的第一个输出端相连。现在，第一个控制码 C1，“1”，接通硬件链路 84，第二个控制码 C2 被提供给 TS 模块 XMB1-0 里的控制存储器 87。于是就从 TS 模块 XMB1-0 的第一个输出取出 TS 模块 XMB1-0 对应于二进制控制码 C2 的输入时隙，也就是 XMB1-0 里的时隙 65535。

当然需要提供地址信息，说明取出来的输入时隙要接续到那一个输出时隙里去。这一地址信息确定了要分别将控制码 C1 和 C2 写进去的控制存储器 85 和 86/87 中存储器的位置。最好用传统的写逻辑接受这些控制码和地址码，并根据有关的地址码将控制码写入对应的控制存储器里。

就象等价的传统 TS 接线器核心里采用的方式一样，通信控制软件只是将跟某一点到点连接有关的控制信息写入单独一个点。用这种方式，通信控制软件不必考虑接线器构件的内部硬件结构，从而可以使用用于传统 TS 接线器核心的现有通信控制软件。

在更大的 TS 模块阵列里，第一个控制码当然要比一位多。
子速率交换

例如在数字移动电话里，正常情况下都用一个语音编码器对语音

信息进行编码，从而得到一个较低的比特率。语音编码的基本原则是用尽可能低的比特率使最终解码后的语音听起来尽可能好。例如在 GSM 系统里，全速率传输的比特率一般是 13.0 kbps，而在 D-AMPS 系统里全速率传输的比特率是 7.95 kbps。因此，移动电话到基站控制器之间的通信一般是用较低比特率例如 13.0 kbps 进行的。但基站控制器跟移动交换中心之间的通信却常常使用工作在较高比特率例如 64.0 kbps 的公用传输网络。如果基站控制器将 13.0 kbps 的 GSM 信号直接传输到 64.0 kbps 的传输网络上去，就会浪费大量的频带容量。此时，每一个信道只占用每一个时隙四分之一的比特位置。但如果在比特级别上而不是在字的级别上进行电路交换，就可以充分利用普通公用传输网络提供的带宽容量。

在现有技术里，这一般是用一个外部的面向位的接线器也叫做子速率接线器来解决的，该接线器跟普通接线器串联，用两个不同的接线器来建立这些连接。现有技术里的这一解决方案有许多明显的缺点。首先，跟子速率接线器相连的普通接线器的输入和输出端不能用于正常的通信。其次，要在子速率接线器里交换的通信信号，必须通过普通接线器接续到子速率接线器，然后再返回普通接线器，最后才从中接续出来。这自然导致很大的时延。

但如果以本发明第二个实施方案里的模块化 TS 接线器为基础，就可以高效率地将子速率交换集成到主接线器构件里去。下面参考图 10 介绍这一点。

图 10 是跟图 7 相似的原理图，其中是本发明里一组接线器适配器板的一个实例。图 7 和图 10 之间的主要差别是，图 7 里每一个接线器适配器板用的不是部分 TS 模块，而是一个完整的 TS 模块，以支持在位这一级上进行交换。接线器适配器板 SAB0~SAB7 中的 TS 模块被修改成面向位的子速率接线器模块 SRS0~SRS7。在位这一级而不是在字的级别上进行交换需要另一个多路复用器 8/1 MUX 跟每一个 8/1 MUX 串联。这当然意味着子速率接线器模块 SRS 里每一个控制存储器 CS 都跟两个多路复用器 8/1 MUX 而不是一个相连，而且控制存储器 CS 里还有另外的控制信息，用来控制这附加的多路复用器。每一个额外的多路复用器 8/1 MUX 都输出一个被选中的位，然后用一个位到字的转换器 B/W 将子速率接线器模块 SS 里所有附加多路复用器的输出位

合成一个数据字。

总而言之，面向位的时分-空分接线器单元能够在受控状态下，变换比特位置和收到的时隙字中选中比特的时隙字。

在接线器适配器板 SAB0 的子速率接线器模块 SRS0 里，真正集成了面向字的交换和面向位的交换。交换模块 SRS0 还有一个多路复用器 MUX 跟位到字转换器 B/W 的输出端和第一列话音存储器里第一个 8/1 MUX 的第二个输出端相连，以便从第一个 8/1 MUX 接受正常交换的数据字，从位到字转换器 B/W 接受子速率交换的数据字。跟第一列话音存储器相连的控制存储器 CS 还跟 MUX 相连，其中还包括控制如何从 MUX 选择数据的控制信息。如果让 MUX 从第一列话音存储器里第一个 8/1 MUX 的第二个输出端选择数据，就进行面向字的交换，而如果让 MUX 从位到字转换器 B/W 选择数据，交换就是面向位的。

但既然既能在字一级又能在位一级进行字交换，也就可以只用位到字转换器 B/W 的输出进行交换，就象接线器适配器板 SAB1 和 SAB7 中子速率接线器模块 SRS1 和 SRS7 的子速率接线器模块所说明的一样。无论如何，子速率接线器模块 SRS 的输出端都用图 7 中的那种连接方式，跟通过本地纵向公共通路跟接线器适配器板选择器相连。至于整个接线器构件的其它方面则跟参考图 6 和 7 所描述的相似。

这样，用一组给定的接线器适配器板提供了完整的子速率交换，而普通交换则是在不同组接线器适配器板之间进行的。

显然，图 10 里的接线器适配器板 SAB0 本身就构成了一个集成了面向字和面向位交换的 TS 接线器，每一个接线器适配器板 SAB1 ~ SAB7 则构成了一个面向位的 TS 接线器。可以跟图 10 中的方式一样，将几个跟 SAB0 属于同一类型的接线器适配器板组合起来，构成一组接线器适配器板，其中每一个都能进行集成起来的全子速率交换。还可以将跟 SAB1 属于同一类型的几个接线器适配器板组合起来，形成一组接线器适配器板。

本发明中另一种解决方案是将一个子速率接线器跟一个 TS 接线器“并联”。这样，TS 接线器单元的所有接续端都可以用于正常的通信，跟采用普通接线器和子速率接线器串联的现有技术解决方案相比，这一子速率交换通信的时延得到了降低。下面参考图 11 介绍这一解决方案。

- 图 11 中的原理图说明一个接线器构件，其中的子速率接线器跟 TS 接线器模块并联。这一接线器构件有一个 TS 模块 XMB、一组相连的接线器适配器板 SAB0~SAB7 和跟 TS 模块 XMB 并联的一个子速率接线器模块 SRS。这一 TS 模块 XMB 跟接线器适配器板 SAB0~SAB7 之间的协作方式跟参考图 3 所介绍的基本一样。但既然只有一个 TS 模块，接线器适配器板的交换功能就是透明的，因此在这一点上不予考虑。当它成为总的硬件结构的一部分时，子速率接线器模块 SRS 就跟 TS 模块相似。这一子速率接线器 SRS 有一个话音存储器 SS 阵列以及相连的多路复用器和控制存储器。但子速率接线器 SRS 中的话音存储器 SS 是用来在存储位置上储存位的，而不是用来储存整个字的。子速率接线器 SRS 还有一个输入端 IN 和一个输出端 OUT。为 TS 模块 XMB 的预定输入端提供的时隙也被分配给子速率接线器 SRS 的输入端 IN，从而使子速率接线器 SRS 能够连续地得到时隙。在子速率接线器 SRS 里，将时隙里的数据字拆成一位一位的，将每一个数据字分成多个位 BIT0~BIT7。然后每一位都分配给子速率接线器 SRS 中相应的一排话音存储器，并储存在这一排里的所有话音存储器 SS 里。相连的控制存储器 CS 控制的多路复用器 8/1 MUX 从话音存储器输出选中的位。在一个位到字转换器里将子速率接线器 SRS 中多路复用器 8/1 MUX 的选中的输出位转换成完整的字，发送给 TS 模块 XMB。
- TS 模块 XMB 还有一个额外的输入端，用于从子速率接线器 SRS 接受数据。这一额外的输入端跟一个额外的 2/1 MUX 相连，这一 MUX 也从 TS 模块 XMB 里一个预定的 8/1 MUX 接受数据。跟这一预定 8/1 MUX 相连的控制存储器从而也跟这一额外的 2/1 MUX 相连，并保存额外的控制信息，用来控制这一 2/1 MUX。如果将 2/1 MUX 设置成从子速率接线器 SRS 接受输出，TS 模块就支持子速率交换，而如果将这一 2/1 MUX 设置成从 TS 模块中相连的 8/1 MUX 接受数据，那么这一 TS 模块就支持正常的面向字的交换。这样就能支持子速率交换和正常的交换。假设每一个 TS 模块的容量都是 64 k，那么这一子速率接线器 SRS 的容量就是 8 k。
- 在本发明第一个实施方案接线器构件的基础上，通过将一个子速率接线器跟模块化接线器构件里每一个 TS 模块并联，可以得到一个既支持正常的面向字交换又支持子速率交换的一个更大的模块化 TS

接线器构件。这在图 12 里进行说明。

图 12 中的原理图说明设计不同容量、既支持正常交换又支持子速率交换的接线器构件的原理。图 12 跟图 4 相似。但图 12 里不同的接线器构件是在接线器适配器板 SAB 和 TS 模块 XMB 组合以及子速率
5 接线器模块 SRS 的基础上构成的。对于每一组接线器适配器板里的一个接线器适配器板，在相关的子速率接线器模块 SRS 的支持下，这些接线器构件能够进行全子速率交换。

跟参考图 2~4 介绍的接线器构件相比，图 12 的接线器构件得到了进一步改进，每一个子速率接线器模块 SRS 都将与当前建立的连接
10 无关的输出位设成“0”，提供每一个接线器适配器板 SAB，它能够有选择性地从子速率接线器模块 SRS 接受数据字，用一个或门从有关的 TS 模块列里的 TS 模块接受数据。图 13 的原理图说明的是跟完全子速率交换功能有关的接线器适配器板 SAB 的有关部件。接线器适配器板选择器 8/1 MUX 从这一列里的 TS 模块接受数据，将同样的数据分配
15 给一个或门，对收到的数据按位进行或运算。接线器适配器板 SAB 里或门的输出端跟另一个可控制 2/1 MUX 相连，这一 MUX 也从选择器 8/1 MUX 接受输出。对于子速率交换，如果通过 TS 模块里的 2/1 MUX 将子速率接线器模块 SRS 的输出数据发送给接线器适配器板，就通过接线器适配器板 SAB 中这一 2/1 MUX 将或运算结果转发给时分多路去复用
20 器。由于与建立的连接无关的输出位都被设成“0”，因此，相关的输出位就会通过或门。这样模块化接线器构件就可以实现子速率交换。

关于交换、接线器控制和接线器里的信令程序的更多的信息，可以在例如 Telefonaktiebolaget L M Ericsson 的 AXE 系统文件里找到。

25 给出以上实施方案只是作为例子，不应当认为本发明就局限于这些方案。当然可以用其它形式来实施本发明，而不会偏离本发明的实质。更进一步的改进，只要保留了这些基本原理，都属于本发明的范围。

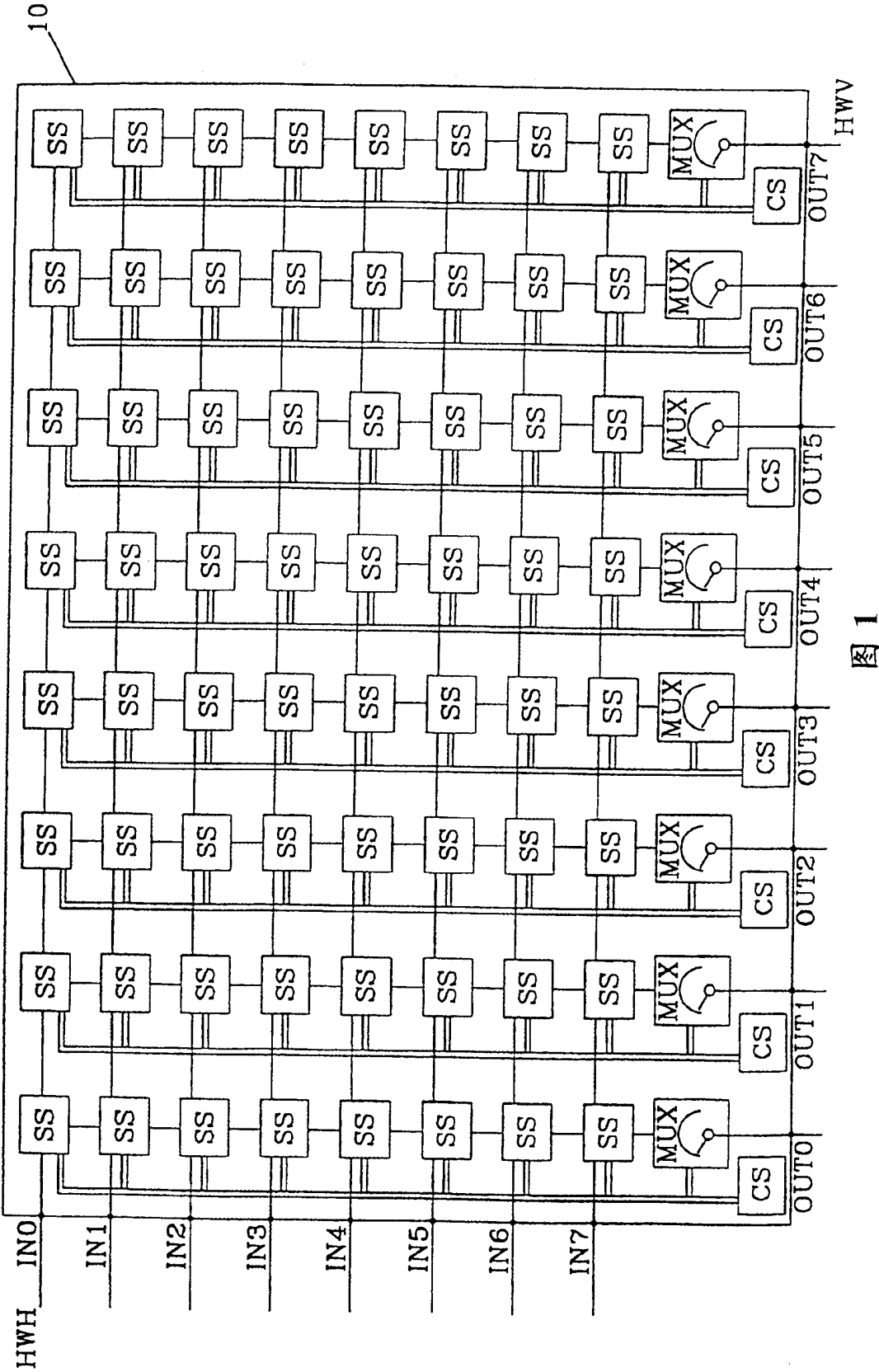


图 1

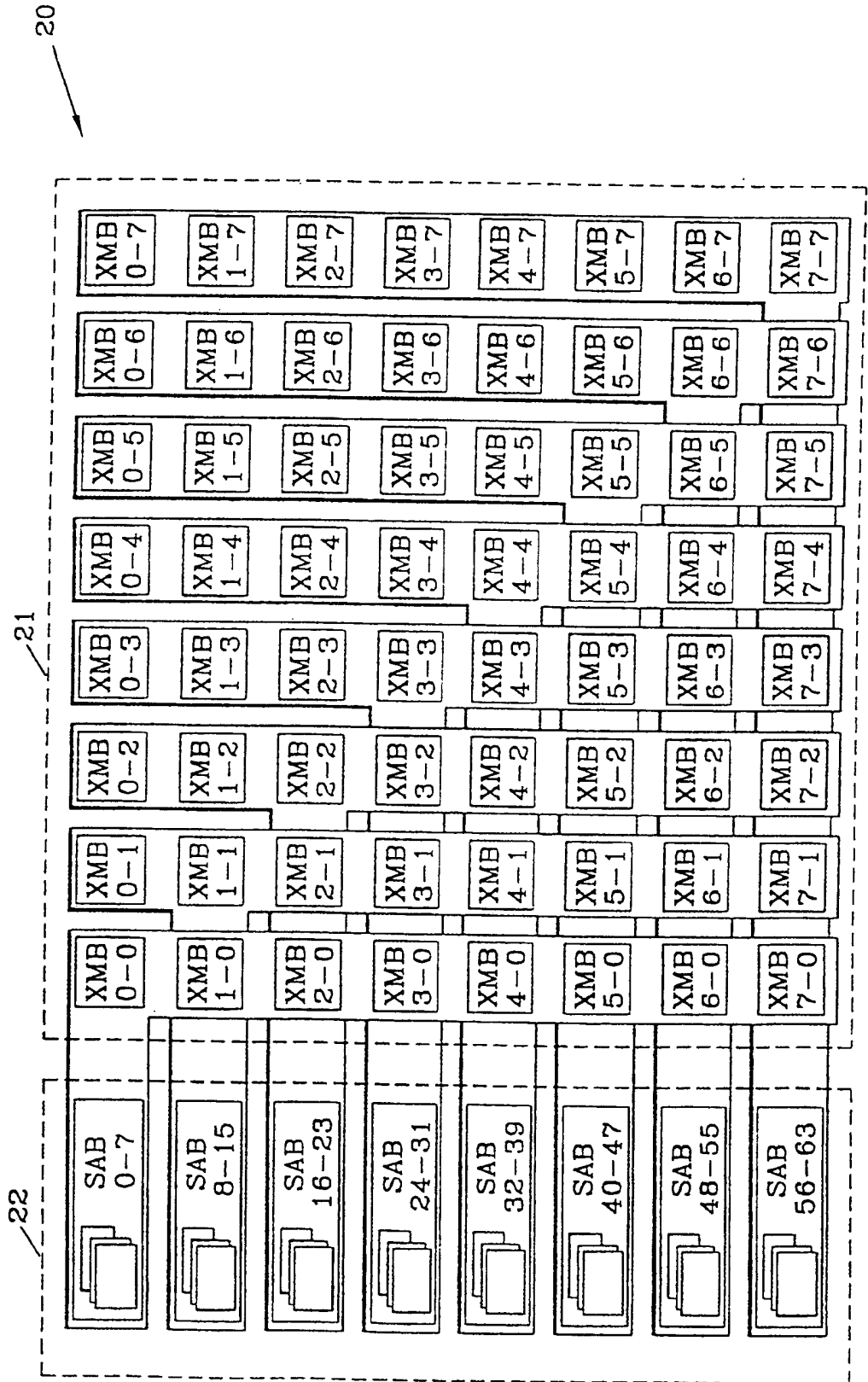


图 2

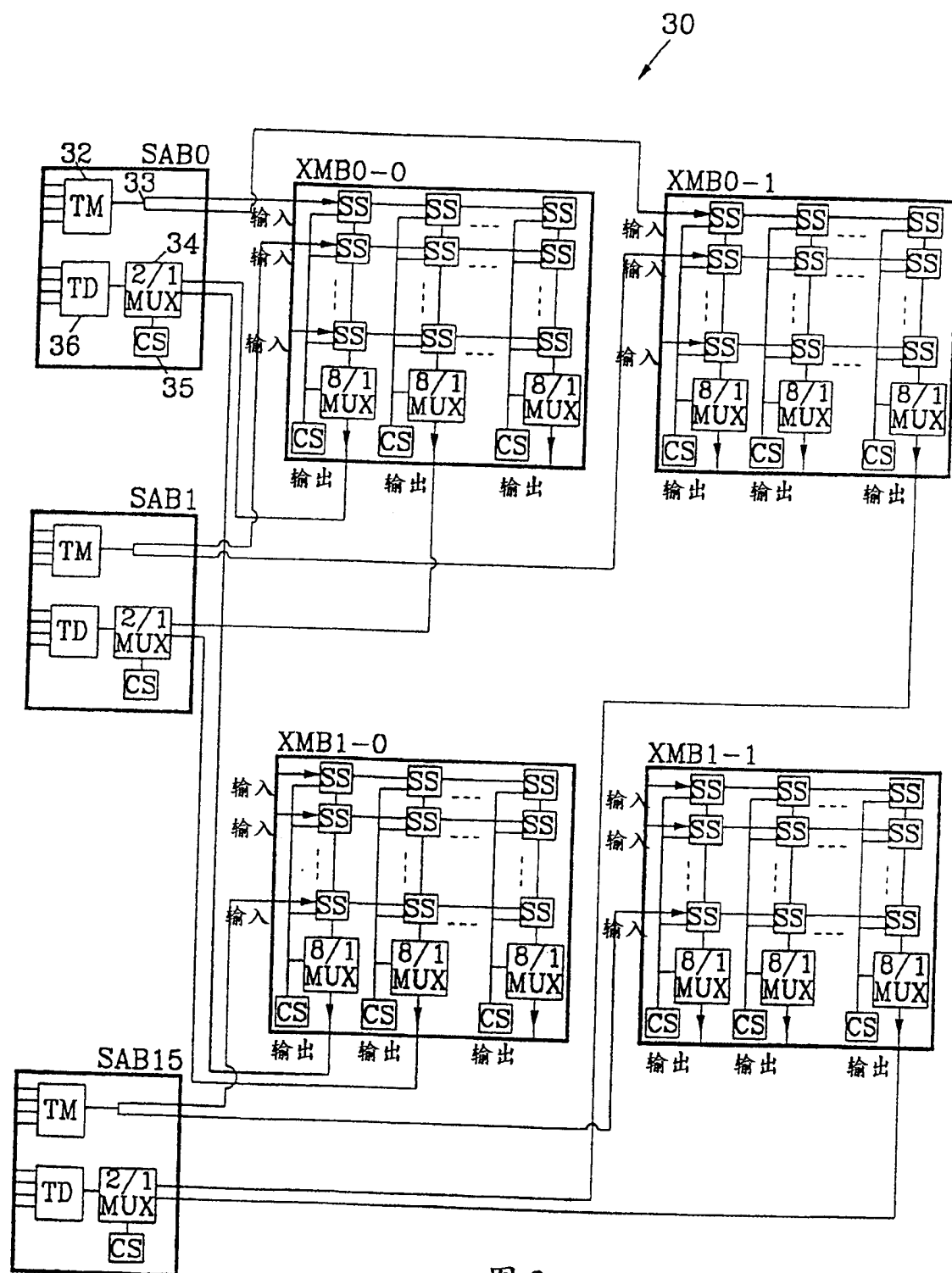
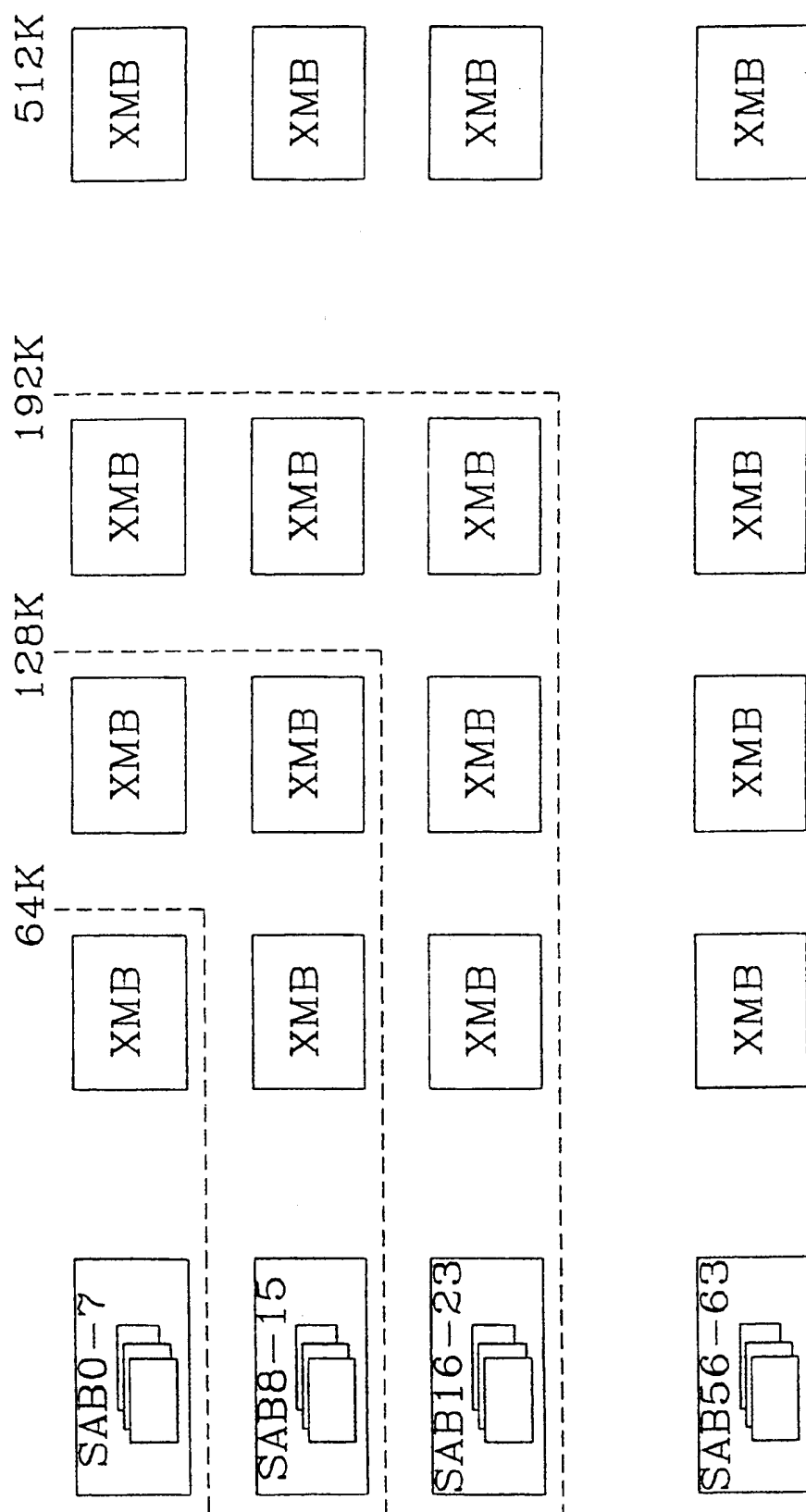


图 3



4

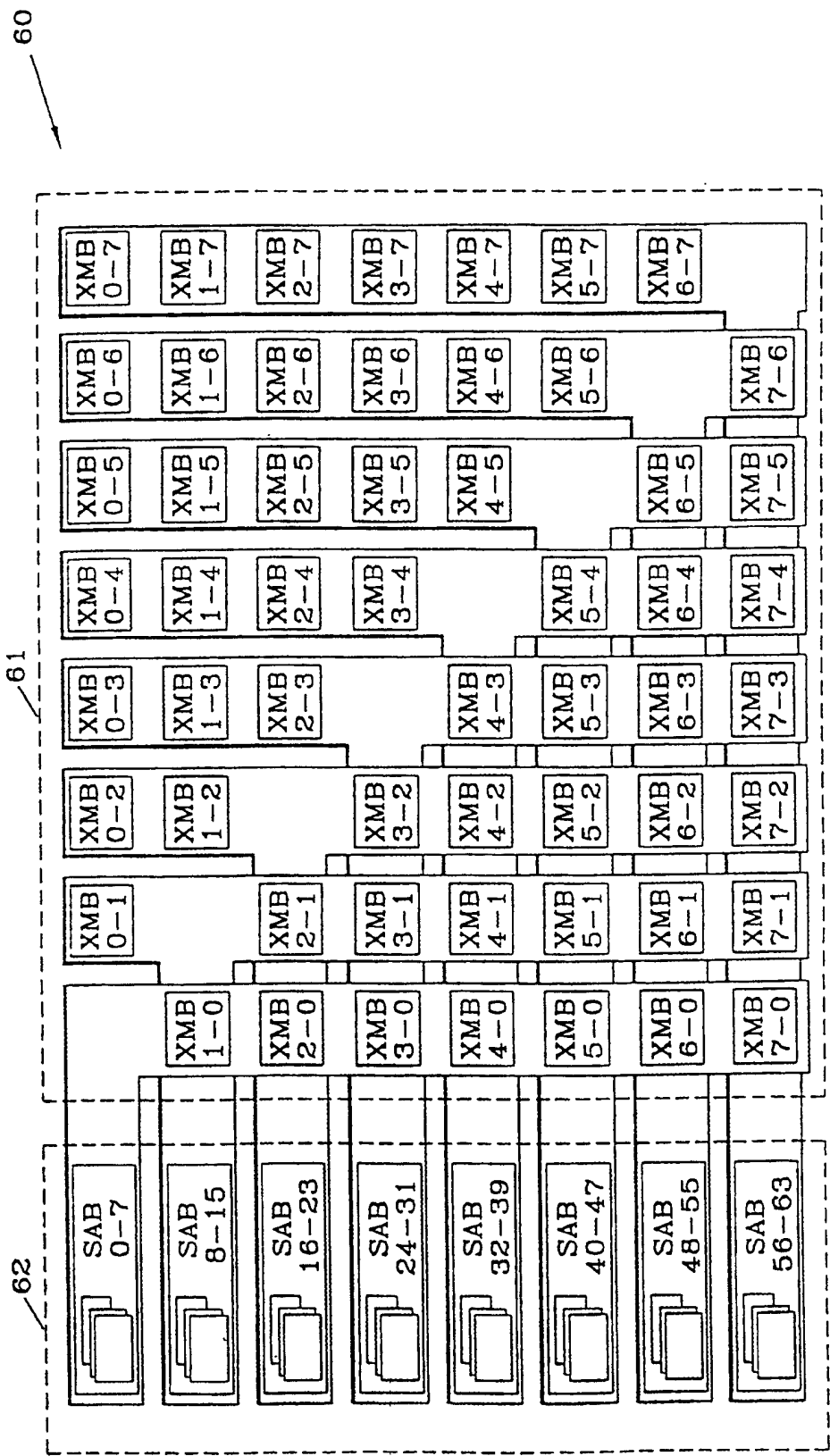


图 6

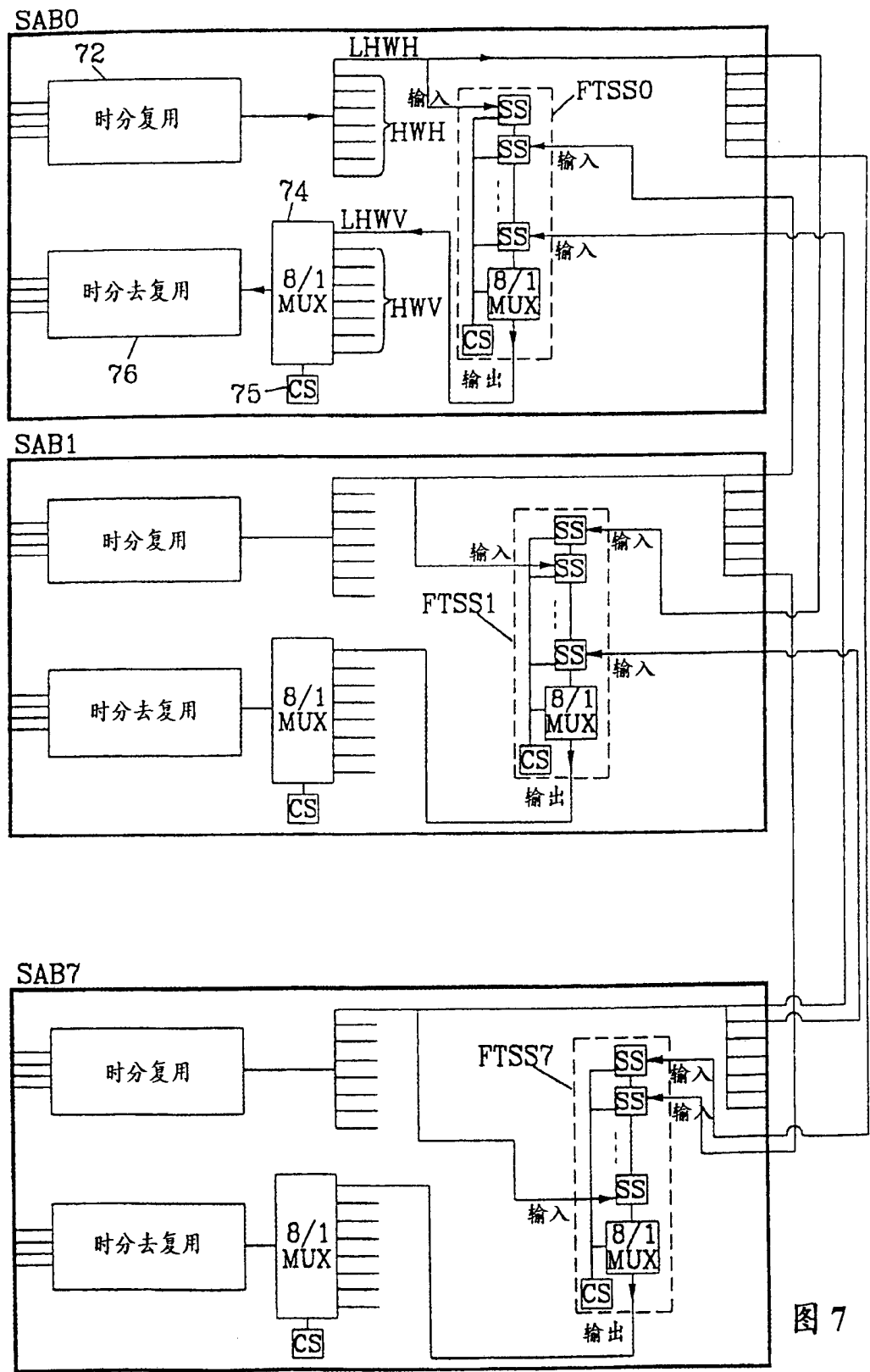


图 7

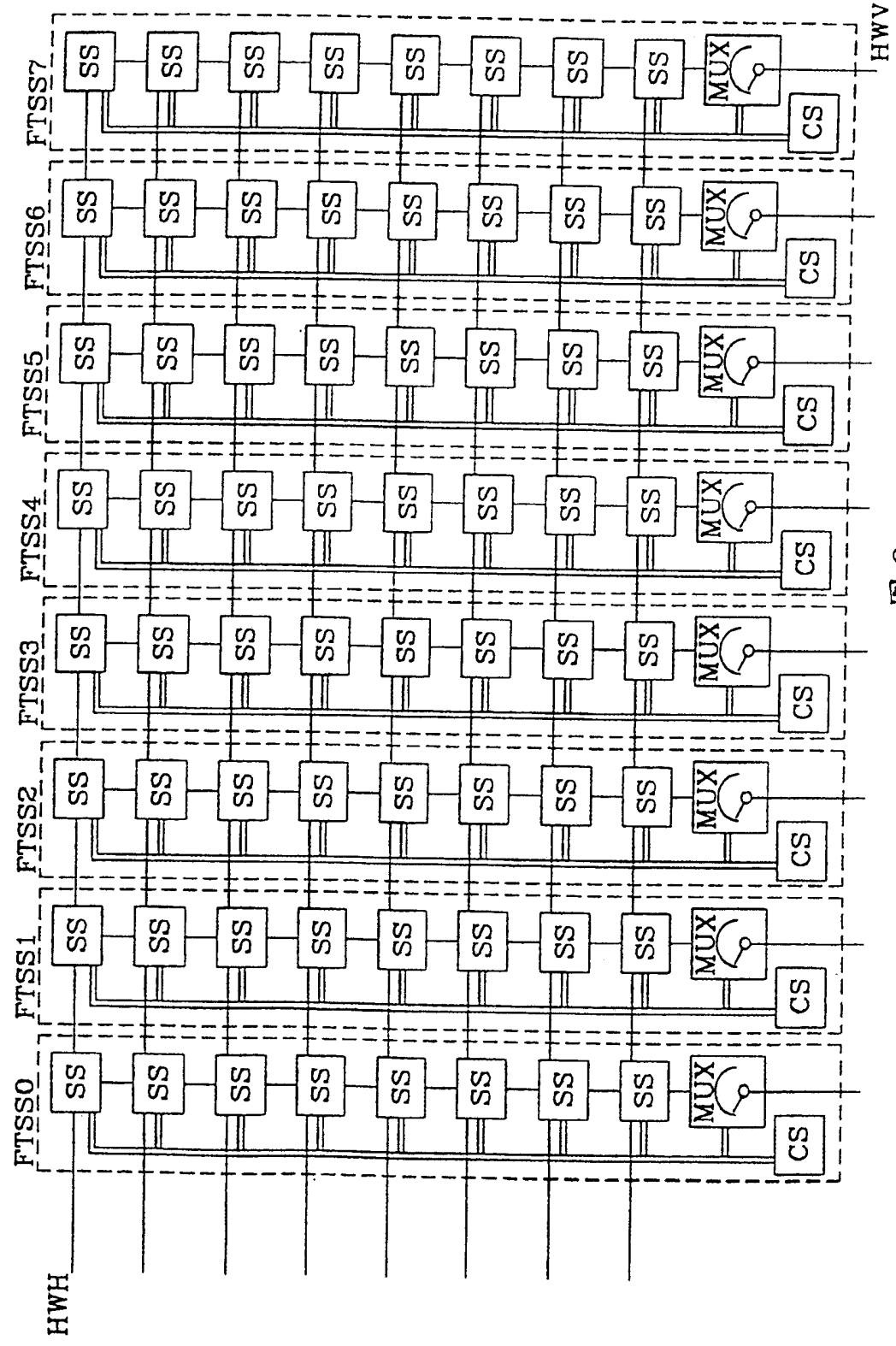


图 8

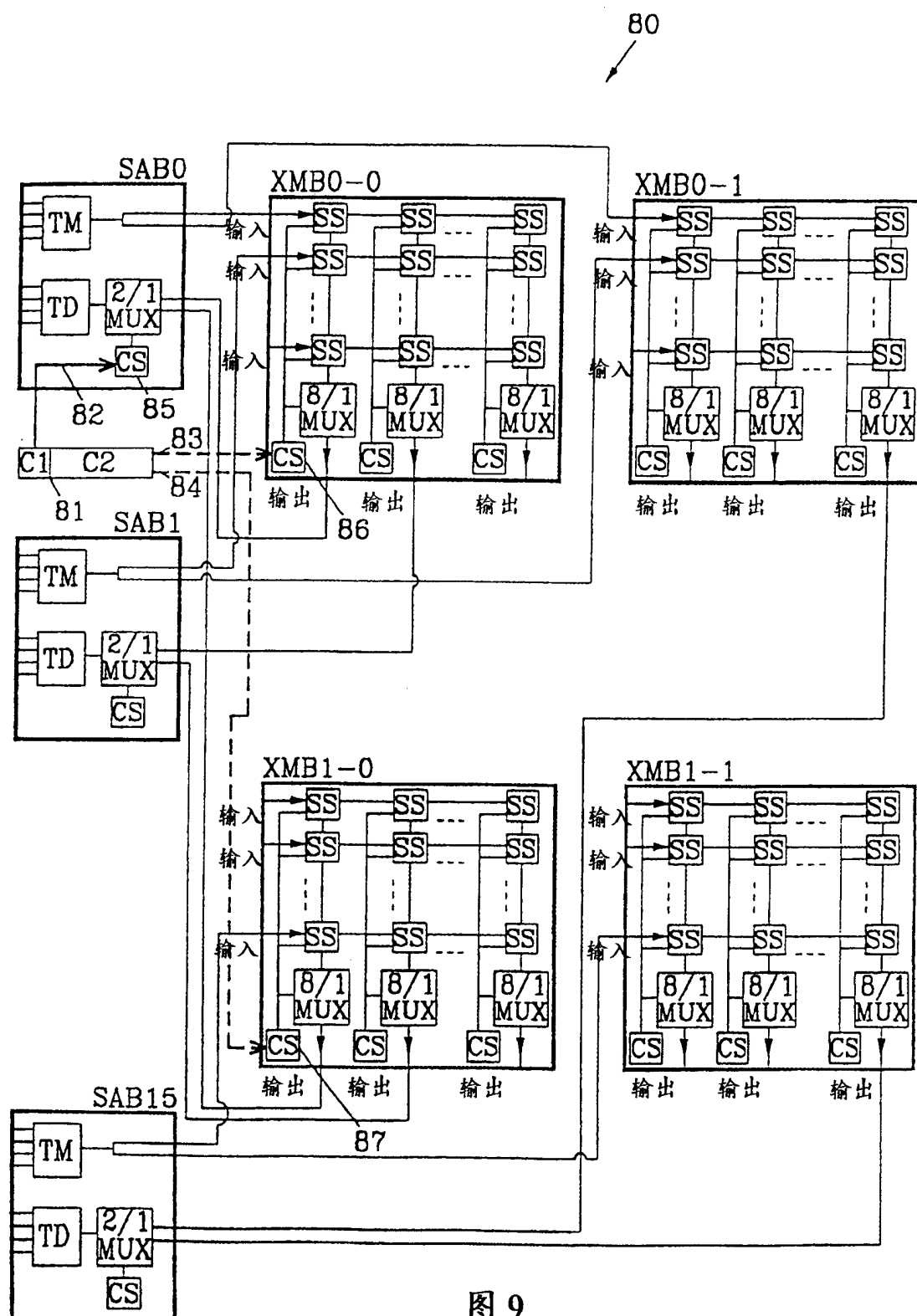


图 9

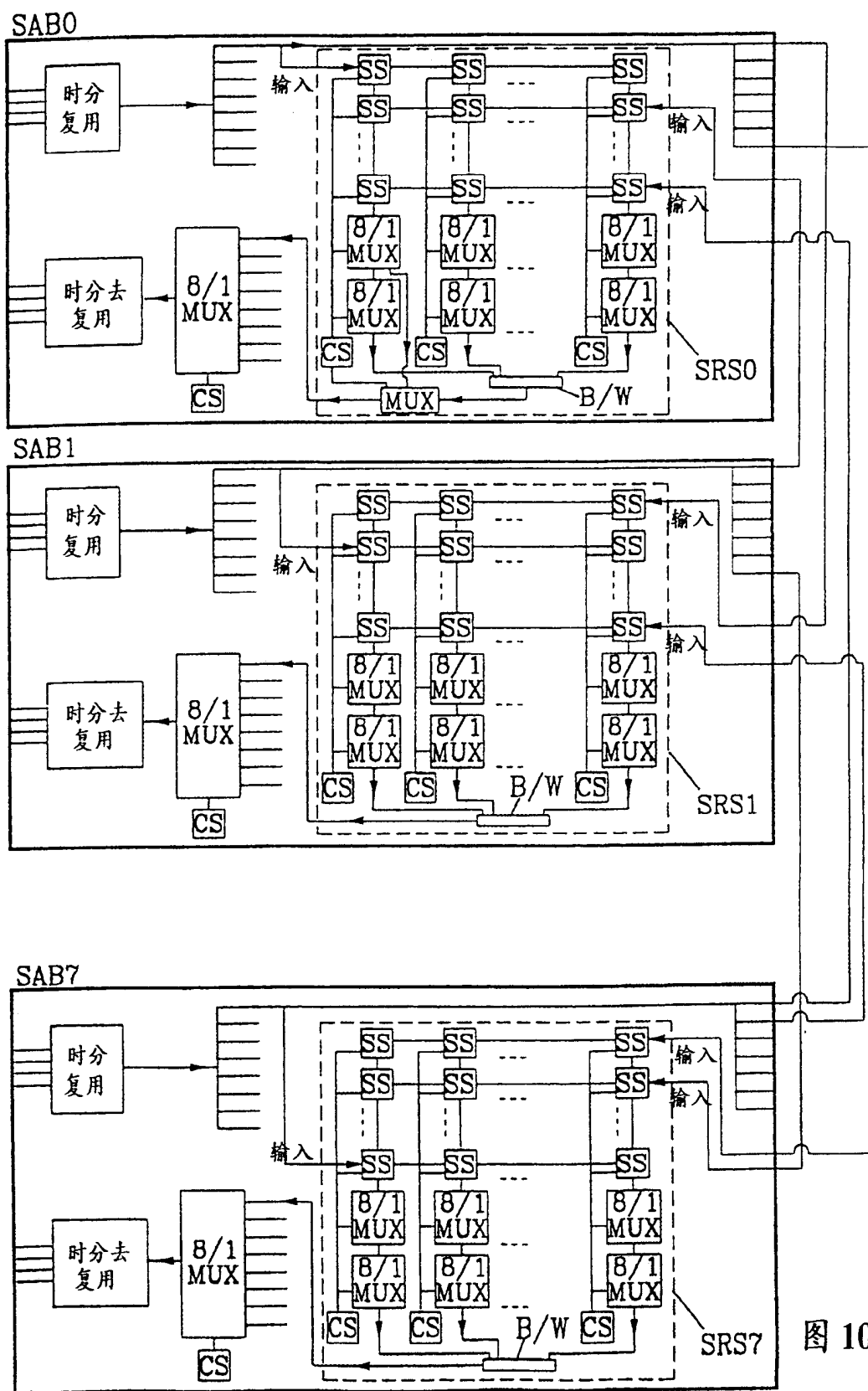


图 10

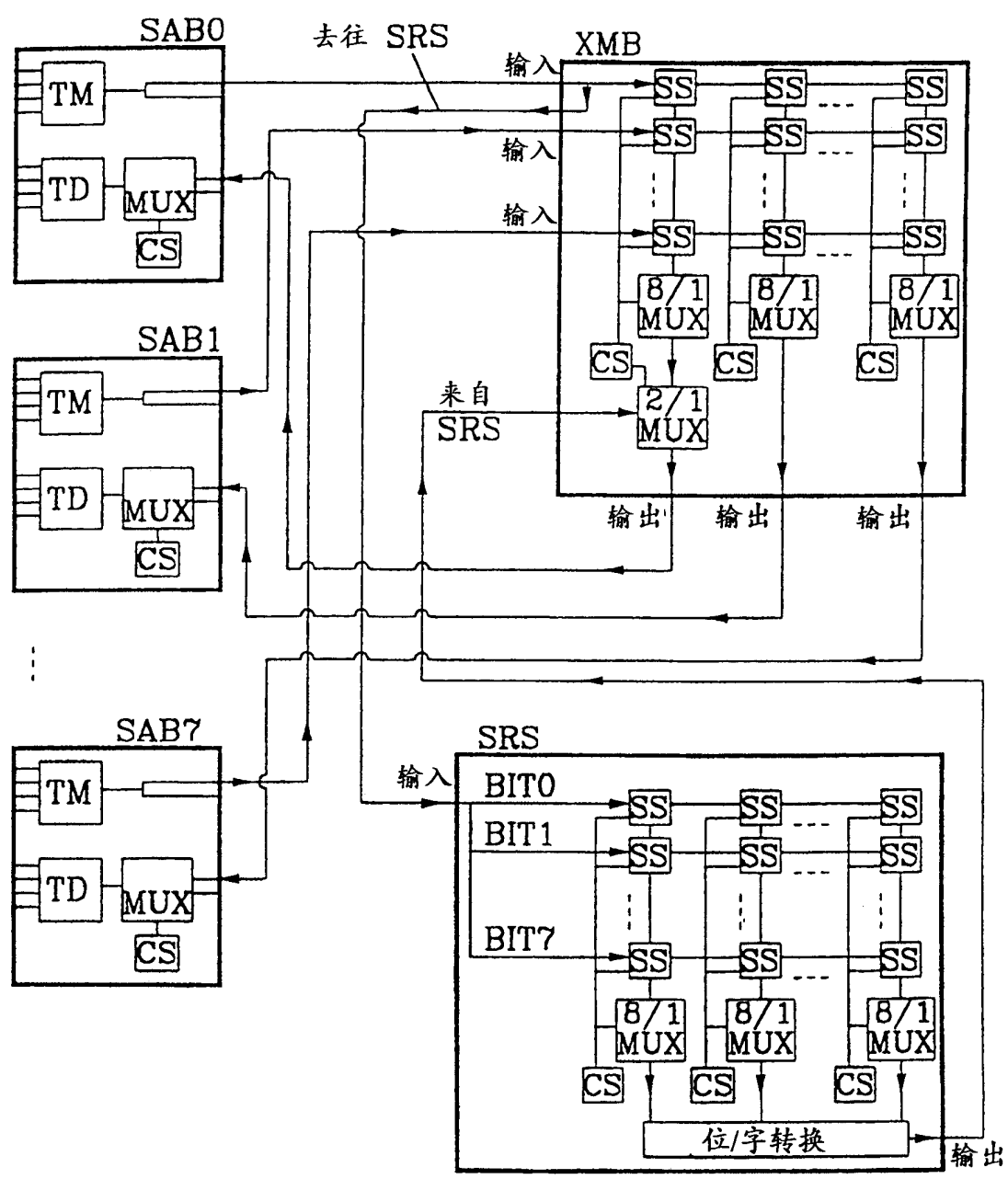


图 11

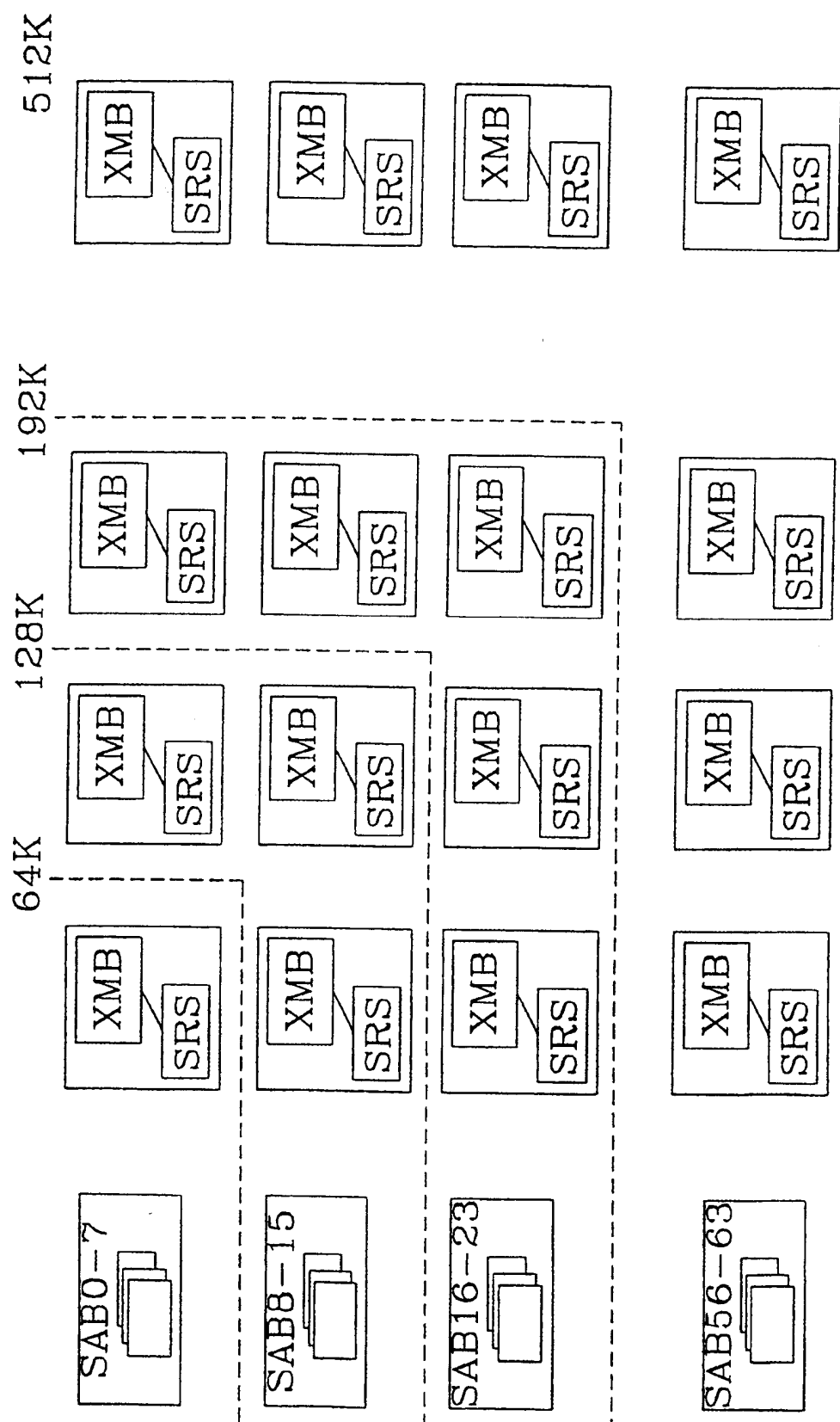


图 12

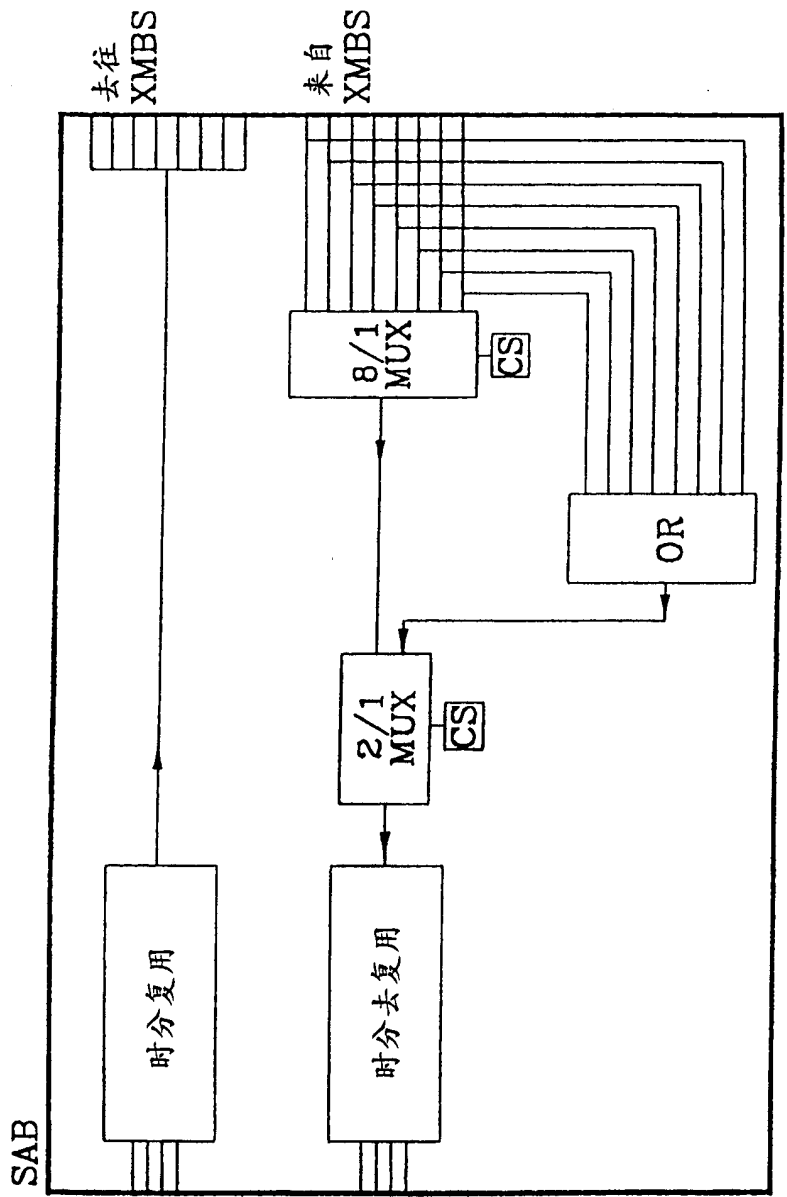


图 13