



(12) 发明专利申请

(10) 申请公布号 CN 117063620 A

(43) 申请公布日 2023. 11. 14

(21) 申请号 202280024043.6

(22) 申请日 2022.02.15

(30) 优先权数据

2021-021523 2021.02.15 JP

(85) PCT国际申请进入国家阶段日

2023.09.22

(86) PCT国际申请的申请数据

PCT/JP2022/005968 2022.02.15

(87) PCT国际申请的公布数据

W02022/173057 JA 2022.08.18

(71) 申请人 大日本印刷株式会社

地址 日本国东京都

(72) 发明人 仓持悟

(74) 专利代理机构 中科专利商标代理有限责任公司 11021

专利代理师 吴秋明

(51) Int.Cl.

H05K 1/11 (2006.01)

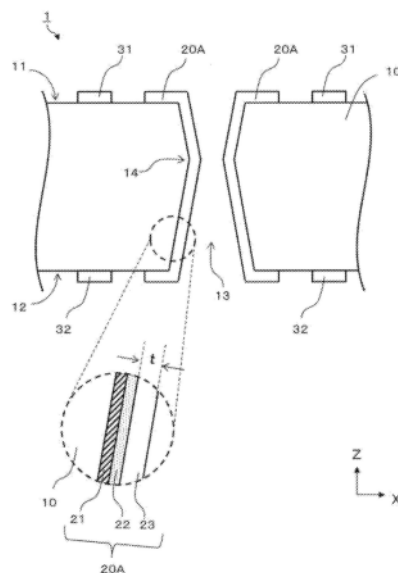
权利要求书2页 说明书23页 附图13页

(54) 发明名称

贯通电极基板

(57) 摘要

本发明提供一种具备与高密度化以及微细化相应的贯通电极,且能够减小高频下的传输损耗的贯通电极基板。本公开的贯通电极基板具备:基板,具有第一面及位于第一面的相反一侧的第二面,且设置有从第一面至第二面的贯通孔;以及贯通电极,位于基板的贯通孔。贯通孔的孔径根据所述基板的厚度方向上的位置而变化。贯通孔包括具有 $10\ \mu\text{m}$ 以上的最小孔径的最小径部。贯通孔的最大孔径为 $60\ \mu\text{m}$ 以下。贯通电极从贯通孔的侧面侧朝向贯通孔的中心侧依次具有密接层和导电层。基板在频率 20GHz 下的介电损耗角正切为 0.0003 以上且 0.0005 以下。



1. 一种贯通电极基板, 具备:
基板, 具有第一面及位于所述第一面的相反一侧的第二面, 且设置有从所述第一面至所述第二面的贯通孔; 以及
贯通电极, 位于所述基板的所述贯通孔,
所述贯通孔的孔径根据所述基板的厚度方向上的位置而变化,
所述贯通孔包括具有 $10\mu\text{m}$ 以上的最小孔径的最小径部,
所述贯通孔的最大孔径为 $60\mu\text{m}$ 以下,
所述贯通电极从所述贯通孔的侧面侧朝向所述贯通孔的中心侧依次具有密接层和导电层,
所述基板在频率 20GHz 下的介电损耗角正切为 0.0002 以上且 0.0005 以下。
2. 根据权利要求1所述的贯通电极基板, 其中,
所述贯通孔在所述第一面与所述第二面之间具有构成所述最小径部的狭窄部,
所述狭窄部中的孔径为 $10\mu\text{m}$ 以上, 所述第一面中的孔径为 $60\mu\text{m}$ 以下, 所述第二面中的孔径为 $60\mu\text{m}$ 以下。
3. 根据权利要求1或2所述的贯通电极基板, 其中,
所述密接层包括钛Ti、氮化钛TiN或氧化锌ZnO中的任一种。
4. 根据权利要求1至3中任一项所述的贯通电极基板, 其中,
所述导电层包括铜Cu。
5. 根据权利要求1至4中任一项所述的贯通电极基板, 其中,
所述贯通孔的所述基板的所述第一面侧或所述基板的所述第二面侧由导电性材料密封。
6. 根据权利要求1至4中任一项所述的贯通电极基板, 其中,
所述贯通孔的内部由导电性材料填充,
所述导电性材料在所述基板的所述第一面侧具有第一面侧凹部,
所述导电性材料在所述基板的所述第二面侧具有第二面侧凹部,
所述第一面侧凹部中的距所述基板的所述第一面的深度为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下,
所述第二面侧凹部中的距所述基板的所述第二面的深度为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。
7. 根据权利要求1至4中任一项所述的贯通电极基板, 其中,
所述贯通孔的内部由树脂材料填充,
所述树脂材料在频率 20GHz 下的介电损耗角正切为 0.003 以上且 0.02 以下。
8. 根据权利要求7所述的贯通电极基板, 其中,
由所述树脂材料构成的树脂层形成于所述基板的所述第一面侧或所述基板的所述第二面侧的至少一方,
所述树脂层在俯视时与所述贯通电极重叠的位置具有开口部。
9. 根据权利要求1至8中任一项所述的贯通电极基板, 其中,
在所述基板的所述第一面侧或所述基板的所述第二面侧的至少一方具有绝缘树脂层,
构成所述绝缘树脂层的树脂材料在频率 20GHz 下的介电损耗角正切为 0.001 以上且 0.01 以下。
10. 根据权利要求9所述的贯通电极基板, 其中,

所述绝缘树脂层在俯视时与所述贯通电极重叠的位置具有开口部。

11. 根据权利要求1至10中任一项所述的贯通电极基板, 其中, 所述最小径部具有 $25\mu\text{m}$ 以上的最小孔径。

12. 根据权利要求1至11中任一项所述的贯通电极基板, 其中, 所述基板的厚度方向上的从所述第一面至所述最小径部的距离、或从所述第二面至所述最小径部的距离中的任一者为 $50\mu\text{m}$ 以下。

13. 根据权利要求1至12中任一项所述的贯通电极基板, 其中, 所述基材中的二氧化硅的含有率为90重量%以上。

14. 根据权利要求1至13中任一项所述的贯通电极基板, 其中, 所述贯通电极包括铜, 所述贯通孔中的铜的体积率为50%以下。

15. 根据权利要求1至14中任一项所述的贯通电极基板, 其中, 所述贯通孔的侧面的表面粗糙度为 5nm 以下。

贯通电极基板

技术领域

[0001] 本发明涉及具备贯通电极的贯通电极基板。

背景技术

[0002] 例如,如专利文献1所公开的那样,贯通电极基板具备:基板,包括第一面以及第二面;多个贯通孔,设置于基板;以及贯通电极,从基板的第一面侧到达第二面侧地设置于贯通孔的内部。这样的贯通电极基板一直以来用于各种各样的用途。例如,贯通电极基板被用于从智能手机那样的小型设备到大规模服务器那样的大型设备的各种电子设备。

[0003] 贯通电极基板的贯通电极通常被分类为填充类型(也称为填充通孔)和非填充类型(也称为保形通孔)。在填充通孔中,在贯通孔整体填充导电性的材料。在保形通孔中,在贯通孔的侧面设置有导电性的材料,贯通孔的中心部呈中空状。

[0004] 作为形成贯通电极的方法,例如已知有在贯通孔的侧面形成晶种层,通过电解电镀法在晶种层上形成镀覆层的方法。

[0005] 在先技术文献

[0006] 专利文献

[0007] 专利文献1:日本特开2018-163986号公报

发明内容

[0008] --发明要解决的技术课题--

[0009] 在安装于贯通电极基板的LSI器件中,高集成化显著。伴随着高集成化,对设置于贯通电极基板的贯通电极也要求高密度化以及微细化。进而,在近年来的LSI器件中,伴随着高速化的高频化也不断发展。安装这样的LSI器件的贯通电极基板的高频下的传输损耗成为问题。

[0010] 本公开的主要目的在于提供一种能够有效地解决上述课题的贯通电极基板。

[0011] --用于解决课题的手段--

[0012] 本公开的一实施方式是一种贯通电极基板,具备:基板,具有第一面以及位于所述第一面的相反一侧的第二面,设置有从所述第一面至所述第二面的贯通孔;以及贯通电极,位于所述基板的所述贯通孔,所述贯通孔的孔径根据所述基板的厚度方向上的位置而变化,所述贯通孔包括具有 $10\mu\text{m}$ 以上的最小孔径的最小径部,所述贯通孔的最大孔径为 $60\mu\text{m}$ 以下,所述贯通电极从所述贯通孔的侧面侧朝向所述贯通孔的中心侧依次具有密接层和导电层,所述基板在频率 20GHz 下的介电损耗角正切(dissipation tangent)为 0.0003 以上且 0.0005 以下。

[0013] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述贯通孔在所述第一面与所述第二面之间具有构成所述最小径部的狭窄部,所述狭窄部中的孔径为 $10\mu\text{m}$ 以上,所述第一面中的孔径为 $60\mu\text{m}$ 以下,所述第二面中的孔径为 $60\mu\text{m}$ 以下。

[0014] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述密接层包括

钛(Ti)、氮化钛(TiN)或氧化锌(ZnO)中的任一种。

[0015] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述导电层包括铜(Cu)。

[0016] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述贯通孔的所述基板的所述第一面侧或者所述基板的所述第二面侧由导电性材料密封。

[0017] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述贯通孔的内部由导电性材料填充,所述导电性材料在所述基板的所述第一面侧具有第一面侧凹部,在所述基板的所述第二面侧具有第二面侧凹部,所述第一面侧凹部中的距所述基板的所述第一面的深度为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下,所述第二面侧凹部中的距所述基板的所述第二面的深度为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。

[0018] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述贯通孔的内部由树脂材料填充,所述树脂材料在频率20GHz下的介电损耗角正切为0.003以上且0.02以下。

[0019] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,由所述树脂材料构成的树脂层形成于所述基板的所述第一面侧或所述基板的所述第二面侧的至少一方,所述树脂层在俯视时与所述贯通电极重叠的位置具有开口部。

[0020] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,在所述基板的所述第一面侧或所述基板的所述第二面侧的至少一方具有绝缘树脂层,构成所述绝缘树脂层的树脂材料在频率20GHz下的介电损耗角正切为0.001以上且0.01以下。

[0021] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述绝缘树脂层在俯视时与所述贯通电极重叠的位置具有开口部。

[0022] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述最小径部具有 $25\mu\text{m}$ 以上的最小孔径。

[0023] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述基板的厚度方向上的从所述第一面到所述最小径部的距离、或者从所述第二面到所述最小径部的距离中的任一者为 $50\mu\text{m}$ 以下。

[0024] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述基材中的二氧化硅的含有率为90重量%以上。

[0025] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述贯通电极包括铜,所述贯通孔中的铜的体积率为50%以下。

[0026] 在本公开的一个实施方式所涉及的贯通电极基板中,也可以是,所述贯通孔的侧面的表面粗糙度为5nm以下。

[0027] --发明效果--

[0028] 根据本公开,能够提供具备与高密度化以及微细化相应的贯通电极且能够减小高频下的传输损耗的贯通电极基板。

附图说明

[0029] 图1A是表示本公开的贯通电极基板的一个例子的示意性剖视图。

[0030] 图1B表示贯通电极基板具备扩散抑制层的例子的示意性剖视图。

- [0031] 图2是构成图1A所示的贯通电极基板的基板的示意性剖视图。
- [0032] 图3是用于说明贯通孔中的铜的体积率的图。
- [0033] 图4是表示向基板照射激光的工序哦图。
- [0034] 图5是表示蚀刻基板的工序的图。
- [0035] 图6是将贯通孔的侧面放大表示的图。
- [0036] 图7是表示本公开的贯通电极基板的另一个例子的示意性剖视图。
- [0037] 图8是表示本公开的贯通电极基板的另一个例子的示意性剖视图。
- [0038] 图9是表示本公开的贯通电极基板的另一个例子的示意性剖视图。
- [0039] 图10是表示本公开的贯通电极基板的另一个例子的示意性剖视图。
- [0040] 图11是表示本公开的贯通电极基板的另一个例子的示意性剖视图。
- [0041] 图12是表示本公开的贯通电极基板的另一个例子的示意性剖视图。
- [0042] 图13是表示构成贯通电极基板的基板的另一个例子的示意性剖视图。

具体实施方式

[0043] 以下,参照附图对本公开的实施方式所涉及的贯通电极基板进行详细说明。另外,以下所示的实施方式是本公开的实施方式的一个例子,本公开并不限于这些实施方式来解释。此外,在本说明书中,“基板”、“基材”等用语并非仅基于称呼的不同而相互区分。进而,关于在本说明书中使用的确定形状、几何学的条件以及它们的程度的、例如“平行”、“正交”等用语、长度、角度的值等,不受严格意义束缚,包括能够期待同样功能的程度的范围进行解释。此外,在本实施方式所参照的附图中,对相同部分或者具有相同功能的部分标注相同的附图标记或者类似的附图标记,有时省略其重复的说明。此外,为了便于说明,附图的尺寸比率有时与实际的比率不同,有时从附图中省略结构的一部分。

[0044] <第一实施方式>

[0045] 首先,使用图1A、图2对本公开的贯通电极基板的一个实施方式所涉及的贯通电极基板1进行说明。在此,图1A是表示贯通电极基板1的主要部分的一个例子的示意性剖视图,图2是构成图1A所示的贯通电极基板1的基板的示意性剖视图。

[0046] 如图1A所示,贯通电极基板1具备设置有贯通孔13的基板10和位于基板10的贯通孔13的贯通电极20A。此外,贯通电极基板1在第一面11侧具有第一面侧布线31,在第二面12侧具有第二面侧布线32。

[0047] 如图2所示,基板10具有第一面11以及位于第一面11的相反一侧的第二面12。在基板10设置有从第一面11至第二面12的贯通孔13。

[0048] 贯通孔13的孔径也可以根据基板10的厚度方向上的位置而变化。贯通孔13在第一面11与第二面12之间具有狭窄部14。在本实施方式中,在狭窄部14中,贯通孔13的孔径最小。贯通孔13的狭窄部14中的孔径(图2所示的D2)小于第一面11中的孔径(图2所示的D1),并且小于第二面12中的孔径(图2所示的D3)。

[0049] 在图1A中,作为一个例子,放大示出形成于贯通电极基板1所具有的一个贯通孔13的贯通电极(贯通电极20A)的剖视图。通常,在贯通电极基板1形成有多个贯通孔,在各贯通孔分别设置有贯通电极。

[0050] 以下,对贯通电极基板1的各结构要素进行说明。

[0051] (基板)

[0052] 基板10包括具有固定的绝缘性的材料。例如,作为构成基板10的材料,能够举出氟系树脂、各种陶瓷、各种玻璃、石英、合成石英等。

[0053] 在本公开中,基板10的高频下的介电损耗角正切优选尽可能小。这是因为能够减小由基板10构成的贯通电极基板1的高频下的传输损耗。另外,“传输损耗小”是指传输损耗的值更接近0(零)的值。

[0054] 其中,介电损耗角正切小的基板的价格容易变高。因此,考虑介电损耗角正切的值和成本来选择基板10。

[0055] 从上述那样的观点出发,在本公开中,基板10在频率20GHz下的介电损耗角正切优选为0.0005以下。基板10在频率20GHz下的介电损耗角正切可以为0.0002以上,也可以为0.0003以上。

[0056] 基板10中的二氧化硅(SiO_2)的含有率例如为90重量%以上,也可以为95重量%以上。由此,能够降低基板10的高频下的介电损耗角正切。另一方面,认为二氧化硅(SiO_2)的含有率越高,基板的价格越高。例如,包括石英的基板10通常比包括合成石英的基板10昂贵。考虑到这一点,基板10中的二氧化硅(SiO_2)的含有率可以为99重量%以下,也可以为98重量%以下。基板10中的二氧化硅(SiO_2)的含有率通过能量分散型X射线光谱法(ESD)来测定。

[0057] 基板10优选具有较小的热膨胀系数。基板10的热膨胀系数例如为0.5ppm以上且1.0ppm以下。

[0058] 基板10的厚度(图2所示的T)在能够减小贯通孔的孔径这一点上优选,但另一方面,在强度方面不利。

[0059] 在贯通电极基板1的制造工序中,包括研磨工序,典型的是CMP(Chemical Mechanical Polishing,化学机械研磨)工序,但在基板10的厚度过薄的情况下,有可能在该研磨工序中破损。

[0060] 因此,基板10的厚度例如优选为300 μm 以上且500 μm 以下。

[0061] (贯通孔)

[0062] 如图2所示,在基板10设置有从第一面11至第二面12的贯通孔13。贯通孔13在第一面11与第二面12之间具有孔径最小的狭窄部14。贯通孔13的狭窄部14中的孔径(图2所示的D2)小于第一面11中的孔径(图2所示的D1),并且小于第二面12中的孔径(图2所示的D3)。

[0063] 换言之,在剖视时,形成于基板10的贯通孔13的侧面包括:从基板10的第一面11侧朝向狭窄部14而前端变细的第一锥状的部分15;以及从基板10的第二面12侧朝向狭窄部14而前端变细的第二锥状的部分16。第一锥状的部分15和第二锥状的部分16通过狭窄部14结合。

[0064] 俯视时的贯通孔13的第一面11侧以及第二面12侧的形态通常为圆形状。贯通孔13的横截面的形态通常为圆形状。因此,贯通孔13也能够表现为将两个圆锥台结合的形态。第一圆锥台以及第二圆锥台分别包括下底和具有比下底小的面积的上底。通过将第一圆锥台的上底与第二圆锥台的上底结合,实现贯通孔13的形状。在这种情况下,被结合的上底的部分相当于狭窄部14。

[0065] 另外,上述的锥状是指在大局上观察的情况下为“锥形”。在图2所示的贯通孔13的

剖视的例子中,侧面的第一锥状的部分15以及第二锥状的部分16直线地延伸。虽未图示,但侧面的第一锥状的部分15以及第二锥状的部分16也可以呈曲线状延伸,或者在一部分包括曲线部分,或者具有直线状部分和曲线状部分。如后所述,贯通孔13的侧面也可以包括微细的凹凸。即使在这些情况下,如果是大局上观察的“锥形”,则这些形状也包括在锥状的概念中。

[0066] 由于贯通孔13具有上述那样的形态,因此能够有效地减小贯通孔13的第一面11侧的孔径和贯通孔13的第二面12侧的孔径双方。以下对其理由进行说明。

[0067] 贯通电极基板的制造工序也可以包括通过电解镀覆增加贯通电极的厚度的工序。在这种情况下,贯通电极基板的制造工序也可以包括形成晶种层的工序。在形成晶种层的工序中,例如,在贯通孔的侧面的倾斜接近垂直的情况下,若利用溅射法形成晶种层,则在远离第一面11或第二面12的位置,有时无法形成所需的膜厚的晶种层。因此,通过之后的电解镀覆形成的贯通电极有时不具有期望的厚度。因此,贯通孔的侧面优选为与垂直相比具有倾斜的形态。

[0068] 作为贯通孔的侧面具有倾斜的情况下的贯通孔的方式,考虑贯通孔在第一面11与第二面12之间具有狭窄部14的方式和贯通孔不具有狭窄部14的方式。在贯通孔不具有狭窄部14的方式中,第一侧(例如第一面11侧)的孔径的大小与第二侧(例如第二面12侧)的孔径的大小不同。而且,伴随着基板10的厚度变大,该第一侧(例如第一面11侧)的孔径的大小与第二侧(例如第二面12侧)的孔径的大小之差变大。

[0069] 另一方面,如果是如贯通孔13那样形成有狭窄部14的方式,则能够减小第一侧(例如第一面11侧)的孔径的大小与第二侧(例如第二面12侧)的孔径的大小之差。即,能够有效地减小贯通孔13的第一面11侧的孔径和贯通孔13的第二面12侧的孔径这两者。

[0070] 因而,如果是贯通孔13那样的形态,则能够在基板10形成更多的贯通孔。即,在贯通电极基板1中,能够使每单位面积的贯通电极的数量更多,能够提高贯通电极基板1的贯通电极的分布密度。

[0071] 此外,如果是贯通孔13那样的形态,则能够有效地减小贯通孔13的第一面11侧的孔径和贯通孔13的第二面12侧的孔径方。因此,能够使贯通电极基板1的贯通电极更加微细化。

[0072] 第一面11中的孔径D1以及第二面12中的孔径D3越小,越能够提高贯通电极基板1的贯通电极的分布密度,并且能够使贯通电极微细化。然而,狭窄部14中的孔径D2比孔径D1以及孔径D3小,因此制造中的困难性增加。

[0073] 从上述那样的观点出发,在本公开中,优选狭窄部14中的孔径D2为 $10\mu\text{m}$ 以上,第一面11中的孔径D1为 $60\mu\text{m}$ 以下,第二面12中的孔径D3为 $60\mu\text{m}$ 以下。

[0074] 通过使孔径D1以及孔径D3为 $60\mu\text{m}$ 以下,能够提高俯视时的贯通电极的分布密度。例如,能够使俯视时的贯通电极的排列间距为 $100\mu\text{m}$ 以下。孔径D1与孔径D2之差、或孔径D3与孔径D2之差的至少一方优选为 $10\mu\text{m}$ 以上。

[0075] 对狭窄部14中的孔径D2进行详细说明。若孔径D2过小,则认为在贯通电极的形成工序中产生不良。例如,在通过非电解镀覆形成晶种层的工序中,认为在狭窄部14容易形成液膜。当在狭窄部14形成液膜时,晶种层难以在狭窄部14析出。因此,认为在之后的电解镀覆中,后述的导电层23的厚度局部变小,或者导电层23局部地未形成。考虑到这一点,孔径

D2例如为25 μm 以上,可以为28 μm 以上,也可以为30 μm 以上。

[0076] 另一方面,若孔径D2过大,则认为俯视时的贯通电极的布局的自由度降低。第一面11中的孔径D1比狭窄部14中的孔径D2大。因此,在确定了俯视时相邻的两个贯通电极之间的间隔的最小值的情况下,孔径D2越大,孔径D1也越大,因此第一面11中的每单位面积的贯通电极的数量变少。即,孔径D2越大,越难以提高贯通电极的分布密度。同样地,孔径D2越大,第二面12中的每单位面积的贯通电极的数量越少。考虑到这一点,孔径D2例如为50 μm 以下,可以为45 μm 以下,也可以为40 μm 以下。

[0077] 更具体而言,作为优选的方式,例如能够举出第一面11中的孔径D1为40 μm 、狭窄部14中的孔径D2为25 μm 、第二面12中的孔径D3为50 μm 的方式。

[0078] 另外,在图2所示的例子中,示出了第一面11中的孔径D1比第二面12中的孔径D3小的方式例(即, $D1 < D3$ 的例子),但本公开的实施方式并不限于此。例如,两者的大小可以相同(即, $D1 = D3$)。例如,贯通孔13的第一面11侧的孔径可以大于第二面12侧的孔径(即, $D1 > D3$)。这些变形例不仅应用于本公开的第一实施方式,也可以应用于后述的第二至第七实施方式。

[0079] 在图2中,距离T1表示基板10的厚度方向上的从第一面11到狭窄部14的距离。距离T2是基板10的厚度方向上的从第二面12到狭窄部14的距离。将距离T1以及距离T2中的较小的一方也称为狭窄部14的深度位置。在图2所示的例子中,距离T1比距离T2小。因此,距离T1相当于狭窄部14的深度位置。

[0080] 如果狭窄部14的深度位置变得过大,则认为在贯通电极的形成工序中产生不良。例如,在通过非电解镀覆形成晶种层的工序中,认为在狭窄部14容易形成液膜。考虑到这一点,狭窄部14的深度位置例如为50 μm 以下,可以为40 μm 以下,也可以为35 μm 以下,还可以为30 μm 以下。

[0081] 在图2所示的例子中,示出了狭窄部14在基板10的厚度方向上的位置位于比基板10的厚度方向的中心位置靠第一面11侧的位置的方式例。即,距离T1小于距离T2。虽未图示,但本公开的实施方式并不限于此。例如,狭窄部14的位置也可以是基板10的厚度方向的中心位置。即,距离T1和距离T2也可以相等。例如,狭窄部14的位置也可以比基板10的厚度方向的中心位置更靠第二面12侧。即,距离T2也可以小于距离T1。这些变形例也可以不仅应用于本公开的第一实施方式,还应用于后述的第二至第七实施方式。

[0082] [贯通孔的其他方式]

[0083] 此外,如图13所示,构成本公开的贯通电极基板的基板的贯通孔也可以是在第一面11与第二面12之间不具有孔径最小的狭窄部的方式。这不仅是本公开的第一实施方式,后述的第二至第七实施方式也同样。

[0084] 例如,在图13所示的方式中,在剖视时,形成于基板10A的贯通孔13A的侧面成为从基板10A的第二面12侧朝向第一面11侧前端变细的锥状。而且,贯通孔13A的孔径的第一面11侧的孔径(图13所示的D4)为最小,第二面12侧的孔径(图13所示的D5)为最大。

[0085] 在这样的方式的情况下,为了形成具备与高密度化以及微细化相应的贯通电极的贯通电极基板,贯通孔13A的孔径优选最小孔径为10 μm 以上,最大孔径为60 μm 以下。即,在图13所示的方式中,优选贯通孔13A的第一面11侧的孔径(图13所示的D4)为10 μm 以上,第二面12侧的孔径(图13所示的D5)为60 μm 以下。

[0086] 更具体而言,作为图13所示的基板10A的优选方式,例如能够举出贯通孔13A的第一面11侧的孔径为 $30\mu\text{m}$ 、第二面12侧的孔径为 $45\mu\text{m}$ 的方式。

[0087] 另外,在图13所示的例子中,示出了贯通孔13A的第一面11侧的孔径(图13所示的 D_4)小于第二面12侧的孔径(图13所示的 D_5)的方式例(即, $D_4 < D_5$),但本公开的实施方式并不限于此。例如,也可以是贯通孔13的第一面11侧的孔径比第二面12侧的孔径大的方式(即, $D_4 > D_5$)。关于这一点,不仅是本公开的第一实施方式,后述的第二至第七实施方式也同样。

[0088] 将具有最小孔径的贯通孔13、13A的部分也称为最小径部。在图1、图2所示的例子中,贯通孔13的狭窄部14构成最小径部。在图13所示的例子中,位于第一面11的贯通孔13A的部分构成最小径部。

[0089] (贯通电极)

[0090] 贯通电极20A位于基板10的贯通孔13,由具有导电性的材料构成。

[0091] 在图1A所示的贯通电极基板1中,贯通电极20A从基板10的第一面11侧至第二面12侧沿着贯通孔13的侧面形成,贯通孔13的中心侧成为中空状。即,贯通电极20A成为被称为保形通孔的形态。

[0092] 此外,如图1A放大所示,贯通电极20A由多个层构成,从贯通孔13的侧面侧朝向贯通孔13的中心侧依次具有密接层21、晶种层22和导电层23。

[0093] 图1B是表示贯通电极20A的另一例的剖视图。贯通电极20A也可以从贯通孔13的侧面侧朝向贯通孔13的中心侧依次具有扩散抑制层24、密接层21、晶种层22和导电层23。

[0094] 密接层21设置于基板10与晶种层22之间,起到提高基板10与晶种层22的密接性的效果。密接层21包括钛(Ti)、氮化钛(TiN)、氧化钛(TiO)或氧化锌(ZnO)中的任一种,通过溅射离子蒸镀、PVD、或溶胶凝胶法形成。

[0095] 晶种层22是具有导电性的层,在通过电解镀覆处理形成导电层23的电解镀覆工序时,成为用于使镀覆液中的金属离子析出而使导电层23生长的基台。作为晶种层22的材料,能够使用铜(Cu)、钛(Ti)、它们的组合等具有导电性的材料。晶种层22的材料可以与导电层23的材料相同,也可以不同。晶种层22的厚度例如为 50nm 以上且 1000nm 以下。晶种层22例如可以使用溅射法、蒸镀法、或者溅射法以及蒸镀法的组合的方法来形成。晶种层22也可以通过非电解镀覆法、离子镀法等形成。在使用非电解镀覆法的情况下,可以在密接层21上预先附着钯(Pd)等催化剂。由此,容易在密接层21上形成晶种层22。

[0096] 导电层23是在晶种层22上通过电解镀覆形成的具有导电性的层。作为构成导电层23的材料,能够使用铜(Cu)、金(Au)、银(Ag)、铂(Pt)、铑(Rh)、锡(Sn)、铝(Al)、镍(Ni)、铬(Cr)等金属或使用它们的合金等、或者将它们层叠而成的材料。

[0097] 在贯通电极基板1中的导电层23的厚度(图1A所示的 t)小于 $1\mu\text{m}$ 的情况下,存在电阻变大、电特性降低这样的不良情况。因此,导电层23的厚度(图1A所示的 t)为贯通孔13的狭窄部14中的孔径(图2所示的 D_2)以下,优选为 $1\mu\text{m}$ 以上。

[0098] 扩散抑制层24是用于抑制贯通电极20A所包括的铜等金属向基板10内扩散的层。扩散抑制层24包括氮化硅(SiN)等无机化合物。扩散抑制层24的厚度例如为 50nm 以上且 200nm 以下。

[0099] 贯通电极20A所包括的铜等金属具有比基板10大的热膨胀系数。因此,在贯通孔13

的整体填充有铜等金属的情况下,由于热膨胀系数之差,贯通电极20A或基板10有可能产生裂缝等破损。考虑到这一点,优选规定贯通孔13中的铜等金属的体积率的上限。贯通孔13中的铜的体积率例如为50%以下,可以为45%以下,也可以为40%以下。贯通孔13中的铜的体积率例如为5%以上,可以为10%以上,可以为20%以上,也可以为30%以上。

[0100] 图3是用于说明贯通孔13中的铜的体积率的图。体积率是位于贯通孔13的晶种层22以及导电层23的体积相对于贯通孔13的填充空间的体积的百分率。填充空间的体积是位于比密接层21更靠内侧的位置的贯通孔13的部分的体积。在图3中,填充空间是由标注有附图标记13V的虚线包围的部分。

[0101] (贯通电极基板的制造方法)

[0102] 对贯通电极基板1的制造方法的一个例子进行说明。首先,准备基板10。接着,实施在基板10形成贯通孔13的贯通孔形成工序。

[0103] 如图4所示,贯通孔形成工序也可以包括向基板10照射激光的处理。激光照射到形成有贯通孔13的基板10的部位。照射了激光的基板10的部位被改质。如图4所示,也可以向第一面11照射激光L1,向第二面12照射激光L2。激光L1的强度也可以与激光L2的强度不同。例如,激光L2的强度也可以比激光L1的强度大。

[0104] 接着,贯通孔形成工序进行基板10的湿式蚀刻处理。例如,通过氢氟酸等蚀刻液对基板10进行蚀刻。基板10在被激光改质的部位被优先蚀刻。图5是表示通过蚀刻形成于基板10的贯通孔13的一个例子的图。通过上述方法形成的贯通孔13的侧面能够具有没有拐点的连续的形状。例如,第一锥状的部分15和第二锥状的部分16能够在狭窄部14连续地连接。例如,在贯通孔13的剖视图中,狭窄部14的切线能够与第一面11的法线方向Z平行地延伸。

[0105] 通过上述方法形成的贯通孔13的侧面能够具有小的表面粗糙度。图6是将贯通孔13的侧面放大表示的图。贯通孔13的侧面的表面粗糙度例如为5nm以下。由此,密接层21容易均匀地附着于贯通孔13的侧面。此外,晶种层22容易均匀地附着于密接层21。在不使用密接层21的情况下,晶种层22容易均匀地附着于贯通孔13的侧面。此外,通过贯通孔13的侧面的表面粗糙度小,能够减少由趋肤效应引起的高频信号的损耗。因此,能够提高贯通电极20A的高频特性。

[0106] 贯通孔13的侧面的表面粗糙度例如基于贯通孔13的截面照片来计算。例如,关于一个贯通孔13,基于截面照片测定侧面的多个凹凸的高度。接着,计算高度的平均值。平均值可用作贯通孔13的侧面的表面粗糙度。

[0107] 然后,在贯通孔13形成贯通电极20A。例如,首先,在贯通孔13的侧面形成扩散抑制层24。接着,在扩散抑制层24上形成密接层21。接着,在密接层21上形成晶种层22。接着,在晶种层22上形成导电层23。这样,制造具备贯通电极20A的贯通电极基板1。

[0108] <第二实施方式>

[0109] 接着,使用图7对本公开的贯通电极基板的一个实施方式所涉及的贯通电极基板2进行说明。在此,图7是表示贯通电极基板2的主要部位的一个例子的示意性剖视图。

[0110] 如图7所示,贯通电极基板2具备设置有贯通孔13的基板10和位于基板10的贯通孔13的贯通电极20B。此外,贯通电极基板2在第一面11侧具有第一面侧布线31,在第二面12侧具有第二面侧布线32。

[0111] 在图1A所示的上述的贯通电极基板1中,贯通电极20A从基板10的第一面11侧至第

二面12侧沿着贯通孔13的侧面形成,贯通孔13的中心侧成为中空状。

[0112] 另一方面,在图7所示的贯通电极基板2中,贯通孔13在基板10的第一面11侧被构成贯通电极20B的导电性材料密封。

[0113] 另外,在贯通电极基板2中,基板10的第二面12侧的贯通电极20B与图1A所示的贯通电极基板1的贯通电极20A同样,沿着贯通孔13的侧面形成,贯通孔13的中心侧成为中空状。

[0114] 此外,虽然未图示,但贯通电极基板2的贯通电极20B也与贯通电极基板1的贯通电极20A同样地由多个层构成,从贯通孔13的侧面侧朝向贯通孔13的中心侧依次具有密接层21、晶种层22以及导电层23。具有这样的形态的贯通电极20B例如能够通过仅对基板10的第一面11侧的晶种层22供电,并在其上通过电解镀覆使导电层23生长而得到。

[0115] 在图7所示的贯通电极基板2中,也与图1A所示的贯通电极基板1同样地,通过使基板10的高频下的介电损耗角正切为给定的范围,能够减小高频下的传输损耗。在贯通电极基板2中,基板10在频率20GHz下的介电损耗角正切也优选为0.0005以下。基板10在频率20GHz下的介电损耗角正切可以为0.0002以上,也可以为0.0003以上。

[0116] 此外,在图7所示的贯通电极基板2中,也是贯通孔13具有狭窄部14的方式,因此与图1A所示的贯通电极基板1同样地,能够有效地减小贯通孔13的第一面11侧的孔径和贯通孔13的第二面12侧的孔径双方。

[0117] 因而,在贯通电极基板2中,也能够使每单位面积的贯通电极的数量更多,能够提高贯通电极基板2的贯通电极的分布密度。此外,能够使贯通电极基板2的贯通电极更加微细化。

[0118] 进而,在图7所示的贯通电极基板2中,能够在俯视时在贯通孔13的孔径内进行安装的设备等的端子与贯通电极基板2的基板10的第一面11侧的贯通电极20B的连接。因此,能够进行更高密度的安装。

[0119] 在图7所示的贯通电极基板2的例子中,基板10的第一面11侧的贯通电极20B利用构成贯通电极20B的导电性材料密封贯通孔13。此外,基板10的第二面12侧的贯通电极20B沿着贯通孔13的侧面形成,贯通孔13的中心侧成为中空状。虽然未图示,但本实施方式并不限于图7的例子。

[0120] 例如,图7所示的贯通电极基板2也可以是上下翻转的形态。即,基板10的第二面12侧的贯通电极20B也可以利用构成贯通电极20B的导电性材料来密封贯通孔13。基板10的第一面11侧的贯通电极20B也可以沿着贯通孔13的侧面形成,贯通孔13的中心侧成为中空状。

[0121] <第三实施方式>

[0122] 接着,使用图8对本公开的贯通电极基板的一个实施方式所涉及的贯通电极基板3进行说明。在此,图8是表示贯通电极基板3的主要部位的一个例子的示意性剖视图。

[0123] 如图8所示,贯通电极基板3具备设置有贯通孔13的基板10和位于基板10的贯通孔13的贯通电极20C。此外,贯通电极基板3在第一面11侧具有第一面侧布线31,在第二面12侧具有第二面侧布线32。

[0124] 在此,在图1A所示的贯通电极基板1中,贯通电极20A从基板10的第一面11侧至第二面12侧沿着贯通孔13的侧面形成,贯通孔13的中心侧成为中空状。

[0125] 另一方面,在图8所示的贯通电极基板3中,贯通孔13的内部由构成贯通电极20C的

导电性材料填充。即,贯通电极20C成为被称为填充通孔的形态。

[0126] 另外,虽然未图示,但贯通电极基板3的贯通电极20C也与贯通电极基板1的贯通电极20A同样地由多个层构成,从贯通孔13的侧面侧朝向贯通孔13的中心侧依次具有密接层21、晶种层22以及导电层23。具有这样的形态的贯通电极20C例如能够通过从基板10的第一面11侧以及第二面12侧这两者向晶种层22供电,并通过电解镀覆使导电层23生长而得到。

[0127] 在图8所示的贯通电极基板3中,也与图1A所示的贯通电极基板1同样地,通过使基板10的高频下的介电损耗角正切为给定的范围,能够减小高频下的传输损耗。在贯通电极基板3中,基板10在频率20GHz下的介电损耗角正切也优选为0.0005以下。基板10在频率20GHz下的介电损耗角正切可以为0.0002以上,也可以为0.0003以上。

[0128] 此外,在图8所示的贯通电极基板3中,也是贯通孔13具有狭窄部14的方式,因此与图1A所示的贯通电极基板1同样地,能够有效地减小贯通孔13的第一面11中的孔径和贯通孔13的第二面12中的孔径双方。

[0129] 因而,在贯通电极基板3中,也能够使每单位面积的贯通电极的数量更多,能够提高贯通电极基板3的贯通电极的分布密度。此外,能够使贯通电极基板3的贯通电极更加微细化。

[0130] 进而,在图8所示的贯通电极基板3中,贯通电极20C具有填充通孔的构造。因此,在基板10的第一面11侧以及第二面12侧双方,能够在俯视时在贯通孔13的孔径内进行安装的设备等端子与贯通电极20C的连接。因此,能够进行更高密度的安装。

[0131] 此外,在贯通电极基板3中,优选构成贯通电极20C的导电性材料在基板10的第一面11侧以及第二面12侧分别具有凹部。

[0132] 如上所述,构成贯通电极20C的导电性材料通过电解镀覆形成,之后,形成于基板10的第一面11以及第二面12的不需要的导电性材料通过研磨被除去。该导电性材料典型地为铜(Cu)。在该研磨时,通过以在贯通电极20C的第一面11侧以及第二面12侧分别形成凹部地进行研磨,在基板10的第一面11以及第二面12的整个区域,容易完全除去各面上的导电性材料。此外,通常,在一张基板10设置有多个贯通电极20C,但通过如上述那样以形成凹部地进行研磨,能够在多个贯通电极20C的全部的第一面11侧以及第二面12侧形成固定深度的凹部。因而,能够稳定地进行之后形成的绝缘层的开口加工,能够抑制开口不良。

[0133] 例如,在图8所示的贯通电极基板3中,构成贯通电极20C的导电性材料在基板10的第一面11侧具有第一面侧凹部25,在基板10的第二面12侧具有第二面侧凹部26。

[0134] 第一面侧凹部25中的距基板10的第一面11的深度(图8所示的d1)优选为0.1 μm 以上且5 μm 以下。在第一面侧凹部25的深度大于5 μm 的情况下,在相对于贯通电极基板3在基板10的第一面11侧形成绝缘层时,有时绝缘层的膜厚在第一面侧凹部25局部变厚。在这种情况下,在绝缘层设置开口部(通孔)时有可能成为开口不良。

[0135] 另一方面,在制造技术上难以使第一面侧凹部25中的距基板10的第一面11的深度准确地成为零。为了具有制造上的裕度,优选为0.1 μm 以上的深度。

[0136] 同样地,第二面侧凹部26的距基板10的第二面12的深度(图8所示的d2)也优选为0.1 μm 以上且5 μm 以下。

[0137] 上述的方式例如可以通过如下方式制造:从基板10的第一面11侧以及第二面12侧这两侧向晶种层22供电,通过电解镀覆使导电层23生长之后,对基板10的第一面11侧以及

第二面12侧进行CMP (Chemical Mechanical Polishing) 研磨。

[0138] 第一面侧凹部25的深度(图8所示的d1)以及第二面侧凹部26的深度(图8所示的d2)根据孔径、研磨垫的硬度、研磨浆料的化学蚀刻与机械蚀刻的比率来决定。孔径越大,凹部的深度越大。研磨垫越柔软,越容易进入孔,因此深度变大。化学蚀刻速率越大,研磨浆料的深度越大。

[0139] <第四实施方式>

[0140] 接着,使用图9对本公开的贯通电极基板的一个实施方式所涉及的贯通电极基板4进行说明。在此,图9是表示贯通电极基板4的主要部位的一个例子的示意性剖视图。

[0141] 如图9所示,贯通电极基板4具备设置有贯通孔13的基板10和位于基板10的贯通孔13的贯通电极20A。此外,贯通电极基板4在第一面11侧具有第一面侧布线31,在第二面12侧具有第二面侧布线32。

[0142] 在此,在图1A所示的贯通电极基板1中,贯通孔13的中心侧成为中空状。另一方面,在图9所示的贯通电极基板4中,贯通孔13的内部由树脂材料41填充。即,图9所示的贯通电极基板4具有图1A所示的贯通电极基板1的结构,并且具有贯通孔13的内部被树脂材料41填充的方式。另外,虽然未图示,但贯通电极基板4的贯通电极20A也与贯通电极基板1的贯通电极20A同样地由多个层构成,从贯通孔13的侧面侧朝向贯通孔13的中心侧依次具有密接层21、晶种层22以及导电层23。

[0143] 如图9所示的贯通电极基板4那样,为了利用树脂材料41填充贯通孔13的内部,例如能够使用将由树脂材料41构成的膜粘贴于基板的第一面11侧以及第二面12侧双方,通过真空层压等方法填埋贯通孔的方法。

[0144] 基板的第一面11侧以及第二面12侧的多余的膜的部分例如能够使用刮板刮取除去。此外,也能够实施使用氧气的去凸轮处理来除去。

[0145] 这样,能够得到图9所示的贯通电极基板4。

[0146] 在图9所示的贯通电极基板4中,也与图1A所示的贯通电极基板1同样地,通过使基板10的高频下的介电损耗角正切为给定的范围,能够减小高频下的传输损耗。在贯通电极基板4中,基板10在频率20GHz下的介电损耗角正切也优选为0.0005以下。基板10在频率20GHz下的介电损耗角正切可以为0.0002以上,也可以为0.0003以上。

[0147] 此外,在图9所示的贯通电极基板4中,也是贯通孔13具有狭窄部14的方式,因此与图1A所示的贯通电极基板1同样地,能够有效地减小贯通孔13的第一面11侧的孔径和贯通孔13的第二面12侧的孔径双方。

[0148] 因而,在贯通电极基板4中,也能够使每单位面积的贯通电极的数量更多,能够提高贯通电极基板4的贯通电极的分布密度。此外,能够使贯通电极基板4的贯通电极更加微细化。

[0149] 在图9所示的贯通电极基板4中,填充于贯通孔13的树脂材料41的高频下的介电损耗角正切优选为给定的范围的小的值。由此,与填充有介电损耗角正切更大的值的树脂的贯通电极基板相比,能够减小贯通电极基板4的高频下的传输损耗。在贯通电极基板4中,树脂材料41在频率20GHz下的介电损耗角正切例如为0.02以下,也可以为0.01以下。树脂材料41在频率20GHz下的介电损耗角正切也可以为0.003以上。

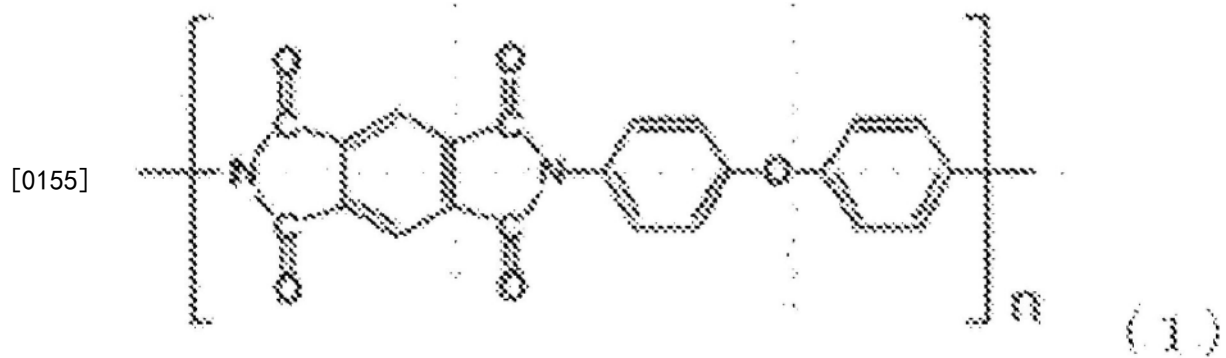
[0150] 树脂材料41的热膨胀系数例如为17ppm以上且70ppm以下。

[0151] 贯通电极基板4的贯通电极20A的传输损耗取决于填充于贯通孔13的树脂材料41的高频下的介电损耗角正切。树脂材料41的介电损耗角正切越小,传输损耗越小。对于树脂材料41,同时要求贯通孔内的填充性(例如,没有空隙),为了进行粘弹性控制,追加填料等成分。因此,作为结果,树脂材料41在频率20GHz下的介电损耗角正切为0.003以上。树脂材料41中的填料的含有率例如为30体积%以上且80体积%以下。

[0152] 作为树脂材料41的例子,也能够使用聚酰亚胺、环氧、苯并环丁烯树脂、聚酰胺、酚醛树脂、有机硅树脂、氟树脂、液晶聚合物、聚酰胺酰亚胺、聚苯并噁唑、氰酸酯树脂、芳族聚酰胺、聚烯烃、聚酯、BT树脂、FR-4、FR-5、聚缩醛、聚对苯二甲酸丁二醇酯、间规聚苯乙烯、聚苯硫醚、聚醚醚酮、聚醚腈、聚碳酸酯、聚苯硫醚聚砜、聚醚砜、聚芳酯、聚醚酰亚胺等。上述树脂可以单独使用,也可以组合使用2种以上的树脂。此外,也可以在上述树脂中同时采用玻璃、滑石、云母、二氧化硅、氧化铝等无机填料等来使用。

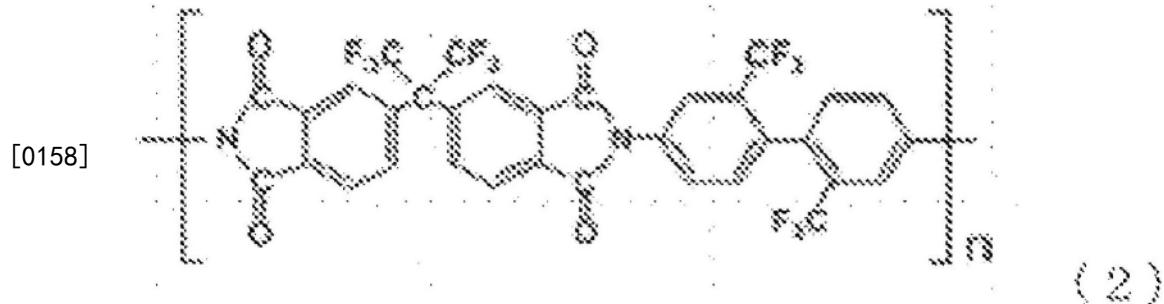
[0153] 树脂材料41也可以包含以下化合物1,其包含由下述化学式(1)表示的构造。

[0154] [化1]



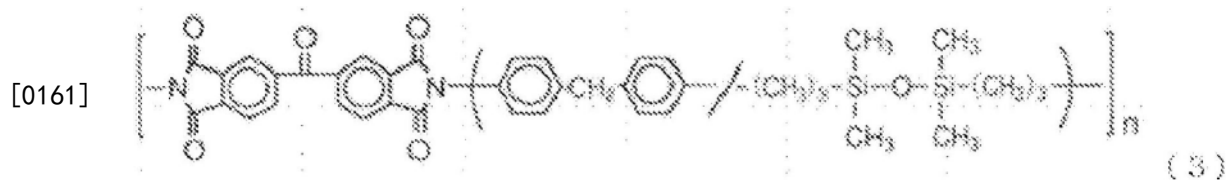
[0156] 树脂材料41也可以包含以下化合物2,其包含由下述化学式(2)表示的构造。

[0157] [化2]



[0159] 树脂材料41也可以包含化合物2,其包含由下述化学式(3)表示的构造的。

[0160] [化3]



[0162] 树脂材料41也可以以给定的比率包括上述的化合物1、化合物2以及化合物3。例如,树脂材料41也可以是以40:30:30的重量比包括化合物1、化合物2以及化合物3的聚酰亚胺。

[0163] 此外,在本实施方式中,也能够将由树脂材料41构成的树脂层形成于基板10的第一面11侧或基板10的第二面12侧的至少一方,用作绝缘层。例如,在图9所示的贯通电极基板4中,由树脂材料41构成的树脂层形成于基板10的第二面12侧。而且,通过使树脂材料41的高频下的介电损耗角正切为给定的范围,能够进一步减小贯通电极基板4的高频下的传输损耗。

[0164] 在此,优选上述树脂层在俯视时与所述贯通电极重叠的位置具有开口部。这是为了有时在贯通电极与基板的界面产生气体,并释放该气体。

[0165] 例如,在图9所示的贯通电极基板4中,在俯视时与贯通电极20A重叠的位置具有开口部51。

[0166] <第五实施方式>

[0167] 接着,使用图10对本公开的贯通电极基板的一个实施方式所涉及的贯通电极基板5进行说明。在此,图10是表示贯通电极基板5的主要部位的一个例子的示意性剖视图。

[0168] 如图10所示,贯通电极基板5具备设置有贯通孔13的基板10和位于基板10的贯通孔13的贯通电极20D。此外,贯通电极基板5在第一面11侧具有第一面侧布线31,在第二面12侧具有第二面侧布线32。

[0169] 此外,在图10所示的贯通电极基板5中,贯通孔13在基板10的第一面11侧被构成贯通电极20D的导电性材料密封。

[0170] 另外,在贯通电极基板5中,基板10的第二面12侧的贯通电极20D与图7所示的贯通电极基板2的贯通电极20B同样地,沿着贯通孔13的侧面形成,贯通孔13的中心侧成为中空状。

[0171] 此外,虽然未图示,但贯通电极基板5的贯通电极20D也与贯通电极基板2的贯通电极20B同样地由多个层构成,从贯通孔13的侧面侧朝向贯通孔13的中心侧依次具有密接层21、晶种层22以及导电层23。

[0172] 在图10所示的贯通电极基板5中,也与图7所示的贯通电极基板2同样地,通过使基板10的高频下的介电损耗角正切为给定的范围,能够减小高频下的传输损耗。在贯通电极基板5中,基板10在频率20GHz下的介电损耗角正切也优选为0.0005以下。基板10在频率20GHz下的介电损耗角正切可以为0.0002以上,也可以为0.0003以上。

[0173] 此外,在图10所示的贯通电极基板5中,也是贯通孔13具有狭窄部14的方式,因此与图7所示的贯通电极基板2同样地,能够有效地减小贯通孔13的第一面11中的孔径和贯通孔13的第二面12中的孔径双方。

[0174] 因而,在贯通电极基板5中,也能够使每单位面积的贯通电极的数量更多,能够提高贯通电极基板5的贯通电极的分布密度。此外,能够使贯通电极基板5的贯通电极更加微细化。

[0175] 此外,在图10所示的贯通电极基板5中,在俯视时能够在贯通孔13的孔径内进行安装的设备等的端子与贯通电极基板5的基板10的第一面11侧的贯通电极20D的连接,因此能够进行更高密度的安装。

[0176] 此外,图10所示的贯通电极基板5在基板10的第一面11侧具有绝缘树脂层42。绝缘树脂层42的高频下的介电损耗角正切优选为给定的范围的较小的值。由此,与将介电损耗角正切更大的值的树脂用于绝缘层的贯通电极基板相比,能够减小贯通电极基板5的高频

下的传输损耗。

[0177] 在贯通电极基板5中,绝缘树脂层42在频率20GHz下的介电损耗角正切优选为0.001以上且0.01以下。

[0178] 在贯通电极基板5那样的方式中,在绝缘树脂层42之上形成传输线路的情况下,绝缘树脂层42的介电损耗角正切越小,传输损耗越小。因而,绝缘树脂层42在频率20GHz下的介电损耗角正切优选为0.01以下。绝缘树脂层42在频率20GHz下的介电损耗角正切也可以小于0.003。另一方面,若绝缘树脂层42在频率20GHz下的介电损耗角正切小于0.001,则有可能损害作为绝缘层的布线密接性。因而,绝缘树脂层42在频率20GHz下的介电损耗角正切优选为0.001以上。绝缘树脂层42在频率20GHz下的介电损耗角正切也可以为0.0017以上。

[0179] 绝缘树脂层42的热膨胀系数例如为30ppm以上且100ppm以下。

[0180] 作为构成绝缘树脂层42的树脂的例子,能够举出环氧系树脂、聚苯醚系树脂、聚四氟乙烯树脂等氟系树脂等。作为环氧系树脂的具体例,能够举出味之素Fine-Techno株式会社制的GY1 1、GL 102、太阳油墨制造株式会社制的Zeto 517X等。作为聚苯醚系树脂的具体例,能够举出Namix株式会社制的NC 0209等。作为氟系树脂的具体例,能够举出旭硝子株式会社制的CYTOP、EPRIMAL等。

[0181] 构成绝缘树脂层42的树脂也可以与上述的树脂材料41相同。

[0182] 绝缘树脂层42也可以包括包含由上述化学式(1)表示的构造的化合物1。

[0183] 绝缘树脂层42也可以包括包含由上述化学式(2)表示的构造的化合物2。

[0184] 绝缘树脂层42也可以包括包含由上述化学式(3)表示的构造的化合物3。

[0185] 绝缘树脂层42也可以以给定的比率包括上述的化合物1、化合物2以及化合物3。例如,树脂材料41也可以是以10:60:30的重量比包括化合物1、化合物2以及化合物3的聚酰亚胺。

[0186] 绝缘树脂层42优选在俯视时与所述贯通电极重叠的位置具有开口部。这是为了有时在贯通电极与基板的界面产生气体,并释放该气体。

[0187] 例如,在图10所示的贯通电极基板5中,在俯视时与贯通电极20D重叠的位置具有开口部52。

[0188] <第六实施方式>

[0189] 接着,使用图11对本公开的贯通电极基板的一个实施方式所涉及的贯通电极基板6进行说明。在此,图11是表示贯通电极基板6的主要部位的一个例子的示意性剖视图。

[0190] 如图11所示,贯通电极基板6具备设置有贯通孔13的基板10和位于基板10的贯通孔13的贯通电极20A。此外,贯通电极基板6在第一面11侧具有第一面侧布线31,在第二面12侧具有第二面侧布线32。

[0191] 在此,在图1A所示的贯通电极基板1中,贯通孔13的中心侧成为中空状。另一方面,在图11所示的贯通电极基板6中,贯通孔13的内部由树脂材料41填充。即,图11所示的贯通电极基板6具有图1A所示的贯通电极基板1的结构,并且具有贯通孔13的内部被树脂材料41填充的方式。另外,虽然未图示,但贯通电极基板6的贯通电极20A也与贯通电极基板1的贯通电极20A同样地由多个层构成,从贯通孔13的侧面侧朝向贯通孔13的中心侧依次具有密接层21、晶种层22以及导电层23。

[0192] 此外,在图11所示的贯通电极基板6中,由树脂材料41构成的树脂层形成于基板10

的第一面11侧和第二面12侧双方。进而,在基板10的第一面11侧和第二面12侧双方,在由树脂材料41构成的树脂层上形成有绝缘树脂层42。

[0193] 而且,由树脂材料41构成的树脂层在俯视时与贯通电极20A重叠的位置具有开口部51,绝缘树脂层42在俯视时与开口部51重叠的位置具有开口部52。

[0194] 在图11所示的贯通电极基板6中,也与图1A所示的贯通电极基板1同样地,通过使基板10的高频下的介电损耗角正切为给定的范围,能够减小高频下的传输损耗。在贯通电极基板6中,基板10在频率20GHz下的介电损耗角正切也优选为0.0005以下。基板10在频率20GHz下的介电损耗角正切也可以为0.0002以上,也可以为0.0003以上。

[0195] 此外,在图11所示的贯通电极基板6中,也是贯通孔13具有狭窄部14的方式,因此与图1A所示的贯通电极基板1同样地,能够有效地减小贯通孔13的第一面11侧的孔径和贯通孔13的第二面12侧的孔径双方。

[0196] 因而,在贯通电极基板6中,也能够使每单位面积的贯通电极的数量更多,能够提高贯通电极基板6的贯通电极的分布密度。此外,能够使贯通电极基板6的贯通电极更加微细化。

[0197] 此外,在图11所示的贯通电极基板6中,也与图9所示的贯通电极基板4同样地,填充于贯通孔13的树脂材料41的高频下的介电损耗角正切优选为给定的范围。由此,能够进一步减小贯通电极基板4的高频下的传输损耗。在贯通电极基板6中,树脂材料41在频率20GHz下的介电损耗角正切例如为0.02以下,也可以为0.01以下。树脂材料41在频率20GHz下的介电损耗角正切也可以为0.003以上。

[0198] 此外,在图11所示的贯通电极基板6中,由树脂材料41构成的树脂层形成于基板10的第一面11侧和第二面12侧双方。因而,通过使树脂材料41的高频下的介电损耗角正切为给定的范围,能够进一步减小贯通电极基板6的高频下的传输损耗。

[0199] 进而,在图11所示的贯通电极基板6中,在基板10的第一面11侧和第二面12侧双方,在由树脂材料41构成的树脂层上形成有绝缘树脂层42。因而,通过使构成绝缘树脂层42的树脂的高频下的介电损耗角正切为给定的范围,能够进一步减小贯通电极基板6的高频下的传输损耗。

[0200] 在贯通电极基板6中,构成绝缘树脂层42的树脂在频率20GHz下的介电损耗角正切也优选为0.001以上且0.01以下。构成绝缘树脂层42的树脂在频率20GHz下的介电损耗角正切可以为0.0017以上且小于0.003。

[0201] 也将第一面11侧的绝缘树脂层42称为第一绝缘树脂层42。也将第二面12侧的绝缘树脂层42称为第二绝缘树脂层42。将第一绝缘树脂层42的热膨胀系数、弹性模量和厚度相乘得到的值也称为第一参数P1。将第二绝缘树脂层42的热膨胀系数、弹性模量和厚度相乘得到的值也称为第二参数P2。第一绝缘树脂层42的厚度以及第二绝缘性树脂层42的厚度在不与布线以及导电层重叠的第一绝缘树脂层42的部分测定。优选第一参数P1与第二参数P2之差较小。例如,P2为 $0.8 \times P1$ 以上,优选为 $1.2 \times P1$ 以下。由此,能够减小在第一绝缘树脂层42产生的应力与在第二绝缘树脂层42产生的应力之差。

[0202] 由树脂材料41构成的树脂层在俯视时与贯通电极20A重叠的位置具有开口部51,绝缘树脂层42在俯视时与开口部51重叠的位置具有开口部52。

[0203] 因而,即使在贯通电极与基板的界面产生气体,也能够有效地释放该气体。

[0204] 虽然未图示,但也可以仅在第一面11或第二面12的一方设置由树脂材料41构成的树脂层和绝缘树脂层42。在这种情况下,由树脂材料41构成的树脂层的热膨胀系数与绝缘树脂层42的热膨胀系数的平均值优选为40ppm以上且60ppm以下。

[0205] <第七实施方式>

[0206] 接着,使用图12对本公开的贯通电极基板的一个实施方式所涉及的贯通电极基板7进行说明。在此,图12是表示贯通电极基板7的主要部位的一个例子的示意性剖视图。

[0207] 如图12所示,贯通电极基板7具备设置有贯通孔13的基板10和位于基板10的贯通孔13的贯通电极20A。此外,贯通电极基板7在第一面11侧具有第一面侧布线31,在第二面12侧具有第二面侧布线32。

[0208] 在此,在图1A所示的贯通电极基板1中,贯通孔13的中心侧成为中空状。另一方面,在图12所示的贯通电极基板7中,贯通孔13的内部由树脂材料41填充。即,图12所示的贯通电极基板7具有图1A所示的贯通电极基板1的结构,并且具有贯通孔13的内部被树脂材料41填充的方式。另外,虽然未图示,但贯通电极基板7的贯通电极20A也与贯通电极基板1的贯通电极20A同样地由多个层构成,从贯通孔13的侧面侧朝向贯通孔13的中心侧依次具有密接层21、晶种层22以及导电层23。

[0209] 此外,在图12所示的贯通电极基板7中,由树脂材料41构成的树脂层形成于基板10的第二面12侧。此外,在基板10的第一面11侧和第二面12侧双方形成有绝缘树脂层42。另外,在基板10的第二面12侧,在由树脂材料41构成的树脂层之上形成有绝缘树脂层42。

[0210] 而且,由树脂材料41构成的树脂层在俯视时与贯通电极20A重叠的位置具有开口部51,绝缘树脂层42也在俯视时与贯通电极20A重叠的位置具有开口部52。另外,在基板10的第二面12侧,在俯视时,在与由树脂材料41构成的树脂层的开口部51重叠的位置形成有绝缘树脂层42的开口部52。

[0211] 在图12所示的贯通电极基板7中,也与图1A所示的贯通电极基板1同样地,通过使基板10的高频下的介电损耗角正切为给定的范围,能够减小高频下的传输损耗。在贯通电极基板7中,基板10在频率20GHz下的介电损耗角正切也优选为0.0005以下。基板10在频率20GHz下的介电损耗角正切可以为0.0002以上,也可以为0.0003以上。

[0212] 此外,在图12所示的贯通电极基板7中,也是贯通孔13具有狭窄部14的方式,因此与图1A所示的贯通电极基板1同样地,能够有效地减小贯通孔13的第一面11侧的孔径和贯通孔13的第二面12侧的孔径双方。

[0213] 因而,在贯通电极基板7中,也能够使每单位面积的贯通电极的数量更多,能够提高贯通电极基板7的贯通电极的分布密度。此外,能够使贯通电极基板7的贯通电极更加微细化。

[0214] 此外,在图12所示的贯通电极基板7中,也与图9所示的贯通电极基板4同样地,通过使填充于贯通孔13的树脂材料41的高频的介电损耗角正切为给定的范围,能够进一步减小贯通电极基板4的高频下的传输损耗。在贯通电极基板7中,树脂材料41在频率20GHz下的介电损耗角正切例如为0.02以下,也可以为0.01以下。树脂材料41在频率20GHz下的介电损耗角正切可以为0.003以上。

[0215] 此外,在图12所示的贯通电极基板7中,由树脂材料41构成的树脂层形成于基板10的第二面12侧。因此,通过使树脂材料41的高频下的介电损耗角正切为给定的范围,能够进

一步减小贯通电极基板7的高频下的传输损耗。

[0216] 进而,在图12所示的贯通电极基板7中,在基板10的第一面11侧和第二面12侧双方形成有绝缘树脂层42。因而,通过使构成绝缘树脂层42的树脂的高频下的介电损耗角正切为给定的范围,能够进一步减小贯通电极基板7的高频下的传输损耗。

[0217] 在贯通电极基板7中,构成绝缘树脂层42的树脂在频率20GHz下的介电损耗角正切优选为0.001以上且0.01以下。构成绝缘树脂层42的树脂在频率20GHz下的介电损耗角正切也可以为0.0017以上且小于0.003。

[0218] 此外,在图12所示的贯通电极基板7中,由树脂材料41构成的树脂层也在俯视时与贯通电极20A重叠的位置具有开口部51,绝缘树脂层42在俯视时与开口部51重叠的位置具有开口部52。

[0219] 因而,即使在贯通电极与基板的界面产生气体,也能够有效地释放该气体。

[0220] 实施例

[0221] 以下,示出实施例以及比较例,对本公开的实施方式进行详细说明。其中,本公开的实施方式并不限于实施例。

[0222] (实施例1)

[0223] 作为实施例1的基板,准备厚度400 μm 的基板A。基板A主要由石英构成,频率20GHz下的介电损耗角正切通过空腔共振法测定,为0.0005。

[0224] 接着,向基板A照射飞秒激光的脉冲,对成为贯通孔的部位的材料进行改性后,使用氢氟酸进行蚀刻,得到具有给定的贯通孔的基板,该贯通孔具有图2所示那样的狭窄部。基板A的第一面的贯通孔的孔径为60 μm ,第二面的贯通孔的孔径为60 μm ,狭窄部的贯通孔的孔径为10 μm 。

[0225] 在此,各尺寸的测定如下进行测定。首先,使用离子铣削装置(日立高新公司制,IM-4000),对各基板得到如图2所示的截图。确认了:所得到的截面是使用测长光学显微镜(奥林巴斯公司制,STM-6-LM)测定贯通孔的直径,与得到截面之前的俯视时的贯通孔的直径相比,从贯通孔的开口中心通过 $\pm 5\%$ 以内的截面。

[0226] 图2所示的各孔径(D1、D2、D3)是利用测长光学显微镜(奥林巴斯公司制、STM-6-LM)测定上述截面而得到的。

[0227] 接着,利用溶胶凝胶法在贯通孔内形成由氧化锌(ZnO)构成的密接层,使吸附钯(Pd),进行无电解铜(Cu)镀覆,在密接层上形成由铜(Cu)构成的晶种层。所形成的晶种层的厚度为0.4 μm 。

[0228] 接着,将干膜抗蚀剂NIT 915层压在基板的第一面和第二面的两侧,使用光掩模,形成图1A所示的用于形成贯通电极和布线的抗蚀剂图案。

[0229] 接着,通过电解镀覆形成贯通电极和布线,剥离抗蚀剂图案后,蚀刻除去不需要的晶种层,得到图1A所示的形态的实施例1的贯通电极基板。布线(传输线路)为布线长10mm,从基板的第一面侧经由贯通电极连接于基板的第二面侧的方式。

[0230] 对于所得到的贯通电极基板,通过2端口法使ACP探头与GSG共传输线路接触,在网络分析器中,在0.1~40GHz的频率区域测定S21插入损耗。频率20GHz下的传输损耗为-1.31dB。

[0231] (实施例2)

[0232] 作为实施例2的基板,准备厚度400 μm 的基板B。基板B也主要由石英构成,基板B在频率20GHz下的介电损耗角正切通过空腔共振法测定,为0.0004。

[0233] 然后,与实施例1同样地进行加工,得到实施例2的贯通电极基板。对于该实施例2的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.25dB。

[0234] (实施例3)

[0235] 作为实施例3的基板,准备与实施例1相同的基板A。

[0236] 接着,与实施例1同样地进行加工,形成贯通孔、密接层、晶种层。

[0237] 接着,在基板的第一面侧与阳极之间通电而进行电解镀覆,如图7所示的贯通电极20B那样,得到基板的第一面侧被铜(Cu)密封的形态。

[0238] 接着,通过CMP对基板的第一面侧以及第二面侧的铜(Cu)进行研磨除去,使用干膜抗蚀剂和光掩模形成布线,得到图7所示的方式的实施例3的贯通电极基板。

[0239] 对于该实施例3的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.26dB。

[0240] (实施例4)

[0241] 作为实施例4的基板,准备与实施例1相同的基板A。

[0242] 接着,与实施例1同样地进行加工,形成贯通孔、密接层、晶种层。

[0243] 接着,进行电解镀覆,通过CMP对基板的第一面侧以及第二面侧的铜(Cu)进行研磨除去,得到如图8所示的贯通电极20C那样贯通孔的内部被铜(Cu)填充的形态。在实施例4的贯通电极基板中,在贯通电极的第一面侧具有第一面侧凹部,在第二面侧具有第二面侧凹部,凹部深度均为5 μm 。

[0244] 接着,在基板的第一面侧以及第二面侧形成晶种层,使用干膜抗蚀剂和光掩模形成布线,得到实施例4的贯通电极基板。

[0245] 对于该实施例4的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.22dB。

[0246] (实施例5)

[0247] 作为实施例5的基板,准备与实施例1相同的基板A。

[0248] 然后,与实施例4同样地操作,得到实施例5的贯通电极基板。在此,在实施例5的贯通电极基板中,在贯通电极的第一面侧具有第一面侧凹部,在第二面侧具有第二面侧凹部,凹部深度均为4 μm 。

[0249] 对于该实施例5的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.22dB。

[0250] (比较例1)

[0251] 作为比较例1的基板,准备与实施例1相同的基板A。

[0252] 接着,与实施例1同样地进行加工,形成贯通孔、密接层、晶种层。

[0253] 接着,进行电解镀覆,通过CMP对基板的第一面侧以及第二面侧的铜(Cu)进行研磨除去,得到如图8所示的贯通电极20C那样贯通孔的内部被铜(Cu)填充的形态。在比较例2的贯通电极基板中,在贯通电极的第一面侧具有第一面侧凹部,在第二面侧具有第二面侧凹部,凹部深度均为6 μm 。

[0254] 该凹部深度由CMP条件决定,该比较例1以电解镀覆的膜厚分布大的图案实施,因此为了覆盖分布,CMP时间与实施例4相比为1.2倍。因此,认为凹部深度为6 μm 。

[0255] 接着,与实施例4同样地,在基板的第一面侧以及第二面侧形成晶种层,使用干膜抗蚀剂和光掩模形成布线,但干膜抗蚀剂变成开口不良。

[0256] (实施例6)

[0257] 作为实施例6的基板,准备与实施例1相同的基板A,与实施例1同样地进行加工,形成贯通孔、密接层、晶种层。

[0258] 接着,将干膜抗蚀剂NIT 915层压在基板的第一面和第二面的两侧,使用光掩模,形成与实施例1同样的贯通电极和布线,剥离抗蚀剂图案后,蚀刻除去不需要的晶种层。

[0259] 接着,利用真空层压机将树脂A填充于在侧面形成有贯通电极的贯通孔,得到图9所示的方式的实施例6的贯通电极基板。在此,树脂A在频率20GHz下的介电损耗角正切为0.02。

[0260] 对于该实施例6的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.41dB。

[0261] (实施例7)

[0262] 作为实施例7的基板,准备与实施例1相同的基板A,与实施例1同样地进行加工,形成贯通孔、密接层、晶种层。

[0263] 接着,将干膜抗蚀剂NIT 915层压在基板的第一面和第二面的两侧,使用光掩模,形成与实施例1同样的贯通电极和布线,剥离抗蚀剂图案后,蚀刻除去不需要的晶种层。

[0264] 接着,利用真空层压机将树脂B填充于在侧面形成有贯通电极的贯通孔,得到图9所示的方式的实施例7的贯通电极基板。在此,树脂B在频率20GHz下的介电损耗角正切为0.01。

[0265] 对于该实施例7的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.33dB。

[0266] (实施例8)

[0267] 作为实施例8的基板,准备与实施例1相同的基板A,与实施例1同样地进行加工,形成贯通孔、密接层、晶种层。

[0268] 接着,在基板的第一面侧与阳极之间进行通电而进行电解镀覆,得到基板的第一面侧被铜(Cu)密封的形态。

[0269] 接着,通过CMP对基板的第一面侧以及第二面侧的铜(Cu)进行研磨除去,在基板的第一面侧形成频率20GHz下的介电损耗角正切为0.01的绝缘树脂层A。在绝缘树脂层A中,在俯视时与贯通孔重叠的位置设置开口部,设为比贯通孔的第一面侧的孔径小10 μm 的开口径。

[0270] 接着,使用干膜抗蚀剂和光掩模,在绝缘树脂层A之上、以及基板的第二面之上形成布线。该布线从绝缘树脂层A之上经由开口部与贯通电极连接,进而与基板的第二面侧的布线连接,布线长为10mm。

[0271] 对于该实施例8的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.36dB。

[0272] (实施例9)

[0273] 作为实施例9的基板,准备与实施例1相同的基板A。

[0274] 然后,与实施例8同样地操作,得到实施例9的贯通电极基板。在此,在实施例9的贯通电极基板中,使用绝缘树脂层B代替绝缘树脂层A。绝缘树脂层B在频率20GHz下的介电损耗角正切为0.009。

[0275] 对于该实施例9的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.34dB。

[0276] (实施例10)

[0277] 作为实施例10的基板,准备与实施例1相同的基板A,与实施例1同样地进行加工,形成贯通孔、密接层、晶种层。

[0278] 接着,将干膜抗蚀剂和NIT 915层压在基板的第一面和第二面的两侧,使用光掩模,形成与实施例1同样的贯通电极和布线,剥离抗蚀剂图案后,蚀刻除去不需要的晶种层。

[0279] 接着,利用真空层压机将树脂C填充于在侧面形成有贯通电极的贯通孔,得到实施例10的贯通电极基板。另外,树脂C在频率20GHz下的介电损耗角正切为0.01。

[0280] 接着,在基板的第一面侧以及第二面侧形成由树脂C构成的树脂层,通过UV激光在俯视时与贯通电极重叠的位置的树脂层设置开口部。

[0281] 接着,将干膜抗蚀剂NIT 915层压在由基板的第一面和第二面的两侧的树脂C构成的树脂层上,使用光掩模,通过电解镀覆形成与贯通电极连接的布线长10mm的布线,得到实施例10的贯通电极基板。

[0282] 对于该实施例10的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.38dB。

[0283] (实施例11)

[0284] 作为实施例11的基板,准备与实施例1相同的基板A。

[0285] 然后,与实施例10同样地操作,得到实施例11的贯通电极基板。在此,在实施例11的贯通电极基板中,使用树脂D代替树脂C。树脂D在频率20GHz下的介电损耗角正切为0.009。

[0286] 对于该实施例11的贯通电极基板,与实施例1同样地求出传输损耗,结果频率20GHz下的传输损耗为-1.36dB。

[0287] (实施例A1~A12)

[0288] 除了变更贯通孔的形状以及晶种层和导电层的厚度以外,与实施例1的情况同样地制造了贯通电极基板。此外,与实施例1的情况同样地测定传输损耗。此外,观察贯通电极是否产生裂缝等破损。将实施例A1~A12的贯通电极基板的结构以及评价结果示于表1。

[0289] 『表1』

[0290]

	厚度T [μm]	距离T1 [μm]	最小孔径 [μm]	铜的厚度 [μm]	铜的体积率 [%]	评价
实施例A1	400	30	35	7	36	OK
实施例A2	400	30	28	4	16	OK
实施例A3	400	30	50	7	36	OK
实施例A4	400	30	35	7	50	OK
实施例A5	400	30	35	7	20	OK
实施例A6	400	30	35	5	36	OK
实施例A7	400	30	35	10	36	OK
实施例A8	400	0	35	7	36	OK
实施例A9	400	50	35	7	36	OK
实施例A10	300	30	35	7	36	OK
实施例A11	500	30	35	7	36	OK
实施例A12	400	30	20	0.7	5	OK

[0291] “厚度T”是基板10的厚度。“距离T1”是从第一面11到最小径部的、基板10的厚度方向上的距离。在实施例A1~A7、A9~A12中,狭窄部14构成最小径部。在实施例A8中,第一面11中的贯通孔13的部分构成最小径部。“铜的厚度”是晶种层22的厚度以及导电层23的厚度之和。在评价的列中,“OK”是指传输损耗充分低、且未产生裂缝。

[0292] (实施例B1~B18)

[0293] 与实施例1同样地加工基板,形成贯通孔。此外,与实施例1同样地形成贯通电极以及布线。接着,在贯通孔的中空部分填充树脂材料41。接着,在第一面11以及第二面12形成绝缘树脂层42。这样,制造图8所示的贯通电极基板。此外,与实施例1的情况同样地测定传输损耗。此外,观察贯通电极是否产生裂缝等破损。将实施例B1~B18的贯通电极基板的结构以及评价结果示于表2。

[0294] [表2]

[0295]

	填充树脂				绝缘树脂层				评价
	介电损耗角正切	热重量变化率 [%]	热膨胀系数 [ppm]	填料的含有率 [体积%]	介电损耗角正切	热重量变化率 [%]	热膨胀系数 [ppm]	填料的含有率 [体积%]	
实施例B1	0.004	3	3	50	0.002	3	3	20	OK
实施例B2	0.0035	3	3	50	0.002	3	3	20	OK
实施例B3	0.003	3	3	50	0.002	3	3	20	OK
实施例B4	0.004	2	3	50	0.002	3	3	20	OK
实施例B5	0.004	1	3	50	0.002	3	3	20	OK
实施例B6	0.004	3	1	50	0.002	3	3	20	OK
实施例B7	0.004	3	5	50	0.002	3	3	20	OK
实施例B8	0.004	3	3	30	0.002	3	3	20	OK
实施例B9	0.004	3	3	80	0.002	3	3	20	OK
实施例B10	0.004	3	3	50	0.001	3	3	20	OK
实施例B11	0.004	3	3	50	0.028	3	3	20	OK
实施例B12	0.004	3	3	50	0.01	3	3	20	OK
实施例B13	0.004	3	3	50	0.002	2	3	20	OK
实施例B14	0.004	3	3	50	0.002	1	3	20	OK
实施例B15	0.004	3	3	50	0.002	3	1	20	OK
实施例B16	0.004	3	3	50	0.002	3	5	20	OK
实施例B17	0.004	3	3	50	0.002	3	3	5	OK
实施例B18	0.004	3	3	50	0.002	3	3	30	OK

[0296] “热重量变化率”是将构成填充树脂41或绝缘树脂层42的树脂在250℃下加热1小时前后的树脂的重的量的变化率。“填料的含有量”是填充树脂41或绝缘树脂层42中所含的填料的体积%。在具有1ppm的热膨胀系数的树脂中,使用Admafine S0-C1作为填料,该Admafine S0-C1是株式会社Admatechs制造的二氧化硅。在具有3ppm的热膨胀系数的树脂中,作为填料,使用株式会社Admatechs制的二氧化硅即Admaf保险丝FE-9。在具有5ppm的热膨胀系数的树脂中,作为填料,使用株式会社Admatechs制的二氧化硅即Admafine A0-502。

[0297] -附图标记说明-

[0298] 1、2、3、4、5、6、7贯通电极基板

[0299] 10、10A基板

[0300] 11第一面

[0301] 12第二面

[0302] 13、13A贯通孔

[0303] 14狭窄部

[0304] 20A、20B、20C、20D贯通电极

[0305] 21密接层

[0306] 22晶种层

[0307] 23导电层

[0308] 25第一面侧凹部

[0309] 26第二面侧凹部

[0310] 31第一面侧布线

[0311] 32第二面侧布线

[0312] 41树脂材料

[0313] 42绝缘树脂层

[0314] 51、52开口部。

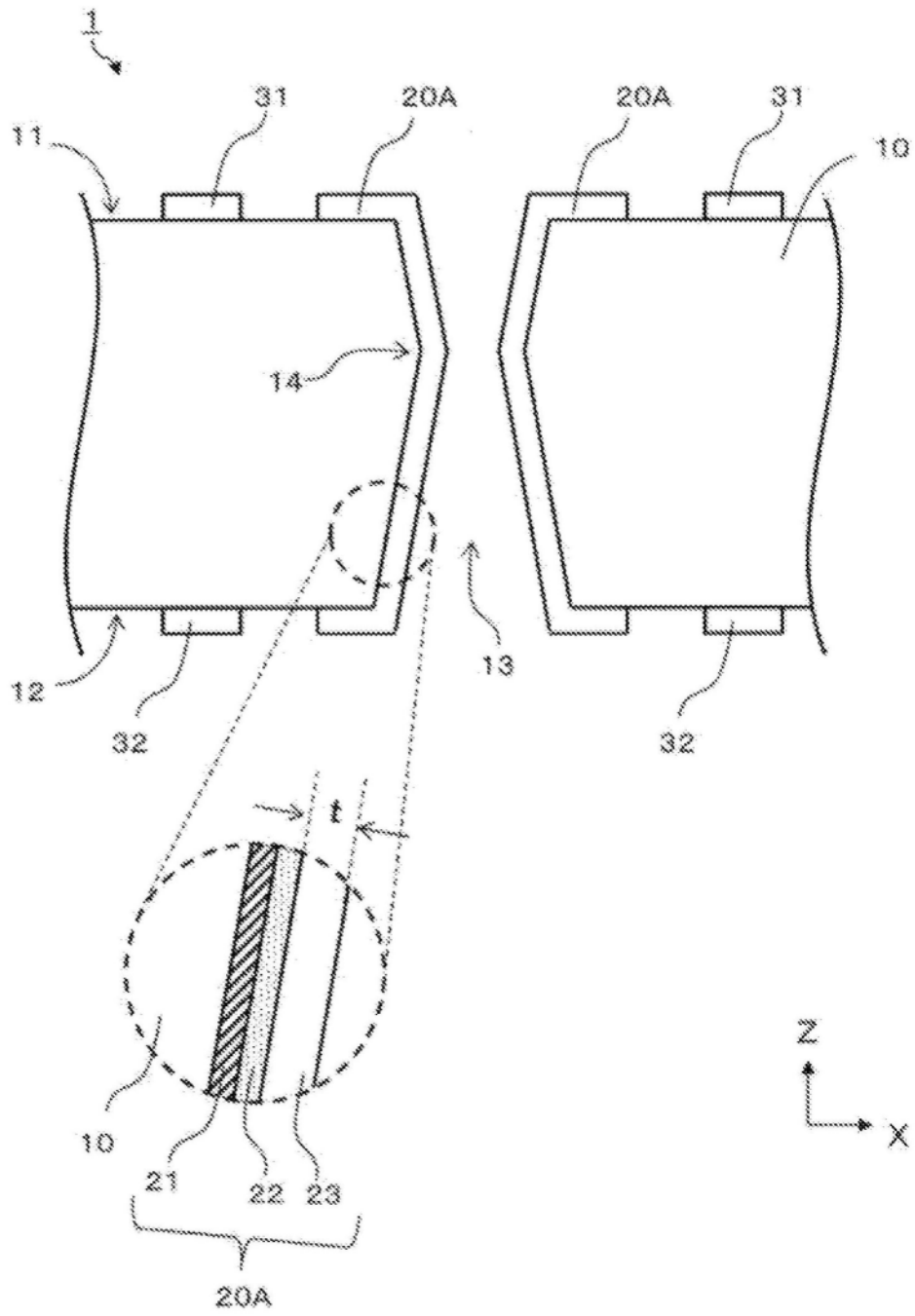


图1A

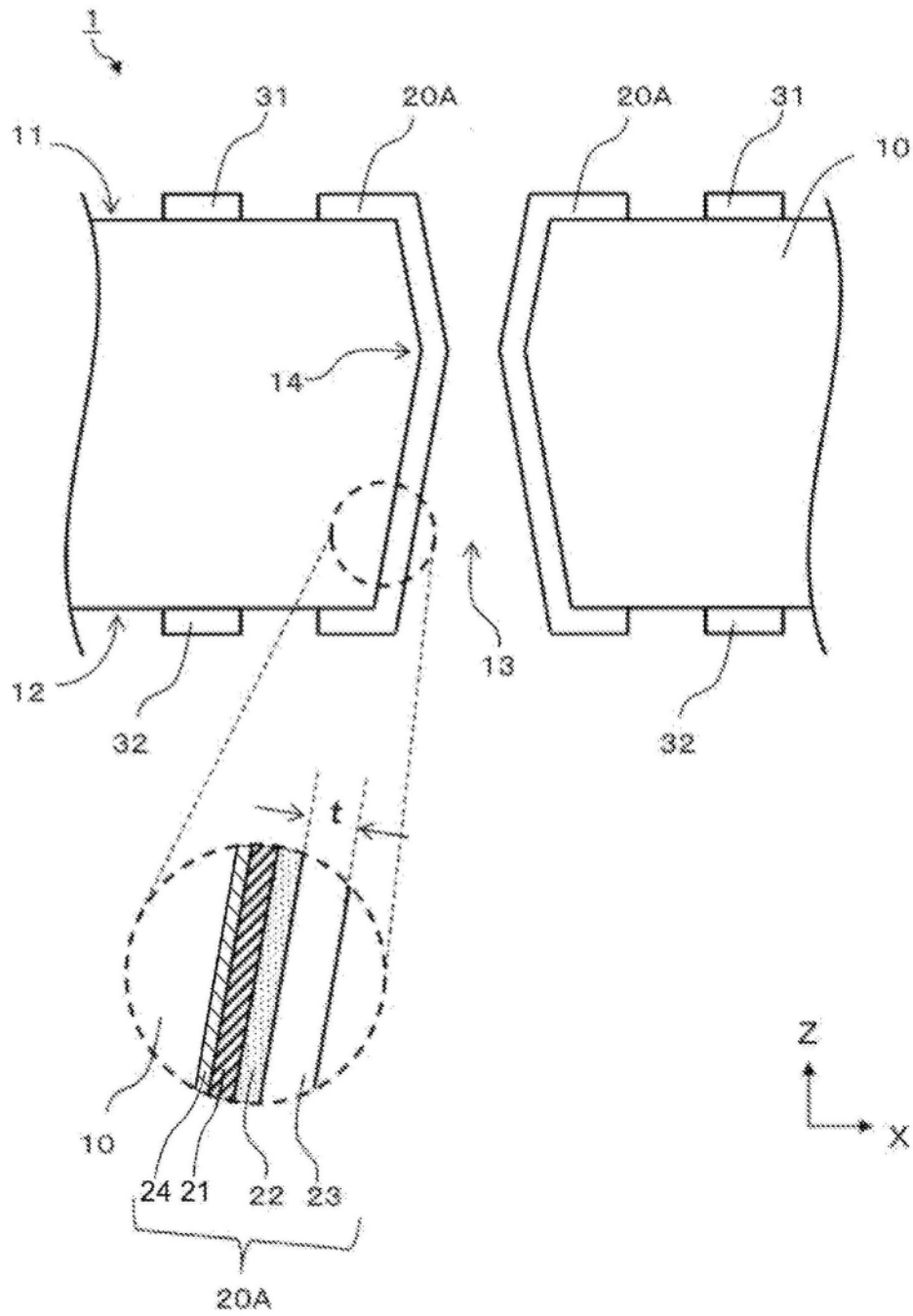


图1B

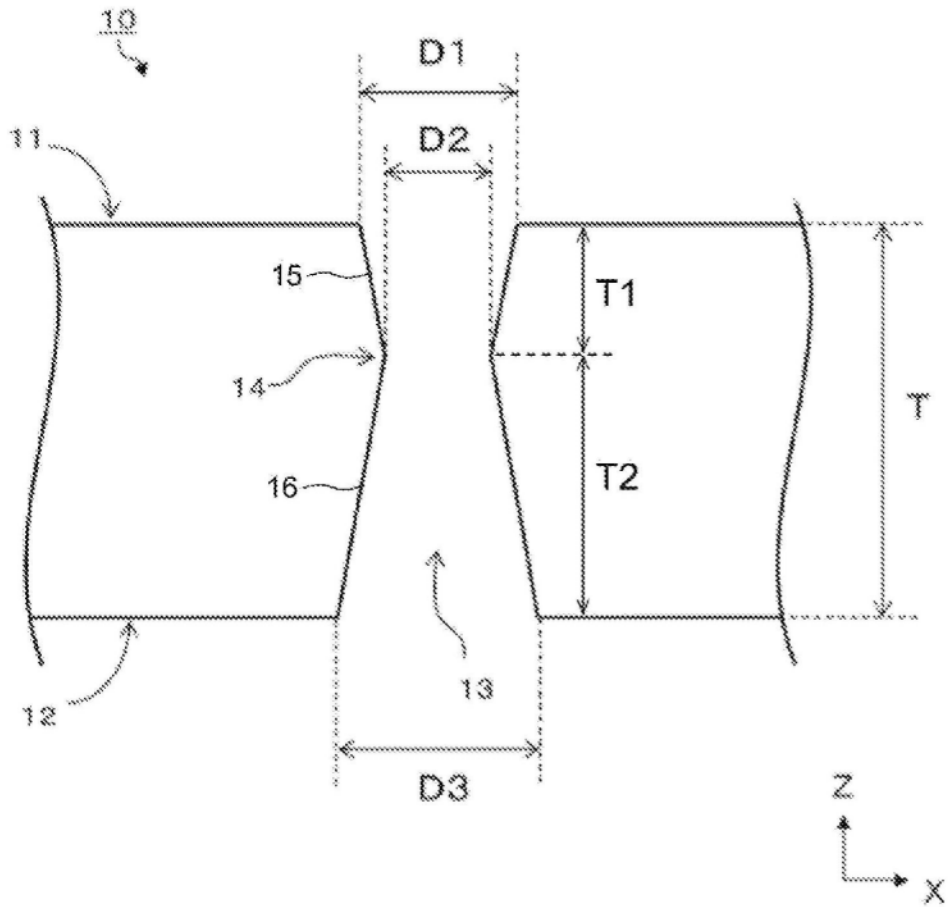


图2

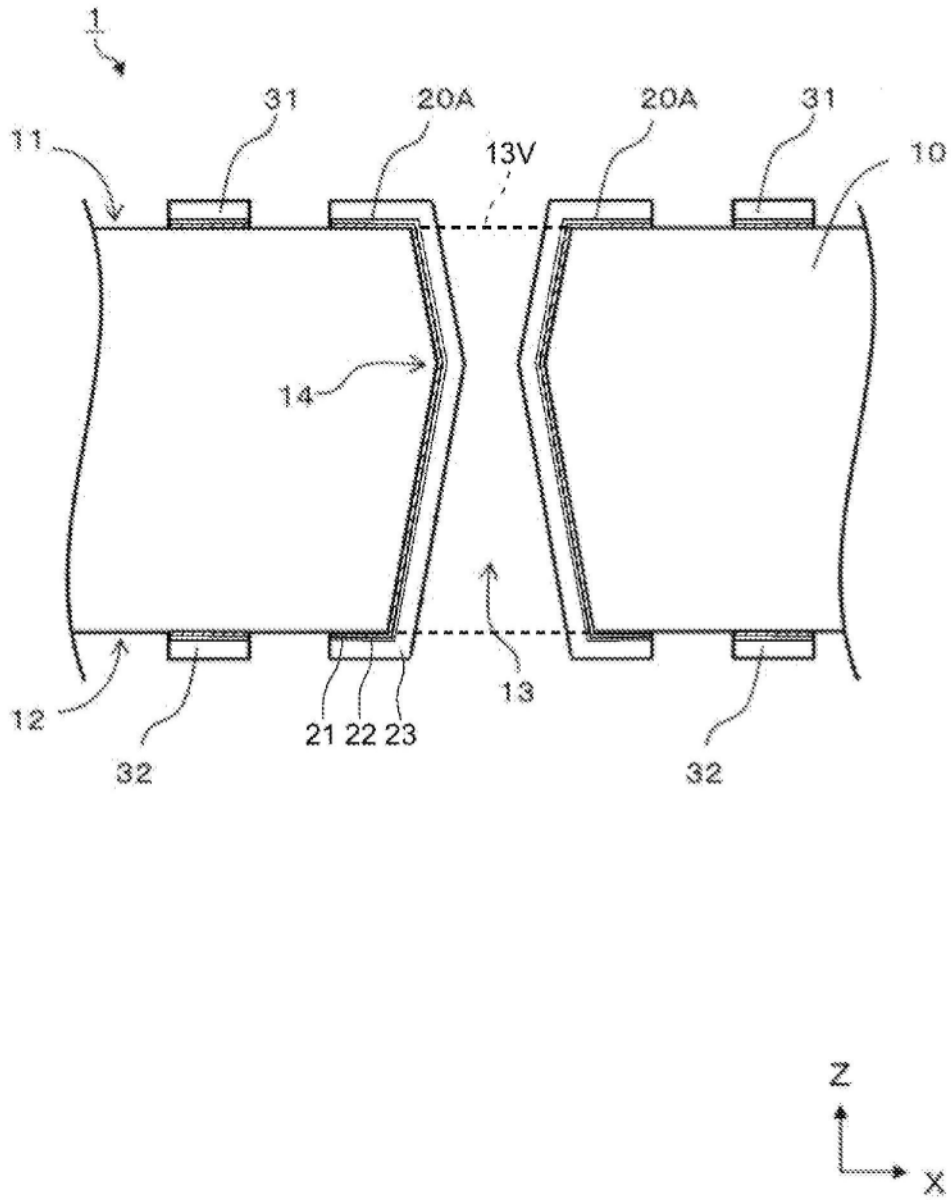


图3

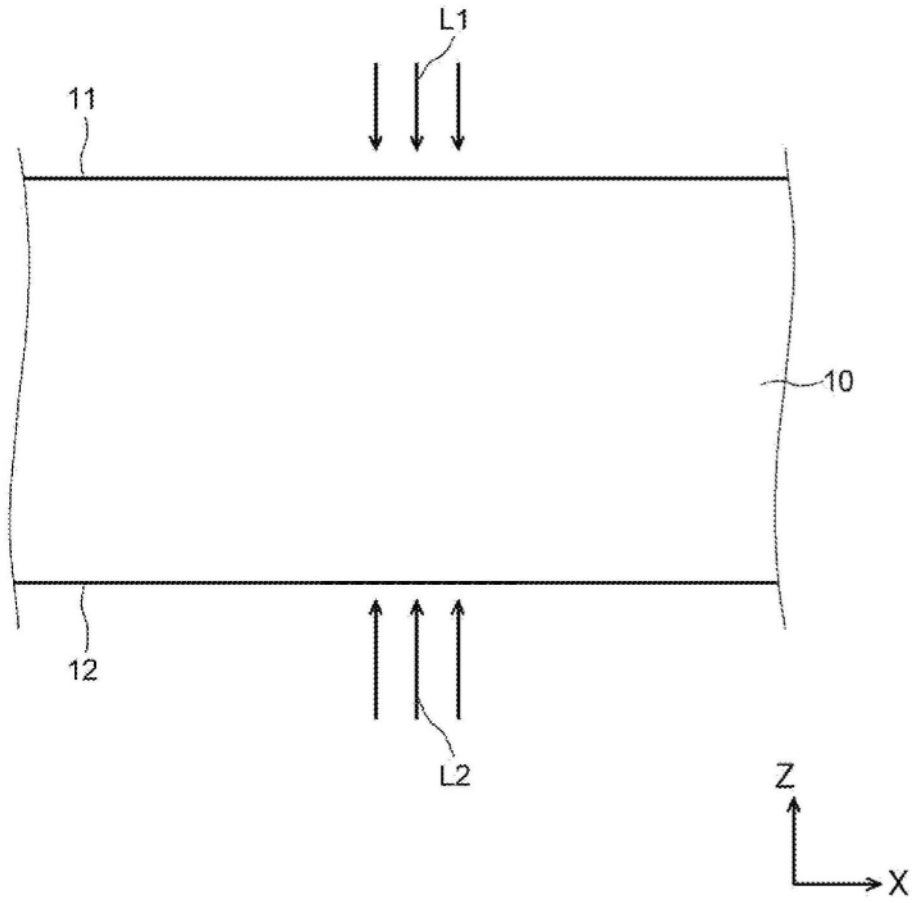


图4

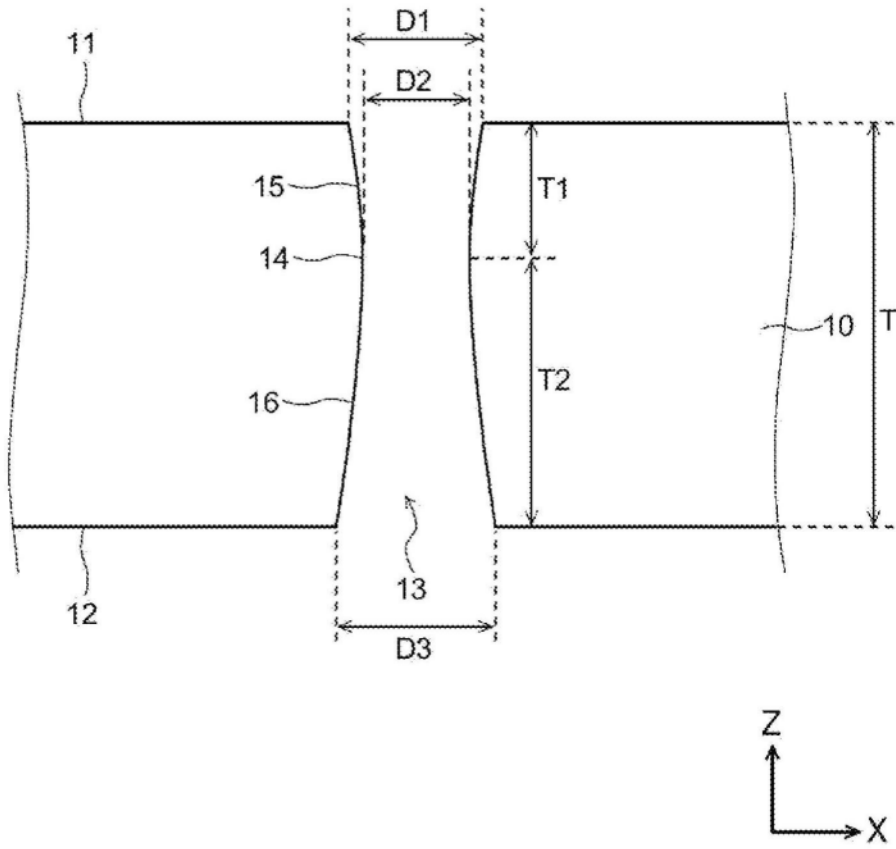


图5

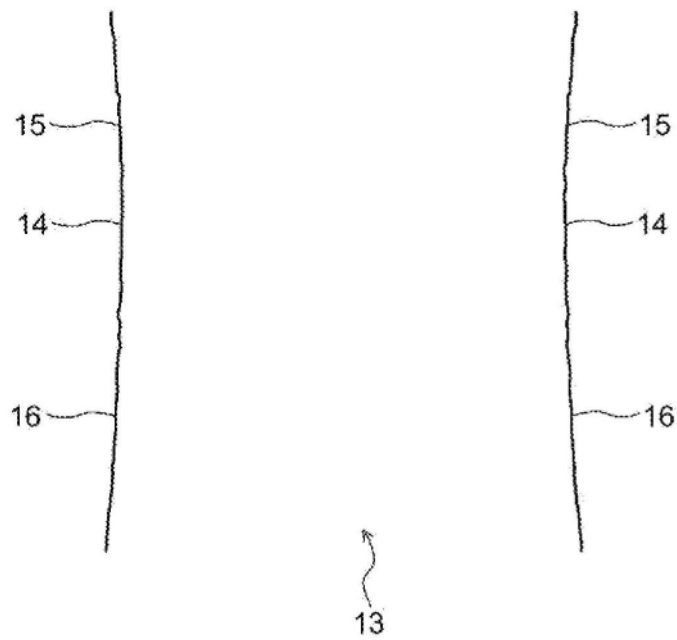


图6

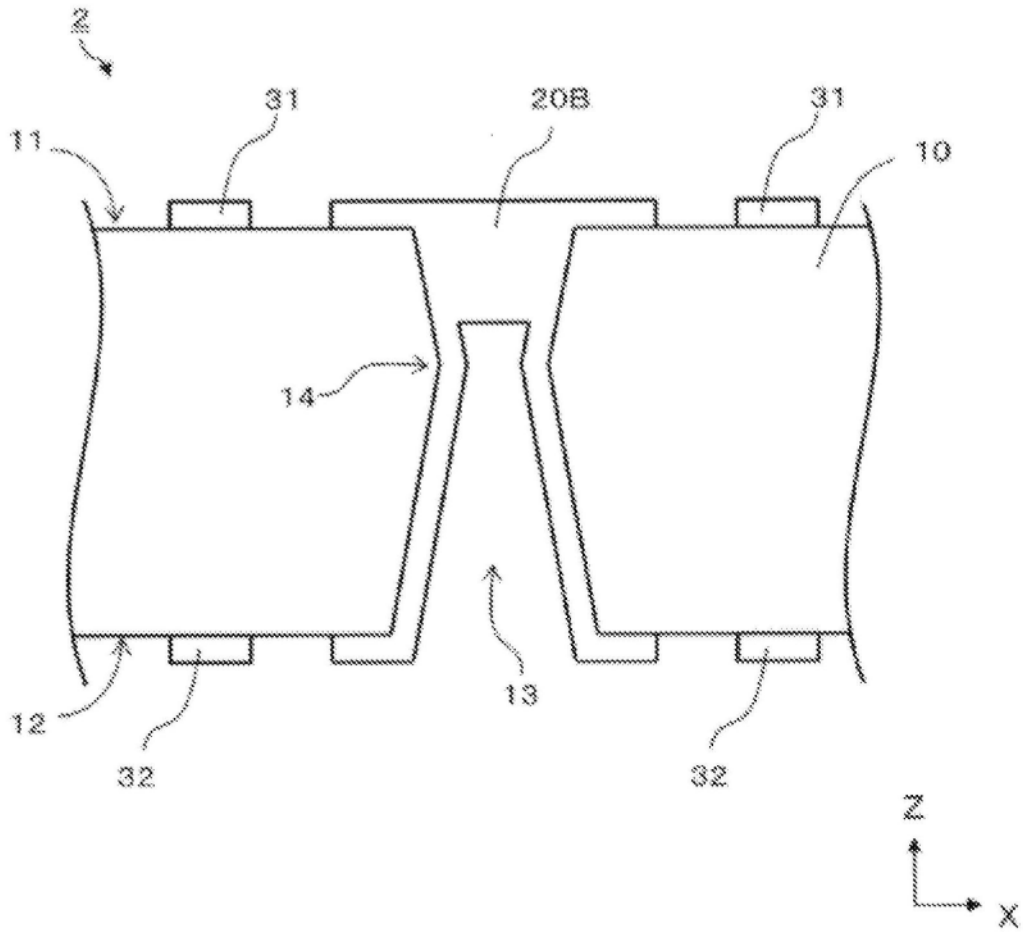


图7

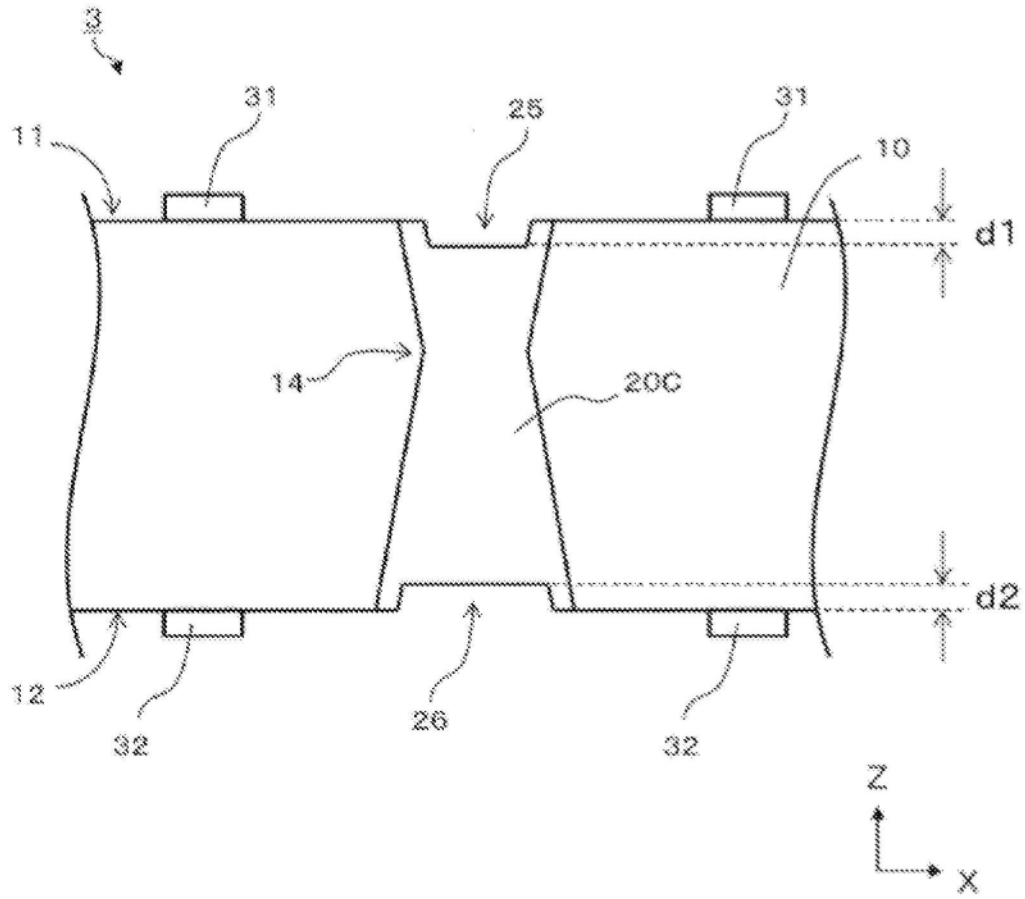


图8

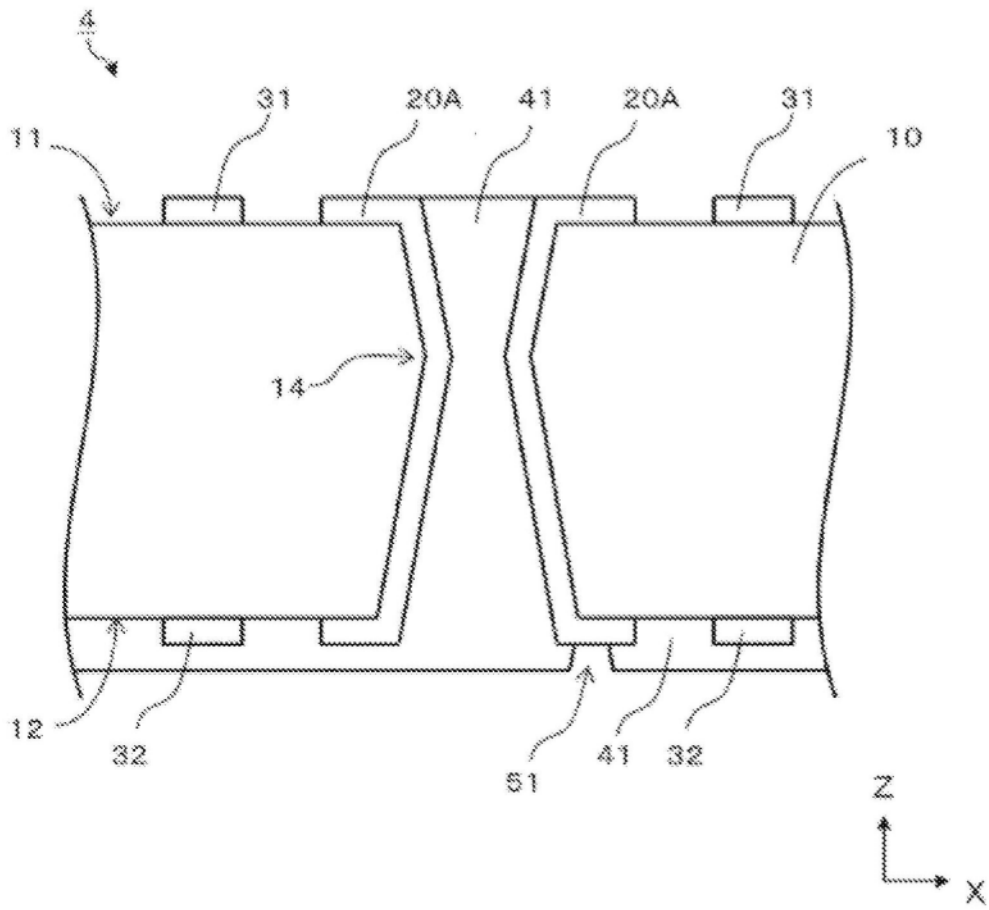


图9

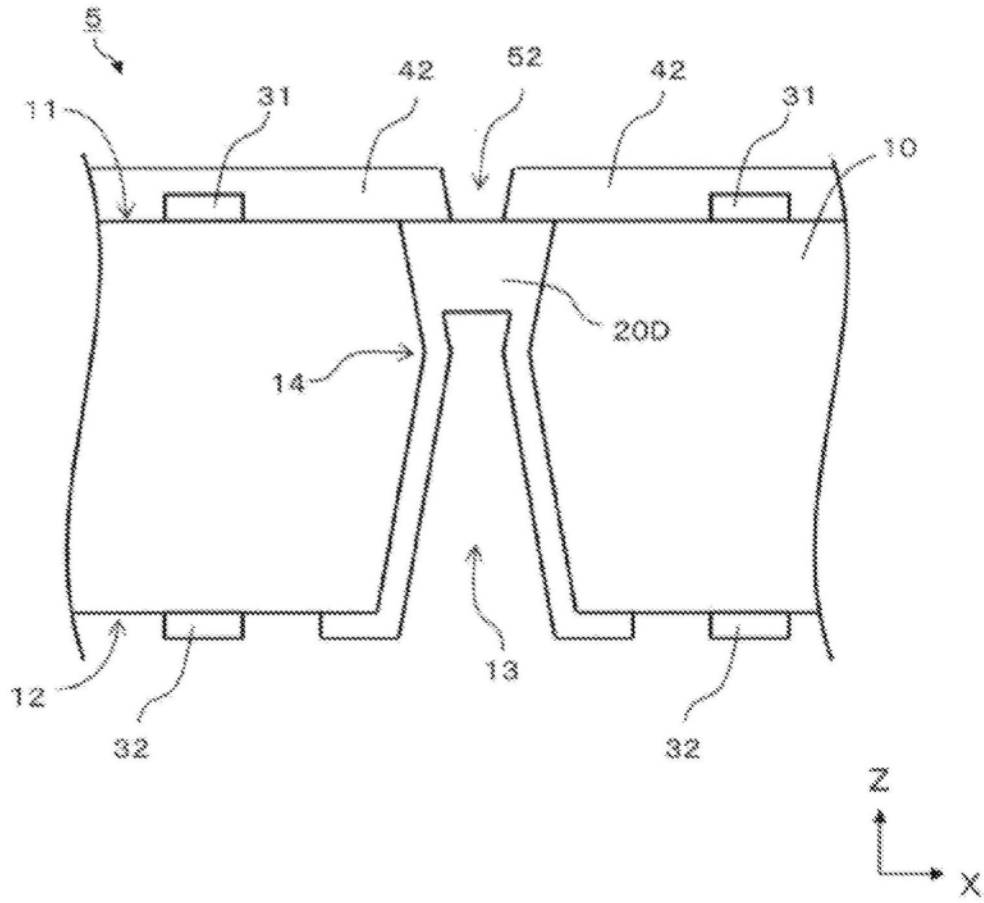


图10

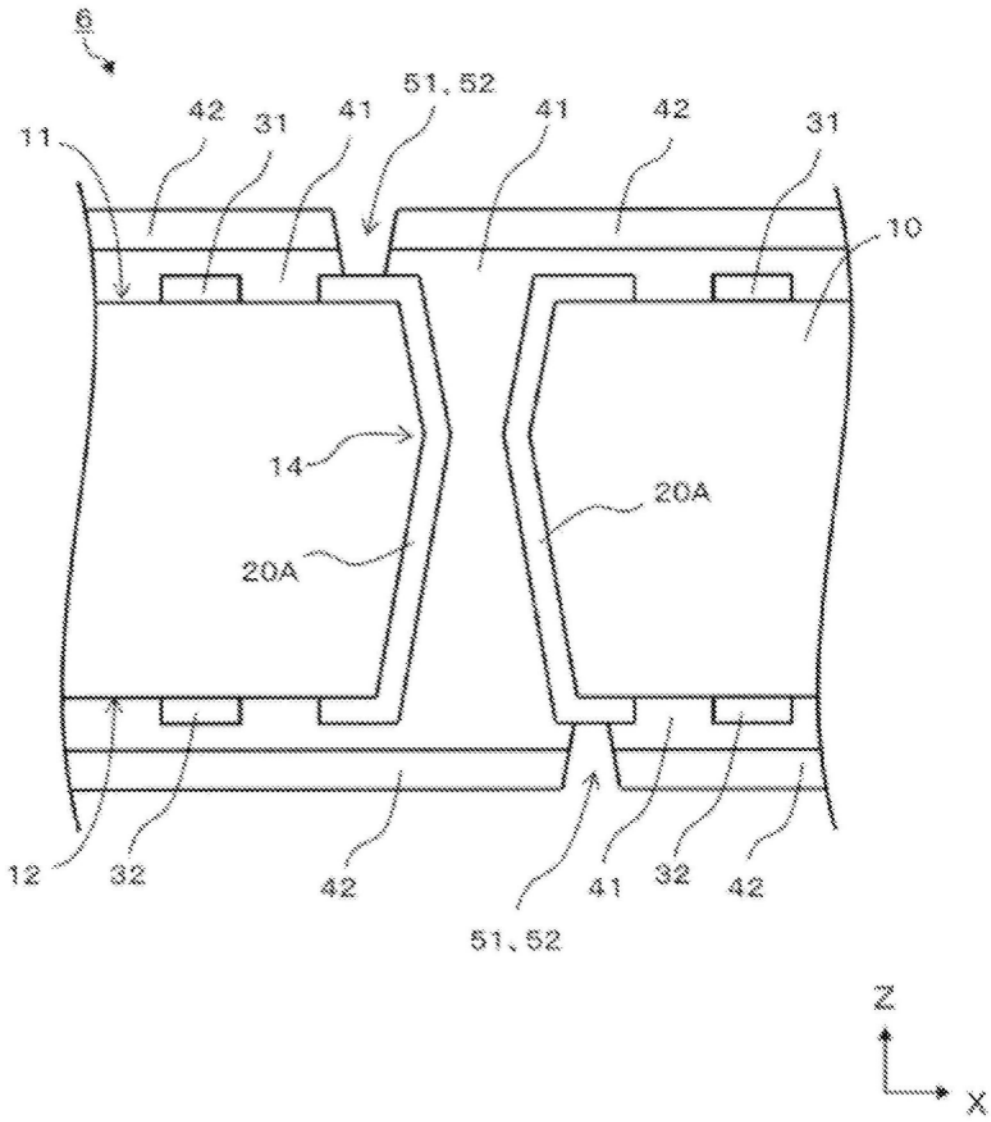


图11

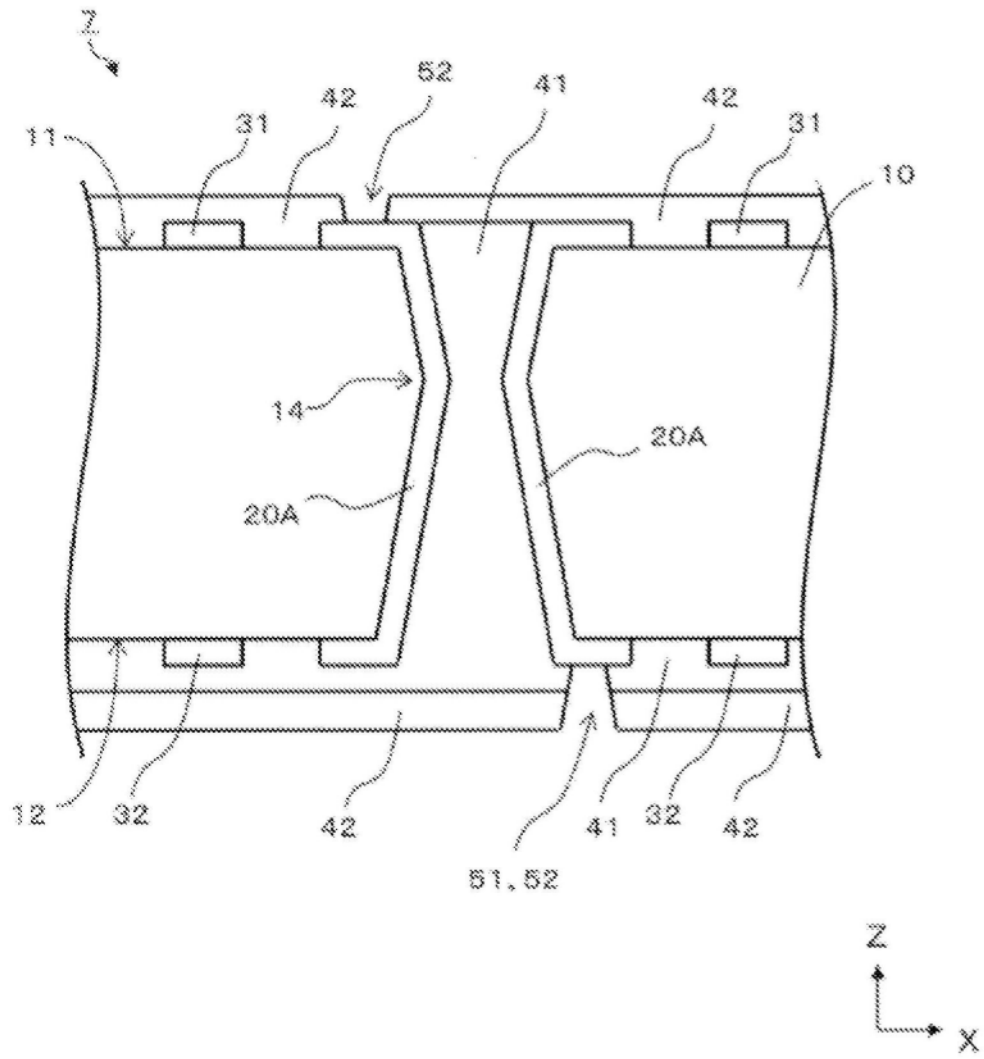


图12

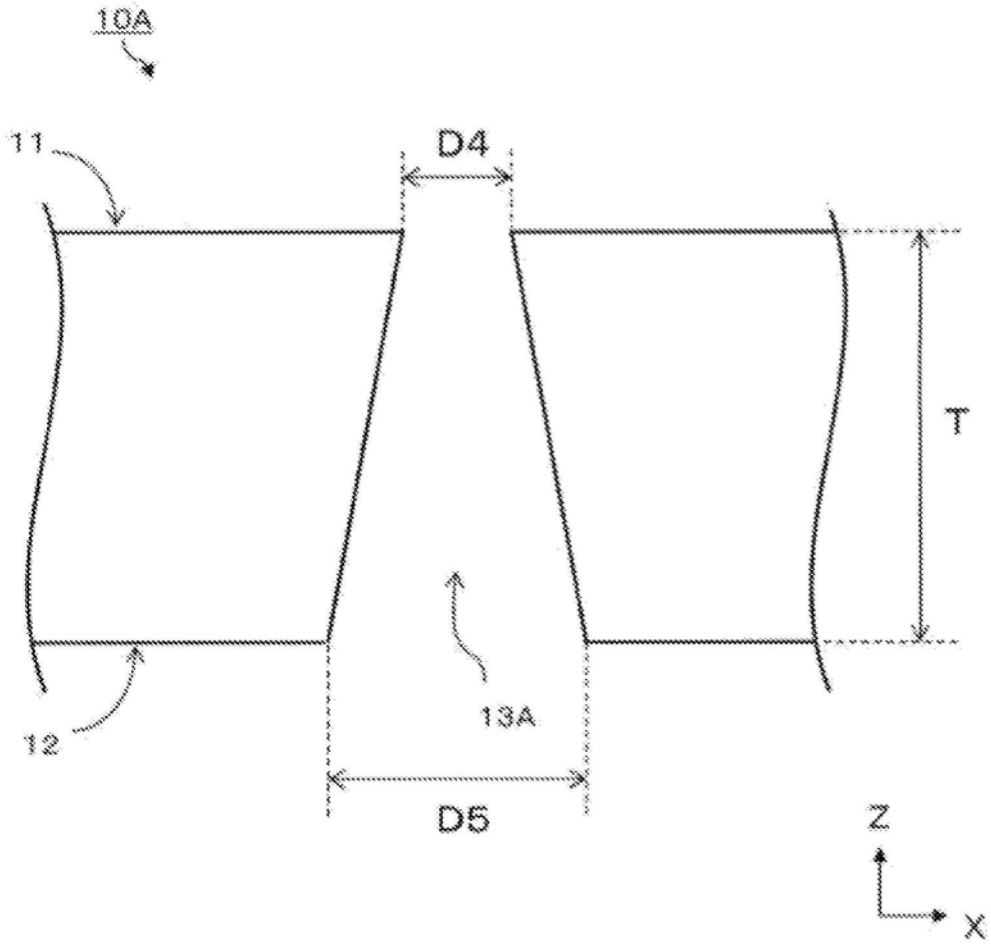


图13