

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5321873号
(P5321873)

(45) 発行日 平成25年10月23日(2013.10.23)

(24) 登録日 平成25年7月26日(2013.7.26)

(51) Int.Cl.

H01L 21/60 (2006.01)

F 1

H01L 21/92 604M

請求項の数 12 (全 14 頁)

(21) 出願番号 特願2007-550572 (P2007-550572)
 (86) (22) 出願日 平成18年1月10日 (2006.1.10)
 (65) 公表番号 特表2008-527727 (P2008-527727A)
 (43) 公表日 平成20年7月24日 (2008.7.24)
 (86) 國際出願番号 PCT/US2006/000881
 (87) 國際公開番号 WO2006/074470
 (87) 國際公開日 平成18年7月13日 (2006.7.13)
 審査請求日 平成20年6月18日 (2008.6.18)
 (31) 優先権主張番号 11/032,975
 (32) 優先日 平成17年1月10日 (2005.1.10)
 (33) 優先権主張国 米国(US)

前置審査

(73) 特許権者 595168543
 マイクロノロジー、インク。
 アメリカ合衆国、アイダホ州 83716
 -9632, ボイズ, サウス フェデ
 ラル ウエイ 8000
 (74) 代理人 100106851
 弁理士 野村 泰久
 (74) 代理人 100074099
 弁理士 大菅 義之
 (72) 発明者 タン, サン, ディー。
 アメリカ合衆国、アイダホ州 83704
 , ボイズ, エヌ. ジュリオン アベニュー
 1273

最終頁に続く

(54) 【発明の名称】接合パッドを具えた相互接続構造、および、接合パッド上にバンプ部位を作成する方法

(57) 【特許請求の範囲】

【請求項1】

マイクロエレクトロニクスデバイスの製造において、銅の接合パッド上にバンプ部位を形成する方法であって、

複数のダイを有するマイクロエレクトロニクス製品を用意するステップであって、それぞれのダイは、集積回路と、前記集積回路に電気的に接続された銅の接合パッドとを含む、ステップと、

前記製品上に誘電体構造を構築して、前記誘電体構造が、個々の銅の接合パッドの少なくとも一部が露出するように配置された開口部を持つようにするステップであって、前記製品上に第一の誘電体層を堆積すること、前記第一の誘電体層上に第二の誘電体層を堆積すること、前記第二の誘電体層上に感光性である第三の誘電体層を堆積すること、前記第三の誘電体層を現像して前記接合パッドに対して整合された穴部を有するマスクを形成すること、ならびに、前記マスクを用いて前記第一の誘電体層および前記第二の誘電体層を穿つようにエッチングして前記開口部を形成することによって、パッシベーション構造を形成することを含み、前記開口部の側壁が、前記第一、第二、および第三の誘電体層を介して延び且つ前記接合パッドから突出する、ステップと、

前記第二の誘電体層の上面が前記第三の誘電体層の下面を越えて前記開口部の内側へと横方向に突出するよう前記第三の誘電体層を浸蝕することにより、前記開口部内に肩部を形成するステップであって、前記肩部は、前記開口部の前記側壁に対して横方向に延びる前記第二の誘電体層の上面によって規定される、ステップと、

10

20

前記誘電体構造と、前記接合パッドの前記露出した部分との上に、第一の導電体層を形成するステップと、

前記第一の導電体層の上に第二の導電体層を堆積するステップと、

犠牲材料で前記第二の導電体層を被覆するステップと、

前記製品を平坦化媒体に接触させるように配置し、かつ、前記製品および前記平坦化媒体の少なくとも一方を他方に対して動かすことにより、前記誘電体構造の上部から、前記犠牲材料の一部分と、前記第二の導電体層の一部分と、前記第一の導電体層の一部分とを除去して、前記接合パッド上に導電性キャップを形成するステップであって、前記導電性キャップは、前記誘電体構造から伸びる平坦化された部分を有し、且つ、前記誘電体構造の厚さよりも薄い厚さを有する、ステップと、

前記犠牲材料の残った部分を、前記製品から除去するステップと、
を含むことを特徴とする方法。

【請求項 2】

前記犠牲材料の一部分と前記第二の導電体層の一部分と前記第一の導電体層の一部分とを除去するステップが、前記第三の誘電体層の表面を露出することを含むことを特徴とする、請求項1記載の方法。

【請求項 3】

前記第一の導電体層は導電性障壁層であり、前記第二の導電体層はアルミニウム層であることを特徴とする、請求項1又は2記載の方法。

【請求項 4】

マイクロエレクトロニクスデバイスの製造において、接合パッド上にバンプ部位を形成する方法であって、

複数のダイを有するマイクロエレクトロニクス製品を用意するステップであって、それぞれのダイは、集積回路と、前記集積回路に電気的に接続された接合パッドとを含む、ステップと、

前記製品上に誘電体構造を構築して、前記誘電体構造が、対応する接合パッドに対して整合された開口部を持つようにするステップであって、前記製品上に第一の誘電体層を堆積すること、前記第一の誘電体層上に第二の誘電体層を堆積すること、前記第二の誘電体層上に感光性である第三の誘電体層を堆積すること、前記第三の誘電体層を現像して前記接合パッドに対し整合された穴部を有するマスクを形成すること、ならびに、前記マスクを用いて前記第一の誘電体層および前記第二の誘電体層をエッチングして前記開口部を形成することによって、パッシベーション構造を形成することを含み、前記開口部の側壁が、前記第一、第二、および第三の誘電体層を介して伸び且つ前記接合パッドから突出する、ステップと、

前記第二の誘電体層の上面が前記第三の誘電体層の下面を越えて前記開口部の内側へと横方向に突出するよう前記第三の誘電体層を浸蝕することにより、前記開口部内に肩部を形成するステップであって、前記肩部は、前記開口部の前記側壁に対して横方向に伸びる前記第二の誘電体層の上面によって規定される、ステップと、

前記誘電体構造と、前記接合パッドとの上に、導電性キャップ層を堆積するステップと、

前記キャップ層の上にマスクを形成すること無く、前記製品から前記キャップ層の一部分を除去して、前記キャップ層の隔離された部分を含んだキャップを形成するステップであって、前記キャップは、対応する接合パッドに対して自己整合され、また、前記キャップは、前記誘電体構造から伸びる平坦化された部分を有し、且つ、前記誘電体構造の厚さよりも薄い厚さを有する、ステップと、

を含むことを特徴とする方法。

【請求項 5】

マスクを形成すること無く前記キャップ層の前記一部分を除去するステップが、化学的・機械的平坦化工程を使って前記製品を平坦化することを含むことを特徴とする、請求項4記載の方法。

10

20

30

40

50

【請求項 6】

拡散障壁材料を、前記接合パッドと、前記開口部の前記側壁との上に堆積することにより、第一の導電体層を前記誘電体構造の上に形成するステップ、をさらに含み、また、

キャップ層を堆積するステップが、前記第一の導電体層の上に第二の導電体層を堆積することを含み、前記第二の導電体層および前記第一の導電体層が、前記開口部内の前記肩部をなぞる階梯部を有し、また、

マスクを形成すること無く前記キャップ層の前記一部分を除去するステップが、前記第二の導電体層の一部分と前記第一の導電体層の一部分とに、前記第三の誘電体層の上面から化学的・機械的平坦化を行って、前記接合パッド上に、自己整合されたキャップを残すことを含む、

ことを特徴とする、請求項4記載の方法。

【請求項 7】

前記方法が、

前記接合パッドと、前記開口部の前記側壁との上に、拡散障壁材料を堆積すること、前記製品を平坦化する前に、前記キャップ層上に犠牲材料を堆積すること、ならびに、前記製品を平坦化した後に、前記犠牲材料の残った部分を剥がすことによって、前記誘電体構造の上に第一の導電体層を形成するステップ、をさらに含み、また、

キャップ層を堆積するステップが、前記第一の導電体層の上に第二の導電体層を堆積することを含み、また、

マスクを形成すること無く前記キャップ層の前記一部分を除去するステップが、前記製品から前記犠牲材料の残った部分を剥がすよりも前に、前記第二の導電体層の一部分と前記第一の導電体層の一部分とに、前記第二の誘電体層の上面から化学的・機械的平坦化を行って、前記接合パッド上に、自己整合されたキャップを残すことを含む、

ことを特徴とする、請求項4記載の方法。

【請求項 8】

マスクを形成すること無く前記キャップ層の前記一部分を除去するステップが、前記第三の誘電体層の表面を露出することを含むことを特徴とする、請求項5記載の方法。

【請求項 9】

前記第一の導電体層は導電性障壁層であり、前記第二の導電体層はアルミニウム層であることを特徴とする、請求項6又は7記載の方法。

【請求項 10】

前記開口部内に前記肩部を形成するステップは、前記第一及び第二の誘電体層をエッチングして前記開口部を形成した後、洗浄工程を用いて前記第三の誘電体層を浸蝕することを含むことを特徴とする、請求項1又は4記載の方法。

【請求項 11】

前記洗浄工程は、前記第三の誘電体層を浸蝕して、前記第二の誘電体層の前記上面の一部分を露出させることを特徴とする、請求項10記載の方法。

【請求項 12】

前記第二の誘電体層の前記上面の前記露出された一部分は、前記製品の下地面に対して平行に延びていることを特徴とする、請求項11記載の方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、接合パッド（銅の接合パッドなど）を具えた相互接続構造、および、接合パッド上にバンプ部位を作成する方法に関する。

【背景技術】**【0002】**

半導体デバイス、および他の種類のマイクロエレクトロニクスデバイス（マイクロ電子デバイス）は、セラミックチップキャリアー、有機プリント回路基板、リードフレーム、もしくは他の種類の中間構造に接合したダイを有する。マイクロエレクトロニクスダイ（

10

20

40

50

マイクロ電子ダイ)を中間構造に接合するには、チップ直接接合法(Direct Chip Attach; DCA)か、フリップ-チップ接合法(flip-chip bonding)か、もしくは配線を使って、ダイ中の集積回路を、中間構造の配線に接続することによって行うことができる。典型的なDCA法もしくはフリップ-チップ法では、導電性材料(ハンダなど)の非常に小さいバンプもしくはボールを、ダイの接点上に堆積して設ける。その後、このバンプを、中間構造上の対応する末端に接続する。

【0003】

銅は、半導体デバイスの配線において広汎に使われている。例えば、多くの高性能デバイス集積回路が使っている配線は、銅からできている。多くのマイクロエレクトロニクス用ダイの接合パッドも、銅から作られている。しかし、銅でできた接合パッドには、酸素と水の存在下で簡単に酸化され腐蝕してしまうという問題がある。その帰結として、銅の接合パッドには酸化および/もしくは腐蝕に対する保護を施して、デバイスの不良や破壊が起こってしまう可能性を防ぐ必要がある。10

【0004】

図1は、銅の接合パッド20を具えた基板11を有する、マイクロエレクトロニクス~~ダイ~~¹⁰の一部の断面図である。図1のダイ10は、複数のパッシベーション層(表面保護層)をさらに含んでおり、これらのパッシベーション層としては、第一の誘電体層32(二酸化珪素など)、第二の誘電体層34(窒化珪素など)、および第三の誘電体層36(ポリイミドなど)が含まれる。ダイ10は、キャップ40をさらに含み、またこのキャップ40は、障壁層(バリア層)42とその障壁層42に被さった金属層44とを有する。20 キャップ40の形成にあたっては、第一の誘電体層32および第二の誘電体層34の上に第一のマスクをつくってから、接合パッド20の上の第一の誘電体層32および第二の誘電体層34をエッチングして穴を穿つようとする。その後、障壁層42および金属層44を、製品10上に堆積する。キャップ40の形成工程には、レジスト50から金属層44の上面に第二のマスクをつくるステップと、レジスト50を現像して第三の誘電体層36の上部に張り出した金属層44の部分を露出させるステップと、その後に反応性イオンエンチャーミングにより金属層44と障壁層42をエッチングして第三の誘電体層36に至るまで穿つステップとがさらに含まれる。そうしてからレジスト50を製品10から剥して、銅の接合パッド20の上にキャップ40が残るようにする。

【0005】

図1に示した銅の相互接続構造には、製造工程において、接合パッド20の上に開口部をつくるための第一のマスクと、金属層44の上にレジスト50のパターンをつくるための第二のマスクとを必要とするため、製造が比較的高価についてしまう、という問題がある。マスクの作成にあたっては、半導体デバイスに求められる裕度を得るために、非常に高価なフォトリソグラフィ(光蝕刻)設備を必要とするので、その費用が高額になってしまふ。また、この製造工程では、費用のかさむ反応性イオンエンチャーミングを使って、金属層44の一部と障壁層42の一部とを除去するので、なおもいっそう費用が高くなってしまう。さらには、この製造工程では、レジスト50が接合パッド20の上に溜り、またこれを除去するのに時間がかかるてしまうので、ことさらに高価についてしまう。30

【0006】

図2は、銅の接合パッドを保護するためのキャップを有するようなマイクロエレクトロニクス~~ダイ~~¹⁰⁰の別の実施形態の一部の断面図を示している。図2に示したダイ100は、図1に示したダイ10と類似しており、同じ参照番号群は、これら双方の図の同じ部品群を指している。図2のダイ100には、接合パッド20の上に鍍金加工して載せた(plated onto)キャップ140が含まれる。キャップ140の構築にあたっては、第一のマスクを作成するステップと、第一の誘電体層32および第二の誘電体層34を穿ち接合パッド20に至る穴を形成するステップとが用いられる。接合パッド20上にかかる穴をつくった後に、種々の鍍金サイクルを使って、キャップ140を接合パッド20の上に鍍金する。例えば、パラジウム層142を、鍍金工程で接合パッド20の上に直接載置してもよい。このパラジウム層142は、パラジウム層142の上に別の鍍金工程を用いてニッケル層4050

144 を載せるための、シード層 (seed layer) もしくは核生成層 (nucleation layer) となる。いくつかの実施形態においては、ニッケル層 144 を堆積する前に銀層 146 をパラジウム層 142 の上に鍍金することもでき、且つ / あるいは、金層 148 をニッケル層 144 の上に堆積することもできる。

【0007】

図2のキャップ 140 については、まずニッケルをその下に在る金属層のうちのひとつ 10 の上に鍍金してから、そのニッケルの上にさらに鍍金をしなくてはならない、という問題がある。しかし、このニッケルは、誘電体層を貫く開口部の側壁には接合していないので、酸素と水分がニッケルと誘電体層 32, 34, 36 との界面に沿って滲透してしまう可能性がある。このため、コンタクト(キャップ) 140 では、銅の接合パッド 20 を酸化と腐蝕から充分には防護できないのである。

【発明の開示】

【0008】

[1. 概論]

本発明のいくつかの特徴は、銅、銀、金、もしくは他の適切な導電性材料から成る接合パッドなどの接合パッド上に、保護キャップを形成することに関する。マイクロエレクトロニクスデバイスの製造に際しては、この保護キャップによって、導電性バンプ、結線部、再配線層 (redistribution layers) の金属配線 (メタライゼーション)、もしくはボールに接続できる部位が得られる。こうしたバンプ部位を構築する方法の或る実施形態には、複数のダイを有するマイクロエレクトロニクス製品を用意するステップが含まれ、これら複数のダイには、集積回路と、この集積回路に電気的に結合した接合パッドとが含まれる。この実施形態には、製品上にパッシベーション構造を作成するステップと、パッシベーション構造に穴を穿って接合パッドの一部を露出させるステップと、パッシベーション構造上と接合パッドの露出した部分の上とに外部金属層を堆積するステップとをさらに含む。一般的に云って、この外部金属層の厚みは、開口部の全体が金属層で埋められてしまわない程度とする。この工程には、製品を、パッシベーション構造で目標とする度合い (endpoint) に至るまで平坦化するステップが、さらに含まれる。この平坦化段階には、平坦化媒体に製品を接触させるように配置するステップと、製品および / もしくは平坦化媒体を相対して動かすことでパッシベーション構造から外部金属層の一部と障壁層の一部とを除去するステップと、が含まれる。その結果、平坦化工程によって、パッシベーション構造内につくられた開口部の中に残留する金属層の一部を（電気的に）絶縁して、接合パッド上の自己整合された（セルフアライン）キャップを構築することができる。

【0009】

銅の接合パッド上にバンプ部位を構築するための別の実施形態および方法には、複数のダイを有するマイクロエレクトロニクス製品を用意するステップが含まれ、ここでこの複数のダイには、集積回路と、その集積回路に電気的に接続した接合パッドとが含まれる。また、この実施形態には、誘電体構造を構築するステップがさらに含まれ、ここで、この誘電体構造には、その構造自体を貫く開口部が含まれている。この開口部は、接合パッドの少なくとも一部が露出するように配置された側壁と、側壁を横方向に過るように突出した肩部とを有する。この実施形態は、誘電体層と、接合パッドの露出した部分との上に、導電体層を堆積して、導電体層が、開口部内の肩部をなぞる階梯部を有するように構成するステップ、をさらに含む。導電体層の上部を、誘電体層の上から除去して、銅の接合パッドの上に、自己整合されたキャップが形成されるようにする。例えば、導電体層の上部を誘電体構造から除去するにあたっては、製品を平坦化媒体に接触させるように配置してから、製品および / もしくは平坦化媒体を相対して動かすことによって、実施することができる。この工程には、導電体層の堆積に先立って、誘電体構造と接合パッドの露出した部分との上に中間層 (intermediate layer) を形成するステップと、その後に導電体層を中間層の上に堆積するステップとを、任意に含めることができる。この中間層は、例えば、（a）接合パッドと導電体層との間の物質が、拡散もしくは移動してしまうことを防ぐ障壁層、ならびに / あるいは、（b）誘電体構造および / もしくは接合パッドに好ま

10

20

30

40

50

しい接着性を与える接着剤層、とすることができます。導電体層は、アルミニウム、ニッケル、もしくは他の適切な金属とすることができます。

【0010】

銅の接合パッドの上にバンプ部位を形成する方法の別の実施形態には、複数のダイを有するマイクロエレクトロニクス製品を用意するステップが含まれ、ここで、この複数のダイには、集積回路と、その集積回路に電気的に接続した銅の接合パッドとが含まれる。この方法には、製品上に誘電体構造を構築して、個々の接合パッドが少なくとも部分的に露出するようなパターンとして配置された複数の開口部ができるようにするステップ、がさらに含まれる。この方法はさらに、誘電体構造と接合パッドの露出した部分との上に障壁層を形成するステップと、障壁層の上にアルミニウム層を溶着するステップと、アルミニウム層を犠牲材料で覆うステップとへと続いてゆく。また、犠牲材料の上部、アルミニウム層、および障壁層を、機械的平坦化工程もしくは化学的・機械的平坦化工程を使って除去することで、さらにバンプ部位を作成する。その後、犠牲材料の残った部分を製品から取り除いて、銅の接合パッドの上のアルミニウム層を露出させることができる。10

【0011】

本発明に係る、接合パッド上にバンプ部位を構築するなおも別 の方法には、複数のダイを有するマイクロエレクトロニクス製品を用意するステップが含まれ、ここで、この複数のダイには、集積回路と、その集積回路に電気的に接続した接合パッドとが含まれる。この実施形態には、製品上に誘電体構造をつくって、対応する接合パッドに対して整合された複数の開口部ができるようにするステップと、誘電体構造および接合パッドの上に導電性キャップ層を堆積するステップと、がさらに含まれる。キャップ層の厚さは、誘電体構造の厚さよりも小さくなっている。この方法には、キャップ層を覆うマスクを形成することなく、製品からキャップ層の一部を除去することで、少なくともキャップ層の隔離された複数の部分を含むキャップを構築するステップ、がさらに含まれる。こうしたキャップは自己整合されており、対応する銅の接合パッドに対して整合される。20

【0012】

本発明の別の特徴は、銅の接合パッドの上にバンプ部位を有するような、マイクロエレクトロニクス製品を指向するものである。こうした製品の或る実施形態には、例えば、集積回路と、集積回路に電気的に接続した接合パッドとを含んだ、複数のマイクロエレクトロニクス用ダイを有する基板、が含まれる。この製品には、(a) 対応する接合パッドから突出した側壁を持つ複数の開口部を具えた誘電体構造と、(b) 対応する接合パッドの上に在る複数のキャップとがさらに含まれる。それぞれのキャップは、導電性キャップ層の隔離された部分を含む。キャップはそれが互いに電気的に絶縁されており、キャップ層を覆うマスク層をつくるなくとも、対応する接合パッドに沿って自己整列する。これらのキャップの厚みは、通常は、誘電体構造の厚みよりも小さくなっている。誘電体構造内の開口部を、キャップが完全に埋めてしまわなくなっている。30

【0013】

本発明に係るマイクロエレクトロニクス製品の別の実施形態には、複数のマイクロエレクトロニクス用ダイを有する基板が含まれ、ここでこの複数のマイクロエレクトロニクス用ダイには、集積回路と、この集積回路に電気的に接続した接合パッドとが含まれる。この実施形態には、製品上の誘電体構造と、接合パッド上の複数の導電性キャップとが、さらに含まれる。誘電体構造は、平坦化された上面と、対応する銅の接合パッドから突出する側壁を具えた複数の開口部とを有する。導電性キャップのそれぞれは、開口部内に導電体層を有する。或る実施形態においては、このキャップが、(a) 接合パッドおよび開口部の側壁に接続した第一の層と、(b) 第一の層の上に在る第二の層とを含む。典型的には、第二の層は、アルミニウム、もしくは他の適切な導電性材料である。また、キャップは、誘電体構造の平坦化された上面から拡がる平坦化部位、をさらに含む。また、製品には、キャップに接続した複数の外部電気接続子(導電性ボールや結線部など)もさらに含まれる。4050

【0014】

本発明に係るマイクロエレクトロニクス製品の別の実施形態には、複数のマイクロエレクトロニクス用ダイを有する基板が含まれ、ここでこの複数のマイクロエレクトロニクス用ダイには、集積回路と、この集積回路に電気的に接続した銅の接合パッドとが含まれる。この実施形態には、製品上の誘電体構造と、互いに電気的に絶縁されており且つ対応する接合パッド上に位置する複数の導電性キャップとが、さらに含まれる。この実施形態における誘電体構造には、製品上の第一の誘電体層と、第一の誘電体層上の第二の誘電体層と、第二の誘電体層上の第三の誘電体層とが含まれる。この誘電体構造には、対応する接合パッドに沿って整列した、側壁を有する複数の開口部を、さらに含めることもできる。開口部のそれぞれには、第二の誘電体層と第三の誘電体層との間か、または側壁に沿った別の適切な位置かに、横方向の肩部が具わっている。導電性キャップは、接合パッドの上に在る対応する開口部内に配置されており、また、個々のキャップは、対応する開口部の肩部と噛み合った階梯部を有する。

10

【0015】

本発明に係るいくつかの実施形態については、半導体デバイス上の銅の接合パッドに関して言及している以下の節で説明してゆく。但し、後述する方法および構造は、他の種類のマイクロエレクトロニクスデバイスに対して使用することも可能である。また、接合パッドも、銅の接合パッドに限定はされず、その代わりとして、銀、金、もしくは他の適切な物質を用いることもできる。さらに言えば、本発明に係る他の実施形態においては、本明細書中に記載した構成もしくは構成要素とは異なるものを使うことができる。つまり、本発明に係るいくつかの実施形態においては、付加的な要素が加わっている場合もあり、あるいは、図3から図5Cにからめて後述される構成要素のいくつかを有していない場合もまたありえる。

20

【発明を実施するための最良の形態】

【0016】

〔2. 銅の接合パッド上の自己整合されたキャップの実施形態〕

図3は、接合パッドの上に在る複数の保護キャップを含むことで、ハンダボール、結線部、再配線層の金属配線（メタライゼーション）、もしくは、他の外部に露出した導電性接続子に接続する部位を得ているような、マイクロエレクトロニクス製品300の一部を示した断面図である。マイクロエレクトロニクス製品300には、複数のダイ320を有する基板310が含まれており、ここで複数のダイ320は、基板310の中に形成されているか、および／もしくは、基板310の上に形成されている。またダイ320には、集積回路330と、集積回路330に電気的に接続した接合パッド340とが含まれる。接合パッド340は通常は銅のパッドであるが、接合パッド340を、銀のパッド、金のパッド、もしくは他の適切な導電性パッドにすることも可能である。製品300は、複数の開口部352を有する誘電体構造350をさらに含み、ここで複数の開口部352は、接合パッド340の上に被さったパターンを描くよう配置される。より具体的には、外部デバイスと接続するための個々の接合パッド340の少なくとも一部が露出するように、開口部352を構成する。本製品は、接合パッド340を蔽い、且つ開口部352の側壁に接合する、複数のキャップ360をさらに含む。さらに詳しく後述するが、キャップ360は、対応する接合パッド340に對して自己整合されるため、開口部352内のキャップ360を電気的に絶縁するために、独立したマスクを使うことは無い。図1および図2に示した従来技術に係る構造と比較すると、キャップ360には、(a)製造にかかる費用が大幅に安くなり、また(b)酸素と水分からの保護がより良好になる、ということが期待できる。

30

【0017】

図4Aから図4Dにかけては、製品300において、図3に示したキャップの或る実施形態360を製造する工程を示す一連の段階を描写した断面図である。図3から図4Dにかけての同じ参照番号は、同じ構成要素を指している。図4Aは、この工程の初期段階を示しており、誘電体構造350を基板310の上に堆積している。この段階では、まだ接合パッド340は誘電体構造350を通して露出してはいない。この実施形態においては、誘

40

50

電体構造 350 には、第一の誘電体層 410 と、第一の誘電体層 410 の上の第二の誘電体層 412 と、第二の誘電体層 412 の上の第三の誘電体層 414 とが含まれる。第一の誘電体層 410 を二酸化珪素とし、また第二の誘電体層 412 を窒化珪素とすることができる。第一の誘電体層 410 および第二の誘電体層 412 を合わせた厚さは、約0.5 μmから4 μmと 10 することができ、これらの層の総厚さは通常約1 μmから1.5 μmである。第三の誘電体層 414 は、第二の誘電体層 412 の上に恒久的なマスクを形成できるような、ポリマーもしくは他の適切な誘電体材料とすることができます。例えば、第三の誘電体層 414 として感光性材料を用い、その厚みを約2~10ミクロンとすることができます。第三の誘電体層 414 の具体的な実施形態のひとつは、4ミクロンの厚さのポリベンゾオキサゾール(PBO)層である。以下でさらに詳述するように、後続の平坦化工程で接合パッド 340 の皿状化(dishing) が起きないよう第三の誘電体層 414 を構成する。より好ましくは、第三の誘電体層 414 の厚さを、接合パッド 340 と、接合パッド 340 の上のすべての金属層とが、後続の化学的・機械的平坦化段階において過剰に浸蝕されないようにするために充分な厚さとする。また、製品 300 は、銅の接合パッド 340 と誘電体構造 350 との間に、拡散障壁 415 をさらに含み、誘電体構造 350 の中に銅が拡散してしまわないようにする。或る実施形態においては、拡散障壁 415 は、厚さ300 の炭化珪素の層である。誘電体層 410, 412, 414, 415 のすべては、適切な化学的気相成長法、スパッタリング法、もしくはこうした材料を堆積するための他の公知の工程を使って、堆積することができる。

【0018】

図 4 B には、本方法の後続する段階を描いており、誘電体構造 350 を貫く開口部 352 を形成して、接合パッド 340 の一部が露出するように構成する様子を示している。開口部 352 は、側壁 420 と、側壁 420 に沿った肩部 422 とを有する。肩部 422 は、側壁 4 20 を横方向に過って延びる段差部もしくは縁部とすることができます。例えば一般的には、開口部 352 の、接合パッド 340 の上面と平行な方向についての断面寸法は、約20 μm から120 μm (より一般的には40 μmから100 μm) となる。或る実施形態においては、第三の誘電体層 414 がPBOから成っており、且つ、開口部 352 を形成するにあたり、PBOを露光させて現像することによって、接合パッド 340 に対して位置整合された穴部を有するマスクを生成させている。その後、接合パッド 340 の上の、第二の誘電体層 412 の一部、第一の誘電体層 410 の一部、および拡散障壁 415 の一部をエッチングして、接合パッド 340 の上面を露出させる。開口部 352 のエッチングの完了後に、製品 300 を光プラズマ洗浄法 (light plasma clean-up) を使って洗浄する。また、プラズマ洗浄法によつては、第三の誘電体層 414 も浸蝕され、第二の誘電体層 412 と第三の誘電体層 414 との界面に、肩部 422 がさらに形成されることになる。 30

【0019】

図 4 C は、キャップに用いる導電性材料を製品上に堆積した後の段階における、製品 300 を図示したものである。或る実施形態においては、製品 300 は、誘電体構造 350 と接合パッド 340 との上に堆積された第一の導電体層 430、ならびに、第一の導電体層 4 30 の上に堆積された第二の導電体層 440 を含む。例えば、第一の導電体層 430 を、(a) 接合パッド 340 と第二の導電体層 440 との間に在る材料の移動もしくは拡散を抑止するための障壁を提供し、ならびに / あるいは、(b) 誘電体構造 350 および接合パッド 340 に良好に付着する、任意に付加できる中間層とすることができます。銅の接合パッドの場合では、第一の導電体層 430 を、厚さ約300 から500 の障壁 / 接着層とし、また、第二の導電体層 440 を、厚さ5,000 から30,000 の金属層とするのが典型的である。第一の導電体層 430 は、Ta、TaN、TiN、WN_x、または、誘電体構造 350 中および / もしくは第二の導電体層 440 中への銅の拡散を抑止するような他の適切な物質、から構成することができる。第二の導電体層 440 は、厚さ約8,000 から20,000 のアルミニウム層とすることができます。あるいは、第二の導電体層 440 を、ニッケルもしくは他の適切な金属とすることも可能である。第二の導電体層 440 がニッケルである場合には、銅はニッケル中に拡散しないので、第一の導電体層 430 は不要である。第一の導電体層 430 および第二の導電体層 440 は、側壁 420 と肩部 422 に適合するようになっている。そ 40 50

の結果、第一の導電体層 430 および第二の導電体層 440 が、肩部 422 をなぞる階梯部 442 を有する。階梯部 442 と肩部 422 との界面は、接合パッド 340 に酸素と水分が届かないようにする強固な障壁をつくりだす。また、第一の導電体層 430 および第二の導電体層 440 を合わせた厚さは、誘電体構造 350 の厚さよりも小さくなっている。これらの導電体層が、誘電体構造 350 内の開口部 352 を完全に埋めてしまわないようになっている。或る実施形態においては、第一の導電体層 430 および第二の導電体層 440 を合わせた厚さが、約 $1\mu\text{m}$ から $3\mu\text{m}$ であって、導電体層の堆積直後に開口部 352 内に、導電性材料を有さない充分な空隙が存在するようになっている。

【0020】

図4Dは、キャップ 460 を接合パッド 340 上に形成した後の、製品 300 を示したものである。キャップ 460 は、図3に示したキャップ 360 のうちの一個の実施形態である。キャップ 460 を作成するにあたっては、製品 300 を平坦化して、第一の導電体層 430 の上部と第二の導電体層 440 の上部とを、第三の誘電体層 414 の上面から除去する。
10
製品 300 の平坦化は、製品 300 を平坦化媒体(図示せず)に接触させるようにして配置してから、製品および／もしくは平坦化媒体を相対して動かすことによって、実施することができる。平坦化工程では、第一の導電体層 430 の上部と第二の導電体層 440 の上部とを第三の誘電体層 414 の上面から除去するに際して、接合パッド 340 上に在る第一の導電体層 430 および第二の導電体層 440 の部分を過剰に浸蝕してしまわないようする。第三の誘電体層 414 の厚さは比較的大きいので、研磨パッドが、第二の導電体層 440 が許容できないほどに「皿状化」("dishing")してしまうような程度にまで、開口部内 20
に突出することを防止している。このため、第三の誘電体層 414 によって、接合パッド 340 上に在る第一の導電体層 430 および第二の導電体層 440 の部分が保護されることになる。なお、ここでは、接合パッド 340 上の第二の導電体層 440 の部分には皿状化がないものとして示してあるが、いくらかの皿状化があっても許容される。図4Dに示したように、第三の誘電体層 414 は、平坦化された上面 450 を有し、また、キャップ 460 は、平坦化された上面 450 の延長面上に在る平坦化された部位 462 を有する。こうした平坦化工程によって、第二の導電体層 440 上に第二のマスクを形成すること無く、接合パッド 340 上のキャップ 460 を電気的に分離できる。したがって、キャップ 460 は、接合パッド 340 に対して自己整合される。

【0021】

図4Dに示したキャップ 460 の特徴のひとつとして、図1に関連して図示し上述したキャップ 40 よりも、廉価な製造が期待できる、ということがある。キャップ 460 の製造に際しては、誘電体構造 350 を貫く開口部 352 を形成するための単独のマスクのみを用いる。図4Dに関して記載した平坦化工程では、第二のマスクを使うこと無く、第一の導電体層 430 の上部と第二の導電体層 440 の上部とを、誘電体構造 350 の上面から除去するので、キャップ 460 が、接合パッド 340 に対して自己整合される。図4Dに示したキャップ 460 とは対照的に、図1に示したキャップ 40 は、誘電体層を貫く開口部の形成のために第一のマスクを必要とし、且つ、レジスト 50 にパターンをつくるために第二のマスクも必要とする。さらに、図1のキャップ 40 では、費用のかさむ反応性イオンエッチングを用いて、導電体層の露出した部分を除去する必要があり、しかも、レジスト 50 をキャップ 40 から剥がす必要もある。このように、製品上に第二のマスクを形成し、反応性イオンエッチングを使って金属層をエッチングし、レジストを取り除くステップに較べれば、キャップ 460 の形成に使われる一度きりの平坦化工程は廉価である。つまり、図4Dのキャップ 460 には、費用面で良好な生産効率が期待できる。

【0022】

さらに、図4Dのキャップ 460 の実施形態には、銅の接合パッド 340 を非常に良好に保護するという期待も寄せられる。まず、第一の導電体層 430 は、側壁 420 に接合するか、さもなくば接着しており、また、第二の導電体層 440 が、第一の導電体層 430 に接合している。次に、キャップ 460 と誘電体構造 350 との界面の長さが、比較的長い。その結果、酸素と水分が、銅の接合パッド 340 の表面に達しづらくなっている。第三に、

10

20

30

40

50

肩部 422 と階梯部 442 との界面によって、空気と水分から銅の接合パッド 340 を保護している。典型的な第二の導電体層 440 は、誘電体構造 350 に較べて大きな熱膨張係数を有する。このため、第二の導電体層 440 を堆積した後に冷却すると、この層が内向き且つ下向きに縮む程度は、誘電体構造 350 が縮む程度よりも大きくなる。したがって、階梯部 442 が肩部 422 を下向きに抑えつけるかたちになる。第二の導電体層 440 によって、階梯部 442 と肩部 422 との間に気密が効率良くつくられるため、酸素、水分、もしくは他の夾雑物が、接合パッド 340 へさらに届きにくくなっている。

【 0 0 2 3 】

キャップ 460 の別の特徴は、誘電体構造の存在により、化学的・機械的平坦化を行うことができるため、マスクを使うこと無く、第一の導電体層 430 の上部と第二の導電体層 440 の上部を除去できる、ということである。本発明以前には、化学的・機械的平坦化を行うと、第一の導電体層 430 の上部と第二の導電体層 440 の上部を除去するにあたり、研磨パッドが開口部内に突き出して、キャップの皿状化を起こしてしまうことになつたために、こうした平坦化は実行可能な方策であるとは見做されていなかった。図 4 A から図 4 D に示した工程の実施形態では、接合パッド 340 上の領域に在る第二の導電体層 440 の皿状化を、抑止もしくは少なくとも軽減するように誘電体構造 350 を構成することで、化学的・機械的平坦化を用いることが可能になっている。例えば、図 4 A から図 4 D に示した工程の特定の実施形態のひとつでは、第三の誘電体層 414 の厚さを約4ミクロンとすることで、第一の導電体層 430 の上部と第二の導電体層 440 の上部の、第三の誘電体層 414 からの除去が完了するよりも前に、平坦化パッドが第二の導電体層 440 を、許容できない程度にまで皿状化しないようになっている。

【 0 0 2 4 】

図 5 A から図 5 C には、図 3 に示したキャップ 360 のうちのひとつの別の実施形態となるキャップの、形成方法を示している。図 3 から図 5 C にかけての同じ参照番号は、同じ構成要素を指している。図 5 A には、第一の誘電体層 510 と第二の誘電体層 512 を含んだ誘電体構造 505 を有することを特徴としている製品 300 において実施される、本方法のこの実施形態の初期段階を示してある。第一の誘電体層 510 を二酸化珪素とし、また第二の誘電体層 512 を窒化珪素とすることができます。製品 300 は、銅の接合パッド 340 と誘電体構造 505 との間に、拡散障壁 513 をさらに含み、誘電体構造 505 の中に銅が拡散してしまわないようにする。誘電体 505 は、接合パッド 340 から突出した側壁 520 を有するような開口部 352 を、さらに含む。第一の誘電体層 510 と第二の誘電体層 512 とを基板 310 上に堆積してから、マスクを使って第一の誘電体層 510 と第二の誘電体層 512 とを穿つようにエッチングして、開口部 352 を築くことができる。その後にこのマスクを製品 300 から剥がす。

【 0 0 2 5 】

図 5 B には、本方法の後続段階における、製品 300 を示している。この段階では、製品は、第二の誘電体層 512 および接合パッド 340 の上に堆積された第一の導電体層 530 を含んでいる。製品には、第一の導電体層 530 上に堆積された第二の導電体層 540 と、第二の導電体層 540 上に堆積された犠牲材料 550 とが含まれる。第一の導電体層 530 を障壁層とし、また第二の導電体層 540 をアルミニウムもしくは別の適切な金属とし、また犠牲材料 550 をレジストとすることができる。第一の導電体層 530 と第二の導電体層 540 の構造および組成は、図 4 A から図 4 D と関連して上述した第一の導電体層 430 と第二の導電体層 440 のそれと同様にすることができる。

【 0 0 2 6 】

図 5 C には、接合パッド 340 上にキャップ 560 を形成するために、平坦化工程を使って第一の導電体層 530 の上部と第二の導電体層 540 の上部とを除去した後の、製品 300 を示してある。この実施形態においては、第一の導電体層 530 の上部と第二の導電体層 540 の上部とを製品 300 から除去するに際して、製品 300 を平坦化媒体で押えつけてから、製品および／もしくは平坦化媒体を相対して動かすようにして、化学的・機械的平坦化工程を実施する。その結果として、第二の誘電体層 512 を平坦化された表面 515 を

10

20

30

40

50

持つようになり、またキャップ 560 も平坦化された部分 562 を有するようになる。

【0027】

上述の記載からは、本明細書中で述べた本発明の具体的な実施形態は、例示を目的としているものであるのは明らかであって、且つ、本発明の本質から逸脱すること無く多様な変形例を作成できることも明らかである。例えば、図4Dおよび図5Cにからめて上述した平坦化工程は、単なる機械的工程とすることもでき、あるいは化学的・機械的工程とすることも可能である。さらに、接合パッド、導電体層、および誘電体層は、上述したものとは異なる材料から構成することも可能であり、および／もしくは、上述した厚みとは異なる厚みにすることも可能である。加えて、再配線層を、誘電体構造およびキャップの上部に構築して、こうした再配線層の金属配線を、接合パッド上のキャップと電気的に接続するように構成することが可能である。このように本発明は、付随する請求項以外の何物からも、限定を受けることはない。10

【図面の簡単な説明】

【0028】

【図1】図1は、従来技術の或る様態に係る、銅の接合パッドを有するマイクロエレクトロニクス用デバイスの断面図である。

【図2】図2は、従来技術の別の様態に係る、銅の接合パッドを有するマイクロエレクトロニクス用デバイスの断面図である。

【図3】図3は、本発明の或る実施形態に係る、銅の複数の接合パッドと、この銅の接合パッド上の保護キャップとを有するような、マイクロエレクトロニクス製品の一部を示している。20

【図4A】図4A～4Dは、本発明の或る実施形態に係る、銅の接合パッドに被さる導電性キャップを構築する工程の段階を図解するための断面図である。

【図4B】図4A～4Dは、本発明の或る実施形態に係る、銅の接合パッドに被さる導電性キャップを構築する工程の段階を図解するための断面図である。

【図4C】図4A～4Dは、本発明の或る実施形態に係る、銅の接合パッドに被さる導電性キャップを構築する工程の段階を図解するための断面図である。

【図4D】図4A～4Dは、本発明の或る実施形態に係る、銅の接合パッドに被さる導電性キャップを構築する工程の段階を図解するための断面図である。

【図5A】図5A～5Cは、本発明に係る別の実施形態における、銅の接合パッドに被さる導電性キャップの構築工程の段階を図解するための断面図である。30

【図5B】図5A～5Cは、本発明に係る別の実施形態における、銅の接合パッドに被さる導電性キャップの構築工程の段階を図解するための断面図である。

【図5C】図5A～5Cは、本発明に係る別の実施形態における、銅の接合パッドに被さる導電性キャップの構築工程の段階を図解するための断面図である。

【図1】

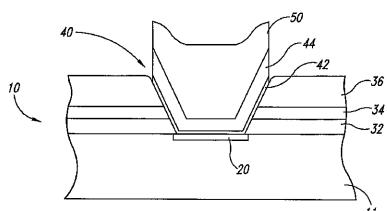


Fig. 1
(Prior Art)

【図2】

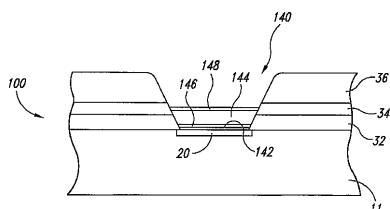


Fig. 2
(Prior Art)

【図3】

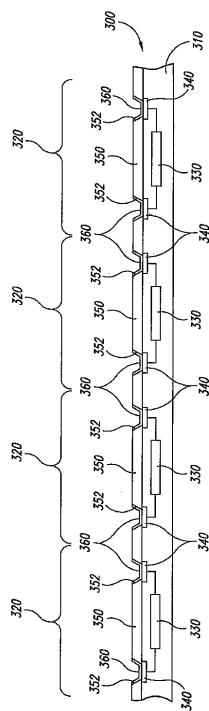


Fig. 3

【図4A】

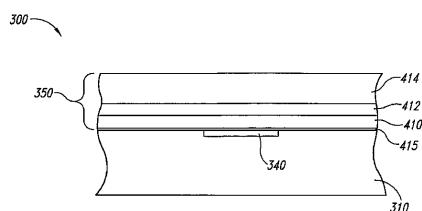


Fig. 4A

【図4B】

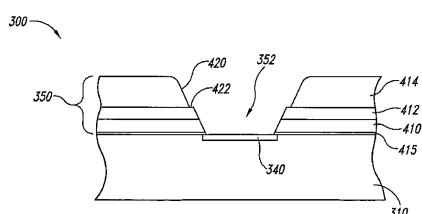


Fig. 4B

【図4C】

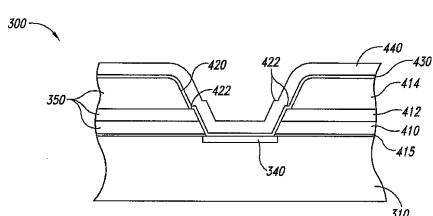


Fig. 4C

【 図 4 D 】

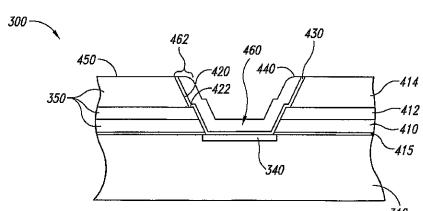


Fig. 4D

【図5A】

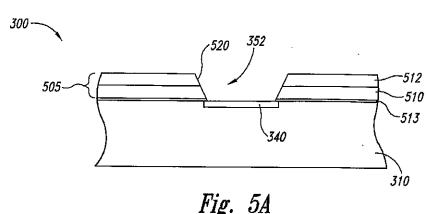


Fig. 5A

〔図5B〕

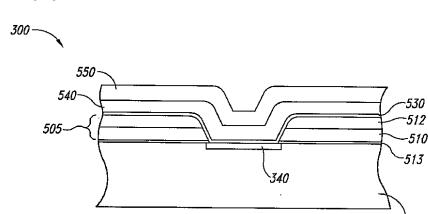


Fig. 5B

【図 5 C】

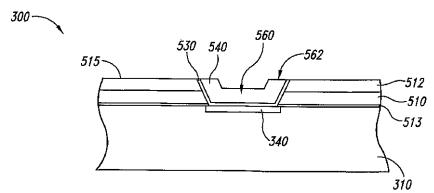


Fig. 5C

フロントページの続き

(72)発明者 タトル,マーク,イー.

アメリカ合衆国,アイダホ州 83712,ボイズ,テーブル ロック ロード 1998

(72)発明者 クック,ケース,アール.

アメリカ合衆国,アイダホ州 83706,ボイズ,ゲケラー レーン 3769 #161

審査官 今井 拓也

(56)参考文献 特開平11-330079(JP,A)

米国特許第05736456(US,A)

特開2003-100744(JP,A)

特開2000-315688(JP,A)

特表2003-500860(JP,A)

特開平11-274208(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/60