

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 29/73 (2006.01)

H01L 29/24 (2006.01)

H01L 21/331 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200610064203.2

[43] 公开日 2007年7月4日

[11] 公开号 CN 1992337A

[22] 申请日 2006.12.22

[21] 申请号 200610064203.2

[30] 优先权

[32] 2005.12.22 [33] US [31] 11/315,672

[71] 申请人 克里公司

地址 美国北卡罗来纳州

[72] 发明人 A·K·阿加瓦尔

S·克里什纳斯瓦米 S·-H·刘

D·C·卡佩尔

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 张雪梅 刘杰

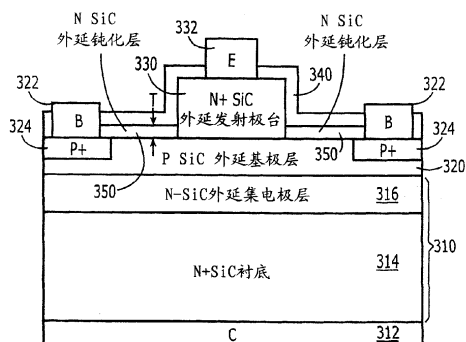
权利要求书4页 说明书13页 附图8页

## [54] 发明名称

具有碳化硅钝化层的碳化硅双极结型晶体管及其制造方法

## [57] 摘要

双极结型晶体管(BJT)包括:第一导电型的碳化硅(SiC)集电极层,在碳化硅集电极层上第二导电型的外延碳化硅基极层外延碳化硅基极层上的第一导电型的外延碳化硅发射极台。在碳化硅发射极台外部在外延碳化硅基极层的至少一部分上提供第一导电型的外延碳化硅钝化层。外延碳化硅钝化层可以设置以在零器件偏压时完全耗尽。还公开了相关的制造方法。



1、一种双极结型晶体管(BJT), 包括:

第一导电型的碳化硅集电极层;

在碳化硅集电极层上与第一导电型不同的第二导电型的外延碳化硅基极层;

远离碳化硅集电极层的外延碳化硅基极层上的第一导电型的外延碳化硅发射极台; 和

在碳化硅发射极台外部的的外延碳化硅基极层的至少一部分上的第一导电型的外延碳化硅钝化层。

2、根据权利要求1的BJT, 其中第一导电型的外延碳化硅钝化层具有第一导电型的载流子浓度, 并具有选择以在BJT上的零偏压时通过外延碳化硅基极层完全耗尽外延碳化硅钝化层的厚度。

3、根据权利要求1的BJT, 其中第一导电型的外延碳化硅钝化层具有第一导电型的载流子浓度C并具有根据如下等式选择的厚度T:

$$\frac{qCT^2}{2\epsilon_s} \leq 2.7$$

其中q是元电荷,  $\epsilon_s$ 是碳化硅的介电常数。

4、根据权利要求1的BJT, 其中外延碳化硅发射极台包括远离外延碳化硅基极层的顶部和在顶部和外延碳化硅基极层之间延伸的侧壁, 其中外延碳化硅钝化层在碳化硅发射极台外部而不是在侧壁上在外延碳化硅基极层的至少一部分上延伸。

5、根据权利要求1的BJT, 其中外延碳化硅发射极台包括远离外延碳化硅基极层的顶部和在顶部和外延碳化硅基极层之间延伸的侧壁, 其中外延碳化硅钝化层在碳化硅发射极台外部并在侧壁上而不是顶部上在外延碳化硅基极层的至少一部分上延伸。

6、根据权利要求1的BJT, 其中外延碳化硅发射极台包括远离外延碳化硅基极层的顶部和在顶部和外延碳化硅基极层之间延伸的侧壁, 其中外延碳化硅钝化层在碳化硅发射极台外部, 在侧壁上和在顶部上, 在外延碳化硅基极层的至少一部分上延伸。

7、根据权利要求1的BJT，其中外延碳化硅基极层包括第一部分和与发射极台分开的比第一部分的载流子浓度更高的第二部分，其中外延碳化硅钝化层在外延碳化硅基极层上从邻近碳化硅发射极台延伸到邻近第二部分。

8、根据权利要求1的BJT，其中外延碳化硅基极层包括第一部分和与发射极台分开的比第一部分的载流子浓度更高的第二部分，其中外延碳化硅钝化层在外延碳化硅基极层上从邻近碳化硅发射极台延伸到第二部分。

9、根据权利要求1的BJT，其中外延碳化硅基极层包括第一部分和与发射极台分开的比第一部分的载流子浓度更高的第二部分，其中外延碳化硅钝化层在外延碳化硅基极层上从碳化硅发射极台延伸到邻近第二部分。

10、根据权利要求1的BJT，其中外延碳化硅基极层包括第一部分和与发射极台分开的比第一部分的载流子浓度更高的第二部分，其中外延碳化硅钝化层在外延碳化硅基极层上从碳化硅发射极台延伸到第二部分。

11、根据权利要求1的BJT，其中外延碳化硅基极层包括第一部分和在第一部分中并与发射极台分开注入比第一部分更高的载流子浓度，其中外延碳化硅钝化层在外延碳化硅基极层上从碳化硅发射极台附近延伸到该注入。

12、根据权利要求1的BJT，进一步包括与发射极台分开的在外延碳化硅基极层上的外延基极台，和其中外延碳化硅钝化层在外延碳化硅基极层上从邻近碳化硅发射极台延伸到邻近基极台但与基极台分开。

13、根据权利要求1的BJT，进一步包括远离外延碳化硅基极层的第二导电型的外延碳化硅钝化层上的电介质钝化层。

14、根据权利要求13的BJT，其中电介质钝化层包括二氧化硅。

15、根据权利要求1的BJT，其中外延碳化硅发射极台包括邻近外延碳化硅基极层的第一部分和在第一部分上并远离外延碳化硅基极层的第二部分，其中第二部分具有比第一部分更高的载流子浓度。

16、根据权利要求1的BJT，进一步包括：

在碳化硅集电极层上的第一导电型的碳化硅衬底；

在碳化硅衬底上的集电极接触；

在外延碳化硅基极层上的基极接触；和

在外延碳化硅发射极台上的发射极接触。

17、制造双极结型晶体管（BJT）的方法，包括：

在第一导电型的碳化硅集电极层上外延生长第二导电型的碳化硅基极层，第一导电型不同于第二导电型；

在碳化硅基极层上外延生长第一导电型的碳化硅发射极台；和

在碳化硅发射极台外部在碳化硅基极层的至少一部分上外延生长第一导电型的碳化硅钝化层。

18、根据权利要求 17 的方法，其中外延生长碳化硅钝化层包括以第一导电型的载流子浓度和以选择以在 BJT 上加上零偏压时通过碳化硅基极层完全耗尽外延碳化硅钝化层的厚度生长第一导电型的碳化硅钝化层。

19、根据权利要求 17 的方法，其中外延生长碳化硅钝化层包括以第一导电型的载流子浓度  $C$  和根据下列等式选择的厚度  $T$  外延生长第一导电型的碳化硅钝化层：

$$\frac{qCT^2}{2\epsilon_s} \leq 2.7 ;$$

其中  $q$  是元电荷， $\epsilon_s$  是碳化硅的介电常数。

20、根据权利要求 17 的方法，进一步包括在碳化硅基极层中并与发射极台分开注入比碳化硅基极层更高载流子浓度的区，并且其中外延生长碳化硅钝化层包括外延生长第一导电型的碳化硅钝化层，其在碳化硅基极层上从邻近碳化硅发射极台延伸到被注入区。

21、根据权利要求 17 的方法，进一步包括在与发射极台分开在碳化硅基极层上外延生长第二导电型的基极台，其中外延生长碳化硅钝化层包括外延生长第一导电型的碳化硅钝化层，其在碳化硅基极层上从邻近碳化硅发射极台延伸到邻近基极台但与基极台分开。

22、根据权利要求 17 的方法，进一步包括在远离碳化硅基极区在碳化硅钝化层上形成电介质钝化层。

23、根据权利要求 17 的方法，其中在与第二导电型不同的第一导电型的碳化硅集电极层上外延生长第二导电型的碳化硅基极层，之前的步骤是在第一导电型的碳化硅衬底上外延生长第一导电型的碳化硅集电极层。

24、一种双极结型晶体管 (BJT)，包括：

包括发射极区、基极区和集电极区的碳化硅结构；和

在基极区上与基极区相反的导电型的外延碳化硅钝化层。

25、根据权利要求 24 的 BJT，其中外延碳化硅钝化层设置以在 BJT 上在零偏压时完全耗尽。

26、根据权利要求 25 的 BJT，进一步包括在远离基极区在外延碳化硅钝化层上的电介质钝化层。

## 具有碳化硅钝化层的碳化硅双极结型晶体管及其制造方法

### 政府利益陈述

本发明在由美国军方研究实验室(ARL)授权的合同号 W911NF—04-2-0022 的支持下产生。政府对本发明具有一定的权力。

### 技术领域

本发明涉及功率半导体器件和制造功率器件的相关方法，更具体地，涉及碳化硅功率器件和制造碳化硅功率器件的相关方法。

### 背景技术

功率器件被广泛地用于传输大电流和/或支持高电压。传统的功率器件通常由单晶硅半导体材料制成。一种类型的功率器件是双极结型晶体管(BJT)。BJT 是公知和常用的功率器件。BJT 典型地包括具有彼此靠近的两个相对 p-n 结的半导体材料。因此，BJT 可以称为“n-p-n”或“p-n-p”晶体管。

在工作中，电流载流子进入与 p-n 结的其中一个邻接的第一导电型半导体材料区，其被称为发射极。大部分的电荷载流子从邻接另一 p-n 结的第一导电型的半导体材料区离开器件，其被称为集电极。用作基极的小部分半导体材料位于集电极和发射极之间，其具有与集电极和发射极的第一导电型相反的第二导电型。BJT 的这两种 p-n 结形成在集电极与基极相遇之处和基极与发射极相遇之处。

当电流注入到基极或从基极提取时，取决于 BJT 是 n-p-n 还是 p-n-p，可以从发射极移动到集电极的电荷载流子即电子或空穴的流动可以被影响。典型地，施加在基极的小电流可以按比例地控制通过 BJT 的更大电流，使其对于电子线路的元件有效。在由 B.Streetman(第二版(1980)，第 7 章)著的 Solid State Electronic Device 中讨论了 BJT 的结构和工作细节，这里引入其全部内容作为参考。

构成器件的材料会影响器件的可操作性和有效性。例如，传统的 BJT 典型地由硅(Si)形成，但也可以包括砷化镓(GaAs)和磷化铟(InP)。碳化硅(SiC)也已经用作 BJT 的材料。SiC 具有潜在有利的半导体特性，例如宽禁带、高电场击穿强度、高导热性、高熔点和高饱和电子漂移速度。因此，相对于在其它半导体材料例如 Si 中形成的器件，在 SiC 中形成的电子器件可以具有在更高温度下、在更高的功率

密度、以更高速度、以更高的功率电平和/或在高辐射密度下工作的能力。

由于在高频率、高温和/或高功率电平下工作的能力，在例如用于雷达和通信、用于高功率开关应用和用于高温操作例如喷射机引擎控制的高频发射机的应用中非常需要 SiC 晶体管。因此，生产器件质量的 SiC 和由 SiC 形成的器件的方法几十年来成为科学家和工程师的兴趣点。

SiC 以超过 150 不同的多类型或晶体结构结晶，其中最常见的是 3C、4H 和 6H，其中“C”表示“立方体的”，和“H”表示“六方的”。SiC 通常是很难用在半导体器件的材料。特别地，SiC 的高熔点可以使得技术，例如合金化和掺杂剂的扩散，更困难，因为进行这样操作所需的许多其它材料容易在用于 SiC 的高温下被击穿。SiC 也是极硬的材料，且实际上 SiC 最常用的用途是研磨剂。尽管这些可能的困难，已经利用 SiC 制造了结、二极管、晶体管和其它器件。

例如，在 Palmour 等人的美国专利 No.4,945,394 中讨论了 SiC BJT，这里引入其全部内容作为参考。如这里讨论的，SiC BJT 具有利用高温离子注入形成为阱的发射极和基极。并且，在 Singh 等的美国专利 No.6, 218, 254 中也讨论了 SiC BJT，这里引入其全部内容作为参考。如这里所讨论的，使用外延生长和高温离子注入形成具有基极和发射极的 SiC BJT。Singh 进一步讨论了用可除去的电介质间隙壁以改进基极区和发射区的对准。

SiC BJT 也可以包括至少一个用于基极和/或发射极的高掺杂注入区。注入区的形成可以对 SiC 晶体产生破坏。例如，由于注入引起的缺陷产生的表面复合电流，会减小器件的电流增益。由于可以从注入工艺产生的缺陷产生的基极区中的堆垛层错，器件的电流增益可以作为时间的函数被减小。并且，在这些器件中存在的高掺杂发射区可能具有差的寿命，其可以进一步减小器件的电流增益。

现在参考图 1，将会讨论传统的 SiC BJT 的截面图。如图 1 中所示，在高掺杂  $N^+$ SiC 衬底 114 上提供  $N^-$ SiC 外延(epi)集电极层 116。 $N^+$ SiC 衬底 114 和  $N^-$ SiC epi 集电极层 116 可以限定用于器件的集电极 110。在  $N^-$ SiC epi 集电极层 116 上提供 p-型(P)SiC epi 基极层 120。如图 1 中所示，在 p-型 SiC 基极层 120 上提供 n-型 epi 发射极台 130( $N^-$ )。发射极台 130 可以通过选择性的外延生长和/或外延生长和随后的蚀刻形成。并且，高掺杂( $P^+$ )区 124 可以通过注入技术形成在基极层 120 中。特别地， $P^+$ 基极区 124 的注入可以在从约 650°C 到约 1100°C 的温度下使用具有能量从约 20keV 到约 360keV 的铝离子 ( $Al^+$ ) 进行。如上所述，这个注入可以导致对

SiC 晶体的损坏，且其不会被高温活化退火（1600-1700℃）完全除去。

特别地，由注入引入的缺陷可以产生表面复合电流和导致在器件的基极层中形成堆垛层错。这个关系由等式表示：

$$\beta = i_C / i_B$$

其中  $\beta$  表示电流增益， $i_C$  表示集电极电流， $i_B$  表示基极电流。基极电流  $i_B$  可以进一步表示为

$$i_B = i_{Br} + i_{Bi} + i_{Bsr}$$

其中  $i_{Br}$  是复合电流， $i_{Bi}$  表示横跨发射结注入的多数载流子，和  $i_{Bsr}$  表示表面复合电流。电流增益可以由等式表示：

$$\beta = i_C / (i_{Br} + i_{Bi} + i_{Bsr})$$

因此，在基极区中的表面复合电流  $i_{Bsr}$  的任何增加可以产生对器件的更低的电流增益。

再次参考图 1，在器件表面上提供电介质钝化层 140。电介质钝化层 140 可以包括二氧化硅和/或氮化硅。BJT 进一步包括基极 (B) 接触 122，发射极 (E) 接触 132 和集电极 (C) 接触 112。可以提供由  $N^+$ 114、130 和  $P^+$ 124 表示的高掺杂区以改善欧姆接触的质量。基极、发射极和集电极接触 122、132 和 112 分别可以包括包括欧姆金属和/或覆盖层金属的多层结构。应当理解双极晶体管的其它实施例可以消除如图 1 所示的一个或多个层和/或区，或可以增加附加的区和/或层。

不幸地是，已经发现例如如图 1 中所示，SiC BJT 的电流增益，可以在典型的工作条件下随着时间而降低。特别地，图 2A-2D 说明了具有在 10A 下分别持续了 0 分钟、15 分钟、30 分钟和 16 小时的增加的积累应力的 SiC BJT 的输出特性。在 15 分钟的工作之内出现了电流增益降低，图 2A-2D 的以后的输出特性示出了连续的降低。

#### 发明内容

根据本发明一些实施例的双极结型晶体管 (BJT) 包括第一导电型的碳化硅集电极层，在碳化硅集电极层上的与第一导电型不同的第二导电型的外延碳化硅基极层，和远离碳化硅集电极层在外延硅基极层上的第一导电型的外延碳化硅发射极台。在碳化硅发射极台外的外延碳化硅基极层的至少一部分上提供第一导电型的外延碳化硅钝化层。

在某些实施例中，第一导电型的外延碳化硅钝化层具有第一导电型的载流子

浓度并具有一厚度，其中选择载流子浓度和厚度以在双极结型晶体管上的零偏压时通过外延碳化硅基极层完全耗尽外延碳化硅钝化层。更特别地，在某些实施例中，第一导电型的碳化硅钝化层具有第一导电型的载流子浓度  $C$ ，和具有根据下面等式选择的厚度  $T$ ：

$$\frac{qCT^2}{2\epsilon_s} \leq 2.7$$

其中  $q$  是元电荷， $\epsilon_s$  是碳化硅的介电常数。

外延碳化硅钝化层可以在基极层上具有多种延伸，可以根据本发明的多个实施例延伸到发射极台。例如，在某些实施例中，外延碳化硅发射极台包括与外延碳化硅基极层远离的顶面，和在该顶面和外延碳化硅基极层之间延伸的侧壁。在某些实施例，外延碳化硅钝化层在碳化硅台之外的外延碳化硅基极层的至少一部分上但不在侧壁上延伸。在其它实施例中，外延碳化硅钝化层也在侧壁但不是顶面上延伸。在其它实施例中，外延碳化硅钝化层也在顶面上延伸。

并且，可以为在碳化硅基极层上的第一导电型的外延碳化硅钝化层提供多种延伸。具体地，在某些实施例中，碳化硅基极层包括第一部分和从发射极台分开比第一部分具有更高载流子浓度的第二部分。在某些实施例中，外延碳化硅钝化层在外延碳化硅基极层上从邻近碳化硅台延伸到邻近第二部分。在其它实施例中，外延碳化硅钝化层从相邻碳化硅发射极台延伸到第二部分。在其它实施例中，钝化层从碳化硅发射极台延伸到邻近第二部分。在另一实施例中，钝化层从碳化硅台延伸到第二部分。基极层的第二部分可以通过在从发射极台分开的第一部分中注入而形成，和/或可以是在从发射极台分开的第一部分上的外延基极台。

在另一实施例中，电介质钝化层可以远离外延碳化硅基极层在外延碳化硅钝化层上提供。电介质钝化层可以包括二氧化硅。并且，在某些实施例中，外延碳化硅发射极台可以包括邻近外延碳化硅基极层的第一部分，和在第一部分上且远离外延碳化硅基极层的第二部分上，其中第二部分具有比第一部分更高的载流子浓度。最后，在其它实施例中，可以使用单层和/或多层结构提供集电极、基极和发射极接触。

双极结型晶体管可以根据本发明的多种实施例，通过在与第二导电型不同的第一导电型碳化硅集电极层上外延生长第二导电型的碳化硅基极层和在碳化硅基极层上外延生长第一导电型的碳化硅发射极台而制造。第一导电型的碳化硅钝化

层在碳化硅发射极台外部的碳化硅基极层上的至少一部分上外延生长。这些外延生长的任何或全部可以采用覆盖生长、覆盖生长后是选择性蚀刻，和/或选择性外延生长。在某些实施例中，载流子浓度和/或碳化硅钝化层厚度可以如上所述提供。并且，碳化硅钝化层的延伸可以以如上所述的任意一种提供。

在本发明的另一实施例中，比碳化硅基极区更高的载流子浓度的区被注入到碳化硅基极层中，并与发射极台分开，外延生长碳化硅钝化层以在碳化硅基极层上从邻近碳化硅发射极台延伸到被注入的区。在另一实施例中，在碳化硅基极层上并与发射极台分开外延生长第二导电型的基极台，外延生长碳化硅钝化层以在外延碳化硅基极层上从邻近碳化硅发射极台到邻近但是与基极台分开的部分延伸。在碳化硅钝化层上形成电介质钝化层。

因此，根据本发明的一些实施例的双极结型晶体管可以包括碳化硅衬底和在基极区的至少一部分上且与基极区相反的导电型的外延碳化硅钝化层，该衬底包括发射极、基极和集电极区。外延碳化硅钝化层可以设置以在双极结型晶体管上的零偏压下完全耗尽。电介质钝化层也可以在远离基极区的碳化硅钝化层上提供。碳化硅钝化层的延伸可以如上所述。

#### 附图说明

图 1 是碳化硅(SiC)双极结型晶体管(BJT)的截面图。

图 2A—2D 用图说明了传统 SiC BJT 随着时间电流增益的降低。

图 3 是根据本发明的多种实施例的 SiC BJT 的截面图。

图 4 是说明电流增益下降的潜在原因的 SiC BJT 的截面图。

图 5—10 是根据本发明的多种实施例的 SiC BJT 的截面图。

图 11 是可以进行以根据本发明的多种实施例制造 SiC BJT 的操作的流程图。

#### 具体实施方式

本发明现在将参考附图更全面地描述，其中示出了本发明。然而，本发明可以以许多不同形式体现，以及不应该被解释为局限于这里所述的。更确切的，提供这些实施例以使该说明书更全面和完整，和把本发明的范围完全转达给本领域技术人员。在附图中，为了清楚可以夸大层和区地尺寸和相对尺寸。

应当理解当元件或层被称为在“上”、“连接到”或“耦联到”另一元件或层时，其可以直接在上，连接或耦合到其它元件或可存在插入元件或层。相反，当元件被称为“直接在之上”、“直接连接到”或“直接耦联到”另一元件或层时，

不存在插入元件或层。从头到尾相同的附图标记表示相同的元件。如这里所使用的，术语“和/或”包括相关列出的项目的任意一个或一个或多个的组合。

应当理解在通篇中，虽然在这里可以使用术语第一、第二等以描述多种元件、部件、区、层和/或部分，这些元件、部件、区、层和/部分不应该被这些术语限制。这些术语仅仅用于把一个元件、部件、区、层或部分与其它元件、部件、区、层或段区分开。因此，下面讨论的第一元件、部件、区、层或部分在不脱离本发明技术的情况下，可以被称作第二元件、部件、区、层或部分。

并且，这里可以使用相对术语例如“下部”或“底部”和“上部”或“顶部”以描述如图中所述的一个元件与另一元件的关系。应当理解相对术语想要包括与图中描述的方向不同的器件方向。例如，如果图中的器件被翻转了，描述的在其它元件的“下”侧上的元件将会位于该其它元件的“上”侧上。典型术语“下”，因此，可以包括“下部”和“上部”方向，取决于图的具体方向。同样地，如果在一个图中的器件被翻转了，描述为在其它元件“下部的”或“在...之下”的元件然后会位于该其它元件“之上”。典型术语“下部”或“在...之下”可以因此包括“在...之上”和“在...之下”两种。

如这里所使用的，术语“邻近”意思是一个元件在另一元件附近延伸，其包括接近地分开、接触和/或覆盖另一元件。相反，当元件被描述为延伸“到”另一元件或“从”另一元件延伸时，意思是该元件实际上接触或覆盖了该另一元件，不包括该元件从另一元件分开的情况。

下文参考作为本发明的理想实施例示意性说明的截面图描述本发明的实施例。同样地，从该说明书的表达得出的变体，例如，制造技术和/或容限(tolerance)是预期的。因此，本发明的实施例不应该被解释为局限于这里描述的区域的具体形状，而应当包括从例如制造得到的形状上的变体。例如，描述为矩形的注入区，典型地具有倒圆的或弯曲的特征和/或在其边缘具有注入浓度的梯度，而不是从注入到非注入区的突变。同样地，由注入形成的隐埋区可以在隐埋区和进行注入的表面之间的区中得到一些注入。因此，在图中说明的区实际上是示意性的，它们的形状并不倾向于说明器件的区的精确形状，并且不倾向于限制本发明的范围。

除非另有现定，这里使用的所有术语（包括技术和科学术语）具有被本领域技术人员之一通常理解的本发明所属的相同含义。应当进一步理解术语，例如在一般使用的词典中现定的那些术语，应当被解释为具有与相关技术和本说明书的

上下文中他们的含义一致的含义，并且不应当以理想或过度正式的意义被解释，除非在这里特别地限定。

参考用于多个层/区的具体极性导电型描述本发明的实施例。然而，本领域技术人员会理解，区/层的极性可以被反向以提供相反极性的器件。例如，术语“第一导电型”和“第二导电型”指相反导电型例如 n 或 p 型，然而，这里描述和说明的每个实施例也包括其互补的实施例。

具体地，BJT 是包括非常接近的两个背靠背的 p-n 结的有源、三端子半导体器件。BJT 广泛地表现为 n-p-n 或 p-n-p，取决于它们相应基极区、集电极区和发射极区的导电型。可以理解虽然通篇仅仅讨论了 n-p-n 型 BJT，本发明的实施例并不局限于这种结构。例如，在不脱离本发明范围的情况下，通过倒转所述导电型，也可以提供 p-n-p 晶体管。并且，这里所述的 BJT 结构可以重复以提供功率器件，以使这里所述的结构可以提供整个功率器件或用于功率器件的单位单元。

本领域技术人员知道，碳化硅的掺杂区可以通过外延生长和/或通过注入形成。例如，碳化硅的 p 型区可以通过在有 p 型掺杂剂的情况下生长或者通过在未掺杂的 p 型或 n 型外延层中注入 p 型掺杂剂而形成。从外延生长得到的结构与从注入得到的结构不同。因此，术语“外延层/区”和“注入层/区”在结构上区别于碳化硅层/区，且在这里可以被用于碳化硅的层/区的结构特征的列举，或用于形成碳化硅的层/区的方法的列举。例如在 Kong 等的美国专利 No.5,011,549 和 4,912,064 中讨论了 SiC 外延层的制造，这里引入其全部内容作为参考，就像他们全文被阐述了一样。

本发明的一些实施例提供具有外延碳化硅(SiC)基极区和多层外延发射极区的双极结型晶体管(BJT)。根据本发明一些实施例的 BJT 中的外延 SiC 基极区的使用可以取消对注入和随后的高温退火的需要，所述工艺可以导致对 SiC 晶体的损坏，和由此导致器件的电流增益的减小。因此，根据本发明一些实施例的 BJT 可以相对于传统器件具有改良的电流增益。并且，使用多层外延 SiC 发射区可以使器件的电流增益进一步地提高。然而，本发明的其它实施例可以使用单层外延发射极区和/或注入的高导电率基极区。

现在参考图 3，将会讨论根据本发明一些实施例的 BJT 截面图。如图 3 中所示，可以提供碳化硅(SiC)衬底 314。衬底 314 的极性可以是具有多型例如 3C、2H、4H 或 15R 的 n-型或 p 型 SiC。为了示例的目的，根据在图 3 中说明的本发明实施

例讨论的器件, 包括 n 型 SiC 衬底 314。如图 3 中所述, 衬底 314 是高掺杂 n 型 SiC(N<sup>+</sup>)。如这里所使用的, “P<sup>+</sup>” 或 “N<sup>+</sup>” 指由比衬底或相同或另一层的邻近或其它区中存在的载流子的浓度更高的载流子浓度限定的区。同样地, “P” 或 “N” 指由比相同或另一层的邻近或其它区中存在的载流子浓度更低的载流子浓度限定的区。衬底 314 可以利用 n 型掺杂剂, 例如氮掺杂。衬底可以具有从约  $1.0 \times 10^{18} \text{cm}^{-3}$  到约  $5.0 \times 10^{19} \text{cm}^{-3}$  的载流子浓度和从约 200  $\mu\text{m}$  到约 500  $\mu\text{m}$  的厚度。

如图 3 中进一步说明, 在 SiC 衬底 314 上提供外延集电极层 316。外延集电极层 316 可以利用 n 型掺杂剂, 例如氮掺杂。外延集电极层 316 可以具有从约  $1.0 \times 10^{13} \text{cm}^{-3}$  到约  $1.0 \times 10^{18} \text{cm}^{-3}$  的载流子浓度, 和从约 1.0  $\mu\text{m}$  到约 250  $\mu\text{m}$  的厚度。衬底 314 和外延 SiC 集电极层 316 可以提供 BJT 的集电极(C)310。然而, 在其它实施例中, 可以使用非导电衬底, 集电极层 316 可以提供集电极。外延基极层 320 提供在外延集电极层 316 上并可以利用 p 型掺杂剂例如铝或硼掺杂。外延基极层 320 可以具有从约  $1.0 \times 10^{15} \text{cm}^{-3}$  到约  $5.0 \times 10^{19} \text{cm}^{-3}$  的载流子浓度和从约 0.1  $\mu\text{m}$  到约 10  $\mu\text{m}$  的厚度。

在一些实施例中, 注入的和/或外延的 SiC 基极接触区 324 提供在外延基极层 320 中和/或上。如图 3 中所示, SiC 基极接触区 324 可以被注入在碳化硅外延基极层 320 中。然而, 在其它实施例中, SiC 基极接触区 324 可以远离 SiC 外延集电极层 316 在 SiC 外延基极层 320 上生长。在一些实施例中, 注入的 SiC 基极接触区 324 其中可以包括非均匀载流子浓度。并且, 在其它实施例中, 可以提供如图 3 中所述的相对均匀的浓度。

在其它实施例中, 外延碳化硅基极接触区可以在碳化硅基极层 320 上生长, 下面将详细描述。在一些实施例中, 外延碳化硅基极接触区可以包括单层。并且, 在其它实施例中, 外延 SiC 基极接触区可以包括在外延基极层 320 上的第一 p 型外延 SiC 区, 和在第一 p 型外延 SiC 区上的第二 p 型外延 SiC 区。在一些实施例中, 第一 p 型外延 SiC 区具有从约  $1.0 \times 10^{18} \text{cm}^{-3}$  到约  $1.0 \times 10^{19} \text{cm}^{-3}$  的载流子浓度和从约 0.1  $\mu\text{m}$  到约 10  $\mu\text{m}$  的厚度。第二 p 型外延 SiC 区具有从约  $1.0 \times 10^{19} \text{cm}^{-3}$  到约  $5.0 \times 10^{20} \text{cm}^{-3}$  的载流子浓度和从约 0.1  $\mu\text{m}$  到约 3.0  $\mu\text{m}$  的厚度。外延基极层 320 和注入/外延 SiC 基极接触区可以提供根据本发明的一些实施例 BJT 的基极(B)区。并且, 在其它实施例中, SiC 基极接触区可以是单 p 型区, 和在其它实施例中, 完全不需要提供基极接触区。

如图3中进一步所示,在外延基极层320上提供外延SiC发射极台330。如所述,外延SiC发射极台330具有n型导电性。在一些实施例中,外延SiC发射极台330分别具有第一(N)和第二(N<sup>+</sup>)部分。在这些实施例中,外延SiC发射极台的第一部分可以在外延基极层320上提供,并可以利用n型掺杂剂例如氮掺杂。外延SiC发射极台330的第一部分可以具有从约 $1.0 \times 10^{17} \text{cm}^{-3}$ 到约 $5 \times 10^{19} \text{cm}^{-3}$ 的载流子浓度和从约 $0.1 \mu\text{m}$ 到约 $5.0 \mu\text{m}$ 的厚度。外延SiC发射极台330的第二部分可以利用n型掺杂剂掺杂,例如氮,并可以具有相对于第一部分更高的载流子浓度。具体地,外延SiC发射区的第二部分105可以具有从约 $5 \times 10^{18} \text{cm}^{-3}$ 到约 $5 \times 10^{20} \text{cm}^{-3}$ 的载流子浓度和从约 $0.1 \mu\text{m}$ 到约 $3.0 \mu\text{m}$ 的厚度。因此,根据本发明的一些实施例,外延SiC发射极台330包括可以提供改良的注入效率的低掺杂n型层和可以提供改善的接触表面的高掺杂n型层。然而,在其它实施例中,外延碳化硅发射极台330可以包括如图3中所示的单个区。外延碳化硅发射极台330可以通过覆盖外延和蚀刻和/或通过选择性外延生长制造。

应当理解虽然如图3中所述的本发明的实施例包括注入/外延SiC基极区324和外延SiC发射极台330,本发明的实施例并不局限于这种结构。例如,根据本发明的一些实施例,在没有外延SiC基极区的情况下,可以提供具有第一(N)和第二(N<sup>+</sup>)部分的外延SiC发射极区。

图3的SiC BJT的其它详细设计和制造方面,在本详细说明书中的前部分所述,提供在2005年9月16日申请的序列号为No.11/229,474、Agarwal等的题为“*Silicon Carbide Bipolar Junction Transistors Having Epitaxial Base regions and Multilayer Emitter and Methods of Fabrication the Same*”的申请,这里引入其全部内容作为参考。

仍然参考图3,在碳化硅发射极台330外部在外延碳化硅基极层320的至少一部分上提供N型外延碳化硅钝化层350。外延碳化硅钝化层350可以被认为在碳化硅基极层320的外表面的至少一部分上延伸,在碳化硅发射极台330外部。在不希望被任何工作理论限制的情况下,由于在表面复合的增加,如图4中所示,在已经被例如通过热生长二氧化硅随后是沉积/致密化的二氧化硅层的电介质钝化层140钝化的发射极130和基极120之间,可以产生在图2A-2D中示出的电流增益降低。由于在碳化硅/二氧化硅界面处产生界面陷阱,可以产生表面复合。

强烈对比,如图3中所示,本发明的实施例可以在第二导电型的外延碳化硅

基极区的至少一部分上提供第一导电型的外延碳化硅钝化层。在一些实施例中，在这个钝化层 350 中的总电荷可以被选择，以使得在零器件偏压时，由于约 2.7 伏特的内建电势碳化硅钝化层 350 可以被完全耗尽。外延碳化硅表面钝化层 350 可以帮助减小或抑制表面复合。在图 2A-2D 中示出的电流增益的减小随后可以被停止或有效地减小。在本发明的一些实施例中，第一导电类型的外延碳化硅钝化层具有第一导电类型(这里是 n 型)的载流子浓度 C, 和具有根据下列等式选择的厚度 T:

$$\frac{qCT^2}{2\epsilon_s} \leq 2.7$$

其中 q 是元电荷 ( $1.6 \times 10^{-19}$  库伦),  $\epsilon_s$  是碳化硅的介电常数。

继续图 3 的说明, 在碳化硅钝化层 350 上和/或外延发射极台 330 上在基极层 320 上提供电介质钝化层 340。电介质钝化层 340 可以包括例如, 热生长二氧化硅 ( $\text{SiO}_2$ )、化学汽相沉积  $\text{SiO}_2$  和/或化学汽相沉积氮化硅 ( $\text{Si}_3\text{N}_4$ )。可以在发射极台 330 上提供适合用于 n 型碳化硅的欧姆金属。如下进一步所述可以退火欧姆金属以提供欧姆接触。本发明的一些实施例包括导电衬底 314。在本发明的这些实施例中, 欧姆金属可以远离外延集电极层 316 在衬底 314 上提供。本领域技术人员可以理解可以使用非导电衬底实施本发明, 例如半绝缘碳化硅或蓝宝石, 其中可以在 SiC 集电极层 316 的表面上提供用于集电极的欧姆金属。

也可以在基极层 320 上提供适用于 p 型碳化硅的欧姆金属。金属和/或金属复合物可以适用于欧姆接触。例如, 镍和钛镍组合物适于对 n 型碳化硅的欧姆接触, 而铝或铝钛组合物适合于对 p 型碳化硅的欧姆接触。并且, 也可以使用硅化钴 ( $\text{CoSi}_2$ ) 作为 p 型碳化硅的欧姆接触。在美国专利 No.5,323,022 和 5,409,859 说明了欧姆接触, 这里引入其全部内容作为参考。覆盖金属, 例如金, 也可以沉积在欧姆接触上以分别提供发射极、基极和集电极接触 332、322 和 312。电介质钝化层 340 和接触 312、322 和 332 的示例设计例如在上述引用的申请序列号 No.11/229,474 中被描述。

这里使用的术语“欧姆接触”指其中实际上由阻抗= $V/I$  的关系给出与之相关阻抗的接触, 其中在基本上所有期望的工作频率(即与欧姆接触相关的阻抗基本上在所有的工作频率相同)和电流下, V 是跨接接触的电压, I 是电流。

图 3 的外延碳化硅钝化层 350 的范围可以根据本发明的不同实施例而改变。

具体地,在图3中,外延碳化硅钝化层350在外延碳化硅基极层320上从外延碳化硅发射极台330延伸到基极接触322。与之相反,在图5中,外延碳化硅钝化层350a与碳化硅发射极台330相邻,但是与之分开延伸,并且也与基极接触322相邻,但是与之分开延伸。在图6中,外延碳化硅钝化层延伸到碳化硅发射极台330,与基极接触322相邻但是与之隔开延伸。在其它实施例中,未示出,外延碳化硅钝化层350b可以从碳化硅发射极台330附近延伸,但是与之隔开,并延伸到基极接触322。

并且,在图7的实施例中,外延碳化硅钝化层350c至少部分地在碳化硅发射极台330的侧壁330s上延伸,但是不延伸到发射极台330的顶部330t上。最后,如图8中所示,外延碳化硅钝化层350d也可以延伸到台顶部330t上,除了台侧壁320s之外或代替台侧壁320s。应当理解图3和5-8中示出的实施例和/或碳化硅钝化层的其它延伸的组合和亚组合可以根据本发明的一些实施例提供。

外延碳化硅钝化层350和350a-350d可以利用外延沉积(覆盖和/或选择性的)制造,和可以以浓度C掺杂为第一导电型,厚度T可以在零器件偏压下通过外延碳化硅基极层320完全耗尽外延碳化硅钝化层。当SiC BJT的其它层具有如上所述的厚度和掺杂浓度时,碳化硅钝化层350和350a-350d可以是 $0.5\mu\text{m}$ 厚和具有达到约 $1\times 10^{16}\text{cm}^{-3}$ 的n型掺杂浓度。在其它实施例中,可以提供约 $2\mu\text{m}$ 的厚度和达到约 $8\times 10^{14}\text{cm}^{-3}$ 的n型浓度。因此,更薄的层可以更高的掺杂,反之亦然,以满足上述等式和/或完全耗尽碳化硅钝化层。

图9是根据本发明的其它实施例的SiC BJT的截面图。对比图8和9,提供如上所述的多层外延碳化硅发射极台330a、330b。并且,如上所述也分别提供用于基极322、发射极332和集电极312接触的欧姆接触层322a、332a和312a。如图9中所示,外延碳化硅层350d延伸到高导电注入基极接触区324,但是不延伸到基极欧姆接触区322a或到基极接触金属322。应当理解图9的实施例可以与这里所述的其它实施例中的任意一个或全部组合。

图10是根据本发明的其它实施例的SiC BJT的截面图。在这些实施例中,在基极层320上外延生长高导电( $P^+$ )基极接触区以提供与发射极台330分开的外延基极台1024。基极台1024可以包括单层,如图10中 $P^+$ 示出了,或可以包括多个层,例如邻近基极层320的相对低导电性(P)的层和在远离基极区320的相对低导电性层上的相对高导电性( $P^+$ )层,如上所述和在上述引用的申请序列号 No.11/229,474

中。并且，在图 10 中，示出外延碳化硅钝化层 350e 在发射极台的侧壁和顶部上、和在邻近但是与基极台 1024 分开的基极层 320 上延伸。然而，在其它实施例中，外延碳化硅层 350e 不需要从基极台 1024 拉回。可以理解图 10 的实施例可以与这里讨论的其它实施例中的任意一个或全部组合。

图 11 是可以根据本发明的多种实施例执行以制造 SiC BJT 的工作流程图。参考图 11，在块 1110，外延生长碳化硅集电极、基极和发射极层。例如，N<sup>-</sup>碳化硅外延集电极层 316 可以外延生长在 N<sup>-</sup>碳化硅衬底 314 上，P 碳化硅外延基极层 320 可以生长在 N<sup>-</sup>碳化硅外延集电极层 316 上，如上所述。发射极台和/或基极台可被外延生长。对于本领域技术人员方块 1110 的碳化硅集电极、基极和发射极层的外延生长是公知的，在这里不需要进一步的讨论。

然而，参考块 1120，碳化硅钝化层 350 和 350a-350e 被外延生长。覆盖外延可以用在一些实施例中。在其它实施例中，可以设置条件以使外延更容易在水平表面而不在垂直表面上生长。在其它实施例中，可以通过使用掩模掩蔽区产生选择性的外延沉积，其中对使用例如 TaC 和/或其它已知掩模材料对不希望进行外延生长的区进行掩蔽。在这些实施例的任意一个，也可以使用选择性蚀刻。SiC 钝化层的掺杂浓度和厚度可以如上所述选择。

然后，在块 1130 中，电介质钝化层 340 可以使用本领域已知的技术形成，在块 1140 中，形成接触。也可以理解不如图 11 的顺序进行块 1110-1140 的操作。例如，在形成电介质钝化层（块 1130）之前，可以形成接触（块 1140）。并且，在其它实施例中，在块 1120 的操作之前，可以进行块 1130 和/或 1140 的操作。

因此，根据本发明的一些实施例的 BJT 可以提供包括发射极区、基极区和集电极区、和与在基极区的至少一部分上的基极区的导电类型相反的碳化硅钝化层的碳化硅结构。应当知道碳化硅层的表面可以通过在其上形成二氧化硅层而钝化，其会减小能级接近碳化硅导带的界面态。在 Das 等的 2005 年 9 月 16 日申请的申请序列号为 No.11/229,476、题目为“*Ultra-Thin Ohmic Contacts For P-Type Nitride Light Emitting Devices And Methods of Forming*”中描述了在碳化硅层上制作氧化物层的一些技术，这里引入其全部内容作为参考。然而，已经发现，根据本发明的一些实施例，希望代替或除了电介质碳化硅钝化层之外提供外延碳化硅钝化层，以使进一步抑制表面复合，由此减小或消除不希望的随着时间的过去的电流增益的减小。基于砷化镓(GaAs)的异质结双极晶体管(HBT)的已经使用发射极

突出部分以抑制电流增益退化。然而，GaAs HBT 发射极突出部分技术可以根据材料、结构和/或制造的观点，与本发明的实施例区别开。

在附图和说明书中，已经公开了本发明的实施例，虽然采用了具体的术语，他们仅仅用于通用和描述的目的，本发明的范围将在所附权利要求书阐述。

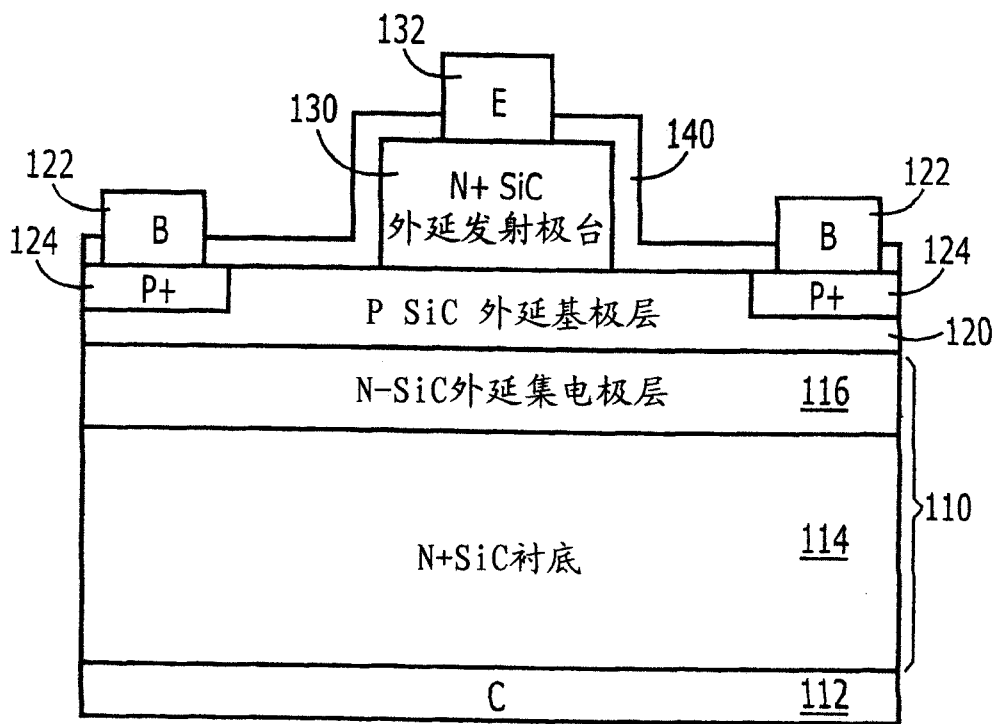


图 1

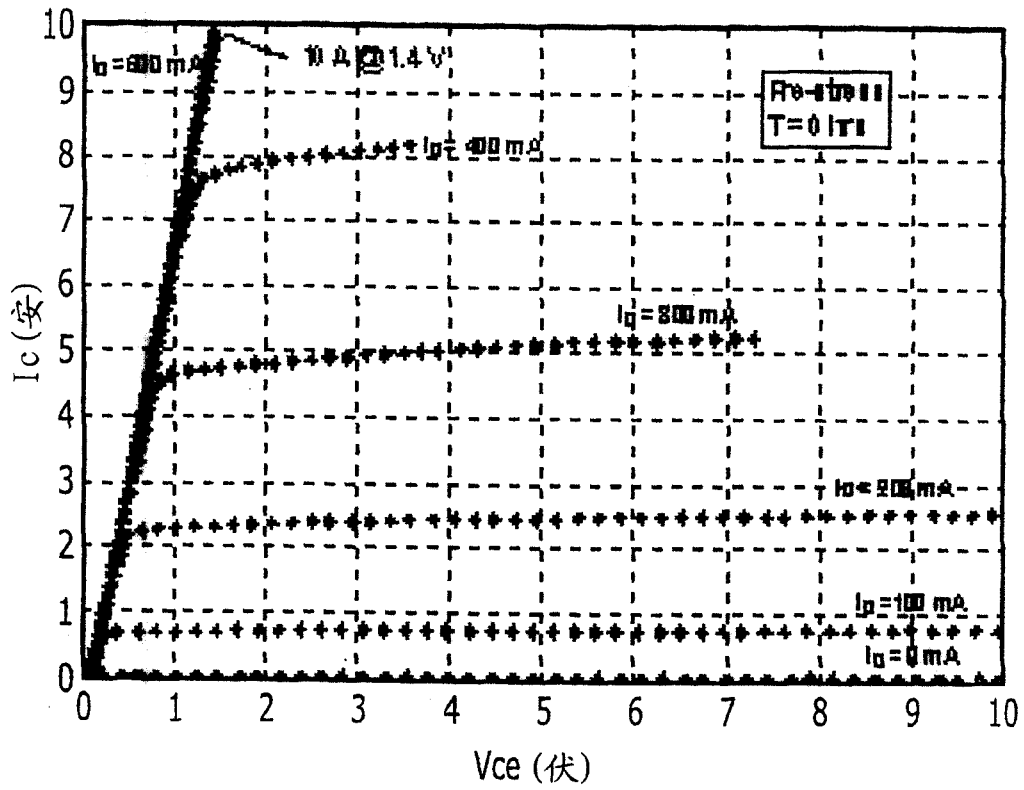


图 2A

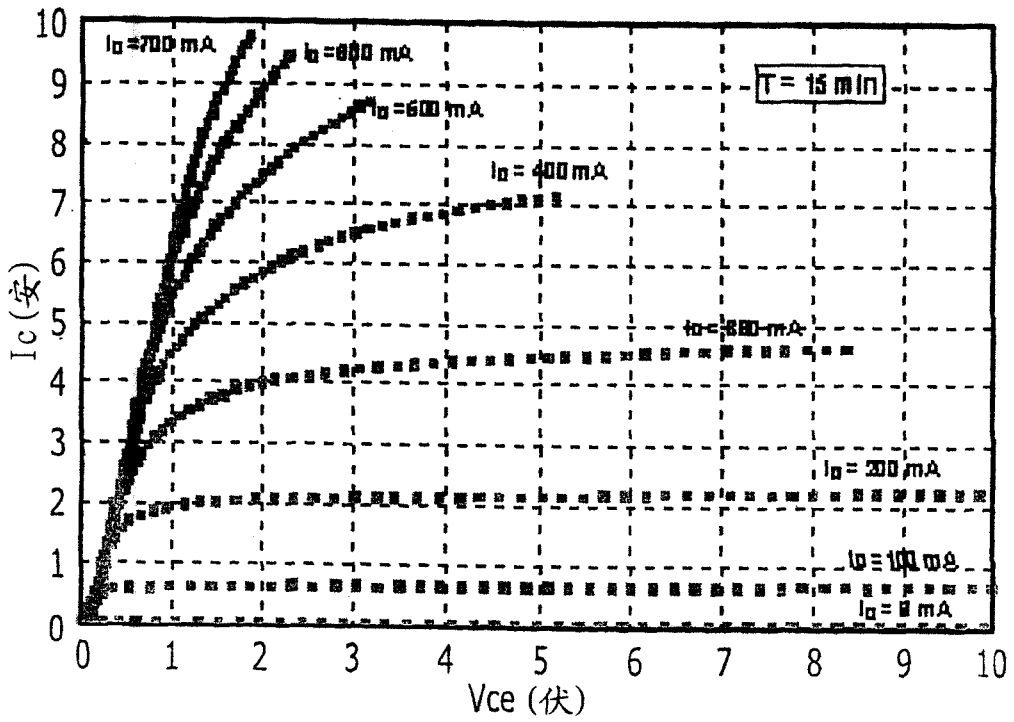


图 2B

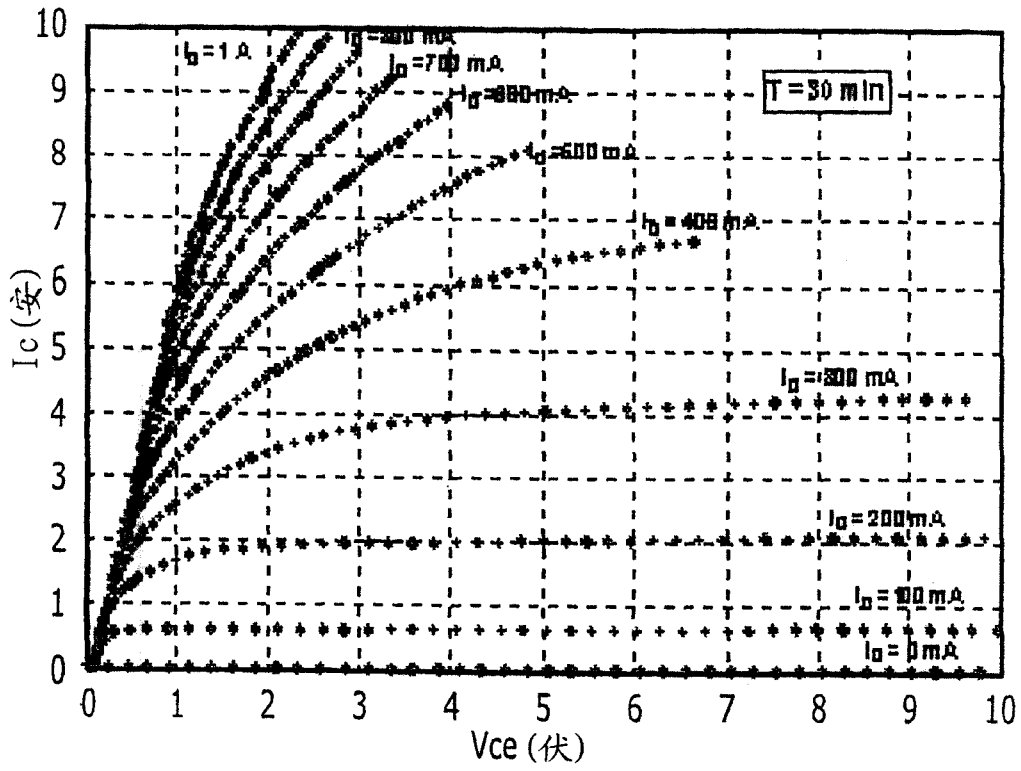


图 2C

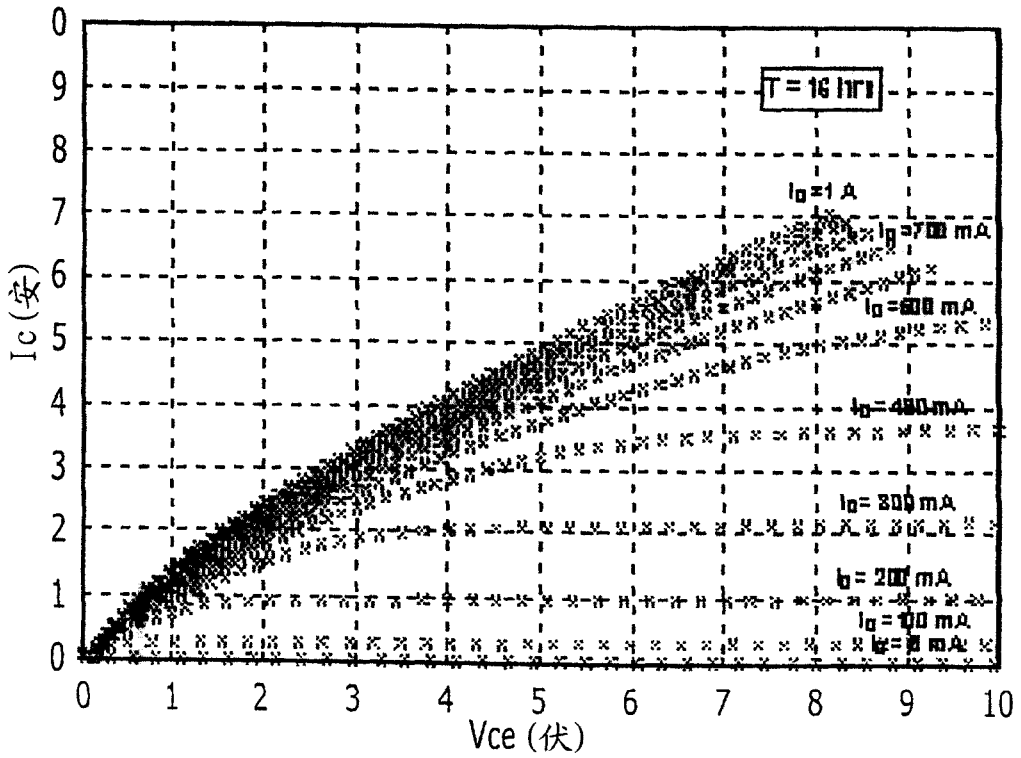


图 2D

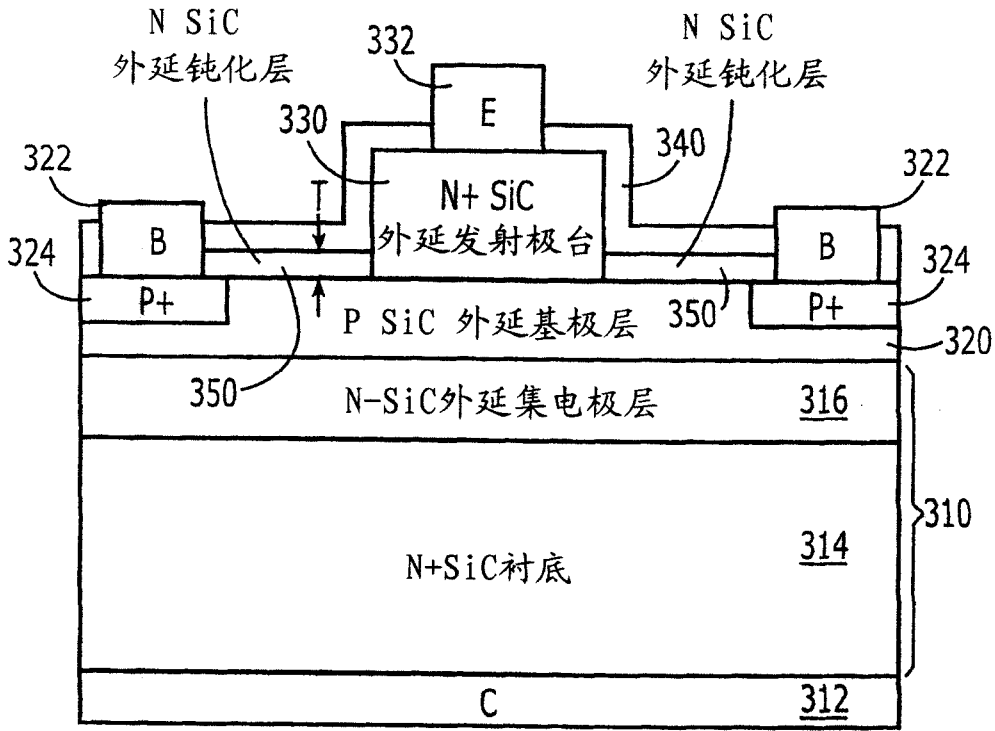


图 3

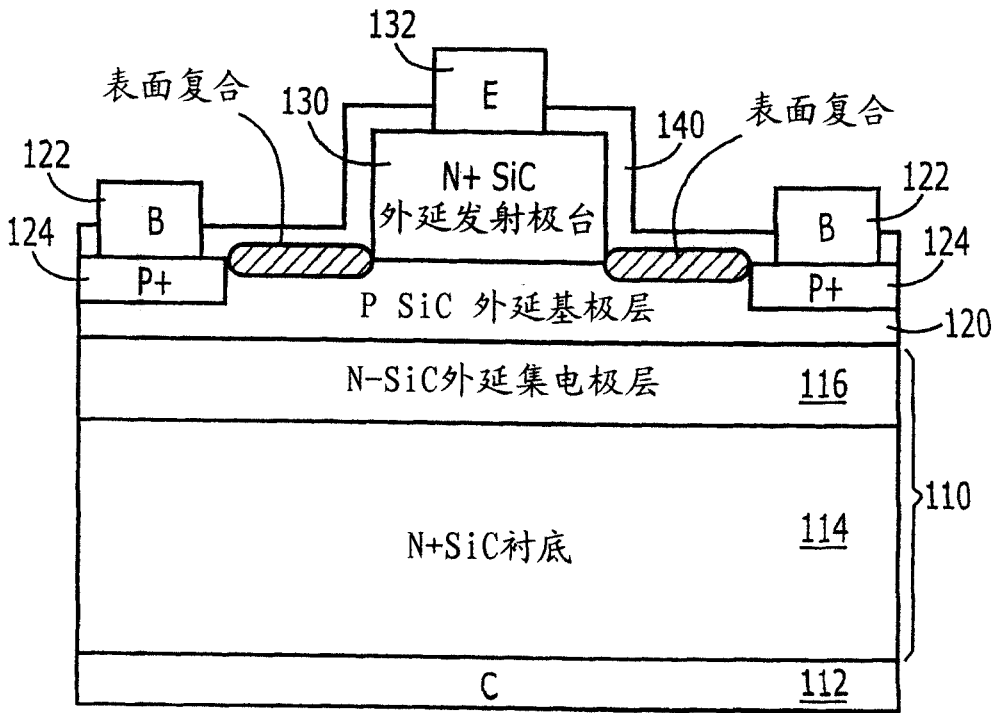


图 4

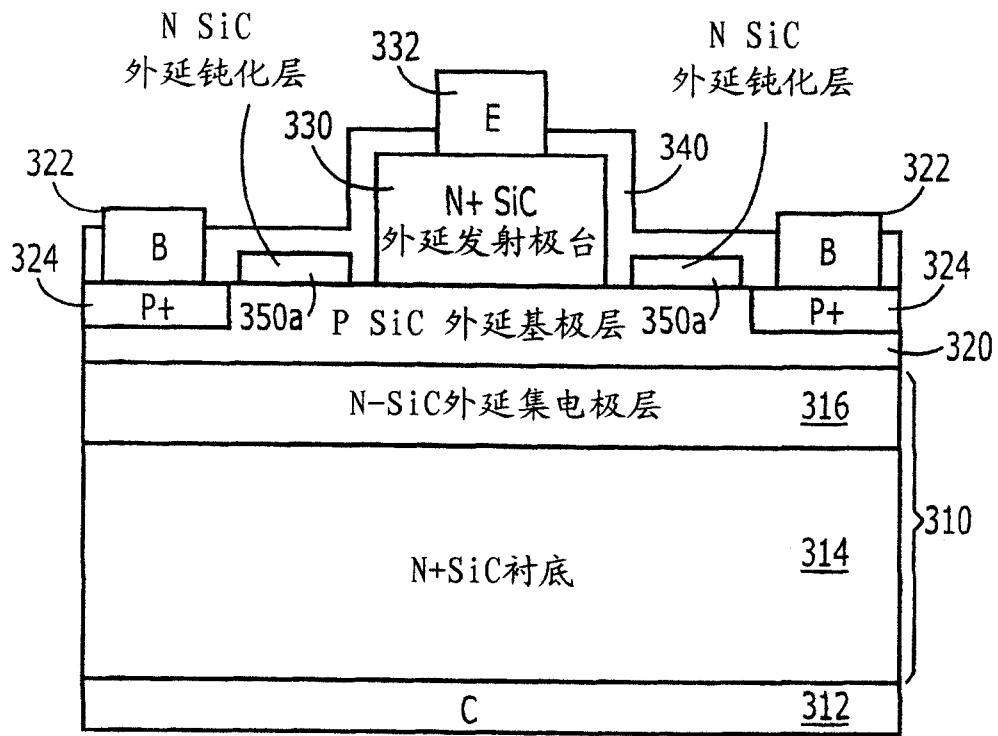


图 5

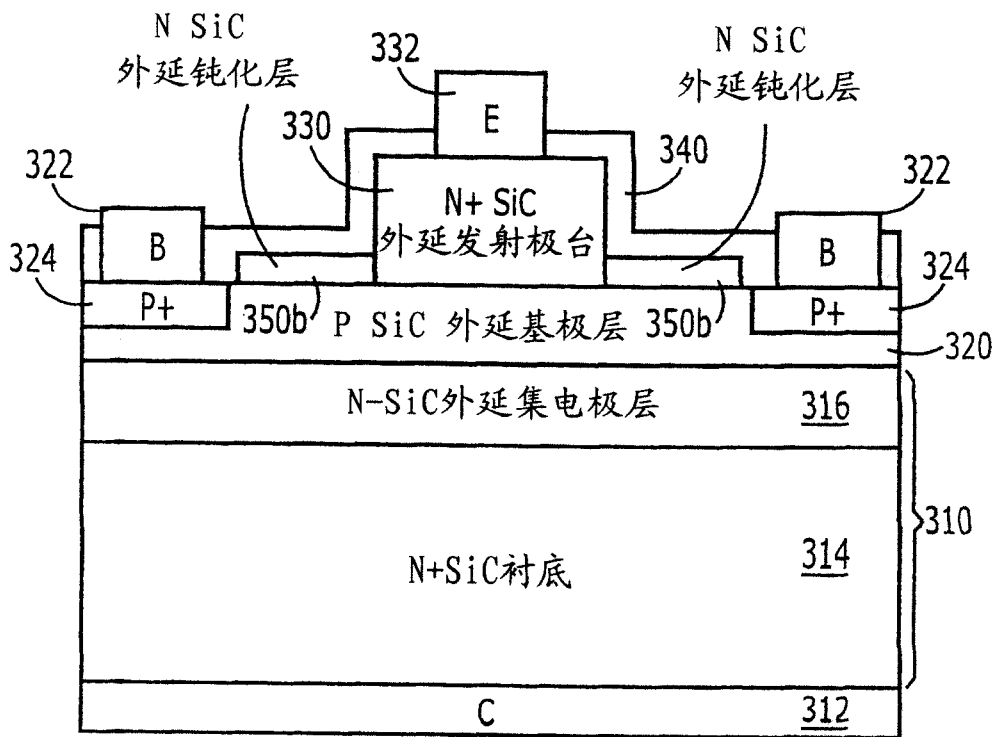


图 6

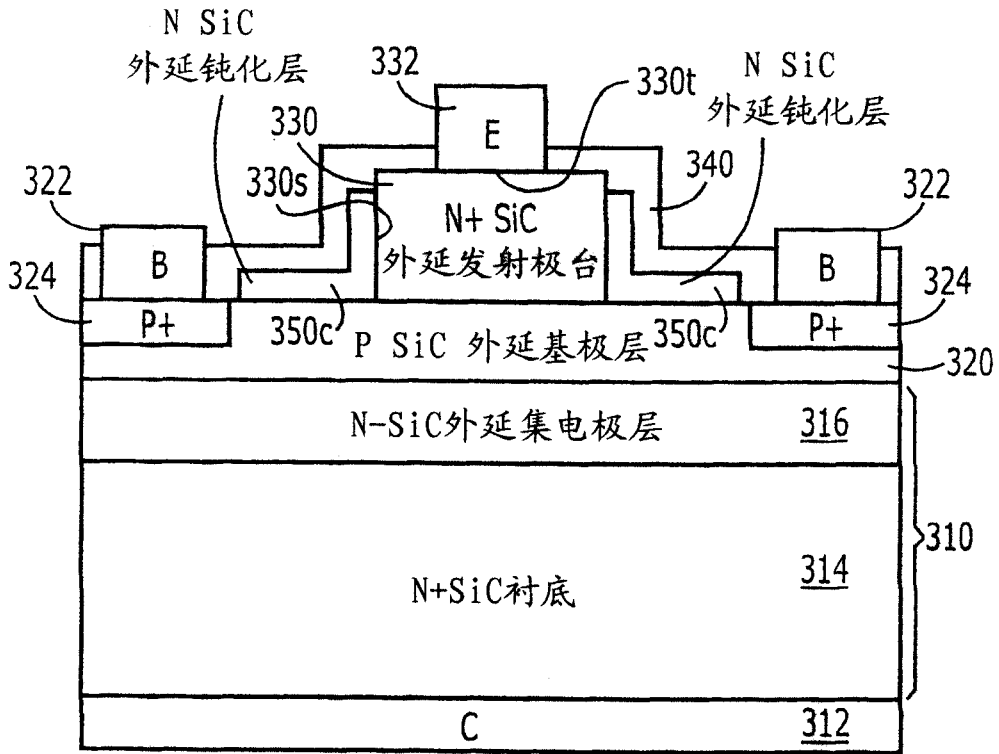


图 7

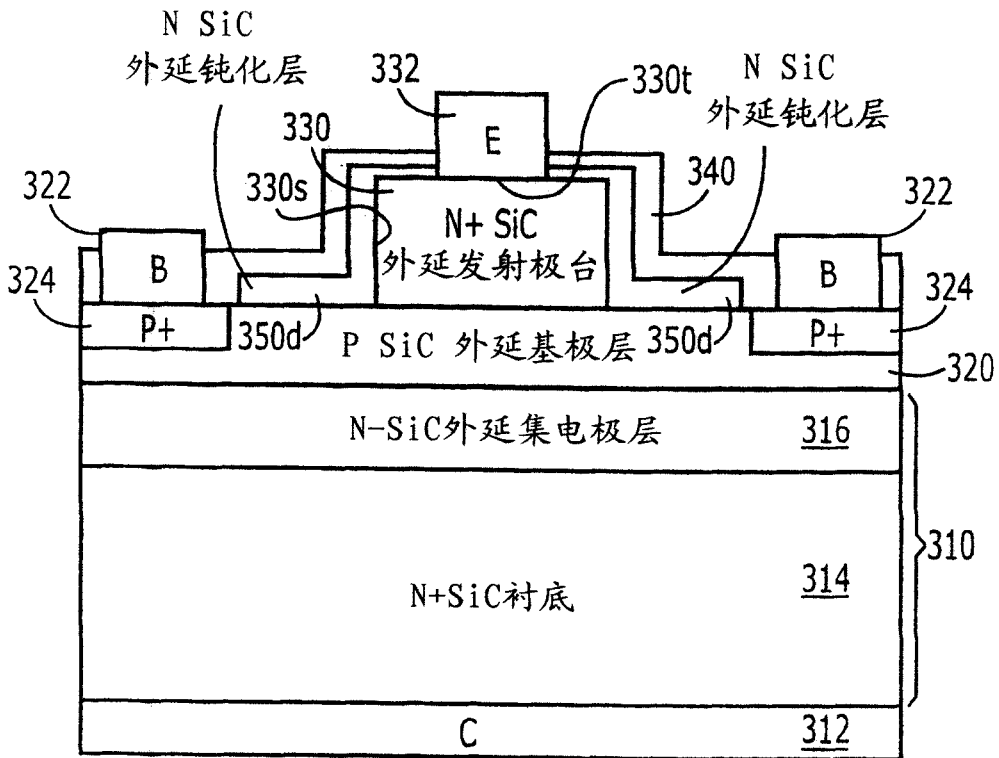


图 8

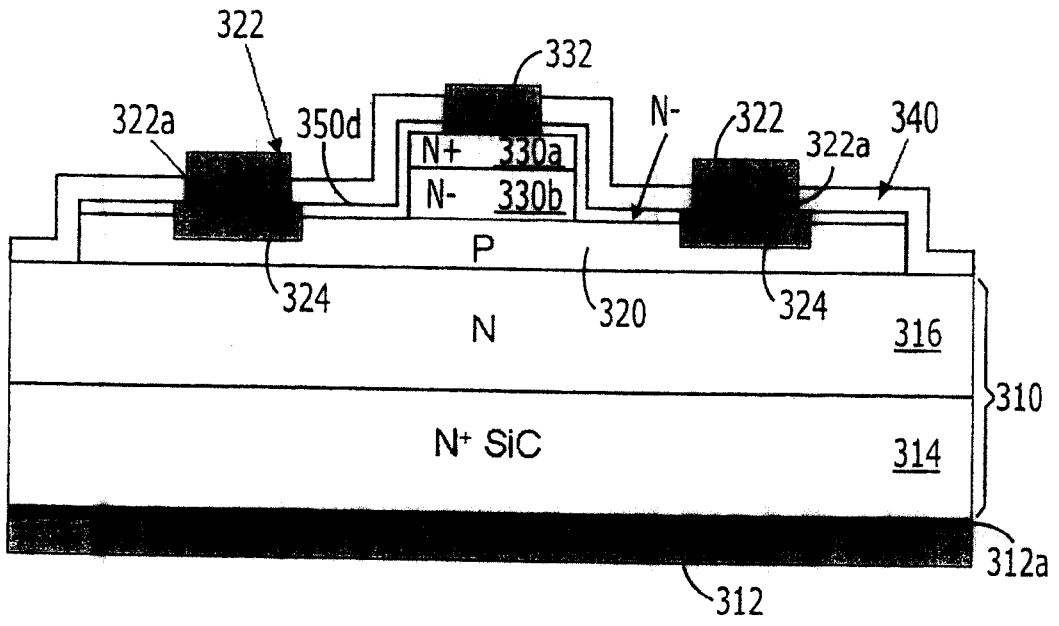


图 9

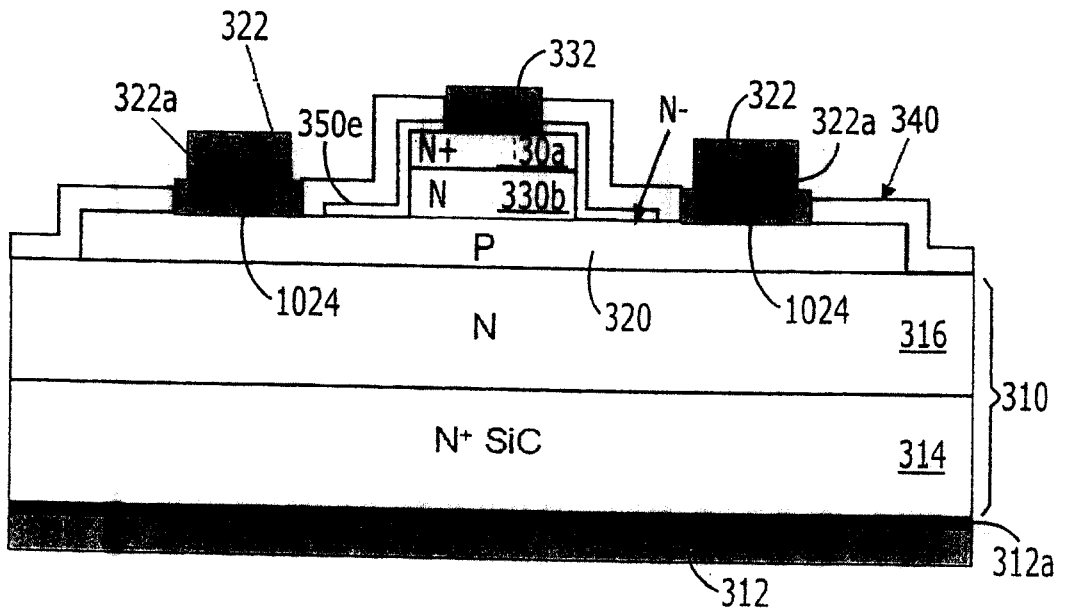


图 10

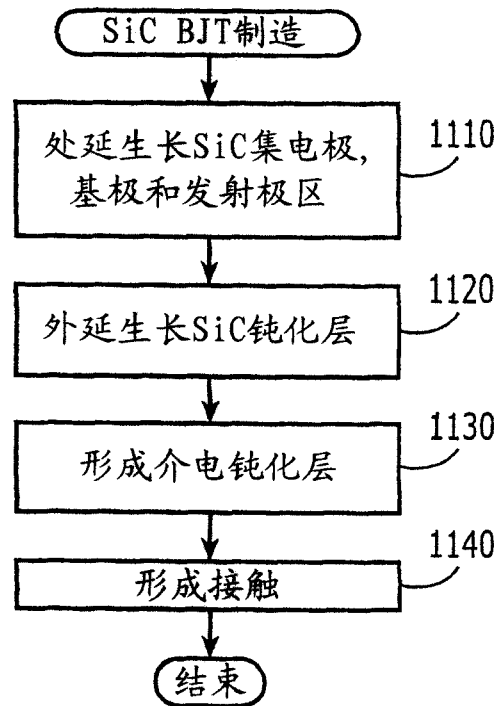


图 11