【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第３区分
【発行日】平成23年3月3日(2011.3.3)

【公表番号】特表2011-502289(P2011-502289A)
【公表日】平成23年1月20日(2011.1.20)
【年通号数】公開・登録公報2011-003
【出願番号】特願2010-512429(P2010-512429)
【国際特許分類】
Ｇ０６Ｆ　17/14　　(2006.01)
【ＦＩ】
Ｇ０６Ｆ　17/14　　Ａ

【手続補正書】
【提出日】平成22年3月29日(2010.3.29)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】００１９
【補正方法】変更
【補正の内容】
【００１９】
本発明の１つの（第１の）側面によれば、第１及び第２の複素(complex)入力信号（‘ｓ１’、‘ｓ２’）を評価して、２－ポイントＦＦＴの第１及び第２の複素出力信号（“Ｓ１”、“Ｓ２”）を生成する２－ポイントＦＦＴ（Ｆａｓｔ　Ｆｏｕｒｉｅｒ　Ｔｒａｎｓｆｏｒｍ）を実行する装置が提供される。該実行装置は、第１及び第２のＣＯＲＤＩＣプロセッサ（Ｃ１、Ｃ２）を含み、該第１及び第２のＣＯＲＤＩＣプロセッサは、
実入力ポート（real input port）及び虚入力ポート(imaginary input port)をそれぞれ表す第１及び第２の入力ポート（‘ｐ１’、‘ｐ２’）と、
回転されたデータを出力するための実出力ポート(real output port)及び虚出力ポート(imaginary output port)をそれぞれ表す第１及び第２の出力ポート（‘Ｐ１’、‘Ｐ２’）と、を含み、
前記第１の入力信号（‘ｓ１’）の実部(real part)は、前記第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の虚入力ポート（‘ｐ２’）に入力され、
前記第１の入力信号（‘ｓ１’）の虚部(imaginary part)は、前記第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の虚入力ポート（‘ｐ２’）に入力され、
前記第２の入力信号（‘ｓ２’）の実部は、前記第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の実入力ポート（‘ｐ１’）に入力され、
前記第２の入力信号（‘ｓ２’）の虚部は、前記第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の実入力ポート（‘ｐ１’）に入力され、
前記第１及び第２のＣＯＲＤＩＣプロセッサ（Ｃ１、Ｃ２）は、それぞれの入力信号を時計回りに４５°回転させ、
前記第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の実出力ポート（‘Ｐ１’）からのデータ及び前記第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の実出力ポート（‘Ｐ１’）からのデータは、２－ポイントＦＦＴの第１の出力信号（“Ｓ１”）の実部と虚部とをそれぞれ構成し、
前記第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の虚出力ポート（‘Ｐ２’）からのデータ及び前記第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の虚出力ポート（‘Ｐ２’）からのデータは、２－ポイントＦＦＴの第２の出力信号（“Ｓ２”）の実部及び虚部をそれぞれ構成する。
【手続補正２】

【補正対象書類名】明細書
【補正対象項目名】００２４
【補正方法】変更
【補正の内容】
【００２４】
本発明の第６の側面によれば、８個の複素データサンプルのＦＦＴを処理するための３ステージを有する８－ポイントＦＦＴを実行する装置が提供される。
第１ステージは、８個の複素入力信号サンプル（ｓ１、ｓ２、・・・、ｓ８）を処理して８個の複素出力信号サンプルを生成する、２対の４－ポイントＦＦＴユニットを含み、
第２ステージでは、前記２対の４－ポイントＦＦＴの出力に選択的に回転因子が乗算され、あるいは等価な回転角分回転されて、８－ポイントＦＦＴの第３ステージによって処理される出力が生成され、
第３ステージは、４対のＣＯＲＤＩＣプロセッサを含み、
前記４対のＣＯＲＤＩＣプロセッサの各々のＣＯＲＤＩＣプロセッサは、実入力ポート及び虚入力ポートをそれぞれ表す２つの入力ポート（‘ｐ１’、‘ｐ２’）と、
回転されたデータを出力するための実出力ポート及び虚出力ポートをそれぞれ表す、少なくとも第１及び第２出力ポート（‘Ｐ１’、‘Ｐ２’）と、を有し、
前記第３ステージにおいては、
前記４対のＣＯＲＤＩＣプロセッサのうち１対ＣＯＲＤＩＣプロセッサは、それらに入力される複素データの２つの入力信号（ａ８、ａ９）を処理して第１及び第２の出力信号（Ａ８、Ａ９）を生成するにあたり、
前記第１の入力信号（‘ａ８’）の実部を、前記１対のＣＯＲＤＩＣプロセッサのうち第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の実入力ポートに入力し、
前記第１の入力信号（‘ａ８）’の虚部を、前記１対のＣＯＲＤＩＣプロセッサのうち第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の実入力ポートに入力し、
前記第２の入力信号（‘ａ９’）の実部を、前記１対のＣＯＲＤＩＣプロセッサのうち第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の虚入力ポートに入力し、
前記第２の入力信号（‘ａ９’）の虚部を、前記１対のＣＯＲＤＩＣプロセッサのうち第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の虚入力ポートに入力し、
前記１対のＣＯＲＤＩＣプロセッサの２つのＣＯＲＤＩＣプロセッサ（Ｃ１、Ｃ２）が、それに入力されたそれぞれの入力信号を反時計回りに４５°回転させる、
処理することで第１及び第２の出力信号（Ａ８、Ａ９）を生成し、
前記１対のＣＯＲＤＩＣプロセッサにおいて、第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の実出力ポートからのデータと、第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の虚出力ポートからのデータとは、第１の出力信号の実部と虚部とをそれぞれ構成し、
前記１対のＣＯＲＤＩＣプロセッサにおいて、第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の虚出力ポートからのデータと、第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の実出力ポートからのデータとは、第２の出力信号の実部と虚部とをそれぞれ構成する。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００２９
【補正方法】変更
【補正の内容】
【００２９】
本発明の第１１の側面によれば、２つのＣＯＲＤＩＣプロセッサ（Ｃ１、Ｃ２）を有する２－ポイントＩＦＦＴを実行する装置が提供される。各々のＣＯＲＤＩＣプロセッサが、
実入力ポート及び虚入力ポートをそれぞれ表す第１及び第２入力ポート（‘ｐ１’、‘ｐ２’）と、
回転されたデータを出力するための実出力ポート及び虚出力ポートをそれぞれ表す、少

なくとも第１及び第２出力ポート（‘Ｐ１’、‘Ｐ２’）と、を有し、
２－ポイントＩＦＦＴにおいて、複素入力信号（‘ｓ１’、‘ｓ２’）の２つのサンプルのＩＦＦＴを評価して２つの出力信号（‘Ｓ１’、‘Ｓ２’）を生成するにあたり、
前記第１の入力信号（‘ｓ１’）の実部を、第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の虚入力ポート（‘ｐ２’）に入力し、
前記第１の入力信号（‘ｓ１’）の虚部を、前記第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の虚入力ポート（‘ｐ２’）に入力し、
前記第２の入力信号（‘ｓ２’）の実部を、前記第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の実入力ポート（‘ｐ１’）に入力し、
前記第２の入力信号（‘ｓ２’）の虚部を、前記第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の実入力ポート（‘ｐ１’）に入力し、
２つのＣＯＲＤＩＣプロセッサ（Ｃ１、Ｃ２）は、それらに入力された各々の入力信号を時計回りに４５°回転させる、
ことで、２つの出力信号（‘Ｓ１’、‘Ｓ２’）を生成し、
前記第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の実出力ポート（‘Ｐ１’）からのデータと、前記第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の実出力ポート（‘Ｐ１’）からのデータとは、２－ポイントＩＦＦＴの第１の出力信号（‘Ｓ１’）の実部と虚部とをそれぞれ構成し、
前記第１のＣＯＲＤＩＣプロセッサ（Ｃ１）の虚出力ポート（‘Ｐ２’）からのデータと、前記第２のＣＯＲＤＩＣプロセッサ（Ｃ２）の虚出力ポート（‘Ｐ２’）からのデータとは、２－ポイントＩＦＦＴの第２の出力信号（“Ｓ２”）の実部と虚部とをそれぞれ構成する。
【手続補正４】
【補正対象書類名】明細書
【補正対象項目名】００４９
【補正方法】変更
【補正の内容】
【００４９】
従来の方法と同様に、第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の実出力ポート（Ｐ１）からの出力データ及び第２ＣＯＲＤＩＣプロセッサ（Ｃ２）の実出力ポート（Ｐ１）からの出力データは、２－ポイントＦＦＴデータの第１出力データ（Ｓ１）の実部及び虚部をそれぞれ構成する。第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の虚出力ポート（Ｐ２）からの出力データ及び第２ＣＯＲＤＩＣプロセッサ（Ｃ２）の虚出力ポート（Ｐ２）からの出力データは、２－ポイントＦＦＴの第２出力データ（Ｓ２）の実部及び虚部をそれぞれ構成する。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００５１
【補正方法】変更
【補正の内容】
【００５１】
第２ＣＯＲＤＩＣプロセッサ（Ｃ２）の虚出力ポート（Ｐ２）からの出力データ及び第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の虚出力ポート（Ｐ２）からの出力データは、２－ポイントＦＦＴデータの第１出力データ（Ｓ１）の実部及び虚部をそれぞれ構成する。
【手続補正６】
【補正対象書類名】明細書
【補正対象項目名】００５２
【補正方法】変更
【補正の内容】
【００５２】

第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の実出力ポート（Ｐ１）からの出力データ及び第２ＣＯＲＤＩＣプロセッサ（Ｃ２）の実出力ポート（Ｐ１）からの出力データは、２－ポイントＦＦＴデータの第２出力データ（Ｓ２）の虚部及び実部をそれぞれ構成する。

【手続補正７】
【補正対象書類名】明細書
【補正対象項目名】００６０
【補正方法】変更
【補正の内容】
【００６０】
第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の虚出力ポート（Ｐ２）からの出力データ及び第２ＣＯＲＤＩＣプロセッサ（Ｃ２）の実出力ポート（Ｐ１）からの出力データは、第１出力データ（A_3）の実部及び虚部をそれぞれ構成する。

【手続補正８】
【補正対象書類名】明細書
【補正対象項目名】００６１
【補正方法】変更
【補正の内容】
【００６１】
第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の実出力ポート（Ｐ１）からの出力データ及び第２ＣＯＲＤＩＣプロセッサ（Ｃ２）の虚出力ポート（Ｐ２）からの出力データは、第２出力データ（A_4）の実部及び虚部をそれぞれ構成する。

【手続補正９】
【補正対象書類名】明細書
【補正対象項目名】００６３
【補正方法】変更
【補正の内容】
【００６３】
図１１は、２つの入力データサンプルa_3、a_4が与えられてサンプルa_3、$a_4 e^{-i\pi i 2}$の２－ポイントＦＦＴを評価するための本発明の一例を示す。図１１において、第１データa_8の実部及び第２データa_9の虚部は、第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の実入力ポート（ｐ１）及び虚入力ポート（ｐ２）にそれぞれ入力される。更に、第１データa_8の虚部及び第２データa_9の実部は、第２ＣＯＲＤＩＣプロセッサ（Ｃ１）の実入力ポート（ｐ１）及び虚入力ポート（ｐ２）にそれぞれ入力される。２つのＣＯＲＤＩＣプロセッサ（Ｃ１、Ｃ２）の各々へのそれぞれの入力は、次に、反時計回りに４５°回転される。各々のＣＯＲＤＩＣプロセッサからの結果出力データ（信号）は、次に、下記のように転送される。

【手続補正１０】
【補正対象書類名】明細書
【補正対象項目名】００６４
【補正方法】変更
【補正の内容】
【００６４】
第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の実出力ポート（Ｐ１）からの出力データ及び第２ＣＯＲＤＩＣプロセッサ（Ｃ２）の虚出力ポート（Ｐ２）からの出力データは、第１出力データ（A_8）の実部及び虚部をそれぞれ構成する。

【手続補正１１】
【補正対象書類名】明細書
【補正対象項目名】００６５

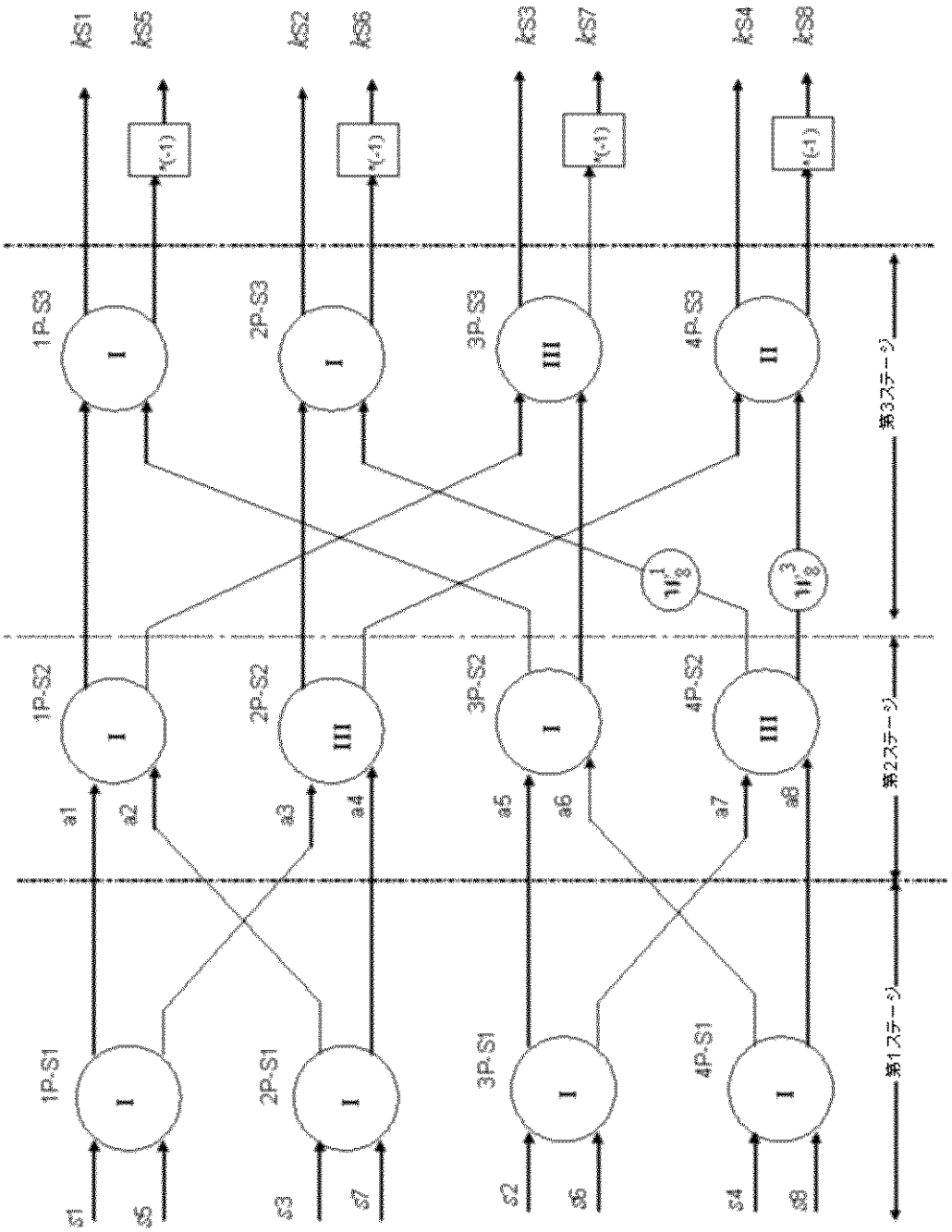
【補正方法】変更
【補正の内容】
【００６５】
第１ＣＯＲＤＩＣプロセッサ（Ｃ１）の虚出力ポート（Ｐ２）からの出力データ及び第２ＣＯＲＤＩＣプロセッサ（Ｃ２）の実出力ポート（Ｐ１）からの出力データは、第２出力データ（$Ａ_{9}$）の実部及び虚部をそれぞれ構成する。
【手続補正１２】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項６
【補正方法】変更
【補正の内容】
【請求項６】
８個の複素データサンプルのＦＦＴを処理するための３ステージを有する８－ポイントＦＦＴを実行する装置であって、
第１ステージは、８個の複素入力信号を処理して８個の複素出力信号サンプルを生成する、２対の４－ポイントＦＦＴユニットを含み、
第２ステージでは、前記２対の４－ポイントＦＦＴユニットの出力に選択的に回転因子が乗算され、あるいは等価な回転角分回転されて、８－ポイントＦＦＴの第３ステージによって処理される出力が生成され、
第３ステージは、４対のＣＯＲＤＩＣプロセッサを含み、前記４対のＣＯＲＤＩＣプロセッサの各々のＣＯＲＤＩＣプロセッサは、
実入力ポート及び虚入力ポートをそれぞれ表す第１及び第２の入力ポートと、
回転されたデータを出力するための実出力ポート及び虚出力ポートをそれぞれ表す第１及び第２出力ポートと、
を有し、
前記第３ステージにおいては、
前記４対のＣＯＲＤＩＣプロセッサのうちの１対のＣＯＲＤＩＣプロセッサは、
それらに入力される第１及び第２複素入力信号に対して、
前記第１の入力信号の実部を、前記１対のＣＯＲＤＩＣプロセッサのうち第１のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第１の入力信号の虚部を、前記１対のＣＯＲＤＩＣプロセッサのうち第２のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第２の入力信号の実部を、前記１対のＣＯＲＤＩＣプロセッサのうち第２のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記第２の入力信号の虚部を、前記１対のＣＯＲＤＩＣプロセッサのうち第１のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記１対のＣＯＲＤＩＣプロセッサの第１及び第２のＣＯＲＤＩＣプロセッサが、それに入力されたそれぞれの入力信号を反時計回りに４５°回転させる、
処理を行うことで、
第１及び第２の出力信号を生成し、
前記１対のＣＯＲＤＩＣプロセッサにおいて、第１のＣＯＲＤＩＣプロセッサの実出力ポートからのデータと、第２のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータとは、第１の出力信号の実部と虚部とをそれぞれ構成し、
前記１対のＣＯＲＤＩＣプロセッサにおいて、第１のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータと、第２のＣＯＲＤＩＣプロセッサの実出力ポートからのデータとは、第２の出力信号の実部と虚部とをそれぞれ構成する、８－ポイントＦＦＴを実行する装置。
【手続補正１３】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項１１

【補正方法】変更
【補正の内容】
【請求項１１】
２つのＣＯＲＤＩＣプロセッサを備えた、２－ポイントＩＦＦＴを実行する装置であって、
各々のＣＯＲＤＩＣプロセッサが、
実入力ポート及び虚入力ポートをそれぞれ表す第１及び第２入力ポートと、
回転されたデータを出力するための実出力ポート及び虚出力ポートをそれぞれ表す第１及び第２出力ポートと、
を有し、
複素入力信号の２つのサンプルのＩＦＦＴを評価し、２－ポイントＩＦＦＴの第１及び第２の出力信号を生成するにあたり、
前記第１の入力信号の実部を、第１のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記第１の入力信号の虚部を、第２のＣＯＲＤＩＣプロセッサの虚入力ポートを入力し、
前記第２の入力信号の実部を、前記第１のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第２の入力信号の虚部を、前記第２のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第１及び第２のＣＯＲＤＩＣプロセッサは、それらに入力された各々の入力信号を時計回りに４５°回転させる、
ことで、２－ポイントＩＦＦＴの第１及び第２の出力信号を生成し、
前記第１のＣＯＲＤＩＣプロセッサの実出力ポートからのデータと前記第２のＣＯＲＤＩＣプロセッサの実出力ポートからのデータとは、前記２－ポイントＩＦＦＴの第１の出力信号の実部と虚部とをそれぞれ構成し、
前記第１のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータと前記第２のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータとは、前記２－ポイントＩＦＦＴの第２の出力信号の実部と虚部とをそれぞれ構成する、２－ポイントＩＦＦＴを実行する装置。
【手続補正１４】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項１４
【補正方法】変更
【補正の内容】
【請求項１４】
４つの複素データサンプルのＩＦＦＴを処理する２ステージを含む４－ポイントＩＦＦＴを実行する装置であって、
第１ステージが、複素入力信号を処理する２つの２－ポイントＩＦＦＴユニットを含み、
第２ステージが、２対のＣＯＲＤＩＣプロセッサを用いて、第１ステージの出力を処理し、
各々のＣＯＲＤＩＣプロセッサが、
実入力ポート及び虚入力ポートをそれぞれ表す第１及び第２入力ポートと、
回転されたデータを出力するための実出力ポート及び虚出力ポートをそれぞれ表す第１及び第２出力ポートと、
を有し、
前記ＩＦＦＴの前記第２ステージにおいて、前記第１の対のＣＯＲＤＩＣプロセッサへの第１及び第２の入力信号は、請求項１１又は１２に記載されたように、処理され、
前記第２の対のＣＯＲＤＩＣプロセッサへの第３及び第４の入力信号について、
前記第３の入力信号の実部を、前記第２の対のＣＯＲＤＩＣプロセッサの第１のＣＯＲ

ＤＩＣプロセッサの実入力ポートに入力し、
前記第３の入力信号の虚部を、前記第２の対のＣＯＲＤＩＣプロセッサの第２のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第４の入力信号の実部を、前記第２の対のＣＯＲＤＩＣプロセッサの第２のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記第４の入力信号の虚部を、前記第２の対のＣＯＲＤＩＣプロセッサの第１のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記第２の対のＣＯＲＤＩＣプロセッサの前記第１及び第２のＣＯＲＤＩＣプロセッサは、それらに入力された各々の入力信号を反時計回りに４５°回転させる、
処理が施され、
前記第２の対のＣＯＲＤＩＣプロセッサにおいて、前記第１のＣＯＲＤＩＣプロセッサの実出力ポートからのデータと前記第２のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータとは、前記ＩＦＦＴの第２ステージからの前記第３の出力信号の実部と虚部とをそれぞれ構成し、
前記第２の対のＣＯＲＤＩＣプロセッサにおいて、前記第１のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータと前記第２のＣＯＲＤＩＣプロセッサの実出力ポートからのデータとは、前記ＩＦＦＴの前記第２ステージからの前記第４出力信号の実部と虚部とをそれぞれ構成する、４－ポイントＩＦＦＴを実行する装置。
【手続補正１５】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項１６
【補正方法】変更
【補正の内容】
【請求項１６】
８つの複素データサンプルのＩＦＦＴを処理する３ステージを含む８－ポイントＩＦＦＴを実行する装置であって、
第１ステージが、８つの複素入力信号を処理して８つの複素出力信号を生成する２対の４－ポイントＩＦＦＴを含み、
第２ステージにおいて、前記２対の４－ポイントＩＦＦＴの出力は、回転因子が選択的に乗算され、あるいは等価な回転角だけ回転されて、８－ポイントＩＦＦＴの第３ステージによって処理される出力を生成し、
前記第３ステージは、４対のＣＯＲＤＩＣプロセッサを有し、
前記４対のＣＯＲＤＩＣプロセッサの各々のＣＯＲＤＩＣプロセッサは、
実入力ポート及び虚入力ポートをそれぞれ表す第１及び第２入力ポートと、
回転されたデータを出力するための実出力ポート及び虚出力ポートをそれぞれ表す第１及び第２出力ポートと、
を有し、
前記第３ステージにおいて、１つの対のＣＯＲＤＩＣプロセッサは、それに入力された複素データの第１及び第２の入力サンプルに対して、
前記第１の入力信号の実部を、前記対のＣＯＲＤＩＣプロセッサのうち第１のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第１の入力信号の虚部を、前記対のＣＯＲＤＩＣプロセッサのうち第２のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第２の入力信号の実部を、前記対のＣＯＲＤＩＣプロセッサのうち第２のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記第２の入力信号の虚部を、前記対のＣＯＲＤＩＣプロセッサのうち第１のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記対のＣＯＲＤＩＣプロセッサの第１及び第２のＣＯＲＤＩＣプロセッサは、それらに入力されたそれぞれの入力信号を反時計回りに４５°回転させる、
処理を行い、

前記１対のＣＯＲＤＩＣプロセッサのうち前記第１のＣＯＲＤＩＣプロセッサの実出力ポートからのデータ及び第２のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータとは、第１の出力信号の実部及び虚部とをそれぞれ構成し、
前記１対のＣＯＲＤＩＣプロセッサのうち前記第１のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータと前記第２のＣＯＲＤＩＣプロセッサの実出力ポートからのデータとは、第２の出力信号の実部及び虚部をそれぞれ構成する、８－ポイントＩＦＦＴを実行する装置。
【手続補正１６】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項２０
【補正方法】変更
【補正の内容】
【請求項２０】
複素入力信号の４つのサンプルを処理し、４つの信号を時計回りに９０°回転させて、第３の入力信号及び回転された第４入力信号の２－ポイントＩＦＦＴを評価するための、第１の対及び第２の対のＣＯＲＤＩＣプロセッサを備えたプロセッサであって、
各々のＣＯＲＤＩＣプロセッサが、
実入力ポート及び虚入力ポートをそれぞれ表す第１及び第２の入力ポートと、
回転されたデータを出力するための実出力ポート及び虚出力ポートをそれぞれ表す第１及び第２出力ポートと、
を有し、
前記プロセッサにおいて、
前記第１の対のＣＯＲＤＩＣプロセッサへの第１及び第２の入力信号は、請求項１１又は１２に記載されたように、処理され、
前記第２の対のＣＯＲＤＩＣプロセッサへの第３及び第４の入力信号に対して、
前記第３の入力信号の実部を、第２の対のＣＯＲＤＩＣプロセッサの前記第１のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第３の入力信号の虚部を、前記第２の対のＣＯＲＤＩＣプロセッサの前記第２のＣＯＲＤＩＣプロセッサの実入力ポートに入力し、
前記第４の入力信号の実部を、前記第２の対のＣＯＲＤＩＣプロセッサの第２のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記第４の入力信号の虚部を、前記第２の対のＣＯＲＤＩＣプロセッサの第２のＣＯＲＤＩＣプロセッサの虚入力ポートに入力し、
前記第２の対のＣＯＲＤＩＣプロセッサの前記第１及び第２のＣＯＲＤＩＣプロセッサは、それらに入力されたそれぞれの入力信号を、反時計回りに４５°回転させる、
処理が施され、
前記第２の対のＣＯＲＤＩＣプロセッサにおいて、前記第１のＣＯＲＤＩＣプロセッサの実出力ポートからのデータと前記第２のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータとは、第１の出力信号の実部と虚部とをそれぞれ構成し、
前記第２の対のＣＯＲＤＩＣプロセッサにおいて、前記第１のＣＯＲＤＩＣプロセッサの虚出力ポートからのデータと前記第２のＣＯＲＤＩＣプロセッサの実出力ポートからのデータとは、第２の出力信号の実部と虚部とをそれぞれ構成する、プロセッサ。
【手続補正１７】
【補正対象書類名】図面
【補正対象項目名】図３
【補正方法】変更
【補正の内容】

【図３】


kS1
kS5
kS2
kS6
kS3
kS7
kS4
kS8
1P-S3
2P-S3
3P-S3
4P-S3
1P-S2
2P-S2
3P-S2
4P-S2
1P-S1
2P-S1
3P-S1
4P-S1
a1
a2
a3
a4
a5
a6
a7
a8
s1
s5
s3
s7
s2
s6
s4
s8
第3ステージ
第2ステージ
第1ステージ