

圖 1(A)

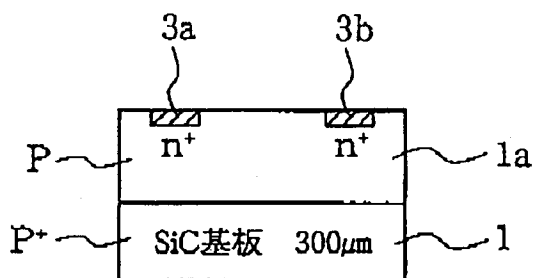


圖 1(B)

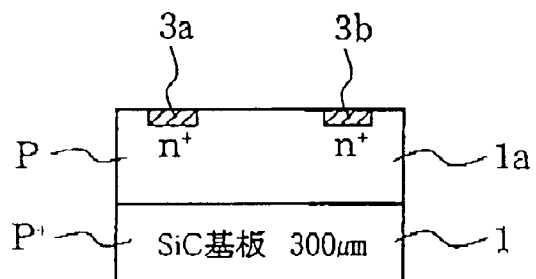


圖 1(C)

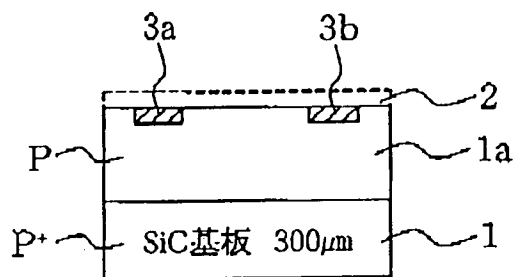


圖 2(D)

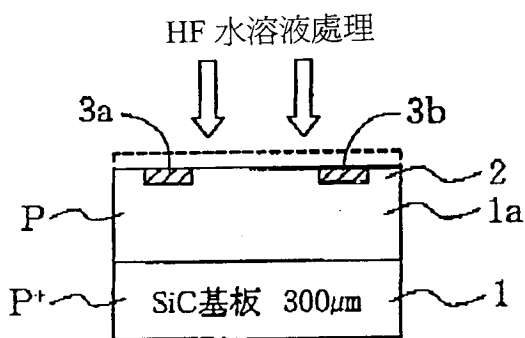


圖 2(E)

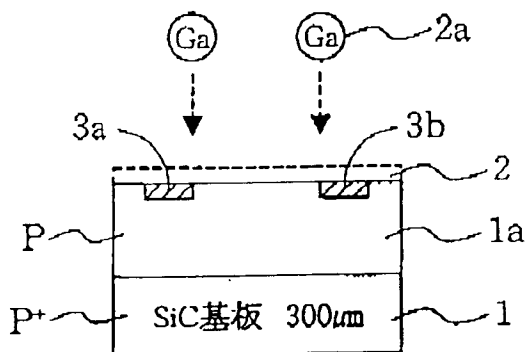


圖 2(F)

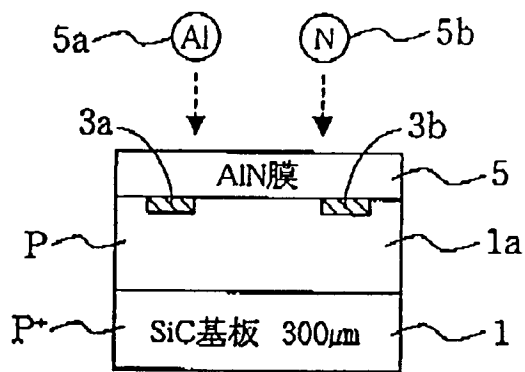


圖 3(G)

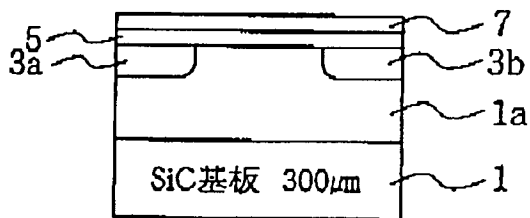


圖 3(H)

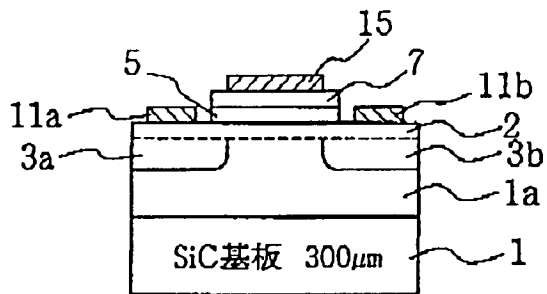


圖 4(I)

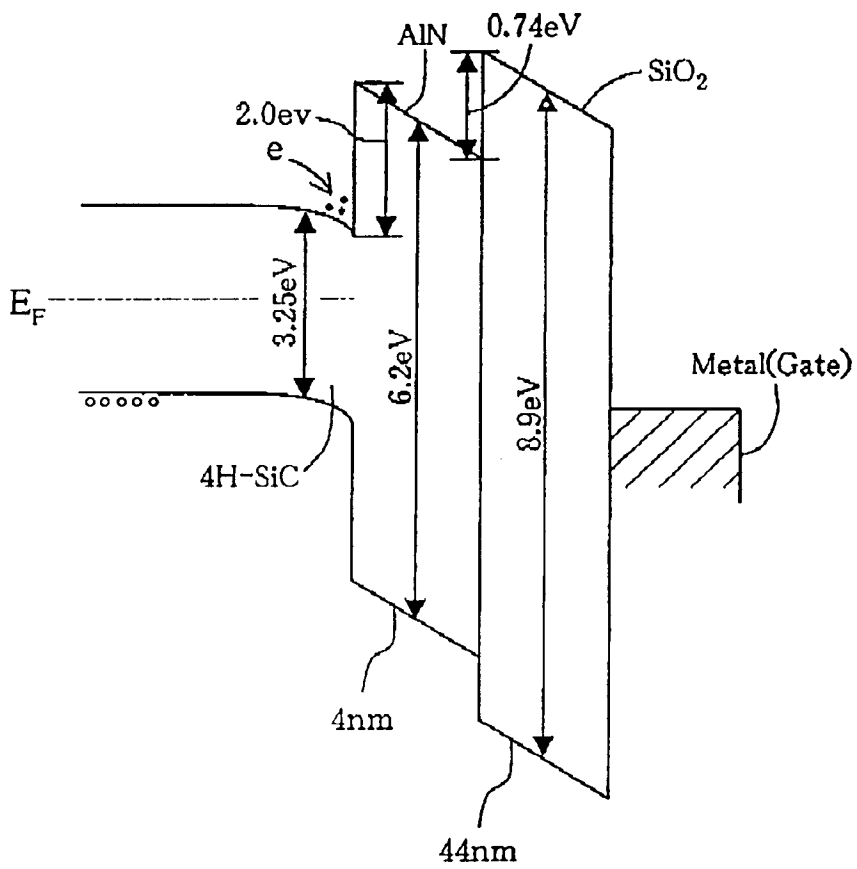


圖 4(J)

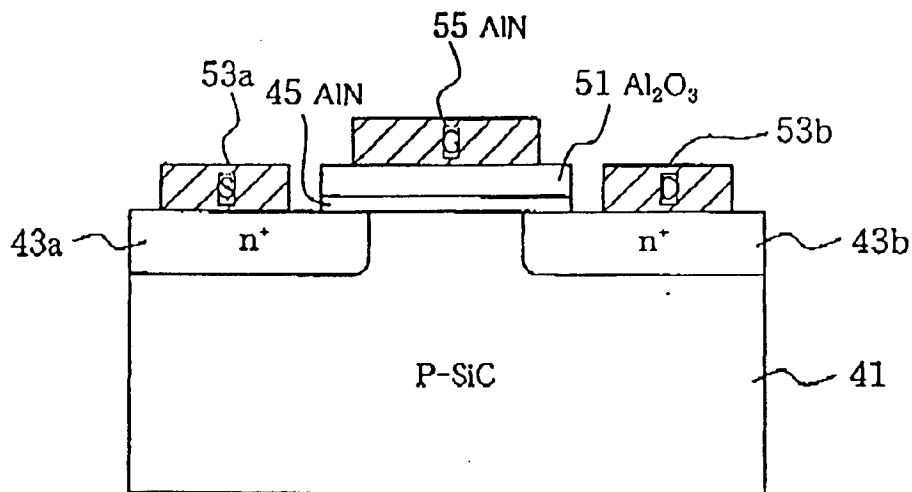


圖 5(A)

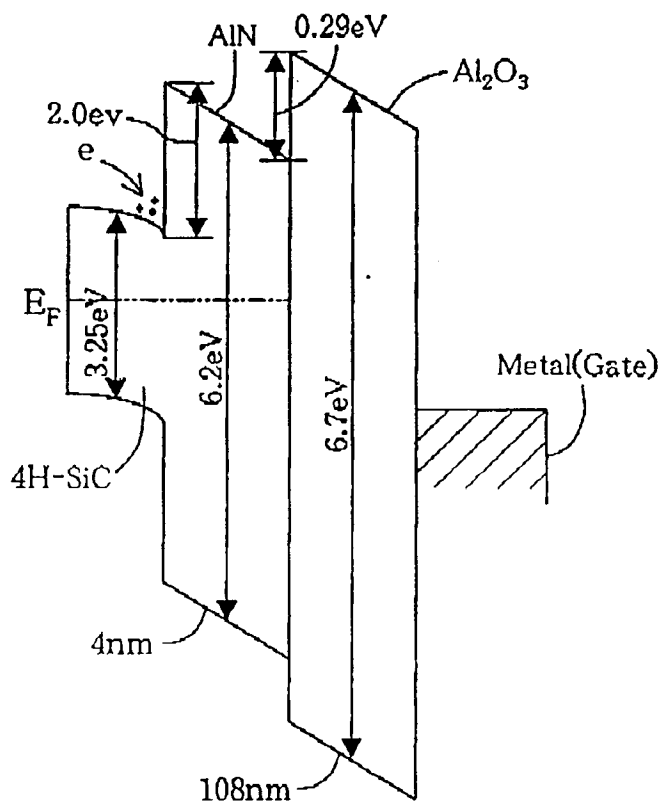


圖 5(B)

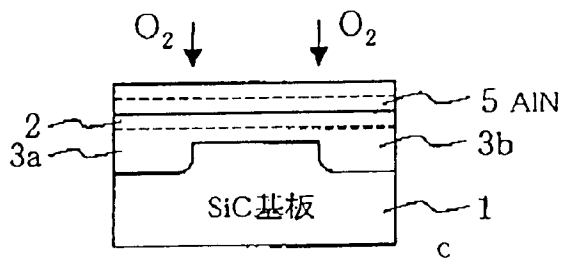


圖 6(A)

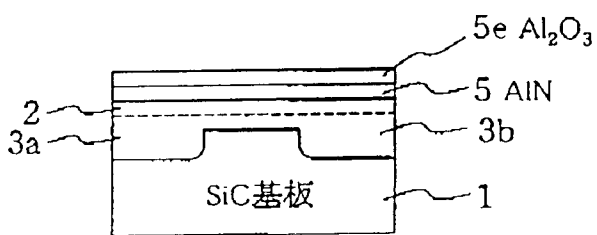


圖 6(B)

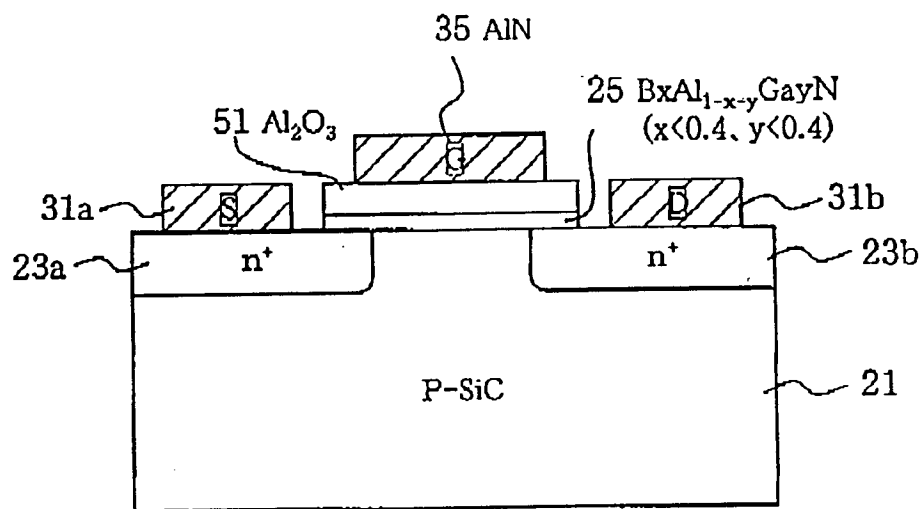


圖 7

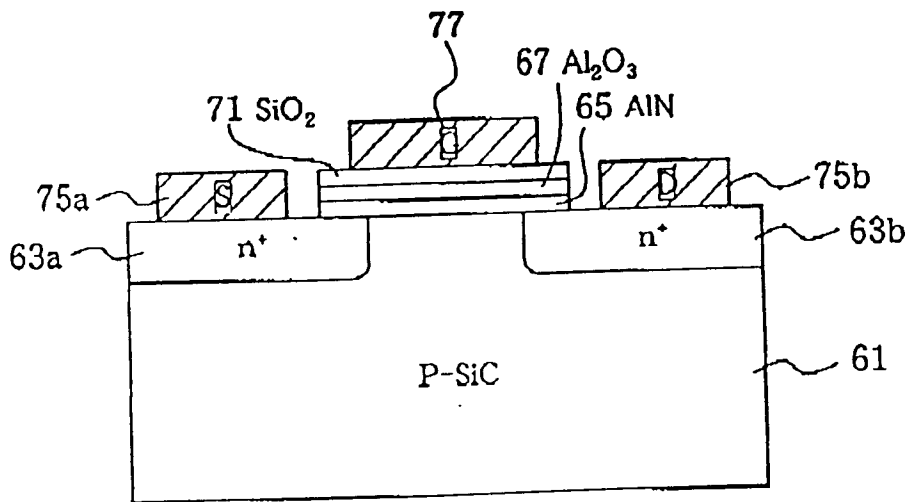


圖 8(A)

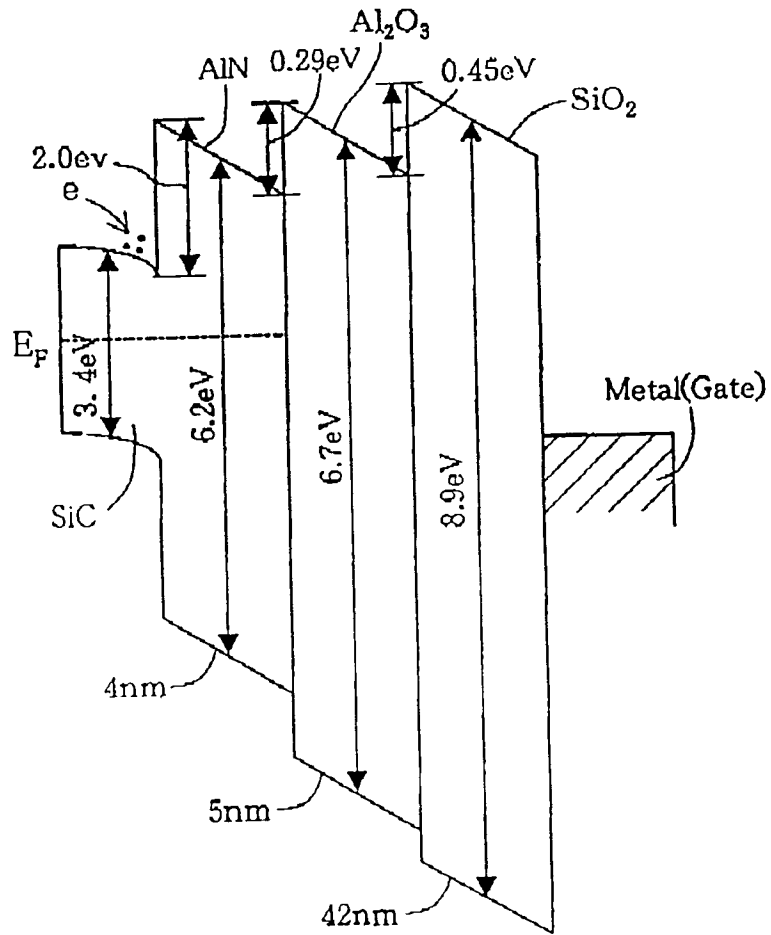


圖 8(B)

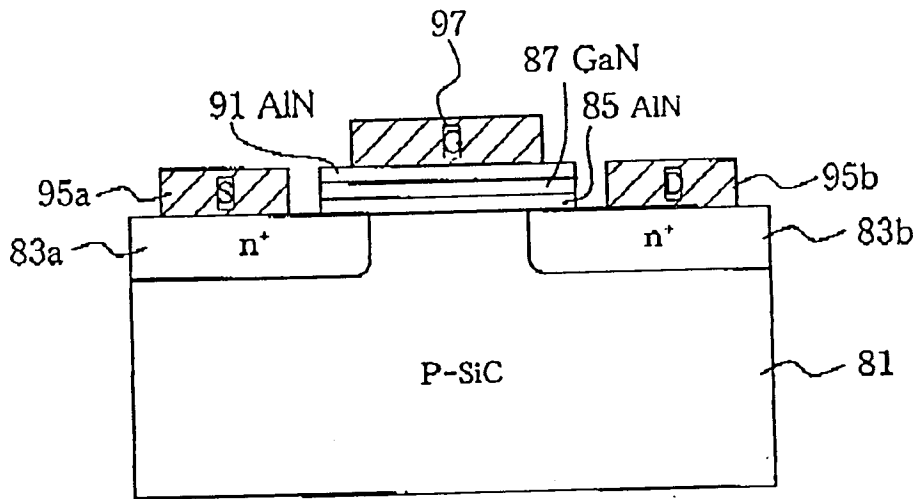


圖 9(A)

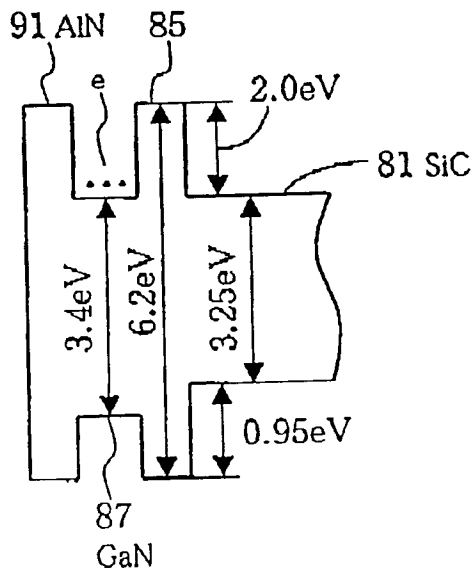


圖 9(B)

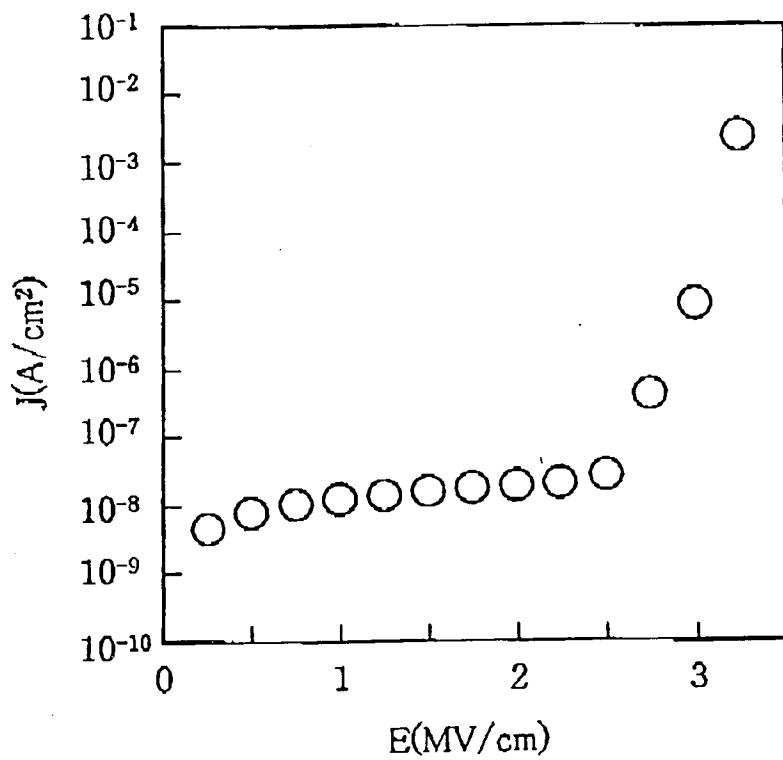


圖 10

公告本

發明專利說明書

91年1月23日 修正
補充 本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93122351

※申請日期：93.7.29

※IPC 分類：H01L 29/72 (2006.01)

一、發明名稱：(中文/英文)

場效應電晶體及其製造方法

FEILD EFFECT TRANSISITOR AND FABRICATING
METHOD THEREOF

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

獨立行政法人科學技術振興機構

JAPAN SCIENCE AND TECHNOLOGY AGENCY

 指定 為應受送達人

代表人：(中文/英文) 沖村 憲樹/OKIMURA, KAZUKI

住居所或營業所地址：(中文/英文)

日本埼玉縣川口市本町四丁目 1 番 8 號

1-8, HON-CHO 4-CHOME, KAWAGUCHI-SHI, SAITAMA

332-0012 JAPAN

國籍：(中文/英文) 日本/JP

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 須田 淳/SUDA, JUN

2. 松波 弘之/MATSUNAMI, HIROYUKI

國籍：(中文/英文) 1-2 日本/JP

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 日本；2003/07/28；2003-281104

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於碳化矽(SiC)金屬絕緣半導體場效應電晶體(MISFET)的發明，特別是有關於具有氮化鋁(AlN)絕緣膜的金屬絕緣半導體場效應電晶體的發明。

【先前技術】

由於碳化矽具有 3eV 以上很寬的能帶以及超過 2.5MV/cm 的極高絕緣破壞電場強度等優良的固態性質，因此可以製造出在現有的半導體中，矽與砷化鎵(GaAs)等在理論上不可能製造出的超低損失的功率電晶體、高輸出高頻電晶體，或具有極小閘極尺寸的場效應電晶體半導體材料而引人注目。

但是，用碳化矽製造出具有絕緣閘極的場效應電晶體元件的基本結構，即金氧半導體場效應電晶體(MOSFET)後，由於二氧化矽(SiO₂)/碳化矽界面的有效通道電子遷移率比整體的碳化矽的電子遷移率小得太多，因此通道電阻變大。這樣，電晶體的開啟特性劣化，難以製成高性能的元件。

有效通道電子遷移率極小的原因被認為在二氧化矽/碳化矽界面。因此對二氧化矽/碳化矽的形成過程等，例如碳化矽的氧化溫度，氧化環境的討論，以及在氧化矽膜層中添加氮，或是氧化碳化矽的結晶面方位的改變等，進行了各式各樣的研究。

另一方面，也有人嘗試不用二氧化矽作閘極絕緣膜，

而用其他的絕緣膜。所用的物質以與氧化膜同樣的非晶體物質，與碳化矽同樣的單晶物質作為使用物件。其中，由於氮化鋁具有與碳化矽一樣的無反對稱性的六角晶的晶體結構，而且晶格常數也比較接近，因此倍受關注，已經有關於試製金屬/氮化鋁/碳化矽金氧半導體場效應電晶體的報告(例如，參照塞特林、歐斯特林、矢野、木本、松波、林迪康、戴維斯著“帶分子束生長氮化鋁絕緣材料的碳化矽金屬絕緣半導體場效應電晶體”，材料科學論壇，第338-342(2000)卷，第1315-1318頁。)

但是，要在碳化矽表面上生長高品質的氮化鋁結晶是非常困難的。由於只能得到低品質的氮化鋁層，所以上述氮化鋁層有很大的漏電流。因此，製成的氮化鋁/碳化矽系金屬絕緣半導體場效應電晶體，其閘極絕緣性特別差，不能作為能實用的元件。

最近，發明人等發現了在碳化矽表面上生長高品質的氮化鋁結晶的方法，成功地實現了絕緣特性極為優良的氮化鋁層晶體生長。但是，僅僅氮化鋁是高品質的，氮化鋁與碳化矽之間的導帶不連續量約為 2.0eV，同二氧化矽與碳化矽之間的不連續量 2.74eV 相比，並沒有增加，因此如在氮化鋁層上外加例如接近 3MV/cm 的電場時，由於量子力學的穿隧效應，電子穿越氮化鋁層，其結果是從理論與實驗都得到驗證，將失去閘極絕緣性(例如，參照小野島紀夫、須田淳與松波弘之著“在 6 氫-碳化矽基板上藉由氯化氫蝕刻製程控制以絕緣氮化鋁表面的分子束外延晶體生

長”，應用物理通訊，第 80(2002)卷，第 1 期，第 76-78 頁。)

【發明內容】

雖然可以考慮加厚氮化鋁層將電場抑制在 3MV/cm 以下，但是考慮到氮化鋁與碳化矽之間的閘極失配約為 0.9%，氮化鋁層的厚度以 30nm 為限。也就是說，厚度如超過 30nm，會有許多失配位差導入氮化鋁層中，造成因氮化鋁層的結晶性下降而導致的漏電流增加。

有報告指出氮化鋁/碳化矽的導帶的頻帶偏移約為 2.0eV。在該結構中的絕緣性是由隧穿電流決定的。用氮化鋁的固態特性值概算，在氮化鋁/碳化矽界面的氮化鋁層一側外加約 3MV/cm 以上的電場時，電流增大，絕緣性喪失。實際製成試驗元件進行驗證後，得到圖 10 所示的結果。圖 10 是表示氮化鋁/碳化矽金屬絕緣半導體場二極體的電場強度與電流密度關係的圖表。如圖 10 所示，在上述結構中，在加至氮化鋁的外加電場為 3MV/cm 左右時，在絕緣膜中流動的電流超過 10^{-6} A/cm²。只要是使用氮化鋁/碳化矽結構，要大幅度提高該 3MV/cm 的絕緣耐壓在理論上是不可能的。

另外，如果用能隙比氮化鋁大的二氧化矽，其上限可以提高到 7MV/cm，可以避免這個問題，但是卻難以與碳化矽之間形成良好的界面，以使有效通道電子遷移率降低。

本發明的目的即為提出一種實現具有高絕緣特性閘極之碳化矽系的金屬絕緣半導體場效應電晶體。

根據本發明的一個觀點，可以提供一種具有碳化矽表面結構，及在碳化矽表面結構上形成的源極與汲極，並在上述碳化矽表面結構上形成界面控制層，此界面控制層係具有一厚度，由一分子層厚度所組成，且界面控制層具有 III 族氮化物層，以及界面控制層的材料與上述界面控制層不同，其材料為對傳導載子的帶偏移比上述界面控制層大，以形成具有絕緣層的絕緣結構，並在絕緣結構上形成閘極的場效應電晶體。

上述的場效應電晶體，由於採用了與碳化矽之間形成良好界面的界面控制層，以及所使用的材料對傳導載子的帶偏移比上述界面控制層大，以形成具有絕緣層的多層結構絕緣體，因此可以使傳導載子的遷移率的降低，同時，可以降低場效應電晶體的上述絕緣結構的閘漏。其中，III 族氮化物，較佳的是含鋁與氮的 III 族氮化物。這時，如厚度在 6nm 以下，就可以降低閘極失配的影響。

或者，上述界面控制層較佳的是硼_x鋁_{1-x-y}鎵_y氮 ($B_xAl_{1-x-y}Ga_yN$) 層 ($x < 0.4$, $y < 0.4$)。由於硼_x鋁_{1-x-y}鎵_y氮層可以與碳化矽層閘極配合，因此 III 族氮化物與碳化矽之間可以形成良好的界面。

上述絕緣層也可以是由從氮化鋁與鋁與氮化鋁化合物 (Al_xN_y) 與砷化鋁 ($AlAs$) 與氮鋁砷化合物 (AlN_xAs_{1-x}) 組成的一組材料中選出的至少一種材料，所形成的沈積層進行氧化後形成氧化鋁 (Al_2O_3) 層或含少量氮、砷的氧化鋁層。這樣可以簡化製造流程。

根據本發明的另一個觀點，可以提供一種包括具有碳化矽表面結構的基板製造方法，在該碳化矽表面結構上形成源極與汲極的形成方法，淨化上述碳化矽表面結構的淨化方法，以及在上述碳化矽表面結構上形成含鋁與氮且具有一厚度，由一分子層厚度所組成的界面控制層，在界面控制層上用與上述界面控制層不同的材料形成絕緣層，從而形成絕緣結構的方法，以及在絕緣結構上形成閘極的場效應電晶體製造方法。

採用上述方法，由於所形成的界面控制層與進行表面的階梯結構控制與淨化的碳化矽表面結構相接觸，因此，與碳化矽的界面狀態良好。因此可以通過形成對漏電流效果好的絕緣層，在維持界面狀態良好的條件下，抑制漏電流。

如上所述，採用本發明，可以保持與碳化矽的界面狀態的良好，抑制漏電流，可以製造出高性能絕緣閘極的碳化矽金屬絕緣半導體場效應電晶體。

【實施方式】

以下，參照圖式對本發明的實施例進行說明。首先，參照圖式對本發明的第一實施例的金屬絕緣半導體場效應電晶體進行說明。下面根據圖 1(A)到圖 4(J)，對本發明的第一實施例的金屬絕緣半導體場效應電晶體的製造方法進行說明。首先，如圖 1(A)所示，在 4 氫-碳化矽(0001)_{Si} 基板 1(正基板或在任意結晶方向上有 15°以下的偏移角的基板。如果偏移角比此還大，則階梯的接近與小晶面的形成

會有問題，必須考慮其他的晶體生長結構。另外，碳化矽的晶體結構也可以不是 4 氫而是 6 氫的。)上，用例如同型外延晶體生長形成碳化矽層 1a。其中，該外延晶體層為高品質的單晶層。如圖 1(B)所示，在碳化矽層 1a 上，形成有至少在之後形成在源極/汲極區具有開口的單幕層，在碳化矽內注入離子作為形成 n 型導電層用的雜質的 V 族元素氮或磷。進行使得離子注入的原子電性活化的高溫退火處理，可以如圖 1(C)所示，形成源極區 3a 與汲極區 3b。

直至圖 1(C)為止的方法完成後，如圖 2(D)所示，將碳化矽基板淨化，例如，在石英製的加熱爐內，在用氫氣稀釋的氯化氫(HCl)氣體的環境中，(例如載體氣體氫氣的流量為 1slm，氯化氫氣體的流量為 3sccm。)在例如 1300 °C 的溫度下進行 10 分鐘的熱處理。(可以用同一加熱爐進行氣體蝕刻與高溫退火處理，省去淨化與更換加熱爐，以進行連續處理。)在該條件下，碳化矽的蝕刻速度約為 0.3 $\mu\text{m}/\text{h}$ 。通過進行氣體蝕刻處理，如上所述，碳化矽基板的表面成為原子級的平坦平台(terrace)與階梯(step)組成的梯台(step-terrace)結構。平台的寬度因基板的面方位(偏移角)而異。例如，對於(0001)Si 面，在有 0.2°的偏移角的情況下，平台的寬度在 μm 級。階梯的高度由碳化矽基板表面的傾斜角，傾斜方向的晶體方位，氣體蝕刻條件等綜合決定，形成與 4 氫-碳化矽(0001)方向上堆疊結構之單位週期相對應的四分子層厚度。在氣體蝕刻後，將碳化矽基板取出到大氣中。用原子力顯微鏡(atomic force microscope)

對取出的基板進行評價，發現基板表面有梯台結構，平台上為原子級的平坦。另外，階梯的高度為四單分子層厚度。可以看到通過在 III 族氮化物生長前在碳化矽基板的表面形成上述結構，就可以滿足生長高品質結構的一個條件。

接下來，如圖 2(E)所示，對取出到大氣中的碳化矽基板 1 的表面依次用王水、鹽酸與氟酸進行處理。經氟酸處理，可以將碳化矽基板 1 的表面形成的一點點矽氧化膜除去。在碳化矽基板 1 表面上形成潔淨表面 2。用原子間力顯微鏡對進行了該處理的碳化矽基板 1 進行評價，觀察到了在碳化矽基板 1 的表面的梯台結構。也就是說，可以確認雖然進行了上述的化學處理，但是表面的梯台結構沒有變化，依然保持著。另外，用 X 射線電子光譜法(XPS)進行表面分析，發現表面的氧的量因氟酸處理而大幅度下降。但是，也確認了雖然只是微量的，但是還是殘留一部份有意義的氧。

如圖 2(F)所示，將上述碳化矽基板 1 裝在高真空裝置，例如分子束晶體取向生長(Molecular beam epitaxy, MBE)裝置內，保持超高真空狀態(例如， 10^{-6} - 10^{-8} Pa)。在超高真空狀態下，在例如 800°C (在圖中是 600°C)的溫度下，開始以鎳原子束 2a 或矽原子束(未繪示)進行照射，然後，升溫到 800°C 以上的溫度(例如 1000°C)，接下來，在一定期間中保持高溫。加熱、保持的過程至少進行一次以上(在圖中是兩次)，最好重復 3 次以上。在加熱中最好中斷鎳原子 2a 照射。

接下來，將溫度從 1000°C 降到 600°C 後，再進行鎵原子束 2a 照射，保持溫度。然後，中斷鎵原子束 2a 照射，將溫度升到 1000°C。接下來，將溫度降到例如 900°C，同時供給鋁原子束 5a 與氮原子束 5b。這時，氮化鋁的生長開始。另外，可以不用鎵原子束 2a，而用鎵原子束 2a 加矽原子束進行照射。用 X 射線電子光譜法進行表面分析的結果表明，鎵原子束 2a 照射、加熱處理後的表面的氧的量在測試裝置的測試界限以下。通過鎵原子束 2a 照射以及後續的熱處理，可以將氟酸處理不能完全除去的氧，以及在氟酸處理後在大氣中通過裝在分子束晶體取向生長裝置中時吸附在表面的氧完全除去。

如圖 3(G)所示，設定氮化鋁膜的生長溫度(例如從 $T_s=400^\circ\text{C}$ 到 1100°C 之間，例如 900°C)，在超高真空狀態(例如， 10^{-6} - 10^{-8} Pa)下，向基板 1 的表面供給鋁(Al)原子束 5a 與氮(N)原子束 5b。還有，生長中的真空度由氮原子束 5b 的供給量與生長裝置的抽真空能力之間的平衡確定。在一般的生長條件下，為 10^{-2} - 10^{-4} Pa 左右。氮原子束 5b 通過例如用高頻等離子體激發活性氮的射頻-分子束晶體取向生長法(rf-MBE)供給基板表面。從這時起，氮化鋁層 5 在碳化矽基板 1 的表面上生長。

在氮化鋁層 5 的生長開始時點後進行的現場觀察到的電子繞射(RHEED)的測定結果表明，可以觀察到振動，並確認在碳化矽表面上氮化鋁層 5 按層-層(layer-by-layer)(不是島狀的三維生長，而是層狀的二維生長)的機制生長。

電子繞射振動週期的持續，因生長條件不同而有很大差異，在低溫的生長中，可以確認超過數十週期的振動。用原子間力顯微鏡對氮化鋁生長表面的階梯結構進行觀察的結果表明，高溫下的振動衰減是由生長機制從層-層的生長機制轉變為階段生長(step flow growth)造成的。另外，階段生長也是二維生長，在晶體的高品質化這個意義上來說，與層-層的生長機制一樣，都是晶體生長的理想機制。另外，在將氮化鋁膜的晶體生長溫度降低到 600-700°C 左右時，電子繞射振動週期明顯地變成二十週期以上，通過讓晶體生長溫度低溫化，便可以讓層-層的生長機制長時間地持續。但是，在例如 400°C 以下的低溫下，原子的遷移或過剩原料的再脫離不完全，結晶性大幅下降。也就是說，為了得到高品質的晶體，至少要有 400°C 以上的溫度。

接下來，如圖 3(H)所示，在生長了厚 4nm 的氮化鋁層 5 後，在氮化鋁層 5 上形成厚 44nm 的二氧化矽層 7。二氧化矽層 7 是在氮化鋁層 5 上用陰極濺射沈積法或化學汽相沈積法沈積的非晶質層。如圖 4(I)所示，除去在源極 11a 與汲極 11b 形成領域中的氮化鋁層 5 與二氧化矽層 7，形成源極 11a 與汲極 11b，同時留下在閘極 15 的區域上的氮化鋁層 5 與二氧化矽層 7，並在其上形成閘極 15。

圖 4(J)概略地表示了圖 4(I)所示的結構中從閘極 15 到碳化矽基板 1(左)的基板法線方向的能帶的結構。如圖 4(J)所示，碳化矽-氮化鋁之間的導帶的能量不連續值 ΔE_c 約為 +2.0eV。還有，氮化鋁-二氧化矽之間的導帶的能量不連

續值 ΔE_c 約為 $+0.7\text{eV}$ 。用 WKB 近似計算隧穿率，結果顯示在 4nm 的氮化鋁層與 44nm 的二氧化矽層構成的堆疊結構中，從碳化矽基板 1 到閘極 15 的隧穿電流，與該堆疊結構有相同閘極絕緣層容量的 100nm 的氮化鋁單層相比，可以大幅度地降低到約十分之一。這就是說，可以在很寬的場範圍內確保絕緣性。

如上所述，採用本實施例的金屬絕緣半導體場效應電晶體，可以提高閘極絕緣性。另一方面，由於在氮化鋁層 5 與碳化矽基板 1 的界面附近的碳化矽層中遷移的通道電子的有效遷移率是由氮化鋁/碳化矽界面決定的，因此可以透過採用高品質的氮化鋁層來提高電子的有效遷移率，以改善金屬絕緣半導體場效應電晶體的偏移特性。還有，為了讓氮化鋁/碳化矽界面附近遷移的電子處於氮化鋁/碳化矽界面的影響下，氮化鋁層的厚度必須在一分子層厚度以上(c 軸晶格常數的一半)。如果用不滿一分子層厚度的島狀氮化鋁層，因為電子直接受到氮化鋁與二氧化矽的不同高度阻擋層的影響，所以會強烈地受到界面內的阻擋層高度的高低影響而造成的載子散亂，性能明顯降低。另外，氮化鋁層最好要盡可能地接近平坦。由於電子是通過氮化鋁層受二氧化矽阻擋層的影響的，因此如果氮化鋁層的厚度不均勻，電子受有效影響的阻擋層的高度大小不一，這就成為電子散亂的原因。原子級的平坦性，可以透過層-層生長或階段生長形成氮化鋁層來實現。

另外，要發揮界面控制層的功能，氮化鋁層的厚度最

好在 6nm 以下。也就是說，如果氮化鋁層 5 太厚，由於碳化矽基板 1 的晶格失配，就會發生誤置缺陷，由此產生氮化鋁層結晶劣化的問題。爲了防止這個問題，氮化鋁層的厚度最好設定在不會發生誤置缺陷的厚度，即臨界膜層厚度以下的厚度。發明人等的實驗表明，至少在超過 6nm 時，誤置缺陷就開始發生了。因此，氮化鋁層的厚度在 6nm 以下是抑制誤置缺陷的條件。還有，減少氮化鋁層的厚度，對於防止外加電場時電子穿越氮化鋁層，蓄積在氮化鋁與二氧化矽的界面中來說也是非常重要的。

如上所述，採用本實施例的金屬絕緣半導體場效應電晶體，可以形成碳化矽基板與氮化鋁層的良好界面，可以提高有效通道電子遷移率。另一方面，由於氮化鋁層與閘極之間形成有二氧化矽層，因此與只有氮化鋁層的情況相比，從碳化矽基板 1 到閘極 15 的穿隧電流成分可以大幅度地降低。

還有，閘極旁邊的絕緣層可以不用二氧化矽，而以其他物質代之。絕緣體可以有各種選擇，但是對於沈積方法已做出良好的研究，除了二氧化矽外，還可考慮使用氮化矽化合物(Si_xN_y)。

下面，參照圖式對本發明的第二實施例的金屬絕緣半導體場效應電晶體進行說明。

本實施例的閘極附近所用的絕緣體係為氧化鋁。如圖 5(A)所示，本實施例的金屬絕緣半導體場效應電晶體具有在 p 型碳化矽基板 41 上加高濃度 n 型雜質形成的源極區

43a 與汲極區 43b，並分別在源極區 43a 上形成源極 53a，在汲極區 43b 上形成汲極 53b。以及，在碳化矽基板 1 上的上述源極區 43a 與汲極區 43b 之間形成的氮化鋁層 45/ 氧化鋁層 51 堆疊結構，以及其上形成的閘極 55。這裏，考慮到與氮化鋁層 45 的親和性問題，最好用含鋁成分的絕緣體。另外，氧化鋁能帶隙大、絕緣性高、電容率大，可以適用於金屬絕緣半導體場效應電晶體。圖 5(B) 概略地表示從圖 5(A) 所示的碳化矽系金屬絕緣半導體場效應電晶體的閘極 55(右側)朝 p 型碳化矽基板 41(左側)的能帶結構。如圖 5(B) 所示，碳化矽-氮化鋁之間的導帶的能量不連續值 ΔE_c 約為 $+2.0\text{eV}$ 。還有，氮化鋁-氧化鋁之間的導帶的能量不連續值 ΔE_c 約為 $+0.29\text{eV}$ 。在 4nm 的氮化鋁層與 108nm 的氧化鋁層構成的堆疊結構中，從 p 型碳化矽基板 41 到閘極 55 的隧道電流成分，同與該堆疊結構有相同的閘極絕緣膜容量的 100nm 的氮化鋁單層相比，可以大幅度地降低到約 100 分之 1。這就是說，可以在很寬的場範圍內確保絕緣性。

這裏，含鋁的絕緣體的形成方法如圖 6(A)(與圖 3(H) 相對應)、(B) 所示，先沈積氮化鋁層或鋁層或氮化矽化合物 (Al_xN_y) 層或者砷化鋁 (AlAs) 層，或者鋁砷氮化合物 ($\text{AlN}_x\text{As}_{1-x}$) 層 5(圖中是氮化鋁)，透過將其氧化，便可以形成氧化鋁層或含少量的氮、砷的氧化鋁層 5e。從簡化製造流程的觀點考慮，最好採用圖 6(A)、(B) 所示的氧化法，形成氮化鋁/氧化鋁之多層絕緣膜。

採用本實施例的碳化矽系金屬絕緣半導體場效應電晶體，可以獲得與第一實施例的碳化矽金屬絕緣半導體場效應電晶體同樣的效果，而且還有使製造方法更加簡單的優點。

下面，參照圖式對本發明的第三實施例的碳化矽金屬絕緣半導體場效應電晶體進行說明。圖 7 是表示本實施例的碳化矽系金屬絕緣半導體場效應電晶體的結構例的截面圖。如圖 7 所示，本實施例的碳化矽金屬絕緣半導體場效應電晶體具有在 p 型碳化矽基板 21 形成的源極區 23a、汲極區 23b，分別在它們上面形成的源極 31a 與汲極 31b，在通道區上形成的硼_x鋁_{1-x-y}鎵_y氮 ($B_xAl_{1-x-y}Ga_yN$) 層 ($x < 0.4$, $y < 0.4$)，以及閘極 35。使用硼鋁鎵氮(BAlGaN)混合晶，可以使面內晶格常數與碳化矽幾乎完全一致。如果晶格常數能夠一致，就能減少界面的不正，抑制誤置缺陷的發生，因此是非常需要的。另外，由於混合晶結構太大會使混合晶的微結構不穩定，造成所謂的合金散亂，電子遷移率降低，所以氮化鎵(GaN)、氮化硼(BN)的摩爾分率最好分別在 40% 以下。因此，較佳的界面控制層用硼鋁鎵氮層 25，其面內晶格常數與 p 型碳化矽基板 21 的面內晶格常數失配在 0.5% 以下。還有，如圖 7 所示，在硼鋁鎵氮層上堆疊二氧化矽或氮化矽化合物(Si_xN_y)層，則還有可以抑制隧穿電流的優點。

接著，參照圖式對本發明的第四實施例的碳化矽金屬絕緣半導體場效應電晶體進行說明。因氮化鋁層與電極層

的親和性(膜成形時的潤濕性、對元件特性劣化引起的固相反應的抑制)的關係，可以讓絕緣體由多層構成。與氮化鋁層親和性良好的第一絕緣體同與金屬親和性良好的第二絕緣體的堆疊方法，在第二與第二實施例中已經進行了說明，在只有第一絕緣體與第二絕緣體，性能還不足的情況下，為了解決例如帶偏移小等問題，還可以在第一絕緣體與第二絕緣體之間加上第三絕緣體，形成三層結構。

圖 8(A)是表示本實施例的碳化矽金屬絕緣半導體場效應電晶體的結構例的圖式。如圖 8(A)所示，本實施例的碳化矽金屬絕緣半導體場效應電晶體具有 p 型碳化矽基板 61，在 p 型碳化矽基板 61 上形成的源極區 63a、汲極區 63b，在它們上面形成的源極 75a 與汲極 75b，在通道層形成的多層絕緣體(氮化鋁層 65、氧化鋁層 67、二氧化矽層 71)，以及在多層絕緣體上形成的閘極 77。圖 8(B)概略地表示圖 8(A)的結構中從閘極 77(右)到 p 型碳化矽基板 61(左)的基板法線方向上的能帶結構。如圖 8(B)所示，碳化矽-氮化鋁之間的導帶的能量不連續值 ΔE_c 約為 $+2.0\text{eV}$ 。還有，氮化鋁-氧化鋁之間的導帶的能量不連續值 ΔE_c 約為 $+0.29\text{eV}$ 。氧化鋁-二氧化矽之間的導帶的能量不連續值 ΔE_c 約為 $+0.45\text{eV}$ 。例如，在 4nm 的氮化鋁層與 5nm 的氧化鋁層以及 42nm 厚的二氧化矽層構成的堆疊結構中，從 p 型碳化矽基板 41 到閘極 55 的隧穿電流成分，同與該堆疊結構有相同的閘極絕緣層容量之 100nm 氮化鋁單層相比，可以大幅度地降低。這就是說，可以在很寬的場

範圍內確保絕緣性。

另外，爲了抑制絕緣體與絕緣體之間的固相反應，可以在絕緣體之間插入異種物質。但是，插入的異種物質最好不是金屬、半導體等帶隙比較窄的物質，如果用金屬、半導體等，插入物質中會蓄積電荷，產生共振隧穿，發生磁滯現象，成爲閘極絕緣性變劣的原因。

接下來，參照圖式對本發明的第五實施例的碳化矽電晶體進行說明。本實施例的碳化矽電晶體是具有金屬/絕緣體/金屬/絕緣體/含一分子層以上的厚度的鋁與氮的界面控制層/有碳化矽結構的浮置閘極結構之場效應電晶體。具有浮置閘極結構的場效應電晶體可以應用於例如非揮發性記憶體等各種各樣的元件。圖 9(A)係繪示本實施例的金屬絕緣半導體場效應電晶體中非揮發性記憶體元件的結構例的圖式。如圖 9(A)所示，本實施例的非揮發性記憶體元件具有 p 型碳化矽基板 81，在 p 型碳化矽基板 81 內形成的源極區 83a 與汲極區 83b，在通道區形成的堆疊結構、即氮化鋁層 85、氮化鎵層 87、氮化鋁層 91 的堆疊結構，分別在源極區 83a 與汲極區 83b 上形成的源極 95a 與汲極 95b，以及在上述堆疊層上形成的閘極(控制閘極)97。

圖 9(B)是概略地表示圖 9(A)的結構中從閘極 97(右)到 p 型碳化矽基板 81(左)的基板法線方向上的能帶結構的圖式。如圖 9(B)所示，在 p 型碳化矽基板 81 上形成的兩層氮化鋁層 85、91 之間，形成了氮化鋁導帶的能量不連續值約爲 -2.0eV 的氮化鎵層 87，由氮化鎵層 87 兩側具有能

阻擋層的量子井層之功能，在量子井層(氮化鎵層 87)中可以蓄積通道層來的電子。阻擋層的高度為 2eV，因此在室溫下從量子井層(氮化鎵層 87)回到通道層的電子的量很少。根據蓄積在量子井層(氮化鎵層 87)中的電子(電荷)量，利用圖 9(A)所示的電晶體的啟始值電壓的變化，便可以構成非揮發性記憶體元件。

在碳化矽上形成超低損失的功率電晶體、高輸出高頻電晶體，或具有極小閘極寬度的場效應電晶體時，可以將上述非揮發性記憶體元件集成在同樣的基板上，這也是一個優點。

還有，在本說明書中，碳化矽表面結構這個用語的意思是指碳化矽基板的表面，也是指沈積在例如矽基板或藍寶石基板等異種材料上面的碳化矽層的表面。所謂碳化矽基板也包括其表面存在著碳化矽的基板。

本說明書是以平面型的金屬絕緣半導體場效應電晶體為實驗例進行說明的，但是本發明的實施並不限於平面型。在功率電晶體中，汲極在基板裏面的縱形場效應電晶體(FET)用得很多。源極或汲極等的結構雖然有所不同，只要作為開關作用的金屬-絕緣體-半導體結構相同，都適用於本發明的範圍內。

所謂 III 族氮化物是指含硼、鋁、鎵、銦中的至少一種以上的 III 族元素與 N 的化合物。也可以含除氮以外的 V 族元素。另外，不僅包括氮化鎵、氮化鋁等化合物，而且也包括鋁_x銦_x鎵_{1-x-y}氮($\text{Al}_x\text{In}_x\text{Ga}_{1-x-y}\text{N}$)等混合晶。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1(A)到圖 1(C)繪示本發明第一實施例的金屬絕緣半導體場效應電晶體之製造流程的剖面圖。

圖 2(D)到圖 2(F)繪示本發明第一實施例的金屬絕緣半導體場效應電晶體之製造流程的剖面圖，是圖 1 的續圖。

圖 3(G)到圖 3(H)繪示本發明第一實施例的金屬絕緣半導體場效應電晶體之製造流程的剖面圖，是圖 2 的續圖。

圖 4(I)繪示本發明第一實施例的金屬絕緣半導體場效應電晶結構的剖面圖，是圖 3 的續圖。

圖 4(J)繪示圖 4(I)所示的金屬絕緣半導體場效應電晶體從閘極到碳化矽基板之能帶的示意圖。

圖 5 繪示本發明第二實施例的金屬絕緣半導體場效應電晶體結構的剖面圖(圖 5(A))及其能帶的示意圖(圖 5(B))。

圖 6 繪示圖 6(A)與(B)所示的結構係為一較佳實施例製造流程的剖面圖。

圖 7 繪示本發明第三實施例的金屬絕緣半導體場效應電晶體結構的剖面圖。

圖 8 繪示本發明第四實施例的金屬絕緣半導體場效應電晶體結構的剖面圖(圖 8(A))及其能帶的示意圖(圖 8(B))。

圖 9 繪示本發明的第五實施例的金屬絕緣半導體場效

應電晶體，具有浮置閘極結構的場效應電晶體的剖面圖(圖 9(A))，及具有浮置閘極結構的場效應電晶體結構之能帶的示意圖(圖 9(B))。

圖 10 繪示氮化鋁/碳化矽金屬絕緣半導體二極體的電場強度與電流密度的關係圖。

【主要元件符號說明】

1：碳化矽基板

1a：碳化矽層

2：潔淨表面

2a：鎵原子束

3a、23a、43a、63a、83a：源極區

3b、23b、43b、63b、83b：汲極區

5、35、45、85、91：氮化鋁層

5a：鋁原子束

5b：氮原子束

5e：氧化鋁層

7、71：二氧化矽層

11a、31a、53a、75a、95a：源極

11b、31b、53b、75b、95b：汲極

15、35、77、97：閘極

21、41、61、81：p 型碳化矽基板

25：硼鋁鎵氮層

51、67：氧化鋁層

55：閘極

87：氮化鎵層

五、中文發明摘要：

一種場效應電晶體，包括一碳化矽基板 1，形成於碳化矽基板 1 中的源極 3a 與汲極 3b，形成於碳化矽表面上具一分子層厚度以上的氮化鋁層 5，形成於氮化鋁層 5 上由具有二氧化矽層的絕緣構造，以及形成於絕緣結構上的閘極 15。因此，閘極與碳化矽之間可保持良好的界面狀態，抑制漏電流。

六、英文發明摘要：

A field effect transistor (FET) is provided. The FET includes a SiC substrate 1, a source 3a and a drain 3b are formed in the SiC substrate, a AlN layer 5 with a thickness of at least one molecular layer is formed on the surface of the SiC substrate, an insulation structure having a SiO₂ layer is formed on the AlN layer 5, and a gate 15 electrode is formed on the insulation structure. Therefore, the interface state with the SiC substrate is well maintained, and the leakage current could be reduced.

十、申請專利範圍：

1. 一種場效應電晶體，包括：

一碳化矽表面結構；

一源極與一汲極，形成在該碳化矽表面結構中；

一界面控制層，所形成的該界面控制層與該碳化矽表面結構接觸，該界面控制層為一 III 族氮化物層且具有介於一分子層與不會和該碳化矽表面結構產生誤置缺陷的一臨界厚度之間的一膜厚；

一絕緣層，形成在該界面控制層上，與該界面控制層不同的材料，對傳導載子的帶偏移比該界面控制層大的材料；以及

一閘極，形成在該絕緣結構上。

2. 如申請專利範圍第 1 項所述之場效應電晶體，其特徵在於該 III 族氮化物層為氮化鋁(AlN)，且該 III 族氮化物層的厚度在 6nm 以下。

3. 如申請專利範圍第 1 項或第 2 項所述之場效應電晶體，其特徵在於包括硼、鋁、鎵、銦中的至少一種以上的 III 族元素與氮。

4. 如申請專利範圍第 1 項或第 2 項所述之場效應電晶體，其特徵在於該界面控制層的面內晶格常數與碳化矽的面內晶格常數失配在 0.5% 以下的硼氮鋁化合物層。

5. 如申請專利範圍第 1 項或第 2 項所述之場效應電晶體，其特徵在於該絕緣層包括由二氧化矽層、氮化矽化合物(Si_xN_y)層與氧化鋁層組成的一組材料中選出的至少一

層。

6.如申請專利範圍第 1 項或第 2 項所述之場效應電晶體，其特徵在於該絕緣層包括由氮化鋁、鋁、氮化鋁化合物(Al_xN_y)、砷化鋁與氮鋁砷化合物(AlN_xAs_{1-x})組成的一組材料中選出的至少一種材料所構成的沈積層，再經氧化形成的氧化鋁層或含少量的氮或砷的氧化鋁層中的至少一個的氧化鋁層。

7.如申請專利範圍第 1 項或第 2 項所述之場效應電晶體，其特徵在於該絕緣層包括由多層絕緣膜所形成的多層膜。

8.如申請專利範圍第 1 項所述之場效應電晶體，其特徵在於該碳化矽表面結構是從 4 氫-碳化矽或 6 氫碳化矽的(0001)面使用具有 15 度以下的偏移角的面，而該階梯結構控制為形成 4 氫-碳化矽或 6 氫碳化矽的碳化矽的單位週期(c 軸晶格常數)高度的梯台(step-terrace)結構。

9.一種非揮發性記憶體元件，包括：

一碳化矽表面結構，

一浮置閘極結構，包括：

一界面控制層，所形成的該界面控制層與該碳化矽表面結構接觸，該界面控制層為一 III 族氮化物層且具有介於一分子層與不會和該碳化矽表面結構產生誤置缺陷的一臨界厚度之間的一膜厚；

一第一絕緣體阻擋層；

一浮置閘極層，由金屬或半導體量子井

(quantum well)所形成；

一第二絕緣體阻擋層；以及

一閘極層；以及

一源極與一汲極，鄰接於該浮置閘極結構，且形成在該碳化矽表面結構中。

10.如申請專利範圍第9項所述之非揮發性記憶體元件，其特徵在於其特徵在於該III族氮化物層為氮化鋁，且該III族氮化物層的厚度在6nm以下。

11.如申請專利範圍第9項或第10項所述之非揮發性記憶體元件，其特徵在於該第一絕緣體阻擋層具有於該界面控制層上依序由氧化鋁層及二氧化矽層所形成的一兩層膜結構。

12.如申請專利範圍第9項或第10項所述之非揮發性記憶體元件，其特徵在於該第一絕緣體阻擋層具有形成與該界面控制層不同的材料，對傳導載子的帶偏移比該界面控制層大的材料所形成的一膜層。

13.一種場效應電晶體製造方法，包括：

提供具有一碳化矽表面結構的一基板；

在該碳化矽表面結構中形成一源極與一汲極；

對該碳化矽表面結構之表面進行一階梯結構控制及一淨化製程；

以層-層生長(layer-by-layer growth)法或階段生長(step flow growth)法形成一界面控制層，該界面控制層為一III族氮化物層且具有介於一分子層與不會和該碳化矽表面結

構產生誤置缺陷的一臨界厚度之間的一膜厚；

在該界面控制層上形成一絕緣結構，該絕緣結構具有與該界面控制層相異的材料且對傳導載子的帶偏移比該界面控制層大的材料構成的一絕緣層；以及

在該絕緣結構上形成一閘極。

14.如申請專利範圍第 13 項所述之場效應電晶體製造方法，其特徵在於其特徵在於該 III 族氮化物層為氮化鋁，且該 III 族氮化物層的厚度在 6nm 以下。

15.如申請專利範圍第 13 項或第 14 項所述之場效應電晶體製造方法，其特徵在於該碳化矽表面結構是從 4 氫-碳化矽或 6 氫碳化矽的(0001)面使用具有 15 度以下的偏移角的面，而該階梯結構控制為形成 4 氫-碳化矽或 6 氫碳化矽的碳化矽的單位週期(c 軸晶格常數)高度的梯台(step-terrace)結構。

16.一種場效應電晶體，包括：

一碳化矽表面結構；

一源極與一汲極，形成在該碳化矽表面結構中；

一單層或多層的絕緣結構，該絕緣結構包括：

一界面控制層，所形成的該界面控制層與該碳化矽表面結構接觸，該界面控制層含有 Al 及 N 且厚度在一分子層以上；以及

一絕緣層，形成在該界面控制層上，與該界面控制層不同的材料，對傳導載子的帶偏移比該界面控制層大的材料，該絕緣層為由氮化鋁、鋁、氮化鋁化

合物(Al_xN_y)、砷化鋁與氮鋁砷化合物(AlN_xAs_{1-x})組成的一組材料中選出的至少一種材料所構成的沈積層，再經氧化形成的氧化鋁層或含少量的氮或砷的氧化鋁層中的至少一個的氧化鋁層；以及
一閘極，形成在該絕緣結構上。

17.如申請專利範圍第 16 項所述之場效應電晶體，其特徵在於該絕緣層具有於該界面控制層上依序由氧化鋁層及二氧化矽層所形成的一兩層膜結構。

18.一種非揮發性記憶體元件，包括：

一碳化矽表面結構，

一浮置閘極結構，包括：

一第一絕緣體阻擋層，是在該碳化矽表面結構上形成的結構，該第一絕緣體阻擋層是由一 III 族氮化物磊晶層所形成，且所形成的該 III 族氮化物磊晶層與該碳化矽表面結構相接觸；

一井層，由該 III 族氮化物磊晶層所形成，該晶層的功能為作為一浮置閘極；

一第二絕緣體阻擋層，由該 III 族氮化物磊晶層所形成；以及

一閘極層；以及

一源極與一汲極，鄰接於該浮置閘極結構，且形成在該碳化矽表面結構中。

19.如申請專利範圍第 18 項所述之非揮發性記憶體元件，其特徵在於該第一絕緣體阻擋層為一 III 族氮化物層，

且具有介於一分子層與不會和該碳化矽表面結構產生誤置缺陷的一臨界厚度之間的一膜厚。

20.如申請專利範圍第 18 項或第 19 項所述之非揮發性記憶體元件，其特徵在於該第一絕緣體阻擋層為氮化鋁，且該第一絕緣體阻擋層的厚度在一分子層以上 6nm 以下。

21.如申請專利範圍第 20 項所述之非揮發性記憶體元件，其特徵在於該井層含有 Ga 及 N。

22.如申請專利範圍第 21 項所述之非揮發性記憶體元件，其特徵在於該第二絕緣體阻擋層含有 Al 及 N。

23.如申請專利範圍第 20 項所述之非揮發性記憶體元件，其特徵在於該第二絕緣體阻擋層含有 Al 及 N。

24.如申請專利範圍第 18 項或第 19 項所述之非揮發性記憶體元件，其特徵在於該井層含有 Ga 及 N。

25.如申請專利範圍第 18 項或第 19 項所述之非揮發性記憶體元件，其特徵在於該第二絕緣體阻擋層含有 Al 及 N。

七、指定代表圖：

(一)本案指定代表圖為：圖 4。

(二)本代表圖之元件符號簡單說明：

1：碳化矽基板

1a：碳化矽層

2：潔淨表面

3a：源極區

3b：汲極區

5：氮化鋁層

7：二氧化矽層

11a：源極

11b：汲極

15：閘極

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無