

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月4日(04.06.2020)



(10) 国際公開番号

WO 2020/110875 A1

(51) 国際特許分類:

B62D 101/00 (2006.01) H02P 27/06 (2006.01)
B62D 119/00 (2006.01) H02P 29/028 (2016.01)
H02M 7/48 (2007.01) B62D 5/04 (2006.01)
B62D 6/00 (2006.01)

(21) 国際出願番号: PCT/JP2019/045548

(22) 国際出願日: 2019年11月21日(21.11.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2018-221142 2018年11月27日(27.11.2018) JP

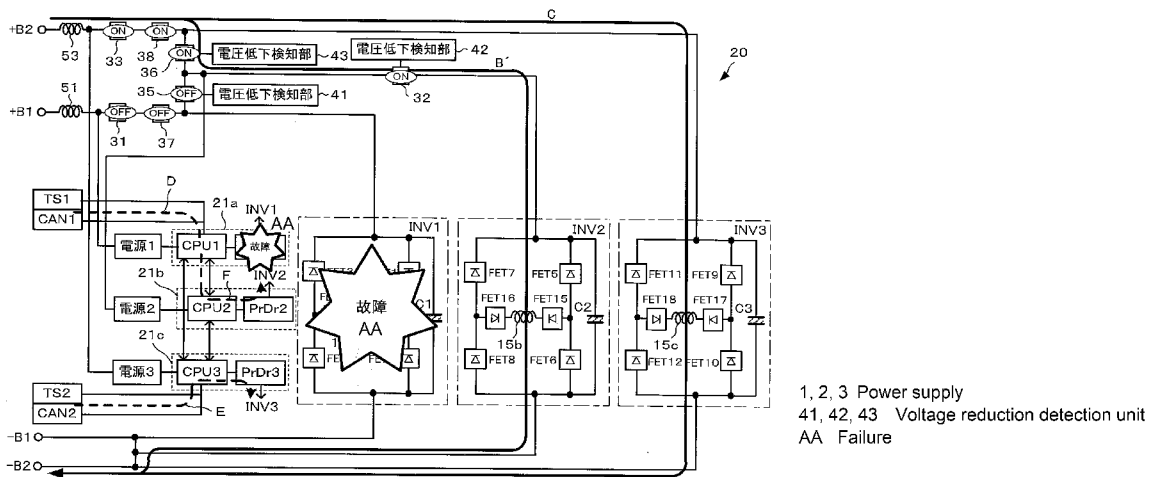
(71) 出願人: 日本電産株式会社 (NIDEC CORPORATION) [JP/JP]; 〒6018205 京都府京都市南区久世殿城町 3 3 8 番地 Kyoto (JP).

(72) 発明者: ▲高 ▼村 優介 (TAKAMURA, Yusuke); 〒2120032 神奈川県川崎市幸区新川崎 2 - 8 日本電産エレシス株式会社内 Kanagawa (JP).
山下 佳明 (YAMASHITA, Yoshiaki); 〒6018205 京都府京都市南区久世殿城町 3 3 8 番地 日本電産株式会社内 Kyoto (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: MOTOR CONTROL DEVICE

(54) 発明の名称: モータ制御装置



(57) Abstract: The present invention is provided with: power supply circuits configured so as to be capable of supplying and cutting off power in correspondence to each phase; motor control circuits provided in correspondence to each phase; and full-bridge inverters (INV1 to INV3) provided in correspondence to each phase and supplied with power for driving a motor from the power supply circuits. In the event a failure occurs in any one of the three phases, the motor drive is continued by the power supply circuits, the motor control circuits, and the full-bridge inverters corresponding to the two phases other than the phase determined to be faulty.

(57) 要約: 各相對應に電源の供給および遮断が可能に構成された電源回路、各相對應に設けたモータ制御回路、および電源回路各々からモータの駆動用電源の供給を受ける、各相對應に設けたフルブリッジインバータ (INV1 ~ 3) を設ける。3相のいずれか1相に故障があった場合、故障と判定された相を除く2相對應する電源回路、モータ制御回路、およびフルブリッジインバータによってモータ駆動を継続させる。

HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称： モータ制御装置

技術分野

[0001] 本発明は、例えば、電動パワーステアリング装置等に搭載されるモータ制御装置に関する。

背景技術

[0002] 自動車等の車両の運転者によるステアリングハンドル操作に対して補助トルクを発生する電動モータ、その電動モータの制御装置等を備える電動パワーステアリング装置は、常時動作している。そのため、運転中にモータ駆動部を構成する部品が故障した場合、ステアリングハンドルへのアシスト動作を中止する等の制御が必要となる。

[0003] 電動パワーステアリング装置のインバータ部における故障発生時にアシスト継続可能なハードウェア構成とするため、例えば特許文献1の電動パワーステアリング装置では、インバータ駆動回路（インバータ駆動用IC）、中央処理装置（CPU）、電源回路等をそれぞれ2系統実装し、3相巻線を個別に駆動する2組の3相インバータ回路を有するダブルインバータシステムとしている。

[0004] すなわち、ダブルインバータシステムは、2つの3相インバータ回路それぞれが独立したU、V、W相駆動用の計6個の上下アーム用スイッチング素子を備え、インバータ回路それぞれが独立した2つのU、V、W相のモータコイル巻線（計6個）に通電する構成を有する。

[0005] このような構成において、2系統のうち一方の系のインバータ駆動回路、3相インバータ回路、中央処理装置（CPU）、電源回路等に故障が発生しても、正常な他方の系のインバータ駆動回路、3相インバータ回路、中央処理装置（CPU）、電源回路等が駆動することでアシスト継続を行っている。

先行技術文献

特許文献

[0006] 特許文献1：日本国登録特許：特許第6 2 2 3 5 9 3号公報

発明の概要

発明が解決しようとする課題

[0007] 上記特許文献1の電動パワーステアリング装置は、同一構成の制御ユニットを2系統分、分離独立して並置した2重冗長系を有することで、一方の制御ユニットに異常が生じた場合、他方の制御ユニットが制御を補完する構成となっている。

[0008] このように2系統を並設した装置構成は、装置自体の複雑化のみならず、部品点数の増加が避けられず、それがコストアップにつながるという問題がある。さらに、異常時において一方の制御ユニットによる補完制御が行われるので、異常時には正常時の50%の出力トルクしか得られないという問題もある。

[0009] 本発明は、上述した課題に鑑みてなされたものであり、その目的は、相対応に設けた電源回路、制御回路、インバータ回路等の1相に異常が生じてても、他の2相によってモータ駆動を継続できるモータ制御装置を提供することである。

課題を解決するための手段

[0010] 上記の目的を達成し、上述した課題を解決する一手段として以下の構成を備える。すなわち、本願の例示的な第1の発明は、複数相のモータを駆動するモータ制御装置であって、前記複数相の各相對應に電源の供給および遮断が可能に構成された電源回路と、前記複数相の各相對應に設けたモータ制御回路と、前記複数相の各相對應に設けられ、前記電源回路各々から前記モータの駆動用電源の供給を受けるフルブリッジインバータと、前記電源回路、前記モータ制御回路、および前記フルブリッジインバータにおける故障の有無を判定する判定手段とを備え、前記判定手段により前記複数相のいずれか1相において前記故障が判定された場合、前記1相を除く相に対応する前記

電源回路、前記モータ制御回路、および前記フルブリッジインバータによって前記モータの駆動を継続させることを特徴とする。

[0011] 本願の例示的な第2の発明は、電動パワーステアリング用モータ制御装置であって、上記例示的な第1の発明に係るモータ制御装置を、車両等の運転者のハンドル操作をアシストする電動パワーステアリング用のモータ制御装置としたことを特徴とする。

[0012] 本願の例示的な第3の発明は、複数相のモータを駆動するモータ制御装置におけるモータ制御方法であって、前記複数相の各相對應に設けた電源回路における故障の有無を判定する第1の判定工程と、前記複数相の各相對應に設けたモータ制御回路における故障の有無を判定する第2の判定工程と、前記複数相の各相對應に設けられ、前記電源回路各々から電源供給を受けるフルブリッジインバータにおける故障の有無を判定する第3の判定工程とを備え、前記第1の判定工程、前記第2の判定工程、あるいは前記第3の判定工程において前記複数相のいずれか1相において故障が判定された場合、前記1相を除く相に対応する前記電源回路、前記モータ制御回路、および前記フルブリッジインバータにより前記モータの駆動が継続されるように前記モータ制御装置を制御することを特徴とする。

発明の効果

[0013] 本発明によれば、モータ制御装置の複数相に対応した構成部分の1相に故障が発生しても残りの相によるモータの回転駆動を継続でき、それによって正常時と同等、あるいは正常時の67%以上のモータ駆動出力（トルク出力）を確保できる。

図面の簡単な説明

[0014] [図1]図1は、本発明の実施形態に係るモータ制御装置の概略構成を示すブロック図である。

[図2]図2は、モータ制御装置における個別の故障に対応する制御動作を説明する図である。

[図3]図3は、モータ制御装置の故障対応処理の一例を示すフローチャートで

ある。

[図4]図4は、P r D r 1 / I N V 1 故障時に対応するモータ制御を示す図である。

[図5]図5は、電源1 / C P U 1 の故障時に対応するモータ制御を示す図である。

[図6]図6は、C P U 間通信故障に対応するモータ制御を示す図である。

[図7]図7は、I N V 1 遮断リレーO F F 故障に対応するモータ制御を示す図である。

[図8]図8は、I N V 2 の電解コンデンサC 2 が短絡故障時に対応するモータ制御を示す図である。

[図9]図9は、I N V 1 の電解コンデンサ短絡故障に対応するモータ制御を示す図である。

[図10]図10は、実施形態に係るモータ駆動装置を搭載した電動パワーステアリング装置の概略構成である。

発明を実施するための形態

[0015] 以下、本発明に係る一実施形態について添付図面を参照して詳細に説明する。図1は、本実施形態に係るモータ制御装置の概略構成を示すブロック図である。図1においてモータ制御装置20は、相互に結線されていない3相(U, V, W)の各モータコイル15a, 15b, 15cを有する電動モータ15を駆動対象とする。

[0016] モータ制御装置20全体の制御を司る制御部21は、相ごとに独立して設けた3つの中央制御部(CPU)1~3と、各CPU1~3からの制御信号よりモータ駆動信号(PWM信号)を生成する3つのプリドライバ部(P r D r)1~3と、電動モータ15の各モータコイル15a, 15b, 15cに所定の駆動電流を供給するため、相ごとに独立して設けた3つのインバータ回路(I N V)1~3を有するモータ駆動部27とを備える。

[0017] モータ制御装置20の電源部25は、正極端子+B1, +B2に接続された2つの直流電源(不図示)を3つに切り分けた電源回路1~3等を有して

いる。すなわち、電源回路 1, 3 より、INV 逆接保護リレー 1, 2 を介して INV 1, 3 各々へモータ駆動用の電源が供給される。また、INV 逆接保護リレー 1, 2 各々の出力端側に配置された電源回路 2 より、INV 2 へモータ駆動用の電源が供給される。

[0018] モータ駆動部 27 の INV 1～3 は、U 相、V 相、W 相それぞれに対応するフルブリッジインバータ（Hブリッジともいう）である。より詳細には、INV 1 では、半導体スイッチング素子 FET 1, 3 のソース端子それぞれが FET 2, 4 のドレイン端子に接続され、これら FET 1～4 により Hブリッジが構成されている。そして、FET 1 と FET 2 との接続ノード、および FET 3 と FET 4 との接続ノードそれぞれと、電動モータ 15 のモータコイル 15a との間には、U 相電流を遮断可能な半導体リレー（モータリレー）である FET 13, 14 が設けられている。

[0019] 同様に INV 2 も、FET 5～8 によって Hブリッジを構成し、FET 5, 6 の接続ノード、および FET 7, 8 の接続ノードそれぞれと、モータコイル 15b との間に、V 相電流を遮断可能な FET 15, 16 が設けられている。

[0020] INV 3 は、FET 9～12 により Hブリッジを構成し、FET 9, 10 の接続ノード、および FET 11, 12 の接続ノードそれぞれと、モータコイル 15c との間に、W 相電流を遮断可能な FET 17, 18 を設けた構成となっている。

[0021] モータ駆動部 27 を構成する FET 1～FET 12 のうち FET 1, 3, 5, 7, 9, 11 は、それぞれのドレイン端子が電源側（正極端子+B1, +B2）に接続され、FET 2, 4, 6, 8, 10, 12 のソース端子は、グラウンド（GND）側である負極端子-B1, -B2 に接続されている。

[0022] INV 1～3 に供給された直流電力は、これら INV 1～3 を構成する各 FET のスイッチング動作によって三相交流電力に変換され、変換後の電力が電動モータ 15 のモータコイル 15a～15c それぞれに出力される。

[0023] なお、FET 1～FET 18 はパワー素子とも呼ばれ、MOSFET (Meta

l-Oxide Semiconductor Field-Effect Transistor)、I G B T (Insulated Gate Bipolar Transistor) 等のスイッチング素子である。

[0024] 次に、本実施形態に係るモータ制御装置の制御動作について説明する。図2は、モータ制御装置20における個別の故障に対応する制御動作を説明する図であり、図1と同一構成には同一符号を付してある。また、図3は、モータ制御装置の故障対応処理の一例を示すフローチャートである。

[0025] モータ制御装置20は、故障のない通常駆動時には、図2に示すようにI N V 1 電源リレー31、I N V 2 電源リレー32、I N V 3 電源リレー33、I N V 1 遮断リレー35、I N V 3 遮断リレー36、I N V 1 逆接保護リレー37、I N V 3 逆接保護リレー38がON（導通）状態となる。そして、正極端子+B1、+B2に接続されたバッテリー等から電源が供給され、制御部21a~21cそれぞれより制御信号を受けたI N V 1 ~ I N V 3 によって、モータコイル15a~15cに駆動電流を流すことで電動モータ15を駆動する。

[0026] なお、制御部21a~21cを構成するC P U 1 ~ 3 は、それぞれが電源1~3より電源供給を受けて動作する。電源1は正極端子+B1から供給される電源を供給源とし、電源3は正極端子+B2から供給される電源を供給源とする。また、電源2は、正極端子+B1、+B2の双方から供給される電源を供給源とする。

[0027] よって、モータ制御装置20の通常駆動時におけるモータコイル15aへは、図2の太線Aで示す経路、すなわち、正極端子+B1→電源コイル51→I N V 1 電源リレー31→I N V 1 逆接保護リレー37→I N V 1 →負極端子-B1の経路で駆動電流が供給される。

[0028] また、モータコイル15cへは、図2の太線Cで示す経路、すなわち、正極端子+B2→電源コイル53→I N V 3 電源リレー33→I N V 3 逆接保護リレー38→I N V 3 →負極端子-B2の経路で駆動電流が供給される。

[0029] 一方、モータコイル15bへの駆動電流は、上述したように2電源から切り分けた電源を供給源とする。すなわち、図2の太線Bで示すように、正極

端子 + B 1 → 電源コイル 5 1 → I N V 1 電源リレー 3 1 → I N V 1 逆接保護リレー 3 7 → I N V 1 遮断リレー 3 5 の経路と、正極端子 + B 2 → 電源コイル 5 3 → I N V 3 電源リレー 3 3 → I N V 3 逆接保護リレー 3 8 → I N V 3 遮断リレー 3 6 の経路とを介して合流した電流が、I N V 2 電源リレー 3 2 → I N V 2 の経路で供給される。I N V 2 に供給された電流は、その後、負極端子 - B 1 と、負極端子 - B 2 とに分流する。

[0030] 図示を省略するが、C P U 1 ~ 3 は、それぞれに対応する電流センサと角度センサを有しており、それぞれが独立に電動モータ 1 5 の各相の電流値と回転角を検知する。C P U 1 ~ 3 は、R O M 等のメモリ（不図示）に格納されたプログラムにしたがって、図 3 に示すように個別の故障に応じた制御等を行う。各 C P U は、自己の制御のみならず、他の C P U の制御動作等を含む制御系全体を、C P U 間のリアルタイム相互通信により監視する。

[0031] C P U 1, 3 には、車両の各種情報を授受する C A N (Controller Area Network) 1, 2、T S (Torque Sensor) 1, 2 が接続されている。C P U 1 ~ 3 は、上記のように相互に通信可能に構成されているため、C P U 1, 3 が C A N 等より、図 2 の太い点線 D, E を介して得た情報は、図 2 の太い点線 F で示す通信経路によって C P U 2 に送信される。

[0032] C P U 1 ~ 3 は、T S 1, 2 からの操舵トルク検出値、C A N 1, 2 からの車速値等に基づく処理を行い、F E T 駆動回路として機能するプリドライバ部 (P r D r) 1 ~ 3 へ P W M (パルス幅変調) 信号を出力する。P r D r 1 ~ 3 は、C P U 1 ~ 3 からの指令にしたがって P W M 制御信号のデューティを増減して、I N V 1 ~ I N V 3 それぞれの半導体スイッチング素子の O N / O F F 制御信号を生成する。

[0033] また、P r D r 1 ~ 3 は、フルブリッジインバータの高電位側の駆動素子 (F E T) と低電位側の駆動素子 (F E T) それぞれの異常監視機能を有する。これにより、フルブリッジインバータの相対応の故障の有無を迅速かつ容易に判断可能となる。その結果、故障のない他の I N V への切替えによって円滑なモータ駆動制御を継続できる。

[0034] 次に、モータ制御装置 20 における個別の故障に対応した制御動作について説明する。

[0035] <電源 2 / CPU 2 / PrDr 2 / INV 2 の故障時>

CPU 間の相互通信により、CPU 1 あるいは CPU 3 によって、電源 2、CPU 2、PrDr 2、あるいは INV 2 の故障が判定された場合（図 3 のステップ S 19）、INV 2 に至る電源供給経路、および、CPU 2 の動作電源である電源 2 への電源供給経路を遮断する。具体的には、図 2 の INV 1 遮断リレー 35 と INV 3 遮断リレー 36、および INV 2 電源リレー 32 を OFF（遮断）する。その結果、図 2 の太線 B で示す経路が遮断され、太線 A、C で示す経路により INV 1、3 に電源が供給される（図 3 のステップ S 21）。

[0036] CPU 1、3 は、図 2 において太い点線 D、E で示すように、それぞれ TS 1 / CAN 1、TS 2 / CAN 2 より車両の各種情報を受信することで、CPU 2 の故障時においても CPU 1、3（すなわち、制御部 21a、21c）によってモータ 15 が駆動される（図 3 のステップ S 29）。

[0037] このように 3 相のうちの 1 相が故障しても、2 つの電源によって、他の正常な 2 相によりモータ駆動制御を継続する構成としたことで、正常時の 67 % 以上のトルク出力（モータ駆動出力）を得ることができる。

[0038] よって、後述するようにモータ制御装置 20 が電動パワーステアリング装置に搭載されている場合には、上記の故障が生じてアシスト停止には至らず、アシスト継続が可能となる。

[0039] PrDr 2 / INV 2 の故障については、CPU 2 が、例えば、相対応に設けた電流センサ（シャント抵抗）による電流検出値をもとに、モータコイル 15b に通電できていないことを検出し、CPU 2 と CPU 1 間、あるいは CPU 2 と CPU 3 間の通信により、CPU 1 または CPU 3 に PrDr 2 / INV 2 の故障を通知する。

[0040] 一方、電源 2 / CPU 2 の故障は、CPU 2 と通信をしている CPU 1 あるいは CPU 3 が、例えば CPU 2 から正常な情報が送信されない、あるい

はCPU2との通信が途絶える等の状況をもとに検知する。

[0041] <PrDr1 / INV1の故障時>

図4は、PrDr1あるいはINV1の故障時（図3のステップS23）に対応して、INV1に至る電源供給経路が遮断されたときのモータ制御装置20を示している。具体的には、INV1電源リレー31、INV1遮断リレー35、およびINV1逆接保護リレー37をOFF（遮断）する。PrDr1 / INV1の故障は、CPU1が、例えば、相対応に設けた電流センサ(シャント抵抗)による電流検出値をもとに、モータコイル15aに通電できていないことを検出し、CPU1とCPU2間、あるいはCPU1とCPU3間の通信により、CPU2またはCPU3に通知される。

[0042] その結果、図4の太線B', Cで示す経路によりINV2, 3に電源が供給され、制御部21b, 21cによってモータ駆動が継続される（図3のステップS25）。このときCPU2は、図4において太い点線D, Fで示すように、CPU1との通信によりTS1 / CAN1からの車両の各種情報を受信し、CPU3は、太い点線Eで示すように、TS2 / CAN2から直接、車両の各種情報を受信する。

[0043] このように、PrDr1あるいはINV1が故障しても、CPU2は、故障した相に対応する正常なCPU1との通信によって目標トルク等を得ることができる。また、電源供給経路の遮断とは無関係の1つの電源を2つに分岐した電源供給経路B', Cを構成することによって、正常な2相の制御部21b, 21cによってモータ駆動を継続する（図3のステップS29）。その結果、正常時の67%以上のトルク出力を得ることができる。

[0044] <電源1 / CPU1の故障時>

電源1あるいはCPU1の故障時（図3のステップS23）には、図5に示すように制御部21aが作動せず、INV1に対する制御信号が途絶えるため、INV1を構成するFET1～FET4がOFFとなる。また、INV1電源リレー31、INV1遮断リレー35、およびINV1逆接保護リレー37をOFF（遮断）にして、INV1に至る電源供給経路を遮断する

。電源1あるいはCPU1の故障は、CPU2あるいはCPU3がCPU1との通信が不能となること等で検知する。

[0045] 電源1／CPU1の故障時には、図5において太線B'，Cで示す経路によりINV2，3に電源が供給され、制御部21b，21cによってモータ駆動が継続される（図3のステップS25）。このときCPU3は、図5で太い点線Eで示すように、TS2／CAN2から直接、車両の各種情報を受信し、CPU2は、太い点線Gで示すように、CPU3との通信によりTS2／CAN2からの車両の各種情報を受信する。

[0046] よって、電源1あるいはCPU1が故障しても、正常な2つのCPU2，3（すなわち、制御部21b，21c）によるINV制御の結果、モータ駆動が継続されて、目標トルク等を確保できる（図3のステップS29）。また、電源供給経路の遮断と関係しない1つの電源を2つに分岐した電源供給経路B'，Cによって、正常な2相の制御部21b，21cがモータ駆動を継続するので、正常時の67%以上のトルク出力を得ることができる。

[0047] なお、上述したCPU1～3は、それぞれを同一構成とし、相互に同期をとりながら同一の処理を実行するデュアルコア・ロックステップ方式などの安全メカニズムを有してもよい。例えば、CPU1が暴走した場合には、CPU1の安全メカニズムによって、CPU1の動作をリセットまたは停止をさせてもよい。

[0048] <CPU間通信故障>

CPU1～3それぞれが正常に動作していても、例えばCPU2，3がCPU1と通信不能となった場合、CPU2，3は、CPU1とCPU2間、あるいはCPU1とCPU3間での通信の故障を検出する（図3のステップS11）。この場合、個々のCPU1～3は正常動作しているので、CPU1は、図6において太い点線Dで示すようにTS1／CAN1より直接、車両の各種情報を受信する。また、CPU3は、TS2／CAN2から直接、車両の各種情報を受信し（図6の太い点線E）、CPU2は、CPU3との間の正常な通信により、TS2／CAN2からの車両の各種情報を受信する

(図6の太い点線G)。

[0049] よって、制御部21a～21cが正常に作動することで、図6において太線で示す電源供給経路A、B、Cを介して、INV1～3にモータ駆動電流が供給され、モータ駆動が継続される(図3のステップS13、S29)。これにより、CPU1とCPU2、3との間に通信故障が発生しても、正常時と同様の100%のトルク出力を得ることができる。

[0050] <TS1/CAN1故障>

TS1あるいはCAN1が故障すると(図3のステップS11)、CPU1はTS1/CAN1より車両の各種情報を受信できない。この場合、CPU1は、所定の故障診断によってTS1/CAN1故障を検知して、その旨をCPU間通信によってCPU2、3に通知する。

[0051] CPU1からの通知によりTS1/CAN1故障を知ったCPU3は、TS2/CAN2から直接、車両の各種情報を受信するとともに、CPU間通信により、CPU1、2に対してTS2/CAN2からの車両の各種情報を送信する。

[0052] よって、TS1/CAN1故障が発生しても、図2の太線A、B、Cと同様の経路でINV1～3にモータ駆動電流が供給され、制御部21a～21cによって、モータ駆動が継続される。その結果、正常時と同様、目標トルクにしたがった100%のトルク出力を得ることができる。

[0053] <INV1遮断リレーOFF故障>

INV1遮断リレー35がOFF故障(不導通状態)となった場合(図3のステップS15)、図7に示すように、正極端子+B1→INV1電源リレー31→INV1逆接保護リレー37→INV1遮断リレー35→INV2電源リレー32を介してINV2へ至る経路が遮断される。

[0054] この場合、正極端子+B2→INV3電源リレー33→INV3逆接保護リレー38→INV3遮断リレー36→INV2電源リレー32を介してINV2へ至る経路(図7の太線B')によって、電源電流がINV2に供給される。また、図7において太線Aで示す経路によりINV1にモータの駆

動電流が供給され、太線Cで示す経路でINV3にモータの駆動電流が供給される（図3のステップS17）。よって、制御部21a～21cによりモータ駆動が継続され（図3のステップS29）、正常時と同様、目標トルクにしたがった100%のトルク出力を得ることができる。

[0055] INV1遮断リレーOFF故障については、例えばCPU2が初期診断において、CPU2に対応して設けた電流センサでの電流検出結果をもとに検知する。この検知結果は、CPU間通信によりCPU2よりCPU1, 3に通知される。

[0056] <INV1遮断リレーON故障>

INV1遮断リレー35がON故障（導通状態）となった場合、上述した図7の経路B'と同様、正極端子+B2→INV3電源リレー33→INV3逆接保護リレー38→INV3遮断リレー36→INV2電源リレー32を介してINV2へ至る経路によって、電源電流がINV2に供給される。

[0057] また、図7の太線Aで示す経路と同様の経路でINV1にモータの駆動電流が供給され、図7の太線Cで示す経路と同様の経路でINV3にモータの駆動電流が供給される。そして、制御部21a～21cによるモータ駆動制御が行われる結果、正常時と同様、目標トルクにしたがった100%のトルク出力を得ることができる。

[0058] INV1遮断リレーON故障についても、例えばCPU2が初期診断において、CPU2に対応して設けた電流センサでの電流検出結果をもとに検知する。この検知結果は、CPU間通信によりCPU2よりCPU1, 3に通知される。

[0059] なお、モータ制御装置20が電動パワーステアリング装置に搭載されている場合、再IG-ON時には、例えば初期診断によってINV1遮断リレー35のON故障を検知し、INV2を構成するリレー（FET5～FET8）をOFFにして、INV2を非駆動状態にする。その結果、駆動可能な2相のINV1, 3でモータを駆動するので、正常時に対して67%以上のトルク出力を得ることができる。

[0060] < I N V 2 の電解コンデンサ短絡故障 >

図 8 は、 I N V 2 の電解コンデンサ C 2 の短絡故障時に対応するモータ制御装置 2 0 である。電解コンデンサ C 2 が短絡すると、 I N V 2 の H ブリッジを構成しているリレー (F E T) のうち、電源側に接続された F E T 5, 7 のドレイン端子の接続点の電位が G N D レベルとなる。この電位レベルの低下は、 I N V 2 電源リレー 3 2 に設けた、モータ電流電位の検知部である電圧低下検知部 4 2 によって検知され、電圧低下検知部 4 2 は、直ちに I N V 2 電源リレー 3 2 を O F F (非導通状態) にする。

[0061] その結果、 I N V 2 への電源供給経路が断たれる。また、例えば C P U 2 によって、図 8 に示すように、 I N V 2 の H ブリッジを構成している F E T 5 ~ 8 が O F F (非導通状態) になる。

[0062] ここでは、電解コンデンサ C 2 の短絡故障等による電源ショートに対して、上記のように電圧低下検知部 4 2 によって、モータへの供給電圧の異常の有無を直接検知する。こうすることで、ソフトウェアにより動作する C P U によって電圧低下を検出する場合に比べて、電圧低下検知部 4 2 というハードウェアにより、短絡故障が生じている部位への電源供給経路の遮断を迅速に行え、他の部位へ電源ショートの影響が及ぶのを瞬時に回避できる。

[0063] よって、電解コンデンサ C 2 の短絡故障時に I N V 2 電源リレー 3 2 を O F F 状態にすることで、図 8 において太線 A, C で示す経路を介して I N V 1, 3 に電源が供給される。このとき、 C P U 1, 3 は、それぞれ T S 1 / C A N 1, T S 2 / C A N 2 より車両の各種情報を受信するので (図 8 の太い点線 D, E)、制御部 2 1 a, 2 1 c によってモータ駆動が継続される。

[0064] その結果、3相のうちの1相において電解コンデンサの短絡故障 (電源ショート) が発生しても、短絡故障のない2相の制御部によってモータ駆動を継続でき、正常時に対して 6 7 % 以上のトルク出力を得ることができる。

[0065] なお、電解コンデンサ C 2 の短絡故障については、上記のように電圧低下検知部 4 2 によって電源供給路の電位低下が検知され、 I N V 2 電源リレー 3 2 が O F F となった後、 C P U 2 が、例えば、相対応に設けた電流センサ (

シャント抵抗)による電流検出値をもとに、モータコイル15bに通電できていないことを検出する。そして、CPU間通信によって、CPU2からCPU1あるいはCPU3に故障の発生が通知される。

[0066] <INV1の電解コンデンサ短絡故障>

INV1の電解コンデンサC1が短絡故障した場合、図9に示すように、INV1のHブリッジを構成しているリレー(FET)のうち、電源側に接続されるFET1, 3のドレイン端子の接続点の電位がGNDレベルとなる。電位レベルの低下は、INV1遮断リレー35に設けた電圧低下検知部41によって検知され、電圧低下検知部41は、直ちにINV1遮断リレー35をOFF(非導通状態)にする。

[0067] さらに、一時的に正極端子+B1の電位が低下するため、電源1はCPU1用動作電源を生成できなくなる。その結果、CPU1が不作動状態(リセット)となり、INV1電源リレー31とINV1逆接保護リレー37がOFF(非導通状態)となるので、INV1への電源供給経路が遮断される。同時に、INV1のHブリッジを構成しているFET1~4もOFF(非導通状態)になる。

[0068] このように、電解コンデンサC1の短絡故障等による電源ショートに対して、電圧低下検知部41によって、モータへの供給電圧の異常の有無を直接検知する。こうすることで、ソフトウェアで動作するCPUによる電圧低下の検出に比べて、電圧低下検知部41というハードウェアにより、短絡故障が生じている部位への電源供給経路の遮断を迅速に行え、電源ショートの影響が他の部位に及ぶのを瞬時に回避できる。

[0069] よって、電解コンデンサC1の短絡故障時にINV1遮断リレー35、INV1電源リレー31、およびINV1逆接保護リレー37をOFF状態にすることで、図9において太線B', Cで示す経路によりINV2, 3に電源が供給される。このとき、CPU3は、TS2/CAN2より直接、車両の各種情報を受信し(図9の太い点線E)、CPU2は、CPU3との通信によりTS2/CAN2からの車両の各種情報を受信する(図9の太い点線

G)。その結果、制御部21b, 21cによってモータ駆動が継続される。

[0070] したがって、電解コンデンサC1の短絡故障（電源ショート）が発生しても、短絡故障のない2相の制御部によってモータ駆動を継続するので、正常時に対して67%以上のトルク出力を得ることができる。

[0071] なお、CPU1による制御でINV1のFET1~4がOFF状態となり、CPU1がリセットされたことは、CPU間通信によってCPU1からCPU2, 3に通知される。

[0072] <電源正極端子+B1の地絡故障>

図3のステップS27の他の故障処理として、例えば電源正極端子+B1（電源コネクタ）が地絡故障した場合には、INV1のHブリッジを構成しているFETのうち、電源側に接続されるFET1, 3のドレイン端子の接続点の電位がGNDレベルとなる点において、上述した「INV1の電解コンデンサ短絡故障」と同様である。

[0073] よって、電源正極端子+B1の地絡故障時には、FET1, 3のドレイン端子の接続点の電位レベルの低下が、INV1遮断リレー35に設けた電圧低下検知部41によって検知され、電圧低下検知部41が、直ちにINV1遮断リレー35をOFF（非導通状態）にする。

[0074] さらに、正極端子+B1の電位低下により、電源1はCPU1用動作電源を生成できなくなる。その結果、CPU1が不動作状態（リセット）となり、INV1電源リレー31とINV1逆接保護リレー37がOFF（非導通状態）となって、INV1への電源供給経路が断たれる。同時に、INV1のHブリッジを構成しているFET1~4もOFF（非導通状態）になる。

[0075] このように、電源正極端子+B1の地絡故障に対しては、電圧低下検知部41によって、モータへの供給電圧の異常の有無を直接検知する。その結果、CPUによる電圧低下の検出に比べて電源供給の遮断を迅速に行え、コネクタの地絡故障が他の部位等へ及ぼす影響を瞬時に回避できる。

[0076] よって、INV1遮断リレー35とINV1電源リレー31がOFF状態になることで、図9に示すINV1の電解コンデンサ短絡故障の場合と同様

、太線B'、Cで示す経路を介してINV2、3に電源が供給される。

[0077] このときCPU3は、TS2/CAN2より直接、車両の各種情報を受信し、CPU2は、CPU3との通信によりTS2/CAN2からの車両の各種情報を受信する。その結果、制御部21b、21cによってモータ駆動が継続される。

[0078] したがって、電源正極端子+B1の地絡故障が発生しても、地絡故障に関係しない2相の制御部でモータ駆動を継続することで、正常時に対して67%以上のトルク出力を得ることができる。

[0079] なお、CPU1によって、INV1のFET1~4がOFF状態となり、CPU1がリセットされたことは、CPU間通信によってCPU1からCPU2、3に通知される。

[0080] 図10は、本発明の実施形態に係るモータ制御装置を搭載した電動パワーステアリング装置の概略構成である。図10の電動パワーステアリング装置1は、電子制御ユニット(Electronic Control Unit: ECU)としてのモータ制御装置20、操舵部材であるステアリングハンドル2、ステアリングハンドル2に接続された回転軸3、ピニオンギア6、ラック軸7等を備える。

[0081] 回転軸3は、その先端に設けられたピニオンギア6に噛み合っている。ピニオンギア6により、回転軸3の回転運動がラック軸7の直線運動に変換され、ラック軸7の変位量に応じた角度に、そのラック軸7の両端に設けられた一对の車輪5a、5bが操舵される。

[0082] 回転軸3には、ステアリングハンドル2が操作された際の操舵トルクを検出するトルクセンサ9が設けられており、検出された操舵トルクはモータ制御装置20へ送られる。モータ制御装置20は、トルクセンサ9より取得した操舵トルク、車速センサ（不図示）からの車速等の信号に基づくモータ駆動信号を生成し、その信号を電動モータ15に出力する。

[0083] モータ駆動信号が入力された電動モータ15からは、ステアリングハンドル2の操舵を補助するための補助トルクが出力され、その補助トルクが減速ギア4を介して回転軸3に伝達される。その結果、電動モータ15で発生し

たトルクによって回転軸 3 の回転がアシストされることで、運転者のハンドル操作を補助する。

[0084] モータ制御装置 20 を搭載したことで、電動パワーステアリング用モータ制御装置において、複数相の 1 相に故障が発生しても残りの相によるモータ駆動により、単一故障ではアシスト停止とならず、アシストの継続が可能となる。すなわち、2 相による縮退したモータ駆動によるアシスト継続が可能となり、車両の運転者に対するハンドル操作の補助を続行できる。

[0085] また、電動パワーステアリングシステムにおいて電源回路、モータ制御回路、およびフルブリッジインバータの故障の有無を簡単な構成で迅速に判定できる。その結果、操舵アシスト中に異常を検出した場合、短時間で故障を判定して、故障のない相に対応する電源回路、モータ制御回路、およびフルブリッジインバータの動作継続により操舵アシスト停止時間を短くすることができる。また、電動パワーステアリング用モータ制御装置の起動時間を短縮して、操舵アシスト開始までの時間を早めることが可能となる。

[0086] 以上説明したように 3 相モータを駆動するモータ制御装置において、各相對応に電源の供給および遮断が可能に構成された電源回路、各相對応に設けたモータ制御回路、および電源回路各々からモータの駆動用電源の供給を受ける、各相對応にフルブリッジインバータを設け、3 相のいずれか 1 相において故障があった場合、故障と判定された相を除く 2 相に対応する電源回路、モータ制御回路、およびフルブリッジインバータによってモータ駆動を継続させる。

[0087] このように、故障のない 2 相によるモータ駆動制御を行うことで、3 相モータの回転駆動の継続が可能となる。その結果、失陥時における 2 相によるモータ駆動の継続により、正常時の 67 % 以上のモータ駆動出力（トルク出力）を確保できる。また、故障時においても 3 相による制御が可能な場合には、正常時と同じ 100 % のモータ駆動出力を得ることができる。

[0088] すなわち、モータ制御装置における故障発生時、その故障部位に対応させて電源リレー、遮断リレー等を制御することで、所定のトルク出力を確保で

きる。また、いかなる故障が発生しても、2電源供給あるいは1電源供給による2相あるいは3相でのモータ駆動が可能となるよう制御できる。

[0089] さらに、モータ制御装置において、モータ制御回路各々に対応した制御部（CPU）を設け、その制御部間の通信により通信相手の制御部の異常等を監視し、複数相（3相）のいずれか1相に対応する制御部に動作異常が生じた場合には、その相を除く相に対応する制御部間での通信による通知結果をもとに、3相に対応するモータ制御回路を介してフルブリッジインバータを駆動制御する。

[0090] よって、制御部間でのリアルタイム通信により、正常な制御部が、異常のある制御部に代わって目標トルク等を得て、3相全てのフルブリッジインバータの動作を継続できるので、制御部故障という失陥時のモータ駆動出力を正常時と同じ100%とすることができる。同時に、制御部間通信によって他相における故障の有無を判定できるので、故障の迅速な判断とその故障への対応が可能となる。

[0091] また、2つの直流電源を3つに切り分けて3相に対応した電源回路を構成し、これらの電源回路からインバータ回路1～3各々へモータ駆動用の電源を供給することで、2電源で2系統のインバータを駆動する従来のダブルインバータシステムに比べて故障時に得られるトルク出力を増大できる。一方、3相に対応した3つの電源供給源を設ける場合に比べて、装置構成の簡素化、装置の低廉化が可能となる。

符号の説明

[0092] 15 電動モータ 15a～15c モータコイル 20 モータ制御装置
21, 21a～21c 制御部 25 電源部 27 モータ駆動部 3
1 INV1電源リレー 32 INV2電源リレー 33 INV3電源
リレー 35 INV1遮断リレー 36 INV3遮断リレー 37 I
NV1逆接保護リレー 38 INV3逆接保護リレー 41～43 電圧
低下検知部 51, 53 電源コイル

請求の範囲

- [請求項1] 複数相のモータを駆動するモータ制御装置であって、
前記複数相の各相對應に電源の供給および遮断が可能に構成された電源回路と、
前記複数相の各相對應に設けたモータ制御回路と、
前記複数相の各相對應に設けられ、前記電源回路各々から前記モータの駆動用電源の供給を受けるフルブリッジインバータと、
前記電源回路、前記モータ制御回路、および前記フルブリッジインバータにおける故障の有無を判定する判定手段と、
を備え、
前記判定手段により前記複数相のいずれか1相において前記故障が判定された場合、前記1相を除く相に対応する前記電源回路、前記モータ制御回路、および前記フルブリッジインバータによって前記モータの駆動を継続させることを特徴とするモータ制御装置。
- [請求項2] 前記判定手段は前記モータ制御回路各々に対応して設けた制御部を有し、前記制御部間の通信による通知結果をもとに前記各相對應の故障の有無を判定することを特徴とする請求項1に記載のモータ制御装置。
- [請求項3] 前記制御部間の通信により通信相手の制御部の異常を監視し、前記複数相のいずれか1相に対応する制御部に動作異常が生じた場合、前記1相を除く相に対応する制御部間での通信による通知結果をもとに、前記複数相に対応する前記モータ制御回路を介して前記フルブリッジインバータを駆動制御することを特徴とする請求項2に記載のモータ制御装置。
- [請求項4] 前記モータへ供給される電源電圧の異常を検知して該異常に関連する前記電源回路からの電源供給を停止する手段をさらに備えることを特徴とする請求項1に記載のモータ制御装置。
- [請求項5] 前記モータは3相モータであり、前記電源回路は2つ以上の電源供

給源を3相に切り分けた構成を有し、前記3相のうち2相に対応する電源回路は前記2つ以上の電源供給源それぞれを電源とし、前記2相を除く1相に対応する電源回路は前記2つ以上の電源供給源を電源とすることを特徴とする請求項1～4のいずれか1項に記載のモータ制御装置。

[請求項6] 前記モータ制御回路は、前記フルブリッジインバータを構成する複数の駆動素子それぞれのON故障とOFF故障を監視する手段を有することを特徴とする請求項1に記載のモータ制御装置。

[請求項7] 請求項1～6のいずれか1項に記載のモータ制御装置を、車両等の運転者のハンドル操作をアシストする電動パワーステアリング用のモータ制御装置としたことを特徴とする電動パワーステアリング用モータ制御装置。

[請求項8] 請求項7に記載の電動パワーステアリング用モータ制御装置を備えたことを特徴とする電動パワーステアリングシステム。

[請求項9] 複数相のモータを駆動するモータ制御装置におけるモータ制御方法であって、

前記複数相の各相對應に設けた電源回路における故障の有無を判定する第1の判定工程と、

前記複数相の各相對應に設けたモータ制御回路における故障の有無を判定する第2の判定工程と、

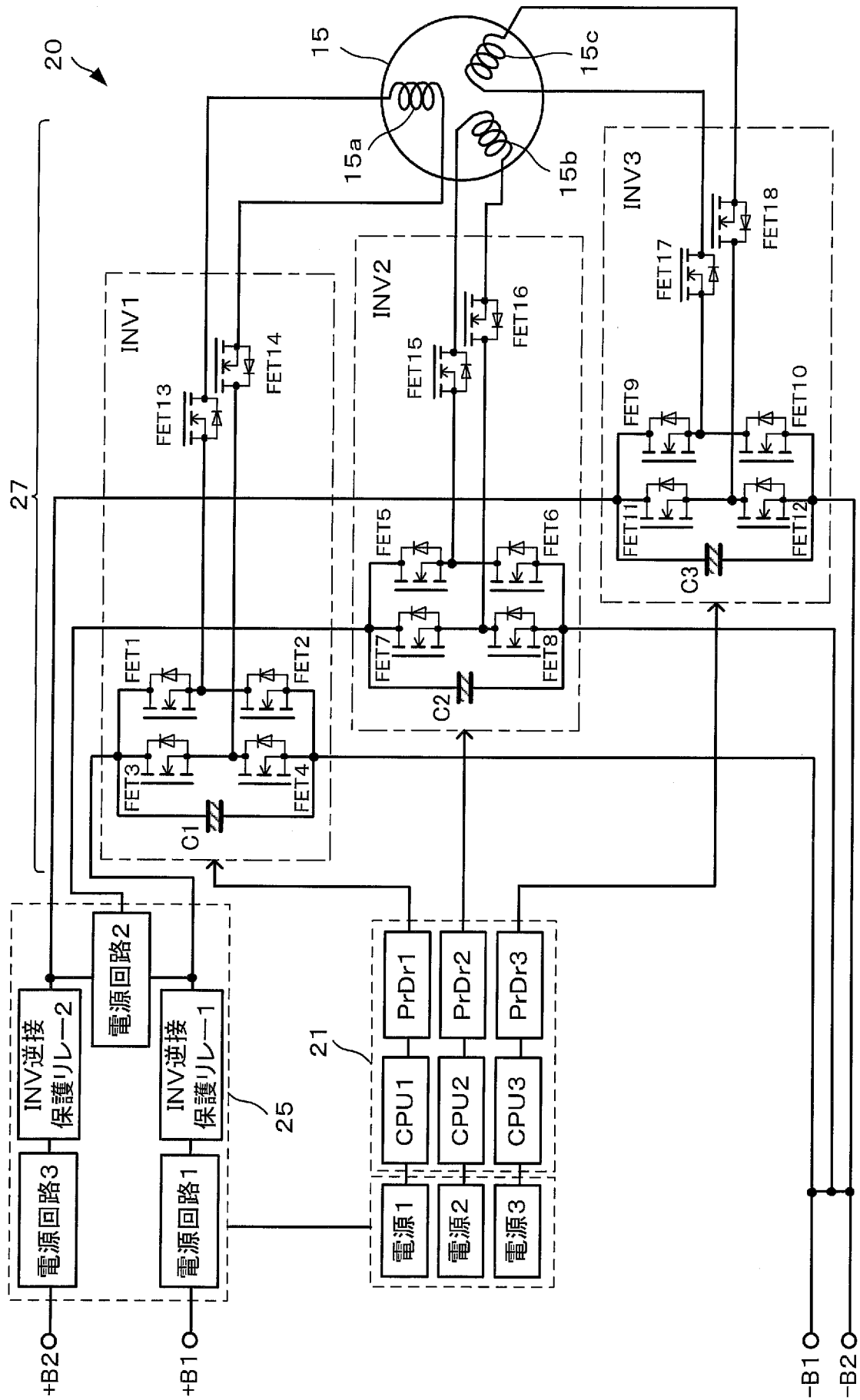
前記複数相の各相對應に設けられ、前記電源回路各々から電源供給を受けるフルブリッジインバータにおける故障の有無を判定する第3の判定工程と、

を備え、

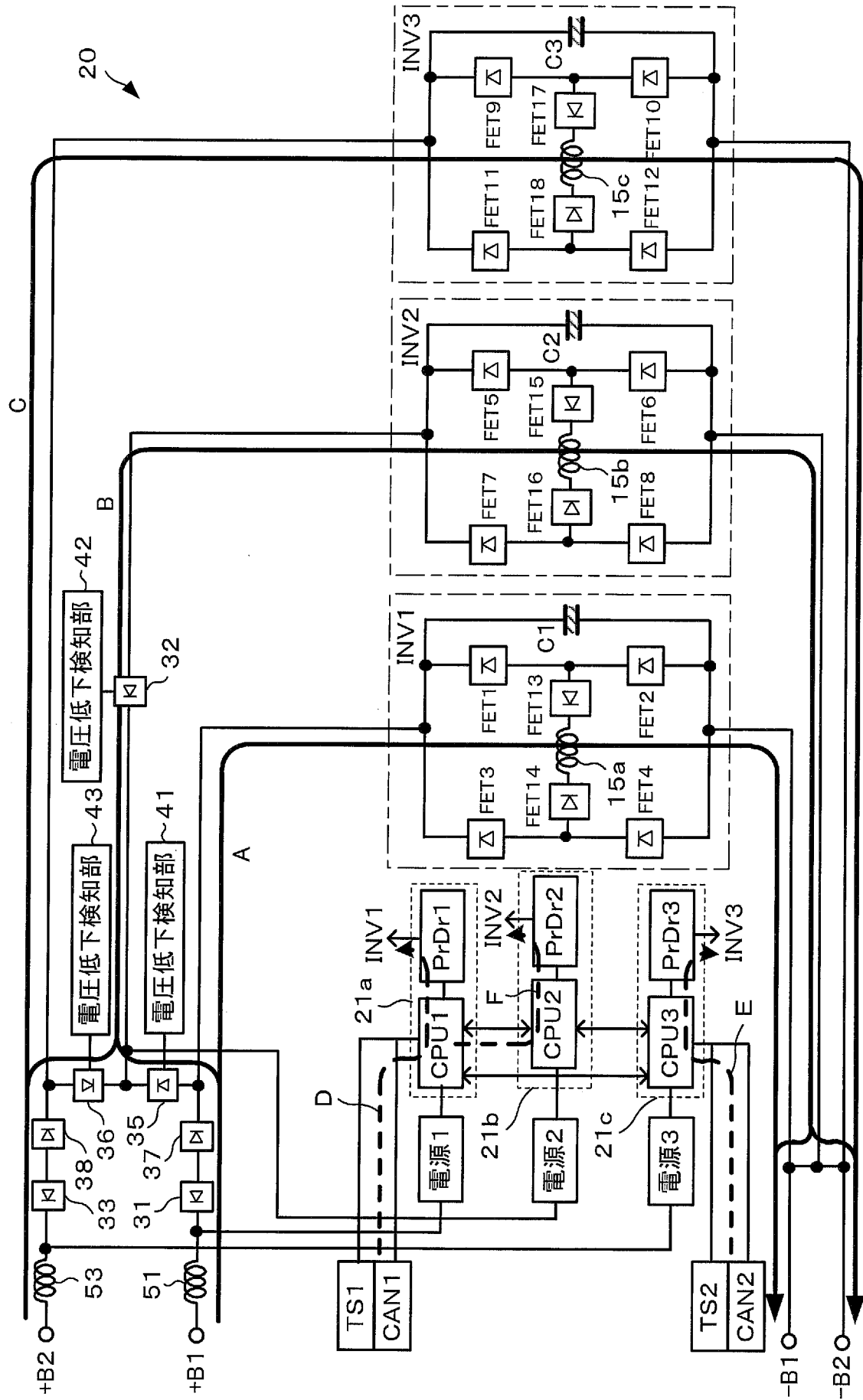
前記第1の判定工程、前記第2の判定工程、あるいは前記第3の判定工程において前記複数相のいずれか1相において故障が判定された場合、前記1相を除く相に対応する前記電源回路、前記モータ制御回路、および前記フルブリッジインバータにより前記モータの駆動が継

続されるように前記モータ制御装置を制御することを特徴とするモータ制御方法。

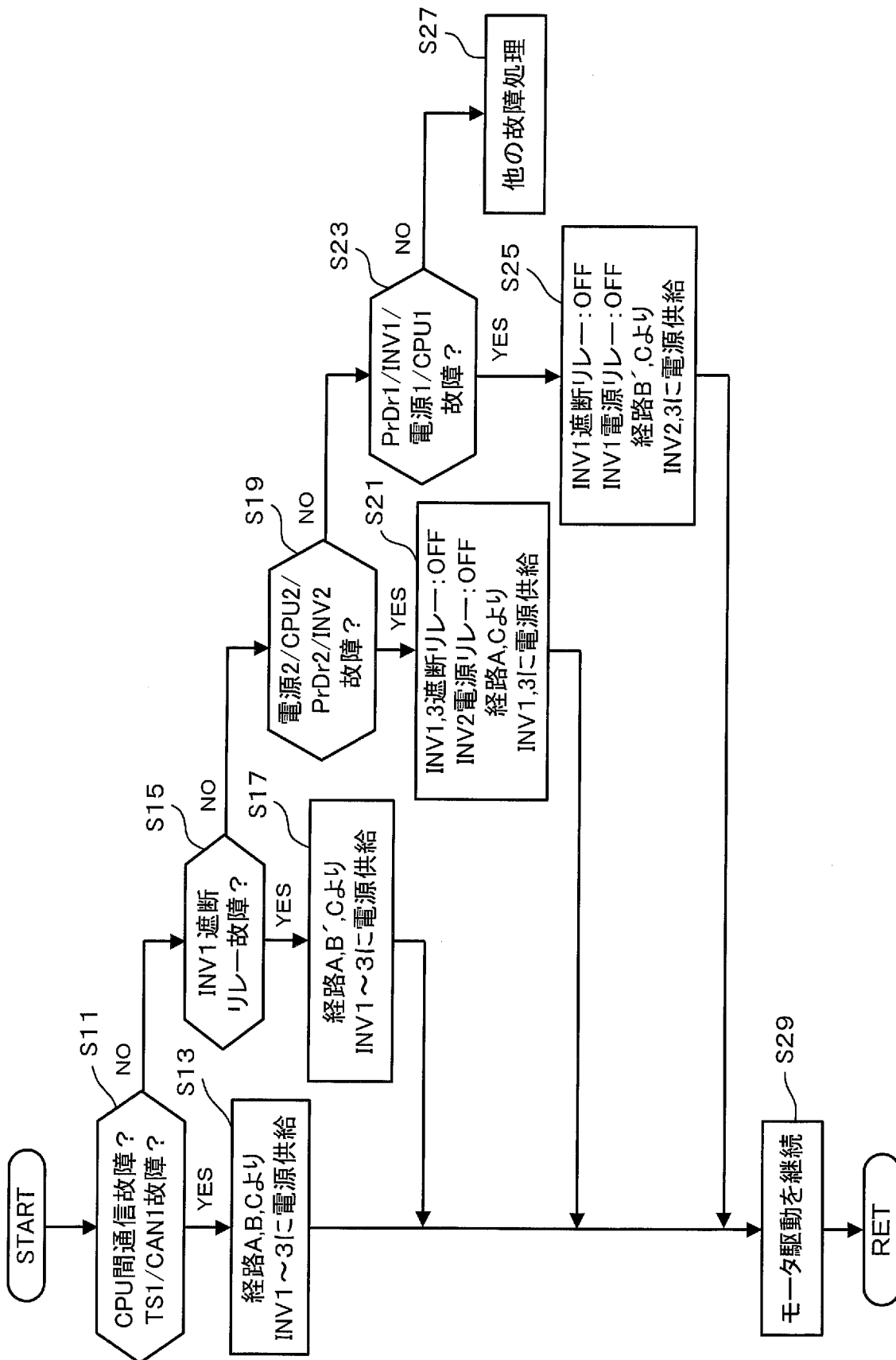
[図1]



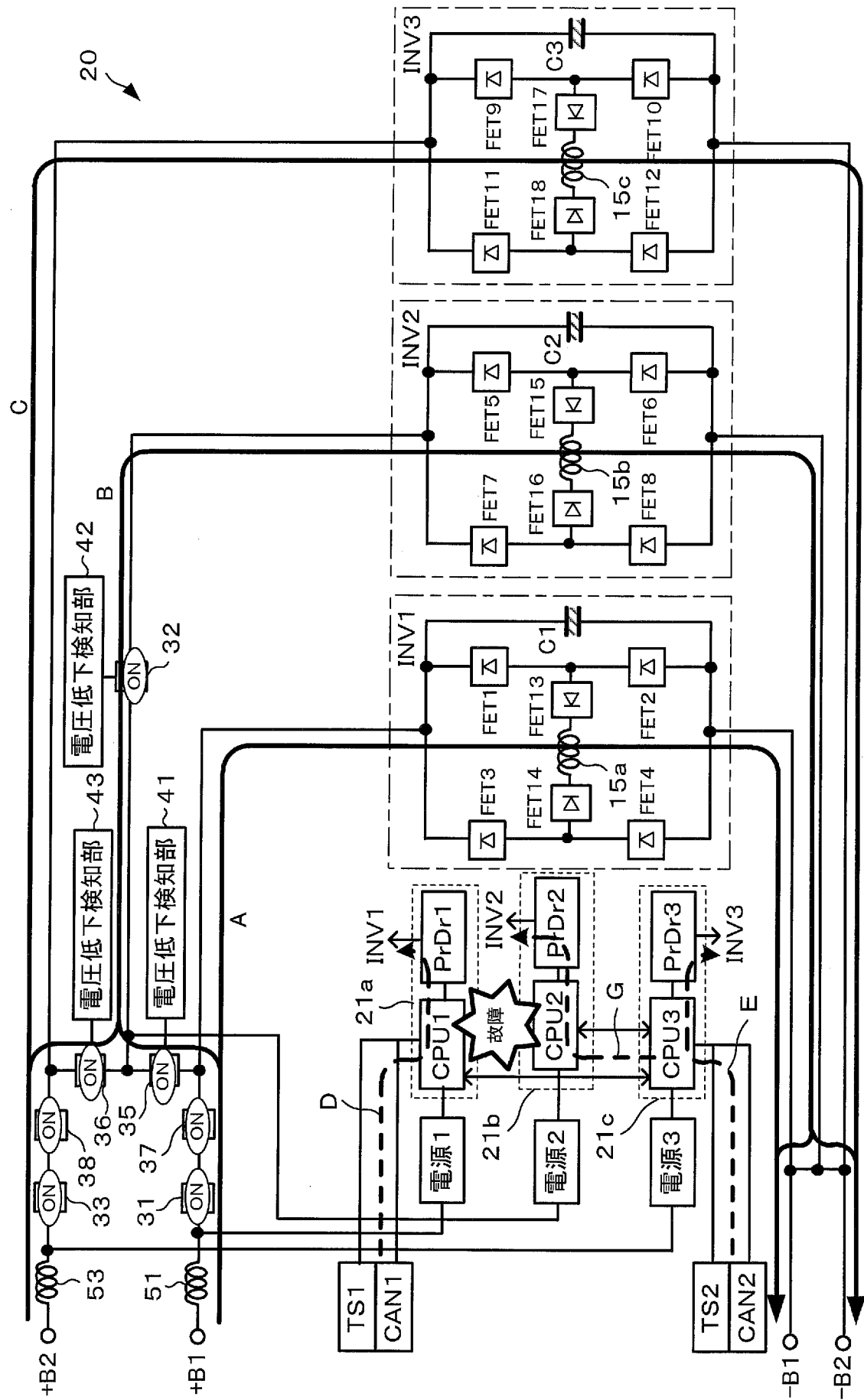
[図2]



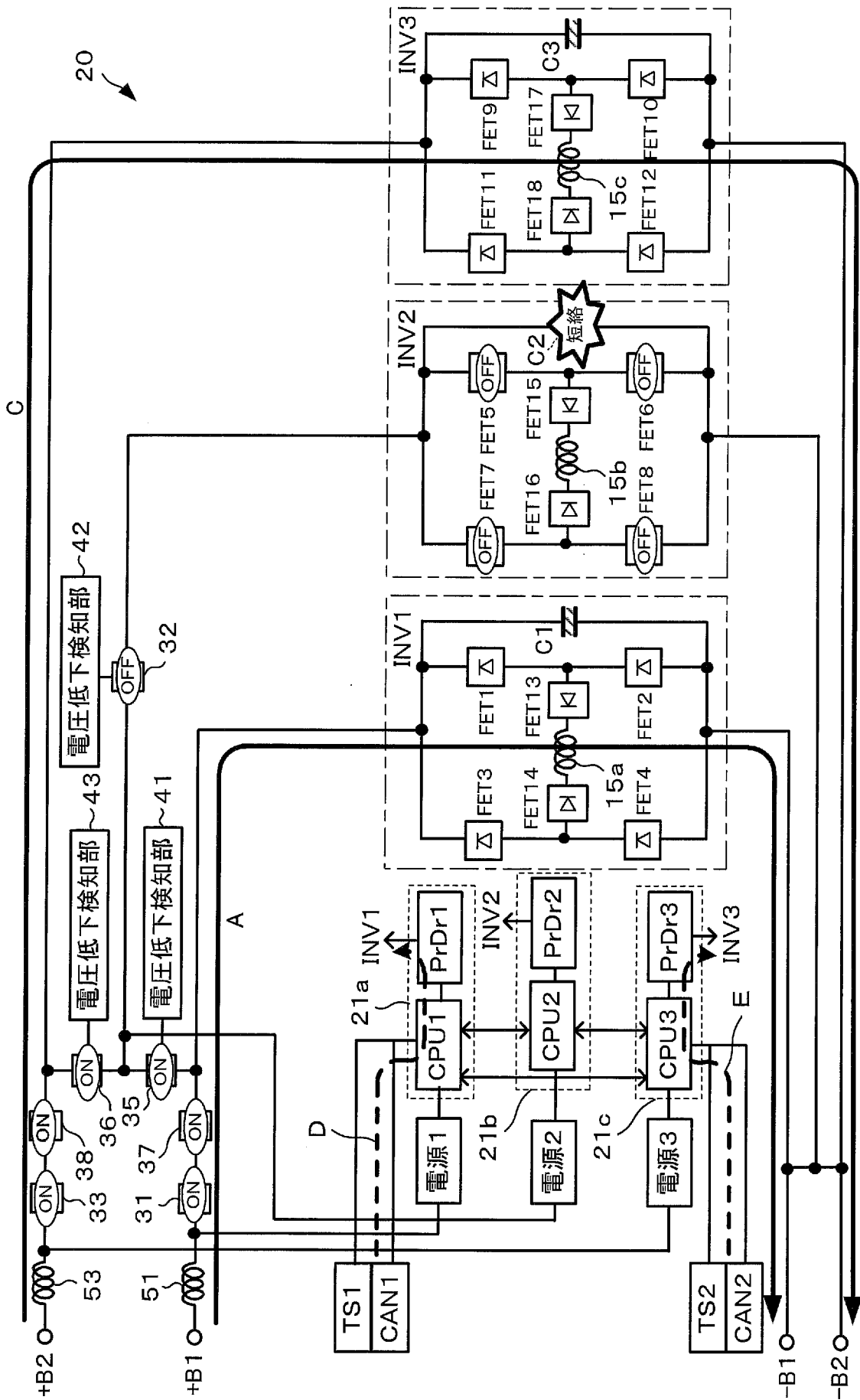
[図3]



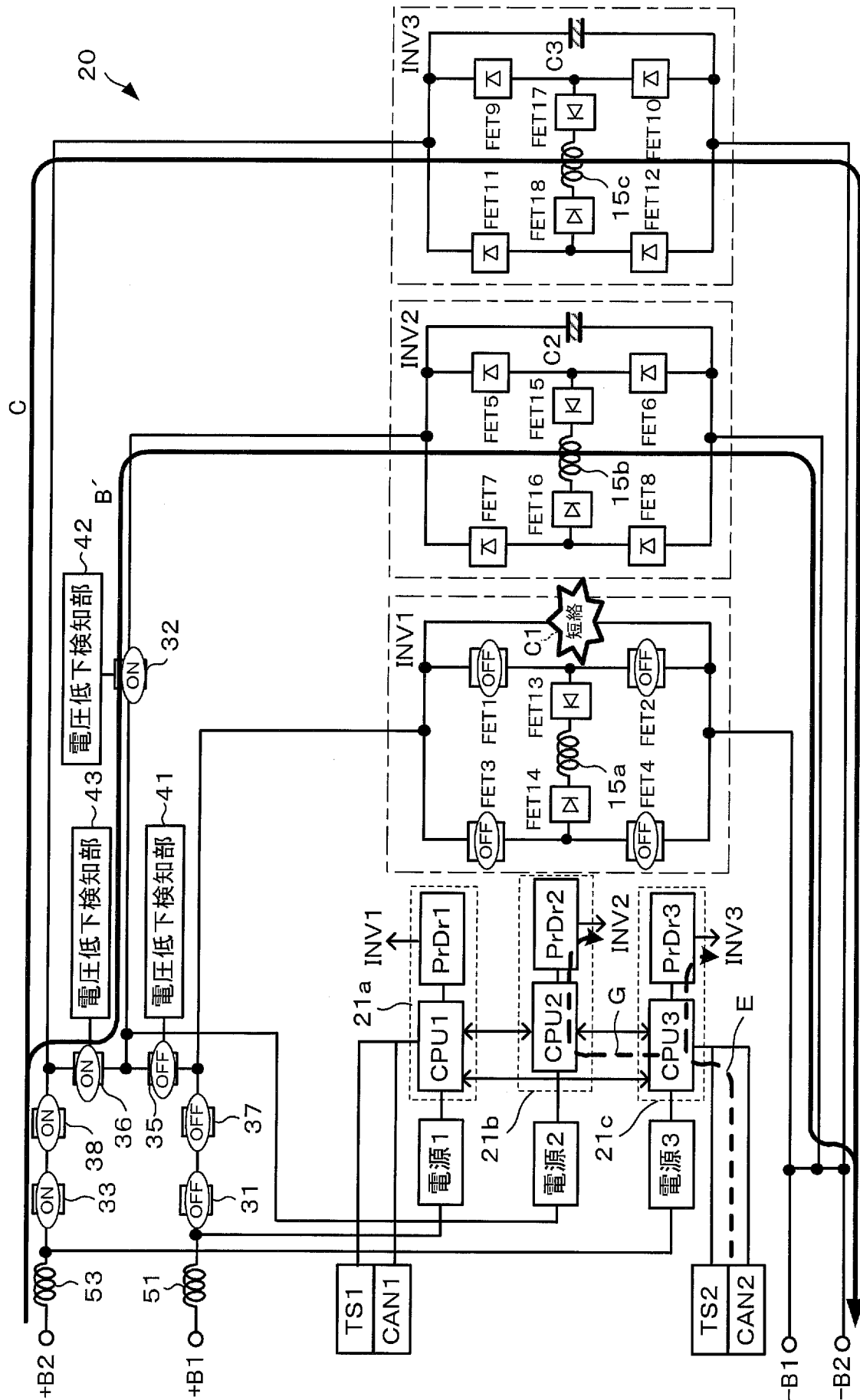
[図6]



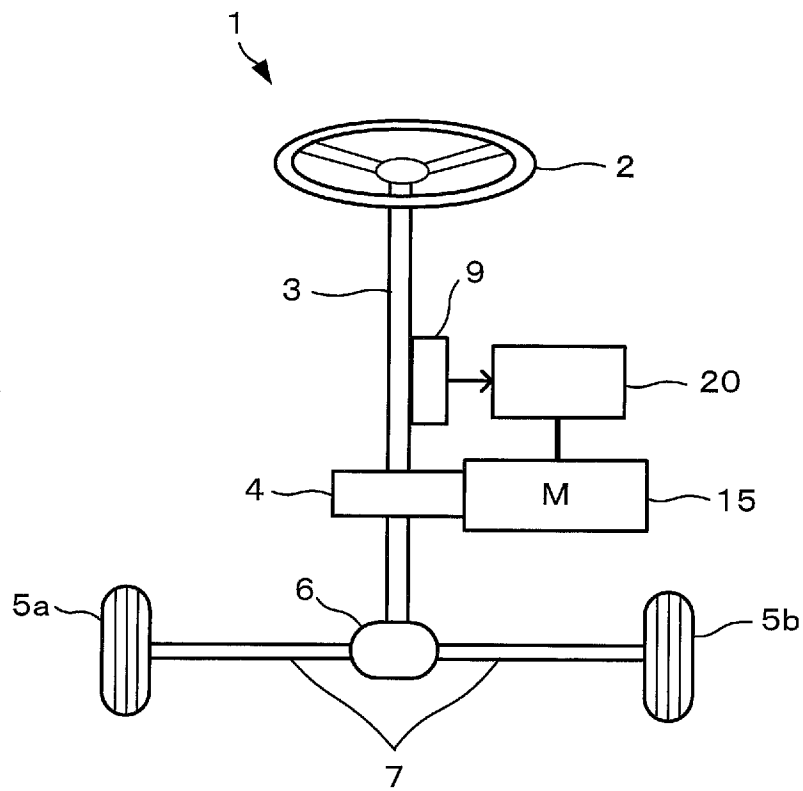
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/045548

A. CLASSIFICATION OF SUBJECT MATTER

B62D 101/00 (2006.01)n; B62D 119/00 (2006.01)n; H02M 7/48 (2007.01)i; B62D 6/00 (2006.01)i; H02P 27/06 (2006.01)i; H02P 29/028 (2016.01)i; B62D 5/04 (2006.01)i

FI: H02P27/06; B62D6/00; B62D5/04; H02P29/028; H02M7/48M; B62D101:00; B62D119:00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

B62D101/00; B62D119/00; H02M7/48; B62D6/00; H02P27/06; H02P29/028; B62D5/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2011-25872 A (JTEKT CORP.) 10.02.2011 (2011-02-10) paragraphs [0019]-[0072], fig. 1-5	1-4, 6-9 5
Y	JP 2006-160030 A (NSK LTD.) 22.06.2006 (2006-06-22) paragraphs [0055]-[0076], fig. 5, 7, 10	1-4, 6-9
Y	JP 2015-80327 A (MITSUBISHI ELECTRIC CORP.) 23.04.2015 (2015-04-23) paragraph [0046], fig. 14	1-4, 6-9
Y	JP 2016-19385 A (JTEKT CORP.) 01.02.2016 (2016-02-01) paragraph [0057], fig. 2	6-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
09 January 2020 (09.01.2020)

Date of mailing of the international search report
21 January 2020 (21.01.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/045548

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2011-25872 A	10 Feb. 2011	US 2011/0025244 A1 paragraphs [0019]- [0078], fig. 1-5 EP 2280477 A1 CN 101985303 A	
JP 2006-160030 A	22 Jun. 2006	(Family: none)	
JP 2015-80327 A	23 Apr. 2015	(Family: none)	
JP 2016-19385 A	01 Feb. 2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） B62D 101/00(2006.01)n; B62D 119/00(2006.01)n; H02M 7/48(2007.01)i; B62D 6/00(2006.01)i; H02P 27/06(2006.01)i; H02P 29/028(2016.01)i; B62D 5/04(2006.01)i FI: H02P27/06; B62D6/00; B62D5/04; H02P29/028; H02M7/48 M; B62D101:00; B62D119:00																				
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） B62D101/00; B62D119/00; H02M7/48; B62D6/00; H02P27/06; H02P29/028; B62D5/04 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年										
日本国実用新案公報	1922 - 1996年																			
日本国公開実用新案公報	1971 - 2020年																			
日本国実用新案登録公報	1996 - 2020年																			
日本国登録実用新案公報	1994 - 2020年																			
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>JP 2011-25872 A（株式会社ジェイテクト）10.02.2011（2011-02-10） 段落[0019]-[0072]、図1-5</td> <td>1-4, 6-9</td> </tr> <tr> <td>A</td> <td></td> <td>5</td> </tr> <tr> <td>Y</td> <td>JP 2006-160030 A（日本精工株式会社）22.06.2006（2006-06-22） 段落[0055]-[0076]、図5, 7, 10</td> <td>1-4, 6-9</td> </tr> <tr> <td>Y</td> <td>JP 2015-80327 A（三菱電機株式会社）23.04.2015（2015-04-23） 段落[0046]、図14</td> <td>1-4, 6-9</td> </tr> <tr> <td>Y</td> <td>JP 2016-19385 A（株式会社ジェイテクト）01.02.2016（2016-02-01） 段落[0057]、図2</td> <td>6-8</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	Y	JP 2011-25872 A（株式会社ジェイテクト）10.02.2011（2011-02-10） 段落[0019]-[0072]、図1-5	1-4, 6-9	A		5	Y	JP 2006-160030 A（日本精工株式会社）22.06.2006（2006-06-22） 段落[0055]-[0076]、図5, 7, 10	1-4, 6-9	Y	JP 2015-80327 A（三菱電機株式会社）23.04.2015（2015-04-23） 段落[0046]、図14	1-4, 6-9	Y	JP 2016-19385 A（株式会社ジェイテクト）01.02.2016（2016-02-01） 段落[0057]、図2	6-8
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																		
Y	JP 2011-25872 A（株式会社ジェイテクト）10.02.2011（2011-02-10） 段落[0019]-[0072]、図1-5	1-4, 6-9																		
A		5																		
Y	JP 2006-160030 A（日本精工株式会社）22.06.2006（2006-06-22） 段落[0055]-[0076]、図5, 7, 10	1-4, 6-9																		
Y	JP 2015-80327 A（三菱電機株式会社）23.04.2015（2015-04-23） 段落[0046]、図14	1-4, 6-9																		
Y	JP 2016-19385 A（株式会社ジェイテクト）01.02.2016（2016-02-01） 段落[0057]、図2	6-8																		
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。																				
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献																				
国際調査を完了した日 09.01.2020		国際調査報告の発送日 21.01.2020																		
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） ▲桑▼原 恭雄 3V 4484 電話番号 03-3581-1101 内線 3357																		

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/045548

引用文献			公表日	パテントファミリー文献	公表日
JP	2011-25872	A	10.02.2011	US 2011/0025244 A1 段落[0019]-[0078]、図1-5 EP 2280477 A1 CN 101985303 A	
JP	2006-160030	A	22.06.2006	(ファミリーなし)	
JP	2015-80327	A	23.04.2015	(ファミリーなし)	
JP	2016-19385	A	01.02.2016	(ファミリーなし)	