

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 6 部門第 4 区分
【発行日】平成 17 年 6 月 16 日 (2005.6.16)

【公開番号】特開 2002-197870 (P2002-197870A)
【公開日】平成 14 年 7 月 12 日 (2002.7.12)
【出願番号】特願 2001-326836 (P2001-326836)
【国際特許分類第 7 版】

G 1 1 C 11/417

G 1 1 C 11/413

【F I】

G 1 1 C 11/34 3 0 5

G 1 1 C 11/34 J

【手続補正書】

【提出日】平成 16 年 9 月 21 日 (2004.9.21)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】請求項 1 1

【補正方法】変更

【補正の内容】

【請求項 1 1】

前記第 2 データレジスタは 2 段のトランスマッションゲートを介して 3 段のラッチを内部的に有することを特徴とする請求項 8 に記載の同期パイプラインメモリ。