



- (51) 국제특허분류:
H01L 31/042 (2006.01) H01L 31/0236 (2006.01)
H01L 31/0224 (2006.01) H01L 31/18 (2006.01)
- (21) 국제출원번호: PCT/KR2012/004088
- (22) 국제출원일: 2012년 5월 23일 (23.05.2012)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2011-0048633 2011년 5월 23일 (23.05.2011) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): 소텡 타트 (SOH, Theng Tat) [SG/SG]; 워터폴 가든즈 #07-12 파러 로드 12, 268824 Waterfall Gardens (SG).
- (72) 발명자; 겸
- (71) 출원인 : 김병국 (KIM, Byung Kuk) [KR/KR]; 경기도 성남시 중원구 제일로 59 1204 호, 462-828 Gyeonggi-do (KR). 이재성 (LEE, Jae Sung) [KR/KR]; 경기도 고양시 일산서구 고양대로 620 201 동 2505 호, 411-726 Gyeonggi-do (KR).
- (74) 대리인: 김한 (KIM, Han); 서울특별시 강남구 논현로 523 2층, 135-909 Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

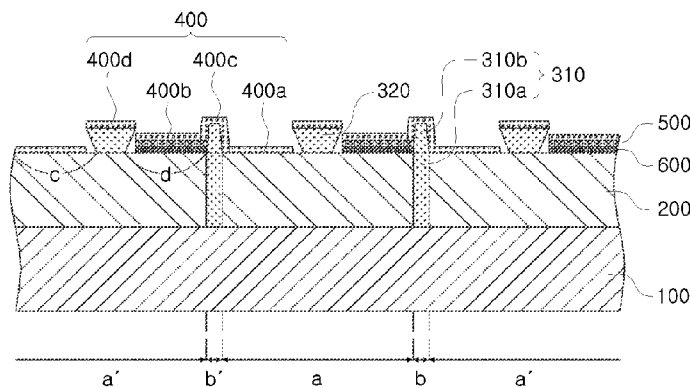
공개:

— 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

(54) Title: SOLAR CELL AND METHOD FOR MANUFACTURING SAME

(54) 발명의 명칭 : 태양전지 및 그 제조방법

[Fig. 1]



(57) Abstract: Disclosed are a solar cell and a method for manufacturing same. The solar cell according to the present invention comprises: a substrate including multiple unit cell regions and multiple wiring regions interposed between said unit cell regions; a first semiconductor layer formed on an arbitrary unit cell region among said multiple unit cell regions; a partition layer formed on said first semiconductor layer to partition the region on said first semiconductor layer into a first region and a second region; a separation layer formed on an arbitrary wiring region among said multiple wiring regions; a first electrode layer formed on said first region of said first semiconductor layer; a second semiconductor layer formed on said second region of said first semiconductor layer; a second electrode layer formed on said second semiconductor layer; and an electrode connection layer connected to one end of said second electrode layer, such that the electrode connection layer becomes the same layer as the second electrode layer, and formed on said separation layer.

(57) 요약서:

[다음 쪽 계속]



태양전지 및 그 제조방법이 개시된다. 본 발명에 따른 태양전지는 다수의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수의 배선영역을 포함하는 기판; 상기 다수의 단위셀 영역 중의 임의의 단위셀 영역 상에 형성되는 제 1 반도체층; 상기 제 1 반도체층 상에 형성되며, 상기 제 1 반도체층 상의 영역을 제 1 영역과 제 2 영역으로 구획하는 격벽층; 상기 다수의 배선영역 중의 임의의 배선영역 상에 형성되는 분리층; 상기 제 1 반도체층의 상기 제 1 영역 상에 형성되는 제 1 전극층; 상기 제 1 반도체층의 상기 제 2 영역 상에 형성되는 제 2 반도체층; 상기 제 2 반도체층 상에 형성되는 제 2 전극층; 및 상기 제 2 전극층의 일단측과 동일층으로 연결되며 상기 분리층 상에 형성되는 전극 연결층을 더 포함하는 것을 특징으로 한다.

명세서

발명의 명칭: 태양전지 및 그 제조방법

기술분야

- [1] 본 발명은 태양전지 및 그 제조방법에 관한 것이다. 보다 상세하게는, 태양광 입사면의 반대면에 금속 재질의 두 전극(양극과 음극)을 모두 형성하여 광전 변환 효율을 향상시킬 수 있는 태양전지 및 그 제조방법에 관한 것이다.

배경기술

- [2] 최근 석유나 석탄과 같은 천연 자원의 고갈이 예측되고, 원자력 발전에 대한 환경 및 안정성 등의 문제가 대두되면서 이를 대체할 환경친화적인 에너지에 대한 관심이 집중되고 있다. 이와 같은 환경 친화적 에너지 발전에 있어서 태양광 에너지는 고갈되지 않는 영구적인 에너지원으로서, 환경 오염 및 안정성에 대한 문제가 없고, 유지 비용이 적게 들어 태양전지, 모듈, 제조장비 등 여러 분야에 적용이 가능한 장점이 있다.
- [3] 태양광 에너지 발전을 위한 태양전지는 p-n 접합된 반도체에서 태양광에 의해 여기된 소수 캐리어의 확산에 의해 발생하는 기전력을 이용하는 광전 변환 소자이며, 일반적으로 소재에 따라 실리콘 태양전지, 화합물 반도체와 같은 무기 소재를 사용하는 무기물 태양전지(화합물 태양전지), 유기물질을 포함하는 유기물 태양전지로 분류할 수 있다.
- [4] 이 중, 결정질 실리콘을 이용하는 실리콘 태양전지는 발전 효율은 높지만 재료비가 비싸고 공정이 복잡하여 생산 단가를 감소시키는데 한계가 있다. 따라서, 유리나 플라스틱 등 저가의 기판에 비정질 실리콘이나 화합물 반도체 등을 증착하는 박막 태양전지가 주목을 받고 있으며, 특히 박막 태양전지는 대면적화에 유리할 뿐만 아니라 기판의 소재에 따라 플렉시블한 태양전지를 생산할 수도 있다.
- [5] 박막 태양전지 중 슈퍼스트레이트(superstrate) 타입의 화합물 태양전지는 유리 기판 상에 투명 전도성 산화물(Transparent Conducting Oxide: TCO)과 같은 전면전극, n형의 CdS층, p형의 CdTe층 및 Al과 같은 후면전극을 순차적으로 적층하여 제조한다. 또한, 박막 태양전지 중 서브스트레이트(substrate) 타입의 화합물 태양전지는 유리 기판 상에 Mo와 같은 전면전극, p형의 CIGS(Copper Indium Gallium Selenide)층, n형의 CdS층 및 TCO와 같은 투명전극을 순차적으로 적층하여 제조한다. 이러한 화합물 태양전지는 광흡수층인 CdTe층 또는 CIGS층에서 태양광에 의하여 정공과 전자가 생성되고 이들이 전면전극과 후면전극 사이에서 확산되어 전압차를 유도함으로써 기전력을 발생시킨다.

발명의 상세한 설명

기술적 과제

- [6] 그러나, 종래의 화합물 태양전지는 태양광의 입사면에 형성되는 전면전극 또는

후면전극이 광 흡수량을 감소시켜 광전 변환 효율이 저하되는 문제점이 있었다. 또한, 금속전극에 비하여 상대적으로 저항이 높은 투명전극을 통하여 전자 또는 정공을 포집하고 태양전지 단위셀끼리 연결되어 광전 변환 효율이 저하되는 문제점이 있었다.

과제 해결 수단

- [7] 이에 본 발명은 상기와 같은 종래기술의 제반 문제점을 해결하기 위하여 안출된 것으로서, 태양광 입사면의 반대면에 두 전극(양극과 음극)을 모두 형성하여 태양광 흡수량을 증대시킴으로써 광전 변환 효율을 극대화 할 수 있는 태양전지 및 그 제조방법을 제공하는데 목적이 있다.
- [8] 또한, 본 발명은 두 전극(양극과 음극)을 모두 TCO보다 저항이 상대적으로 낮은 금속으로 형성하여 전자 또는 정공을 포집하고 단위셀끼리 연결시킴으로써 광전 변환 효율을 극대화 할 수 있는 태양전지 및 그 제조방법을 제공하는데 목적이 있다.
- [9] 또한, 본 발명은 두 전극(양극과 음극) 형성 전에 광흡수층의 큐어링을 수행함으로써 충분히 높은 큐어링 온도에서 광흡수층의 다결정화를 촉진시키고, 동시에 고온의 큐어링 공정에 의하여 발생할 수 있는 두 전극의 크랙을 방지할 수 있어서, 광전 변환 효율 및 신뢰성을 극대화 할 수 있는 태양전지 및 그 제조방법을 제공하는데 목적이 있다.

발명의 효과

- [10] 본 발명에 따르면, 태양광 입사면의 반대면에 두 전극(양극과 음극)을 모두 형성하여 태양광 흡수량을 증대시킴으로써 광전 변환 효율이 향상되는 효과가 있다.
- [11] 또한, 본 발명에 따르면, 두 전극(양극과 음극)을 모두 TCO보다 저항이 상대적으로 낮은 금속으로 형성하여 전자 또는 정공을 포집하고 단위셀끼리 연결시킴으로써 광전 변환 효율이 향상되는 효과가 있다.
- [12] 또한, 본 발명에 따르면, 두 전극(양극과 음극) 형성 전에 광흡수층의 큐어링을 수행하여 충분히 높은 큐어링 온도에서 광흡수층의 다결정화를 촉진시키고, 동시에 고온의 큐어링 공정에 의하여 발생할 수 있는 두 전극의 크랙을 방지함으로써 광전 변환 효율 및 신뢰성이 향상되는 효과가 있다.

도면의 간단한 설명

- [13] 도 1은 본 발명의 일 실시예에 따른 태양전지의 전체 구성을 나타내는 도면이다.
- [14] 도 2a 내지 도 2h는 본 발명의 일 실시예에 따른 태양전지의 제조 과정을 순차적으로 나타내는 도면이다.
- [15] 도 3은 본 발명의 일 실시예에 따른 S 형 격벽층을 구비하는 태양전지의 전체 구성을 나타내는 도면이다.
- [16] 도 4의 (a)는 본 발명의 일 실시예에 따른 기판의 일면이 텍스처링된

태양전지를 나타내는 도면이고, 도 4의 (b)는 본 발명의 일 실시예에 따른 기관의 일면에 나노 홀이 가공된 태양전지를 나타내는 확대도이다.

[17] 도 5는 본 발명의 일 실시예에 따른 기관의 광 입사면 상에 저반사층이 형성된 태양전지를 나타내는 도면이다.

[18] 도 6은 본 발명의 일 실시예에 따른 기관과 제1 반도체층 사이에 저반사층이 형성된 태양전지를 나타내는 도면이다.

[19] 도 7은 본 발명의 일 실시예에 따른 절연층이 형성된 태양전지를 나타내는 도면이다.

[20] 도 8a 내지 도 8g는 본 발명의 다른 일 실시예에 따른 태양전지의 제조 과정을 순차적으로 나타내는 도면이다.

[21] <도면의 주요 부분에 대한 부호의 설명>

[22] 100: 기관 110: 요철 패턴

[23] 120: 나노 홀 200: 제1 반도체층

[24] 300: 음성 포토레지스트층

[25] 310: 분리층 310a: 제1 분리층

[26] 310b: 제2 분리층 315: 절연층

[27] 320: 격벽층 330: 포토레지스트층

[28] 400: 전극층 400a: 제1 전극층

[29] 400b: 제2 전극층 400c: 전극 연결층

[30] 400d: 격벽 전극층 500: 제2 반도체층

[31] 600: 버퍼층 650: 홀 주입층

[32] 700: 필름층 800: 후면층

[33] 900: 저반사층 910: 제1 저반사층

[34] 920: 제2 저반사층

[35] a, a': 단위셀 영역

[36] b, b': 배선영역

[37] c: 제1 영역 d: 제2 영역

발명의 실시를 위한 최선의 형태

[38] 상술한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 태양전지는 다수의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수의 배선영역을 포함하는 기관; 상기 다수의 단위셀 영역 중의 임의의 단위셀 영역 상에 형성되는 제1 반도체층; 상기 제1 반도체층 상에 형성되며, 상기 제1 반도체층 상의 영역을 제1 영역과 제2 영역으로 구획하는 격벽층; 및 상기 다수의 배선영역 중의 임의의 배선영역 상에 형성되는 분리층; 상기 제1 반도체층의 상기 제1 영역 상에 형성되는 제1 전극층; 상기 제1 반도체층의 상기 제2 영역 상에 형성되는 제2 반도체층; 상기 제2 반도체층 상에 형성되는 제2 전극층; 및 상기 제2 전극층의 일단측과 동일층으로 연결되며 상기 분리층 상에 형성되는

전극 연결층을 포함하는 것을 특징으로 한다.

- [39] 그리고, 상술한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 태양전지의 제조방법은, (a) 다수의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 배선영역을 포함하는 기판을 제공하는 단계; (b) 상기 다수의 단위셀 영역 중의 임의의 단위셀 영역 상에 제1 반도체층을 형성하는 단계; (c) 상기 제1 반도체층 상에는 격벽층을, 상기 다수의 배선영역 중의 임의의 배선영역 상에는 분리층을 동시에 형성하는 단계; (d) 상기 격벽층에 의하여 상기 제1 반도체층 상의 영역이 제1 영역과 제2 영역으로 구획될 때, 상기 제2 영역 상에 제2 반도체층을 형성하는 단계; 및 (e) 상기 제1 반도체층 상에 제1 전극층, 상기 제2 반도체층 상에 제2 전극층, 상기 분리층 상에 전극 연결층을 형성하는 단계를 포함하는 것을 특징으로 한다.

- [40] 그리고, 상술한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 태양전지의 제조방법은, (a) 다수의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수의 배선영역을 포함하는 기판을 제공하는 단계; (b) 상기 다수의 단위셀 영역 중의 임의의 단위셀 영역 상에 제1 반도체층을 형성하는 단계; (c) 상기 다수의 배선영역 중의 임의의 배선영역 상에 분리층을 형성하는 단계; (d) 상기 제1 반도체층 상에 형성될 격벽층에 의하여 상기 제1 반도체층 상의 영역이 제1 영역과 제2 영역으로 구획될 때, 상기 제2 영역 상에 제2 반도체층을 형성하는 단계; (e) 상기 제1 반도체층 상에 격벽층을 형성하는 단계; 및 (f) 상기 제1 반도체층 상에 제1 전극층, 상기 제2 반도체층 상에 제2 전극층, 상기 분리층 상에 전극 연결층을 형성하는 단계를 포함하는 것을 특징으로 한다.

발명의 실시를 위한 형태

- [41] 후술하는 본 발명에 대한 상세한 설명은, 본 발명이 실시될 수 있는 특정 실시예를 예시로서 도시하는 첨부 도면을 참조한다. 이들 실시예는 당업자가 본 발명을 실시할 수 있기에 충분하도록 상세히 설명된다. 본 발명의 다양한 실시예는 서로 다르지만 상호 배타적일 필요는 없음이 이해되어야 한다. 예를 들어, 여기에 기재되어 있는 특정 형상, 구조 및 특성은 일 실시예에 관련하여 본 발명의 정신 및 범위를 벗어나지 않으면서 다른 실시예로 구현될 수 있다. 또한, 각각의 개시된 실시예 내의 개별 구성요소의 위치 또는 배치는 본 발명의 정신 및 범위를 벗어나지 않으면서 변경될 수 있음이 이해되어야 한다. 따라서, 후술하는 상세한 설명은 한정적인 의미로서 취하려는 것이 아니며, 본 발명의 범위는, 적절하게 설명된다면, 그 청구항들이 주장하는 것과 균등한 모든 범위와 더불어 첨부된 청구항에 의해서만 한정된다. 도면에서 유사한 참조부호는 여러 측면에 걸쳐서 동일하거나 유사한 기능을 지칭하며, 길이 및 면적, 두께 등과 그 형태는 편의를 위하여 과장되어 표현될 수도 있다.

- [42] 이하에서는, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있도록 하기 위하여, 본 발명의 바람직한 실시예들에

- 관하여 첨부된 도면을 참조하여 상세히 설명하기로 한다.
- [43] 본 명세서에 있어서, 단위셀 영역(a)이란 전극 사이(제1 전극층과 제2 전극층 사이)에 광전소자(반도체층)가 위치하여 실질적으로 태양전지의 광전 변환이 이루어지는 영역으로 이해될 수 있다.
- [44] 또한, 본 명세서에 있어서, 배선 영역(b)이란 단위셀 영역(a) 사이에 위치하며 단위셀간을 서로 분리함과 동시에 전기적으로는 연결(예를 들면, 직렬 연결)하는 기능을 수행하는 영역을 의미하는 것으로, 실질적으로 태양전지의 광전 변환이 일어나지 않는 데드 영역(dead region)으로 이해될 수 있다.
- [45] 이하의 상세한 설명에서는 설명의 편의를 위해 태양전지 중 일부만을 단면으로 도시하여 설명하도록 한다.
- [46] 도 1은 본 발명의 일 실시예에 따른 태양전지의 전체 구성을 나타내는 도면이다.
- [47] 도 2a 내지 도 2h는 본 발명의 일 실시예에 따른 태양전지의 제조 과정을 순차적으로 나타내는 도면이다.
- [48] 먼저, 도 1과 도 2a를 참조하면, 다수개의 단위셀 영역(a)과 단위셀 영역(a) 사이에 위치하는 다수개의 배선 영역(b)을 포함하는 기판(100)을 준비한다.
- [49] 기판(100)의 재질은 투명한 유리일 수 있으나, 본 발명이 이에 한정되는 것은 아니다. 예를 들면, 유리 이외에도 플라스틱, 폴리머와 같은 광투과율이 높은 재질의 기판을 사용할 수 있다.
- [50] 이어서, 기판(100) 상부 전면에 제1 반도체층(200)을 형성한다. 제1 반도체층(200)은 이후 공정에 의하여 단위셀 영역(a)에서는 빛을 수광하여 전력을 생산할 수 있는 기능을 수행할 수 있다. 제1 반도체층(200)은 p형 반도체층인 것이 바람직하다. 제1 반도체층(200)은 화합물 반도체층일 수 있는데, 일 예로 CIGS(Copper Indium Gallium Selenide), CdTe 또는 CZTS(Copper Zinc Tin Selenide) 중에서 어느 하나일 수 있다. 이때, CIGS는 Cu(In,Ga)(Se,S)_2 형태인 CuInSe_2 , CuInS_2 , CuGaSe_2 , CuGaS_2 , Cu(In,Ga)Se_2 , Cu(In,Ga)S_2 , Cu(In,Ga)(Se,S)_2 중 어느 하나일 수 있으나, 특히 제1 반도체층(200)이 CIGS라면 Cu(InGa)Se_2 인 것이 바람직하고, CZTS라면 $\text{Cu}_2\text{ZnSnSe}_4$ 인 것이 바람직하다.
- [51] 제1 반도체층(200)의 형성 방법은 열 증착법(Thermal Evaporation), 전자빔 증착법(E-beam Evaporation), 스퍼터링(sputtering)과 같은 물리기상 증착법(Physical Vapor Deposition: PVD), LPCVD, PECVD, 금속유기 화학기상 증착법(Metal Organic Chemical Vapor Deposition: MOCVD)과 같은 화학기상 증착법(Chemical Vapor Deposition: CVD), 전기도금법(electroplating) 및 잉크젯 프린팅법(ink jet printing)이나 스크린 프린팅법(screen printing)과 같은 프린팅법 등을 포함할 수 있으나, 이에 한정되는 것은 아니며 공지된 박막 형성 방법을 제한없이 사용할 수 있다.
- [52] 이어서, 도 2b를 참조하면, 제1 반도체층(200)을 패터닝한다. 제1 반도체층(200)의 패터닝 방법은 레이저 스크라이빙법(laser scribing),

포토리소그래피법(photolithography) 등을 포함할 수 있으나, 이에 한정되는 것은 아니며 공지된 패터닝 방법을 제한없이 사용할 수 있다.

[53] 제1 반도체층(200)이 패터닝됨으로써 기판(100) 상에 제1 반도체층(200)이 형성된 영역이 단위셀 영역(a)이 되고, 기판(100) 상에 제1 반도체층(200)이 형성되지 않은 영역이 배선영역(b)이 될 수 있다.

[54] 이후, 제1 반도체층(200)을 고온 상태에서 큐어링(curing) 한다. 상기 큐어링에 의하여 제1 반도체층(200) 내에 존재하는 비정질 미세구조(amorphous microstructure)를 다결정질 미세구조(poly-crystalline microstructure)로 변경시킬 수 있다. 물론, 먼저 제1 반도체층(200)을 큐어링 한 이후에 제1 반도체층(200)을 패터닝할 수도 있다. 상기 큐어링의 목적은 제1 반도체층(200)이 보다 높은 비율의 다결정질 미세구조를 구비할 수 있게 하기 위함이다.

[55] 이와 같이, 본 발명은 태양전지의 제조 과정의 초기 단계에서, 즉 전극층이 형성되기 전 단계에서 제1 반도체층(200)의 큐어링 공정을 수행하기 때문에, 큐어링 온도를 충분히 높여 제1 반도체층(200)의 다결정화를 촉진시키고, 동시에 고온의 큐어링 공정에 의한 전극층(400)의 크랙(crack)을 방지할 수 있어서, 광전 변환 효율 및 신뢰성이 향상된 태양전지를 구현할 수 있다.

[56] 이어서, 도 2c를 참조하면, 제1 반도체층(200) 및 배선영역(b) 상에 음성 포토레지스트층(Negative Photoresist; 300)을 형성한다. 음성 포토레지스트층(300)은 후술하는 양면 포토리소그래피 공정에 의하여 분리층(310)과 격벽층(320)을 형성할 수 있다.

[57] 이어서, 도 2d를 참조하면, 음성 포토레지스트층(300)을 양면 노광한다. 이때, 음성 포토레지스트층(300)의 상측은 별도의 포토 마스크(mask)를 사용하여 노광하고, 음성 포토레지스트층(300)의 하측은 제1 반도체층(200)을 포토 마스크로 하여 노광할 수 있다.

[58] 이어서, 도 2e의 (a)를 참조하면, 음성 포토레지스트층(300)의 노광되지 않은 부분을 현상액(developer)을 사용하여 제거한다. 그 결과, 단위셀 영역(a)의 제1 반도체층(200) 상에 격벽층(320)이 형성되고, 배선영역(b) 상에 분리층(310)이 형성될 수 있다. 도 2e의 (b)는 도 2e의 (a)를 입체화한 도면이다. 한편, 위의 방법 외에 프린팅법을 사용하여 제1 반도체층(200)의 상부에 격벽층(320)을 형성할 수도 있다.

[59] 격벽층(320)은 음성 포토레지스트층(300)의 상측을 노광할 때 포토 마스크(mask)에 의해 노출된 부분이 남아 있는 것으로, 제1 반도체층(200) 상에 단면이 역사다리꼴(또는 역테이퍼) 형상을 가지며 형성될 수 있다. 격벽층(320)에 의하여, 제1 반도체층(200) 상의 영역은 제1 영역(c)과 제2 영역(d)으로 구획될 수 있다.

[60] 분리층(310)은 음성 포토레지스트층(300)의 하측을 노광할 때 포토 마스크의 역할을 한 제1 반도체층(200)에 의해 노출된 부분이 남아 있는 것으로, 배선영역(b) 상에 제1 반도체층(200)과 실질적으로 동일한 두께로 형성되는 제1

분리층(310a)과 제1 분리층(310a)의 일단부측과 동일층으로 형성되는 제2 분리층(310b)을 포함하며 형성될 수 있다. 제2 분리층(310b)은 제1 분리층(310a) 상에 단면이 사다리꼴(또는 테이퍼) 형상을 가지며 형성될 수 있다.

- [61] 이와 같이, 본 발명은 한 번의 포토리소그래피 공정으로, 즉 음성 포토레지스트층(300)의 양면 동시 노광으로 분리층(310)과 격벽층(320)을 형성할 수 있기 때문에, 제조공정이 간소화되고 제조비용이 절감되는 태양전지를 구현할 수 있다.
- [62] 한편, 상술한 바와 같이, 분리층(310)과 격벽층(320)은 음성 포토레지스트층을 사용하여 동시에 형성될 수도 있지만, 분리층(310)을 포토레지스트층의 타입에 관계없이 먼저 형성한 후에, 음성 포토레지스트층을 사용하여 격벽층(320)을 형성할 수도 있다.
- [63] 이어서, 도 2f의 (a)를 참조하면, 제1 반도체층(200)의 제2 영역(d) 상에 제2 반도체층(500)을 형성한다. 제2 반도체층(500)은 n형 반도체인 것이 바람직하다. 제2 반도체층(500)은 ZnO, ZrO와 같은 금속산화물, GaN과 같은 금속질화물, $\text{In}(\text{OH})_x\text{S}_y$, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{S}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{S}_q$, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{Se}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{Se}_q$ 와 같은 금속수화물, 비정질 실리콘, 전도성 고분자 또는 반도체 유기물 중에서 어느 하나일 수 있다. n형의 제2 반도체층(500)은 p형의 제1 반도체층(200)과 p-n 접합을 형성하여 광전 변환에 의한 기전력을 발생시킨다. 도 2f의 (b)는 도 2f의 (a)를 입체화한 도면이다.
- [64] 제2 반도체층(500)은 물리기상 증착법(PVD), 화학기상 증착법(CVD)으로 박막을 증착한 후 포토리소그래피법으로 패터닝하여 형성할 수 있다. 이외에도 포토리소그래피법을 이용하지 않고 잉크젯 프린팅법(ink jet printing), 스크린 프린팅법(screen printing), 섀도우 마스크(shadow mask)를 이용한 다이렉트 증착법 등을 사용하여 형성할 수도 있다. 그러나, 본 발명이 상술한 방법에 한정되는 것은 아니며 공지된 박막 형성 및 패터닝 방법을 제한없이 사용할 수 있다.
- [65] 한편, 도 2f의 (a)를 다시 참조하면, 제1 반도체층(200)과 제2 반도체층(500) 사이에 버퍼층(600)을 더 형성할 수 있다. 버퍼층(600)의 에너지 밴드는 제1 반도체층(200)과 제2 반도체층(500)의 에너지 밴드의 사이값을 가지며, p-n 접합의 효율을 높이는 역할을 할 수 있다. 버퍼층(600)은 금속, 금속합금, ZnO_x 와 같은 금속산화물, GaN, $\text{Me}_x\text{Ga}_y\text{N}_z$ 와 같은 금속질화물, $\text{Zn}(\text{OH})_x$ 와 같은 금속수화물, CdS, ZnS_x , $\text{In}(\text{OH})_x\text{S}_y$, InS, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{S}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{S}_q$ 와 같은 금속황화물, ZnSe, PbSe, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{Se}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{Se}_q$ 와 같은 금속셀레나화물, 전도성 고분자 또는 반도체 유기물 중에서 어느 하나일 수 있다. 버퍼층(600)은 상술한 바와 같은 제2 반도체층(500)과 동일한 방법으로 형성할 수 있다.
- [66] 또한, 도 2f의 (a)를 다시 참조하면, 분리층(310)의 제2 분리층(310b)과 격벽층(320)의 बैं크로서의 역할로 인하여, 제2 반도체층(500)과 버퍼층(600)은

- 제1 반도체층(200)의 제2 영역(d) 상에 용이하게 형성될 수 있음을 확인할 수 있다.
- [67] 한편, 도 2f의 (c)에 도시된 바와 같이, 전극층(400)의 형성 전에 제1 반도체층(200)의 제1 영역(c) 상에 홀 주입층(650)을 더 형성할 수 있다. 홀 주입층(650)은 홀(hole)의 주입을 원활하게 하고, 제1 반도체층(200)과 전극층(400)[정확히는, 제1 전극층(400a)]간에 오믹 컨택(ohmic contact)이 용이하게 형성되게 하는 역할을 한다. 또한, 태양전지의 패시베이션 층으로 기능할 수도 있다.
- [68] 오믹 컨택을 형성하기 위하여 홀 주입층(650)의 일함수(work function)는 제1 반도체층(200)과 제1 전극층(400a)의 일함수(work function)의 사이값을 가지는 것이 바람직하다. 이에 따라, 홀 주입층(650)의 일함수는 3.0 eV 내지 7.0 eV 일 수 있으며, 홀 주입층(650)은 금속, 금속산화물, 금속질화물, 금속황화물, 금속 킬레이트(chelate), 유기물질 중에서 어느 하나를 포함할 수 있다. 홀 주입층(650)은 상술한 바와 같은 제2 반도체층(500)과 동일한 방법으로 형성할 수 있다.
- [69] 이어서, 도 2g의 (a)를 참조하면, 제1 반도체층(200), 분리층(310), 격벽층(320) 및 제2 반도체층(500) 상에 전극층(400)을 형성한다. 전극층(400)은 Mo, Al, Ag, Au, Cu, Pt, Ni, Pd, Ti, Sn, Sb, Co, Tr, Ru, Rh, Cd 중 어느 하나이거나 이들 금속 중 둘 이상으로 이루어지는 복수층일 수 있으나, 이에 한정되지 않고 공지의 금속 또는 금속 합금일 수 있다. 전극층(400)의 형성 방법은 물리기상 증착법(PVD), 화학기상 증착법(CVD), 프린팅법 등을 포함할 수 있으나, 이에 한정되지 않고 공지의 박막 형성 방법을 제한없이 사용할 수 있다.
- [70] 도 2g의 (b)를 참조하면, 전극층(400)은, 구체적으로, 제1 반도체층(200)의 제1 영역(c) 상에 형성되는 제1 전극층(400a), 제1 반도체층(200)의 제2 영역(d)의 제2 반도체층(500) 상에 형성되는 제2 전극층(400b), 및 제2 분리층(310b) 상에 형성되는 전극 연결층(400c)을 포함할 수 있다. 도 2g의 (c)는 도 2g의 (b)를 입체화한 도면이다.
- [71] 한편, 전극층(400)의 형성 과정 중에, 격벽층(320) 상에 격벽 상부 전극층(400d)이 형성될 수 있다. 이때, 격벽층(320)이 갖는 역사다리꼴 형상으로 인하여 격벽층(320)의 측벽에 전극층(400)이 형성되지 않음으로써 전극층(400) 형성 후에 추가 패터닝 공정을 수행하지 않아도 전기적으로 격리된 제1 전극층(400a)과 제2 전극층(400b)을 형성할 수 있다. 즉, 격벽층(320)에 의하여 제1 전극층(400a)과 제2 전극층(400b)은 셀프 패터닝(self patterning) 될 수 있다.
- [72] 또한, 도시된 바와 같이, 임의의 단위셀 영역(a)의 제2 전극층(400b)과 임의의 배선영역(b)의 전극 연결층(400c)과 임의의 단위셀 영역(a)과 이웃하는 단위셀 영역(a')의 제1 전극층(400a)은 모두 동일층으로 연결된다. 즉, 임의의 단위셀 영역(a)의 제2 전극층(400b)의 일단측과 동일층으로 연결되며 임의의 배선영역(b)의 제2 분리층(310b) 상에 형성되는 전극 연결층(400c)은 임의의

단위셀 영역(a)과 이웃하는 단위셀 영역(a')의 제1 전극층(400a)의 일단측과 동일층으로 연결될 수 있다. 따라서, 임의의 단위셀 영역(a) 및 임의의 단위셀 영역(a)과 이웃하는 단위셀 영역(a')이 임의의 단위셀 영역(a)과 이웃하는 단위셀 영역(a') 사이에 배치되는 배선영역(b)을 통하여 전기적으로 직렬 연결될 수 있으며, 기판(100) 상의 모든 단위셀 영역(a, a')이 전기적으로 직렬 연결되어 광전 변환을 수행할 수 있는 태양전지가 완성될 수 있다.

[73] 이와 같이, 본 발명은 태양광 입사면의 반대면에 두 전극층(400a, 400b)을 모두 형성하여 태양광 흡수량을 증대시키고, TCO보다 저항이 상대적으로 낮은 금속 재질의 두 전극층(400a, 400b)을 통하여 전자 또는 정공을 포집하고 단위셀끼리 연결시키기 때문에, 광전 변환 효율이 향상되는 태양전지를 구현할 수 있다.

[74] 이어서, 도 2h를 참조하면, 도 3g의 상태에서 필름층(700) 및 후면층(800)을 더 형성하여 태양전지 모듈을 형성할 수 있다. 필름층(700)은 EVA(ethylene vinyl acetate), PVB(polyvinyl butyral), 폴리오레핀, 에폭시 또는 실리콘 중 어느 하나일 수 있으며, 패시베이션 특징을 가지는 물질이면 상기 열거된 물질 이외에도 사용할 수 있다. 후면층(800)은 백시트(Back Sheet) 또는 유리 중 어느 하나일 수 있다.

[75] 도 3은 본 발명의 일 실시예에 따른 S형 격벽층을 구비하는 태양전지의 전체 구성을 나타내는 도면이다. 도 3의 (b)는 도 3의 (a)를 입체화한 도면이고, 도 3의 (c)는 도 3의 (b)의 평면도이다. 이하의 도 3의 설명에서는 상술한 도 1의 설명과 차이점에 대해서만 기술하고 중복되는 설명은 생략한다.

[76] 도 3을 참조하면, 도 3의 태양전지는 도 1의 태양전지와 격벽층(320)의 평면 형상에서만 차이점이 있다. 즉, 도 3의 (b)와 (c)를 참조하면, 본 실시예에서는 평면 형상이 S형인 격벽층(320)을 구비하고 있다는 점에서 도 1의 일 스트라이프형 격벽층(320)을 구비하는 태양전지와 차이점이 있다. 격벽층(320)의 평면 형상이 다르면 임의의 단위셀 영역(a)당 격벽층(320)의 점유 면적이 다르게 되고, 그 결과 격벽층(320)에 의해 구획되는 제1 영역(c)과 제2 영역(d) 상에 각각 형성되는 제1 전극층(400a)과 제2 전극층(400b)의 대향 면적이 다르게 된다. 이를, 도 1과 도 3의 태양전지를 비교하여 설명하면, 도 3의 S형 격벽층(320)이 도 1의 일 스트라이프형 격벽층(320)보다 임의의 단위셀 영역(a)당 점유하는 면적이 크기 때문에, 도 3의 제1 전극층(400a)과 제2 전극층(400b)의 대향 면적이 도 1의 것보다 크게 된다.

[77] 위와 같이, 본 실시예에서, 임의의 단위셀 영역(a)당 제1 전극층(400a)과 제2 전극층(400b)의 대향 면적이 증가하면, 태양전지의 두 전극 사이에서 전자와 정공의 확산 거리가 감소하여 전자와 정공이 재결합(recombination)될 가능성을 줄일 수 있다. 따라서, 태양전지에 있어서 전자와 정공의 재결합은 광전 변환 효율을 저하시키는 요인이므로, 본 실시예는 S형 격벽층(320)을 구비함으로써 보다 향상된 광전 변환 효율을 갖는 태양전지를 구현할 수 있다. 물론, 본 실시예에서, 격벽층(320)의 평면 형상은 S형으로 한정되지 않으며, 임의의

단위셀 영역(a)당 제1 전극층(400a)과 제2 전극층(400b)의 대향 면적을 증가시킬 수 있는 어떠한 형상도 채용이 가능함을 밝혀 둔다.

- [78] 한편, 본 실시예에서는 하나의 단위셀 영역(a)에서 S 형 격벽층(320)에 의하여 미세화한 제1 전극층(400a)과 제2 전극층(400b)을 구비할 수 있다. 태양전지에서 두 전극의 구조(형상, 면적 등)가 미세화할수록 전자와 정공의 거동이 2차원적에서 1차원적에 근접하기 때문에 전자와 정공이 재결합(recombination)될 가능성을 줄일 수 있다. 따라서, 본 실시예에 따르면, 단위셀 영역의 면적을 감소시키는 복잡한 공정 대신에 간단한 공정으로 형성이 가능한 S 형 격벽층(320)을 구비함으로써 전극 구조를 미세화함으로써 태양전지의 광전 변환 효율을 증가시킬 수 있다. 물론, 본 실시예에서, 격벽층(320)의 평면 형상은 S형으로 한정되지 않으며, 임의의 단위셀 영역(a)당 제1 전극층(400a)과 제2 전극층(400b)의 구조를 미세화할 수 있다면 어떠한 형상도 채용이 가능함을 밝혀 둔다. 예를 들어, 임의의 단위셀 영역(a)당 S 형 격벽층(320)이 2개 이상 구비하여 전극 구조를 도 3의 경우보다 더욱 더 미세화할 수 있다.

- [79] 도 4의 (a)는 본 발명의 일 실시예에 따른 기판의 일면이 텍스처링된 태양전지를 나타내는 도면이고, 도 4의 (b)는 본 발명의 일 실시예에 따른 기판의 일면에 나노 홀이 형성된 태양전지를 나타내는 확대도이다.

- [80] 도 4의 (a)를 참조하면, 기판(100)의 표면은 텍스처링(texturing) 구조를 가질 수 있다. 여기서, 텍스처링이란 태양전지의 기판 표면에 입사되는 빛이 반사되어 광학적으로 손실됨으로써 그 특성이 저하되는 현상을 방지하기 위한 것이다. 즉, 기판의 표면을 거칠게 만드는 것으로, 기판 표면에 요철 패턴(110)을 형성하는 것을 말한다. 예를 들면, 텍스처링으로 기판의 표면이 거칠어지면 표면에서 한번 반사된 빛이 태양전지 방향으로 재반사될 수 있으므로 빛이 손실되는 것을 감소시킬 수 있고, 태양광 흡수량이 증가되어 광전 변환 효율을 향상시킬 수 있다.

- [81] 텍스처링은 습식 식각법, 건식 식각법, 샌드 블래스팅법(sand blasting) 등을 사용하여 수행할 수 있다. 또한, 요철 패턴(110)을 이루는 물질의 증착법 또는 코팅법 등을 사용하여 수행할 수도 있다. 다만 후자의 방법으로 텍스처링을 수행할 때에는 요철 패턴(110)을 이루는 물질의 굴절률이 기판(100)과 제1 반도체층(200)의 굴절률의 범위 내에 있도록 하는 것이 바람직하다.

- [82] 도 4의 (b)를 참조하면, 기판(100)과 제1 반도체층(200) 사이에 나노 홀(120)이 형성될 수 있다. 나노 홀(120)은 나노(nano) 스케일의 크기를 가지므로 일반적인 텍스처링 구조보다 반사 방지 효과 및 극대화된 표면적을 가지는 효과가 있어 태양광 흡수량을 더 증가시킬 수 있고, 쿼텀 효과에 의해 태양전지가 받아들이는 빛의 파장을 넓힘으로써 광전 변환 효율을 보다 더 향상시킬 수 있다. 이러한 나노 홀(120)은 식각(etching) 마스크를 사용하거나, 식각 촉진 파티클을 사용하여 습식 식각법(wet etching), 레이저 식각법, 나노 임프린팅법 등을 사용하여 기판(100) 상에 형성할 수 있다.

- [83] 도 5는 본 발명의 일 실시예에 따른 기판의 광 입사면 상에 저반사층을 형성한 태양전지를 나타내는 도면이다.
- [84] 도 5를 참조하면, 기판(100)의 광 입사면 상에 저반사층(900)을 형성할 수 있다. 저반사층(900)은 기판으로 입사되는 태양광이 제1 반도체층(200)에 흡수되지 못하고 바로 외부로 반사됨으로써, 태양전지의 광전 변환 효율을 저하시키는 현상을 방지하는 역할을 한다. 저반사층(900)은 도 5의 (a)와 같이 단층으로 형성할 수도 있고, 도 6의 (b)와 같이 복층으로 형성할 수도 있다.
- [85] 저반사층(900)은 MgF_2 또는 다공성 실리콘 산화물 중 어느 하나일 수 있으나 이에 한정되지 않는다. 빛의 굴절을 이용하여 태양광의 반사를 효과적으로 방지하기 위하여, 저반사층(900)의 굴절률은 기판(100)의 굴절률보다 낮은 물질을 사용하는 것이 바람직하다. 저반사층(900)을 복층으로 형성할 경우에는 기판(100)에서 상층으로 갈수록 굴절률이 낮아지는 물질을 사용하는 것이 바람직하다.
- [86] 일 예로, 저반사층(900)을 단층으로 형성하는 경우, 굴절률이 1.52인 유리 기판의 광 입사면 상에 유리보다 굴절률이 낮은 다공성 실리콘 산화물(다공성 실리콘 산화물은 밀도에 따라 굴절률이 1.2 내지 1.5까지 조절 가능), 또는 굴절률이 1.37인 MgF_2 의 저반사층(900)을 형성할 수 있다. 다른 일 예로, 저반사층(900)을 복층으로 형성하는 경우, 유리 기판의 광 입사면 상에 유리보다 굴절률이 낮은 다공성 실리콘 산화물을 제1 저반사층(910)으로 형성하고, 다공성 실리콘 산화물보다 굴절률이 낮은 MgF_2 를 제2 저반사층(920)으로 형성할 수 있다.
- [87] 도 6은 본 발명의 일 실시예에 따른 기판과 제1 반도체층 사이에 저반사층을 형성한 태양전지를 나타내는 도면이다.
- [88] 도 6의 (a)를 참조하면, 기판(100)과 제1 반도체층(200) 사이에 저반사층(900)을 형성할 수 있다. 저반사층(900)은 단층 또는 복층으로 형성할 수 있다.
- [89] 저반사층(900)은 Si_xN_y , SiO_xN_y , Al_2O_3 , MgO , TiO_2 , SiO_2 , SnO_x , MgF_x 중 어느 하나일 수 있으나 이에 한정되지 않는다. 저반사층(900)의 굴절률은 기판(100)과 제1 반도체층(200)의 굴절률의 사이값에 해당되게 조절하는 것이 바람직하다. 저반사층(900)의 형성 방법은 물리기상 증착법(PVD), 화학기상 증착법(CVD) 등을 사용할 수 있으나, 이에 한정되지 않고 공지의 박막 형성 방법을 제한없이 사용할 수 있다.
- [90] 도 6의 (b)를 참조하면, 기판(100)과 제1 반도체층(200) 사이에 저반사층(900)을 형성하고, 기판(100)과 저반사층(900) 사이 및 저반사층(900)과 제1 반도체층(200) 사이에 요철 패턴(110)을 더 형성할 수 있다. 이 때, 요철 패턴(110)은 기판(100)에 형성될 수도 있고, 저반사층(900)의 일면에만 형성될 수도 있으며, 저반사층(900)의 양면에 모두 형성될 수도 있다. 또한, 기판(100)에 요철 패턴(110)을 형성되면 기판(100) 상에 저반사층(900)을 적층할 때 자동적으로 저반사층(900)의 일면 또는 양면에 요철 패턴(110)이 형성될 수도

있다.

[91] 도 7은 본 발명의 일 실시예에 따른 절연층이 형성된 태양전지를 나타내는 도면이다.

[92] 도 2b와 같이 제1 반도체층(200)을 패터닝을 하여 완성된 태양전지에는 패터닝의 모서리 부분에 전류 밀도가 높아져 전류가 누설될 우려가 있다. 따라서, 도 7과 같이 패터닝된 제1 반도체층(200)의 모서리 부분을 커버하는 절연층(315)을 형성하여 전류의 누설을 방지할 수 있다. 절연층(315)은 SiO_x , SiN_x , 고분자 또는 포토레지스트 중 어느 하나일 수 있으나, 이에 한정되지 않고 절연막으로서 기능할 수 있는 물질을 모두 포함할 수 있다.

[93] 구체적으로, 도 7의 (a)를 참조하면, 도 2d의 단계에서 양면 노광을 실시하지 않고, 먼저 제1 반도체층(200)이 패터닝된 부분을 감싸도록 절연층(315)을 물리기상 증착법(PVD), 화학기상 증착법(CVD), 포토리스그래피법, 프린팅법 등을 사용하여 형성할 수 있다. 이 후 음성 포토레지스트층(300)의 상측만 포토 마스크를 사용하여 노광함으로써 격벽층(320)만 형성할 수 있다. 물론 포토레지스트로 절연층(315)을 구성하기 위해, 도 2d의 단계에서 양면 노광을 실시하되 음성 포토레지스트층(300)의 상측의 포토 마스크를 변경하여 격벽층(320)과 절연층(315)이 동시에 형성되도록 할 수도 있다. 또한, 도 7의 (b)와 같이 도 2e의 단계 이후 분리층(310) 상부에 절연층(315)을 형성하는 방법도 가능하다.

[94] 도 8a 내지 도 8g는 본 발명의 다른 일 실시예에 따른 태양전지의 제조 과정을 순차적으로 나타내는 도면이다. 이하의 도 8의 설명에서는 상술한 도 2의 설명과 차이점에 대해서만 기술하고 중복되는 설명은 생략한다.

[95] 먼저, 도 8a를 참조하면, 기판(100)의 단위 셀 영역(a) 상의 제1 반도체층(200) 및 배선영역(b) 상에 음성 포토레지스트층(300)을 형성하고, 음성 포토레지스트층(300)의 하측만을 제1 반도체층(200)을 포토 마스크로 하여 노광한다.

[96] 이어서, 도 8b를 참조하면, 음성 포토레지스트층(300)의 노광되지 않은 부분을 현상액(developer)을 사용하여 제거한다. 그 결과, 배선영역(b) 상에 분리층(310: 310a, 310b)이 형성될 수 있다.

[97] 이어서, 도 8c를 참조하면, 제1 반도체층(200) 상에 버퍼층(600)과 제2 반도체층(500)을 순차적으로 형성하고, 제2 반도체층(500) 상에 포토레지스트층(330)을 형성한다. 포토레지스트층(330)은 양성 포토레지스트층(Positive Photoresist) 또는 음성 포토레지스트층 중 어느 것이든지 제한 없이 형성할 수 있지만, 본 실시예에서는 양성 포토레지스트층을 형성하는 것으로 상정하여 설명한다. 양성 포토레지스트층(330)을 형성한 후 양성 포토레지스트층(330)의 상측을 포토 마스크(mask)를 사용하여 노광한다. 이때, 포토 마스크(mask)는 제2 영역(d)을 마스킹하여 현상 후에도 제2 영역(d)의 제2 반도체층(500) 상에 양성 포토레지스트층(330)이 잔존한다.

- [98] 이어서, 도 8d의 (a)와 (b)를 참조하면, 제2 반도체층(500)과 버퍼층(600)을 식각(etching)하여 제2 영역(d) 상에 제2 반도체층(500)과 버퍼층(600)이 잔존한다. 이때, 분리층(310)과 양성 포토레지스트층(330)은 식각되지 않는다. 상기 식각 방법은 건식 식각법(dry etch), 습식 식각법(wet etch) 등을 포함할 수 있으나, 이에 한정되지 않고 공지의 박막 식각 방법을 제한 없이 사용할 수 있다. 도 8d의 (c)는 도 8d의 (b)를 입체화한 도면이다.
- [99] 이어서, 도 8e의 (a)를 참조하면, 제2 반도체층(500) 상의 양성 포토레지스트층(330)을 제거한다. 도 8e의 (b)는 도 8e의 (a)를 입체화한 도면이다.
- [100] 이어서, 도 8f의 (a)를 참조하면, 제1 반도체층(200) 상에 격벽층(320)을 형성한다. 격벽층(320)은 포토레지스트를 포토리소그래피로 형성할 수 있다.
- [101] 버퍼층(600)과 제2 반도체층(500)을 포토리소그래피를 이용하지 않고 잉크젯 프린팅법(ink jet printing), 스크린 프린팅법(screen printing), 섀도우 마스크(shadow mask)를 이용한 다이렉트 증착법 등을 사용하여 형성할 수도 있다. 그러나, 본 발명이 상술한 방법에 한정되는 것은 아니며 공지된 박막 형성 및 패터닝 방법을 제한없이 사용할 수 있다. 도 8f의 (b)는 도 8f의 (a)를 입체화한 도면이다.
- [102] 이어서, 도 8g의 (a)를 참조하면, 제1 반도체층(200), 분리층(310), 격벽층(320) 및 제2 반도체층(500) 상에 전극층(400)을 형성한다. 한편, 도 8f의 격벽층(320)을 형성하는 과정을 생략하고, 전극층(400)을 잉크젯 프린팅법, 스크린 프린팅법, 섀도우 마스크(shadow mask)를 이용한 다이렉트 증착법 등을 사용하여 형성할 수도 있다. 도 8f의 (b)는 도 8f의 (a)를 입체화한 도면이다.
- [103] 이상의 상세한 설명에서 본 발명은 구체적인 구성요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나, 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명이 상기 실시예들에 한정되는 것은 아니며, 본 발명이 속하는 기술분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형을 꾀할 수 있다. 따라서, 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등하게 또는 등가적으로 변형된 모든 것들은 본 발명의 사상의 범주에 속한다고 할 것이다.

청구범위

- [청구항 1] 다수의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수의 배선영역을 포함하는 기관;
상기 다수의 단위셀 영역 중의 임의의 단위셀 영역 상에 형성되는 제1 반도체층;
상기 제1 반도체층 상에 형성되며, 상기 제1 반도체층 상의 영역을 제1 영역과 제2 영역으로 구획하는 격벽층;
상기 다수의 배선영역 중의 임의의 배선영역 상에 형성되는 분리층;
상기 제1 반도체층의 상기 제1 영역 상에 형성되는 제1 전극층;
상기 제1 반도체층의 상기 제2 영역 상에 형성되는 제2 반도체층;
상기 제2 반도체층 상에 형성되는 제2 전극층; 및
상기 제2 전극층의 일단측과 동일층으로 연결되며 상기 분리층 상에 형성되는 전극 연결층을 포함하는 것을 특징으로 하는 태양전지.
- [청구항 2] 제1항에 있어서,
상기 기관은 유리, 플라스틱 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지.
- [청구항 3] 제1항에 있어서,
상기 기관의 적어도 일면은 텍스처링되는 것을 특징으로 하는 태양전지.
- [청구항 4] 제1항에 있어서,
상기 기관과 상기 제1 반도체층 사이에 나노 홀이 형성되어 있는 것을 특징으로 하는 태양전지.
- [청구항 5] 제1항에 있어서,
상기 제1 반도체층은 p형 반도체층인 것을 특징으로 하는 태양전지.
- [청구항 6] 제5항에 있어서,
상기 제1 반도체층은 CIGS(Copper Indium Gallium Selenide), CdTe 또는 CZTS(Copper Zinc Tin Selenide) 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지.
- [청구항 7] 제1항에 있어서,
상기 격벽층은 역사다리꼴 형상을 갖는 포토레지스트층인 것을 특징으로 하는 태양전지.
- [청구항 8] 제1항에 있어서,
상기 제1 전극층, 상기 제2 전극층 및 상기 전극 연결층은 Mo, Al, Ag, Au, Cu, Pt, Ni, Pd, Ti, Sn, Sb, Co, Tr, Ru, Rh 또는 Cd 중에서

- 어느 하나를 포함하는 것을 특징으로 하는 태양전지.
- [청구항 9] 제1항에 있어서,
상기 제2 반도체층은 n형 반도체층인 것을 특징으로 하는 태양전지.
- [청구항 10] 제9항에 있어서,
상기 제2 반도체층은 ZnO, ZrO를 포함하는 금속산화물, GaN을 포함하는 금속질화물, $\text{In}(\text{OH})_x\text{S}_y$, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{S}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{S}_q$, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{Se}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{Se}_q$ 를 포함하는 금속수화물, 비정질 실리콘, 전도성 고분자 또는 반도체 유기물 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지.
- [청구항 11] 제1항에 있어서,
상기 제1 반도체층과 상기 제1 전극층 사이에 형성되는 홀 주입층을 더 포함하는 것을 특징으로 하는 태양전지.
- [청구항 12] 제11항에 있어서,
상기 홀 주입층의 일함수(work function)는 상기 제1 반도체층 및 상기 제1 전극층의 일함수(work function)의 사이값을 가지며,
금속, 금속산화물, 금속질화물, 금속황화물, 금속 킬레이트(chelate), 유기물질 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지.
- [청구항 13] 제12항에 있어서,
상기 홀 주입층의 일함수는 3.0 eV 내지 7.0 eV인 것을 특징으로 하는 태양전지.
- [청구항 14] 제1항에 있어서,
상기 제1 반도체층과 상기 제2 반도체층 사이에 형성되는 버퍼층을 더 포함하는 것을 특징으로 하는 태양전지.
- [청구항 15] 제14항에 있어서,
상기 버퍼층의 에너지 밴드는 상기 제1 반도체층과 상기 제2 반도체층의 에너지 밴드의 사이값을 가지며, 금속, 금속합금, ZnO_x 를 포함하는 금속산화물, GaN, $\text{Me}_x\text{Ga}_y\text{N}_z$ 를 포함하는 금속질화물, $\text{Zn}(\text{OH})_x$ 를 포함하는 금속수화물, CdS, ZnS_x , $\text{In}(\text{OH})_x\text{S}_y$, InS, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{S}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{S}_q$ 를 포함하는 금속황화물, ZnSe, PbSe, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{Se}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{Se}_q$ 를 포함하는 금속셀레나화물, 전도성 고분자 또는 반도체 유기물 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지.
- [청구항 16] 제1항에 있어서,
상기 분리층은 상기 제1 반도체층과 실질적으로 동일한 두께로 형성되는 제1 분리층과 상기 제1 분리층의 일단부측과 동일층으로 형성되는 제2 분리층을 포함하는 것을 특징으로 하는 태양전지.

- [청구항 17] 제16항에 있어서,
상기 제2 분리층은 사다리꼴 형상을 갖는 포토레지스트층인 것을 특징으로 하는 태양전지.
- [청구항 18] 제17항에 있어서,
상기 제2 분리층 상에 상기 전극 연결층이 형성되는 것을 특징으로 하는 태양전지.
- [청구항 19] 제1항에 있어서,
상기 전극 연결층은 상기 임의의 단위셀 영역과 이웃하는 단위셀 영역 상에 형성되는 제1 전극층의 일단측과 동일층으로 연결되는 것을 특징으로 하는 태양전지.
- [청구항 20] 제19항에 있어서,
상기 전극 연결층에 의하여, 상기 임의의 단위셀 영역과 상기 임의의 단위셀 영역과 이웃하는 단위셀 영역간에 전기적으로 직렬 연결되며, 상기 기판 상의 모든 단위셀 영역이 전기적으로 직렬 연결되는 것을 특징으로 하는 태양전지.
- [청구항 21] 제1항에 있어서,
상기 기판과 상기 제1 반도체층 사이에 형성되는 저반사층을 더 포함하는 것을 특징으로 하는 태양전지.
- [청구항 22] 제21항에 있어서,
상기 저반사층의 굴절률은 상기 기판과 상기 제1 반도체층의 굴절률의 사이값을 가지는 물질을 포함하는 것을 특징으로 하는 태양전지.
- [청구항 23] 제22항에 있어서,
상기 저반사층은 Si_xN_y , SiO_xN_y , Al_2O_3 , MgO , TiO_2 , SiO_2 , SnO_x , MgF_x 중 적어도 어느 하나를 포함하는 것을 특징으로 하는 태양전지.
- [청구항 24] 제1항에 있어서,
상기 분리층은 상기 제1 반도체층의 모서리를 커버하며, 절연층으로 기능하는 것을 특징으로 하는 태양전지.
- [청구항 25] 제1항에 있어서,
상기 분리층 상에 형성되며, 상기 분리층과 상기 제1 반도체층의 모서리를 커버하는 절연층을 더 포함하는 것을 특징으로 하는 태양전지.
- [청구항 26] 제24항 또는 제26항에 있어서,
상기 절연층은 SiO_x , SiN_x , 고분자 또는 포토레지스트 중 적어도 어느 하나를 포함하는 것을 특징으로 하는 태양전지.
- [청구항 27] (a) 다수의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 배선영역을 포함하는 기판을 제공하는 단계;
(b) 상기 다수의 단위셀 영역 중의 임의의 단위셀 영역 상에 제1

반도체층을 형성하는 단계;

(c) 상기 제1 반도체층 상에는 격벽층을, 상기 다수의 배선영역 중의 임의의 배선영역 상에는 분리층을 동시에 형성하는 단계;

(d) 상기 격벽층에 의하여 상기 제1 반도체층 상의 영역이 제1 영역과 제2 영역으로 구획될 때, 상기 제2 영역 상에 제2 반도체층을 형성하는 단계; 및

(e) 상기 제1 반도체층 상에 제1 전극층, 상기 제2 반도체층 상에 제2 전극층, 상기 분리층 상에 전극 연결층을 형성하는 단계를 포함하는 것을 특징으로 하는 태양전지의 제조방법.

[청구항 28]

(a) 다수의 단위셀 영역과 상기 단위셀 영역 사이에 위치하는 다수의 배선영역을 포함하는 기판을 제공하는 단계;

(b) 상기 다수의 단위셀 영역 중의 임의의 단위셀 영역 상에 제1 반도체층을 형성하는 단계;

(c) 상기 다수의 배선영역 중의 임의의 배선영역 상에 분리층을 형성하는 단계;

(d) 상기 제1 반도체층 상에 형성될 격벽층에 의하여 상기 제1 반도체층 상의 영역이 제1 영역과 제2 영역으로 구획될 때, 상기 제2 영역 상에 제2 반도체층을 형성하는 단계;

(e) 상기 제1 반도체층 상에 격벽층을 형성하는 단계; 및

(f) 상기 제1 반도체층 상에 제1 전극층, 상기 제2 반도체층 상에 제2 전극층, 상기 분리층 상에 전극 연결층을 형성하는 단계를 포함하는 것을 특징으로 하는 태양전지의 제조방법.

[청구항 29]

제27항 또는 제28항에 있어서,

상기 기판은 유리, 플라스틱 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.

[청구항 30]

제27항 또는 제28항에 있어서,

상기 기판의 적어도 일면은 텍스처링되는 것을 특징으로 하는 태양전지의 제조방법.

[청구항 31]

제27항 또는 제28항에 있어서,

상기 기판과 상기 제1 반도체층 사이에 나노 홀이 형성되는 것을 특징으로 하는 태양전지의 제조방법.

[청구항 32]

제27항 또는 제28항에 있어서,

상기 제1 반도체층은 p형 반도체층인 것을 특징으로 하는 태양전지의 제조방법.

[청구항 33]

제32항에 있어서,

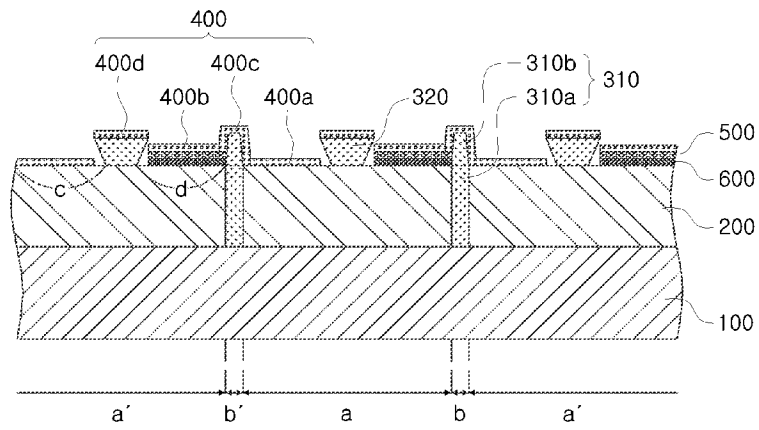
상기 제1 반도체층은 CIGS(Copper Indium Gallium Selenide), CdTe 또는 CZTS(Copper Zinc Tin Selenide) 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.

- [청구항 34] 제27항 또는 제28항에 있어서,
상기 격벽층은 역사다리꼴 형상을 갖는 포토레지스트층인 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 35] 제27항 또는 제28항에 있어서,
상기 전극층은 Mo, Al, Ag, Au, Cu, Pt, Ni, Pd, Ti, Sn, Sb, Co, Tr, Ru, Rh 또는 Cd 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 36] 제27항 또는 제28항에 있어서,
상기 제2 반도체층은 n형 반도체층인 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 37] 제36항에 있어서,
상기 제2 반도체층은 ZnO, ZrO를 포함하는 금속산화물, GaN를 포함하는 금속질화물, $\text{In}(\text{OH})_x\text{S}_y$, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{S}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{S}_q$, $\text{Me}_x\text{Zn}_y(\text{OH})_z\text{Se}_q$, $\text{Me}_x\text{In}_y(\text{OH})_z\text{Se}_q$ 를 포함하는 금속수화물, 비정질 실리콘, 전도성 고분자 또는 반도체 유기물 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 38] 제27항 또는 제28항에 있어서,
상기 제1 반도체층과 상기 제1 전극층 사이에 홀 주입층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 39] 제38항에 있어서,
상기 홀 주입층의 일함수(work function)는 상기 제1 반도체층 및 상기 제1 전극층의 일함수(work function)의 사이값을 가지며, 금속, 금속산화물, 금속질화물, 금속황화물, 금속 킬레이트(chelate), 유기물질 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 40] 제39항에 있어서,
상기 홀 주입층의 일함수는 3.0 eV 내지 7.0 eV인 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 41] 제27항 또는 제28항에 있어서,
상기 제1 반도체층과 상기 제2 반도체층 사이에 버퍼층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 42] 제41항에 있어서,
상기 버퍼층의 에너지 밴드는 상기 제1 반도체층과 상기 제2 반도체층의 에너지 밴드의 사이값을 가지며, 금속, 금속합금, ZnO_x 를 포함하는 금속산화물, GaN, $\text{Me}_x\text{Ga}_y\text{N}_z$ 를 포함하는 금속질화물, $\text{Zn}(\text{OH})_x$ 를 포함하는 금속수화물, CdS, ZnS_x , $\text{In}(\text{OH})_x\text{S}_y$, InS, Me_xZn_y

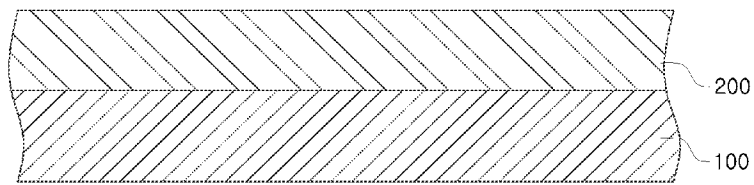
- (OH)_zS_q, Me_xIn_y(OH)_zS_q를 포함하는 금속황화물, ZnSe, PbSe, Me_xZn_y(OH)_zSe_q, Me_xIn_y(OH)_zSe_q를 포함하는 금속셀레나화물, 전도성 고분자 또는 반도체 유기물 중에서 어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 43] 제27항 또는 제28항에 있어서,
상기 분리층은 상기 제1 반도체층과 실질적으로 동일한 두께로 형성되는 제1 분리층과 상기 제1 분리층의 일단부측과 동일층으로 형성되는 제2 분리층을 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 44] 제43항에 있어서,
상기 제2 분리층은 사다리꼴 형상을 갖는 포토레지스트층인 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 45] 제27항 또는 제28항에 있어서,
상기 전극 연결층은 상기 임의의 단위셀 영역과 이웃하는 단위셀 영역 상에 형성되는 제1 전극층의 일단측과 동일층으로 연결되는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 46] 제45항에 있어서,
상기 전극 연결층에 의하여, 상기 임의의 단위셀 영역과 상기 임의의 단위셀 영역과 이웃하는 단위셀 영역간에 전기적으로 직렬 연결되며, 상기 기판 상의 모든 단위셀 영역이 전기적으로 직렬 연결되는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 47] 제27항 또는 제28항에 있어서,
상기 기판과 상기 제1 반도체층 사이에 형성되는 저반사층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 48] 제47항에 있어서,
상기 저반사층의 굴절률은 상기 기판과 상기 제1 반도체층의 굴절률의 사이값을 가지는 물질을 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 49] 제48항에 있어서,
상기 저반사층은 Si_xN_y, SiO_xN_y, Al₂O₃, MgO, TiO₂, SiO₂, SnO_x, MgF_x 중 적어도 어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 50] 제27항 또는 제28항에 있어서,
상기 분리층은 상기 제1 반도체층의 모서리를 커버하며, 절연층으로 기능하는 것을 특징으로 하는 태양전지의 제조방법.
- [청구항 51] 제50항에 있어서,
상기 절연층은 SiO_x, SiN_x, 고분자 또는 포토레지스트 중 적어도

- [청구항 52] 어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.
제27항 또는 제28항에 있어서,
상기 분리층 상에 형성되며, 상기 분리층과 상기 제1 반도체층의
모서리를 커버하는 절연층을 더 포함하는 것을 특징으로 하는
태양전지의 제조방법.
- [청구항 53] 제52항에 있어서,
상기 절연층은 SiO_x , SiN_x , 고분자 또는 포토레지스트 중 적어도
어느 하나를 포함하는 것을 특징으로 하는 태양전지의 제조방법.

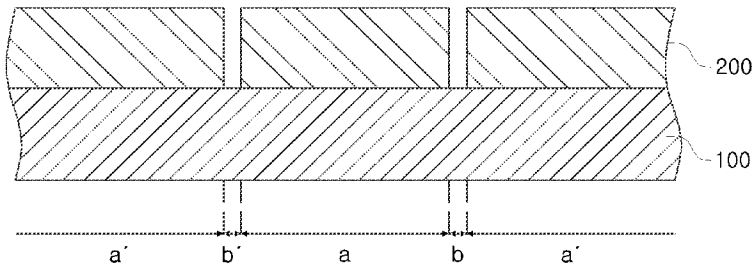
[Fig. 1]



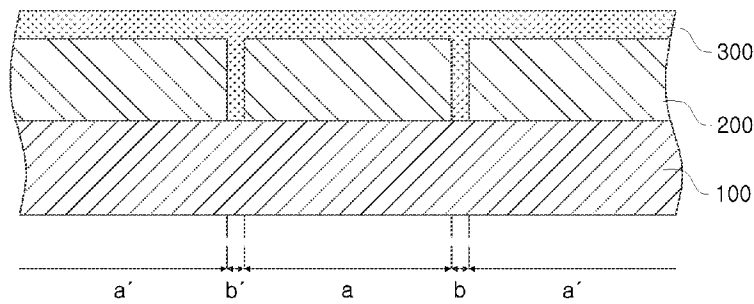
[Fig. 2a]



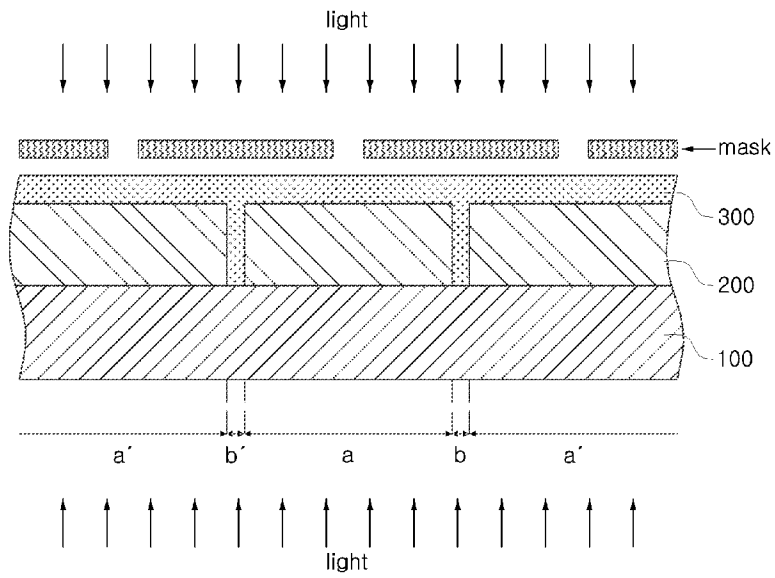
[Fig. 2b]



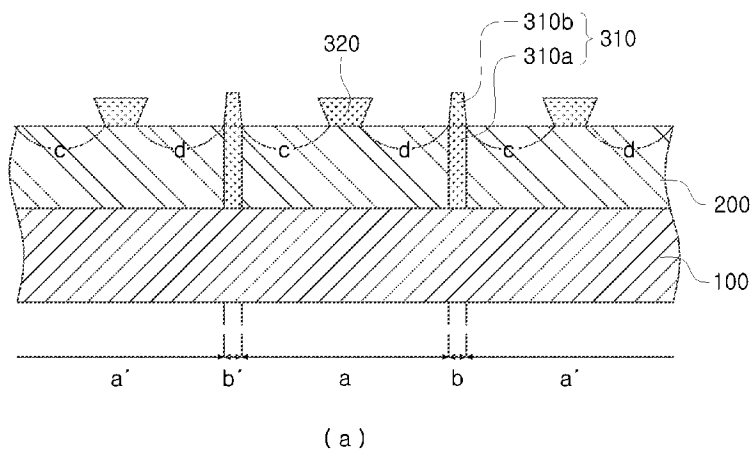
[Fig. 2c]



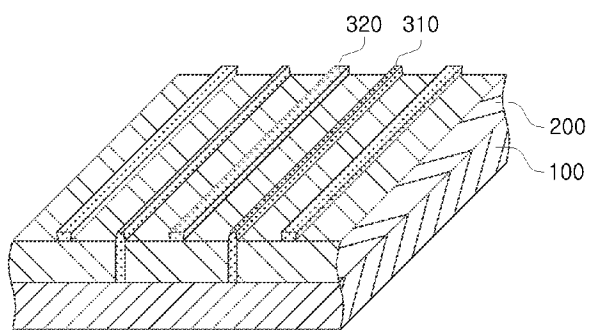
[Fig. 2d]



[Fig. 2e]

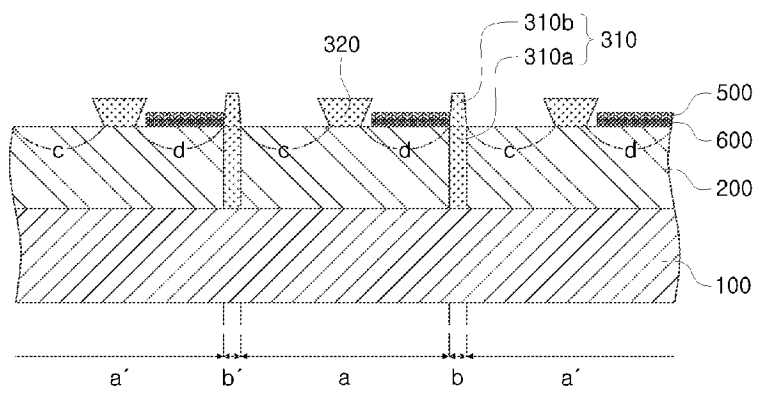


(a)

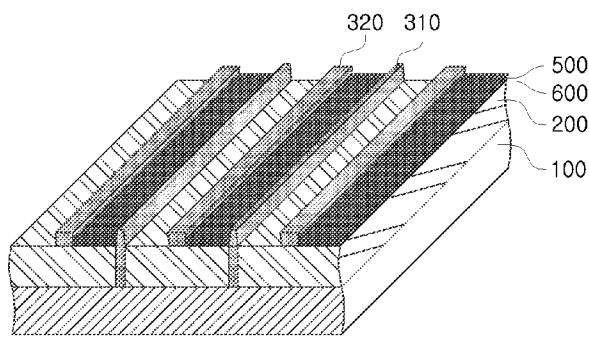


(b)

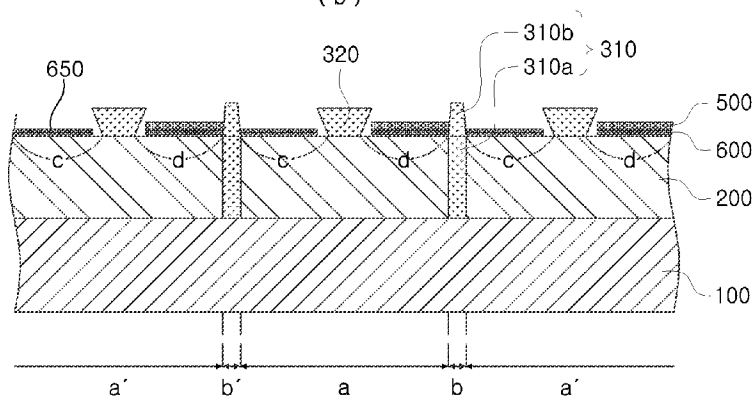
[Fig. 2f]



(a)

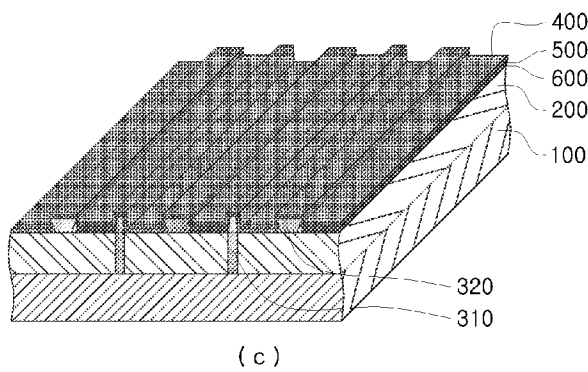
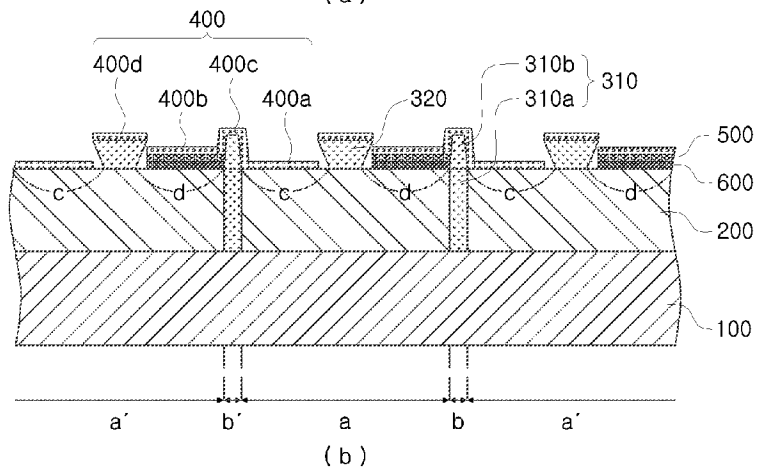
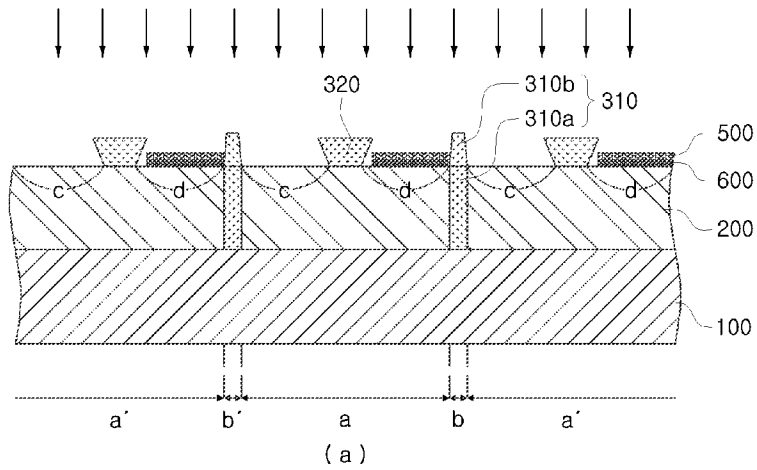


(b)

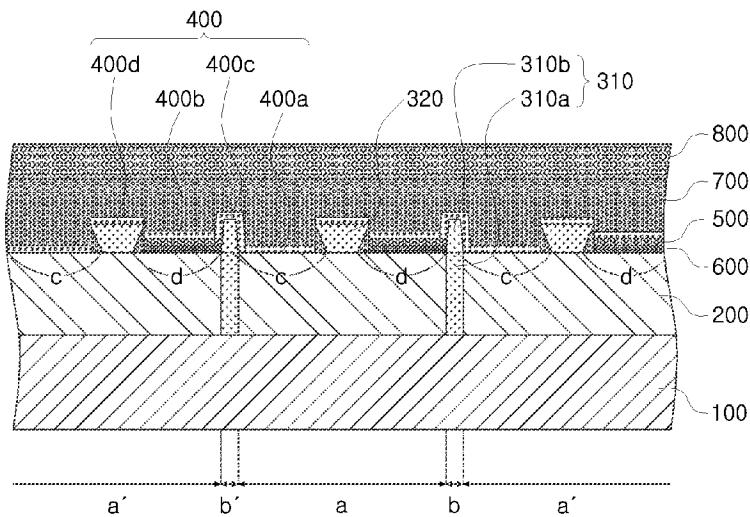


(c)

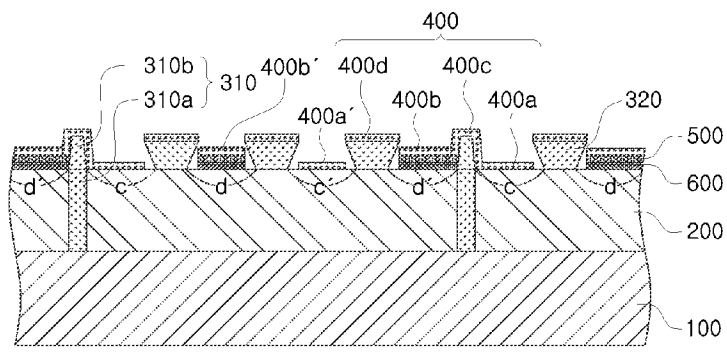
[Fig. 2g]



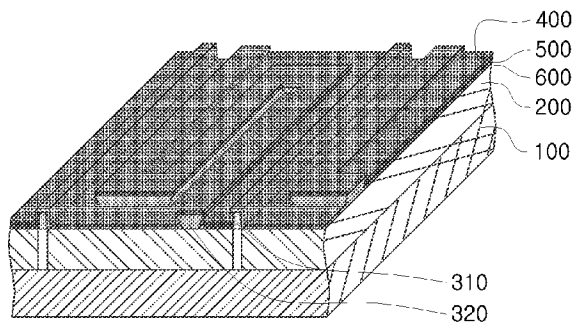
[Fig. 2h]



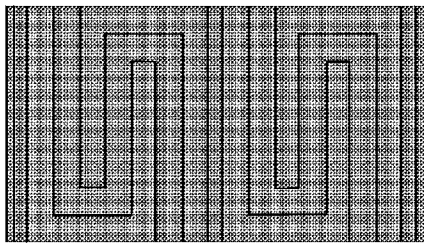
[Fig. 3]



(a)

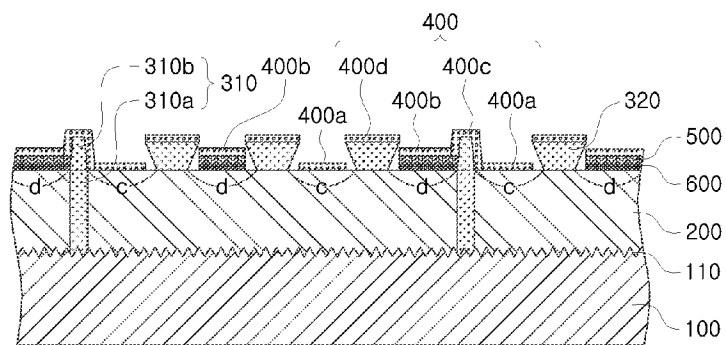


(b)

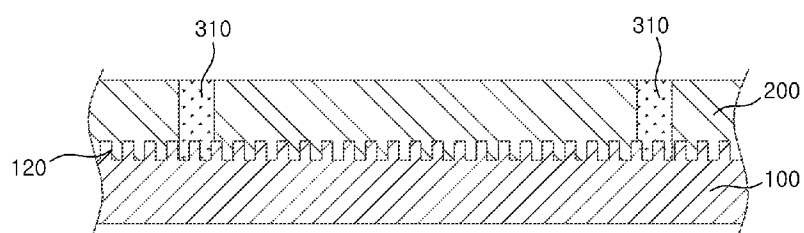


(c)

[Fig. 4]

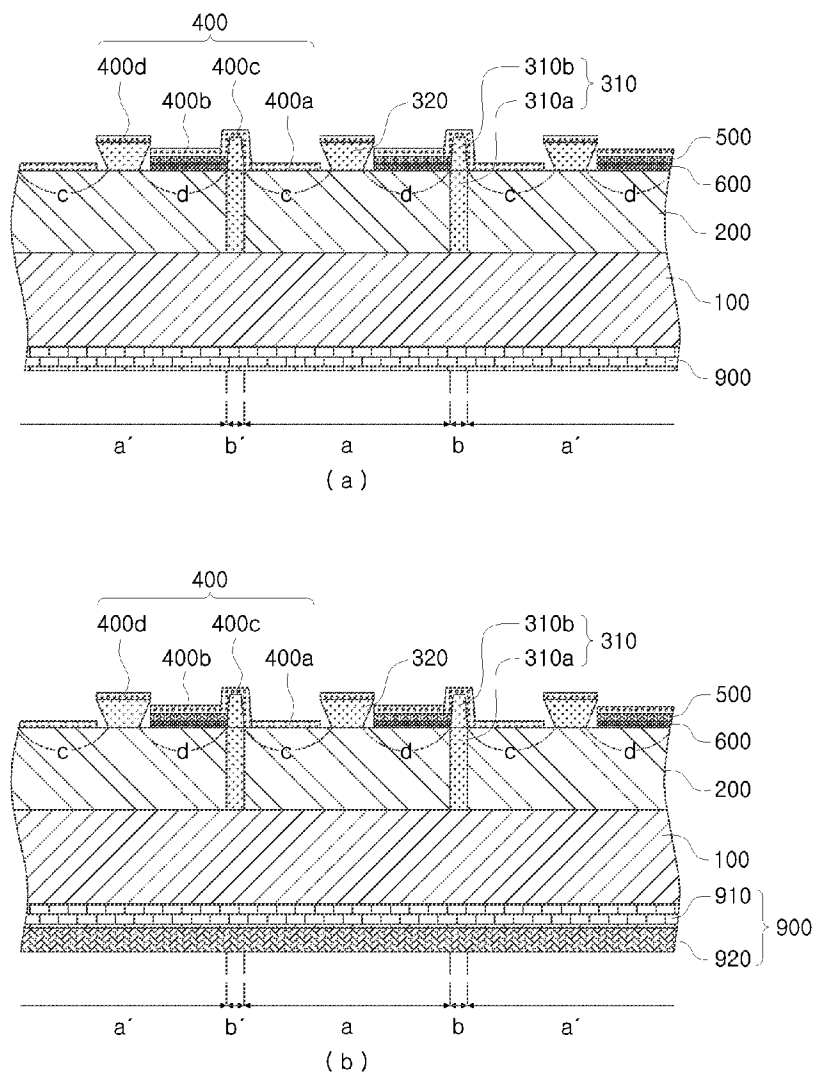


(a)



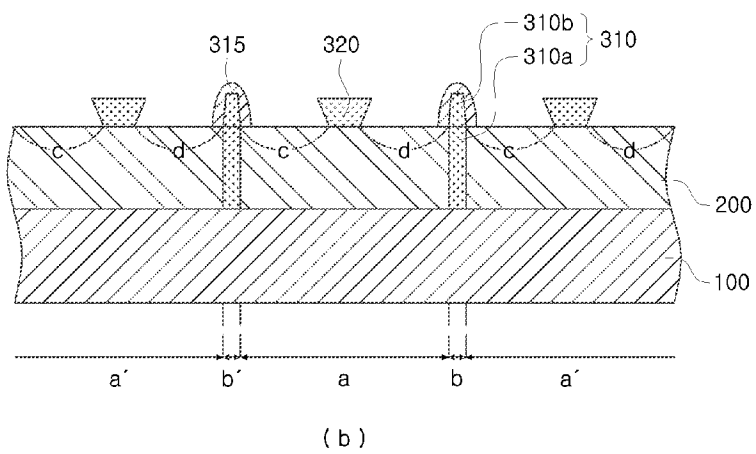
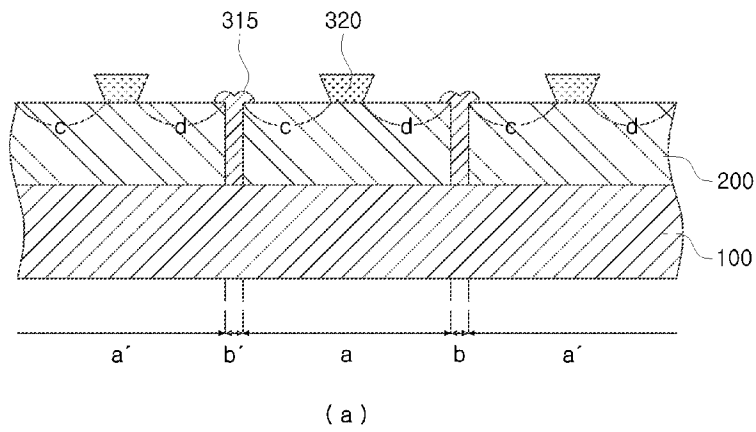
(b)

[Fig. 5]

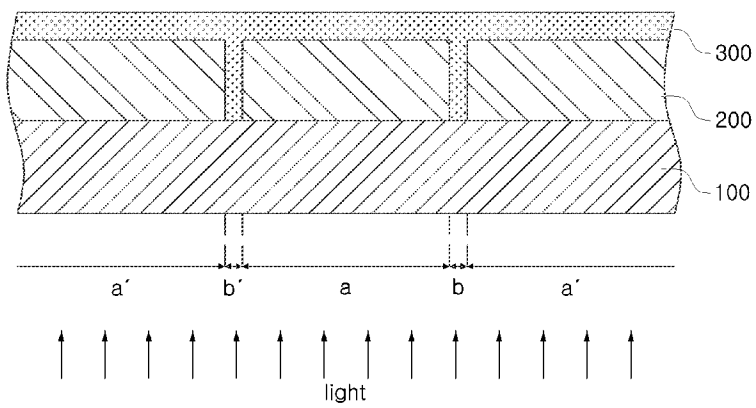


(b)

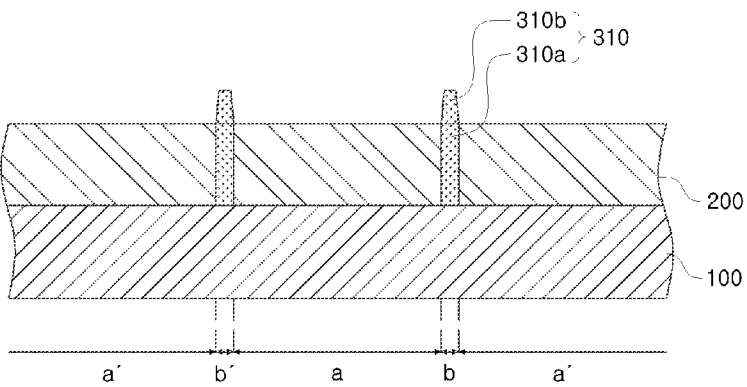
[Fig. 7]



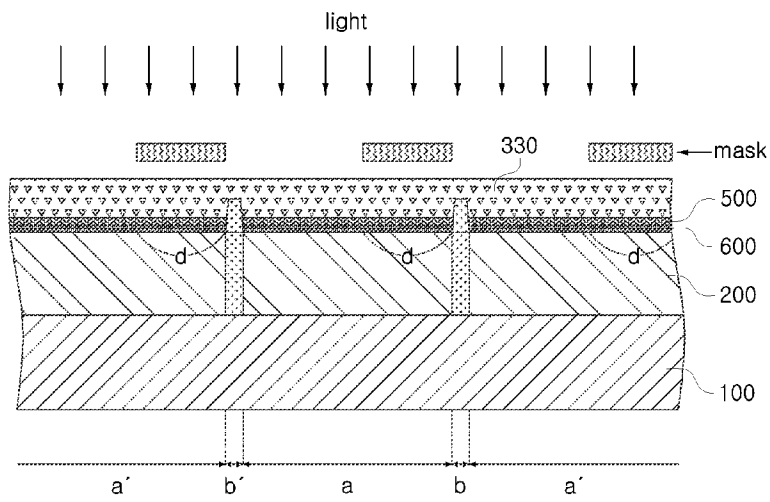
[Fig. 8a]



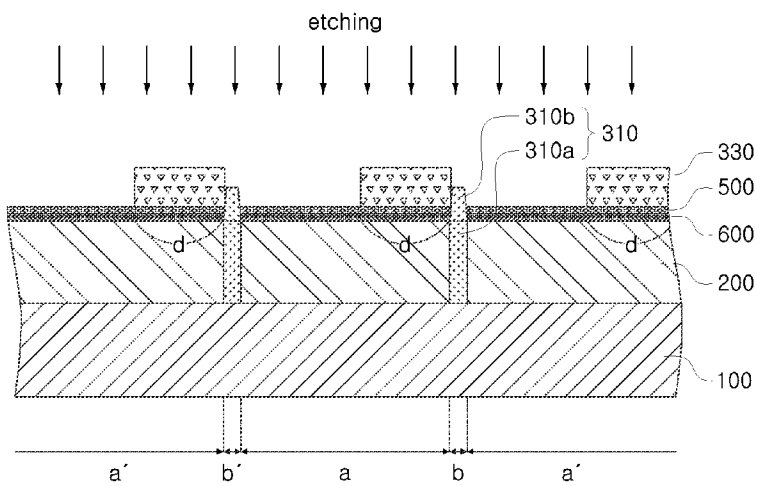
[Fig. 8b]



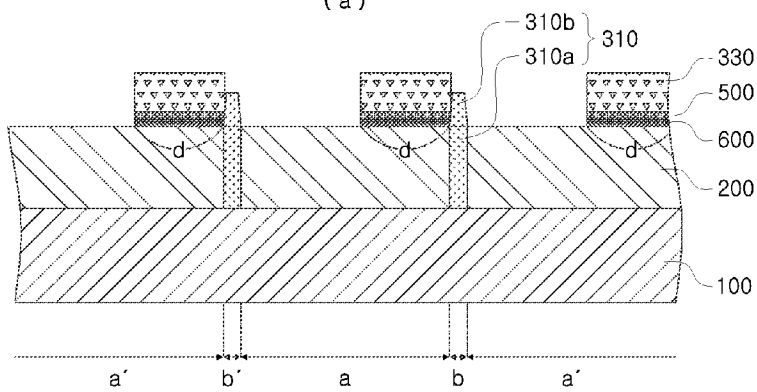
[Fig. 8c]



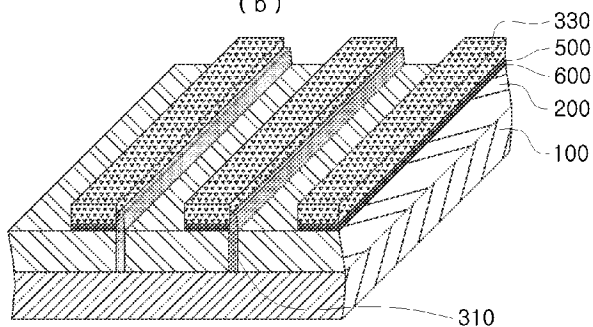
[Fig. 8d]



(a)

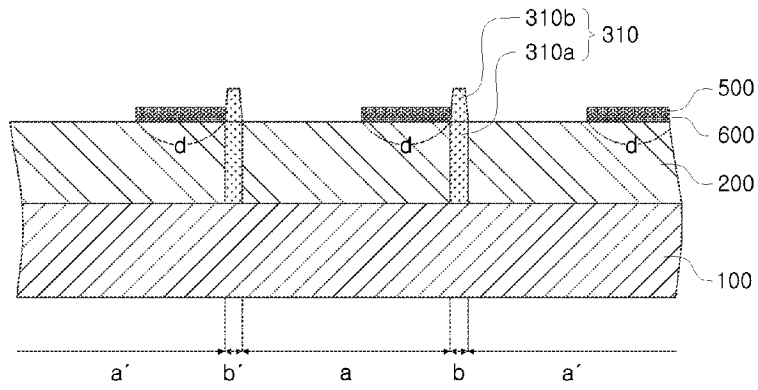


(b)

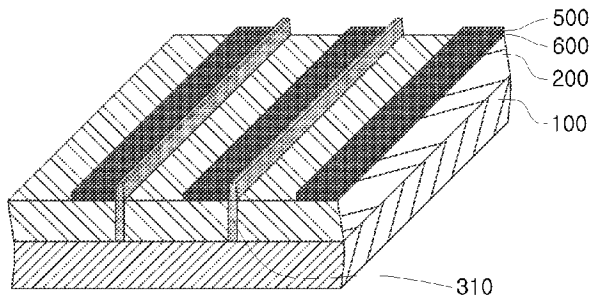


(c)

[Fig. 8e]

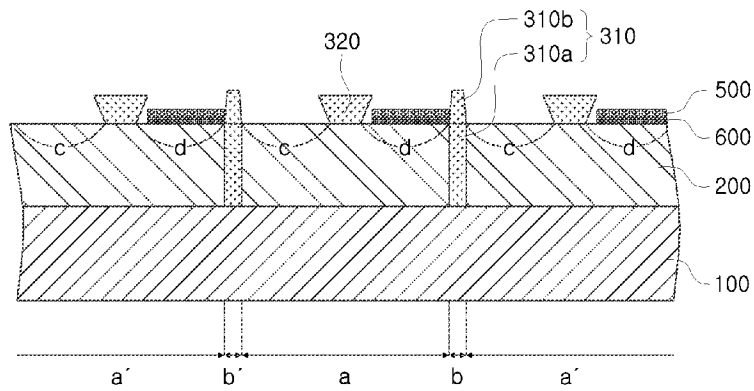


(a)

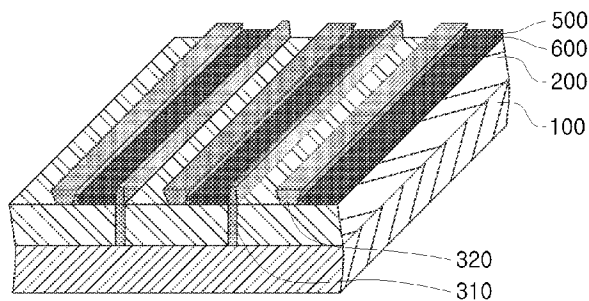


(b)

[Fig. 8f]



(a)



(b)

[Fig. 8g]

