



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년01월25일
(11) 등록번호 10-2206739
(24) 등록일자 2021년01월19일

(51) 국제특허분류(Int. Cl.)
G01S 13/06 (2006.01) G01S 7/03 (2006.01)
(21) 출원번호 10-2013-0160652
(22) 출원일자 2013년12월20일
심사청구일자 2018년12월13일
(65) 공개번호 10-2015-0073288
(43) 공개일자 2015년07월01일
(56) 선행기술조사문헌
US05462058 A*
(뒷면에 계속)

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
칭화대학교
중국 베이징 100084 하이디안 디스트릭트 칭화 유니버시티
(72) 발명자
김종진
경기 화성시 동탄공원로 21-12, 905동 703호 (능동, 푸른마을포스코더샵아파트)
김동욱
서울 서초구 동광로46길 13-9, 401호 (반포동, 그린파크)
(뒷면에 계속)
(74) 대리인
특허법인 무한

전체 청구항 수 : 총 15 항

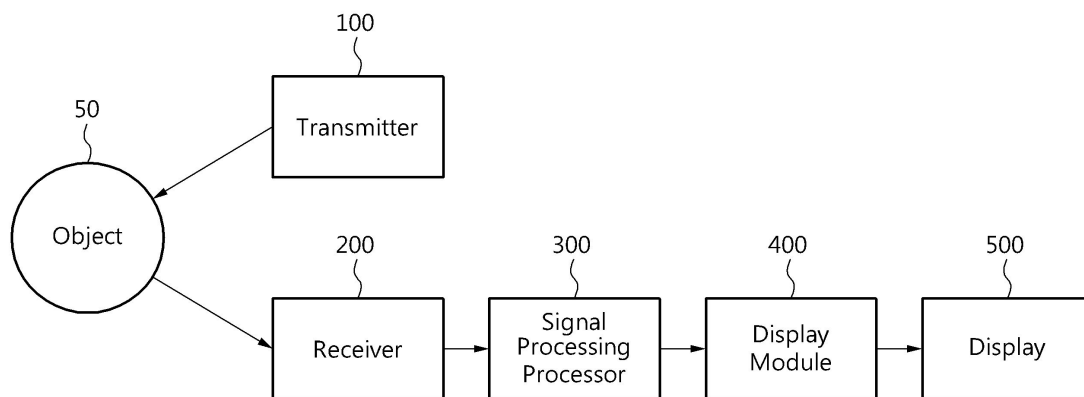
심사관 : 김민성

(54) 발명의 명칭 수신기, 이의 동작 방법, 및 이를 포함하는 빔포밍 레이더 시스템

(57) 요약

수신기, 이의 동작 방법 및 이를 포함하는 빔포밍 레이더 시스템이 개시된다. 일 실시예에 따른 빔포밍을 이용한 수신기는 상기 수신기의 안테나를 통해 물체로부터 반사된 신호를 수신하고, 상기 수신된 신호를 복조하여 복조 신호를 생성하는 복조 회로와, 기준 클럭 신호들에 기초하여 상기 복조 신호를 상기 물체의 정적인 움직임에 연관된 정적 지연 정보와 상기 물체의 동적인 움직임에 연관된 동적 지연 정보를 포함하는 디지털 신호로 생성하는 시간 지연 회로를 포함할 수 있다.

대표도



(72) 발명자
천, 시권
중국 베이징 100084 하이디안 디스트릭트 칭화대학
교
이우근
중국 베이징 100084 하이디안 디스트릭트 칭화대학
교
왕, 지후아
중국 베이징 100084 하이디안 디스트릭트 칭화대학
교

(56) 선행기술조사문헌
US07015856 B1*
US20020007119 A1*
US20110148707 A1*
US20120191155 A1*
*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

빔포밍(beam-forming)을 이용한 수신기에 있어서,

상기 수신기의 안테나를 통해 물체(object)로부터 반사된 신호를 수신하고, 상기 수신된 신호를 복조하여 복조 신호를 생성하는 복조 회로;

기준 클락 신호들에 의해 정의된 검출 윈도우를 이용하여 상기 복조 신호의 위상 변화를 검출하는 위상 검출 회로; 및

상기 위상 변화에 기초하여 상기 복조 신호를 튜닝하여, 상기 기준 클락 신호들에 기초하여 상기 복조 신호를 상기 물체의 정적인 움직임에 연관된 정적 지연 정보와 상기 물체의 동적인 움직임에 연관된 동적 지연 정보를 포함하는 디지털 신호로 생성하는 시간 지연 회로

를 포함하고,

상기 정적 지연 정보 및 상기 동적 지연 정보는 물체로 의해 발생한 반사된 신호의 지연에 연관된 정보를 포함하는

수신기.

청구항 2

제1항에 있어서,

상기 정적 지연 정보는 DC 오프셋이고, 상기 동적 지연 정보는 AC 성분인 수신기.

청구항 3

제1항에 있어서,

상기 디지털 신호에 포함된 상기 정적 지연 정보를 필터링하기 위한 필터링 회로

를 더 포함하는 수신기.

청구항 4

제3항에 있어서,

상기 디지털 신호를 가산하기 위한 가산기(adder)

를 더 포함하는 수신기.

청구항 5

제4항에 있어서,

상기 가산기는 상기 필터링 회로의 후단에 접속되는 수신기.

청구항 6

제4항에 있어서,
 상기 가산기는 상기 시간 지연 회로와 상기 필터링 회로의 사이에 접속되는 수신기.

청구항 7

제3항에 있어서,
 상기 필터링 회로는 HPF 및 BPF 중 적어도 어느 하나로 구현되는 수신기.

청구항 8

제1항에 있어서,
 상기 복조 회로는,
 상기 반사된 신호를 증폭하고, 증폭 신호를 생성하는 LNA(low noise amplifier); 및
 상기 증폭 신호를 복조하고, 상기 복조 신호를 생성하는 복조기(demodulator)
 를 포함하는 수신기.

청구항 9

삭제

청구항 10

제1항에 있어서,
 상기 시간 지연 회로는,
 상기 위상 변화가 상기 검출 윈도우 내에서 검출될 때, 상기 기준 클락 신호들에 기초하여 상기 복조 신호를 상
 기 디지털 신호로 생성하는 수신기.

청구항 11

빔포밍(beam-forming)을 이용한 수신기의 동작 방법에 있어서,
 상기 수신기의 안테나들을 통해 물체(object)로부터 반사된 신호들을 수신하는 단계;
 상기 수신된 신호들을 복조하여 복조 신호들을 생성하는 단계;
 기준 클락 신호들에 의해 정의된 검출 윈도우를 이용하여 상기 복조 신호의 위상 변화를 검출하는 단계; 및
 상기 위상 변화에 기초하여 상기 복조 신호를 튜닝하여, 상기 기준 클락 신호들에 기초하여 상기 복조 신호들을
 TDC 방식을 통해 상기 물체의 정적인 움직임에 연관된 정적 지연 정보와 상기 물체의 동적인 움직임에 연관된
 동적 지연 정보를 포함하는 디지털 신호들로 생성하는 단계
 를 포함하는 수신기의 동작 방법.

청구항 12

제11항에 있어서,

상기 정적 지연 정보는 DC 오프셋이고, 상기 동적 지연 정보는 AC 성분인 수신기의 동작 방법.

청구항 13

제11항에 있어서,
상기 디지털 신호들을 합성하는 단계
를 더 포함하는 수신기의 동작 방법.

청구항 14

제13항에 있어서,
상기 디지털 신호들에 포함된 상기 정적 지연 정보를 필터링하는 단계
를 더 포함하는 수신기의 동작 방법.

청구항 15

제11항에 있어서,
상기 복조 신호들을 생성하는 단계는,
상기 반사된 신호들을 증폭하고, 증폭 신호들을 생성하는 단계; 및
상기 증폭 신호들을 복조하고, 상기 복조 신호들을 생성하는 단계
를 포함하는 수신기의 동작 방법.

청구항 16

제11항에 있어서,
상기 디지털 신호들을 생성하는 단계는,
상기 위상 변화가 상기 검출 윈도우 내에서 검출될 때, 상기 기준 클락 신호들에 기초하여 상기 복조 신호들을
상기 디지털 신호로 생성하는 단계
를 포함하는 수신기의 동작 방법.

발명의 설명

기술 분야

[0001] 아래 실시예들은 수신기, 이의 동작 방법, 및 이를 포함하는 빔포밍 레이더 시스템에 관한 것이다.

배경 기술

[0002] 빔포밍 레이더 구조들은 빔포밍을 위해 시간 지연 회로(timing delay circuit)가 필요하다. 상기 빔포밍 레이더 구조들은 아날로그 빔포머(analog beamformer) 방식과 디지털 빔포머(digital beamformer) 방식을 이용한다.

[0003] 상기 아날로그 빔포머 방식은 여러 개의 전송 패스(transmission path)를 두어 각 전송 패스를 통해서 수신된 신호들을 더한다. 상기 아날로그 빔포머 방식은 SNR(signal to noise ratio)을 확보하기 위해 상기 각 전송 패스를 통해서 수신된 신호들이 동위상을 갖도록 지연(delay)을 조정하는 것이 필요하다.

[0004] 상기 디지털 빔포머 방식은 ADC(analog-to-digital converter)를 사용하여 디지털 도메인에서 빔포밍하는 것이다. 다만, 상기 디지털 빔포머 방식도 상기 디지털 도메인에서 여러 개의 전송 패스로부터 수신된 신호들 간의 지연을 보상하여 신호를 합쳐야 한다.

발명의 내용

해결하려는 과제

[0005] 실시예들은 TDC 방식을 통해 물체의 정적인 움직임에 연관된 정적 지연을 DC 오프셋으로 변환하고, 상기 물체의 동적인 움직임에 연관된 동적 지연을 AC 성분으로 변환하는 기술을 제공할 수 있다.

[0006] 또한, 실시예들은 반사된 신호들의 동위상을 위한 지연 셀 없이 상기 신호들의 SNR을 개선할 수 있다.

과제의 해결 수단

[0007] 일 실시예에 따른 빔포밍(beam-forming)을 이용한 수신기는 상기 수신기의 안테나를 통해 물체(object)로부터 반사된 신호를 수신하고, 상기 수신된 신호를 복조하여 복조 신호를 생성하는 복조 회로와, 기준 클락 신호들에 기초하여 상기 복조 신호를 상기 물체의 정적인 움직임에 연관된 정적 지연 정보와 상기 물체의 동적인 움직임에 연관된 동적 지연 정보를 포함하는 디지털 신호로 생성하는 시간 지연 회로를 포함할 수 있다.

[0008] 상기 정적 지연 정보는 DC 오프셋이고, 상기 동적 지연 정보는 AC 성분일 수 있다.

[0009] 상기 수신기는 상기 디지털 신호에 포함된 상기 정적 지연 정보를 필터링하기 위한 필터링 회로를 더 포함할 수 있다.

[0010] 상기 수신기는 상기 디지털 신호를 가산하기 위한 가산기(adder)를 더 포함할 수 있다.

[0011] 상기 가산기는 상기 필터링 회로의 후단에 접속될 수 있다.

[0012] 상기 가산기는 상기 필터링 회로의 후단에 접속될 수 있다.

[0013] 상기 필터링 회로는 HPF 및 BPF 중 적어도 어느 하나로 구현될 수 있다.

[0014] 상기 복조 회로는 상기 반사된 신호를 증폭하고, 증폭 신호를 생성하는 LNA(low noise amplifier)와, 상기 증폭 신호를 복조하고, 상기 복조 신호를 생성하는 복조기(demodulator)를 포함할 수 있다.

[0015] 상기 수신기는 상기 기준 클락 신호들에 의해 정의된 검출 윈도우를 이용하여 상기 변조 신호의 위상 변화를 검출하는 위상 검출 회로를 더 포함할 수 있다.

[0016] 상기 시간 지연 회로는 상기 위상 변화가 상기 검출 윈도우 내에서 검출될 때, 상기 기준 클락 신호들에 기초하여 상기 변조 신호를 상기 디지털 신호로 생성할 수 있다.

[0017] 일 실시예에 따른 빔포밍(beam-forming)을 이용한 수신기의 동작 방법은 상기 수신기의 안테나들을 통해 물체(object)로부터 반사된 신호들을 수신하는 단계와, 상기 수신된 신호들을 복조하여 복조 신호들을 생성하는 단계와, 기준 클락 신호들에 기초하여 상기 복조 신호들을 TDC 방식을 통해 상기 물체의 정적인 움직임에 연관된 정적 지연 정보와 상기 물체의 동적인 움직임에 연관된 동적 지연 정보를 포함하는 디지털 신호들로 생성하는 단계를 포함할 수 있다.

[0018] 상기 정적 지연 정보는 DC 오프셋이고, 상기 동적 지연 정보는 AC 성분일 수 있다.

[0019] 상기 방법은 상기 디지털 신호들을 합성하는 단계를 더 포함할 수 있다.

[0020] 상기 방법은 상기 디지털 신호들에 포함된 상기 정적 지연 정보를 필터링하는 단계를 더 포함할 수 있다.

[0021] 상기 복조 신호들을 생성하는 단계는 상기 반사된 신호들을 증폭하고, 증폭 신호들을 생성하는 단계와, 상기 증폭 신호들을 복조하고, 상기 복조 신호들을 생성하는 단계를 포함할 수 있다.

[0022] 상기 디지털 신호들을 생성하는 단계는 상기 기준 클락 신호들에 의해 정의된 검출 윈도우를 이용하여 상기 변조 신호들의 위상 변화를 검출하는 단계와, 상기 검출 결과 상기 위상 변화가 상기 검출 윈도우 내에서 검출될 때, 상기 기준 클락 신호들에 기초하여 상기 복조 신호들을 상기 디지털 신호로 생성하는 단계를 포함할 수 있다.

도면의 간단한 설명

- [0023] 도 1은 일 실시예에 따른 빔포밍 레이더 시스템의 개략적인 블록도이다.
- 도 2는 도 1에 도시된 수신기의 개략적인 블록도이다.
- 도 3은 도 2에 도시된 위상 검출 회로의 동작을 설명하기 위한 블록도이다.
- 도 4는 도 2에 도시된 TDC의 개략적인 블록도이다.
- 도 5는 도 2에 도시된 수신기의 동작 방법을 설명하기 위한 플로우 차트이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 이하, 실시예들을 첨부된 도면을 참조하여 상세하게 설명한다.
- [0025] 도 1은 일 실시예에 따른 빔포밍 레이더 시스템의 개략적인 블록도이다.
- [0026] 도 1을 참조하면, 빔포밍 레이더 시스템(*beam-forming radar system*; 10)은 송신기(*transmitter*; 100), 수신기(*receiver*; 200), 신호 처리 프로세서(*signal processing processor*; 300), 디스플레이 모듈(*display module*; 400), 및 디스플레이(*display*; 500)를 포함할 수 있다.
- [0027] 송신기(100)는 복수의 신호들을 생성하고, 상기 복수의 신호들을 물체(*object*; 50)로 출력할 수 있다. 예를 들어, 상기 복수의 신호들은 RF(*radio frequency*) 신호들, 임펄스 신호들, 또는 초광대역(*ultra-wideband*) 신호들일 수 있다.
- [0028] 수신기(200)는 물체(50)로부터 반사된 신호들을 수신하고, 상기 수신된 신호들을 복조하여 복조 신호들을 생성할 수 있다. 수신기(200)는 기준 클럭 신호들에 기초하여 상기 복조 신호들을 TDC(*time-to-digital converter*) 방식을 통해 물체(50)의 정적인 움직임에 연관된 정적 지연 정보와 물체(50)의 동적인 움직임에 연관된 동적 지연 정보를 포함하는 디지털 신호들을 생성할 수 있다. 예를 들어, 상기 정적 지연 정보는 물체(50)의 정적인 움직임으로 인해 발생한 반사된 신호의 정적 지연에 연관된 정보일 수 있다. 상기 동적 지연 정보는 물체(50)의 동적인 움직임으로 인해 발생한 반사된 신호의 동적 지연에 연관된 정보일 수 있다.
- [0029] 일 실시예에 따라 수신기(200)는 빔포밍을 이용하는 청각 장치에 구현될 수 있다. 상기 청각 장치는 사용자의 귀에 탈부착 식으로(*detachably*) 고정되거나 밀착되어 상기 사용자에게 외부로부터 발생한 소리에 기초한 오디오 신호를 제공할 수 있는 모든 장치를 의미할 수 있다. 상기 청각 장치는 상기 오디오 신호를 증폭하여 상기 사용자가 증폭된 오디오 신호를 인식할 수 있도록 도와주는 보청기(*hearing aid*)를 포함할 수 있다. 상기 청각 장치는 보청 기능이 지원되는 시스템(예컨대, 모바일 장치(*mobile device*), TV, 및 CE/IT 장치 등), 소리 또는 방송 중계 기능이 있는 플러그인 악세서리(또는 보청기용 모듈), 또는 보청 기능이 있는 칩을 포함할 수 있다. 예를 들어, 상기 청각 장치는 한쪽 귀에서 오디오 신호를 발생하는 모노럴(*monaural*) 장치 및 양쪽 귀에서 상기 오디오 신호를 발생하는 바이노럴(*binaural*) 장치를 포함할 수 있다.
- [0030] 물체(50)의 정적인 움직임은 물체(50)가 특정 위치에서 거의 움직임이 없는 것을 의미할 수 있다. 정적 지연 정보는 상기 특정 위치에서 움직임이 거의 없는 물체(50)로 인한 반사된 신호의 지연 정보를 포함할 수 있다. 상기 정적 지연 정보는 물체(50)의 고정된(*static*) 특정 위치로 인해 물체(50)로부터 반사된 신호가 지연되는 지연 정보를 포함할 수 있다. 예를 들어, 물체(50)가 심장인 경우, 상기 정적 지연 정보는 인간의 고정된 위치에 위치하는 상기 심장으로 인해 반사된 신호가 지연되는 지연 정보일 수 있다.
- [0031] 물체(50)의 동적인 움직임은 물체(50)가 특정 위치에서 움직임이 있는 것을 의미할 수 있다. 동적 지연 정보는 상기 특정 위치에서 움직임이 활발한 물체(50)로 인해 반사된 신호가 지연되는 지연 정보를 포함할 수 있다. 예를 들어, 물체(50)가 심장인 경우, 상기 동적 지연 정보는 상기 심장의 박동으로 인해 반사된 신호가 지연되는 지연 정보일 수 있다.
- [0032] 신호 처리 프로세서(300)는 수신기(200)로부터 생성된 디지털 신호들을 처리할 수 있다. 예를 들어, 신호 처리 프로세서(300)는 상기 디지털 신호들을 이용하여 빔포밍 레이더 시스템(10)과 물체(50)와의 거리를 계산할 수 있다. 신호 처리 프로세서(300)는 상기 디지털 신호들을 이용하여 물체(50)의 깊이를 계산할 수 있다. 또한, 신호 처리 프로세서(300)는 상기 디지털 신호들을 이용하여 송신기(100)로부터 송신된 신호와 수신기(200)로부

터 수신된 신호 사이의 지연 시간을 계산할 수 있다. 신호 처리 프로세서(300)는 상기 처리된 디지털 신호들을 디스플레이 모듈(400)로 전송할 수 있다.

- [0033] 디스플레이 모듈(400)은 신호 처리 프로세서(300)로부터 출력된 신호들을 처리하고, 물체(50)로부터 반사된 신호들에 상응하는 이미지 데이터를 생성할 수 있다. 디스플레이 모듈(400)은 상기 이미지 데이터를 디스플레이(500)로 전송할 수 있다.
- [0034] 디스플레이(500)는 디스플레이 모듈(400)로부터 출력된 이미지 데이터를 수신하고, 상기 이미지 데이터를 디스플레이할 수 있다.
- [0035] 예를 들어, 디스플레이(500)는 터치스크린, LCD(liquid crystal display), TFT-LCD(thin film transistor-liquid crystal display), LED(liquid emitting diode) 디스플레이, OLED(organic LED) 디스플레이, AMOLED(active matrix OLED) 디스플레이 또는 플렉시블(flexible) 디스플레이로 구현될 수 있다.
- [0036] 도 2는 도 1에 도시된 수신기의 개략적인 블록도이다.
- [0037] 도 1 및 도 2를 참조하면, 수신기(200)는 안테나 어레이(antenna array; 210), 복조 회로들(demodulation circuits; 230-1~230-4), 위상 검출 회로(phase detection circuit; 240), TDC들(time-to-digital converters; 250-1~250-4), 가산기(adder; 270), 및 필터링 회로(filtering circuit; 290)를 포함할 수 있다.
- [0038] 도 2에서는 설명의 편의를 위해 안테나를 4개, 복조 회로를 4개, 및 TDC(time-to-digital converter)를 4개만을 도시하였지만, 일 실시예에 따른 발명의 범위는 안테나의 개수, 복조 회로 개수 및/또는 TDC의 개수에 제한되지 않는다.
- [0039] 안테나 어레이(210)는 복수의 안테나들(210-1~210-4)을 포함할 수 있다. 복수의 안테나들(210-1~210-4)은 물체(50)로부터 반사된 신호들(RS1-RS4)을 수신할 수 있다. 예를 들어, 반사된 신호들(RS1-RS4) 각각은 송신기(100)로부터 송신된 신호들이 물체(50)로부터 반사되어 지연된 신호일 수 있다. 반사된 신호들(RS1-RS4) 각각은 서로 상이한 위상을 갖을 수 있다. 복수의 안테나들(210-1~210-4)은 반사된 신호들(RS1-RS4)을 복조 회로들(230-1~230-4)로 전송할 수 있다.
- [0040] 복조 회로들(230-1~230-4)은 반사된 신호들(RS1-RS4)을 복조하여 복조 신호들(PIN1~PIN4)을 생성할 있다. 각 복조 회로(230-1~230-4)는 각 저잡음 증폭 회로(low noise amplifier; 233-1 ~233-4) 및 각 복조기(demodulator; 235-1 및 235-4)를 포함할 수 있다.
- [0041] 예를 들어, 제1 복조 회로(230-1)는 제1 안테나(210-1)를 통해 반사된 신호(RS1)를 수신하고, 반사된 신호(RS1)를 복조하여 제1 복조 신호(PIN1)를 생성할 수 있다. 예를 들어, 제1 저잡음 증폭 회로(233-1)는 반사된 신호(RS1)를 증폭하고, 증폭 신호를 생성할 수 있다. 또한, 제1 저잡음 증폭 회로(233-1)는 반사된 신호(RS1)에 포함된 노이즈를 제거할 수 있다. 제1 복조기(235-1)는 상기 증폭 신호를 복조하고, 제1 복조 신호(PIN1)를 생성할 수 있다.
- [0042] 제2 복조 회로(230-2)는 제2 안테나(210-2)를 통해 반사된 신호(RS2)를 수신하고, 반사된 신호(RS2)를 복조하여 제2 복조 신호(PIN2)를 생성할 수 있다. 예를 들어, 제2 저잡음 증폭 회로(233-2)는 반사된 신호(RS2)를 증폭하고, 증폭 신호를 생성할 수 있다. 또한, 제2 저잡음 증폭 회로(233-2)는 반사된 신호(RS2)에 포함된 노이즈를 제거할 수 있다. 제2 복조기(235-2)는 상기 증폭 신호를 복조하고, 제2 복조 신호(PIN2)를 생성할 수 있다.
- [0043] 제3 복조 회로(230-3)는 제3 안테나(210-3)를 통해 반사된 신호(RS3)를 수신하고, 반사된 신호(RS3)를 복조하여 제3 복조 신호(PIN3)를 생성할 수 있다. 예를 들어, 제3 저잡음 증폭 회로(233-3)는 반사된 신호(RS3)를 증폭하고, 증폭 신호를 생성할 수 있다. 또한, 제3 저잡음 증폭 회로(233-3)는 반사된 신호(RS3)에 포함된 노이즈를 제거할 수 있다. 제3 복조기(235-3)는 상기 증폭 신호를 복조하고, 제3 복조 신호(PIN3)를 생성할 수 있다.
- [0044] 제4 복조 회로(230-4)는 제4 안테나(210-4)를 통해 반사된 신호(RS4)를 수신하고, 반사된 신호(RS4)를 복조하여 제4 복조 신호(PIN4)를 생성할 수 있다. 예를 들어, 제4 저잡음 증폭 회로(233-4)는 반사된 신호(RS4)를 증폭하고, 증폭 신호를 생성할 수 있다. 또한, 제4 저잡음 증폭 회로(233-4)는 반사된 신호(RS4)에 포함된 노이즈를 제거할 수 있다. 제4 복조기(235-4)는 상기 증폭 신호를 복조하고, 제4 복조 신호(PIN4)를 생성할 수 있다.
- [0045] 반사된 신호(RS1, RS2, RS3 또는 RS4)에 포함된 노이즈는 멀티-패스 페이딩(multi-path fading) 등으로 인해 발생할 수 있다.

- [0046] 복조 회로들(230-1~230-4)는 복조 신호들(PIN1~PIN4)을 TDC들(250-1~250-4)과 위상 검출 회로(240)로 전송할 수 있다.
- [0047] 위상 검출 회로(240)는 송신기(100)에 포함된 신호 생성기(signal generator; 미도시)로부터 생성된 신호들을 이용하여 기준 클락 신호들(PS0 및 PS1)을 생성할 수 있다. 예를 들어, 상기 신호 생성기로부터 생성된 신호들 각각은 서로 다른 위상을 갖는 복수의 클락 신호들일 수 있다. 상기 복수의 클락 신호들은 멀티-페이즈(multi-phase) 클락 신호들로 불릴 수도 있다. 기준 클락 신호들(PS0 및 PS1) 각각은 서로 다른 위상을 갖을 수 있다. 기준 클락 신호들(PS0 및 PS1) 각각의 주파수는 서로 동일할 수 있다.
- [0048] 위상 검출 회로(240)는 검출 윈도우(detection window)를 이용하여 변조 신호들(PIN1~PIN4)의 위상 변화를 검출할 수 있다. 상기 검출 윈도우는 기준 클락 신호들(PS0 및 PS1)에 정의될 수 있다. 위상 검출 회로(240)는 기준 클락 신호들(PS0 및 PS1)을 TDC들(250-1 내지 250-4)로 출력할 수 있다. 위상 검출 회로(240)의 위상 변화 검출 동작은 도 4를 참조하여 상세히 설명될 것이다.
- [0049] TDC들(250-1~250-4)은 기준 클락 신호들(PS0 및 PS1)에 기초하여 복조 신호들(PIN1~PIN4)을 물체(50)의 정적인 움직임에 연관된 정적 지연 정보와 물체(50)의 동적인 움직임에 연관된 동적 지연 정보를 포함하는 디지털 신호들(DS1~DS4)로 생성할 수 있다. 예를 들어, 디지털 신호들(DS1~DS4) 각각에 포함된 상기 정적 지연 정보는 물체(50)의 동일한 정적인 움직임 또는 상이한 정적인 움직임에 연관된 정보일 수 있다. 디지털 신호들(DS1~DS4) 각각에 포함된 상기 동적 지연 정보는 물체(50)의 동일한 동적인 움직임 또는 상이한 동적인 움직임에 연관된 정보일 수 있다. TDC들(250-1~250-4) 각각은 시간 지연 회로를 의미할 수 있다.
- [0050] 일 실시예에 따라, TDC들(250-1~250-4) 각각은 1 비트 델타-시그마 TDC로 구현될 수 있다.
- [0051] 제1 TDC(250-1)는 기준 클락 신호들(PS0 및 PS1)에 기초하여 제1 복조 신호(PIN1)를 물체(50)의 정적 지연 정보와 동적 지연 정보를 포함하는 제1 디지털 신호(DS1)로 생성할 수 있다. 제2 TDC(250-2)는 기준 클락 신호들(PS0 및 PS1)에 기초하여 제2 복조 신호(PIN2)를 물체(50)의 정적 지연 정보와 동적 지연 정보를 포함하는 제2 디지털 신호(DS2)로 생성할 수 있다. 제3 TDC(250-3)는 기준 클락 신호들(PS0 및 PS1)에 기초하여 제3 복조 신호(PIN3)를 물체(50)의 정적 지연 정보와 동적 지연 정보를 포함하는 제3 디지털 신호(DS3)로 생성할 수 있다. 제4 TDC(250-4)는 기준 클락 신호들(PS0 및 PS1)에 기초하여 제4 복조 신호(PIN3)를 물체(50)의 정적 지연 정보와 동적 지연 정보를 포함하는 제4 디지털 신호(DS4)로 생성할 수 있다.
- [0052] 도 2에 도시된 디지털 신호들(DS1~DS4)는 주파수 영역에서 표현된 것일 수 있다. 디지털 신호들(DS1~DS4)에서, 정적 지연 정보는 DC 오프셋이고, 동적 지연 정보는 AC 성분일 수 있다.
- [0053] 가산기(270)는 디지털 신호들(DS1~DS4)을 가산할 수 있다. 예를 들어, 가산기(270)는 디지털 신호들(DS1~DS4) 각각에 포함된 정적 지연 정보와 동적 지연 정보를 가산할 수 있다. 가산기(270)는 가산된 신호(SS)를 필터링 회로(290)로 출력할 수 있다.
- [0054] 필터링 회로(290)는 가산기(270)로부터 가산된 신호(SS)를 필터링할 수 있다. 예를 들어, 필터링 회로(290)는 상기 가산된 신호에 포함된 정적 지연 정보를 필터링할 수 있다. 필터링 회로(290)는 디지털 신호들(DS1~DS4) 각각의 정적 지연 정보, 예를 들어 DC 오프셋을 필터링할 수 있다. 필터링 회로(290)는 상기 가산된 신호에 포함된 노이즈를 필터링할 수 있다. 일 실시예에 따라, 필터링 회로(290)는 HPF(high pass filter)로 구현될 수 있다. 다른 실시예에 따라, 필터링 회로(290)는 BPF(band pass filter)로 구현될 수 있다.
- [0055] 필터링 회로(290)는 필터링된 신호(FS)를 신호 처리 프로세서(300)로 전송할 수 있다.
- [0056] 도 2에서는 가산기(270)가 TDC들(250-1~250-4)과 필터링 회로(290)의 사이에 접속되어 있지만, 실시예에 따라 가산기(270)는 필터링 회로(290)의 후단에 접속될 수 있다.
- [0057] TDC 방식을 통해 물체(50)의 정적인 움직임에 연관된 정적 지연이 DC 오프셋으로 변환되고 물체(50)의 동적인 움직임에 연관된 동적 지연이 AC 성분으로 변환됨으로써, 수신기(200)는 반사된 신호들(RS1~RS4)이 동위상이 되도록 할 필요 없이 필터링 회로(290)를 통해 DC 오프셋을 제거하고 의미 있는 AC 성분만을 이용할 수 있다.
- [0058] 또한, 수신기(200)는 지연 셀(delay cell) 없이, SNR을 개선할 수 있다.
- [0059] 도 3은 도 2에 도시된 위상 검출 회로의 동작을 설명하기 위한 블록도이다.

- [0060] 도 3에서는 설명의 편의를 위해 제1 변조 신호(PIN1)만을 사용하여 위상 변화를 검출하는 동작을 설명한다.
- [0061] 도 1 내지 도 3을 참조하면, 위상 검출 회로(240)는 복수의 멀티-페이즈 신호들을 이용하여 기준 클락 신호들(PS0 및 PS1)을 생성할 수 있다.
- [0062] 위상 검출 회로(240)는 기준 클락 신호들(PS0 및 PS1)을 이용하여 제1 변조 신호(PIN1)를 코어스 튜닝(coarse tuning)할 수 있다.
- [0063] 위상 검출 회로(240)는 기준 클락 신호들(PS0 및 PS1)에 의해 정의된 검출 윈도우(DW)를 이용하여 제1 변조 신호(PIN1)의 위상 변화를 검출하고, 기준 클락 신호들(PS0 및 PS1)을 제1 TDC(250-1)로 출력할 수 있다.
- [0064] 도 3에 도시된 바와 같이, 검출 윈도우(DW)는 어얼리(early) 기준 클락 신호(PS0)의 상승 에지와 레이트(late) 기준 클락 신호(PS1)의 상승 에지에 의해 정의될 수 있다. 또한, 검출 윈도우(DW)는 어얼리 기준 클락 신호(PS0)의 하강 에지와 레이트 기준 클락 신호(PS1)의 하강 에지에 의해 정의될 수 있다.
- [0065] 제1 변조 신호(PIN1)의 위상 변화가 검출 윈도우(DW1) 내에서 검출 될 때, 제1 TDC(250-1)는 기준 클락 신호들(PS0 및 PS1)에 기초하여 제1 변조 신호(PIN1)를 파인 튜닝(fine tuning)할 수 있다. 제1 TDC(250-1)는 기준 클락 신호들(PS0 및 PS1)에 기초하여 제1 변조 신호(PIN1)를 제1 디지털 신호(DS1)로 생성할 수 있다.
- [0066] 도 4는 도 2에 도시된 TDC의 개략적인 블록도이다.
- [0067] 도 4에서는 각 TDC(250-1~250-4)의 구조와 동작은 실질적으로 동일하므로, 설명의 편의를 위해 제1 TDC(250-1~250-4)에 한하여 설명한다.
- [0068] 도 1 내지 도 4를 참조하면, 제1 TDC(250-1~250-4)는 위상 주파수 검출기(phase frequency detector; 251), 전하 펌프(charge pump; 253), 루프 필터(loop filter; 255), 비교기(comparator; 257), 및 선택 회로(selecting circuit; 259)를 포함할 수 있다.
- [0069] 위상 주파수 검출기(251)는 제1 변조 신호(PIN1)의 위상과 피드백 클락 신호(PDS)의 위상의 차이를 검출하고, 검출된 차이에 상응하는 위상 검출 신호(UP 또는 DOWN)를 생성할 수 있다.
- [0070] 예를 들어, 피드백 클락 신호(PDS)의 위상이 제1 변조 신호(PIN1)의 위상 보다 뒤질(log) 때, 위상 주파수 검출기(251)는 제1 위상 검출 신호(UP)를 출력할 수 있다. 피드백 클락 신호(PDS)의 위상이 제1 변조 신호(PIN1)의 위상 보다 앞설(lead) 때, 위상 주파수 검출기(251)는 제2 위상 검출 신호(DOWN)를 출력할 수 있다. 일 실시예에 따라, 상기 조건과 반대 조건에서 제1 위상 검출 신호(UP1) 또는 제2 위상 검출 신호(UP2)가 생성될 수 있다.
- [0071] 전하 펌프(253)는 위상 검출 신호(UP 또는 DOWN)에 응답하여 전원으로부터 출력된 전류를 출력단으로 소싱(sourcing)하거나 상기 출력단으로부터 전류를 접지로 싱킹(sinking)할 수 있다.
- [0072] 예를 들어, 위상 주파수 검출기(251)가 제1 위상 검출 신호(UP)를 출력할 때 전하 펌프(253)는 전원으로부터 출력된 전류를 루프 필터(255)로 소싱할 수 있다. 위상 주파수 검출기가 제2 위상 검출 신호(DOWN)를 출력할 때 전하 펌프(253)는 루프 필터(255)로부터 전류를 접지로 싱킹할 수 있다.
- [0073] 루프 필터(255)는 소싱 또는 싱킹되는 전류에 따라 가변하는 출력 전압(Vcon)을 생성할 수 있다.
- [0074] 예를 들어, 루프 필터(255)는 소싱되는 전류에 따라 출력 전압(Vcon)을 상승시킬 수 있다. 루프 필터(255)는 싱킹되는 전류에 따라 출력 전압(Vcon)을 하강시킬 수 있다.
- [0075] 또한, 루프 필터(255)는 전하 펌프(253)로부터 출력된 전류에 포함된 글리치(glitch)를 제거하고 전압 오버 슈트(voltage over-shoot)를 방지함으로써 지터(gitter)를 제거할 수 있다.
- [0076] 일 실시예에 따라, 전하 펌프(253)와 루프 필터(255)는 하나의 회로로 구현될 수 있다. 이때, 상기 회로는 위상 검출 신호(UP 또는 DOWN)에 응답하여 가변하는 출력 전압(Vcon)을 출력할 수 있다.
- [0077] 비교기(257)는 출력 전압(Vcon)과 기준 전압(Vref)를 비교하고, 비교 결과에 따른 제1 디지털 신호(DS1)를 생성할 수 있다. 예를 들어, 비교기(257)는 출력 전압(Vcon)의 전압 레벨과 기준 전압(Vref)의 전압 레벨을 비교하고, 비교 결과에 따른 제1 디지털 신호(DS1)를 생성할 수 있다.

- [0078] 예를 들어, 위상 주파수 검출기(251)가 제1 위상 검출 신호(UP1)를 출력할 때, 비교기(257)는 상승된 출력 전압(V_{con})의 전압 레벨과 기준 전압(V_{ref})의 전압 레벨을 비교하고, 제1 레벨, 예를 들어 로직 0을 갖는 제1 디지털 신호(DS1)를 생성할 수 있다.
- [0079] 위상 주파수 검출기(251)가 제2 위상 검출 신호(UP2)를 출력할 때, 비교기(257)는 하강된 출력 전압(V_{con})의 전압 레벨과 기준 전압(V_{ref})의 전압 레벨을 비교하고, 제2 레벨, 예를 들어 로직 1을 갖는 제1 디지털 신호(DS1)를 생성할 수 있다.
- [0080] 선택 회로(259)는 제1 디지털 신호(DS1)에 응답하여 기준 클럭 신호들(PS0 및 PS1) 중에서 어느 하나를 피드백 클럭 신호(PDS)로 출력할 수 있다. 예를 들어, 선택 회로(259)는 제1 디지털 신호(DS1)의 레벨에 따라 기준 클럭 신호들(PS0 및 PS1) 중에서 어느 하나를 피드백 클럭 신호(PDS)로 출력할 수 있다.
- [0081] 예를 들어, 제1 디지털 신호(DS1)가 제1 레벨일 때, 선택 회로(259)는 레이트 기준 클럭 신호(PS1)를 피드백 클럭 신호(PDS)로 출력할 수 있다. 제1 디지털 신호(DS1)가 제2 레벨일 때, 선택 회로(259)는 어얼리 기준 클럭 신호(PS0)를 피드백 클럭 신호(PDS)로 출력할 수 있다.
- [0082] 일 실시예에 따라, 선택 회로(259)는 멀티플렉서(multiplexer)로 구현될 수 있다.
- [0083] 도 5는 도 2에 도시된 수신기의 동작 방법을 설명하기 위한 플로우 차트이다.
- [0084] 도 5를 참조하면, 복조 회로들(230-1~230-4)은 안테나들(210-1~210-4)을 통해 물체(50)로부터 반사된 신호들(RS1~RS4)을 수신할 수 있다(610).
- [0085] 복조 회로들(230-1~230-4)은 반사된 신호들(RS1~RS4)을 복조하여 복조 신호들(PIN1~PIN4)을 생성할 수 있다(620). 예를 들어, 제1 복조 회로(230-1)는 반사된 신호(RS1)를 복조하여 제1 복조 신호(PIN1)를 생성할 수 있다. 제2 복조 회로(230-2)는 반사된 신호(RS2)를 복조하여 제2 복조 신호(PIN2)를 생성할 수 있다. 제3 복조 회로(230-3)는 반사된 신호(RS3)를 복조하여 제3 복조 신호(PIN3)를 생성할 수 있다. 제4 복조 회로(230-4)는 반사된 신호(RS4)를 복조하여 제4 복조 신호(PIN4)를 생성할 수 있다.
- [0086] 복조 회로들(230-1~230-4)는 복조 신호들(PIN1~PIN4)을 TDC들(250-1~250-4)과 위상 검출 회로(240)로 전송할 수 있다.
- [0087] TDC들(250-1~250-4)은 기준 클럭 신호들(PS0 및 PS1)에 기초하여 복조 신호들(PIN1~PIN4)을 TDC 방식을 통해 물체(50)의 정적인 움직임에 연관된 정적 지연 정보와 물체(50)의 동적인 움직임에 연관된 동적 지연 정보를 포함하는 디지털 신호들(DS1~DS4)로 생성할 수 있다(630). 예를 들어, 제1 TDC(250-1)는 제1 복조 신호(PIN1)를 제1 디지털 신호(DS1)로 생성할 수 있다. 제2 TDC(250-2)는 제2 복조 신호(PIN2)를 제2 디지털 신호(DS2)로 생성할 수 있다. 제3 TDC(250-3)는 제3 복조 신호(PIN3)를 제3 디지털 신호(DS3)로 생성할 수 있다. 제4 TDC(250-4)는 제4 복조 신호(PIN4)를 제4 디지털 신호(DS4)로 생성할 수 있다.
- [0088] 가산기(270)는 가산기(270)는 디지털 신호들(DS1~DS4)을 가산할 수 있다(640).
- [0089] 필터링 회로(290)는 가산기(270)로부터 가산된 신호(SS)를 필터링할 수 있다(650). 예를 들어, 필터링 회로(290)는 상기 가산된 신호에 포함된 정적 지연 정보를 필터링할 수 있다. 필터링 회로(290)는 디지털 신호들(DS1~DS4) 각각의 정적 지연 정보, 예를 들어 DC 오프셋을 필터링할 수 있다.
- [0090] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를

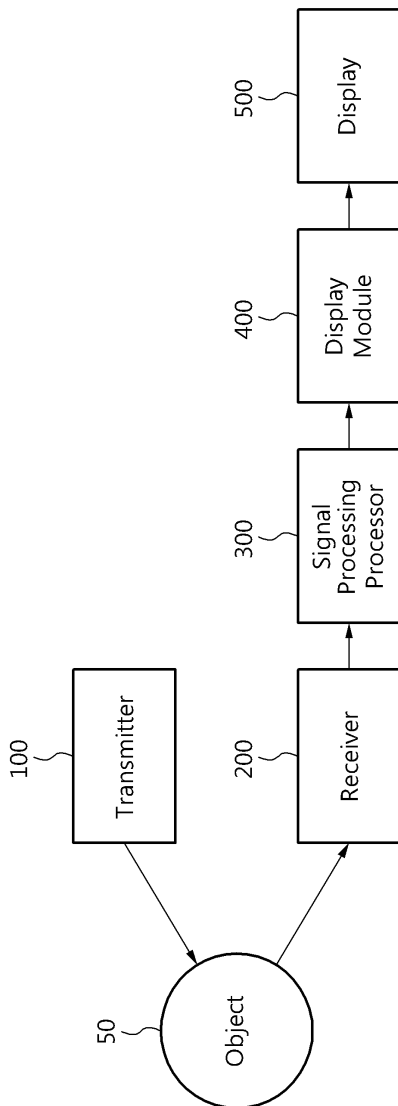
포함한다. 상기된 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

[0091] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

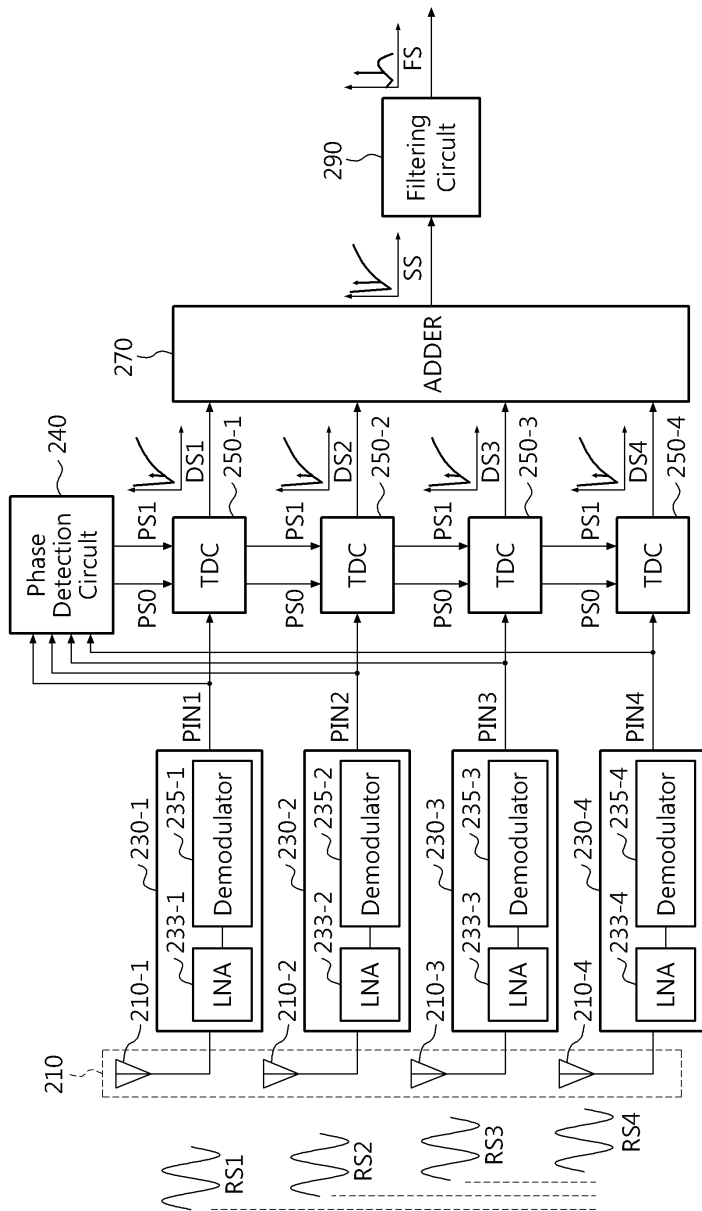
[0092] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

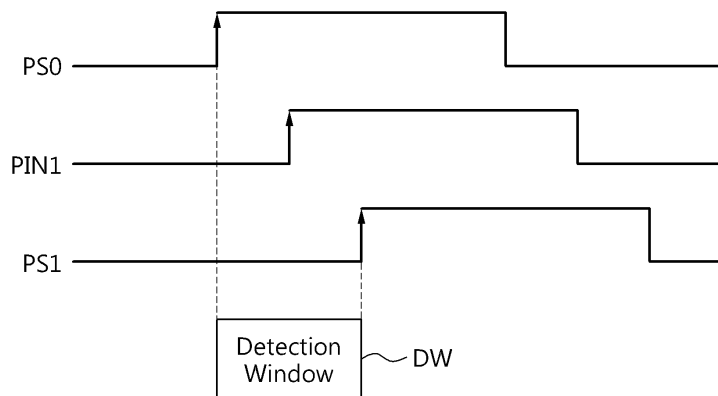
도면1



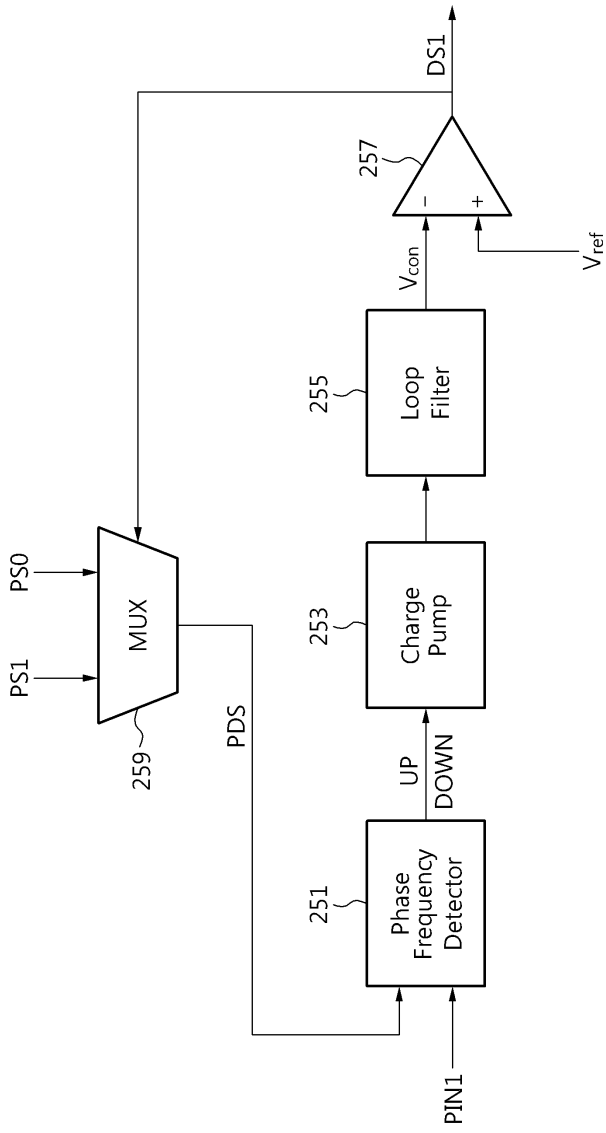
도면2



도면3



도면4



도면5

