

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：P6128330

※ 申請日期：P6.8.7

※IPC 分類：H03D 12 12000.01

一、發明名稱：(中文/英文)

寬頻串疊混波器

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立中央大學

代表人：(中文/英文) 李羅權

住居所或營業所地址：(中文/英文)

桃園縣中壢市中大路 300 號

國 籍：(中文/英文) 中華民國

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 詹益仁

2. 梁恭豪

3. 張鴻埜

國 籍：(中文/英文)

1. 中華民國

2. 中華民國

3. 中華民國

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實  
發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係有關於一種寬頻串疊混波器，尤指一種具有良好之電路增益、寬頻操作、低電壓及低功率損耗特性之寬頻串疊混波器。

### 【先前技術】

隨著半導體製程技術快速之進步，不僅提升了物理元件之操作速度，且在功率損耗方面也大大降低。因此可以設計出低電壓操作具省電且面積微小化之整合式晶片。在目前無線通訊系統裡具有低電壓低功率操作係相當重要之要求之一，不但可以延長電池所使用之時間，而且可以有效將接收機（Transceiver）模組之重量減輕，以使得在應用方面更加方便與廣泛。

請參閱『第6圖及第7圖』所示，係習用之接收機模組示意圖及習用之混波器架構示意圖。如圖所示：接收機模組5係現在無線通訊晶片中位於射頻端重要之電路，其組成包含了一功率放大器51、一低雜訊放大器52、一混波器（Mixer）53及一壓控振盪器54等子電路。其中，該混波器53在當中扮演重要之角色，其能夠將高頻訊號或低頻訊號利用本地振盪源頻率將訊號頻率提升亦或降低，以供接收機使用。因此一個混波器53之特性優劣將會影響整個接收機模組5之整體特性。

按美國專利公告第 4156283 號之吉勃爾 (Gilbert-cell) 混波器 6，其係為目前常用之主動式混波器架構，主要由六顆電晶體所組成。其中第一電晶體及第二電晶體 (M1-M2) 係做為一輸入轉導級 6 1，其能夠將輸入之電壓訊號轉換成電流訊號；第三電晶體～第六電晶體 (M3-M6) 係做為一開關級 6 2，具開關切換之功能，在輸出端電阻 RL 可以將電流訊號轉換成電壓訊號，並以此當做最後輸出之中頻訊號。然而，此吉勃爾混波器 6 之電路架構所需要之操作電流，其一般約在 1~10 毫安 (mA) 左右，在操作電壓以 0.18-微米 (  $\mu\text{m}$  ) 之互補式金氧半場效 ( Complementary Metal-Oxide- Semiconductor, CMOS ) 電晶體製程為例下，該吉勃爾混波器 6 通常得大於 1 伏特 (V) 才可有效控制其電路。

因此，就操作電壓及損耗電流而言，此吉勃爾混波器 6 之電路架構雖具有高電壓增益及寬頻操作之電路特性，但由於其架構先天上之限制，將使得電路不能操作於低電壓及低功率消耗，對於需要有效降晶片之功率損耗而言，並不適用。故，一般習用者係無法符合使用者於實際使用時之所需。

#### 【發明內容】

本發明之主要目的係在於，具有良好之電路增益、寬頻操作、低電壓及低功率損耗之特性，適合應

用於接收機內部電路，並能有效降低晶片所需要之功率損耗。

本發明之次要目的係在於，可使用於目前商業化低成本之互補式金氧半場效電晶體製程實現。

為達以上之目的，本發明係一種寬頻串疊混波器，係至少包含一 LO 注入開關級、一 RF 轉導級、一輸出主動式負載及一輸出緩衝級所構成。由該 LO 注入開關級從電晶體之基體端 (Body) 注入 LO 訊號，並利用交流之 LO 訊號調變電晶體之門檻電壓 (Threshold voltage)，以產生電晶體開關之效果，然後由該 RF 轉導級放大輸入之 RF 訊號，並將其原本為電壓之訊號轉換成電流訊號，接著以該輸出主動式負載具有之等效阻抗，利用其可隨偏壓改變電阻值之負載，將放大後為電流之 RF 訊號轉變為中頻電壓訊號，最後由該輸出緩衝級接收該 RF 轉導級輸出端經過該輸出主動式負載內電路運作後，所產生之中頻電壓訊號，並在完成輸出阻抗之匹配後，在一次提供放大輸出此中頻電壓訊號。

#### 【實施方式】

請參閱『第 1 圖～第 3 圖』所示，係分別為本發明之基本架構示意圖、本發明之核心電路示意圖及本發明之 LO 調變門檻電壓示意圖。如圖所示：本發明係為一種寬頻串疊混波器，本發明之寬頻串疊混波器

1 係至少包含一 LO 注入開關級 1 1、一 RF 轉導級 1 2、一輸出主動式負載 1 3 及一輸出緩衝級 1 4 所構成。

第一電晶體～第四電晶體 ( $M_1 \sim M_4$ ) 為該 LO 注入開關級 1 1，其主要係從電晶體之基體端 (Body) 注入 LO 訊號，並利用交流之 LO 訊號調變電晶體之門檻電壓 (Threshold voltage) 而產生電晶體開與電晶體關之兩種狀態；第五電晶體～第八電晶體 ( $M_5 \sim M_8$ ) 為該 RF 轉導級 1 2，其主要係放大輸入之 RF 訊號，並將其原本為電壓之訊號轉換成電流訊號；第九電晶體及第十電晶體 ( $M_9$  及  $M_{10}$ ) 為該輸出主動式負載 1 3，其係利用具有等效阻抗可隨偏壓改變電阻值之負載，能將放大後為電流之 RF 訊號轉變成中頻電壓訊號；第十一電晶體及第十二電晶體 ( $M_{11}$  及  $M_{12}$ ) 為該輸出緩衝級 1 4，其主要係接收該 RF 轉導級 1 2 輸出端經過該輸出主動式負載 1 3 內電路運作後，所產生之中頻電壓訊號，並在完成輸出阻抗之匹配後，在一次提供放大輸出此中頻電壓訊號。以上所述，係構成一新之寬頻串疊混波器 1，其中，該 LO 注入開關級 1 1 與該 RF 轉導級 1 2 係包含一 p 通道型金氧半場效 (P-channel Metal Oxide Semiconductor, pMOS) 電晶體及一 n 通道型金氧半場效 (n-channel Metal Oxide Semiconductor, nMOS) 電晶體；該輸出主動式負載 1 3 係可為電阻、電感或電晶體，且該電晶體係

為金氧半場效 (Metal Oxide Semiconductor, MOS) 電晶體元件；該輸出緩衝級 1 4 係可為共閘極 (Common-Gate; CG) 組態、共源極 (Common-Source; CS) 組態或共汲極 (Common-Drain; CD) 組態；該寬頻串疊混波器 1 之電路係可為單端 (Single-end) 電路、單平衡 (Single-balance) 電路或雙平衡 (Double-balance) 電路；該寬頻串疊混波器 1 係可為該 RF 訊號與該 LO 訊號間頻率差之降頻訊號，且該寬頻串疊混波器 1 亦可為該 RF 訊號與該 LO 訊號間頻率和之升頻訊號。

請參閱『第 2 圖及第 3 圖』所示，係分別為本發明之核心電路示意圖及本發明之 LO 調變門檻電壓示意圖。如圖所示：當本發明於運用時，第一電晶體 ( $M_1$ ) 2 1 之基體端係注入 LO 訊號，且其閘極偏壓係低於該第一電晶體 2 1 之門檻電壓，所以當訊號尚未注入時，該第一電晶體 2 1 係呈現關閉狀態，此時將不損耗任何直流功率。而當交流之 LO 訊號注入於該第一電晶體 2 1 之基體端時，則將造成該第一電晶體 2 1 源極與該基體端有電位差，並隨著注入為正弦波或方波之 LO 訊號而產生改變，所以在不同時間下固定之閘極偏壓會大於或小於該第一電晶體 2 1 之門檻電壓，當該第一電晶體 2 1 在正週期時會處於關之狀態曲線 3 1，反之負週期則呈現為開之狀態曲線 3 2，使該第一電晶體 2 1 成為一可由基體端注入之 LO 訊

號所控制之開關級，因而具有低電流之特性。

RF 轉導級之第二電晶體 ( $M_2$ ) 2 2 係將其偏壓於飽和區 (Saturation Region) 以獲得最佳之轉導值，進而將輸入之 RF 訊號放大。最後輸出主動式負載之第三電晶體 ( $M_3$ ) 2 3，其係以 p 通道型金氧半場效 (P-channel Metal Oxide Semiconductor, pMOS) 為電晶體，並將其偏壓在飽和區以獲得較大之輸出阻抗，進而增加該寬頻串疊混波器之電路增益。因此該第一電晶體、第二電晶體及第三電晶體將分別操作在線性區、飽和區及飽和區，以獲得最佳之電路特性。

此外，本發明係將該 RF 轉導級之第二電晶體 2 2 疊於該 LO 注入開關級 1 1 之第一電晶體 2 1 上方，以減低每一級壓降之問題，可使該寬頻串疊混波器可操作於 0.7 伏特 (V) 左右，證明本發明係具有最低之操作消耗功率及操作電壓。

請參閱『第 4 圖及第 5 圖』所示，係為本發明之隔離度比較示意圖及本發明之模擬量測示意圖。如圖所示：本發明係採用 RF 轉導級與 LO 注入開關級兩極互相對調之串聯組態方式，以提升射頻埠 (RF) 及本地振盪訊號埠 (LO) 間之訊號隔離度。以射頻埠-本地振盪訊號埠 (RF-LO) 隔離度曲線 3 3 a、3 3 b 及本地振盪訊號埠-射頻埠 (LO-RF) 隔離度曲線 3 4 a、3 4 b 之量測結果中，可看出使用單一顆電晶體之射頻埠與本地振盪訊號埠隔離度曲線 3 3 a、3 4 a 之隔離

度大約 30 分貝 (dB) 左右，而在使用了串疊組態 (Cascode) 之後，其射頻埠與本地振盪訊號埠隔離度曲線 3 3 b、3 4 b 之隔離度可增加到 50 分貝左右，明顯具有 20 分貝之改善效果。

另，本發明亦用時具有寬頻 3-dB 之操作，由模擬曲線 3 5 與量測曲線 3 6 中可知，其電路之 3-dB 頻寬約為 5.5 十億赫茲 (GHz) 左右，將之與其它文獻電路比較係具有相當寬之操作頻率特性。

藉此，使本發明之寬頻串疊混波器，具有低電壓低功率操作、高 RF-LO 與 LO-RF 隔離度、及寬頻 3-dB 操作輸入 RF 頻率。非常適合應用於接收機內部電路，並能夠有效降低晶片所需要之功率損耗。除此之外，本發明之電路亦可使用目前商業化低成本之互補式金氧半場效 (Complementary Metal-Oxide-Semiconductor, CMOS) 電晶體製程實現，其操作頻率範圍可以從數百萬赫茲 (MHz) 到數十億赫茲，並且在此操作頻率範圍之下，其電路仍具有穩定性，進而達到低電壓及低功率損耗之電路特性。

綜上所述，本發明係一種寬頻串疊混波器，可有效改善習用之種種缺點，具有良好之電路增益、寬頻操作、低電壓及低功率損耗之特性，可應用於接收機內部電路，進而使本發明之產生能更進步、更實用、更符合使用者之所須，確已符合發明專利申請之要件，爰依法提出專利申請。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍；故，凡依本發明申請專利範圍及發明說明書內容所作之簡單的等效變化與修飾，皆應仍屬本發明專利涵蓋之範圍內。

**【圖式簡單說明】**

第 1 圖，係本發明之基本架構示意圖。

第 2 圖，係本發明之核心電路示意圖。

第 3 圖，係本發明之 LO 調變門檻電壓示意圖。

第 4 圖，係本發明之隔離度比較示意圖。

第 5 圖，係本發明之模擬量測示意圖。

第 6 圖，係習用之接收機模組示意圖。

第 7 圖，係習用之混波器架構示意圖。

**【主要元件符號說明】**

(本發明部分)

寬頻串疊混波器 1

LO 注入開關級 1 1

RF 轉導級 1 2

輸出主動式負載 1 3

輸出緩衝級 1 4

第一電晶體 2 1

第二電晶體 2 2

第三電晶體 2 3

關之狀態曲線 3 1

開之狀態曲線 3 2

RF-LO 隔離度曲線 3 3 a、3 3 b

LO-RF 隔離度曲線 3 4 a、3 4 b

模擬曲線 3 5

量測曲線 3 6

(習用部分)

接收機模組 5

功率放大器 5 1

低雜訊放大器 5 2

混波器 5 3

壓控振盪器 5 4

吉勃爾混波器 6

輸入轉導級 6 1

開關級 6 2

### 五、中文發明摘要：

一種寬頻串疊混波器，係利用一 LO 注入開關級從電晶體之基體端 (Body) 注入並調變電晶體之門檻電壓 (Threshold voltage) 以產生開關之效果，然後由一 RF 轉導級放大輸入之 RF 訊號，並將電壓訊號轉換成電流訊號，接著以一輸出主動式負載具有之等效阻抗並可隨偏壓改變電阻值之負載，將放大後為電流之 RF 訊號轉變成已降頻電壓訊號，最後由一輸出緩衝級接收該已降頻電壓訊號，並放大輸出此已降頻電壓訊號。藉此使本發明可達到具有良好之電路增益、寬頻操作、低電壓及低功率損耗之特性，可適合應用於接收機內部電路，以有效降低晶片所需要之功率損耗，並可將其使用於目前商業化低成本之互補式金氧半場效 (Complementary Metal-Oxide-Semiconductor, CMOS) 電晶體製程實現。

### 六、英文發明摘要：

十、申請專利範圍：

1．一種寬頻串疊混波器，係包括有

一 LO 注入開關級，該 LO 注入開關級係從電晶體之基體端 (Body) 注入 LO 訊號，並調變電晶體之門檻電壓 (Threshold voltage) 產生開關之效果；

一 RF 轉導級，該 RF 轉導級係放大輸入之 RF 訊號，並將其原本輸入為電壓之 RF 訊號轉換成電流訊號之電晶體；

一輸出主動式負載，該輸出主動式負載係具有等效阻抗之電晶體，並隨偏壓改變電阻值之負載；以及

一輸出緩衝級，該輸出緩衝級係接收該 RF 轉導級之輸出端經過電路運作產生之已降頻訊號，並放大此訊號。

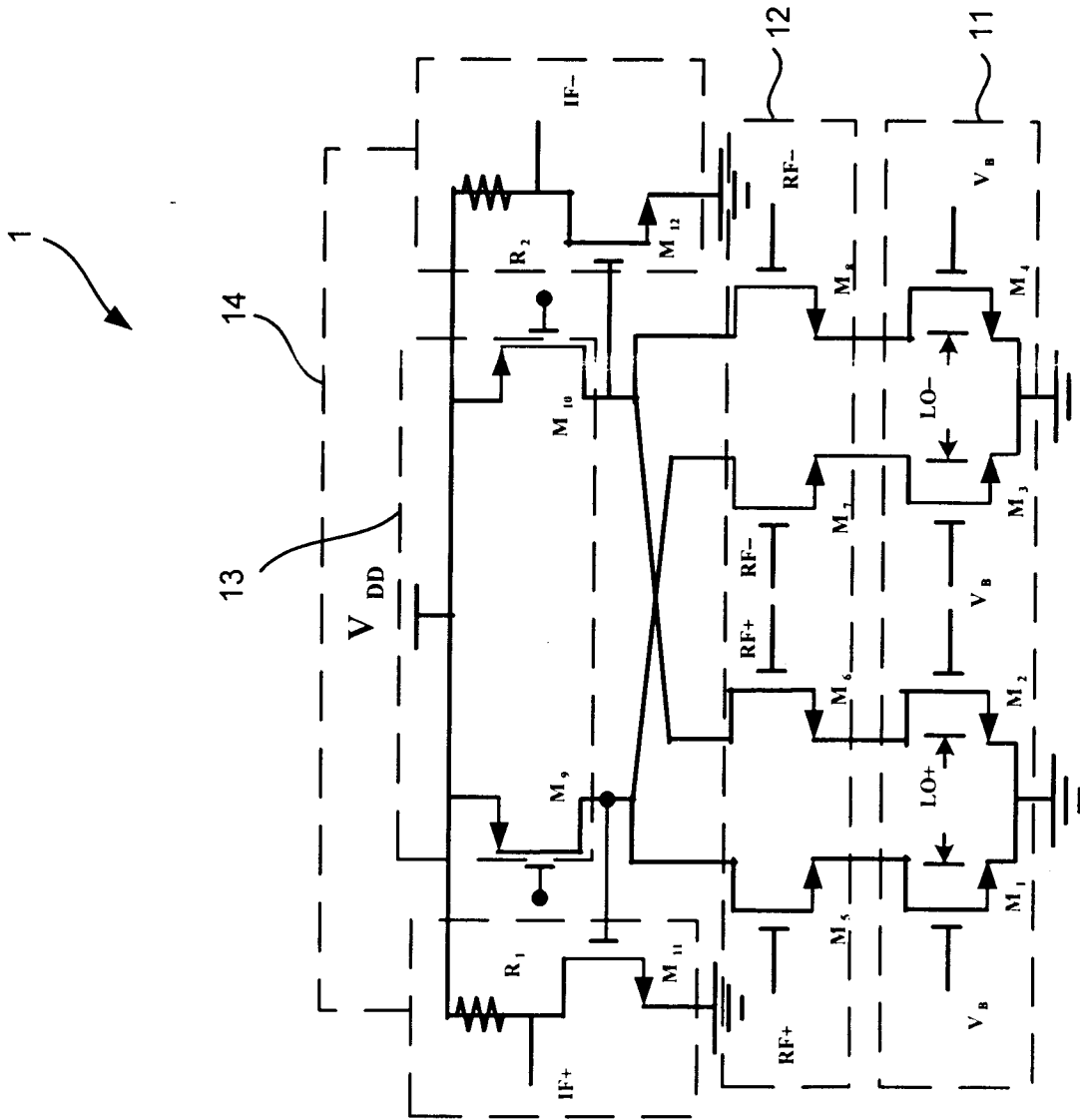
2．依申請專利範圍第 1 項所述之寬頻串疊混波器，其中，該 LO 注入開關級與該 RF 轉導級係包含一 p 通道型金氧半場效 (P-channel Metal Oxide Semiconductor, pMOS) 電晶體及一 n 通道型金氧半場效 (n-channel Metal Oxide Semiconductor, nMOS) 電晶體。

3．依申請專利範圍第 1 項所述之寬頻串疊混波器，

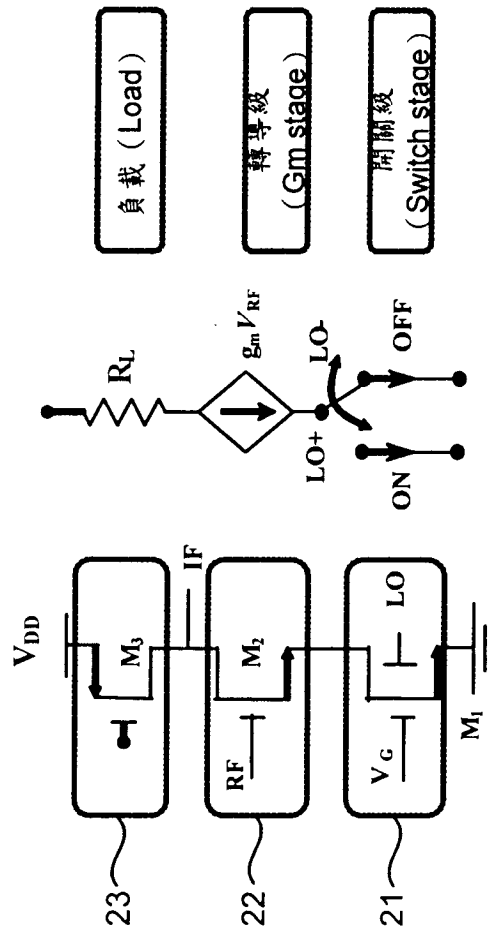
其中，該輸出主動式負載係可為電阻、電感或電晶體。

4. 依申請專利範圍第3項所述之寬頻串疊混波器，其中，該電晶體係為金氧半場效（Metal Oxide Semiconductor, MOS）電晶體元件。
5. 依申請專利範圍第1項所述之寬頻串疊混波器，其中，該輸出緩衝級係可為共閘極（Common-Gate；CG）組態、共源極（Common-Source；CS）組態或共汲極（Common-Drain；CD）組態。
6. 依申請專利範圍第1項所述之寬頻串疊混波器，其中，該LO注入開關級與該RF轉導級係為串疊組態（Cascode）。
7. 依申請專利範圍第6項所述之寬頻串疊混波器，其中，該串疊組態係可將該LO注入開關級與該RF轉導級兩級互相對調。
8. 依申請專利範圍第1項所述之寬頻串疊混波器，其中，該LO注入開關級之偏壓係小於電晶體之門檻電壓。
9. 依申請專利範圍第8項所述之寬頻串疊混波器，其中，該LO注入開關級注入之LO訊號係可為正弦波或方波。

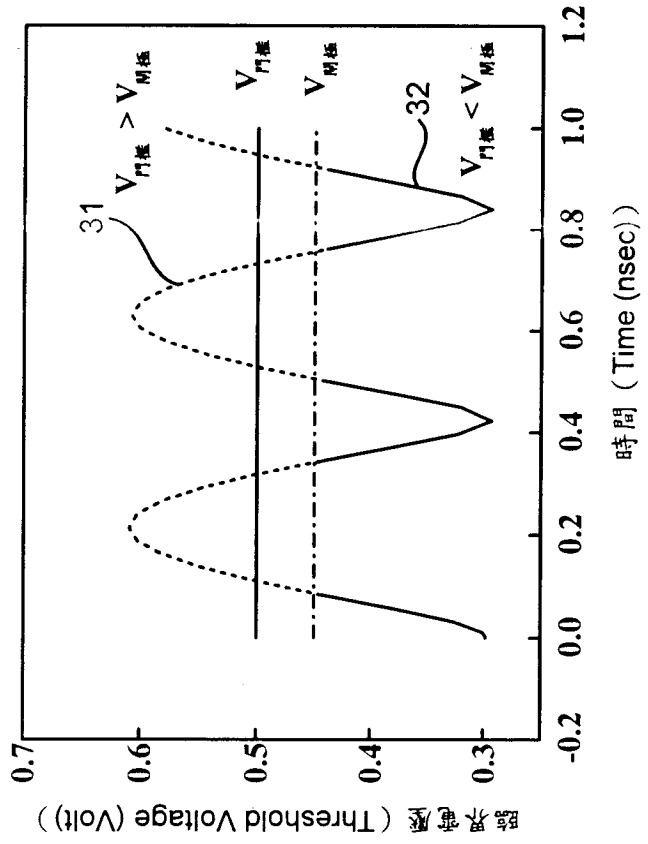
- 1 0 · 依申請專利範圍第 1 項所述之寬頻串疊混波器，其中，該寬頻串疊混波器之電路係可為單端（Single-end）電路、單平衡（Single-balance）電路或雙平衡（Double-balance）電路。
- 1 1 · 依申請專利範圍第 1 項所述之寬頻串疊混波器，其中，該寬頻串疊混波器係可為降頻訊號及升頻訊號。
- 1 2 · 依申請專利範圍第 1 1 項所述之寬頻串疊混波器，其中，該降頻訊號係為該 RF 訊號與該 LO 訊號之頻率差。
- 1 3 · 依申請專利範圍第 1 1 項所述之寬頻串疊混波器，其中，該升頻訊號係為該 RF 訊號與該 LO 訊號之頻率和。



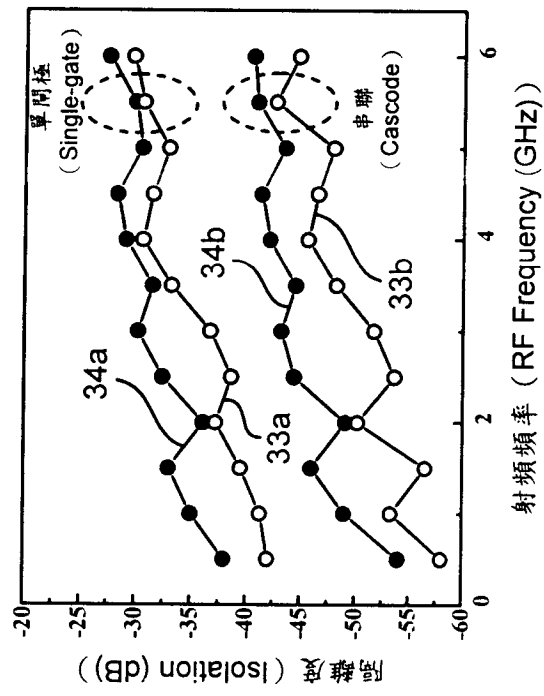
第1圖



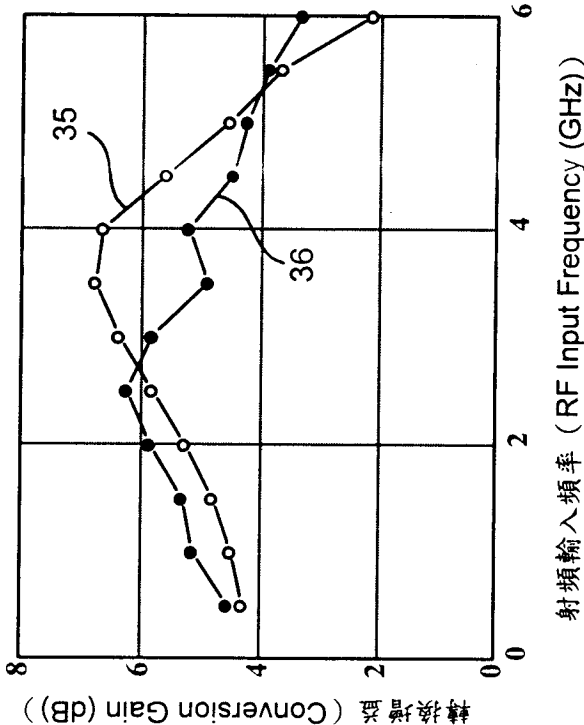
第2圖



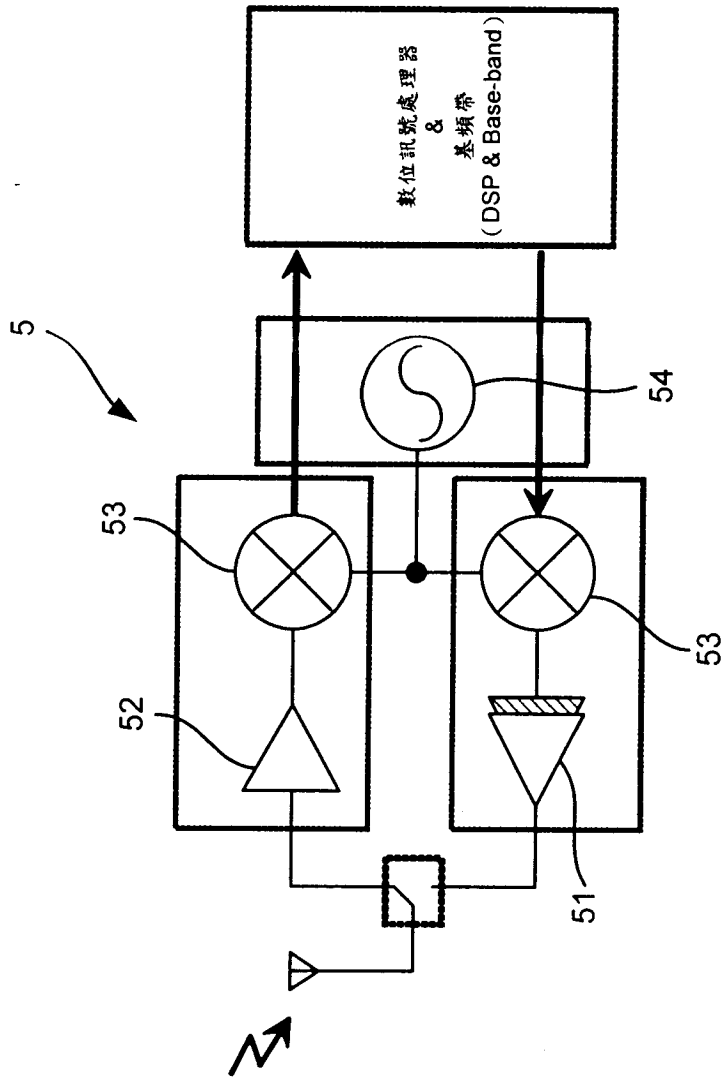
第3圖



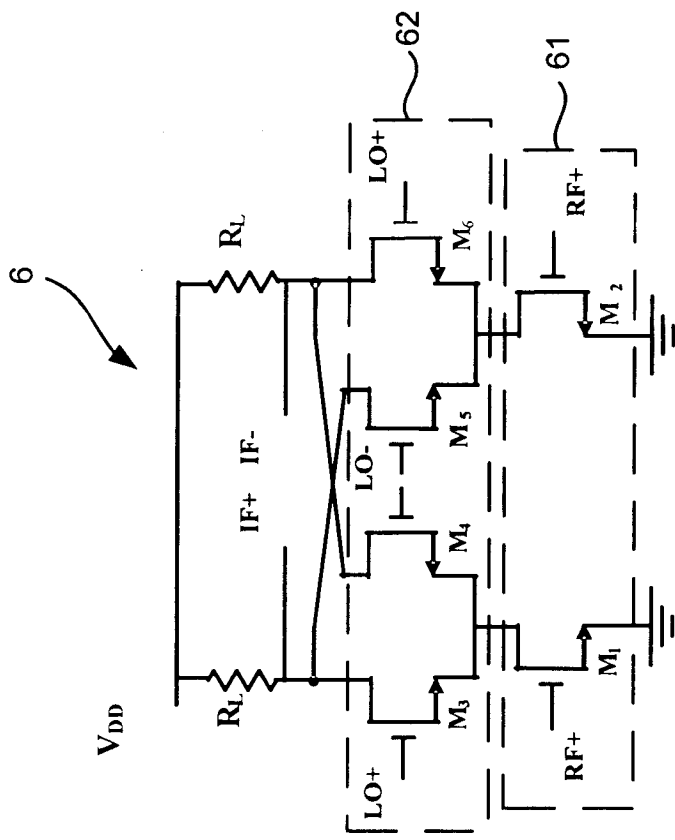
第4圖



第5圖



第6圖  
(習用)



第7圖  
(習用)

七、指定代表圖：

(一)本案指定代表圖為：第( 1 )圖。

(二)本代表圖之元件符號簡單說明：

寬頻串疊混波器 1

LO注入開關級 1 1

RF轉導級 1 2

輸出主動式負載 1 3

輸出緩衝級 1 4

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：