

[12] 发明专利申请公开说明书

[21] 申请号 01800486.5

[43] 公开日 2002 年 8 月 14 日

[11] 公开号 CN 1364313A

[22] 申请日 2001.2.7 [21] 申请号 01800486.5

[30] 优先权

[32] 2000.3.9 [33] US [31] 09/523,919

[86] 国际申请 PCT/US01/04038 2001.2.7

[87] 国际公布 WO01/67516 英 2001.9.13

[85] 进入国家阶段日期 2001.11.9

[71] 申请人 塞姆特里克斯公司

地址 美国科罗拉多

共同申请人 松下电器产业株式会社

[72] 发明人 内山洁 有田浩二 纳拉杨·索拉亚鹏
卡罗斯·A·帕兹德阿罗

[74] 专利代理机构 永新专利商标代理有限公司

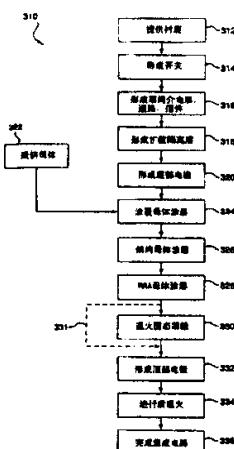
代理人 塞 炜

权利要求书 3 页 说明书 21 页 附图页数 5 页

[54] 发明名称 制造超晶格材料的快速递变退火方法

[57] 摘要

一种用于形成层状超晶格材料的液态母体被涂覆(324)在集成 电路衬底(122,224,508)。利用递变率为每秒 50℃ 的快速递变退 火 (“RRA”) 技术(328), 在 650℃ 之维持温度下对该母体涂层在 氧气中进行时间为 30 分钟之维持时间的退火。



权 利 要 求 书

1、一种制造层状超晶格材料之薄膜的方法，包括以下步骤：提供（312）衬底；提供（322）包含有效量内金属组成部分的母体，用于在加热所述母体时形成层状超晶格材料；将所述母体涂覆（324）在所述衬底上以形成涂层；所述方法的特征在于：在 500°C 至 750°C 的范围内的维持温度下，对所述涂层进行快速递变退火（“RRA”）（328），进行时间为在所述维持温度下的 5 分钟至 120 分钟范围内之维持时间，在所述衬底上形成所述层状超晶格材料之薄膜（124, 226, 510）。

2、一种制造层状超晶格材料之薄膜的方法，包括以下步骤：提供（312）衬底；提供（322）包含有效量内金属组成部分的母体，用于在加热所述母体时形成所述层状超晶格材料之所述薄膜；将所述母体涂覆（324）在所述衬底上以形成涂层；所述方法的特征在于：在所述的涂覆所述母体之后，基本上只通过进行快速递变退火（“RRA”）（328）加热所述涂层达到 500°C 至 750°C 之范围内的温度。

3、根据权利要求 2 所述的方法，其特征在于，用 5 分钟至 120 分钟之范围内的维持时间进行所述的快速递变退火。

4、根据权利要求 1 或 2 所述的方法，其特征在于，所述的快速递变退火是在含氧气氛中进行的。

5、根据权利要求 1 或 2 所述的方法，其特征在于，所述的快速递变退火基本上是在纯氧气（O₂）中进行的。

6、根据权利要求 1 或 2 所述的方法，其特征在于，所述的温度不超过 700°C。

7、根据权利要求 1 或 2 所述的方法，其特征在于，所述的温度为 650°C。

8、根据权利要求 1 或 3 所述的方法，其特征在于，所述的维持时间不少于 15 分钟。

9、根据权利要求 1 或 3 所述的方法，其特征在于，所述的维持时间不少于 30 分钟。

10、根据权利要求 1 或 3 所述的方法，其特征在于，所述的温度为 650°C，所述的维持时间不少于 30 分钟。

11、根据权利要求 1 或 2 所述的方法，其特征在于，进行所述的快速递变退火所采用的实际递变率是在每秒 10°C 至 100°C 之范围内。

12、根据权利要求 11 所述的方法，其特征在于，进行所述的快速递变退火所采用的实际递变率为每秒 50°C。

13、根据权利要求 1 或 2 所述的方法，其特征在于，在进行所述快速递变退火之前，以不超过 400°C 的温度烘烤（326）在所述衬底上的所述涂层。

14、根据权利要求 13 所述的方法，其特征在于，进行所述烘烤的时间不超过 15 分钟。

15、根据权利要求 1 或 2 所述的方法，其特征在于，在所述快速递变退火之后，对所述涂层进行炉内退火（330，334）。

16、根据权利要求 15 所述的方法，其特征在于，所述的炉内退火是在含氧气氛中进行的。

17、根据权利要求 15 所述的方法，其特征在于，所述的炉内退火是在 600°C 至 700°C 的范围内之温度下进行的。

18、根据权利要求 15 所述的方法，其特征在于，进行所述炉内退火的时间是在 5 分钟至 120 分钟之范围内。

19、根据权利要求 1 或 2 所述的方法，其特征在于，所述衬底包括第一电极（122，508），该方法还包括以下步骤：在所述快速递变退火后，在所述薄膜上形成第二电极（126，512），以形成电容器

(128, 500), 随后进行一个后退火(334)之步骤。

20、根据权利要求 19 所述的方法，其特征在于，所述的后退火是在 600°C 至 700°C 范围内之温度下进行 5 分钟至 60 分钟范围内之时间。

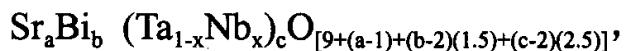
21、根据权利要求 19 所述的方法，其特征在于，所述的后退火是在含氧气氛中进行的。

22、根据权利要求 1 或 2 所述的方法，其特征在于，在所述涂覆所述母体之前，在所述衬底上形成导电的隔离层(121)。

23、根据权利要求 1 或 2 所述的方法，其特征在于，所述层状超晶格材料包括钽酸锶铋。

24、根据权利要求 1 或 2 所述的方法，其特征在于，所述层状超晶格材料包括铌酸锶铋钽。

25、根据权利要求 24 所述的方法，其特征在于，所述母体包含对应于以下化学计量式的摩尔比内的金属原子：



其中 $0.8 \leq a \leq 1$, $2 \leq b \leq 2.2$, $0 \leq x \leq 0.3$, $1.9 \leq c \leq 2.1$ 。

26、根据权利要求 1 或 2 所述的方法，其特征在于，在所述薄膜上形成顶部电极，再进行后 RRA。

说 明 书

制造超晶格材料的快速递变退火方法

本发明的背景技术

1、本发明的技术领域

概括地来说，本发明涉及层状超晶格材料的制作，更具体地来说，是涉及一种构成铁电集成电路器件的制造方法，通过利用低温快速递变退火技术，铁电集成电路器件包括具有高极化率、低疲劳和低漏电流特性的层状超晶格材料的薄膜。

2、问题的提出

铁电化合物具有良好的特性而用于非易失性集成电路存储器。参见米勒的美国专利 5046043。当铁电器件（例如电容器）具有所需的电特性时，例如高剩余极化、良好的矫顽场、高疲劳电阻和低漏电流，它可用作非易失性存储器。层状超晶格材料氧化物已被研究而用于集成电路。在 Watanabe 等人的美国专利 5434102（1995 年 7 月 18 日公布）和 Yoshimori 等人的美国专利 5468684（1995 年 11 月 21 日公布）中，描述了将这些材料集成于实际的集成电路中的过程。层状超晶格材料表现出铁电存储器中的特性，其数量级优于 PZT（锆钛酸铅）及 PLZT（锆钛酸铅镧）化合物。

集成电路中一种典型的铁电存储器包含半导体衬底和金属-氧化物-半导体场效应晶体管（MOSFET），它电连接一个铁电器件，一般是铁电电容器。目前应用和开发的层状超晶格材料包括金属氧化物。在传统的制作方法中，产生所需电子特性的金属氧化物的晶化需要在含氧气体中以高温进行热处理。在氧气中的加热步骤一般是在 800°C 到 900°C 范围之温度下进行 30 分钟到 2 小时。由于存在高

温的活性氧，在半导体硅衬底的单晶结构中产生很多缺陷，例如悬挂键，导致 MOSFET 的电子特性的退化。在现有技术中利用约 700 °C 之加热温度的处理来晶化层状超晶格材料，可获得良好的铁电特性。参见 Ito 等人的美国专利 5508226 (1996 年 4 月 16 日公布)。然而，在现有技术中公开的低温方法中的退火和其它加热时间为 3 至 6 小时之范围内，这在经济上不实用。更重要的是，在长达几个小时的时间中处于氧气之中，即使温度范围有所降低，会导致对半导体衬底和 CMOS 电路的其它元件的氧破坏。

集成电路制成品后，氧化物的存在仍会引发问题，因为来自金属氧化物层状超晶格材料的薄膜的氧原子往往通过包含于集成电路中的各种材料扩散，并与衬底中及半导体层中的原子结合，形成不需要的氧化物。所形成的氧化物干扰集成电路的功能；例如，它们在半导体特性区域起着绝缘体的作用，因此构成虚电容器。原子从底层衬底和其它电路层扩散到铁电金属氧化物，这也是一个问题；例如，来自硅衬底和来自多晶硅接触层的硅被认为扩散到层状超晶格材料并使其铁电特性退化。对于较低密度的应用，铁电存储电容器被设置在底层 CMOS 电路之侧面，这可能会稍微减小电路元件之间不希望出现的原子扩散之问题。然而，随着对制造高密度电路的市场要求和技术能力的增大，电路元件之间的距离减小，元件之间的分子及原子扩散之问题变得更加尖锐。为了通过减小电路面积而获得高电路密度，存储单元的铁电电容器几乎被设置在开关元件（一般是场效应晶体管，以下记为“FET”）的顶部，该开关和电容器的底部电极通过导电插件实现电连接。为了抑制不需要的扩散，在铁电氧化物下、电容器的底部电极和底层之间设置一个隔离层。该隔离层不仅必须阻止氧和其它可能引发问题的化学成分的扩散，它还必须是导电的，使得电容器与开关之间实现电连接。对于当前的隔离技术，可允许的最大处理温度约为 700°C。在 700°C 以上的温度下，

最高温度的隔离材料降低并失去其扩散-隔离特性。另一方面，在现有技术中所用层状超晶格材料的最小可用制造处理温度约为 800°C，在该温度下，所涂覆的超晶格材料（例如钽酸锶铋）被退火而获得良好的晶化。

在该技术中常见的是，在炉内退火（furnace annealing）前应用快速热处理（“RTP”），以改进所涂覆的（特别是层状超晶格材料的）金属氧化物薄膜的铁电或介电特性。在帕兹德阿罗等人的美国专利 5648114（1997 年 7 月 15 日公布）和 Watanabe 等人的美国专利 5825057（1998 年 10 月 20 日公布）中描述了在氧退火前利用 RTP 的方法，在现有技术中公开的 RTP 一般是在 700°C 至 850°C 温度下进行约 30 秒的维持时间，然后再在 800°C 进行氧炉内退火达 30 至 60 分钟。这些处理温度都超出了以上所述的小于 700°C 之所需范围。

因此，基于以上原因，采用低温方法制造铁电集成电路中的层状超晶格材料将是有益的，它使得在高温下暴露于氧的时间被减至最小，并减小所用的最大温度。

解决方案

本发明的实施例减小了制造处理温度，并减小了集成电路在高温下暴露于氧气的时间。

根据本发明之方法的一个重要特征是快速递变退火（Rapid Ramping Anneal）（“RRA”）技术。在 RRA 中，金属组成部分的涂覆薄膜的温度以快速递变率持续增长到“维持温度”，并在该维持温度下维持一段大于 5 分钟的时间（“维持时间”）。通常，液态母体被涂覆在衬底上，经干燥后形成固态薄膜，然后进行 RRA。根据本发明的 RRA 技术也可以与 CVD（化学气相沉积）沉积法结合在一起应用。

也可以在与常规快速热处理（“RTP”）装置相似或相同的 RRA

装置中实施该 RRA 方法。根据本发明的 RRA 技术与 RTP 技术之间的重大区别在于，RRA 的维持时间大大长于通常的 RTP 的维持时间。根据本发明，在维持温度下的维持时间大于 5 分钟，一般不超过 120 分钟，优选的是，维持时间约为 30 分钟。根据本发明，RRA 技术是在含氧气氛中进行的，以增强在多晶层状超晶格材料和其它铁电或介电化合物中金属氧化物键的形成。然而，可以预期的是，在相当一部分维持时间可以利用无氧非活性气氛。

根据本发明的方法包括快速递变 RRA 装置之烘箱中的温度而达到该维持温度。然而可以预期的是，可以利用多个维持温度。作为 RRA 的结果，层状超晶格材料、或其它介电或铁电金属氧化物的退火基本上是发生在该维持温度，而不是低温范围。即，利用 RRA，晶化处理直接进行到高温结晶阶段，因此降低或完全消除低温晶相（在现有技术中被称为“萤石相（fluorite phases）”）的发生。实际递变率一般是在每秒 10°C 至 100°C 的范围内，优选的是约每秒 50°C。维持温度通常是在 RRA 期间所达到的最大温度。在 RRA 维持温度下的退火后，利用常规的冷却技术可以冷却衬底。

根据本发明，层状超晶格材料或其它铁电材料或介电材料的晶化取决于许多因素。这些因素包括：递变率（ramping rate）、维持时间、维持温度和 RRA 气氛的含氧量，以及液态母体和所需金属氧化物材料的成分。

铁电层状超晶格材料，如金属氧化物 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT) 和 $\text{SrBi}_2(\text{Ta}_{1-x}\text{Nb}_x)_2\text{O}_9$ (SBTN)（其中 $0 \leq x \leq 1$ ），它们在非易失性存储器应用中是特别有用的，例如在 FeRAM（铁电随机存取存储器）和非破坏读出铁电 FET（场效应管）。根据本发明可以制造这些层状超晶格材料及其它层状超晶格材料的多晶薄膜。

根据本发明，适用于形成层状超晶格材料的 RRA 维持温度是在 500°C 至 750°C 的范围内，优选的是在 600°C 与 700°C 之间。对于铁

电层状超晶格材料，例如钽酸锶铋 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 和钽酸锶铋 $\text{SrBi}_2(\text{Ta}_{1-x}\text{Nb}_x)_2\text{O}_9$ （其中 $0 \leq x \leq 1$ ），以 $100^\circ\text{C}/\text{秒}$ 的标称递变率和 30 分钟的维持时间、在 650°C 的维持温度下进行 RRA 会导致高剩余极化值。

本发明的一个特征是，在 RRA 后不必进行氧炉内退火。因此，在根据本发明的某些实施例中，RRA 只是在含氧气氛中进行的加热技术，以促进淀积薄膜中的反应和晶化，形成所需的多晶层状超晶格材料。由于采用 RRA 加热铁电或介电金属氧化物薄膜与其它加热技术（例如炉内退火）相比是非常有效的，在全部制造过程中所用最大温度和在高温下暴露于氧气的总时间被减至最小。

进行 RRA 后，可以有选择地对含层状超晶格材料薄膜的衬底进行氧炉内退火。在 RRA 之后进行的氧炉内退火往往会增大层状超晶格材料的剩余极化。

在本发明的实施例中，所沉积的液态母体作为衬底上的液态涂层，在 RRA 之前一般还有一个步骤，即在不超过 400°C 的温度下烘烤该衬底上的该涂层，典型地是在含氧环境中进行，典型地是在氧气中进行。

在本发明的一个方面中，该衬底包括一个第一电极，该方法包括进行 RRA 之后在层状超晶格材料薄膜上形成一个第二电极之步骤，以形成存储电容器，以及随后进行的一个后退火步骤。利用 RRA 技术可以进行后退火，称之为“后 RRA”。在一个优选实施例中，该第一电极和该第二电极包括铂和钛。进行后 RRA 的温度范围是 500°C 至 750°C ，优选的是，在相似于已进行的 RRA 之维持温度及维持时间进行，对该薄膜退火。在本发明的一个实施例中，后退火是在含氧环境中进行的，典型地是在氧气中进行的。优选的是，在涂覆母体涂层之前在该衬底上形成导电隔离层。

该层状超晶格材料薄膜的厚度范围一般是 40 纳米到 500 纳米，优选的是 40 纳米到 200 纳米。

通过以下结合附图的说明，将清楚地表述本发明的许多其它特征、目的和优点。

附图简述

图 1 是可由本发明的方法制造的集成电路的部分剖面示意图，显示一个非易失性铁电存储器单元，其中电容器位于开关之上；

图 2 显示可利用本发明的方法制造的铁电 FET（场效应管）存储器的部分剖面图；

图 3 是根据本发明沉积层状超晶格材料薄膜的优选方法的流程图；

图 4 是一个示范性晶片的俯视图，在该晶片上根据本发明制造的薄膜电容器被放大示出；

图 5 是从图 4 中经线 5—5 所截取的部分剖面图，显示根据本发明所制造的示范薄膜电容器；

图 6 是用于形成根据本发明的铁电薄膜的 LSMCD 装置之示意图；及

图 7 是在 650°C 利用 RRA 所形成的电容器中的剩余极化 $2Pr$ （单位是 $\mu C/cm^2$ ，在 5V 下测得）作为维持时间之函数的曲线图。

优选实施例的详细说明

1、概述

应当理解的是，描绘集成电路器件的图 1 和图 2 并非就是实际集成电路器件的任何特定部分的实际平面或剖面图。在实际器件中的层就不象这样规则，其厚度可能不是均衡的。实际器件中的各层经常是曲线形的并具有重叠的边缘。这些图中的显示代之以理想化的情况，用于解释本发明的方法要比其它可能的方式更清楚及更充分。另外，这些图只是表示利用本发明的方法所能制造的铁电及介

电电器件之无数变化中的一种。例如，图 1 描绘一种铁电存储器 100 的一部分，它包括场效应晶体管 114 之形式的开关，该开关与铁电电容器 128 电连接。尽管图 1 所示的铁电元件 124 基本上是在开关元件 114 之上，例如，本发明可被用于制造在被移置到该开关之侧面的元件中的层状超晶格材料薄膜。另外，根据本发明的方法也可被用于制造一种铁电 FET 存储器，其中含有层状超晶格材料的铁电元件被并入该开关元件。在 McMillan 的美国专利 5523964（1996 年 6 月 4 日公布）和 1999 年 8 月 2 日递交的美国专利申请 09/365628 中描述了如图 2 所示的铁电 FET。

图 1 显示根据本发明所制造的一种典型的非易失性铁电存储器 100 的剖面图。在 Mihara 的美国专利 5466629 和 Yoshimori 的美国专利 5468684 中描述了制造含有 MOSFET 和铁电电容器元件的集成电路的一般制造步骤。在其它参考文献中也描述了一般的制造方法。因此，在这里对图 1 的电路元件只是做简单的介绍。

图 1 显示一种铁电随机访问存储器 100 的存储单元 50。存储单元 50 包括在半导体晶片 101 上形成的晶体管开关 114 和电容器 128。在所示的实施例中，晶体管 114 是 MOSFET 并包括源区 106、漏区 108、沟道区 107、栅极绝缘层 110 和栅极 112。电容器 128 包括底部电极 122、铁电层 124 和顶部电极 126。场氧化区 104 形成于硅衬底 102 表面。源区 106 和漏区 108 彼此分离而形成于硅衬底 102 内。在源区 106 和漏区 108 之间的硅衬底 102 上形成栅极绝缘层 110。此外，在该栅极绝缘层 110 上形成栅极 112。

在衬底 102 和场氧化区 104 上形成由 BPSG（硼掺杂磷硅酸盐玻璃）制成的第一层间介电层（ILD）116。ILD 116 的构图分别形成通往源区 106 和漏区 108 的通路 117、118。通路 117、118 被填充而分别形成插件 119、120。插件 119、120 是导电的且一般包括多晶硅。扩散隔离层 121 是在 ILD 116 上形成并构图，以与插件 120

电连接。例如，该扩散隔离层 121 是由氮化钛制成，一般所具有的厚度为 10 纳米至 20 纳米。扩散隔离层（例如氮化钛）阻止存储器 100 之上层和下层之间的化学成分的扩散。

如图 1 所示，在扩散隔离层 121 上淀积有由铂制成的底部电极层 122，其厚度为 100 纳米。然后，根据本发明，在底部电极层 122 上形成层状超晶格材料的铁电薄膜 124。在铁电薄膜 124 上形成由铂制成的顶部电极层 126，其厚度为 100 纳米。

晶片衬底 102 可包括硅、砷化镓或其它半导体、或绝缘体，例如二氧化硅、玻璃或氧化镁。铁电电容器的底部及顶部电极一般是包括铂。优选的是，该底部电极包括未氧化贵金属，例如铂、钯、银和金。除了贵金属之外，可以用于铁电存储器之电极的还有一些金属，例如铝、铝合金、铝硅、铝镍、镍合金、铜合金和铝铜。粘附层（例如钛，未示出）加强电极对邻接该电路之下层或上层的附着力。

淀积由 NSG（非掺杂硅酸盐玻璃）制成的第二层间介电层（ILD）136，以覆盖 ILD 116、扩散隔离层 121 和铁电电容器 128。PSG（磷硅酸盐玻璃）薄膜或 BPSG（硼磷硅酸盐玻璃）薄膜也可被用于层 136 中。

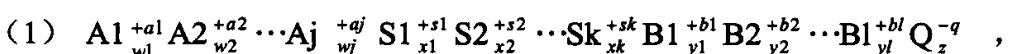
ILD 136 的构图形成通往插件 119 的通路 137。金属化布线膜被淀积以覆盖 ILD 136 及填充通路 137，而后被构图以形成插件 137、源电极布线 138 和顶部电极布线 139。布线 138 和 139 最好是包括有厚度约为 200 纳米至 300 纳米的 Al-Si-Cu 标准互连金属。

图 2 显示可利用根据本发明之实施例的方法制造的铁电 FET 存储器 210 的部分剖面图。存储器 210 包括形成于晶片 211 上的铁电 FET 250，其中包括标准半导体材料 212，最好是 p-100 硅材料。半导体衬底 214 包括高掺杂源区 216 和高掺杂漏区 218，它们形成于掺杂沟道区 220 周围。掺杂源区 216、漏区 218 和沟道区 220 最好

是 n 型掺杂区，但是也可以是形成于 n 型半导体中的 p 型区。半导体衬底 214 一般也包括栅氧化层 222，它通常位于沟道区 220 上方，但可以延伸而超出沟道区 220，以覆盖部分源区 216、漏区 218 和半导体材料 212 的其它部分。典型的是，栅氧化层 222 是由半导体材料 212 在高温处理步骤期间形成的。当半导体材料 212 为硅时，于是栅氧化层 222 一般包括二氧化硅。接口绝缘层 224 可被形成于沟道 220 之上的半导体衬底 214 的上方，通常是在栅氧化层 222 上。根据本发明形成的铁电薄膜 226 位于接口绝缘层 224 和沟道区 218 上方，通常是在接口绝缘层 224 上。栅极 230 被形成于铁电薄膜 226 之上方，通常是在铁电薄膜 226 上。半导体衬底 214 和接口绝缘层 224、铁电薄膜 226 和栅极 230 构成铁电 FET 存储器 210，其中的半导体衬底 214 包括源区 216、漏区 218、沟道区 220 和栅氧化层 222。通常，存储器 210 是由层间介电层（“ILD”）覆盖，它包括氧化玻璃（glassy oxide），最好是硼掺杂磷硅酸盐玻璃（“BPSG”）。为了简单和清楚起见，没有示出该 ILD 和一些其它结构元件及绝缘层，因为它们是公知技术。

卡罗斯·A·帕兹德阿罗等人的美国专利 5519234（1996 年 5 月 21 日公布）提出，层状超晶格化合物（例如钽酸锶铋）与最好的现有材料相比在铁电应用方面具有极好的特性，并具有高介电常数和低漏电流。在 Watanabe 等人的美国专利 5434102（1995 年 7 月 18 日发布）和 Yoshimori 等人的美国专利 5468684（1995 年 11 月 21 日发布）中，描述了将这些材料集成在实际的集成电路中的过程。

层状超晶格材料通常可借助下式进行概括：



其中，A1、A2…Aj 表示象钙钛矿结构中的 A 位元素，它们可以是如锶、钙、钡、铋、铅和其它的元素；S1、S2…Sk 代表超晶格生成元素，通常是铋，但也可以是如钇、钪、镧、锑、铬、铊和其它具

有+3价的元素之材料；B1、B2…B1表示象钙钛矿结构中的B位元素，它们可以是如钛、钽、铪、钨、铌、锆和其它元素；Q代表阴离子，通常是氧，但也可以是其它元素，例如氟、氯和这些元素的混合物，例如氟氧化物、氯氧化物等。式（1）中的上标表示相应元素的价；例如，如果Q是氧，则 $q=2$ 。下标是以化合物的摩尔表示的材料的摩尔数，或以晶胞为单位、在晶胞中的元素的原子数（按平均数计算）。下标可以是整数或分数。也就是说，式（1）包含了晶胞可在整个材料中均匀变化的情况；例如， $\text{SrBi}_2(\text{Ta}_{0.75}\text{Nb}_{0.25})_2\text{O}_9$ 中，75%的B位被钽原子占据，25%的B位被铌原子占据。如果在化合物中只有一个A位元素，那么它用“A1”元素代表， $w_2 \cdots w_j$ 都等于零。如果在化合物中只有一个B位元素，那么它用“B1”元素代表， $y_2 \cdots y_l$ 都等于零，对于超晶格生成元素也是一样。通常的情况是，有一个A位元素、一个超晶格生成元素及一个或两个B位元素，由于本发明是要包含这些位的任一种和超晶格生成元素可以具有多个元素的情况，尽管式（1）是以更常见的形式列出的。z值从方程式得出：

$$(2)(a_1w_1+a_2w_2+\cdots+a_jw_j)+(s_1\times 1+s_2\times 2+\cdots+s_k\times k)+(b_1y_1+b_2y_2+\cdots+b_ly_l)=qz$$

式（1）包含了在上述美国专利5519234（1996年5月21日公布）中所述的所有三个Smolenskii型化合物。层状超晶格材料不包含能够满足式（1）的每一种材料，而只包含那些能自然地组成具有明晰交错层的晶体结构的材料。

在Azuma等人的美国专利5803961（1998年9月8日公布）中提出，混合层状超晶格材料（例如铌酸锶钽）在铁电应用中可具有甚至更好的特性。混合层状超晶格材料的特征在于A位和B位元素的非化学计量的量。例如，根据本发明所用的一种优选母体包括金属有机母体化合物，它具有相对摩尔比中的金属，对应于化学计量不平衡式 $\text{Sr}_{0.8}\text{Bi}_2(\text{Ta}_{0.7}\text{Nb}_{0.3})_2\text{O}_{8.8}$ 。

当前，象金属氧化物 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT)、 $\text{SrBi}_2(\text{Ta}_{1-x}\text{Nb}_x)_2\text{O}_9$ (SBTN)，其中 $0 \leq x \leq 1$ ，特别是 $\text{Sr}_a\text{Bi}_b(\text{Ta}_{1-x}\text{Nb}_x)_c\text{O}_{[9+(a-1)+(b-2)(1.5)+(c-2)(2.5)]}$ ，其中 $0.8 \leq a \leq 1$, $2 \leq b \leq 2.2$, $0 \leq x \leq 0.3$, $1.9 \leq c \leq 2.1$ (SBTN)，这些铁电层状超晶格材料正被得以应用，并通过进一步改进而在非易失性存储器应用中用作电容器介质，例如在 FeRAM (铁电随机存取存储器) 和非破坏读出铁电 FET (场效应管) 中。根据本发明。可以制造并应用这些层状超晶格材料以及其它由式 (1) 表示的层状超晶格材料的多晶薄膜。

术语“衬底”可以是指集成电路形成于其上的底层半导体材料 102、212，也可以是指在其上淀积薄膜层的任何物体。在本说明书中，“衬底”一般将是指把所关心的层加在其上的物体。例如，当我们论及图 1 的铁电薄膜 124 时，它形成于衬底上，该衬底可包括各种元件，特别是底部电极 122。术语“半导体衬底”与衬底相比更为具体。例如，如图 2 中所用的“半导体衬底 214”是指那些具有起始晶片之最初半导体材料中之起源的电路的元件，例如是由图 2 的 p-100 晶体硅材料。因此，在图 2 的结构之示例中，“半导体衬底 214”包括元件 212、216、218、220。

半导体衬底 214 和半导体材料的长度尺寸定义的平面在此被认为是以“水平”面，垂直于这个平面的方向被认为是“垂直方向”。术语“横向的”或“横向地”是指半导体衬底的平面之方向，即平行于该水平方向。

这里的方位术语，例如“上方”、“顶部”、“上部”、“下方”、“底部”和“下部”是指相对于衬底 102、214。也就是说，如果第二元件是在第一元件之“上方”，这是指远离半导体衬底 102、214；如果它是在另一个元件之“下方”，则它比其它元件更接近半导体衬底 102、214。如“上方”和“下方”之术语本身并不意味着直接的接触。然而，如“在…之上”或“到…之上”之术语则意味着一层与

底层的直接接触。

这里所用的术语“薄膜”正如它被用于集成电路技术中一样的含义。通常它是指厚度小于1微米的膜。在此所述的薄膜一般厚度小于500纳米。由根据本发明的方法制造的层状超晶格材料之薄膜，一般所具有的最后厚度之范围是40纳米至500纳米，优选的是在40纳米至300纳米之范围。这些集成电路技术的薄膜不应该混同于肉眼可见电容器技术之层状电容器，它们是采用完全不同的处理形成的，这种处理与集成电路技术是不兼容的。

这里的术语“化学计量”可适用于材料（例如层状超晶格材料）的固态薄膜或构成材料的母体。当它适用于固态薄膜时，它是指显示最终固态薄膜中每个元素的实际相对量的化学式。当适用于母体时，它指示在该母体中的金属之摩尔比。“平衡的”化学计量式是其中每一元素正好足以形成材料的完整晶体结构且该晶格中的所有位都被占据，尽管在实际情况中，在室温下的晶体中总会存在一些缺陷。例如， $\text{SrBi}_2(\text{TaNb})\text{O}_9$ 和 $\text{SrBi}_2(\text{Ta}_{1.5}\text{Nb}_{0.5})\text{O}_9$ 都是平衡的化学计量式。相反，对于铌酸锶钽的母体，其中的钽、铌、钽、铌的摩尔比分别是0.9、2.18、1.5、0.5，在此用不平衡“化学计量”式 $\text{Sr}_{0.9}\text{Bi}_{2.18}(\text{Ta}_{1.5}\text{Nb}_{0.5})\text{O}_9$ 表示该母体，因为相对B位元素钽和铌而言，它含有过量的铌和不足量的钽。在这种技术中通常是列出金属氧化物的不平衡化学计量式，其中，氧符号的下标并不被修正以完全平衡金属的下标值。

这里所用的术语“母体”可以是指含有一种金属有机溶解物的溶液，它与其它母体混合以形成中间母体或最终母体，或者，它可以是指最终液态母体溶液，即在制造过程中被涂覆于特定表面的溶液。如被涂覆于该衬底的母体通常被称为“最终母体”、“母体化合物”或简称为“母体”。在任何情况下，其含义借助上下文是清楚的。

在本说明书中的“母体化合物”是指含有至少一种金属的金属

有机化合物，该金属被包含于根据本发明形成的所需层状超晶格材料薄膜中。这里所公开的金属有机母体化合物是有用的，因为它们能够容易地被溶解于有机液态母体溶液中，这种溶液可被储存至使用之时。在根据本发明的一种优选的液-源雾化化学淀积（“LSMCD”）方法中，一种或多种液态母体溶液被雾化以形成含有适用于形成所需薄膜的母体化合物的雾。母体溶液的成分可用两种方式描述。实际所溶解的金属有机母体化合物（溶解物）和溶剂及浓度可被具体指定；或者，为了清楚起见，表示将形成的具有该母体的最终氧化物化合物之成分的化学计量式可被具体指定。同样，利用母体化合物的名称或化学计量式可以描述它，或者通过它所含的金属原子可以简单地对它进行识别。

金属有机母体化合物和根据本发明所用的液态母体溶液能够被可靠地制成。如果有必要，可以容易地控制和改变它们的成分。它们可被安全地储存达 6 个月之久。与现有技术的很多母体相比，它们是相对无毒的及不挥发的。根据本发明所形成的薄膜层具有平滑、连续及均匀的表面，它们能够被可靠地制作以具有 40 纳米至 500 纳米的厚度范围，保持重要的结构特性及电特性。

应当理解的是，这里所述的具体过程和电子器件是示范性的；即，本发明预期，图 1 和图 2 中的各层可以由很多其它的材料制成，而不限于以上所述及以下所述的材料。本发明的方法可以有很多其它的变化，而不限于在本申请文件中所包含的内容；除了集成电路器件 100 和 210，该方法和材料可被用于很多其它电子器件。

术语“实际递变率”（actual ramping rate）用于指在集成电路衬底中实际经历的温度增长速率。术语“标称递变率”（nominal ramping rate）被用于标示 RRA 或 RTP 装置的控制设置。例如，对于每秒 100 °C 的标称递变率，实际递变率一般约为每秒 60 °C。

如“加热”、“干燥”、“烘烤”、“快速递变退火”（“RRA”）、“快

速热处理”（“RTP”）、“炉内退火”，这些术语及其它术语都与热的应用直接有关。为了清楚起见，利用这种技术的各种术语以与某些技术及方法步骤相互区别。不过，应当清楚的是，可以利用类似的技术实现命名不同的处理步骤；例如，利用相同的装置一般可实现干燥、烘烤及炉内退火，唯一的区别是它们的功能和在制造顺序中位置，或所用的特殊温度。结果，有可能把退火步骤称为加热步骤、或把干燥步骤称为烘烤步骤。因此，为避免混淆，也可以用常见术语“加热”描述制造步骤。根据本发明的快速递变退火（RRA）技术也如 RTP 技术，它与其它加热技术的不同之处在于其特征是温度的极快上升，实际递变率一般是每秒 10°C 至 100°C。还应该理解的是，本领域技术人员利用如这里所述的加热可实现所需的处理结果，而涉及的处理所具有的术语不同于这里所用术语。

2、优选方法的说明

一般来说，在高温下的氧气中对已沉积的含金属膜的加热或退火的一些形式对于所期望的金属氧化物层状超晶格材料的所需构成和晶化是必要的。本发明之实施例的一个重要特征在于，与现有技术相比，在高温下的最大温度和总加热时间被减至最小。在本说明书所详细描述的实施例中，RRA 和退火处理是在含氧气体中进行的。然而，本发明也包括这样的实施例，即其中在含氧气体中的退火只占总时间的一部分，随后是在非活性气体中的退火。如这里所用的术语“高温”通常是指超过 300°C 之温度。术语“气体”适用于它更宽的含义，或是一种纯气体，或是几种气体的混合。术语“含氧”是指存在的氧之相对量不少于 1 摩尔百分比。

用于制造层状超晶格材料薄膜的母体溶液之单个母体化合物可以从这样一组中选择，该组包括金属 β -二酮盐（metal beta-diketonates）、金属聚烷氧化物、金属二叔戊酰甲烷盐（metal

dipivaloylmethanates)、金属环戊二烯、金属烷氧基羧酸盐 (metal alkoxycarboxylates)、金属羧酸盐、金属醇盐、金属乙基己酸盐、辛酸盐及新癸酸盐。优选的是，金属母体化合物包括金属 2-乙基己酸盐，它相当适合于液源雾化化学淀积 (“LSMCD”) 技术。例如，通过使所需化合物的每一金属 (例如锶、铋、钽或铌)、或该金属的醇盐与羧酸、或与羧酸和乙醇相互作用，并用溶剂溶解反应产物，形成单个的金属有机分解 (“MOD”) 母体化合物。可被采用的羧酸包括 2-乙基己酸、辛酸和新癸酸，优选的是 2-乙基己酸。可被采用的乙醇包括 2-甲氧基乙醇、1-丁醇、1-戊醇和 2-戊醇。可被采用的溶剂包括二甲苯、辛烷、乙酸正丁酯、N-二甲基甲酰胺、乙酸 2-甲氧基乙酯、甲基异丁基酮、甲基异戊基酮以及很多其它溶剂。金属、金属醇盐、酸及乙醇进行反应以形成金属烷氧基羧酸盐、金属羧酸盐和 (或) 金属醇盐之混合物，必要时加热并搅拌混合物，以形成金属-氧-金属键，并用煮沸方法除去该反应所产生的任何低沸点有机物。原始的 MOD 通常是在其使用前被批量制造或带来；最终母体混合物通常是在用于该衬底前立即制备的。最终制备步骤一般包括混合、溶剂交换和稀释。当利用液体淀积技术时，例如 LSMCD，金属 2-乙基己酸盐是一种优选的母体化合物，因为该乙基己酸盐在溶液中是稳定的，储存寿命长，形成均匀的液体薄膜，在衬底上平整地分解。当乙基己酸盐和其它金属有机母体化合物被溶解在二甲苯或正辛烷中时，它们可被储存几个月。

图 3 是根据本发明制造如图 1 所示的铁电存储器的方法 310 之制造步骤的流程图。尽管图 3 的方法 310 在此是参照图 1 进行论述的，显然，图 3 的方法以及该方法根据本发明的许多变化可被用于制造集成电路技术之各种铁电结构中其它成分的多晶层状超晶格材料薄膜。

在步骤 312，提供半导体衬底，在步骤 314，在该衬底上形成一

个开关，该开关一般是 MOSFET。在步骤 316，由常规技术形成一个绝缘层，以便将该开关元件与将要形成的铁电元件分隔。利用常规工艺，该绝缘层被构图以形成通路，其中填充有导电插件（plug），将该开关电连接至存储电容器和集成电路的其余部分。在步骤 318，扩散隔离层被淀积在该绝缘层上并被构图。优选的是，该扩散隔离层包括氮化钛并具有约 10 纳米至 20 纳米的厚度。优选的是，利用常规的溅射方法淀积该扩散隔离层，利用氮化钛靶子，尽管也可以利用具有含氮喷溅气体的钛靶子。在步骤 320，形成底部电极。优选的是，该电极是由铂制成，并被溅射-淀积，以形成约 200 纳米厚的一层。在步骤 322，制备将形成所需铁电薄膜的层状超晶格材料的化学母体。通常，母体溶液是由可在市场上购得并含有化学母体化合物的溶液制备的。如果有必要，在步骤 322 调节所购溶液中各种母体之浓度，以适应特殊的制造或操作条件。本发明的方法之优选实施例利用一种最终液态母体溶液，它含有大致对应于 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT)、 $\text{SrBi}_2(\text{Ta}_{1-x}\text{Nb}_x)_2\text{O}_9$ (SBTN)（其中 $0 \leq x \leq 1$ ）、特别是 $\text{Sr}_a\text{Bi}_b(\text{Ta}_{1-x}\text{Nb}_x)_c\text{O}_{[9+(a-1)+(b-2)(1.5)+(c-2)(2.5)]}$ （其中 $0.8 \leq a \leq 1$ ， $2 \leq b \leq 2.2$ ， $0 \leq x \leq 0.3$ ， $1.9 \leq c \leq 2.1$ ）的元素锶、铋、钽、铌之相对摩尔比。在步骤 324，母体溶液的液态涂层被涂覆于该衬底。用于形成层状超晶格材料之铁电薄膜的母体在步骤 324 被涂覆而作为底部电极上的涂层。根据本发明，利用常规液体淀积技术，例如美国专利 5456945 所述的雾化淀积方法、或旋涂方法可以涂覆母体。在以下的示例中，利用液源雾化化学淀积（“LSMCD”）工艺涂覆衬底。在干燥步骤 326，带有液态母体之涂层的衬底在不超过 300°C 的温度被烘烤及干燥。优选的是，该干燥步骤是在热板上、在基本纯的氧气（O₂）中、或至少在含氧气体中进行的，时间不超过 15 分钟。

在步骤 328，涂覆在衬底上的已干燥的母体涂层受到快速递变退火（“RRA”）。进行 RRA 的温度在 500°C 至 750°C 的范围，时间是

在 5 分钟至 120 分钟的范围。优选的是，在 600°C 至 700°C 的温度进行 30 分钟的 RRA，其实际递变率是在每秒 10°C 至 100°C 的范围，优选的是约每秒 50°C。从卤素灯、红外灯或紫外灯发出的辐射为 RRA 步骤提供了热源。在以下的示例中，采用了利用在周围大气压下的卤素源的 AG 相关模型（Associates model）410 热脉冲装置。RRA 是在含氧气体中进行的，最好是在基本纯的氧气中，时间至少为总维持时间之一部分。在 RRA 处理中，任何剩余有机物被烧尽并被蒸发。同时，RRA 的快速升温促进了晶核形成；即，由步骤 324 和 326 导致固态膜中的层状超晶格材料的许多结晶颗粒的产生。这些颗粒起着晶核的作用，使得进一步的晶化可以发生。在 RRA 处理中存在的氧增进了这些颗粒的形成。

退火步骤 330 一般包含层状超晶格材料薄膜的炉内退火。短划线 331 绕过步骤 330，表示步骤 330 是可选的。在步骤 330 的炉内退火最好是在 0°C 至 50°C 的温度范围内并小于步骤 328 的维持温度下进行。在步骤 330 中的炉内退火一般是在含氧气体中进行，但也可以在非活性气体中进行。优选的是，步骤 330 在氧气中的退火时间不超过 60 分钟；典型的是，在含氧气体中的炉内退火是在 650°C 下进行 30 分钟。相反，步骤 330 在非活性气体中的退火时间可以是较长；例如，100 小时。步骤 328 的 RRA 和步骤 330 的氧退火可以在空气、含氧量大于空气的富氧气体、或“缺氧气体”中进行，缺氧气体中氧气的相对量少于空气中的氧气之相对量。优选的是在氧气 (O_2) 中进行这些步骤。尽管步骤 330 之炉内退火是可选的，它能改进薄膜的铁电极化率和其它电特性。

在步骤 334 形成顶部电极。优选的是，通过铂单层的 RF (射频) 溅射形成该电极，但也可以通过 DC (直流) 溅射、离子束溅射、真空淀积或其它适当的常规淀积工艺来形成该电极。如果在金属淀积前需做电子器件设计，利用常规的光刻蚀法和蚀刻法可以构图铁电

层状超晶格材料，然后在淀积后的第二处理中构图顶部电极。在以下的例子中，利用常规的光刻蚀技术和离子束蚀刻对顶部电极和层状超晶格材料一起进行构图。

如淀积后，顶部电极对层状超晶格材料之薄膜的粘附通常是不牢固的。通过在步骤 334 中的后退火加强粘附。该后退火可以在 500 °C 至 750 °C 之温度下的电熔炉中进行。低于 500 °C 的后退火不会改进该电极的粘附，所得到的电容器器件往往是非常松的，最坏的情况是发生短路。优选的是，在步骤 334 的后退火是在 500 °C 至 700 °C 的温度范围内之温度下进行，该温度不超过步骤 328 及 330 中的 RRA 和退火的温度。优选的是，后退火步骤 334 的进行类似于步骤 328，即，如采用步骤 328 中相同递变率、维持温度和维持时间的后 RRA。

在步骤 334 的后 RRA 也可以由一种常规炉内后退火来替换，它释放顶部电极中和该电极与该铁电薄膜之间的界面中的内部应力。同时，由于对顶部电极的溅射，后退火步骤 334 重建层状超晶格材料中的微观结构，结果改进了该材料的特性。不管后退火的进行是在有关于以下步骤 336 所提到的构图步骤之前或之后，效果是一样的。关于多数电特性，可以采用非活性气体（例如氦、氩和氮），与采用氧具有近似相同的结果，因此，减少集成电路在高温下对氧的暴露。

该电路一般是在步骤 336 完成，该步骤可包括多个子步骤；例如 ILD 的淀积、构图和蚀刻、以及布线层的淀积。

图 4 是一种示范性晶片 400 的俯视图，在该图上，根据本发明制作在衬底 410 上的薄膜电容器 496、498 及 500 被放大示出。图 5 是经图 4 中的线 5—5 所截取的剖面图之部分，说明根据本发明所制作的薄膜电容器 500。该剖面显示形成于硅晶衬底 502 上的二氧化硅层 504。钛层被溅射在层 504 上，以后钛被氧化以形成氧化钛层 506。由铂制成的底部电极 508 被溅射-淀积在层 506 上。层 510 表

示根据本发明制作的铁电薄膜，层 512 表示由铂制成的顶部电极。

示例 1

如图 4 和图 5 所示的铁电薄膜电容器是根据本发明制作的，其中含有钽酸锶铋层状超晶格材料之薄膜。对这些电容器的剩余极化进行测量和比较，以研究关于铁电极化率的处理条件之效果。

将一组 P 型 100 硅晶片衬底 502 之每一个氧化，以形成一层二氧化硅 504。该衬底在真空炉中以 180°C 被脱水 30 分钟。利用氩气氛、8 毫毛 (m Torr) 气压和 0.53 安培 (amps) 电流，粘附层 506 被溅射-淀积在该衬底上，它基本上是由钛组成且厚度为 100 纳米。然后，在相似的溅射条件下，淀积厚度为 200 纳米的底部铂电极 508 层。在每一晶片上，利用 10 分钟推挽，在以 6 l/m 流动的氧气中，以 650°C 对底部电极层做 30 分钟的预退火。在真空炉内以 180°C 进行脱水烘烤 30 分钟。

利用从 Kojundo 化学公司购得的钽酸锶铋 (SBT) 液态母体溶液制造 SBT 薄膜。该溶液含有对应于化学计量式 $\text{Sr}_{0.9}\text{Bi}_{2.2}\text{Ta}_2\text{O}_9$ 的金属化合物之量。0.2 mol/l 的母体溶液含有：正辛烷中的 2-乙基己酸铋、2-乙基己酸锶和 2-乙基己酸钽。在即将使用之前，用乙酸正丁酯将 0.2 摩尔溶液稀释为 0.12 摩尔的最终母体溶液。

在每一晶片上，利用 LSMCD 装置 600，将该母体的液态涂层淀积在底部电极层 508 上，如图 6 所示。LSMCD 装置 600 包括承载气源 610 和气管 612，通过该气管，承载气体按箭头 614 之方向流至接头 616，它将气管 614 连至雾化器 618。母体溶液 620 在雾化器 618 中被雾化为承载气体，形成雾，它流入雾管 622 并通过过滤器 624。过滤器 624 除去直径大于约 $1 \mu\text{m}$ 的液态雾粒。过滤后的雾行进并通过入口管 626 和喷头部件 628，进入淀积腔 628。淀积腔 630 包括衬底固定器 630。淀积腔 630 的压力和容量是由泵系统 632 控

制的，它通过出口管 634 连至沉积腔 630 之内部。

每一片制备好的晶片 400 被放置在衬底固定器 630 上。氩承载气体被用于由最终 SBT 母体溶液 620 在雾化器 618 中产生雾。从喷头部件 628 排出的雾粒在每一晶片的底部电极 508 上形成液体涂层 638。通过由电压源 640 施加的 8 至 9 千伏的偏压于喷头部件 628 与衬底固定器 630 之间，增强雾粒的沉积。在每一晶片上，厚 100 纳米的液态涂层以约 10 纳米/分钟的沉积速率被沉积。该液态涂层的干燥是通过在氧气中的热板上以 160°C 烘烤 1 分钟，再以 260°C 烘烤 4 分钟。

通过 RRA 和炉内退火，所选择的晶片承受热处理的各种环境，以促进母体化合物在每一晶片衬底上的反应，并使多晶金属氧化物层状超晶格材料结晶。3 块晶片中的每一晶片仅被给予 RRA 处理，其标称递变率为每秒 100°C，维持温度是 650°C，维持时间分别是 4 分钟、10 分钟和 30 分钟。3 块其它晶片被给予相似的 RRA 处理，但是该 RRA 之后是在氧气中以 650°C 进行 30 分钟的炉内退火（“FA”）。

这些步骤形成厚约 100 纳米的铁电薄膜 510。铂被溅射沉积在每一晶片上，构成厚约 200 纳米的顶部电极层 512。顶部电极 512 和钽酸锶铋 510 层被蚀刻以形成电容器，再进行砂磨，然后在氧气中以 650°C 进行 30 分钟的炉内后退火。这些电容器的表面积为 $6940 \mu m^2$ 。

由这些电容器的磁滞曲线计算出这些晶片的示范性电容器的剩余极化。在图 7 中，剩余极化 $2Pr$ （单位是 $\mu C/cm^2$ ，在施加 5 伏电压下）被绘制为 RRA 维持时间的函数。图中的空心圆表示来自电容器的数据，在电容器中，层状超晶格材料薄膜仅受到 RRA，而不受 FA 处理。实心圆表示电容器的数据，在电容器中，铁电薄膜受到 RRA 和 FA 处理。图 7 中的数据表示，当进行维持时间为 5 分钟或更少

的 RRA 时，所得到的铁电极化率（计算如 $2Pr$ ）对于大多数集成电路应用是太低。在约 10 分钟的维持时间，该 $2Pr$ 值是在 $5 \mu C/cm^2$ 左右之范围内，它适用于某些铁电器件，特别是某些铁电 FET 应用。在 10 分钟，在有 FA 处理的电容器中的 $2Pr$ 值要大大高于只有 RRA 而无 FA 的电容器中的 $2Pr$ 值。在仅进行 30 分钟的 RRA 的电容器中， $2Pr$ 值约为 $18 \mu C/cm^2$ ，这特别适用于所有非易失性 FeRAM 器件。在进行 30 分钟的 RRA 后的 FA 处理并未显著地提高该 $2Pr$ 值。

出乎意料的是，有 30 分钟的 RRA 而无 FA 的电容器具有良好的极化率。30 分钟 RRA 的电容器与有 4 分钟 RRA 及 30 分钟 FA 的电容器具有几乎相同的热量预算，显示出 $18 \mu C/cm^2$ 之较高 $2Pr$ 值。以前人们相信，层状超晶格材料所需热处理要在至少 $700^\circ C$ （最好是更高）的高温下、其热处理时间要持续约几个小时。采用 RRA 可得到良好的电子特性，其维持温度小于 $700^\circ C$ ，其时间更短，这样的特性使得通过将集成电路在高温下暴露于氧的时间减至最小，可以减小制造成本并提高集成电路的质量。

以上描述了利用 RRA 制造含层状超晶格材料的电子器件的方法。应当理解的是，在附图所示及本说明书所述的具体实施例是作为示例，而不应解释为是对权利要求书所述之本发明的限制。另外，明显的是，本领域技术人员根据本发明的原理，现在可以对所述的具体实施例做出很多应用和修改。明显的是，所述的步骤在一些实例中可以按不同的顺序执行，或可用等效结构和处理替换所述的各种结构和处理，或者可以采用多种不同的母体。

说 明 书 附 图

图 1

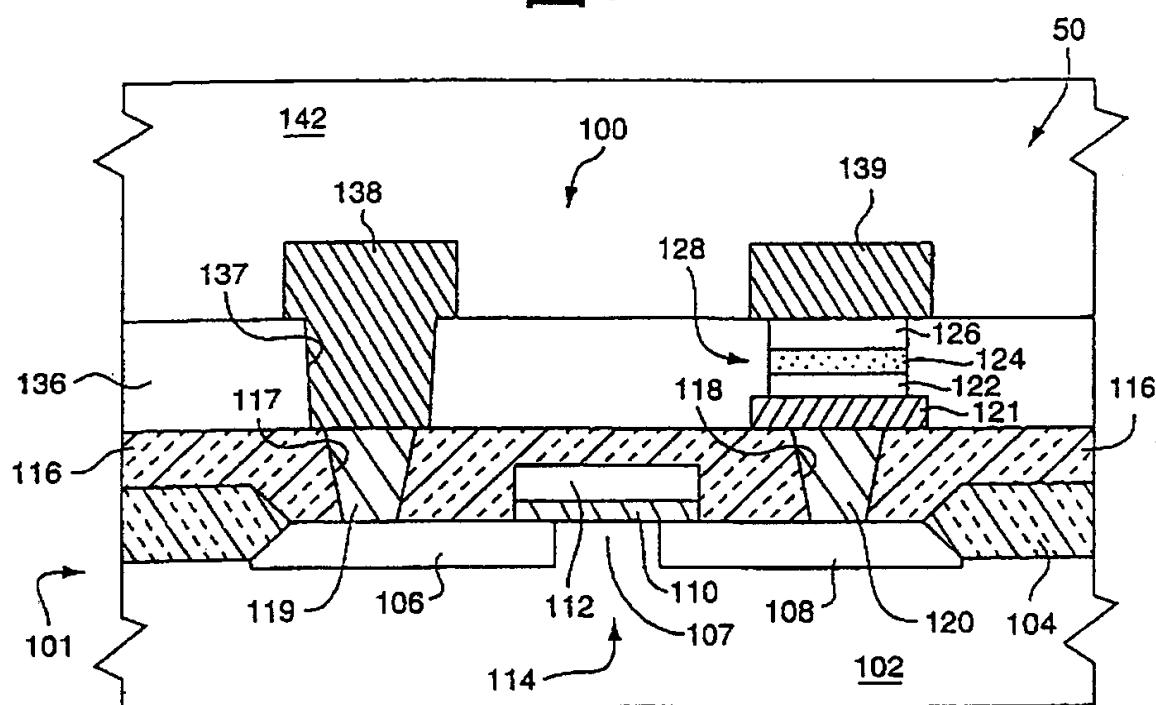


图 2

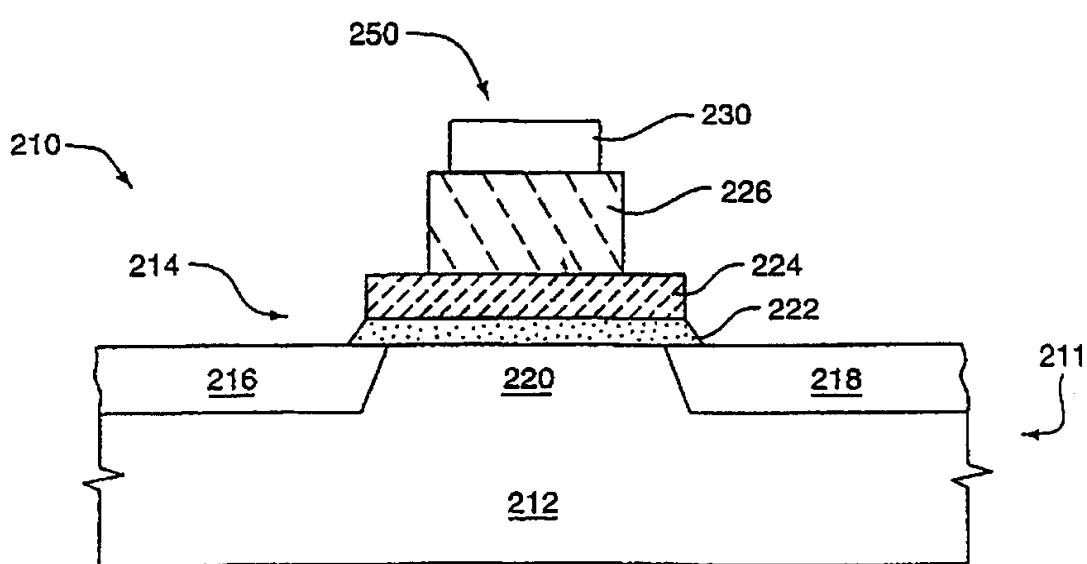
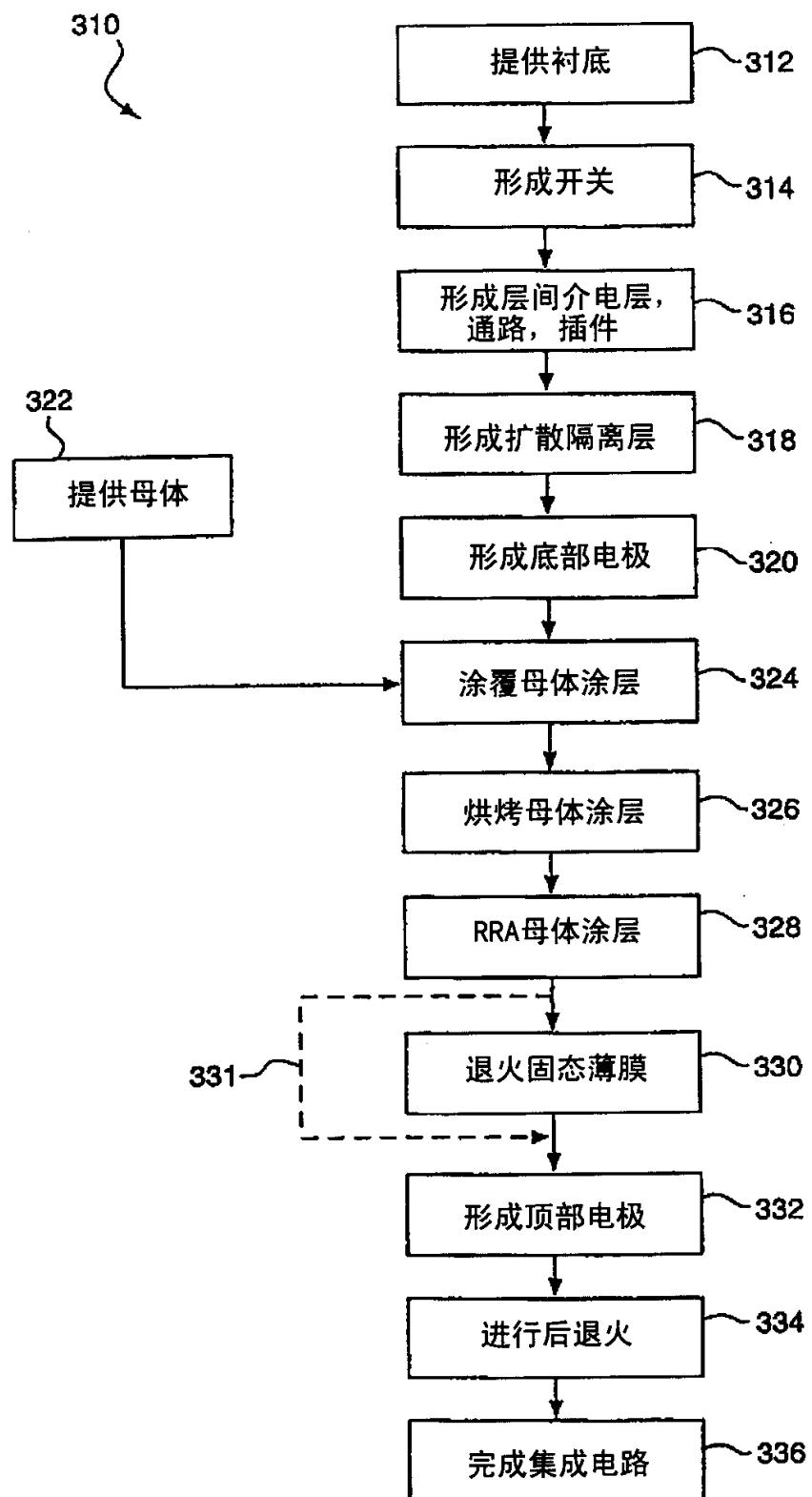


图3



01.11.09

图4

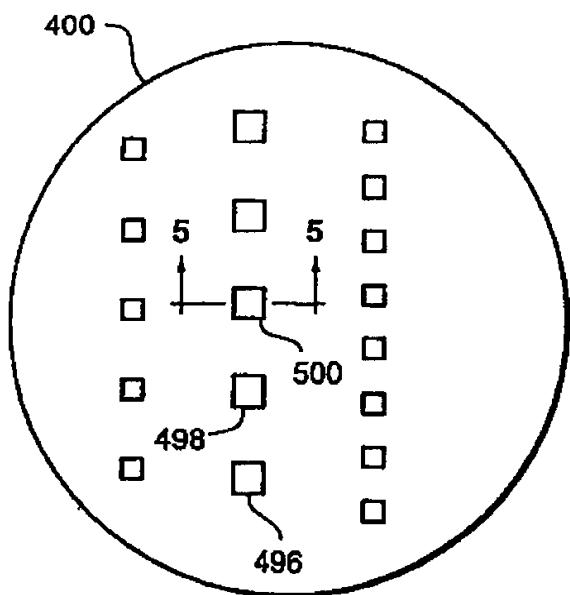
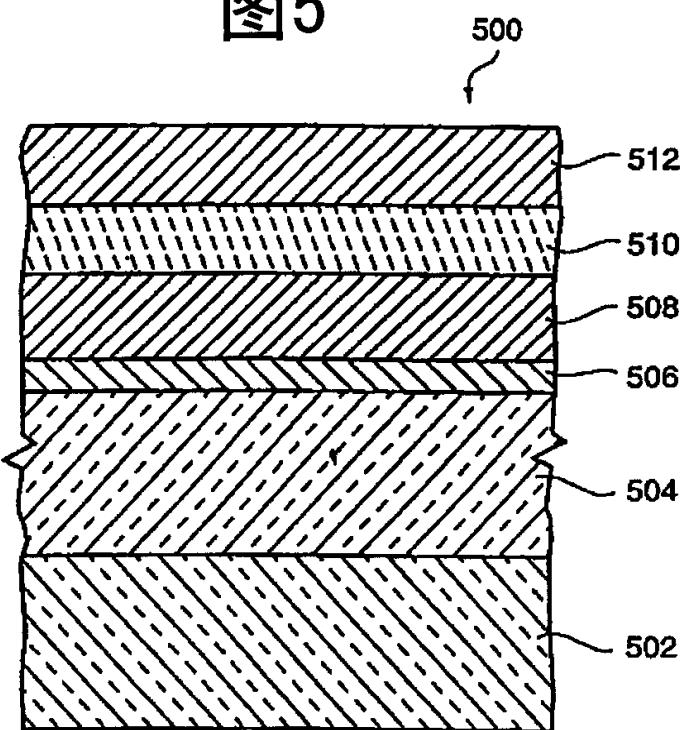


图5



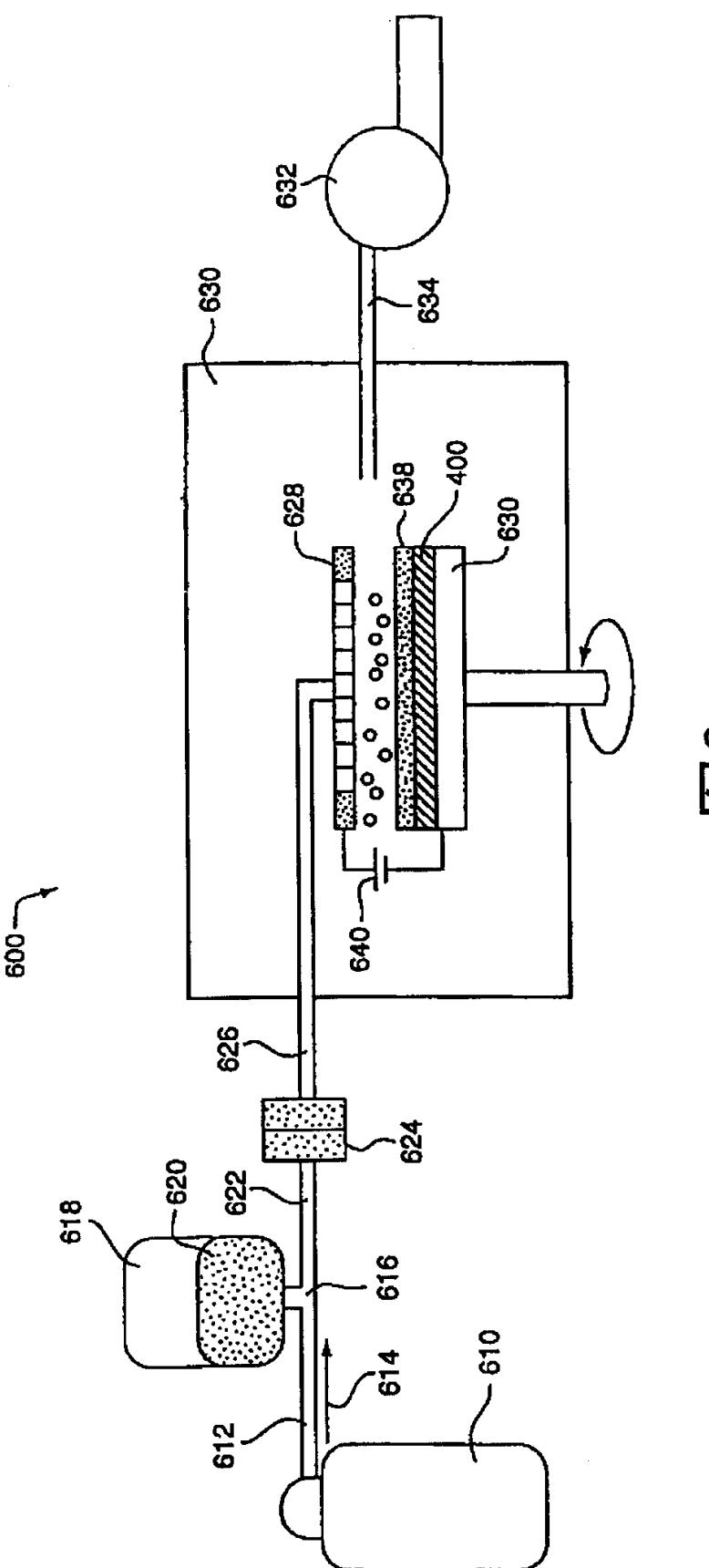


図6

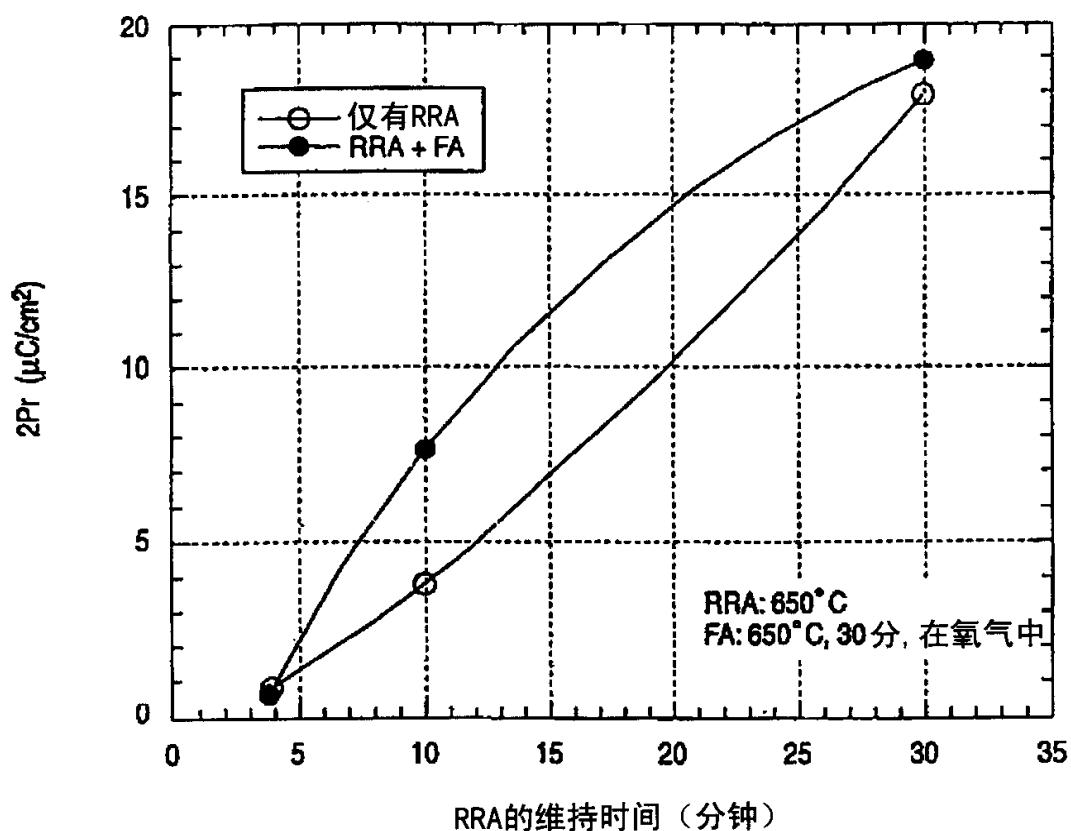


图 7