

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4466497号
(P4466497)

(45) 発行日 平成22年5月26日(2010.5.26)

(24) 登録日 平成22年3月5日(2010.3.5)

(51) Int. Cl.		F I	
HO 1 L 25/16	(2006.01)	HO 1 L 25/16	A
HO 1 L 23/02	(2006.01)	HO 1 L 23/02	J
GO 1 P 15/08	(2006.01)	GO 1 P 15/08	P
HO 1 L 29/84	(2006.01)	HO 1 L 29/84	Z

請求項の数 7 (全 10 頁)

(21) 出願番号	特願2005-215790 (P2005-215790)	(73) 特許権者	000005832 パナソニック電気株式会社
(22) 出願日	平成17年7月26日(2005.7.26)		大阪府門真市大字門真1048番地
(65) 公開番号	特開2007-35845 (P2007-35845A)	(74) 代理人	100084375 弁理士 板谷 康夫
(43) 公開日	平成19年2月8日(2007.2.8)	(74) 代理人	100121692 弁理士 田口 勝美
審査請求日	平成20年4月10日(2008.4.10)	(74) 代理人	100125221 弁理士 水田 慎一
		(72) 発明者	植田 充彦 大阪府門真市大字門真1048番地 松下 電気株式会社内
		(72) 発明者	佐名川 佳治 大阪府門真市大字門真1048番地 松下 電気株式会社内

最終頁に続く

(54) 【発明の名称】 センサモジュール

(57) 【特許請求の範囲】

【請求項1】

センサ素子と、

前記センサ素子を収納するための貫通空間が形成された回路基板と、

前記貫通空間の上方の開口を閉塞するように、前記回路基板にバンプを介して接合される板状の半導体素子と、

前記センサ素子を収納した前記貫通空間の下方の開口を閉塞するように、前記回路基板及びセンサ素子にバンプを介して接合される薄板状部材からなるインターポーザと、を備えることを特徴とするセンサモジュール。

【請求項2】

前記インターポーザは、当該インターポーザの厚み方向に貫通する貫通孔電極を備え、この貫通孔電極を用いて、当該センサモジュールを実装する実装基板上のパッドと前記回路基板との電氣的導通をとることを特徴とする請求項1に記載のセンサモジュール。

【請求項3】

前記回路基板は、前記インターポーザ側の側周及びノ又は前記インターポーザの主面の端部側であって当該回路基板の下面に外部取り出し用の外部電極を備えており、

前記外部電極は、当該センサモジュールを実装する実装基板上に当該センサモジュールを電氣的に接合するための実装基板上のパッドに導電性の接合部材を介して接合されるものであり、

前記インターポーザは、当該インターポーザが前記回路基板の外部電極、導電性の接合

部材、及び実装基板上のパッドのいずれにも接触しないように、前記回路基板の下面側主面よりも狭小に形成されていることを特徴とする請求項 1 に記載のセンサモジュール。

【請求項 4】

前記回路基板は、当該センサモジュールを実装した状態において前記実装基板の方向に突出する凸部を、当該回路基板の下面側主面の外縁に備えていることを特徴とする請求項 3 に記載のセンサモジュール。

【請求項 5】

前記インターポーザは、可撓性部材を用いて形成されていることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載のセンサモジュール。

【請求項 6】

前記インターポーザ及びセンサ素子は、いずれもシリコンを用いて形成されていることを特徴とする請求項 1 乃至請求項 5 のいずれかに記載のセンサモジュール。

【請求項 7】

前記センサ素子又は回路基板の少なくともいずれか一方は、前記インターポーザとの bumps を介して行う接合が常温接合によって行われていることを特徴とする請求項 6 に記載のセンサモジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、センサ素子を回路基板に収納したセンサモジュールに関する。

【背景技術】

【0002】

従来、半導体の微細加工技術を応用したセンサ素子（半導体センサ）を基板に実装してモジュール化したセンサモジュールとして、加速度センサや圧力センサなどが知られている。図 6 を参照して、従来のセンサモジュールの例を説明する。このセンサモジュールは、加速度検出用のものであり、例えば、厚み方向に変位する重錘体 G が形成されたセンサ素子 9 1、及び、センサ素子 9 1 からの信号を受け取って処理する半導体素子 9 2 を、それぞれ実装基板 9 3 の凹部底面に実装し、凹部開口を板状封止部材 9 4 で封止して形成されている。センサ素子 9 1、半導体素子 9 2、及び実装基板 9 3 の間はボンディングワイヤ W を用いて電氣的に接続されている。

【0003】

また、リードフレーム上にセンサ素子と信号処理用 IC とを並列配置し、実装及び封止を行った加速度検出用のセンサモジュールが知られている（例えば、特許文献 1 参照）。

【0004】

また、加速度検出用のセンサ素子と、センサ素子の上部に重ねて配置され、センサ素子からの信号処理を行うと共に上部ストッパを兼ねる半導体素子と、これらを実装するベース（台座）と、を備え、センサ素子と半導体素子との間を異方性導電接着剤層を通じて電氣的接続を行う加速度センサが知られている（例えば、特許文献 2 参照）。

【特許文献 1】特開平 9 - 89925 号公報

【特許文献 2】特開平 8 - 160071 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した図 6 や特許文献 1 に示されるようなセンサモジュールにおいては、センサ素子や半導体素子が平面的に配置されているので、センサモジュールの小型化が図れないという問題がある。また、これらのセンサモジュール、及び特許文献 2 に示されるようなセンサモジュールにおいては、センサ素子が力学的に強固な実装基板や、リードフレームや、ベース（台座）に樹脂を用いて実装されているので、センサ素子が実装基板等の熱膨張や熱収縮に基づく応力変化が、センサ素子に影響し、その特性変動や劣化を引き起こすという問題がある。

10

20

30

40

50

【0006】

本発明は、上記課題を解消するものであって、小型化を実現すると共に、センサ素子への熱履歴の影響を低減してセンサ特性向上を実現できるセンサモジュールを提供することを目的とする。

【課題を解決するための手段】

【0007】

上記課題を達成するために、請求項1の発明は、センサ素子と、前記センサ素子を収納するための貫通空間が形成された回路基板と、前記貫通空間の上方の開口を閉塞するように、前記回路基板にバンプを介して接合される板状の半導体素子と、前記センサ素子を収納した前記貫通空間の下方の開口を閉塞するように、前記回路基板及びセンサ素子にバンプを介して接合される薄板状部材からなるインターポーザと、を備えることを特徴とするセンサモジュールである。

10

【0008】

請求項2の発明は、請求項1に記載のセンサモジュールにおいて、前記インターポーザは、当該インターポーザの厚み方向に貫通する貫通孔電極を備え、この貫通孔電極を用いて、当該センサモジュールを実装する実装基板上のパッドと前記回路基板との電気的導通をとるものである。

【0009】

請求項3の発明は、請求項1に記載のセンサモジュールにおいて、前記回路基板は、前記インターポーザ側の側周及び/又は前記インターポーザの主面の端部側であって当該回路基板の下面に外部取り出し用の外部電極を備えており、前記外部電極は、当該センサモジュールを実装する実装基板に当該センサモジュールを電気的に接合するための実装基板上のパッドに導電性の接合部材を介して接合されるものであり、前記インターポーザは、当該インターポーザが前記回路基板の外部電極、導電性の接合部材、及び実装基板上のパッドのいずれにも接触しないように、前記回路基板の下面側主面よりも狭小に形成されているものである。

20

【0010】

請求項4の発明は、請求項3に記載のセンサモジュールにおいて、前記回路基板は、当該センサモジュールを実装した状態において前記実装基板の方向に突出する凸部を、当該回路基板の下面側主面の外縁に備えているものである。

30

【0011】

請求項5の発明は、請求項1乃至請求項4のいずれかに記載のセンサモジュールにおいて、前記インターポーザは、可撓性部材を用いて形成されているものである。

【0012】

請求項6の発明は、請求項1乃至請求項5のいずれかに記載のセンサモジュールにおいて、前記インターポーザ及びセンサ素子は、いずれもシリコンを用いて形成されているものである。

【0013】

請求項7の発明は、請求項6に記載のセンサモジュールにおいて、前記センサ素子又は回路基板の少なくともいずれか一方は、前記インターポーザとのバンプを介して行う接合が常温接合によって行われているものである。

40

【発明の効果】

【0014】

請求項1の発明によれば、回路基板の貫通空間に半導体素子とインターポーザとによりセンサ素子を収納閉塞するので、センサモジュールの低背化が可能となる。また、回路基板をその内部及び/又は表面に配線が形成されたいわゆる立体回路基板とすることにより、この立体回路基板、センサ素子、半導体素子、及びインターポーザを接合するバンプによって相互の電気接続を行うことができ、ワイヤボンディングによる電気接続に比してセンサモジュールを小型化できる。また、インターポーザが薄板状部材からなるので、その可撓性によりセンサ素子との接合部における低応力化が可能となる。また、バンプによる

50

接合は常温により行うことができるので、センサ素子とインターポーザの接合を残留応力の小さい状態で実施でき、センサ素子への熱履歴影響の低減を実現できる。

【0015】

請求項2の発明によれば、インターポーザの貫通孔電極を通してセンサモジュールの真下に出力を取り出すと共に実装基板に実装できるので、実装基板上の実装面積を小さくできる。

【0016】

請求項3の発明によれば、インターポーザに貫通孔電極を形成する必要がないので製造が容易であり、また、回路基板の外部電極を接合部材、例えば、はんだにより実装基板に実装するので、センサモジュールを強固に実装できる。

10

【0017】

請求項4の発明によれば、回路基板を実装基板に実装するため外部電極に用いる接合部材、例えば、はんだがインターポーザに接触するのを防ぐことができ、インターポーザと回路基板との電気的な短絡を回避することができる。

【0018】

請求項5の発明によれば、センサ素子と回路基板との間に可撓性のある薄いインターポーザを介するので、回路基板に発生する熱収縮応力などの応力がセンサ素子に影響するのを防ぐことができる。

【0019】

請求項6の発明によれば、センサ素子と、これに接合されるインターポーザが、互いに同じ部材で構成されるので、熱膨張や熱収縮が一樣に生じることになり、センサ素子への熱応力が低減される。

20

【0020】

請求項7の発明によれば、接合時に熱負荷がかからないので、センサ素子に熱応力が発生しない。

【発明を実施するための最良の形態】

【0021】

以下、本発明のセンサモジュールについて、図面を参照して説明する。

【0022】

(第1の実施形態)

30

図1(a)~(c)、図2は本発明の第1の実施形態に係るセンサモジュール1を示し、図3はセンサモジュール1をマザーボードに実装した状態を示す。このセンサモジュール1は、センサ素子11と、センサ素子11を収納するための貫通空間12aが形成された回路基板12と、貫通空間12aの上方の開口を閉塞するように、回路基板12にバンプ23を介して接合される板状の半導体素子13と、センサ素子11を収納した貫通空間12aの下方の開口を閉塞するように、回路基板12及びセンサ素子11にバンプ21、22を介して接合される薄板状部材からなるインターポーザ14と、を備える。

【0023】

センサ素子11は、例えば、外形サイズが2mm、厚みが0.5mm程度であり、シリコン基板をMEMS(Micro Electro Mechanical System)技術を用いて微細加工して形成されたものである。センサ素子11は、例えば、図のように、内部に重錘体Gを備えることにより、加速度を検出する加速度センサとすることができる。センサ素子11は、バンプ21(第1バンプ21とも称する、以下同様)を介してインターポーザ14にフリップ実装されている。

40

【0024】

インターポーザ14は、外形サイズが、例えば、3mm、厚みが0.2mm程度であり、シリコン基板の表面に配線パターン及びA1電極(不図示)を備えて形成されている。第1バンプ21は、例えば、外径が50~100μmのAuバンプであり、A1電極上に形成されている。第1バンプ21は、例えば、Auバンプであり、スタッドバンプ、めっきバンプなどの形成方法により形成されており、センサ素子11の電極と接合されて

50

いる。接合時にバンプ21がつぶれ、高さが15～50 μm 程度となる。Auバンプとセンサ素子11の電極との接合には、超音波接合、熱圧着接合、常温表面活性化接合等の方法が用いられる。

【0025】

回路基板12は、外形サイズが、例えば、4mm、厚みが0.6mmであり、センサ素子11が接触しない寸法、例えば、内径サイズが2.5mmの切り欠き穴からなる貫通空間12aを備えている。貫通空間12aの中には、上述のように、センサ素子11が収納される。回路基板12は、その表面や必要に応じて内部に配線（不図示）を有する立体回路基板であり、例えば、シリコン、セラミックス、樹脂等で形成される。樹脂製の場合、特にMID（Molded Interconnect Device）基板が好適に用いられる。また、一般的な基板材料であるFR-4からなる有機基板を用いても形成される。

10

【0026】

インターポーザ14は、バンプ22（第2バンプ22）を介して回路基板12にフリップチップ接合される。第2バンプ22は、第1バンプ21と同様に、外径が50～100 μm のAuバンプであり、インターポーザ14のA1電極（不図示）上に形成されている。接合時にバンプ22がつぶれ、高さが15～50 μm 程度となる。Auバンプと回路基板12の電極（不図示）との接合には、超音波接合、熱圧着接合、常温表面活性化接合等の方法が用いられる。また、インターポーザ14と回路基板12の間には、エポキシ樹脂からなる第1絶縁材料31をアンダーフィルとして入れて接合信頼性の向上が図られている。

20

【0027】

半導体素子13は、外形サイズが、例えば、3mm、厚みが0.2mm程度であり、シリコン基板の表面に半導体集積回路を形成した半導体チップである。半導体素子13は、バンプ23（第3バンプ23）を介して、回路基板12にフリップチップ接合されている。第3バンプ23は、第1バンプ21と同様に、外径が50～100 μm のAuバンプであり、半導体素子13のA1電極（不図示）上に形成されている。半導体素子13と回路基板12との接合時には、バンプ23がつぶれ、高さが15～50 μm 程度となる。Auバンプと回路基板12の電極（不図示）との接合には、超音波接合、熱圧着接合、常温表面活性化接合等の方法が用いられる。また、半導体素子13と回路基板12の間には、エポキシ樹脂からなる第2絶縁材料32をアンダーフィルとして入れて接合信頼性の向上が図られている。

30

【0028】

上述の構成、すなわち、半導体素子13、インターポーザ14、回路基板12、第1絶縁材料32、及び第2絶縁材料32により、センサ素子11は貫通空間12aの内部に気密状態で保持されて、センサモジュール1が形成される。

【0029】

このようなセンサモジュール1は、図3に示すように、インターポーザ14を介して、実装基板4（マザーボード）に実装される。この実装のために、インターポーザ14は、当該インターポーザの厚み方向に貫通する貫通孔電極15と、これに電氣的に接続した電極パッド15aとを備えている。貫通孔電極15は、例えば、タングステン（W）や銅（Cu）によって、直径が、例えば、10～100 μm の形状に形成されている。

40

【0030】

電極パッド15aと実装基板4上のパッド41とを、導電性の接合部材、例えば、はんだによって接合することにより、貫通孔電極15を介して、回路基板12やインターポーザ14の電気回路と、実装基板4の電気回路との電氣的導通をとることができる。

【0031】

（第2の実施形態）

図4は本発明の第2の実施形態に係るセンサモジュール1を示す。センサ素子11は、センサ素子本体11a、と上部材11bと、下部材11cとを備えて構成されている。セ

50

ンサ素子本体 11a は、例えば、外形サイズが 2 mm、厚みが 0.5 mm 程度であり、シリコン基板を MEMS 技術を用いて微細加工して形成されている。上部材 11b 及び下部材 11c は、例えば、ガラス又はシリコンからなり、外形がセンサ素子本体 11a と略同寸法、厚みが 0.2 mm 程度であって、それぞれ、センサ素子本体 11a の上面及び下面に配置されている。下部材 11c は、センサ素子本体 11a からの信号を外部に取り出すため、W や Cu からなる直径が、例えば、10 ~ 100 μm の貫通孔電極 16 を備えている。センサ素子本体 11a の内部は、上部材 11b、下部材 11c によって気密に保たれている。

【0032】

インターポーザ 14 は、第 1 の実施形態におけるインターポーザ 14 よりも薄く、外形サイズが、例えば、3 mm、厚みが 0.05 mm 程度であり、シリコン基板の表面に配線パターン及び Al 電極（不図示）を備えて形成されている。インターポーザ 14 の Al 電極上には、第 1 の実施形態と同様に、第 1 バンプ 21 が形成されている。第 1 バンプ 21 は、例えば、直径が 50 ~ 100 μm の Au バンプであり、スタッドバンプ、メッキバンプ等の形成方法により形成される。接合時にはバンプがつぶれ、高さが 15 ~ 50 μm 程度となる。これらの点は、第 1 の実施形態と同様である。センサ素子本体 11a は、貫通孔電極 16 と第 1 バンプ 21 とを介して、インターポーザ 14 にフリップチップ接合される。

10

【0033】

インターポーザ 14 の第 1 バンプ 21 とセンサ素子 11 の電極（下部材 11c に形成された貫通孔電極 16 の下端面上における電極、不図示）とは、接合部表面をプラズマ照射などにより活性化した後常温で接合する、いわゆる、常温表面活性化接合を用いて接合される。これにより、実装時の熱履歴を無くすことができ、熱収縮によって接合部に発生する応力を低減できる。

20

【0034】

また、インターポーザ 14 は、例えば、厚さが 0.05 mm 程度と非常に薄いので、撓むことが可能である。そこで、インターポーザ 14 は、実装後に受ける熱履歴や回路基板 12 とセンサ素子 11 の線膨張係数の差により発生する熱応力を、自らが撓むことにより吸収し、センサ素子 11 への応力の伝達を阻止することができる。

【0035】

回路基板 12 は、第 1 の実施形態の回路基板 12 より厚く、外形サイズが 4 mm、厚みが 1.0 mm である。回路基板 12 が、例えば、内形サイズが 2.5 mm の貫通空間 12a を備え、MID 基板、FR-4 からなる有機基板やセラミック基板で製作される点は、第 1 の実施形態と同様である。

30

【0036】

インターポーザ 14 は、第 2 バンプ 22 を介して回路基板 12 にフリップチップ接合されている。第 2 バンプ 22 も第 1 バンプ 21 と同様に、50 ~ 100 μm の Au バンプであり、インターポーザ 14 の Al 電極上に形成され、接合時にバンプがつぶれて高さが 15 ~ 50 μm 程度となる。インターポーザ 14 の第 2 バンプ 22 と回路基板 12 上の電極とは、例えば、熱圧着接合により接合される。また、インターポーザ 14 と回路基板 12 間にはエポキシ樹脂からなる第 1 絶縁材料 31 をアンダーフィルとして入れて接合信頼性の向上が図られている。

40

【0037】

インターポーザ 14 と回路基板 12 との熱圧着接合の後、常温に戻るまで、回路基板 12 とインターポーザ 14 とは熱収縮する。回路基板 12 とシリコンからなるインターポーザ 14 との線膨張係数の差による熱収縮量の差が、厚みが薄いインターポーザ 14 に撓みとして残る。この撓みは、後工程において発生する熱履歴に対して、回路基板 12 がセンサ素子 11 を引っ張ったときの応力を緩和する役割を果たす。

【0038】

半導体素子 13 は、その構成や取付方法が第 1 の実施形態における半導体素子 13 と同

50

様であり、第3バンプ23によって回路基板12にフリップチップ接合され、接合部に第2絶縁材料32がアンダーフィルとして入れられ、回路基板12との接合信頼性の向上が図られている。

【0039】

次に、センサモジュール1の実装基板4への実装について説明する。センサモジュール1は、回路基板12を介して実装基板4に実装される。このため、回路基板12は、インターポーザ14側(下側)の側面部から下面にわたって設けられた外部取り出し用の外部電極17を備えている。この外部電極17は、センサモジュール1を実装基板4に電氣的に接合するため、実装基板4上のパッド41に導電性の接合部材、例えば、はんだ42を用いて接合される。

10

【0040】

インターポーザ14は、インターポーザ14が回路基板12の外部電極17、はんだ42、及び実装基板4上のパッド41のいずれにも接触しないように、回路基板12の下面側主面よりも狭小に形成されている。すなわち、回路基板12の底面積と、インターポーザ14の面積に差を設け、はんだ42と回路基板12の外部電極17との接合面積(言い換えると、実装基板4上のパッド41と回路基板12の外部電極17の対向面積)を増やし、より確実にセンサモジュール1を実装基板4に実装できるようにしている。

【0041】

(第3の実施形態)

図4は本発明の第3の実施形態に係るセンサモジュール1を示す。このセンサモジュール1は、バンプ22, 23におけるアンダーフィルがない点、及び回路基板12の下面の外縁部に凸部18を備えている点が、上述の第2の実施形態のセンサモジュール1とは異なり、他の点は同様である。

20

【0042】

このセンサモジュール1は、第2の実施形態と同様に、回路基板12の側面部から下面にわたって設けられた外部電極17を用いて、実装基板4に実装される。回路基板12の外部電極17と実装基板4上のパッド41とは、はんだ42によって接合される。このセンサモジュール1は、インターポーザ14と回路基板12との間にアンダーフィルを入れていないので、第2バンプ22の導体表面が露出する。そこで、溶融した状態で、はんだ42がインターポーザ14と回路基板12との間に進入して短絡が発生するのを未然に防止するため、凸部18を設けている。凸部18の存在によって、外部電極17と第2バンプ22との沿面距離を長くすると共に、第2バンプ22の位置を上方に押しやることにより、溶融したはんだ42が第2バンプ22に接近するのを防止する。この凸部18は、例えば、段差0.1mm以上を持たせて形成する。

30

【0043】

なお、本発明は、上記構成に限られることなく種々の変形が可能である。センサモジュール1やその構成要素は、外形が正方形とは限らなく、例えば、長方形であってもよい。また、センサ素子11は、例えば、上述の図2における配置において上下逆転した配置(重錘体Gがぶら下がった状態)として、インターポーザ14にバンプ接合するようにしてもよい。また、上述した図や説明文中の上下は、説明の便宜のためのものであり、センサモジュール1の使用時の上下位置を限定するものではない。

40

【0044】

また、上記では、第1バンプ21、第2バンプ22をインターポーザ14に形成し、第3バンプ23を半導体素子13に形成する旨説明したが、これに限らず、第1バンプ21をセンサ素子11に形成し、第2バンプ22、第3バンプ23を回路基板12に形成するようにしてもよい。回路基板12にバンプを設ける場合は、回路基板12としてのMID基板における一体成形された突起を用いる、いわゆる成形バンプの方法を用いることができる。

【図面の簡単な説明】

【0045】

50

【図1】(a)は本発明の第1の実施形態に係るセンサモジュールの分解斜視図、(b)は同センサモジュールの回路基板を外した状態の斜視図、(c)は同センサモジュールの斜視図。

【図2】同上センサモジュールの断面図。

【図3】同上センサモジュールを実装基板に実装した状態の断面図。

【図4】本発明の第2の実施形態に係るセンサモジュールの断面図。

【図5】本発明の第3の実施形態に係るセンサモジュールの断面図。

【図6】従来のセンサモジュールの断面図。

【符号の説明】

【0046】

1 センサモジュール

4 実装基板

11 センサ素子

12 回路基板

13 半導体素子

14 インターポーザ

15 貫通孔電極

17 外部電極

18 凸部

21 第1バンプ

22 第2バンプ

23 第3バンプ

41 パッド

42 はんだ(接合部材)

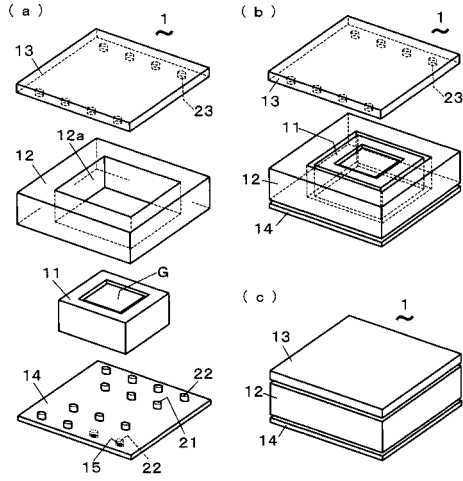
12a 貫通空間

G 重錘体

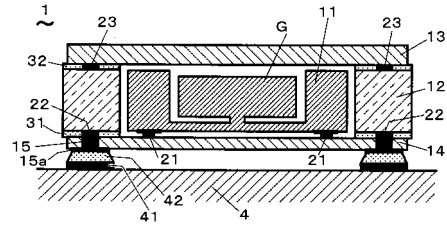
10

20

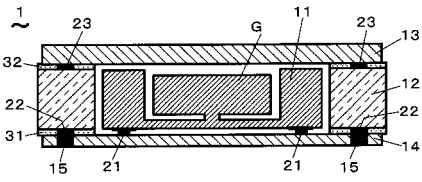
【図1】



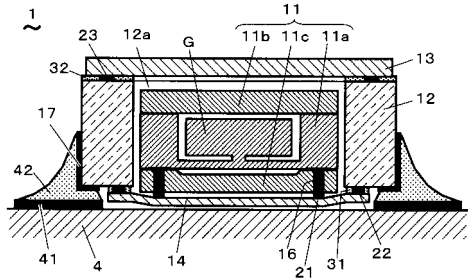
【図3】



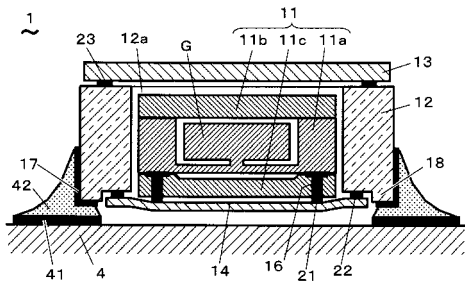
【図2】



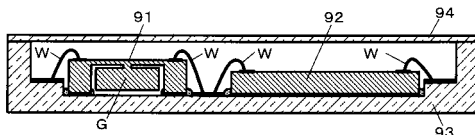
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 中筋 威
大阪府門真市大字門真1048番地 松下電工株式会社内

審査官 今井 拓也

(56)参考文献 特開2005-127750(JP,A)
特開2001-183388(JP,A)
特開2007-33185(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 25/16
H01L 23/02
H01L 29/84
G01P 15/08