(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.[5]
H01L 23/02

(45) 공고일자 1990년03월24일
(11) 공고번호 특1990-0001833

(21) 출원번호	특1986-0004702	(65) 공개번호	특1987-0000753
(22) 출원일자	1986년06월13일	(43) 공개일자	1987년02월20일

(30) 우선권주장 60-134658 1985년06월20일 일본(JP)
(71) 출원인 가부시끼가이샤 도오시바 와타리 스기이찌로
일본국 가나가와껜 가와사끼시 사이와이구 호리가와쪼오 72반지

(72) 발명자 가토오 도시히로
일본국 가나가와껜 가와사끼시 사이와이구 고무까이 도오 시바쪼오 1반지
가부시끼가이샤 도오시바 다마가와공장내

(74) 대리인 김윤배

심사관 : 조성욱 (책자공보 제1807호)

(54) 수지봉합형 반도체장치

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

수지봉합형 반도체장치

[도면의 간단한 설명]

제1도는 본 발명의 일실시예를 나타낸 수지봉합형 반도체의 단면도.

제2도~제5도는 종래의 수지봉합형 반도체장치의 일실시예를 설명하기 위한 도면이다.

* 도면의 주요부분에 대한 부호의 설명

1 : 히이트싱크(heatsink : 열을 흡수하는 보호장치)

2 : 리이드프레임 21 : 베드부

22 : 리이드패턴 23 : 프레임

3, 31, 32 : 수지모울드층 4 : 반도체칩

5 : 접착제 6 : 본딩와이어

[발명의 상세한 설명]

본 발명은 수지봉합형(樹脂封合型)반도체장치에 관한 것으로, 특히 반도체칩에 대해 절연되어져 있는 히이트싱크를 구비하고 있는 수지봉합형 반도체장치에 관한 것이다.

일반적으로 전원트랜지스터 어레이(Power transiston array)와 같은 전력용 반도체장치에 있어서는 1개의 히이트싱크상에 여러개의 반도체칩을 중첩시켜 조립해서 단일수지모울드층으로 봉합시킨 형태로 된 것이 알려져 있다.

이와 같은 반도체장치에서 각 반도체칩과 히이트싱크를 절연시켜야 하므로 처음에는 절연성이 우수한 세라믹기판을 사용하고 있었는 바, 이러한 세라믹기판을 사용하게 되면 원가가 상승됨은 물론 가공성에서 문제가 발생하게 되어 이를 대체하기 위한 여러가지 방안들이 제안되고 있다.

그중에서 통상적인 금속제 히이트싱크를 써서 반도체칩 상호간의 절연을 달성하고 있는 종래의 수지봉합형 반도체 장치에 관한 구조를 제 2~5도를 참조하여 설명하면 다음과 같다.

제2도는 알루미늄판등과 같은 열전도성이 높은 금속판으로 된 히이트싱크(1)의 평면도인데, 여기서 상기 히이트 싱크(1)에는 방열판에다 고정시켜 주기 위한 비이스구멍(11)이 형성되어 있다. 또 제3도에는 구리계통이나 철계통합금으로 된 전도성 금속판을 패터닝한 리이드프레임(2)의 평면도로서, 이 리이드프레임(2)에는 독립된 4개의 베드부(21)와 리이드패턴(22)이 형성되어져 이를 이 프레임(23)에 연결되게 지지되어져 있다.

한편, 리이드프레임(2)의 베드부(21)상에 각각 반도체칩을 다이본딩(die Bonding)함과 더불어 요구하는 와이어 본딩을 한 후 이들을 히이트싱크(1)와 함께 금형내에 집어 넣어 트랜스퍼 모울드(transfer mold)를 형성시킨다. 이때 리이드프레임(2)은 히이트싱크(1)상에 소정의 간극을 두고 배치에서 이 간극을 모울드수지가 메우도록 한다.

제4도는 상기와 같이 수지로 봉합한 다음 리이드를 형상화시킨 상태를 나타내는 평면도인데, 여기서 도면 부호3은 수지모울드층이다.

제5도는 제4도의 V-V선에 따른 단면도로서, 도면부호 4는 접착제(5)를 매개로 베드부(21)상에 다이본딩된 반도체칩이고, 도면변호 6은 다이본딩 와이어인데, 이와같은 구조에서는 리이드프레임(2)(특히 베드부(21))과 히이트싱크(1)사이의 간극에 수지모울드층(3)이 채워져 있게 되어 그에 따라 리이드프레임(2)과 히이트 싱크(1)사이가 절연되도록 되어 있다.

한편, 상기와 같은 구조에서의 방열성은 베드부(21)와 히이크싱크(1)사이에 채워진 모울드수지의 열전도율에 의존하게 되는데, 여기서 수지모울드층(3)으로서는 결정성 실리카 분말을 혼합하여 열전도율(λ)을 향상시킨 에폭시수지(λ=60×10^{-4}Cal/Cm·sec·。D)가 쓰여지고 있다.

상기와 같은 종래의 수지봉합형 반도체장치에서 쓰여지고 있는 고열전도성 수지가 결정성 실리카가 많이 혼입되어 있기 때문에 점도가 높아지기 마련이고, 그 때문에 트랜지스터 모울드에서 수지모울드층(3)을 형성시켜 줄 때 베드부(21)와 히이트싱크(1)사이를 채워 메우는 수지층에 보이드(void)가 발생되기 쉬워, 절연전압을 저하시키게 된다. 이러한 현상은 수지액의 정도에 비례할 뿐만 아니라 베드부(21)와 히이트싱크(1) 사이의 거리에 반비례하기 때문에 실리카 함유율을 높여 방열특성을 향상시켜 줄려면 보이드발생이 현저하게 많아져 절연성이 저하되게 된다는 문제가 있다. 또 수지액의 점도가 높아지게 되면 트랜스터 모울드를 할 때 수지액의 흐름에 저항이 커져서 본딩 와이어(6)가 절단되게 되는 등 이른바 본딩형성 불량이 일어나기 쉽다는 문제가 있다.

한편, 실리카 함유량을 증대시킴과 더불어 보이드 발생을 저하시켜줄려면 베드부(21)와 히이트싱크(1)사이의 거리를 멀어지게 해야만 해서 수지층에 의한 열저항이 커져 방열특성을 향상시켜 줄 수 없게 되어 버린다. 이와 관련하여 베드부(21)의 칫수가 8㎜×8㎜이고 모울드수지로서 λ=60×10^{-4}Cal/Cm·sec·。K인 결정성 실리카 함유에폭시 수지를 사용하게 되는 경우 보이드의 발생관계 때문에 베드부(21)와 히이트싱크(1)사이의 거리를 0.5㎜이하로 할 수가 없었다.

본 발명은 상기와 같은 종래의 수지봉합형 반도체장치가 갖고 있는 문제점을 해결하기 위해서 발명된 것으로, 베드부와 히이트싱크 사이의 거리를 단축시켜 줌과 더불어 보이드의 발생을 방지하고 또 베드부와 히이트싱크 사이에 끼워지는 모울드수지층의 결절성 실리카 함유율을 증대시켜 절연성을 유지하면서도 방열특성을 향상시켜 줄 수 있는 수지봉합형 반도체장치를 제공하고자 함에 그 목적이 있다.

본 발명에 따른 수지봉합형 반도체장치는 금속제 베드부 표면에 적층된 반도체칩과, 상기 베드부 및 상기 반도체칩을 상기 베드부의 배면이 노출되도록 봉합하는 제1수지모울드층, 상기 베드부의 노출된 배면 아래에 소정거리를 두고 배치된 금속제 히이트싱크, 이 히이트싱크 및 상기 제1수지모울드층의 외측을 덮으면서 상기 베드부의 노출면과 상기 히이드싱크사이의 간격에 충전되어 형성된 제2의 수지모울드층, 이 제2수지모울드층을 관통하여 그 선단부가 상기 제1수지모울드층내에 배치되면서 본딩와이어를 매개로 상기 반도체칩 표면의 내부단자에 접속된 리이드를 구비한 것을 특징으로 하는 것이다.

상기와 같이 본 발명은 수지모울드층을 2개층으로 분리시켜 놓는 다는 것을 그 요점으로 하고 있는 것으로서, 즉 제1수지모울드층으로 형성시킨 다음 제2수지모울드층을 트랜스퍼모울드하여 제조하고 있는 것이다. 이 경우 1단계로 트랜스퍼모울드하게 되는 종래의 경우와는 수지액의 흐름이 다르기 때문에 최종적으로 공기가 머무르기 쉬운 부분이 베드부와 히이드싱크 사이의 간극에서가 아니고 제1수지모울드층의 바깥쪽 부분으로 되어, 그 결과 제2수지모울드로서 점도가 높은 수지를 사용하면서 베드부와 히이드싱크 사이의 간극을 좁혀준 경우에는 그 간극내에 충전되는 수지층에 보이드가 발생되는 것을 방지할 수가 있다.

따라서, 제2수지모울드층으로서 실리카 함유량이 많아 열전도율이 높은 수지를 써서 절연성을 양호하게 유지하면서 방열특성을 향상시킬 수 있게 된다.

또 제2수지모울드층을 형성할 때에는 이미 제1수지모울드층이 형성되어져 있으므로 점성이 높은 수지로 트랜스퍼모울드를 할때에도 본딩개방(Bonding open)등과 같은 문제가 일어나지 않게 된다.

한편, 반도체칩과 히이트싱크 사이의 절연은 제2도~제5도에 도시된 바와같이 복수개의 반도체칩을 단일 팩캐이지(Package)내에 봉합시켜 주는 경우에 한정되지 않고, 1개의 반도체칩을 봉합한 반도체장치에 있어서도 필요하게 된다.

즉 여러개의 반도체장치 각각을 그 히이트싱크를 동일한 방열판상에다 고정시켜 설치하게 되는 경우 당연히 마찬가지의 절연이 요구되게 된다. 따라서 본 발명은 제2도~제5도에 도시된 반도체장치 뿐만 아니라 1개의 반도체칩을 봉합한 수지봉합형 반도체장치에다 적용하게 되는 경우에도 그 특유의 효과를 나타내게 되는 것이다.

제1도는 본 발명의 일실시예에 따른 수지봉합형 반도체 장치를 나타낸 단면도로서, 여기서 제2~제5도와 같은 부분에 대해서는 동일한 번호를 붙였다. 즉, 도면번호 1은 히이트싱크이고, 도면번호 2는 리이드프

레임, 도면번호 21은 베드부, 도면번호 4는 반도체칩, 도면번호 5는 납땜합금등과 같은 접착제, 도면번호 6은 Au, Al등의 금속실선으로 된 본딩와이어이다. 이 실시예에서는 수지모울드층이 제1수지모울드층(31)과 제2수지모울드층(32)의 2층구조로 되고 그 모두가 결정성 실리카알루미나 또는 질화규소등과 같은 고열전도성 충진제를 함유한 고열전도성 에폭시수지로 되어있다.

단, 제1수지모울드층(31)에는 $\lambda=60\times10^{-4}$cal/Cm · sec · ℃의 것을 쓰고, 제2수지모울드층(32)에는 보다 더 열전도율이 높은 $\lambda=80\sim90\times10^{-4}$cal/Cm · sec · ℃의 것이 쓰여진다.

또, 베드부(21)의 크기는 10mm×10mm이고, 베드부(21)와 히이트싱크(1)사이의 거리는 0.3mm로 하였다.

상기 실시예에 따라 수지봉합형 반도체장치를 제조하고자 할 경우에는, 종래와 마찬가지로 리이드프레임(2)상에 반도체칩(4)의 다이본딩 및 와이어본딩을 한 다음 트랜스퍼모울드를 가지고 제1수지 모울드층(31)을 형성시켜 수지봉합을 한다. 이어 히이트싱크(1)를 트랜스퍼모울드 금형내에 설치하고, 다시 상기 히이트싱크(1)상에 소정의 간격을 두고 상기 제1수지모울드층(31)을 형성시킨 리이드프레임(2)을 설치한 다음, 트랜스퍼모울드를 행해서 제2수지모울드층(32)을 형성시킨다. 그런데 이 2번째 트랜스퍼모울드에서 수지액이 먼저 히이트싱크(1)와 제1수지모울드층(31)사이를 흐르고 난 다음 제1수지모울드(31)의 외축으로 흘러들어가게 된다. 따라서 이러한 경우 공기가 밀려나는 장소는 종래와 같이 베드부(21)와 히이트싱크(1)사이의 간극에서가 아니라 제2수지모울드층(32)이 성형되는 공간이 되므로 문제의 간격부분에는 아무런 보이드도 발생되지 않게되어 고열전도율수지를 충전시켜줄 수 있게 되는 것이다.

상기 실시예에 따른 수지봉합형 반도체장치에서는 베두부(21)와 히이드싱크(1)사이의 거리를 종래의 1/2인 0.3mm로 단축시켜주고, 또 그 간극내를 종래보다도 열전도율이 높은 수지로 충전시켜 놓았기 때문에 그 간극내의 수지층에 따른 열저항이 종래의 3.4℃/W로부터 1.8℃/W로 약 47%를 개선시켜줄 수가 있고, 또 그 간극내의 수지층에서 보이드가 발생되는 것을 거의 완전히 방지할 수 있기 때문에 절연성이 저하된다는 문제가 일어나지 않았다.

또한, 본 발명을 효과적으로 적용시킬 수 있는 구체적인 소자로서는 트랜지스터라던가 트랜지스터어레이, 다이오드어레이, 고체상태(solid state)릴레이 및 포토커플러등과 같은 것에 적용시킬 수도 있다.

상기한 바와 같이 본 발명에 따르면 베드부와 히이트싱크 사이에 수지를 끼워넣어 양지간을 절연시켜 주도록 된 수지봉합형 반도체장치에 있어서 베드부와 히이트싱크사이의 거리를 단축시킴과 더불어 보이드의 발생을 방지할 수 있고, 또 양지간에 끼워진 모울드수지층의 결정성 실리카 함유율을 증대시켜서 절연성을 양호하게 유지하면서도 방열특성을 향상시켜 줄 수 있는 등 현저한 효과를 거둘 수 있다.

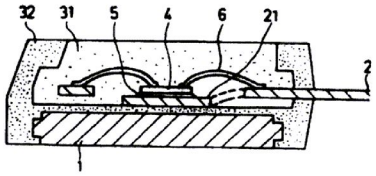
(57) 청구의 범위

청구항 1

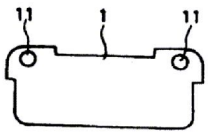
베드부(21)와 이 베드부(21) 표면상에 적층된 반도체칩(4), 이 반도체칩(4)의 내부단자에 본딩와이어에 의해 접속된 리이드(2), 상기 베드부(21)의 배면 아랫쪽에 일정거리 간극을 두고 배치된 금속제 히이트싱크(1) 및, 상기 반도체칩(4)과 베드부(21), 본딩와이어(6), 리이드(2)의 선단부 및 히이트싱크(1)를 봉합하는 수지모울드층(3)을 구비하고 있는 수지봉합형 반도체장치에 있어서, 상기 수지모울드층(3)이 상기 베드부(21)의 배면이 노출되도록 봉합된 제1수지모울드층(31)과, 상기 히이트싱크(1)의 측면과 상기 제1수지모울드층(31) 및 상기 리이드(2)의 중간부를 덮고서 상기 베드부(21)의 배면과 히이트싱크(1) 상면사이의 간극에 충전(充塡)되어 형성된 제2수지모울드층(32)으로 구성된 것을 특징으로 하는 수지봉합형 반도체장치.

도면

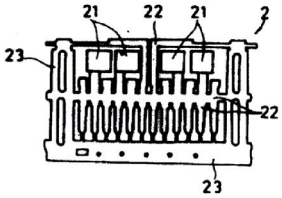
도면1



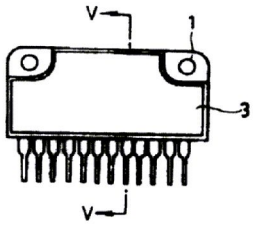
도면2



도면3



도면4



도면5

