(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年2月8日(08.02.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/029181 A1

(51) 国際特許分類:
H01L 29/786 (2006.01) *H01L 29/778* (2006.01)
H01L 21/336 (2006.01) *H01L 29/812* (2006.01)
H01L 21/338 (2006.01)

(21) 国際出願番号： PCT/JP2023/020437

(22) 国際出願日： 2023年6月1日(01.06.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2022-124256 2022年8月3日(03.08.2022) JP

(71) 出願人:株式会社ジャパンディスプレイ(**JAPAN DISPLAY INC.**) [JP/JP]; 〒1050003 東京都港区西新橋三丁目７番１号 Tokyo (JP).

(72) 発明者: 西 村 眞 澄 (**NISHIMURA Masumi**); 〒1050003 東京都港区西新橋三丁目７番１号 株式会社ジャパンディスプレイ内 Tokyo (JP).

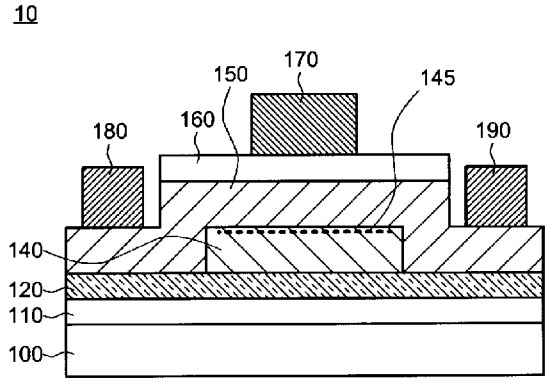
(74) 代理人: 弁理士法人高橋・林アンドパートナーズ(**TAKAHASHI, HAYASHI AND PARTNER PATENT ATTORNEYS, INC.**); 〒1440052 東京都大田区蒲田５－２４－２ 損保ジャパン蒲田ビル９階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) **Title:** TRANSISTOR

(54) 発明の名称： トランジスタ

[図1]



(57) **Abstract:** This transistor includes: an amorphous substrate; a first buffer layer on the amorphous substrate; a first nitride semiconductor layer that is provided in an island shape on the first buffer layer; a second nitride semiconductor layer that is on the first nitride semiconductor layer and covers the first nitride semiconductor layer; and a gate electrode layer that is on the second nitride semiconductor layer and overlaps with the first nitride semiconductor layer.

(57) 要約：トランジスタは、非晶質基板と、非晶質基板の上の第１のバッファー層と、第１のバッファー層の上において、島状に設けられた第１の窒化物半導体層と、第１の窒化物半導体層の上において、第１の窒化物半導体層を覆う第２の窒化物半導体層と、第２の窒化物半導体層の上において、第１の窒化物半導体層と重畳するゲート電極層と、を含む。

WO 2024/029181 A1

［続葉有］

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

明　細　書

発明の名称 ： トランジスタ

技術分野

[0001] 本発明の一実施形態は、化合物半導体を利用したトランジスタ、特に高電子移動度トランジスタ（Ｈｉｇｈ　Ｅｌｅｃｔｒｏｎ　Ｍｏｂｉｌｉｔｙ　Ｔｒａｎｓｉｓｔｏｒ：ＨＥＭＴ）に関する。

背景技術

[0002] 窒化ガリウム（ＧａＮ）は、バンドギャップの大きい直接遷移半導体である。窒化ガリウムの性質に着目すると、窒化ガリウムは、飽和電子移動度が大きく、耐圧が高いという特徴を有する。近年では、この窒化ガリウムの特徴を利用し、高周波パワーデバイス用途のトランジスタ、いわゆるＨＥＭＴの開発が進められている。

[0003] ＨＥＭＴでは、窒化ガリウムだけでなく、窒化ガリウムに接して窒化アルミニウムガリウム（ＡｌＧａＮ）を設けたヘテロ接合構造体を有する。窒化ガリウムと窒化アルミニウムガリウムとの界面では、半導体層として機能する窒化ガリウムの自発分極および分極層として機能する窒化アルミニウムガリウムのピエゾ効果によって電荷が誘起され、高密度の二次元電子ガス（２ＤＥＧ）が形成される。ＨＥＭＴの二次元電子ガスの濃度は大きく、また、飽和電子移動度も高いことから、ＨＥＭＴでは高速動作が可能となる。

[0004] ＨＥＭＴの窒化ガリウムは、一般的に、大面積化が困難なサファイア基板上に、ＭＯＣＶＤ（Ｍｅｔａｌ　Ｏｒｇａｎｉｃ　Ｃｈｅｍｉｃａｌ　Ｖａｐｏｒ　Ｄｅｐｏｓｉｔｉｏｎ）またはＨＶＰＥ（Ｈｙｄｒｉｄｅ　Ｖａｐｏｒ　Ｐｈａｓｅ　Ｅｐｉｔａｘｙ）を用いて８００℃～１０００℃という高温で成膜される。

先行技術文献

特許文献

[0005] 特許文献1：特開２０１０－２６７６５８号公報

特許文献2：国際公開第２０１８／０４２７９２号

発明の概要

発明が解決しようとする課題

[0006] 上述したように、一般的には、窒化ガリウムはサファイア基板上に高温で成膜されるが、サファイア基板は大面積化が困難であり、製造コストを削減することが難しい。そのため、ガラス基板のような大面積化が可能な非晶質基板上に窒化ガリウムのｃ軸配向性を制御するバッファー層（配向層）を設け、スパッタリングによって窒化ガリウムを低温で成膜する技術開発も進められている。しかしながら、一般的に、ＨＥＭＴは、ノーマリーオン型（デプレッション型）の性質を有しやすい問題があった。

[0007] 本発明の一実施形態は、上記問題に鑑み、ノーマリーオンを抑制し、設計自由度の高い構造を有するトランジスタを提供することを目的の一つとする。

課題を解決するための手段

[0008] 本発明の一実施形態に係るトランジスタは、非晶質基板と、非晶質基板の上の第１のバッファー層と、第１のバッファー層の上において、島状に設けられた第１の窒化物半導体層と、第１の窒化物半導体層の上において、第１の窒化物半導体層を覆う第２の窒化物半導体層と、第２の窒化物半導体層の上において、第１の窒化物半導体層と重畳するゲート電極層と、を含む。

図面の簡単な説明

[0009] [図1]本発明の一実施形態に係るトランジスタの構成を示す模式的な断面図である。

[図2]本発明の一実施形態に係るトランジスタの構成を示す模式的な断面図である。

[図3]本発明の一実施形態に係るトランジスタの構成を示す模式的な断面図である。

[図4]本発明の一実施形態に係るトランジスタの構成を示す模式的な断面図で

ある。

[図5]本発明の一実施形態に係るトランジスタの構成を示す模式的な断面図である。

発明を実施するための形態

[0010] 以下、本発明に係る各実施形態について、図面を参照しつつ説明する。なお、各実施形態はあくまで一例にすぎず、当業者が、発明の主旨を保ちつつ適宜変更することによって容易に想到し得るものについても、当然に本発明の範囲に含まれる。また、図面は、説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、または形状などが模式的に表される場合がある。しかし、図示された形状などはあくまで一例であって、本発明の解釈を限定するものではない。

[0011] 本明細書において「αはA、BまたはCを含む」、「αはA、BおよびCのいずれかを含む」、「αはA、BおよびCからなる群から選択される一つを含む」、といった表現は、特に明示が無い限り、αがA～Cの複数の組み合わせを含む場合を排除しない。さらに、これらの表現は、αが他の要素を含む場合も排除しない。

[0012] 本明細書において、説明の便宜上、「上」もしくは「上方」または「下」もしくは「下方」という語句を用いて説明するが、原則として、構造物が形成される基板を基準とし、基板から構造物に向かう方向を「上」または「上方」とする。逆に、構造物から基板に向かう方向を「下」または「下方」とする。したがって、基板上の構造物という表現において、基板と向き合う方向の構造物の面が構造物の下面となり、その反対側の面が構造物の上面となる。また、基板上の構造物という表現においては、基板と構造物との上下関係を説明しているに過ぎず、基板と構造物との間に他の部材が配置されていてもよい。さらに、「上」もしくは「上方」または「下」もしくは「下方」の語句は、複数の層が積層された構造における積層順を意味するものであり、平面視において重畳する位置関係になくてもよい。

[0013] 本明細書において、各構成に付記される「第１」、「第２」、または「第

３」などの文字は、各構成を区別するために用いられる便宜的な標識であり、特段の説明がない限り、それ以上の意味を有さない。

[0014] 本明細書および図面において、同一または類似する複数の構成を総じて表記する際には同一の符号を用い、これらの複数の構成のそれぞれを区別して表記する際には、小文字または大文字のアルファベットを添えて表記する場合がある。また、１つの構成のうちの複数の部分を区別して表記する際には、ハイフンと自然数を用いる場合がある。

[0015] 以下の各実施形態は、技術的な矛盾を生じない限り、互いに組み合わせることができる。

[0016] ＜第１実施形態＞

図１は、本発明の一実施形態に係るトランジスタ１０の構成を示す模式的な断面図である。

[0017] 図１に示すように、トランジスタ１０は、非晶質基板１００、下地層１１０、第１のバッファー層１２０、第１の窒化物半導体層１４０、第２の窒化物半導体層１５０、ゲート絶縁層１６０、ゲート電極層１７０、ソース電極層１８０、およびドレイン電極層１９０を含む。下地層１１０は、非晶質基板１００上に設けられている。第１のバッファー層１２０は、下地層１１０上に設けられている。第１の窒化物半導体層１４０は、島状のパターンを有し、第１のバッファー層１２０上に設けられている。第２の窒化物半導体層１５０は、第１の窒化物半導体層１４０を覆い、第１の窒化物半導体層１４０上に設けられている。ゲート絶縁層１６０は、第１の窒化物半導体層１４０と重畳し、第２の窒化物半導体層１５０上に設けられている。ゲート電極層１７０は、第１の窒化物半導体層１４０と重畳し、ゲート絶縁層１６０上に設けられている。ソース電極層１８０およびドレイン電極層１９０の各々は、ゲート絶縁層１６０から露出された第２の窒化物半導体層１５０上に設けられている。また、ソース電極層１８０およびドレイン電極層１９０の各々は、第２の窒化物半導体層１５０と接している。

[0018] 第１の窒化物半導体層１４０は、フォトリソグラフィーを用いて、パター

ニングすることができる。第１の窒化物半導体層１４０は、ソース電極層１８０とドレイン電極層１９０との間に位置し、ソース電極層１８０およびドレイン電極層１９０と重畳していない。

[0019] 第１の窒化物半導体層１４０は、第２の窒化物半導体層１５０と接している。また、第１の窒化物半導体層１４０に含まれる第１の窒化物半導体は、第２の窒化物半導体層１５０に含まれる第２の窒化物半導体と異なる。そのため、第１の窒化物半導体層１４０と第２の窒化物半導体層１５０との界面には、バンド不連続を有するヘテロ接合が形成され、自然分極とピエゾ効果により、接合界面近傍に高濃度および高移動度の２次元電子ガス（２ＤＥＧ）１４５が生成される。換言すると、第１の窒化物半導体層１４０および第２の窒化物半導体層１５０は、それぞれ、チャネル層および分極層として機能することができる。すなわち、トランジスタ１０は、いわゆるＨＥＭＴである。

[0020] なお、トランジスタ１０は、下地層１１０またはゲート絶縁層１６０が設けられない構成を有していてもよい。ゲート絶縁層１６０が設けられない場合、ゲート電極層１７０は、第２の窒化物半導体層１５０と接し、いわゆるショットキーゲート電極として機能する。

[0021] 非晶質基板１００は、トランジスタ１０の支持基板である。詳細は後述するが、第１の窒化物半導体層１４０および第２の窒化物半導体層１５０はスパッタリングによって成膜されるため、非晶質基板１００は、例えば、６００℃程度の耐熱性を有していればよい。そのため、例えば、非晶質基板１００として、非晶質ガラス基板を用いることができる。また、非晶質基板１００として、ポリイミド基板、アクリル基板、シロキサン基板、またはフッ素樹脂基板などの樹脂基板も用いることができる。このような非晶質ガラス基板または樹脂基板は、大面積化が可能な基板である。

[0022] 下地層１１０は、非晶質基板１００からの不純物または外部からの不純物（例えば、水分またはナトリウム（Ｎａ）など）の拡散を防止することができる。例えば、下地層１１０として、窒化シリコン（SiN_x）膜などを用い

ることができる。また、下地層１１０として、酸化シリコン（ＳｉＯ$_x$）膜と窒化シリコン（ＳｉＮ$_x$）膜との積層膜を用いることもできる。

[0023] 第１のバッファー層１２０は、スパッタリングによって成膜される第１の窒化物半導体層１４０の結晶配向性を制御し、第１の窒化物半導体層１４０の結晶性を向上させることができる。具体的には、第１のバッファー層１２０は、第１の窒化物半導体層１４０がｃ軸配向性を有するように、第１の窒化物半導体層１４０の結晶性を制御することができる。例えば、第１の窒化物半導体が窒化ガリウムである場合、六方最密構造を有する窒化ガリウムは表面エネルギーを最小化するようにｃ軸方向に成長するが、第１のバッファー層１２０上に窒化ガリウムを成膜することにより、窒化ガリウムのｃ軸方向への結晶成長が促進される。第１のバッファー層１２０として、六方最密構造、面心立方構造、またはそれらに準ずる構造を有する材料を用いることができる。ここで、六方最密構造または面心立方構造に準ずる構造とは、ａ軸およびｂ軸に対してｃ軸が９０°とならない結晶構造を含むものである。六方最密構造またはそれに準ずる構造を有する材料を用いた第１のバッファー層１２０は、非晶質基板１００に対して（０００１）方向、すなわち、ｃ軸方向に配向している（以下、六方最密構造の（０００１）配向という。）。また、面心立方構造またはそれに準ずる構造を有する材料を用いた第１のバッファー層１２０は、非晶質基板１００に対して（１１１）方向に配向している（以下、面心立方構造の（１１１）配向という。）。第１のバッファー層１２０が六方最密構造の（０００１）配向または面心立方構造の（１１１）配向を有することにより、第１のバッファー層１２０上に成膜される窒化ガリウムのｃ軸方向への結晶成長が促進され、その結果、第１の窒化物半導体層１４０は結晶性の高いｃ軸配向を有する。

[0024] 第１のバッファー層１２０上の第１の窒化物半導体層１４０の結晶性は、第１のバッファー層１２０の表面状態の影響を受ける。そのため、第１のバッファー層１２０は、凹凸が小さく、平滑な表面を有することが好ましい。例えば、第１のバッファー層１２０の表面の算術平均粗さ（Ｒａ）は、２．

３ｎｍよりも小さいことが好ましい。また、第１のバッファー層１２０の表面の二乗平均平方根粗さ（Ｒｑ）は、２．９ｎｍよりも小さいことが好ましい。第１のバッファー層１２０の表面粗さが上記条件である場合、第１の窒化物半導体層１４０は、より結晶性の高いｃ軸配向を有する。なお、第１のバッファー層１２０の膜厚は、５０ｎｍ以上であることが好ましい。

[0025] 第１のバッファー層１２０として、導電性材料が用いられてもよく、絶縁性材料が用いられてもよい。第１のバッファー層１２０は、スパッタリングまたはＣＶＤなどの任意の方法（装置）を用いて成膜することができる。

[0026] 第１のバッファー層１２０の導電性材料として、チタン（Ｔｉ）、マグネシウム（Ｍｇ）、アルミニウム（Ａｌ）、銀（Ａｇ）、カルシウム（Ｃａ）、ニッケル（Ｎｉ）、銅（Ｃｕ）、ストロンチウム（Ｓｒ）、ロジウム（Ｒｈ）、パラジウム（Ｐｄ）、セリウム（Ｃｅ）、イッテルビウム（Ｙｂ）、イリジウム（Ｉｒ）、白金（Ｐｔ）、金（Ａｕ）、鉛（Ｐｂ）、アクチニウム（Ａｃ）、もしくはトリウム（Ｔｈ）、またはこれらの合金を用いることができる。また、第１のバッファー層１２０の導電性材料として、窒化チタン（TiN_x）、酸化チタン（TiO_x）、グラフェン、酸化亜鉛（ＺｎＯ）、二ホウ化マグネシウム（MgB_2）、ＢｉＬａＴｉＯ、ＳｒＦｅＯ、ＢｉＦｅＯ、ＢａＦｅＯ、ＺｎＦｅＯ、またはＰＭｎＮ－ＰＺＴなどを用いることができる。特に、第１のバッファー層１２０として、チタン、グラフェン、または酸化亜鉛を用いることが好ましい。

[0027] また、第１のバッファー層１２０の導電性材料として、シリコン（Ｓｉ）もしくはゲルマニウム（Ｇｅ）またはこれらの合金などを用いることができる。シリコンおよびゲルマニウムは、半導体材料であるが、後述する絶縁性材料よりは高い導電性を有する。そのため、本明細書では、シリコンおよびゲルマニウムなどの半導体材料は、導電性材料に含まれるものとする。

[0028] 第１のバッファー層１２０の絶縁性材料として、窒化アルミニウム（ＡｌＮ）、酸化アルミニウム（Al_2O_3）、炭化シリコン（ＳｉＣ）、ニオブ酸リチウム（ＬｉＮｂＯ）、ＢｉＬａＴｉＯ、ＳｒＦｅＯ、ＳｒＦｅＯ、Ｂｉ

ＦｅＯ、ＢａＦｅＯ、ＺｎＦｅＯ、ＰＭｎＮ－ＰＺＴ、または生体アパタイト（ＢＡｐ）などを用いることができる。特に、第１のバッファー層１２０として、窒化アルミニウムまたは炭化シリコンを用いることが好ましい。

[0029] 第１の窒化物半導体層１４０および第２の窒化物半導体層１５０は、上述したように、それぞれ、ＨＥＭＴのチャネル層および分極層として機能することができる。第１の窒化物半導体層１４０および第２の窒化物半導体層１５０は、それぞれ、窒化ガリウム（ＧａＮ）および窒化アルミニウムガリウム（ＡｌＧａＮ）化合物半導体を用いることができるが、これに限られない。例えば、第１の窒化物半導体層１４０および第２の窒化物半導体層１５０の各々として、窒化インジウム（ＩｎＮ）、窒化アルミニウムインジウム（ＡｌＩｎＮ）、窒化インジウムガリウム（ＩｎＧａＮ）、または窒化アルミニウムインジウムガリウム（ＡｌＩｎＧａＮ）を用いることもできる。

[0030] 第１の窒化物半導体層１４０は、第１のバッファー層１２０上に形成されているため、第１の窒化物半導体層１４０は、結晶性の高いｃ軸配向を有する。また、第２の窒化物半導体層１５０は、結晶性の高いｃ軸配向を有する第１の窒化物半導体層１４０上に形成されているため、第２の窒化物半導体層１５０も、結晶性の高いｃ軸配向を有する。

[0031] ここで、第１の窒化物半導体層１４０の形成の一例として、スパッタリングを用いた窒化ガリウムの成膜について説明する。

[0032] 真空チャンバ内に、窒化ガリウムターゲットと対向して非晶質基板１００を配置する。窒化ガリウムターゲットにおける窒化ガリウムの組成比は、窒素に対するガリウムが０．７以上２以下であることが好ましい。また、真空チャンバには、スパッタリングガス（アルゴン（Ａｒ）またはクリプトン（Ｋｒ）など）とは別に、窒素を供給することができる。その場合、窒化ガリウムターゲットの窒化ガリウムの組成比は、窒素よりもガリウムが多いことが好ましい。例えば、窒素は、窒素ラジカル供給源を用いて供給することができる。スパッタリング電源は、ＤＣ電源、ＲＦ電源、またはパルスＤＣ電源のいずれであってもよい。

[0033] 真空チャンバ内の非晶質基板１００は、加熱されてもよい。例えば、非晶質基板１００は、室温以上６００℃未満、好ましくは１００℃以上４００℃以下で加熱することができる。この温度であれば、耐熱性の低い非晶質ガラス基板に対しても適用することができる。また、この温度は、ＭＯＣＶＤまたはＨＶＰＥでの成膜温度よりも低い。

[0034] 真空チャンバ内を十分排気した後、スパッタリングガスを供給する。また、所定の圧力で非晶質基板１００と窒化ガリウムターゲットとの間に電圧を印加してプラズマを生成し、窒化ガリウムを成膜する。

[0035] 以上、スパッタリングによる窒化ガリウムの成膜方法について説明したが、スパッタリングの構成または条件は適宜変更することができる。なお、窒化ガリウムターゲットではなく、窒化アルミニウムガリウムターゲットを用いれば、窒化アルミニウムガリウムを成膜することができる。

[0036] ゲート絶縁層１６０として、酸化シリコン（SiO_x）、酸化アルミニウム（AlO_x）、酸化ハフニウム（HfO_x）、酸化ランタン（LaO_x）、窒化シリコン（SiN_x）、または窒化アルミニウム（AlN_x）などを用いることができる。ゲート絶縁層１６０は、単膜であってもよく、積層膜であってもよい。

[0037] ゲート電極層１７０として、アルミニウム（Ａｌ）、チタン（Ｔｉ）、白金（Ｐｔ）、ニッケル（Ｎｉ）、タンタル（Ｔａ）、もしくは金（Ａｕ）などの金属、またはこれらの合金を用いることができる。ゲート電極層１７０は、単膜であってもよく、積層膜であってもよい。

[0038] ソース電極層１８０およびドレイン電極層１９０の各々として、アルミニウム（Ａｌ）、チタン（Ｔｉ）、白金（Ｐｔ）、ニッケル（Ｎｉ）、タンタル（Ｔａ）、もしくは金（Ａｕ）などの金属、またはこれらの合金を用いることができる。ソース電極層１８０およびドレイン電極層１９０の各々は、単膜であってもよく、積層膜であってもよい。

[0039] 本実施形態に係るトランジスタ１０では、第１の窒化物半導体層１４０が島状のパターンを有し、ソース電極層１８０およびドレイン電極層１９０と

重畳していない。そのため、ヘテロ接合によって生成された２ＤＥＧ１４５も、ソース電極層１８０およびドレイン電極層１９０と重畳しない。したがって、第１の窒化物半導体層１４０に形成される２ＤＥＧ１４５とソース電極層１８０またはドレイン電極層１９０との間のリーク電流を抑制することができるため、トランジスタ１０は、ノーマリーオフ型（エンハンスメント型）の性質を有する。また、第１の窒化物半導体層１４０がパターニングされることにより、任意の位置に第１の窒化物半導体層１４０を形成することができるため、トランジスタ１０は、設計自由度の高い構造を有する。

[0040] ＜第１実施形態の変形例１＞

図２を参照して、トランジスタ１０の一変形例について説明する。図２は、本発明の一実施形態に係るトランジスタ１０Ａの構成を示す模式的な断面図である。なお、以下の説明では、トランジスタ１０Ａの構成がトランジスタ１０の構成と同様であるとき、トランジスタ１０Ａの構成の説明を省略する場合がある。

[0041] 図２に示すように、トランジスタ１０Ａは、非晶質基板１００、下地層１１０、第１のバッファー層１２０Ａ、第１の窒化物半導体層１４０、第２の窒化物半導体層１５０、ゲート絶縁層１６０、ゲート電極層１７０、ソース電極層１８０、およびドレイン電極層１９０を含む。第１のバッファー層１２０Ａは、下地層１１０が露出されるようにパターニングされている。また、露出した下地層１１０は、第２の窒化物半導体層１５０によって覆われている。すなわち、第１のバッファー層１２０Ａは、第１の窒化物半導体層１４０と重畳する第１の領域１２１Ａ－１、および第１の窒化物半導体層１４０と重畳しない第２の領域１２１Ａ－２を含み、第１の領域１２１Ａ－１および第２の領域１２１Ａ－２の各々の端部は、第２の窒化物半導体層１５０によって覆われている。また、第１の領域１２１Ａ－１と第２の領域１２１Ａ－２とは、第２の窒化物半導体層１５０を介して離間されているとともに、第２の窒化物半導体層１５０を介して電気的に絶縁化されている。

[0042] 第１のバッファー層１２０Ａは、フォトリソグラフィーを用いて、パター

ニングすることができる。第１の領域１２１Ａ－１および第１の窒化物半導体層１４０は、ソース電極層１８０とドレイン電極層１９０との間に位置し、ソース電極層１８０およびドレイン電極層１９０と重畳していない。

[0043] 第１のバッファー層１２０Ａが導電性材料を含む場合、第２の領域１２１Ａ－２は、引き回し配線として利用することができる。なお、トランジスタ１０Ａは、第２の領域１２１Ａ－２が設けられない構成を有していてもよい。

[0044] 本変形例１に係るトランジスタ１０Ａでは、第１の窒化物半導体層１４０だけでなく、第１の窒化物半導体層１４０の下の第１の領域１２１Ａ－１も、ソース電極層１８０およびドレイン電極層１９０と重畳していない。また、第１の領域１２１Ａ－１と第２の領域１２１Ａ－２とは電気的に絶縁化されている。したがって、第１のバッファー層１２０Ａが導電性材料を含む場合であっても、第１のバッファー層１２０Ａ（より具体的には、第１の領域１２１Ａ－１）とソース電極層１８０またはドレイン電極層１９０との間のリーク電流を抑制することができるため、トランジスタ１０Ａは、ノーマリーオフ型（エンハンスメント型）の性質を有する。また、第１のバッファー層１２０Ａがパターニングされることにより、トランジスタ１０Ａは、第１のバッファー層１２０Ａの材料に依存することなく、ノーマリーオフ型（エンハンスメント型）の性質を有するため、トランジスタ１０Ａは、設計自由度の高い構造を有する。

[0045] ＜第１実施形態の変形例２＞

図３を参照して、トランジスタ１０の別の変形例について説明する。図３は、本発明の一実施形態に係るトランジスタ１０Ｂの構成を示す模式的な断面図である。なお、以下の説明では、トランジスタ１０Ｂの構成がトランジスタ１０またはトランジスタ１０Ａの構成と同様であるとき、トランジスタ１０Ｂの構成の説明を省略する場合がある。

[0046] 図３に示すように、トランジスタ１０Ｂは、非晶質基板１００、下地層１１０、第１のバッファー層１２０Ａ、第２のバッファー層１３０Ｂ、第１の

窒化物半導体層１４０、第２の窒化物半導体層１５０、ゲート絶縁層１６０、ゲート電極層１７０、ソース電極層１８０、およびドレイン電極層１９０を含む。第２のバッファー層１３０Ｂは、第１のバッファー層１２０Ａと第１の窒化物半導体層１４０との間に設けられている。第２のバッファー層１３０Ｂは、第１の領域１２１Ａ－１を覆い、第２の領域１２１Ａ－２が露出されるようにパターニングされている。また、露出した第２の領域１２１Ａ－２は、第２の窒化物半導体層１５０によって覆われている。すなわち、第１の領域１２１Ａ－１および第２の領域１２１Ａ－２の各々の端部は、第２のバッファー層１３０Ｂによって覆われている。

[0047] 第２のバッファー層１３０Ｂは、第１のバッファー層１２０Ａと同様の機能を有する。すなわち、第２のバッファー層１３０Ｂも、スパッタリングによって成膜される第１の窒化物半導体層１４０の結晶配向性を制御し、第１の窒化物半導体層１４０の結晶性を向上させることができる。但し、第２のバッファー層１３０Ｂとして、絶縁性材料が用いられる。第２のバッファー層１３０Ｂが絶縁性材料を含むことにより、第１の領域１２１Ａ－１と第２の領域１２１Ａ－２とは、第２のバッファー層１３０Ｂを介して離間されるとともに、第２のバッファー層１３０Ｂを介して電気的に絶縁化される。

[0048] 第２のバッファー層１３０Ｂは、フォトリソグラフィーを用いて、パターニングすることができる。第２のバッファー層１３０Ｂは、ソース電極層１８０またはドレイン電極層１９０と重畳していてもよく、重畳していなくてもよい。なお、トランジスタ１０Ｂは、第２のバッファー層１３０Ｂがパターニングされていない構成を有していてもよい。

[0049] 本変形例に係るトランジスタ１０Ｂでは、第２のバッファー層１３０Ｂが絶縁性材料を含み、第１の領域１２１Ａ－１と第２の領域１２１Ａ－２とが、第２のバッファー層１３０Ｂを介して電気的に絶縁化されている。したがって、第１のバッファー層１２０Ａが導電性材料を含む場合であっても、第１のバッファー層１２０Ａ（より具体的には、第１の領域１２１Ａ－１）とソース電極層１８０またはドレイン電極層１９０との間のリーク電流を抑制

することができるため、トランジスタ１０Ｂは、ノーマリーオフ型（エンハンスメント型）の性質を有する。また、第２のバッファー層１３０Ｂが第１の領域１２１Ａ－１を覆うようにパターニングされることにより、トランジスタ１０Ｂは、第１のバッファー層１２０Ａの材料に依存することなく、ノーマリーオフ型（エンハンスメント型）の性質を有するため、トランジスタ１０Ｂは、設計自由度の高い構造を有する。

[0050] ＜第２実施形態＞

図４は、本発明の一実施形態に係るトランジスタ２０の構成を示す模式的な断面図である。以下の説明では、トランジスタ２０の構成がトランジスタ１０の構成と同様であるとき、トランジスタ２０の構成の説明を省略する場合がある。

[0051] 図４に示すように、トランジスタ２０は、非晶質基板２００、下地層２１０、ソース電極層２８０、ドレイン電極層２９０、第１のバッファー層２２０、第１の窒化物半導体層２４０、第２の窒化物半導体層２５０、ゲート絶縁層２６０、およびゲート電極層２７０を含む。下地層２１０は、非晶質基板２００上に設けられている。ソース電極層２８０およびドレイン電極層２９０は、下地層２１０上に設けられている。第１のバッファー層２２０は、ソース電極層２８０とドレイン電極層２９０との間に位置し、下地層２１０上に設けられている。第１の窒化物半導体層２４０は、島状のパターンを有し、第１のバッファー層１２０上に設けられている。第２の窒化物半導体層２５０は、ソース電極層２８０、ドレイン電極層２９０、および第１の窒化物半導体層２４０を覆い、ソース電極層２８０、ドレイン電極層２９０、および第１の窒化物半導体層２４０上に設けられている。ソース電極層２８０およびドレイン電極層２９０の各々は、第２の窒化物半導体層２５０と接している。また、第１のバッファー層２２０の端部は、第２の窒化物半導体層２５０によって覆われている。ゲート絶縁層２６０は、第１の窒化物半導体層２４０と重畳し、第２の窒化物半導体層２５０上に設けられている。ゲート電極層２７０は、第１の窒化物半導体層２４０と重畳し、ゲート絶縁層２

６０上に設けられている。

[0052] トランジスタ２０は、いわゆるＨＥＭＴである。すなわち、第１の窒化物半導体層２４０および第２の窒化物半導体層２５０は、それぞれ、チャネル層および分極層として機能し、第１の窒化物半導体層２４０と第２の窒化物半導体層２５０との接合界面近傍に高濃度および高移動度の２次元電子ガス（２ＤＥＧ）２４５が生成されている。

[0053] トランジスタ２０では、第１のバッファー層２２０として、上述した第１のバッファー層１２０と同様の機能を有する。但し、第１のバッファー層２２０として、導電性材料が用いられる。第１のバッファー層２２０は、ソース電極層２８０およびドレイン電極層２９０と同一の層に設けられている。すなわち、第１のバッファー層２２０、ソース電極層２８０、およびドレイン電極層２９０は、同じ導電性材料がパターニングされることによって形成される。第１のバッファー層２２０、ソース電極層２８０、およびドレイン電極層２９０は、フォトリソグラフィーを用いて、パターニングすることができる。このように、ソース電極層２８０およびドレイン電極層２９０は、第１のバッファー層２２０の導電性材料がパターニングされて形成されるため、第１のバッファー層２２０は、ソース電極層２８０およびドレイン電極層２９０と重畳していない。

[0054] 本実施形態に係るトランジスタ２０では、第１のバッファー層２２０および第１の窒化物半導体層２４０が、ソース電極層２８０およびドレイン電極層２９０と重畳していない。また、第１のバッファー層２２０は、第２の窒化物半導体層２５０を介して、ソース電極層２８０およびドレイン電極層２９０と電気的に絶縁化されている。したがって、第１のバッファー層２２０とソース電極層２８０またはドレイン電極層２９０との間のリーク電流を抑制することができるため、トランジスタ２０は、ノーマリーオフ型（エンハンスメント型）の性質を有する。また、ソース電極層２８０およびドレイン電極層２９０が、第１のバッファー層２２０と同一の工程で形成することができるため、トランジスタ２０の製造タクトを短縮し、製造コストを低減す

ることができる。また、トランジスタ２０では、第１のバッファー層２２０は、ソース電極層２８０およびドレイン電極層２９０と重畳することがない。したがって、第１のバッファー層２２０のパターンに応じて第１の窒化物半導体層２４０を形成することができるため、トランジスタ２０は、設計自由度の高い構造を有する。

[0055] ＜第２実施形態の変形例＞

図５を参照して、トランジスタ２０の一変形例について説明する。図５は、本発明の一実施形態に係るトランジスタ２０Ａの構成を示す模式的な断面図である。なお、以下の説明では、トランジスタ２０Ａの構成がトランジスタ２０の構成と同様であるとき、トランジスタ２０の構成の説明を省略する場合がある。

[0056] 図５に示すように、トランジスタ２０Ａは、非晶質基板２００、下地層２１０、ソース電極層２８０、ドレイン電極層２９０、第１のバッファー層２２０、第２のバッファー層２３０Ａ、第１の窒化物半導体層２４０、第２の窒化物半導体層２５０、ゲート絶縁層２６０、およびゲート電極層２７０を含む。第２のバッファー層２３０Ａは、第１のバッファー層２２０と第１の窒化物半導体層２４０との間に設けられている。第２のバッファー層２３０Ａは、第１のバッファー層２２０と第１の窒化物半導体層２４０との間に設けられている。第２のバッファー層２３０Ａは、第１のバッファー層２２０を覆い、ソース電極層２８０およびドレイン電極層２９０が露出されるようにパターニングされている。また、露出したソース電極層２８０およびドレイン電極層２９０は、第２の窒化物半導体層２５０によって覆われている。すなわち、第１のバッファー層２２０、ソース電極層２８０、およびドレイン電極層２９０の各々の端部は、第２のバッファー層２３０Ａによって覆われている。

[0057] 第２のバッファー層２３０Ａは、第１のバッファー層２２０Ａと同様の機能を有する。但し、第２のバッファー層２３０Ａとして、絶縁性材料が用いられる。第２のバッファー層２３０Ａが絶縁性材料を含むことにより、第１

のバッファー層２２０とソース電極層２８０またはドレイン電極層２９０とは、第２のバッファー層２３０Ａを介して離間されるとともに、第２のバッファー層２３０Ａを介して電気的により絶縁化される。

[0058] 第２のバッファー層２３０Ａは、フォトリソグラフィーを用いて、パターニングすることができる。第２のバッファー層２３０Ａは、ソース電極層２８０またはドレイン電極層２９０と重畳していてもよく、重畳していなくてもよい。なお、トランジスタ２０Ａは、第２のバッファー層２３０Ａがパターニングされていない構成を有していてもよい。

[0059] 本変形例に係るトランジスタ２０Ａでは、第２のバッファー層２３０Ａが絶縁性材料を含み、第１のバッファー層２２０は、第２のバッファー層２３０Ａを介して、ソース電極層２８０およびドレイン電極層２９０と電気的に絶縁化されている。したがって、第１のバッファー層２２０とソース電極層２８０またはドレイン電極層２９０との間のリーク電流を抑制することができるため、トランジスタ２０は、ノーマリーオフ型（エンハンスメント型）の性質を有する。また、ソース電極層２８０およびドレイン電極層２９０が、第１のバッファー層２２０と同一の工程で形成することができるため、トランジスタ２０の製造タクトを短縮し、製造コストを低減することができる。また、第２のバッファー層２３０Ａが第１のバッファー層２２０を覆うようにパターニングされることにより、トランジスタ２０Ａは、第１のバッファー層２２０Ａの導電性材料に依存することなく、ノーマリーオフ型（エンハンスメント型）の性質を有するため、トランジスタ２０Ａは、設計自由度の高い構造を有する。

[0060] 本発明の実施形態として上述した各実施形態は、相互に矛盾しない限りにおいて、適宜組み合わせて実施することができる。また、各実施形態を基にして、当業者が適宜構成要素の追加、削除、もしくは設計変更を行ったもの、または、工程の追加、省略、もしくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

[0061] 上述した各実施形態によりもたらされる作用効果とは異なる他の作用効果

であっても、本明細書の記載から明らかなもの、または、当業者において容易に予測し得るものについては、当然に本発明によりもたらされるものと解される。

符号の説明

[0062] １０、１０Ａ、１０Ｂ、２０、２０Ａ：トランジスタ、
１００、２００：非晶質基板、
１１０、２１０：下地層、
１２０、１２０Ａ、２２０、２２０Ａ：第１のバッファー層、
１２１Ａ－１：第１の領域、
１２１Ａ－２：第２の領域、
１３０Ｂ、２３０Ａ：第２のバッファー層、
１４０、２４０：第１の窒化物半導体層、
１４５、２４５：２次元電子ガス（２ＤＥＧ）、
１５０、２５０：第２の窒化物半導体層、
１６０、２６０：ゲート絶縁層、
１７０、２７０：ゲート電極層、
１８０、２８０：ソース電極層、
１９０、２９０：ドレイン電極層、

請求の範囲

[請求項1] 非晶質基板と、

前記非晶質基板の上の第１のバッファー層と、

前記第１のバッファー層の上において、島状に設けられた第１の窒化物半導体層と、

前記第１の窒化物半導体層の上において、前記第１の窒化物半導体層を覆う第２の窒化物半導体層と、

前記第２の窒化物半導体層の上において、前記第１の窒化物半導体層と重畳するゲート電極層と、を含む、トランジスタ。

[請求項2] 前記第１のバッファー層の端部は、前記第２の窒化物半導体層によって覆われている、前記請求項１に記載のトランジスタ。

[請求項3] さらに、前記第１のバッファー層と前記第１の窒化物半導体層との間の第２のバッファー層を含み、

前記第１のバッファー層の端部は、前記第２のバッファー層によって覆われている、請求項１に記載のトランジスタ。

[請求項4] 前記第１のバッファー層は、導電性材料を含み、

前記第２のバッファー層は、絶縁性材料を含む、請求項３に記載のトランジスタ。

[請求項5] さらに、前記第２の窒化物半導体層の上において、前記第２の窒化物半導体層と接するソース電極層およびドレイン電極層を含む、請求項１に記載のトランジスタ。

[請求項6] さらに、前記第１のバッファー層と同一の層に設けられるソース電極層およびドレイン電極層を含む、請求項１に記載のトランジスタ。

[請求項7] さらに、前記第２の窒化物半導体層と前記ゲート電極層との間のゲート絶縁層を含む、請求項１に記載のトランジスタ。

[請求項8] さらに、前記非晶質基板と前記第１のバッファー層との間の下地層を含む、請求項１に記載のトランジスタ。

[請求項9] 前記第１のバッファー層は、チタン、グラフェン、および酸化亜鉛

から選ばれる少なくとも１つを含む、請求項１に記載のトランジスタ。

[請求項10] 前記第１のバッファー層は、シリコン、ゲルマニウム、およびこれらの合金、ならびに炭化シリコンから選ばれる少なくとも１つを含む、請求項１に記載のトランジスタ。

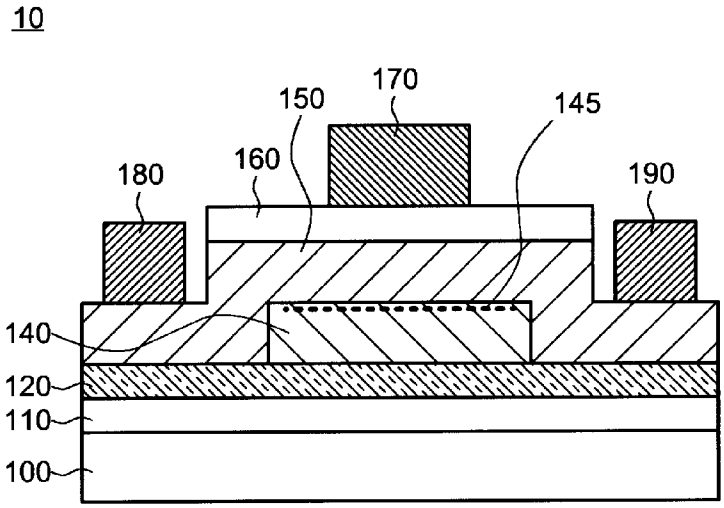
[請求項11] 前記非晶質基板は、非晶質ガラス基板である、請求項１に記載のトランジスタ。

[請求項12] 前記第１の窒化物半導体層は、前記第２の窒化物半導体層と接し、

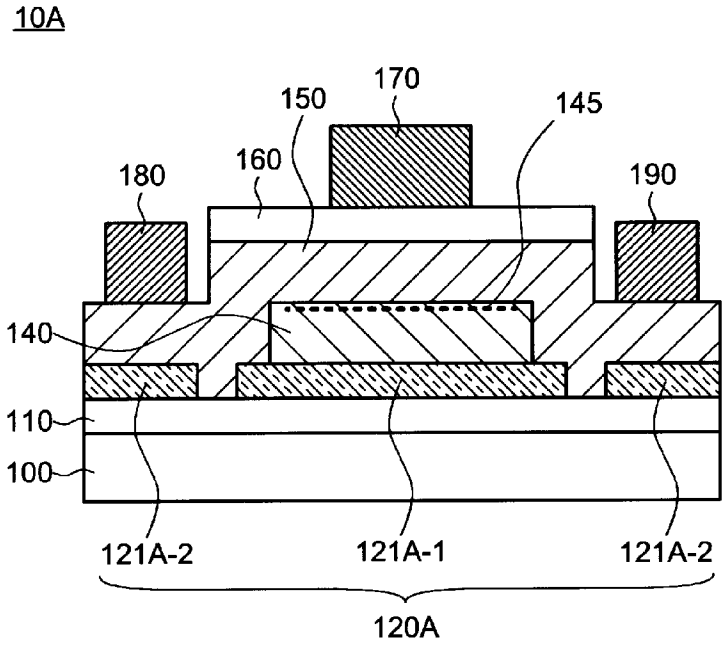
前記第１の窒化物半導体層と前記第２の窒化物半導体層との界面近傍に、２次元電子ガスが生成されている、請求項１に記載のトランジスタ。

[請求項13] 前記第１の窒化物半導体層は、窒化ガリウムを含む、請求項１に記載のトランジスタ。

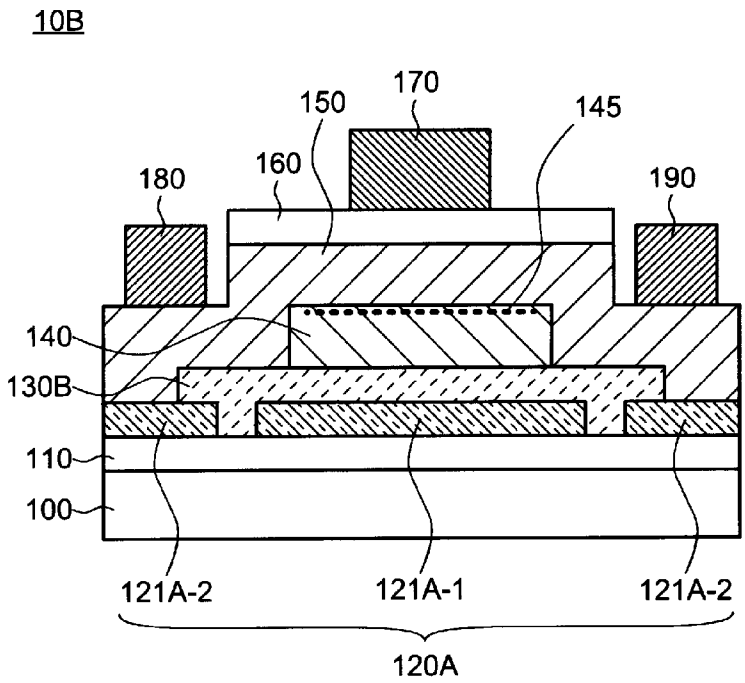
[図1]



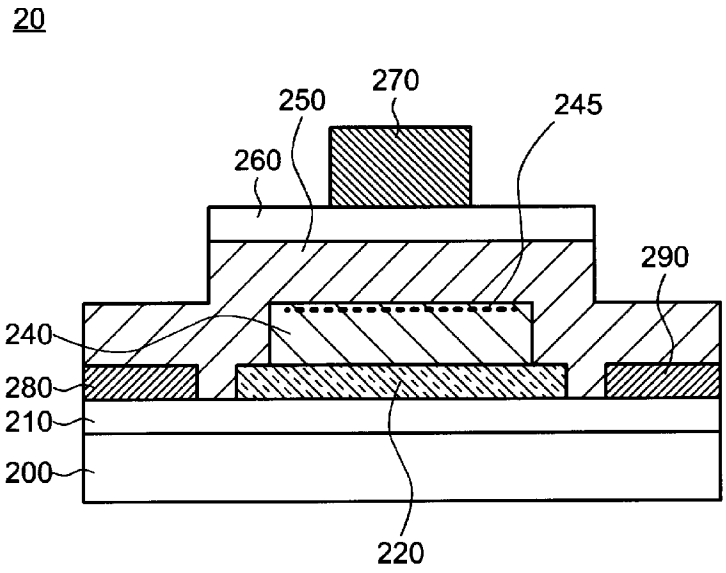
[図2]



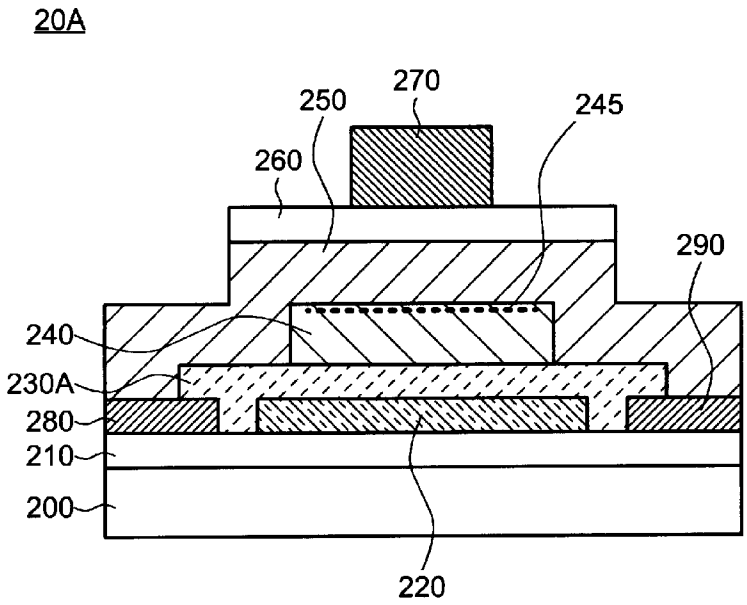
[図3]


10B
170
150
145
160
180
190
140
130B
110
100
121A-2
121A-1
121A-2
120A

[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/020437

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786(2006.01)i; ***H01L 21/336***(2006.01)i; ***H01L 21/338***(2006.01)i; ***H01L 29/778***(2006.01)i; ***H01L 29/812***(2006.01)i
FI: H01L29/78 618B; H01L29/80 H; H01L29/78 626C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/786; H01L21/336; H01L21/338; H01L29/778; H01L29/812

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-172199 A (MITSUBISHI CABLE IND LTD) 30 June 1997 (1997-06-30)	1-13
A	JP 2013-33918 A (SAMSUNG ELECTRONICS CO LTD) 14 February 2013 (2013-02-14)	1-13
A	JP 2012-119569 A (ULVAC JAPAN LTD) 21 June 2012 (2012-06-21)	1-13
A	JP 2018-168029 A (IDEMITSU KOSAN CO) 01 November 2018 (2018-11-01)	1-13
A	JP 8-8186 A (SONY CORP) 12 January 1996 (1996-01-12)	1-13
A	JP 11-243229 A (MURATA MFG CO LTD) 07 September 1999 (1999-09-07)	1-13
A	綿引康介ほか著, グラフェンバッファ層を用いた非晶質基板上へのAlGaN/GaN HEMT構造の作製, 第64回応用物理学会春季学術講演会講演予稿集, 01 March 2017, paper no. 17a-503-2 p. 1, (WATAHIKI, Kosuke et al. Preparation of AlGaN/GaN HEMT structures on amorphous substrates with graphene buffer layers.), non-official translation (Lecture Proceedings of the 64th JSAP Spring Meeting)	1-13

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
08 August 2023	**22 August 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/020437

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 9-172199 A	30 June 1997	(Family: none)	
JP 2013-33918 A	14 February 2013	US 2013/0032816 A1	
		KR 10-2013-0014861 A	
		CN 102916044 A	
JP 2012-119569 A	21 June 2012	(Family: none)	
JP 2018-168029 A	01 November 2018	(Family: none)	
JP 8-8186 A	12 January 1996	(Family: none)	
JP 11-243229 A	07 September 1999	US 6146916 A	
		DE 19855476 A1	
		NL 1010698 A1	

国際調査報告

国際出願番号
PCT/JP2023/020437

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 29/786(2006.01)i; H01L 21/336(2006.01)i; H01L 21/338(2006.01)i; H01L 29/778(2006.01)i; H01L 29/812(2006.01)i
FI: H01L29/78 618B; H01L29/80 H; H01L29/78 626C

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L29/786; H01L21/336; H01L21/338; H01L29/778; H01L29/812

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 9-172199 A (三菱電線工業株式会社) 30.06.1997 (1997-06-30)	1-13
A	JP 2013-33918 A (三星電子株式会社) 14.02.2013 (2013-02-14)	1-13
A	JP 2012-119569 A (株式会社アルバック) 21.06.2012 (2012-06-21)	1-13
A	JP 2018-168029 A (出光興産株式会社) 01.11.2018 (2018-11-01)	1-13
A	JP 8-8186 A (ソニー株式会社) 12.01.1996 (1996-01-12)	1-13
A	JP 11-243229 A (株式会社村田製作所) 07.09.1999 (1999-09-07)	1-13
A	綿引康介ほか著，グラフェンバッファ層を用いた非晶質基板上へのAlGaN/GaN HEMT構造の作製，第64回応用物理学会春季学術講演会講演予稿集，2017.03.01，論文番号17a-503-2 １ページ	1-13

☐ C欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
08.08.2023	22.08.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
岩本　勉 5F 9355

電話番号 03-3581-1101 内線 3516

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/020437

引用文献	公表日	パテントファミリー文献	公表日
JP 9-172199 A	30.06.1997	（ファミリーなし）	
JP 2013-33918 A	14.02.2013	US 2013/0032816 A1	
		KR 10-2013-0014861 A	
		CN 102916044 A	
JP 2012-119569 A	21.06.2012	（ファミリーなし）	
JP 2018-168029 A	01.11.2018	（ファミリーなし）	
JP 8-8186 A	12.01.1996	（ファミリーなし）	
JP 11-243229 A	07.09.1999	US 6146916 A	
		DE 19855476 A1	
		NL 1010698 A1	