公告本

申請日期	87 年 7 月 10 日
案號	87111252
類別	H01L 23/12

（以上各欄由本局填註）

A4
C4

442930

發明 新型 專利說明書

一、發明新型名稱	中文	半導體裝置及其製造方法
	英文	
二、發明創作人	姓名	(1) 藤澤敦 (2) 今野貴史 (3) 大坂慎悟
	國籍	(1) 日本　(2) 日本　(3) 日本
	住、居所	(1) 日本國北海道函館市西桔梗町八二五－一〇 (2) 日本國北海道函館市桔梗町二七五－二〇 (3) 日本國北海道函館市富岡町三丁目一－一－五〇三
三、申請人	姓名（名稱）	(1) 日立製作所股份有限公司 株式会社日立製作所 (2) 日立北海半導體股份有限公司 日立北海セミコンダクタ株式会社
	國籍	(1) 日本　(2) 日本
	住、居所（事務所）	(1) 日本國東京都千代田區神田駿河台四丁目六番地 (2) 日本國北海道亀田郡七飯町字中島一四五番地
	代表人姓名	(1) 金井務 (2) 米山貞夫

裝 訂 線

經濟部中央標準局員工消費合作社印製

442930

申請日期	87 年 7 月 10 日
案號	87111252
類別	

A4
C4

（以上各欄由本局填註）

發明 新型 專利說明書

一、發明 新型 名稱	中文	
	英文	
二、發明 創作 人	姓名	⑷ 春田亮 ⑸ 一谷昌弘
	國籍	⑷ 日本　　⑸ 日本
	住、居所	⑷ 日本國東京都小平市学園西町三－一五－二 ⑸ 日本國東京都小平市学園東町二－六－二
三、申請人	姓名（名稱）	
	國籍	
	住、居所（事務所）	
	代表人姓名	

裝 訂 線

經濟部中央標準局員工消費合作社印製

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

國（地區）	申請專利，申請日期：	案號：	，□有　□無主張優先權
日本	✓1997 年　7 月 30 日	9-204534	☑有主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明(1　)

【發明之詳細說明】

本發明係有關半導體裝置，尤其有關適用於由可撓性薄膜所成基台基板的半導體裝置的有效技術者。

就適於多腳位之半導體裝置而言，已開發有ＢＧＡ（Ball Grid Array）構造之半導體裝置。此ＢＧＡ構造之半導體裝置係於基台基板之一表面之晶片塔載範圍上，介由黏著材料搭載半導體晶片，於與基台基板之一表面對向之該背面側，將複數之突起電極呈格子狀地加以配置構成。

前述基台基板係例如以在於玻璃纖維含浸環氧樹脂、馬來酸酐縮亞胺樹脂等之硬質樹脂基板所形成。包圍基台基板之一表面之晶片搭載範圍之周圍的該周邊範圍中，配置有連接用電極墊片。此突起連接用電極墊片中，固定有例如Ｐｂ－Ｓｎ組成之銲錫材料所成的突起電極，電氣性且機械性地加以連接。

前述半導體晶片係例如以單結晶兩所成半導體基板爲主體加以構成。於半導體晶片中，搭載有邏輯電路系統、記憶電路系統、或此等之混合電路系統。又，於半導體晶片主面（元件形成面）中，配置複數之外部端子（接合墊片）。此外部端子係於配置於基台基板之一表面的導線連接用電極墊片，介由導線電氣性加以連接。

前述半導體晶片、導線或導線連接用電極墊片等係以形成於基台基板之一表面上之樹脂封閉體加以封閉。樹脂封閉體係以適於大量生產之傳遞模方法加以形成。

如此所構成之ＢＧＡ構造之半導體裝置係經由於形成

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(2　)

於安裝基板之安裝面的電極墊片，將突起電極熔融連接，安裝於安裝基板之安裝面上。

然而，對於前述ＢＧＡ構造之半導體裝置，例如記載於日經ＢＰ社所發行之日經電子〔１９９４年、２月２８日、第１１１頁至第１１７項〕。

近年以來，做爲基台基板開發有使用可撓性薄膜之ＢＧＡ柿造的半導體裝置。此ＢＧＡ構造之半導體裝置係較做爲基台基板使用硬質樹脂基板的半導體裝置而言，可達薄型化、多腳位化及小型化之目的。但是，本發明人等在於發發做爲基台基板使用可撓性薄膜之半導體裝置中，發現了以下之問題。

可撓性薄膜所成基台基板一般而言，於可撓性薄膜之突起電極連接範圍形成連接孔，之後，於可撓性薄膜之單面側，介有連接材料，例如貼附銅所成之金屬箔，之後於金屬箔施以圖案化，形成突起電極連接用電極墊片、配線、導線連接用電極墊片及電鍍用配線等所成之配線導體，之後，形成保護配線導體之絕緣膜，之後，經由施以爲於突起連接用電極墊片及導線連接用電極墊片形成電鍍層的電鍍處理加以形成。電鍍處理係以電解電鍍法加以進行。此電鍍處理係於形成絕緣膜前之階段中加以進行者。電鍍層係例如以金／鎳膜，或金／鈀／鎳膜所形成。

前述絕緣膜係例如於可撓性薄膜之單面側，形成感光性樹脂膜，施以烘烤處理後，使用照相印刷技術，經由施以感光處理、顯像處理、洗淨處理加以形成。絕緣膜係形

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明(3　)

成於包含除去導線連接用電極墊片的配線導線上的可撓性薄膜的單面側的所有範圍。即可撓性薄膜之單面側之幾近全域形成絕緣膜之故，於基台基板會產生彎曲、扭曲等之變形。此基台基板之變形係會成爲半導體裝置之製造步驟（組裝步驟）中之輸送問題的原因，於搭載半導體晶片之工程中，會成爲黏著材料之塗抹性劣化之原因。

前述基台基板之變形乃因絕緣膜之熱膨脹係數及硬化收縮率爲大者爲主要原因，於絕緣膜未形成之時，會有以下之問題。

（1）基台基板之表面之晶片搭載範圍中配置有突起電極連接用電極墊片。爲此，於基台基板之表面之晶片搭載範圍塗佈絕緣性之黏著材料，搭載半導體晶片之時，難以進行黏著材料厚度之控制，於突起電極連接用電極墊片接觸半導體晶片，於兩者之間產生短路。

（2）於基台基板之表面之晶片搭載範圍中，配置突起電極連接用電極墊片，於此突起電極連接用電極墊片中，透過形成於基台基板之晶片搭載範圍之連接孔，連接配置於基台基板之背面側之突起電極。即，於半導體晶片之下部配置有突起電極。

配置於前述基台基板搭載範圍之突起電極連接用電極墊片係於配置於包圍基台基板之表面之晶片搭載範圍的周圍之該周邊範圍的導線連接用電極墊片，介由配線一體化，電氣性地加以連接。即，於基台基板之表面之周邊範圍中，於半導體晶片和導線連接用電極墊片間之範圍中，配

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (4　)

置有配線。爲此，將半導體晶片之外部端子和導線連接用墊片以導線連接時，導線和鄰接於電氣性連接此導線之配線的其他配線會有交叉之情形。導線高充分之時雖然沒有問題，但是尤其在半導體晶片之角部，導線和其他配線不呈平行之時，或於玄　線連接用電極墊片側，導線和其他配線交叉之時，有可能產生導線和其他之配線之短路。

本發明之目的係提供於具有可撓性薄膜所成基台基板的半導體裝置中，可抑制基台基板之變形（彎曲、扭曲）的技術者。

本發明之其他目的係提供於具有可撓性薄膜所成基台基板的半導體裝置中，可抑制基台基板之變形的同時，可防止基台基板之配線導體和半導體晶片之短路的技術者。

本發明之其他目的係提供於具有可撓性薄膜所成基台基板的半導體裝置中，可抑制基台基板之變形的同時，可防止基台基板之配線導體和導線之短路的技術者。

本發明之前述以及其他目的之新穎特徵係可由本說明之記述及附圖可明白得知。

本發明所揭示之發明中，做爲代表性者簡單概要說明如后。

（１）於可撓性薄膜所成基台基板之表面，配置配線導體，於前述基台基板之一表面上，介著黏著材料，搭載半導體晶片之半導體裝置中，於前述基台基板之一表面上，將絕緣膜分割呈複數個，將此絕緣膜配置於前述配線導體。絕緣膜之分割係例如於每配線導體進行。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (5　)

（２）於可撓性薄膜所成基台基板之一表面，配置配線導體，於前述基台基板之一表面上，介著黏著材料，搭載半導體晶片之半導體裝置中，於前述基台基板上，將絕緣膜分割呈複數個，將此絕緣膜配置於前述配線導體。絕緣膜之分割係例如於每配線導體進行。

（３）於可撓性薄膜所成基台基板之一表面之晶片搭載範圍，介著黏著材料，搭載半導體晶片，於包圍前述基台基板之一表面之晶片搭載範圍之逸周邊範圍配置導線連接用電極墊片，於前述基台基板之一表面之周邊範圍中，於前述半導體晶片和前述導線連接用電極墊片間之範圍，配置配線，前述半導體晶片之外部端子和前述導線連接用電極墊片則介由導線電氣連接的半導體裝置中，於前述基台基板之一表面上，將絕緣膜分割呈複數個，將此絕緣膜配置於前述配線導體。

根據上述手段（１）時，可緩和絕緣膜之膨脹及硬化收縮之應力之故，可抑制基台基板之變形（彎曲、扭曲）。

根據上述手段（２）時，於基台基板之一表面之晶片搭載範圍，塗佈黏著材料，搭載半導體晶片之時，於配線導體不接觸半導體晶片之故，可防止配線導體和導體晶片之短路。

根據上述手段（３）時，於配線未接觸導線之故，可防止配線導體和導線之短路。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

89年1月5日 修正補充

五、發明說明（6）

【圖面之簡單說明】

圖1係本發明之一實施形態之半導體裝置之平面圖。

圖2係圖1所示以A－A線位置切斷之擴大截面圖。

圖3係圖2之主要部分擴大截面圖。

圖4係除去前述半導體裝置之樹脂封閉體狀態的平面圖。

圖5係基台基板之平面圖。

圖6係前述半導體裝置之主要部分擴大截面圖。

圖7係於前述半導體裝置之製造步驟所使用之框體構造體之主要部分平面圖。

圖8係圖7所示以B－B線位置切斷之擴大截面圖

圖9（A）至9（E）係爲說明前述框體構造體之製造方法的主要部分截面圖。

圖10（A）及10（B）係爲說明前述框體構造體之製造方法的主要部分截面圖。

圖11係爲說明半導體裝置之製造方法的主要部分截面圖。

圖12係爲說明半導體裝置之製造方法的主要部分截面圖。

圖13係爲說明半導體裝置之製造方法的主要部分截面圖。

圖14係爲說明半導體裝置之製造方法的主要部分截面圖。

圖15係爲說明半導體裝置之製造方法的主要部分截面圖。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (7　)

圖１６係爲說明半導體裝置之製造方法的主要部分截面圖。

圖１７係爲說明半導體裝置之製造方法的主要部分截面圖。

圖１８係將前述框體構造體呈多段堆積狀態顯示之概略構成圖。

圖１９係爲說明前述框體構造體之製造方法的主要部分截面圖。

圖２０係爲說明前述框體構造體之製造方法的主要部分截面圖。

圖２１係顯示本發明之一實施形態的半導體裝置之第１變形例的主要部分截面圖。

圖２２係顯示本發明之一實施形態的半導體裝置之第１變形例的基台基板之平面圖。

圖２３係顯示本發明之一實施形態的半導體裝置之第２變形例的基台基板之平面圖。

圖２４係使用示於圖２３之基台基板之半導體裝置之要部分截面圖。

圖２５係顯示本發明之一實施形態的半導體裝置之第３變形例的基台基板之平面圖。

圖２６係顯示本發明之一實施形態的半導體裝置之第４變形例的基台基板之平面圖。

主要元件對照：

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明（6 ）

1 基台基板

2 突起電極連接用電極墊片

3 配線

4 導線連接用電極墊片

5 電鍍用配線

6 連接孔

7 通風孔

8 阻塞

8A 導電膜

9 絕緣膜

10 半導體晶片

11 外部端子

12 黏著材料

13 導線

14 樹脂封閉體

15 突起電極

20 框體構造體

21 框體

22 樹脂封閉範圍

23 間隙

24 黏著材料

30 黏著材料

31 金屬箔

32 感光性樹脂膜

（請先閱讀背面之注意事項再填寫本頁）

裝 訂

經濟部中央標準局員工消費合作社印製

五、發明說明（　）

33　電鍍層

35A　上模具35A

35B　下模具35B

36　模槽

37　副流道

38　突起

39，40　階差部

41，42　符號

以下，根據本發明之構成，於BGA構造之半導體裝置，與適用本發明之實施形態一同加以說明。然而，於爲說明實施形態之圖面中，具有同一功能者加上同一之符號，省略其重覆之說明。

圖1係本發明之一實施形態之半導體裝置之平面圖，圖2係圖1所示以A－A線位置切斷之擴大截面圖，圖3係圖2之主要部分擴大截面圖，圖4係除去前述半導體裝置之樹脂封閉體狀態的平面圖，圖5係基台基板之平面圖，圖6係前述半導體裝置之主要部分擴大截面圖。

如圖1、圖2及圖3所示，半導體裝置係於基台基板1之一表面之晶片搭載範圍上，介在黏著材料12，搭載半導體晶片10，於與基台基板1之一表面芍向之該背面側，將複數之突起電極15呈格子狀加以配置構成。突起電極15係例如以63重量%Pb－37重量%之Sn組成之銲錫材料所形成。本實施形態之半導體裝置伙介有突起電極，於安裝基板上呈面安裝之BGA型封裝者，封裝

（請先閱讀背面之注意事項再填寫本頁）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明 (10)

之安裝區域幾近以等於半導體晶片之大小ＣＳＰ構造加以構成。

前述基台基板１之平面形狀係以方形狀加以形成。此基台基板１係例如以環氧系之絕緣樹脂或聚醯亞胺反之絕緣膜樹脂所成可撓性薄膜所形成。基台基板１係設定呈例如５０μｍ程度之厚度。

前述基台基板１之一表面係配置有突起電極連接用電極墊片２、配線３、導線連接用電極墊片４及電鍍用配線５等所成配線導體。突起電極連接用電極墊片２及導線連接用電極墊片４係設置複數個，配線３及電鍍用配線５亦設置複數條。即，於基台基板１之一表面中，配置複數條之配線導體。突起電極連接用電極墊片２係介由配線３，與導線連接用電極墊片４一體化，相互電氣性連接。突起電極連接用電極墊片２、導線連接用電極墊片４及電鍍用配線５等係於可撓性薄膜之一表面，介由黏著材料，例如貼附銅箔所成金屬箔後，於此金屬箔施以蝕刻處理加以形成。此等突起電極連接用電極墊片２、導線連接用電極墊片４及電鍍用配線５係例如設定於１８μｍ程度之厚度。

前述半導體晶片１０之平面形態係以方形加以形成。此半導體晶片１０係例如將單結晶矽所成半導體基板爲主體加以構成。於半導體晶片１０中，搭載有邏輯電路系統、記憶電路系統或此等之混合電路系統。此等電路系統係將形成於半導體晶片１０之主面（元件形成面）１０Ａ側之複數半導體元件，經由以配線連接加以形成。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

經濟部中央標準局員工消費合作社印製

五、發明說明（11）

前述半導體晶片１０之主面１０Ａ中，配置沿半導體晶片１０之各邊排列之複數外部端子（接合墊片）１１。此各複數之外部端子１１係於形成於半導體基板之主面上的配線層中，以最上層之配線層形成，例如以鋁膜或鋁合金膜加以形成。又，各複數之外部端子１１係電氣連接於搭載半導體晶片１０之電路系統。

前述複數之突起電極連接用電極墊片２中，大部分之突起電極連接用電極墊片２係配置於基台基板１之一表面之晶片搭載範圍，其他（剩餘）之突起電極連接用電極墊片２係配置於包圍基台基板１之一表面晶片搭載範圍之周圍的該周圍範圍。於此各複數之突起電極連接用電極墊片２之背面中，透過形成於基台基板１之連接孔６，固定配置於基台基板１之背面側的各複數突起電極１５，電氣性且機械性地加以連接。然而，於本實施形態中，突起電極連接用電極墊片２之平面形狀係以圓形加以形成。

各前述複數之導線連接用電極墊片４係如圖２、圖３及圖４所示，配置於基台基板１之一表面之周邊範圍，沿半導體晶片１０之各邊加以排列。各複數之導線連接用電極墊片４係於各配置於半導體晶片１０之主面１０Ａ的複數外部端子１１，介由導線１３電氣性連接。導線１３係例如以熱壓著，併用超音波振動的接合法加以連接。

前複數條之配線３中，與配置於基台基板１之一表面之晶片搭載範圍的突起電極連接用電極墊片２一體化之配線３係延伸至基台基板１之一表面之晶片搭載範圍及周邊

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明 (12)

範圍，與配置於基台基板1之一表面之周邊範圍的突起電極連接用電極墊片2一體化之配線3係延伸至基台基板1之一表面之周邊範圍。即，於基台基板1之一表面之周邊範圍，於半導體晶片1和導線連接用電極墊片4間之範圍中，配置配線3。

前述半導體晶片10、配線3、導線連接用電極墊片4及導線13等係以樹脂封閉體14加以封閉。樹脂封閉體14係做爲達成低應力之目的，形成例如添加酚系硬化劑、聚矽氧烷橡膠及填料的環氧系之樹脂。樹脂封閉體14係以適於大量生產之傳遞模方式加以形成。傳遞模方式係透過槽至襯墊及閘，於模槽內加壓注入樹脂，形成樹脂封閉體之方法。

各前述複數之電鍍用配線5係於基台基板1之一表面之周邊範圍中，配置於導線連接用電極墊片4之外側。此各複數之電鍍用配線5係沿半導體晶片10之各邊加以排列。電鍍用配線5之一部分係配置於樹脂封閉體14之內部，其他之部分係配置於樹脂封閉體之外側。

各配置於基台基板1之一表面之晶片搭載範圍之複數突起電極連接用電極墊片2之上面上，如圖2、圖3及圖5所示，配置絕緣膜9。1此絕緣膜9係於基台基板1之一表面之晶片搭載範圍中，於每突起電極連接用電極墊片2加以分割。絕緣膜9係於基台基板1之一表面之晶片搭載範圍呈點狀存在地，分割呈複數個。即，本實施形態之半導體裝置係於基台基板1之一表面之晶片搭載範圍中，

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (13)

將絕緣膜9分割呈複數個，將此絕緣膜9配置於突起電極連接用電極墊片2上。然而，於本實施形態中，配置於突起電極連接用電極墊片2上之絕緣膜9之平面形狀係以圓形加以形成。

於各配置於前述基台基板1之一表面之周邊範圍之複數電鍍用配線5之上面，配置絕緣膜9。此絕緣膜9係沿基台基板1之各邊延伸，於每基台基板1之各邊加以分割。絕緣膜9係於基台基板1之一表面之周邊範圍點狀存在地呈複數個地加以分割。即，本實施形態之半導體裝置係於基台基板1之一表面之周邊範圍，將絕緣膜9呈複數個進行分割，令此絕緣膜9配置於電鍍用配線5上。

配置於前述電鍍用配線5上之絕緣膜9之一部分係配置於樹脂封閉體14之內部，其他之部分係配置於樹脂封閉體14之外側。即，於電鍍用配線5和樹脂封閉體14間則介有絕緣膜9。

前述基台基板1之晶片搭載範圍中，如圖5及圖6所示，設置通風孔7。如此經由於基台基板1之晶片搭載範圍設置通風孔7地，於基台基板1之一表面之晶片搭載範圍上，塗佈黏著材料12，搭載半導體晶片10時，可放出於黏著材料12硬化時產生之外氣至外部。又，於半導體裝置之製品完成後之環境試驗之溫度循環試驗時之熱或安裝基板之安裝面上，經由安裝半導體裝置之安裝時之熱，可將自黏著材料12產生之手水蒸氣放出到外部。

於前述基台基板1之一表面之晶片搭載範圍上，設置

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製

五、發明說明（14）

包圍通風孔７之周圍的阻塞８。本實施形態之阻塞８係以配置於導電膜８Ａ及配置於此導電膜８Ａ上之絕緣膜９加以構成。

前述通風孔７係如圖５所示，配置於自基台基板１之Ｘ方向（圖中、橫方向）之中心線Ｐ１及基台基板１之Ｙ方向（圖中、縱方向）之中心線Ｐ２偏移之位置。即，通風孔７係配置於自基台基板１中心偏移之位置。如此，經由令通風孔７配置於自基台基板１之中心偏移之位置，由基台基板１之背面側見得半導體裝置之時，可明確做爲指標之方向。又，因可明確化指標之方向之故，可將通風孔７兼用爲指標。

接著，對於以前述半導體裝置之製造步驟所使用之框體構造體加以說明。

如圖７（主要部分平面圖）所示，框體構造體２０係雖未限定於此，例如將以框體２１所規定之範圍向一方向複數配置多危聯框體構造體所構成。於框體２１所規定之各範圍內，配置薄膜基材１Ａ。本實施形態之薄膜基材１Ａ係具備４個樹脂封閉範圍２２。即，於框體２１所規定之各範圍內，配置形成４個製品之薄膜基材１Ａ。然而，樹脂封閉範圍２２中，如圖５所示形成配線導體圖案。

前述框體２１係經由於板材施以蝕刻加工或加壓穿孔加工加以形成。做爲板材，使用例如銅系合金材料所成者。

前述薄膜基材１Ａ係如圖７及圖８（以圖７所示Ｂ－

（請先閱讀背面之注意事項再填寫本頁）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明 (15)

B線之位置切割之截面圖）所示，於框體２１相互對向之２個黏著範圍，介由黏著材料２４加以固定。於各框體２１之黏著範圍，設置間隙２３。此間隙２３係於框體構造體２０之長度方向，於所定間隔複數配置。如此，於框體２１之黏著範圍經由設置間隙２３，可緩和框體２１和薄膜基板１Ａ之材料不同的應力，可抑制薄膜基材１Ａ之扭曲、彎曲等之變形。

接著，對於前述框體構造體２０之製造方法而言，使用圖９及圖１０（爲說明製造方法之主要部分斷面圖）加以說明。

首先，於圖９－（Ａ）所示，準備薄膜基材１Ａ。薄膜基材１Ａ係例如以環氧系之絕緣樹脂或聚醯亞胺之絕緣樹脂加以形成。接著，如圖９－（Ｂ）所示，於基台基板１Ａ之一表面側貼附黏著材料３０。可不使用黏著才料３０，經由熱加壓亦可製造。

接著，如圖９－（Ｃ）所示，於前述薄膜基材１Ａ之突起連接範圍，形成連接孔６的同時，雖未加以圖示，於薄膜基材１Ａ之晶片搭載範圍，形成通風孔７。連接孔６及通風孔７之形成，係例如經由模具或雷射加工等加以進行。接著，如圖９－（Ｄ）所示，於前述薄膜基材１Ａ之一表面側，介有黏著材料３０，貼附金屬箔（例如銅箔）３１。於薄膜基材１Ａ貼附金屬箔３１後，經由模具或雷射加工等，形成連接孔６及通風孔７。

接著，於前述金屬箔３１施以圖案化，如圖９－（Ｅ

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

89年1月5日 修正補充

五、發明說明 (16)

）所示，於薄膜基材１Ａ之表面形成突起電極連接用電極墊片２之同時，雖未加以圖示，形成配線３、導線連接用電極墊片４及電鍍用配線５等。即，此工程中，形成配線導體圖案。又，於此工程中，雖未圖示，於薄膜基材１Ａ之一表面之晶片搭載範圍中，形成包圍通風孔７之周圍的導電膜８Ａ。

接著，如圖１０－（Ａ）所示，於包含前述配線導體圖案上之薄膜基材１Ａ上之整面，形成均勻之膜厚感光性樹脂膜３２。感光性樹脂膜３２之形成係塗佈感光性樹脂之後，經由網板印刷法加以進行。接著施以烘烤處理後，使用照相印刷技術，施以感光處理、顯像處理、洗淨處理，如圖１０－（Ｂ）所示，形成所定之圖案之絕緣膜９。於此工程中，如圖５所示，複數分割之絕緣膜９則配置於配線導體上。又，於此工程中，形成導電膜８Ａ及配置於導電膜８Ａ之絕緣膜９所成阻塞８。於薄膜基材１Ａ上配置絕緣膜９之時，由於薄膜基材１Ａ、配置導體、絕緣膜９等之材料特性之不同，於基台基板１雖產生彎曲、扭曲等之變形，如本實施形態，經由分割絕緣膜９加以配置，可緩和絕緣膜９之膨脹及硬化收縮之應力之故，可抑制基台基板１之變形。

接著，以電鍍法施以電鍍處理，於自前述絕緣膜９露出之配線導體之表面，導線接合形成可能之電鍍層（例如、Ａｕ／Ｎｉ層、Ａｕ／Ｐｄ／Ｎｉ層、Ｐｄ／Ｎｉ層、Ｓｎ／Ｎｉ層等）。此後，令薄膜基材１Ａ單片化，於框

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (17)

體２１之黏著範圍使用黏著材料２４，經由貼附，如圖７所示形成框體構造體。如此地，令薄膜基材１Ａ貼附於框體２１之黏著範圍，於以框體２１所規定之範圍中，經由形成具有薄膜基材１Ａ之框體構造體２０，可提升半導體裝置之製造步驟（安裝步驟）之薄膜基材１Ａ之輸送性的同時，提升可攜性。

接著，對於前述半導體裝置之製造方法加以說明。

首先，準備圖７所示框體構造體２０。框體構造體２０係於以框體２１所規定之範圍內，具有薄膜基材１Ａ。於薄膜基材１Ａ中，配置樹脂封閉範圍２２，於此樹脂封閉範圍２２中，形成圖５所示之配線導體圖案。

接著，如圖１１（主要截面部）所示，於前述薄膜基材１Ａ之一表面之晶片搭載範圍，介由黏著材料１２，搭載半導體晶片１０。黏著材料１２係於前述薄膜基材１Ａ之一表面之晶片搭載範圍以多點塗有法加以供給。做爲黏著材料１２，例如使用環氧系或聚醯亞胺系之熱固性絕緣樹脂。又，做爲黏著材料１２，例如亦可使用環氧系或聚醯亞胺系之熱塑性絕緣樹脂。於此工程中，於薄膜基材１Ａ之晶片搭載範圍中，設置圖６所示之通風孔７之故，可使於黏著材料１２之硬化時所產生之外氣脫離。又，於前述薄膜基材１Ａ之一表面之晶片搭載範圍上，設置包圍圖６所示之通風孔７之周圍的阻塞８之故，黏著材料１２可阻止被流入通風孔７。結果，可防止黏著材料１２之通風孔７之阻塞。又，於突起電極連接用電極墊片２上配置

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (18)

絕緣膜９之故，於半導體晶片１０傾斜之狀態加以搭載，黏著材料１２之膜厚變薄時，半導體晶片１０則不接觸突起電極連接用電極墊片２。又，於半導體晶片１０傾斜狀態加以搭載，黏著材料１２之膜厚變薄時，半導體晶片１０接觸絕緣膜９，經由絕緣膜９加以支持之故，半導體晶片１０則不會接觸於配線３。

接著，如圖１２（主要部分截面圖）所示，令前述半導體晶片１０之外部端子１１和薄膜基材１Ａ之導線連接用電極墊片４以導線１３電氣性地加以連接。做爲導線１３使用金導線。

接著，令前述框體構造體２０設定於成型模具，如圖１３（主要部分截面圖）所示，於形成成形模具之上模具３５Ａ和下模具３５Ｂ之模槽３６內，配置薄膜基材１Ａ之樹脂封閉範圍２２、半導體晶片１０及導線１３等。成型模具係如圖１４（主要部截面圖）所示，具備副流道（支幹流道）３７及突起３８，更且雖未加以圖示，各具備流入閘、主流道、槽。槽係透過各主流道、副流道３７、流入閘，連結於模槽３６。

前述成形模具之下模具３５Ｂ係具有裝著框體構造體２０之框體２１的階差部３９及裝著薄膜基材１Ａ之階差部４０。即，框體構造體２０之框體２１係裝著於下模具３５Ｂ之階差部３９，框體構造體２０之薄膜基材１Ａ係裝著於下模具３５Ｂ之階差部４０。上模具３５Ａ和下模具３５Ｂ之縱方向之配合吸收係以框體２１－黏著材料

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(19)

２４－薄膜基材１Ａ之構造加以進行。

前述副流道３７係雖未詳細加以圖示，橫切裝著框體構造體２０之框體２１的階差部３９及裝著薄膜基材１Ａ之階差部４０，自框體構造體２０之外側向該內側延伸，透過流入閘，連結於模槽３６。前述主流道係於框體構造體２０之外側中，沿框體構造體２０之長度方向延伸，連接於向框體構造體２０之外側拉出之副流道３７之一端側。然而，突起３８係於副流道３７內，爲使硬化之樹脂輕易切斷加以設置。此突起３８係位於框體構造體２０之框體２１和薄膜基材１Ａ所形成之階差部範圍上。

接著，於前述槽投入樹脂錠片，將此樹脂錠片以傳遞模裝置之柱塞加以加壓，透過各自槽至主流道、副流道３７、流入閘，於模槽３６內供給樹脂，形成樹脂封閉體１４。此後，自成型模具取出框體構造體２０。將自成型模具取出之框體構造體２０之狀態示於圖１５（主要平面圖）。於圖１５中，符號４１係於成型模具之副流道３７內所硬化之副流道樹脂，符號４２係於成型模具之主流道內所硬化之主流道樹脂４２。主流道樹脂４２係沿框體構造體２０之長度方向延伸。副流道樹脂４１係自框體２１之外側向該內側延伸。然而，圖１４係圖１５所示Ｃ－Ｃ線之位置的截面圖。

接著，留下位於前述框體２１之內側之副流道樹脂４１，除去此外之副流道樹脂４１及主流道樹脂４２。令此狀態示於圖１６（主要部分平面圖）。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明 (20)

接著，如圖１７所示，於突起電極連接用電極墊片２之背面，透過形成薄膜基材１Ａ之連接孔６，連接突起電極１５。突起電極１５係以球供給法加以供給，經由以紅外線回流爐加以熔融連接。將形成突起電極１５後之輸送狀態示於圖１８（概略構成圖）。將框體構造體２０多段堆積時，將上段之框體構造體２０和下段之框體構造體２０間之間隙，可以設於上段之框體構造體２０之副流道樹脂４１加以確保，可保護於下段之框體構造體２０製造之半導體裝置之突起電極１５。因此，可令框體構造體２０於多段堆積之狀態加以輸送之故，可提升框體構造體２０之輸送性。又，提升半導體裝置之製造步驟之生產合理性。

接著，經由令薄膜基材１Ａ切斷呈所定形狀（基台基板形狀），幾近完成具有薄膜基材１Ａ所成基台基板１的半導體裝置。此後，半導體裝置係做爲製品加以出貨。做爲製品出貨之半導體裝置係安裝於安裝基板之安裝面上。

然而，形成樹脂封閉體１４後，切斷薄膜基材１Ａ，於單片之狀態，進行突起電極１５之連接。

又，電鍍處理係於形成絕緣膜９前之階段加以進行。如本實施形態，於形成絕緣膜９後之階段，進行電鍍處理時，如圖１９（主要部分截面圖）所示，電鍍層３３係形成於基台基板１（薄膜基材１Ａ）之一表面之周邊範圍的突起電極連接用電極墊片２、配線３、導線連接用電極墊片４及突起電極連接用電極墊片２之背面。即，於配線導

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製

五、發明說明（21）

體和絕緣膜9間未形成電鍍層33。於形成絕緣膜9前之階段中，進行電鍍處理時，如圖20（主要部分截面圖）所示，電鍍層33係形成於配置於基台基板（薄膜基材1A）1之一表面之晶片搭載範圍及周邊範圍的突起電極連接用電極墊片2、配線3、導線連接用電極墊片4、電鍍用配線5及突起電極連接用電極墊片2之背面。即，於配線導體和絕緣膜9間形成電鍍層33。

如以上之說明，根據本實施形態，可得以下之效果。

（1）經由於配線導體上分割絕緣膜9加以配置地，可緩和絕緣膜9之膨脹及硬化收縮之應力之故，可抑制基台基板（薄膜基材1A）1之彎曲、扭曲等之變形。

又，抑制基台基板1之變形之故，可提升半導體裝置之製造步驟之產率。

（2）經由設置包圍通風孔6之周圍的阻塞8，黏著材料12可阻止流入通風孔7之故，可防止黏著材料12之通風孔7之阻塞的同時，可防止黏著材料12撓到薄膜基材1A之背面側。

（3）經由配置於將通風孔6自基台基板1之中心偏離之位置，自基台基板1之背面側視得半導體裝置之時，做爲指標明確化方向。

（4）亦可使用經由將絕緣膜9以印刷法形成，較貼附形成呈薄片狀之絕緣膜9加以形成之時，可達半導體裝置之低成本化。

又，可將絕緣膜9之圖案形態自由設定之故，可提升

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (22)

半導體裝置之生產合理性。

（５）於框體２１所規定之範圍內，使用配置薄膜基材１Ａ之框體構造體２０，進行半導體裝置之製造，可提升半導體裝置之製造步驟之薄膜基材１Ａ的輸送性的同時，可提升攜帶性。

（６）於副流道部，經由以使用具有裝著框體構造體２０之框體２１的階差部３９及裝著框體構造體２０之薄膜基材１Ａ之階差部４０的成型模具的傳遞模法，形成樹脂封閉體１４，可防止薄膜基材１Ａ及附著於框體２１之樹脂溢料之故，可減低於封閉及切斷時所產生之異物。

（７）於框體構造體２０之框體２１內，於殘留流道樹脂４１之狀態，經由進行突起電極１５之連接，將框體構造體２０多段堆積之時，將上段之框體構造體２０和下段之框體構造體２０間之間接稅，以設於上段之框體構造體２０之副流道樹脂４１加以確保，可保護以下段之框體構造體２０所製造之半導體裝置之突起電極１５。因此，可將框體構造體２０以多段堆積之狀態加以輸送之故，可提升框體構造體２０之輸送性。又，可提升半導體裝置之製造步驟之生產合理性。

（８）於突起電極連接用電極墊片２上，配置絕緣膜９之故，於基台基板（薄膜基材１Ａ）１之一表面之晶片搭載範圍上，介有黏著材料１２，搭載半導體晶片１０時，半導體晶片１０於傾斜狀態加以搭載，黏著材料１２之膜厚變薄時，半導體晶片１０不會與突起電極連接用電極墊片

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明 (23)

2接觸之故，可防止突起電極連接用電極墊片2和半導體晶片10之短路，即可防止配線導體和半導體晶片10之短路。

又，半導體晶片10於傾斜狀態加以搭載，黏著材料12之膜厚變薄時，半導體晶片10接觸於絕緣膜9，經由此絕緣膜9加以支持之故，可防止配線3和半導體晶片10之短路，即可防止配線導體和半導體晶片10之短路。

（9）經由於框體21之黏著範圍設置間隙，可減低框體21和薄膜基材1A不同材料之應力之故，可抑制薄膜基材1A之彎曲、扭曲等之變形。

然而，於前述實施形態中，於基台基板1之晶片搭載範圍，雖對於突起電極連接用電極墊片2上形成絕緣膜9之例加以說明，絕緣膜9係可形成於配線3。又，絕緣膜9可形成於突起電極連接用電極墊片2及配線3上。此時，於基台基板（薄膜基材1A）1之一表面之晶片搭載範圍上，介有黏著材料12，黏著材料12之膜厚變薄時，與前述實施形態同樣地，可防止突起電極連接用電極墊片2及配線3和半導體裝置10之短路，即可防止配線導體和半導體晶片10之短路。

又，如圖21（半導體裝置之主要部分截面圖）及圖22（基台基板之平面圖）所示，爲基台基板1之一表面之周邊範圍，於形成於半導體晶片10和導線連接用電極墊片4間之範圍的配線3上，配置絕緣膜9地，於基台基

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明 (24)

板１上，可將絕緣膜９分割呈複數個亦可。此時，於配線３未接觸導線１３之故，可防止導線１３和鄰接於電氣性連接於導線１３之配線３的其他配線３之短路，即可防止配線導體和導線１３之短路。

又，如圖２３（基台基板之平面圖）及圖２４（半導體裝置之主要截面圖）所示，於基台基板１上，將絕緣膜９呈每配線導體地加以分割，於除去導線連接用電極墊片４之配線導體（突起電極連接用電極墊片２、配線３、電鍍用配線５）之全域，形成絕緣膜９亦可。此時，於半導體裝置之製造步驟中，於配線導體間附著導電性異物時，於配線導體導電性異物不接觸之故，可防止配線導體之短路。

又，如圖２５（基台基板之平面圖）所示，於基台基板１上，將絕緣膜分割呈複數個，令此絕緣膜９配置於配線導體上亦可。各複數之絕緣膜９係平面呈方形地加以形成，於所定間隔配置呈行列狀。

又，如圖２６（基台基板之平面圖）所示，於基台基板１上，將絕緣膜分割呈複數個，令此絕緣膜９配置於配線導體上亦可。各複數之絕緣膜９係呈長尺狀地加以形成，於所定間隔狀態配置呈放射狀。

又，前述實施形態中，做爲配置於基台基板１之背面側的電極，對於使用球狀之突起電極１５之例加以說明，做爲電極，使用以球接合法形成之標準突起之突起電極或平坦電極亦可。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (25)

以上，雖將本發明人所成之發明，根據前述實施形態具體加以說明，本發明係非限定於前述實施形態，當然只要未脫離其範圍下，可做種種之變更。

將本發明所揭示之發明中之代表性者所得效果，簡單說明如下。

於具有可撓性薄膜所成基台基板之半導體裝置中，可抑制基台基板之變形（彎曲、扭曲）。

於具有可撓性薄膜所成基台基板之半導體裝置中，可抑制基台基板之變形的同時，可防止基台基板之配線導電體和半導體晶片之短路。

於具有可撓性薄膜所成基台基板之半導體裝置中，可抑制基台基板之變形的同時，可防止基台基板之配線導體和導線之短路。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製

A5
B5

四、中文發明摘要（發明之名稱：半導體裝置及其製造方法）

本發明係有關一種半導體裝置，揭示於可撓性薄膜所成基板之表面側，介由黏著材料，搭載半導體晶片，於前述基板之背面側，突起電極呈陣列狀形成，前述半導體晶片經由樹脂加以封閉的球柵狀陣列型之半導體封裝者。

具體而言，被覆形成於前述基板之表面上之配線圖案地，形成絕緣膜，於前述絕緣膜上，前述半導體晶片則介由黏著劑加以搭載。前述絕緣膜係於前述半導體晶片之下部中，相互分割呈不連續之複數之部分。經由前述分割之絕緣部分，可防止前述半導體晶片和前述配線圖案之短路，且可抑制前述可撓性薄膜所成基板之變形。

英文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部中央標準局員工消費合作社印製

442930

A8
B8
C8
D8

89年9月6日 修正 補充

六、申請專利範圍

第87111252號專利申請案

中文申請專利範圍修正本

民國89年9月修正

1．一種半導體裝置，其特徵係包含

具有第1表面，和對向於第1表面之第2表面的薄膜狀基板；

形成於前述基板之第1表面上之複數配線；

於前述基板之第1表面，介由黏著劑加以搭載，配置於前述複數之配線上之半導體晶片，前述半導體晶片係具有形成於該主面之複數半導體元件和複數之外部端子；

將前述複數之外部端子和前述複數之配線電氣連接之複數接合導線；

配置於前述第2表面上，與前述複數配線電氣性連接之複數突起電極；

形成於前述第1表面上，封閉前述半導體晶片、前述複數配線及前述複數接合導線之樹脂體；

形成於前述複數配線和前述半導體晶片間之絕緣膜；其中，前述絕緣膜係於搭載前述半導體晶片之範圍中，具有平面性相互隔離之複數部分者。

2．如申請專利範圍第1項之半導體裝置，其中，更於搭載前述半導體晶片之範圍中，具有形成於前述配線各終端之連接墊片部，前述絕緣膜係在於前述連接墊片之上，被覆一部分加以形成者。

3．如申請專利範圍第1項之半導體裝置，其中，更

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

六、申請專利範圍

於搭載前述半導體晶片之範圍中，具有形成於前述配線各終端之連接墊片部，前述絕緣膜係各形成呈被覆各前述連接墊片者。

4．如申請專利範圍第1項之半導體裝置，其中，前述基板係具有平面形狀呈四角形者，前述絕緣膜係沿前述基板之邊，呈複數地加以分割而形成者。

5．如申請專利範圍第1項之半導體裝置，其中，前述基板係由環氧系絕緣性樹脂所成。

6．如申請專利範圍第1項之半導體裝置，其中，前述基板係由聚醯亞胺系絕緣性樹脂所成。

7．如申請專利範圍第1項之半導體裝置，其中，前述基板係具有自前述第1表面到達至前述第2表面之複數連接孔，前述連接孔之一端係電氣連接於前述配線中之一個，前述連接孔之另一端係電氣連接於突起電極中之一個者。

8．如申請專利範圍第1項之半導體裝置，其中，具有前述半導體晶片，和前述導線於與前述配線連接之處間所形成之另外之絕緣膜，前述另外之絕緣膜係配置於前述半導體晶片之周圍者。

9．如申請專利範圍第1項之半導體裝置，其中，更且，於前述基板之第1表面之前述半導體晶片之周邊範圍，具有被覆前述複數之配線地加以形成的複數絕緣膜。

10．一種半導體裝置，屬於具有第1表面，和對向於前述第1表面之第2表面的薄膜狀基板，

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

和形成於前述基板之第1表面上之複數配線，

和於前述基板之第1表面上，介由黏著劑所搭載，且配置於前述複數之配線上，於該主面具有半導體元件和複數之外部端子的半導體晶片，

和電氣連接前述複數之外部端子和前述複數之配線的複數接合導線，

和配置於前述第2表面上，與前述複數之配線電氣連接的複數突起電極，

和形成於前述第1表面上，前述半導體晶片，封閉前述複數之配線及前述複數之接合導線的樹脂體，

和形成於前述複數之配線和前述半導體晶片之間的絕緣膜所成之半導體裝置中，其特徵係

前述複數之絕緣膜係平面性地相互隔離者。

11．如申請專利範圍第10項之半導體裝置，其中，前述基板係具有平面形狀呈四角形者，前述絕緣膜係在於前述基板之角落範圍，被加以分割者。

12．如申請專利範圍第10項之半導體裝置，其中，前述基板係具有平面形狀呈四角形者，前述絕緣膜係對於前述基板之邊，呈複數分割加以形成者。

13．如申請請專利範圍第10項之半導體裝置，其中，前述基板係由環氧系絕緣性樹脂所成。

14．如申請專利範圍第10項之半導體裝置，其中，前述基板係由聚醯亞胺系絕緣性樹脂所成。

15．如申請專利範圍第10項之半導體裝置，其中

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

，前述基板係具有自前述第１表面到達至前述第２表面之複數連接孔，前述連接孔之一端係電氣連接於前述配線中之一個，前述連接孔之另一端係電氣連接於突起電極中之一個者。

１６．如申請專利範圍第１０項之半導體裝置，其中，更具有前述半導體晶片，和前述導線於與前述配線連接之處間所形成之絕緣膜，前述絕緣膜係配置於前述半導體晶片之周圍者。

１７．如申請專利範圍第１０項之半導體裝置，其中，更且，於搭載前述半導體晶片之範圍，於前述配線和前述半導體晶片間，形成複數之絕緣膜，前述絕緣膜係平面性相互隔離者。

１８．如申請專利範圍第１０項之半導體裝置，其中，前述絕緣膜之各一部經由前述樹脂體加以封閉。

１９．一種半導體裝置之製造方法，其特徵係

（ａ）具有相互平行延伸之框體，由金屬所成導線框中，於前述框體間具有薄膜狀之基台基材，前述薄膜狀之基台基材係準備第１表面和對向於前述第１表面之第２表面、及於前述第１表面上具有複數之配線的導線框的工程，

和（ｂ）於該主面將具有半導體元件和複數之外部端子的半導體晶片，搭載於前述薄膜狀之基台基材之前述第１表面上的工程，

和（ｃ）將前述外部端子和前述配線，經由導線電氣

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

連接之工程，

和（ｄ）將半導體晶片，前述複數之配線及前述導線以樹脂加以封閉的工程，

和（ｅ）於前述薄膜狀之基台基材之前述第２表面，形成複數之突起電極的工程者。

２０．如申請專利範圍第１９項之半導體裝置之製造方法，其中，前述（ａ）工程更包含將前述薄膜狀之基台基材，於前述框體介由黏著劑加以黏著之工程者。

２１．如申請專利範圍第２０項之半導體裝置之製造方法，其中，前述（ａ）工程中，各前述框體係具有沿黏著範圍和前述框體化延伸方向，設於前述黏著範圍之複數隙縫，前述薄膜狀之基台基材和前述框體係在於前述黏著範圍加以黏著者。

２２．如申請專利範圍第１９項之半導體裝置之製造方法，其中，更具有

（ｆ）經由切斷前述薄膜狀之基台基材，完成半導體裝置者。

２３．一種半導體裝置之製造方法，其特徵係

（ａ）具有經由框架體分割之複數範圍之金屬所成導線框中，於前述導線框複數之薄膜狀之基台基材則於前述複數之範圍內，各別加以配置，在此，前述薄膜狀之基台基材係準備第１表面和對向於前述第１表面之第２表面、及於前述第１表面上具有複數之配線的導線框的工程，

和（ｂ）於該主面將具有半導體元件和複數之外部端

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

子的半導體晶片，搭載於前述薄膜狀之基台基材中之一的前述第1表面上的工程，

和（c）將前述外部端子和前述配線，經由導線電氣連接之工程，

和（d）將半導體晶片，前述複數之配線及前述導線以樹脂加以封閉的工程，

和（e）於前述薄膜狀之基台基材之前述第2表面，形成複數之突起電極的工程者。

24．如申請專利範圍第23項之半導體裝置之製造方法，其中，前述（a）工程更包含將前述薄膜狀之基台基材，於前述框體介由黏著劑加以黏著之工程者。

25．如申請專利範圍第23項之半導體裝置之製造方法，其中，更具有

（f）經由切斷前述薄膜狀之基台基材，完成半導體裝置者。

26．一種半導體裝置之製造方法，其特徵係

（a）具有第1表面和對向於前述第1表面之第2表面，於前述第1表面上準備形成複數之配線的薄膜狀之基台基材的工程，

和（b）於該主面準備具有半導體元件和複數之外部端子的半導體晶片，於前述薄膜狀之基台基材之前述第1表面上，各搭載半導體晶片的工程，

和（c）將前述外部端子和前述配線，經由導線電氣連接之工程，

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

和（ｄ）於每複數之半導體晶片，將前述複數之配線及前述導線以樹脂加以封閉的工程，

和（ｅ）於工程（ｄ）之後，於每前述複數之半導體晶片，切斷前述薄膜狀之基台基材之後，完成各半導體裝置者。

２７．如申請專利範圍第２６項之半導體裝置之製造方法，其中，更具有（ｆ）於前述工程（ｄ）和（ｅ）間，具有於前述薄膜狀之基台基材之前述第２表面，形成複數之突起電極的工程。

２８．如申請專利範圍第２６項之半導體裝置之製造方法，其中，更有（ｇ）於前述工程（ｅ）之後，於前述薄膜狀之基台基材之前述第２表面，形成複數之突起電極的工程。

２９．一種半導體裝置之製造方法，屬於

（ａ）具有第１表面和對向於前述第１表面之第２表面，於前述第１表面上準備形成複數之配線，被覆前述配線地，形成複數之絕緣膜的薄膜狀之基台基材的工程，

和（ｂ）於該主面準備具有半導體元件和複數之外部端子的半導體晶片，於前述薄膜狀之基台基材之前述第１表面上，各搭載半導體晶片的工程，

和（ｃ）將前述外部端子和前述配線，經由導線電氣連接之工程，

和（ｄ）於每複數之半導體晶片，將前述複數之配線及前述導線以樹脂加以封閉的工程，

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

和（ｅ）於工程（ｄ）之後，於每前述複數之半導體晶片，切斷前述薄膜狀之基台基材之後，完成各半導體裝置的半導體裝置之製造方法中，其特徵係

於前述（ｂ）工程之中，前述半導體晶片係搭載於平面性相互隔離的前述絕緣膜上者。

３０．如申請專利範圍第２９項之半導體裝置之製造方法，其中，更具有（ｆ）於前述工程（ｄ）和（ｅ）間，具有於前述薄膜狀之基台基材之前述第２表面，形成複數之突起電極的工程。

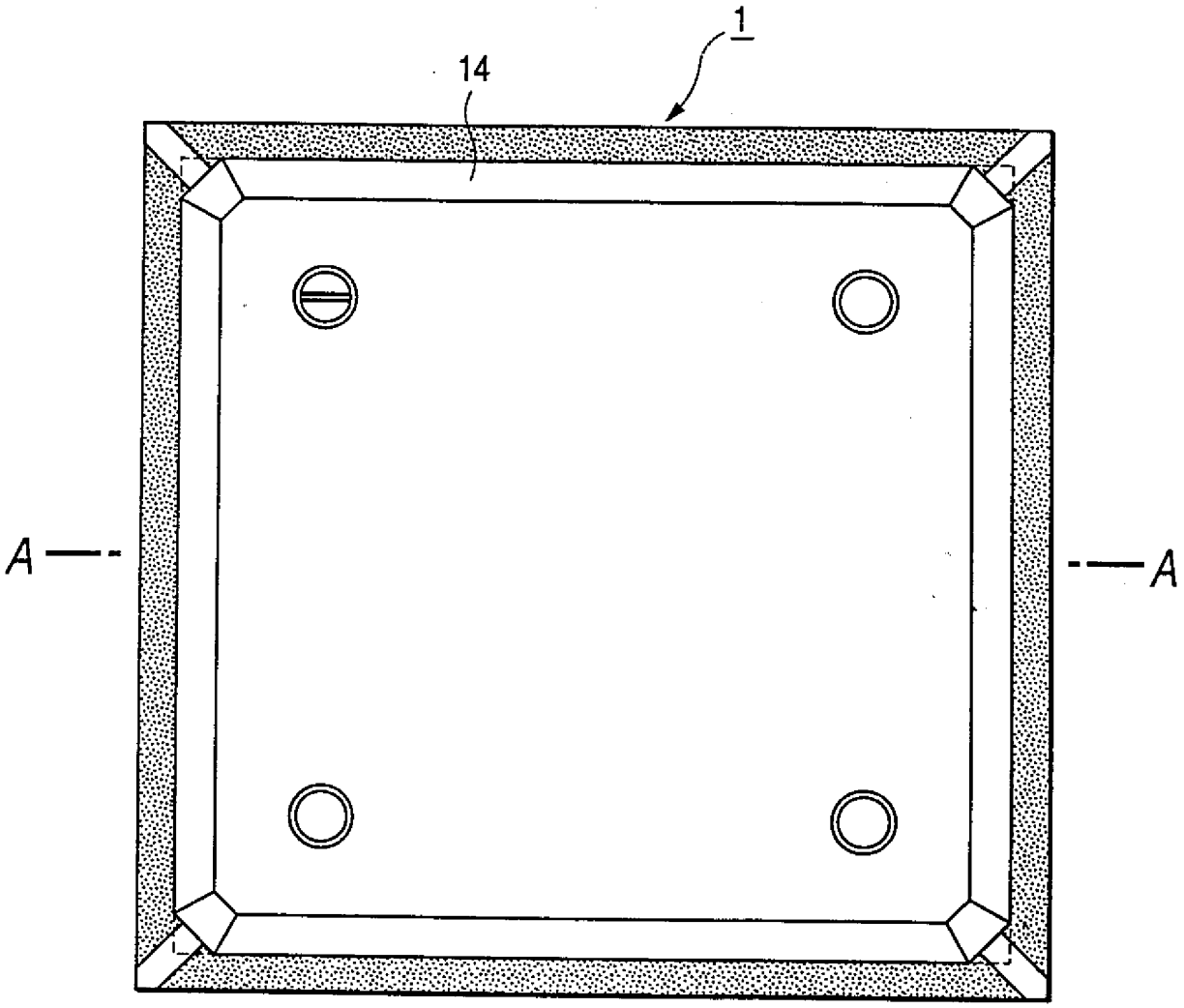
３１．如申請專利範圍第２９項之半導體裝置之製造方法，其中，更有（ｇ）於前述工程（ｅ）之後，於前述薄膜狀之基台基材之前述第２表面，形成複數之突起電極的工程。

（請先閱讀背面之注意事項再填寫本頁）

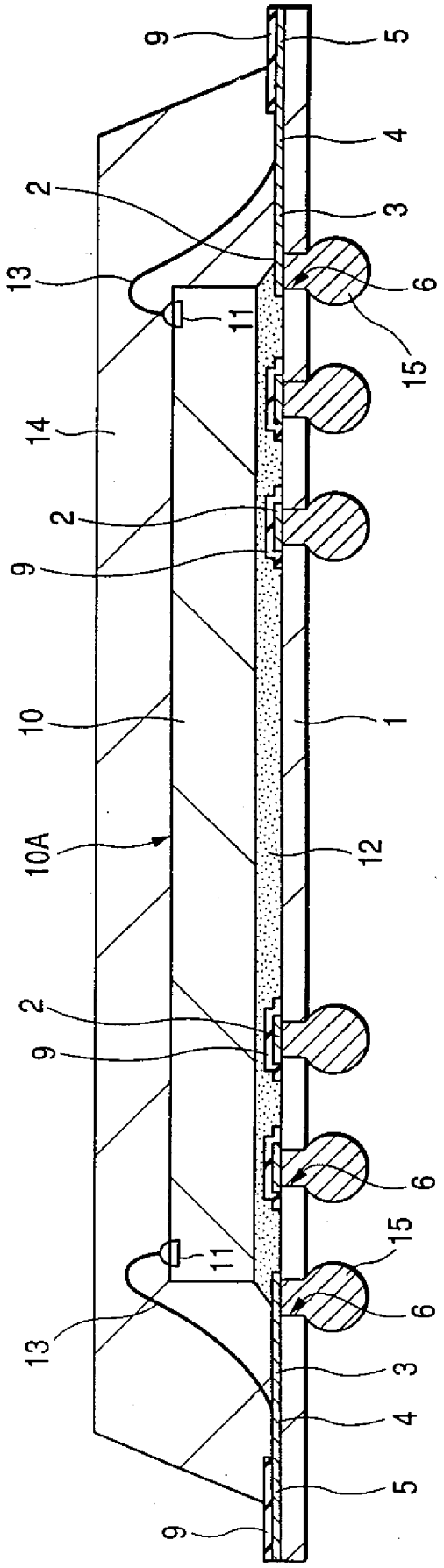
裝 訂 線

經濟部智慧財產局員工消費合作社印製

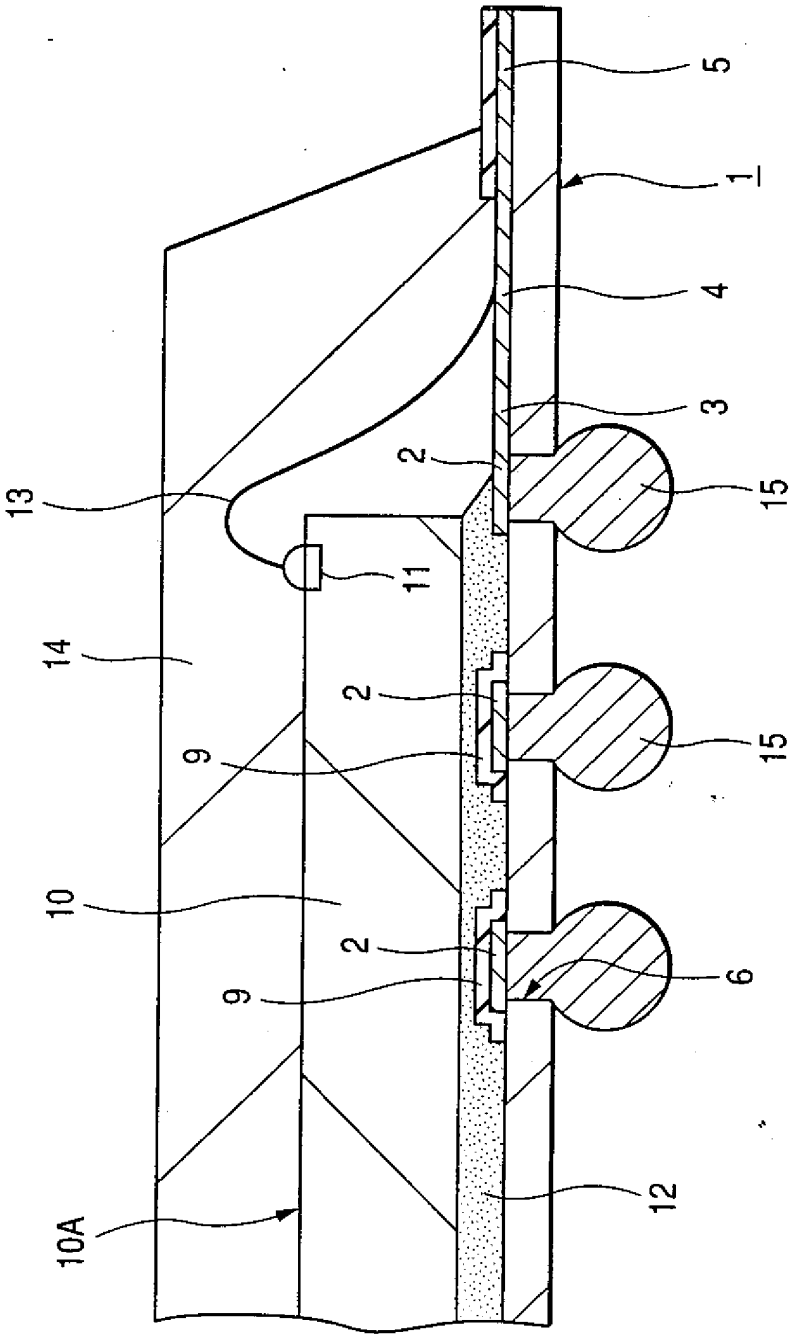
731806



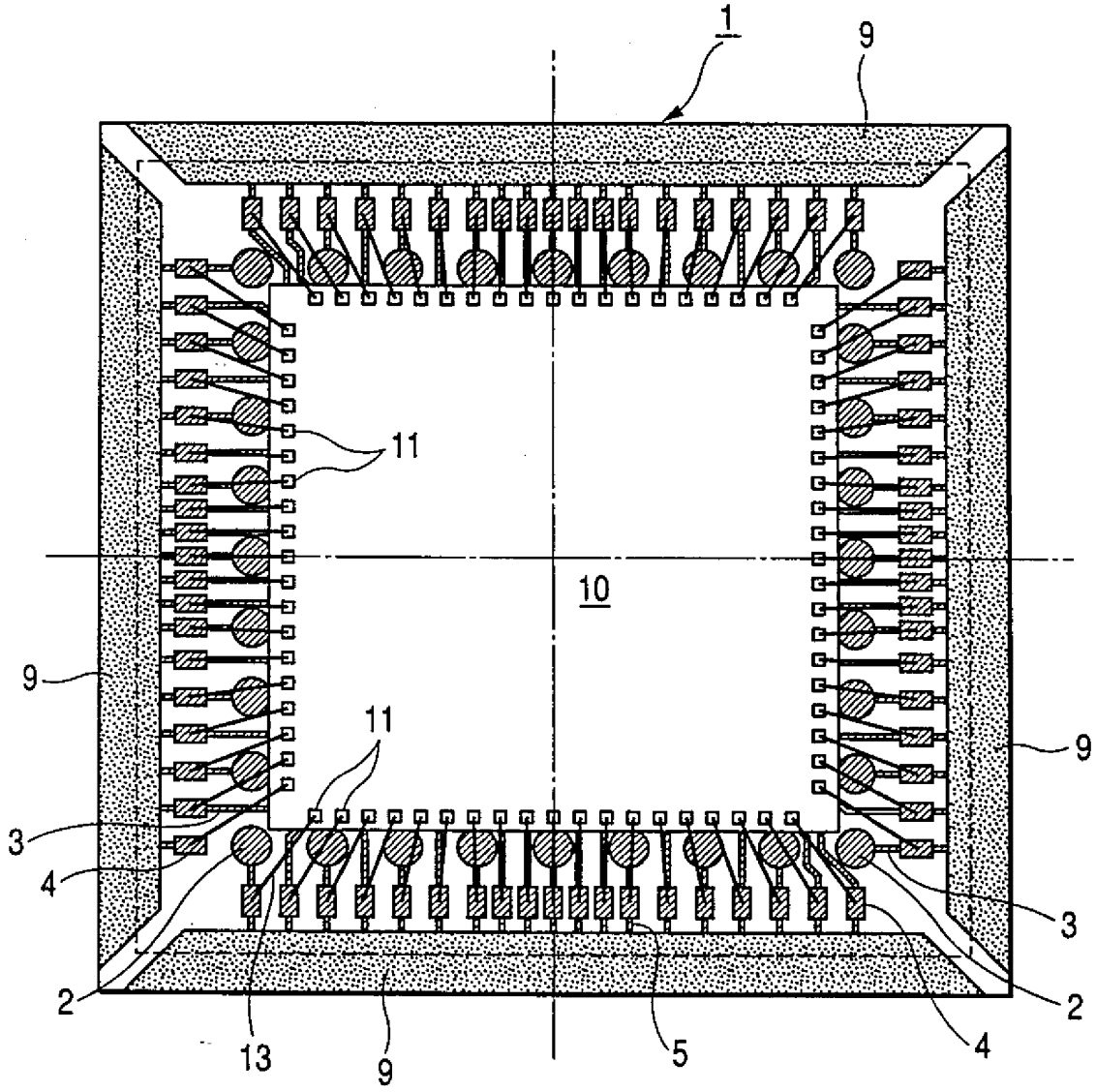
第 1 圖



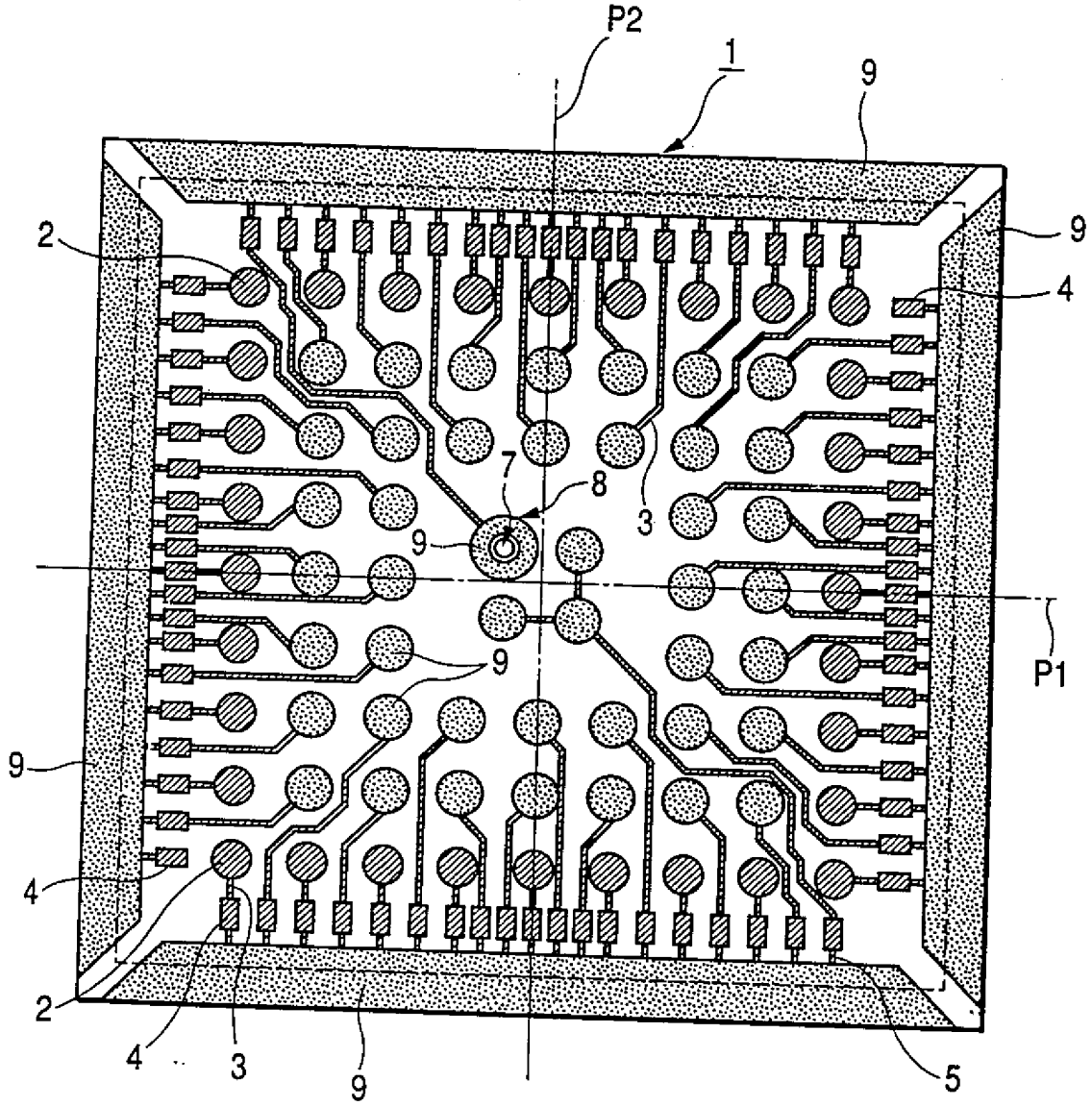
第 2 圖



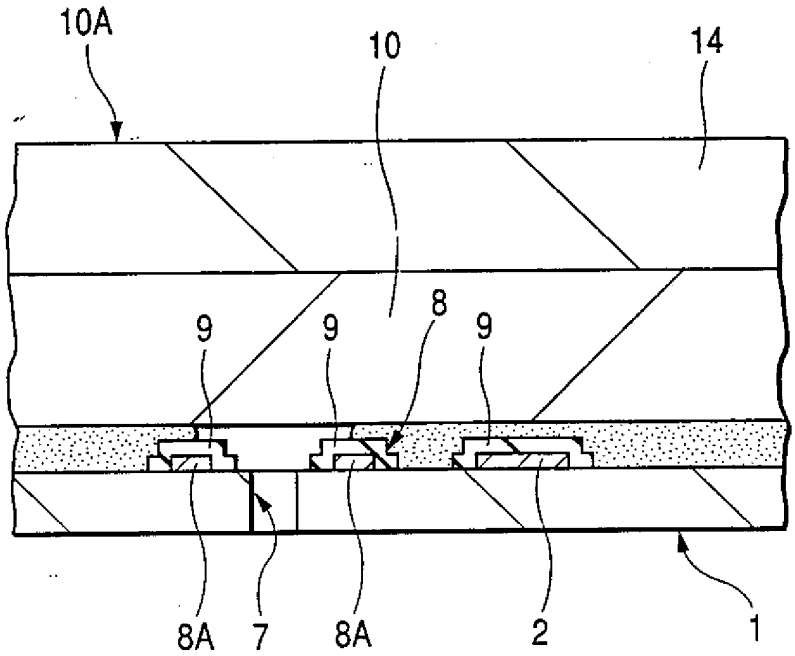
第3圖



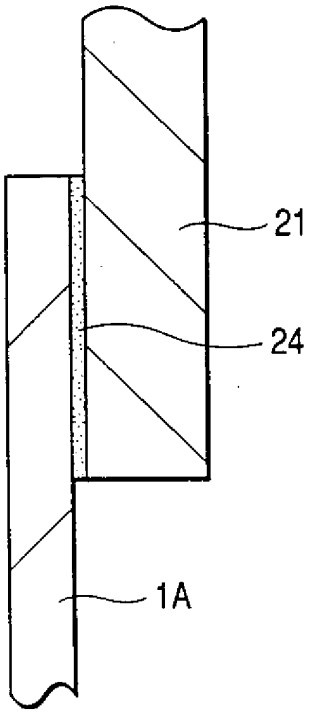
第 4 圖



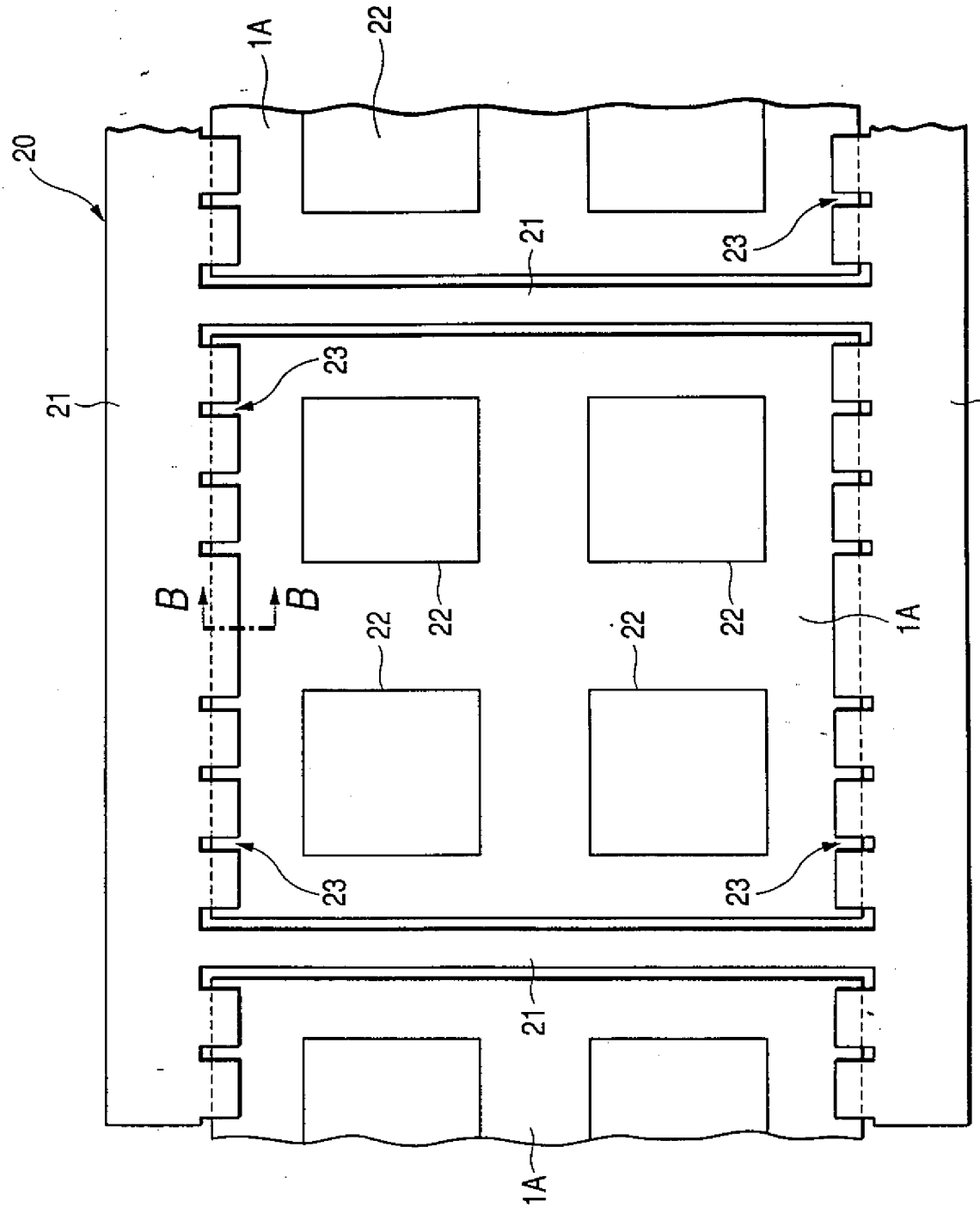
第 5 圖



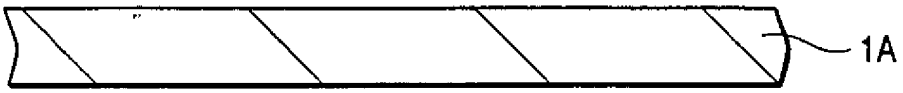
第 6 圖



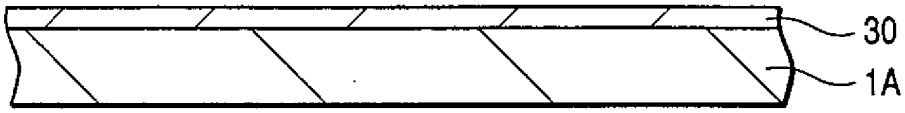
第 8 圖



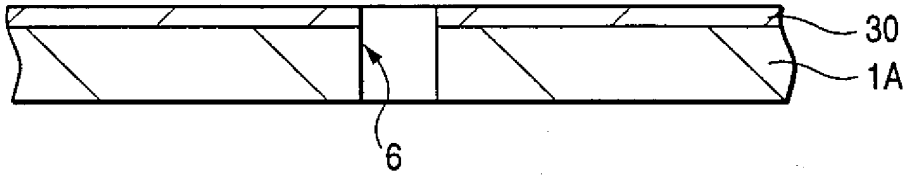
第7圖



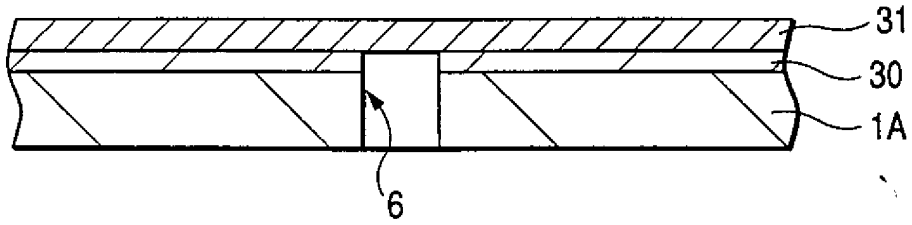
第 9 圖A



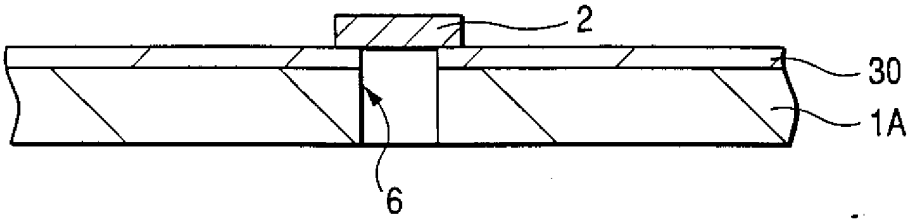
第 9 圖B



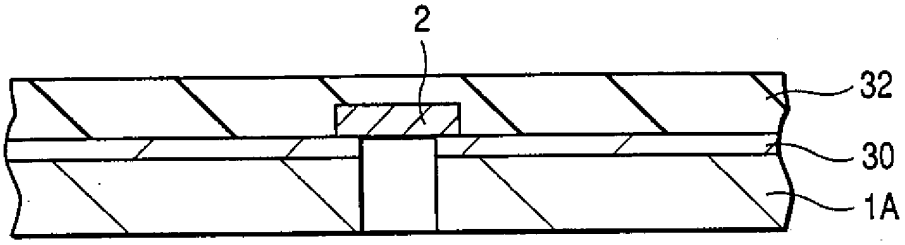
第 9 圖C



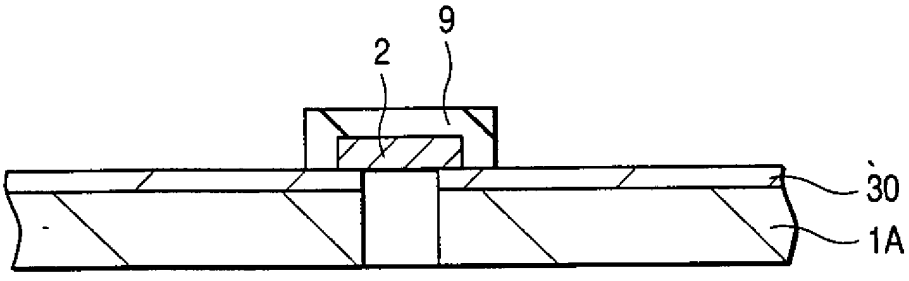
第 9 圖D



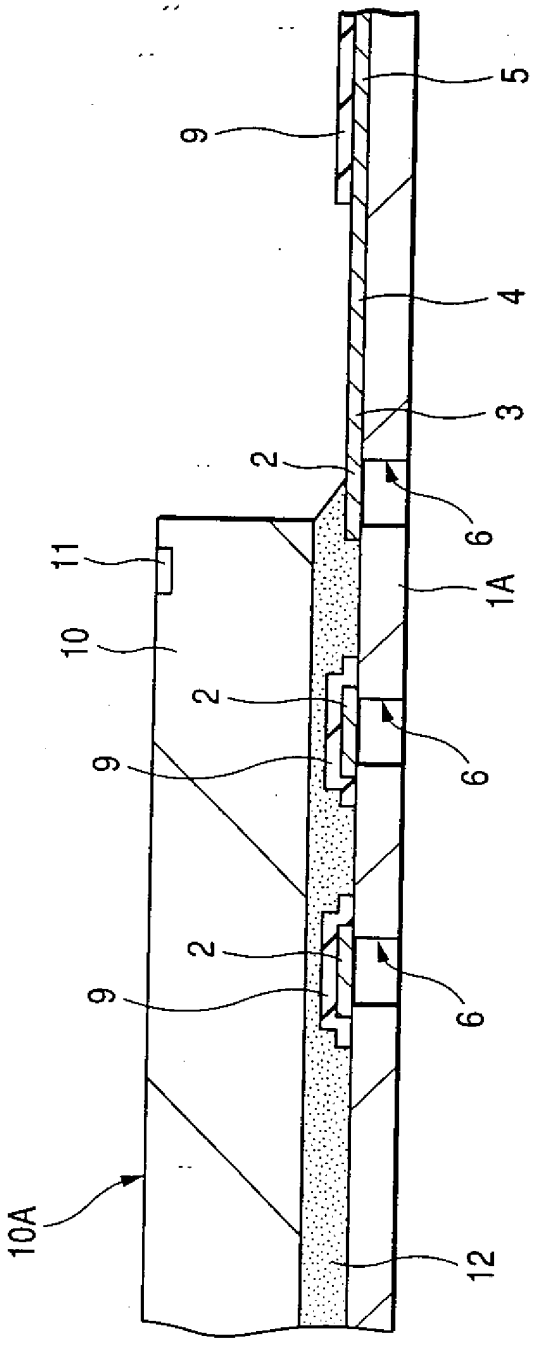
第 9 圖E



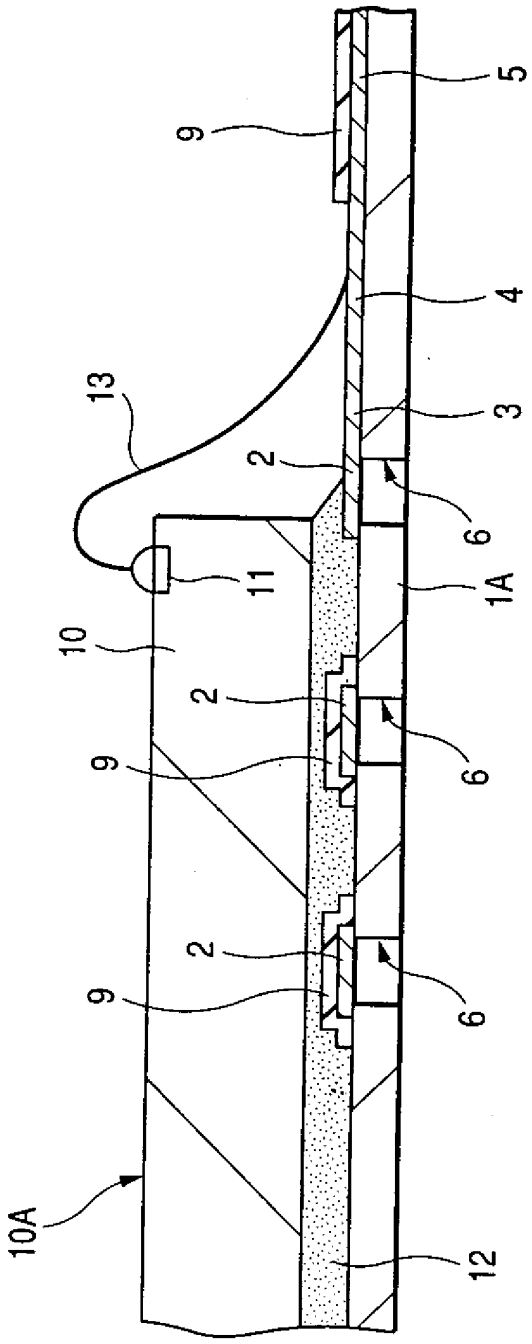
第10圖(A)



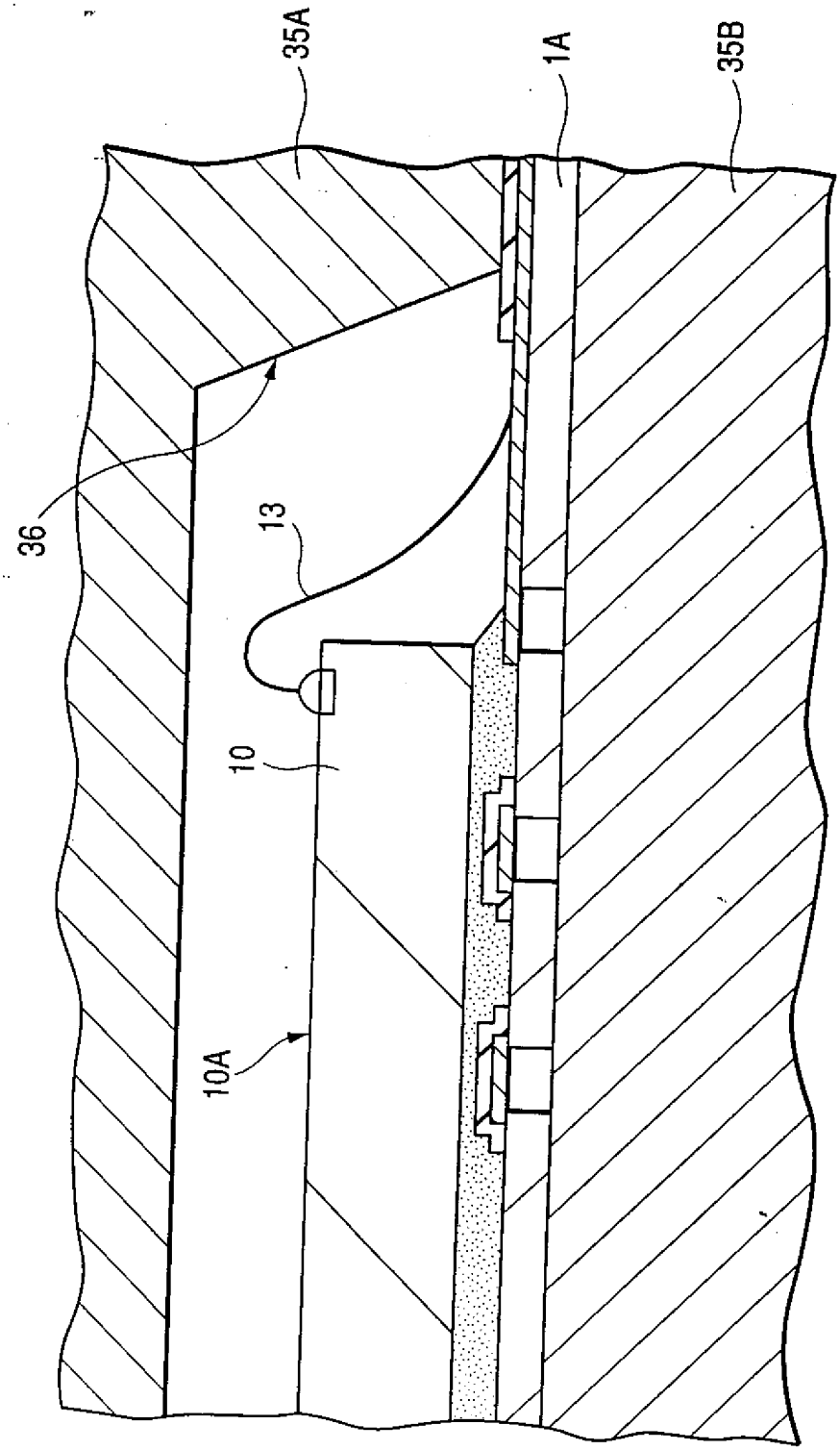
第10圖(B)



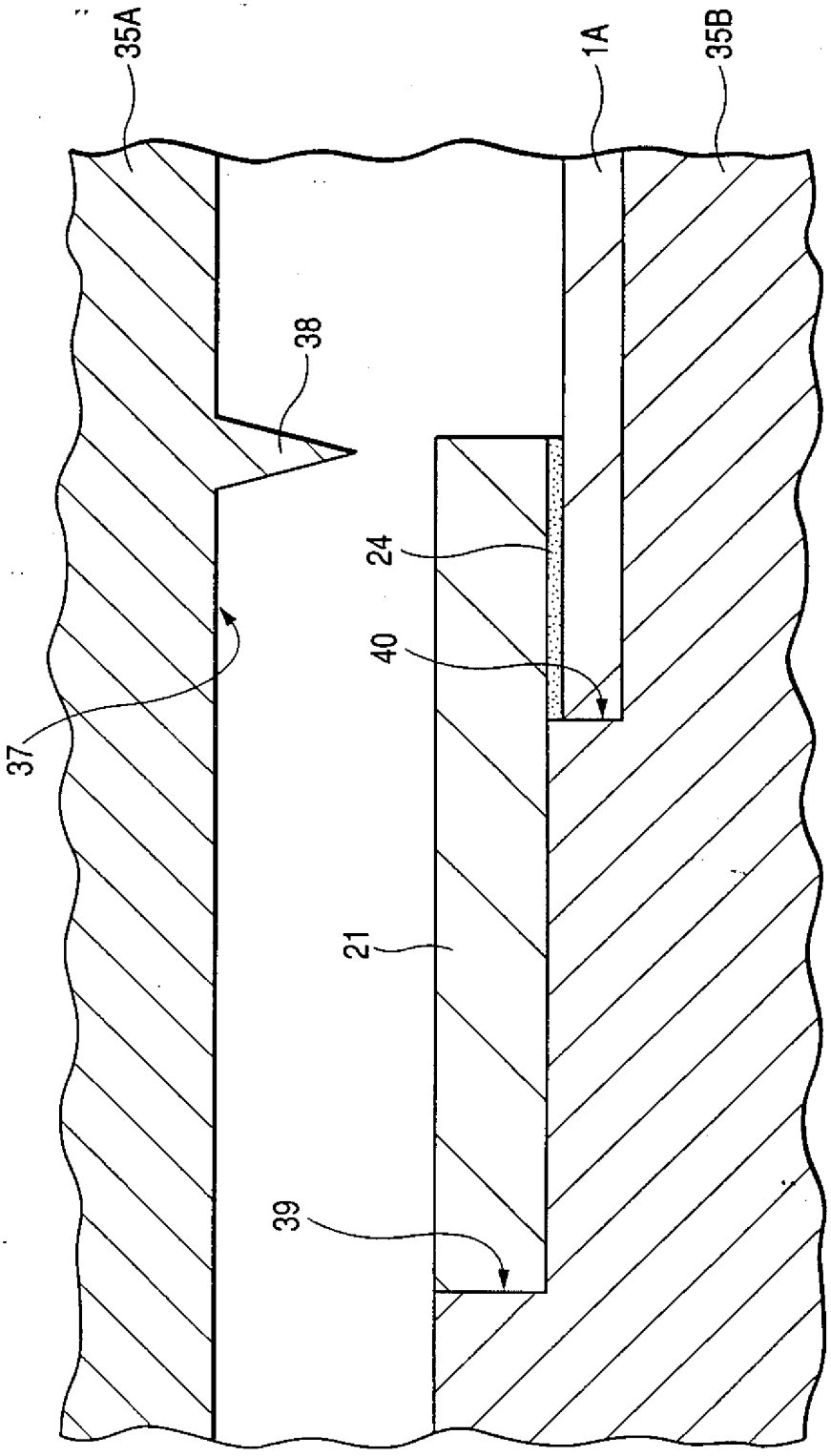
第11圖



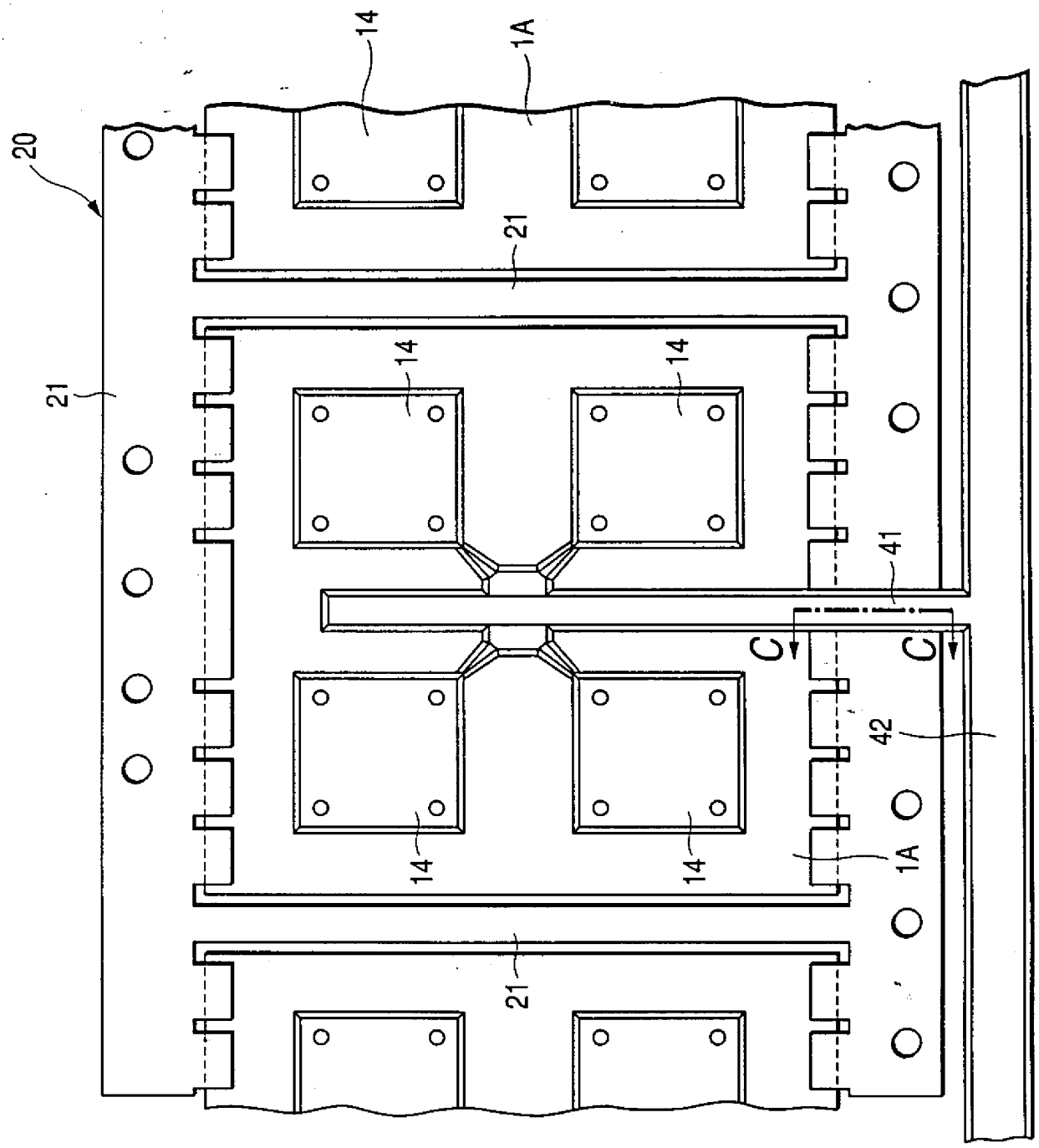
第12圖



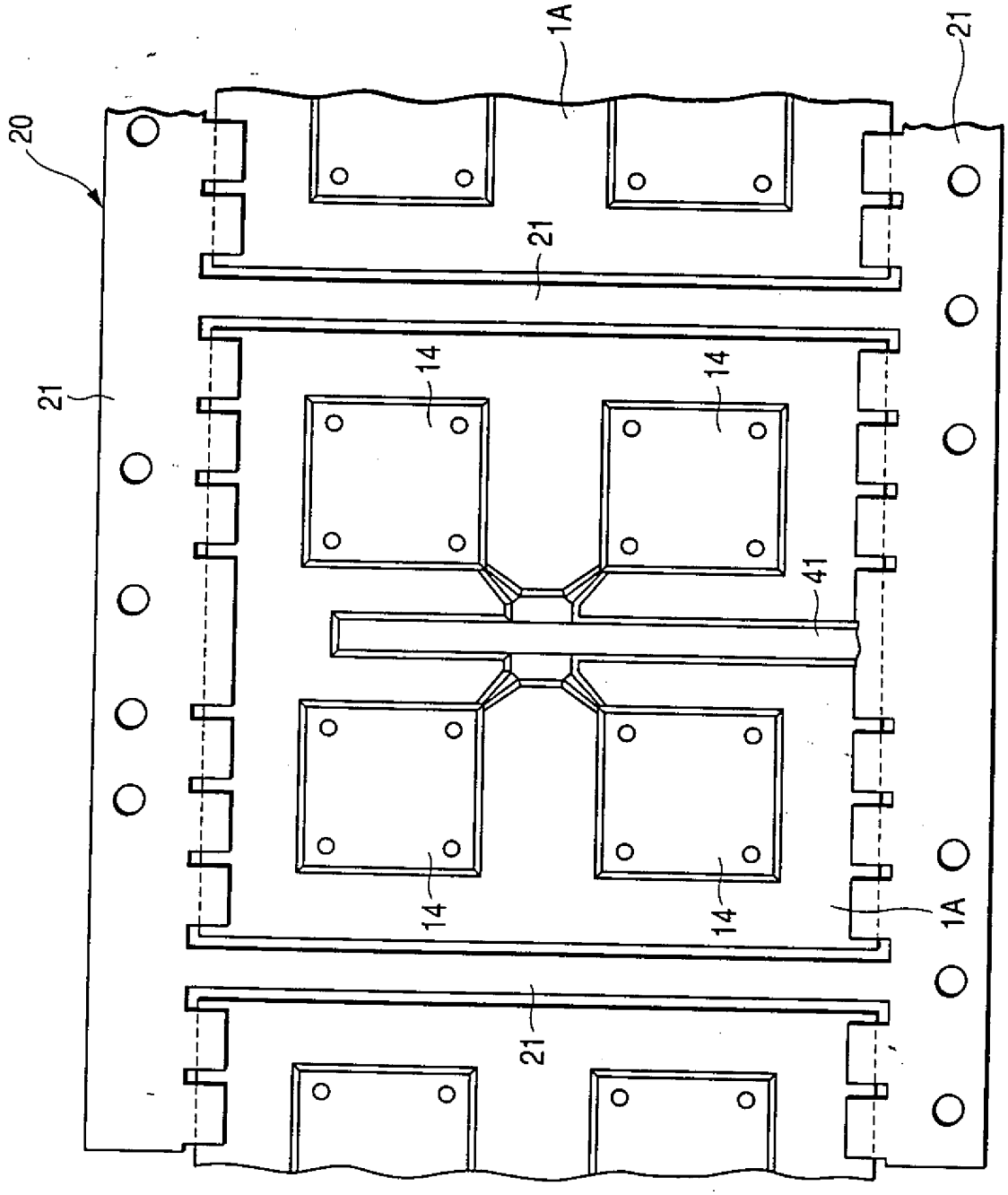
第13圖



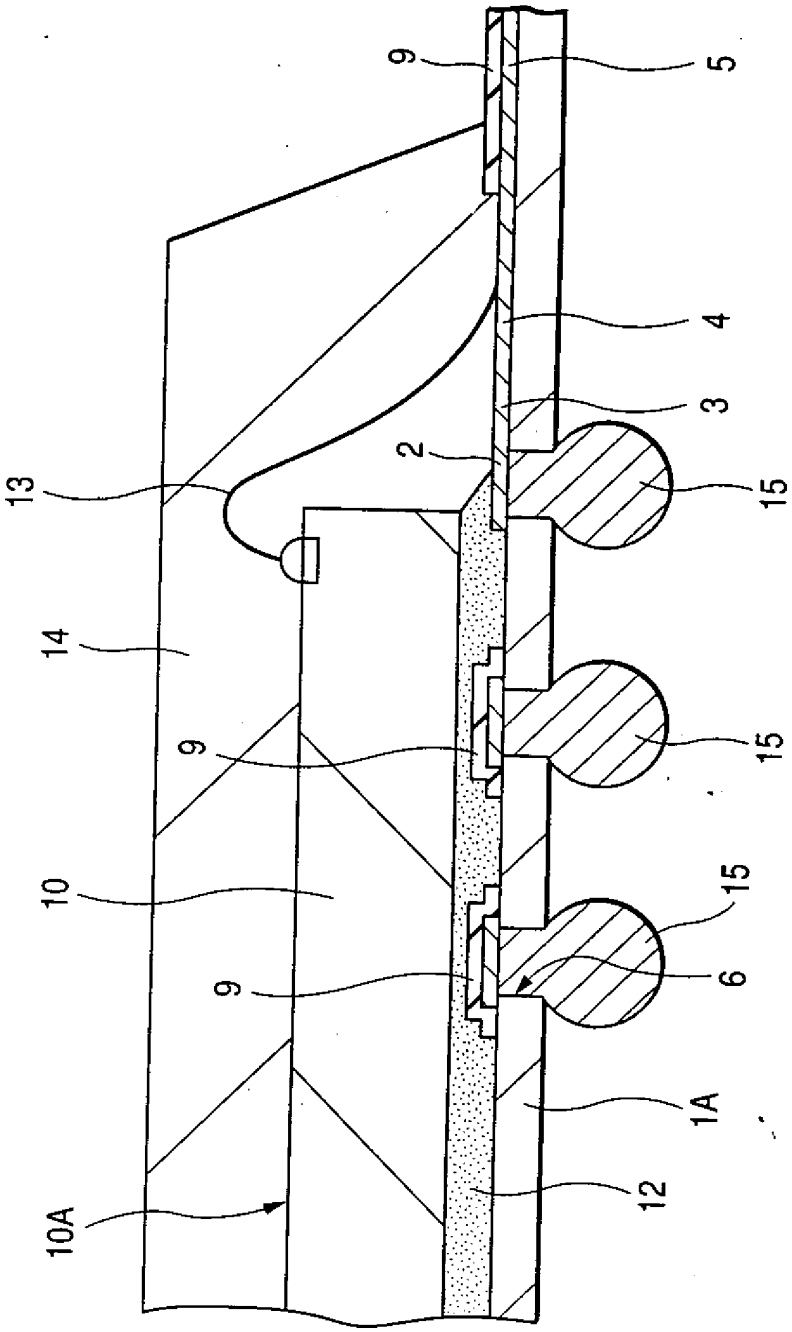
第14圖



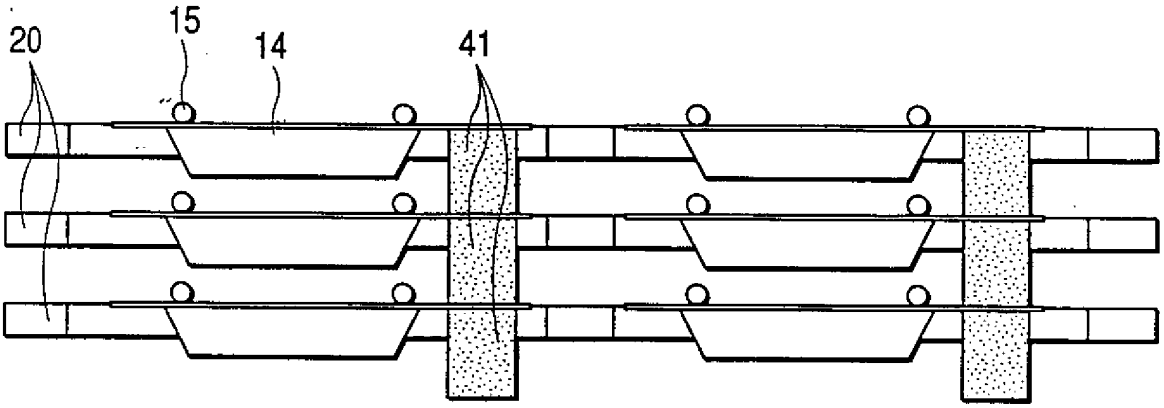
第15圖



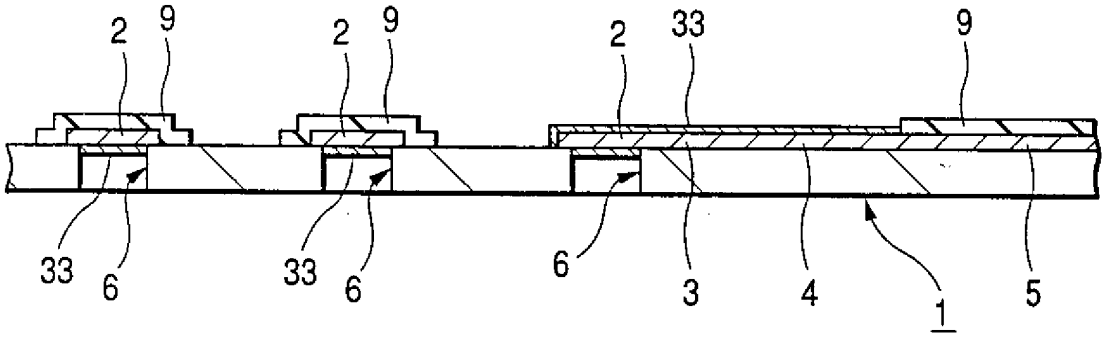
第16圖



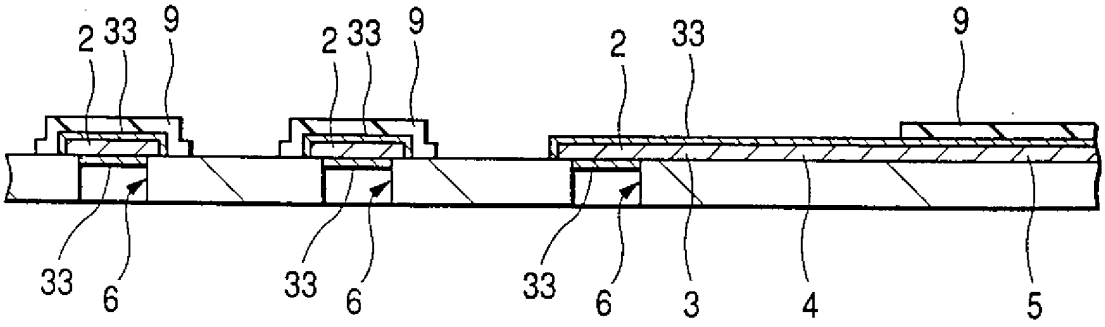
第17圖



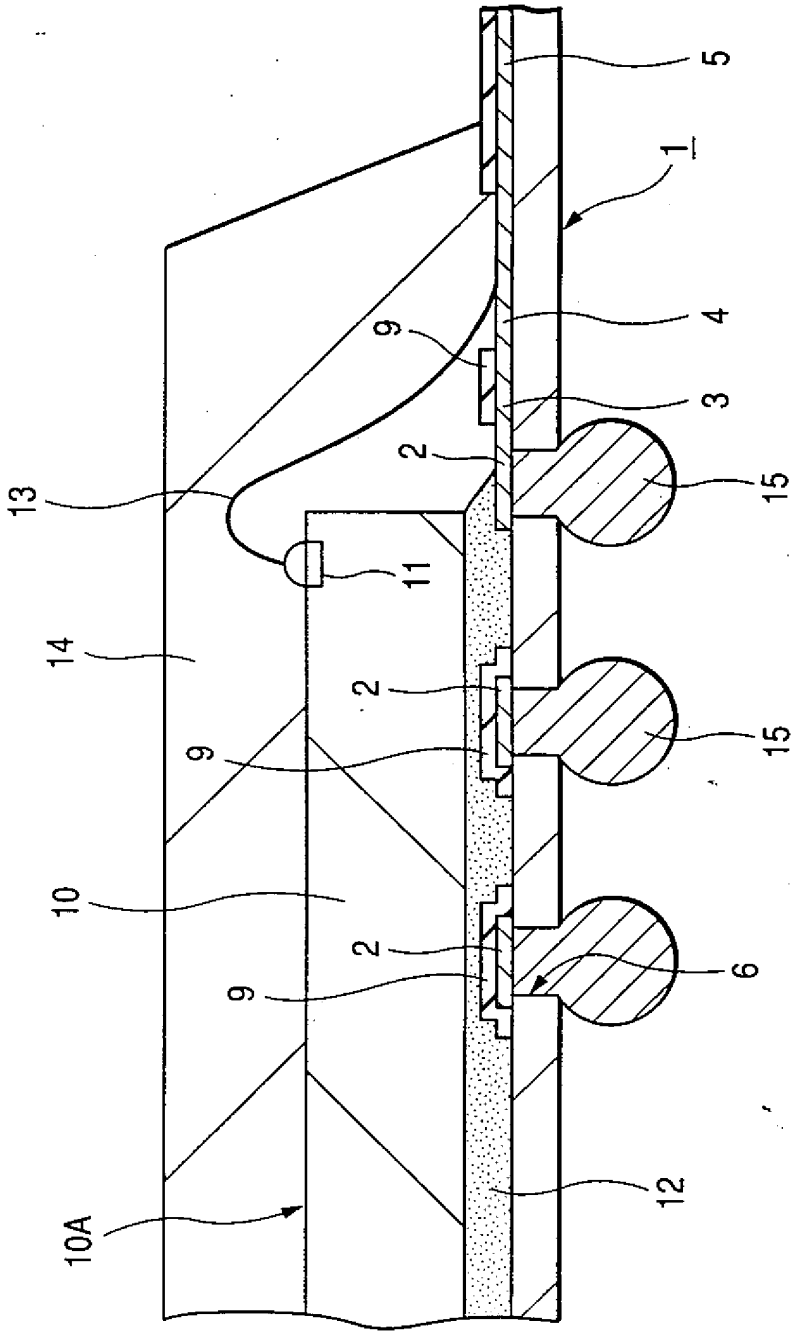
第18圖



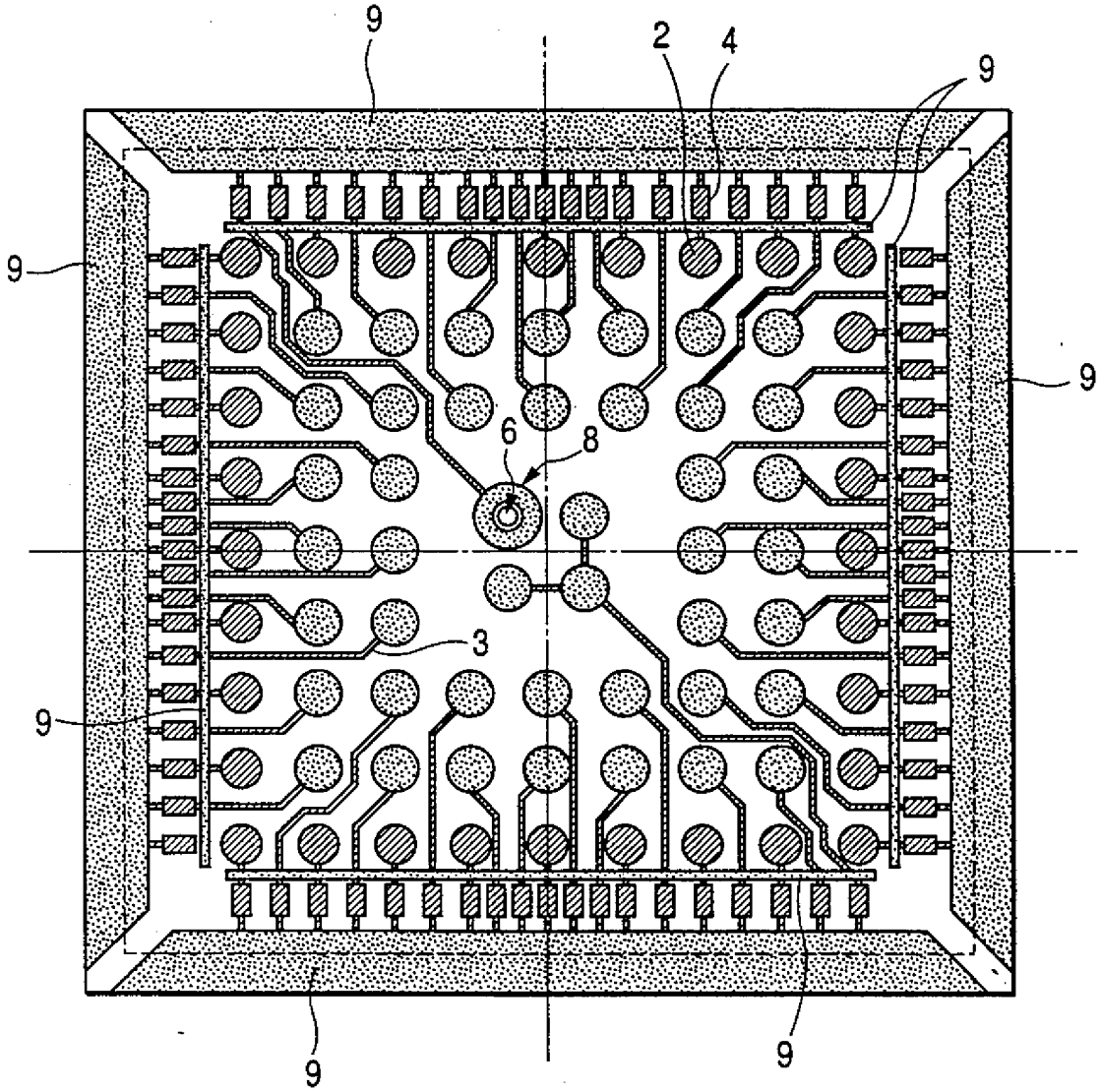
第19圖



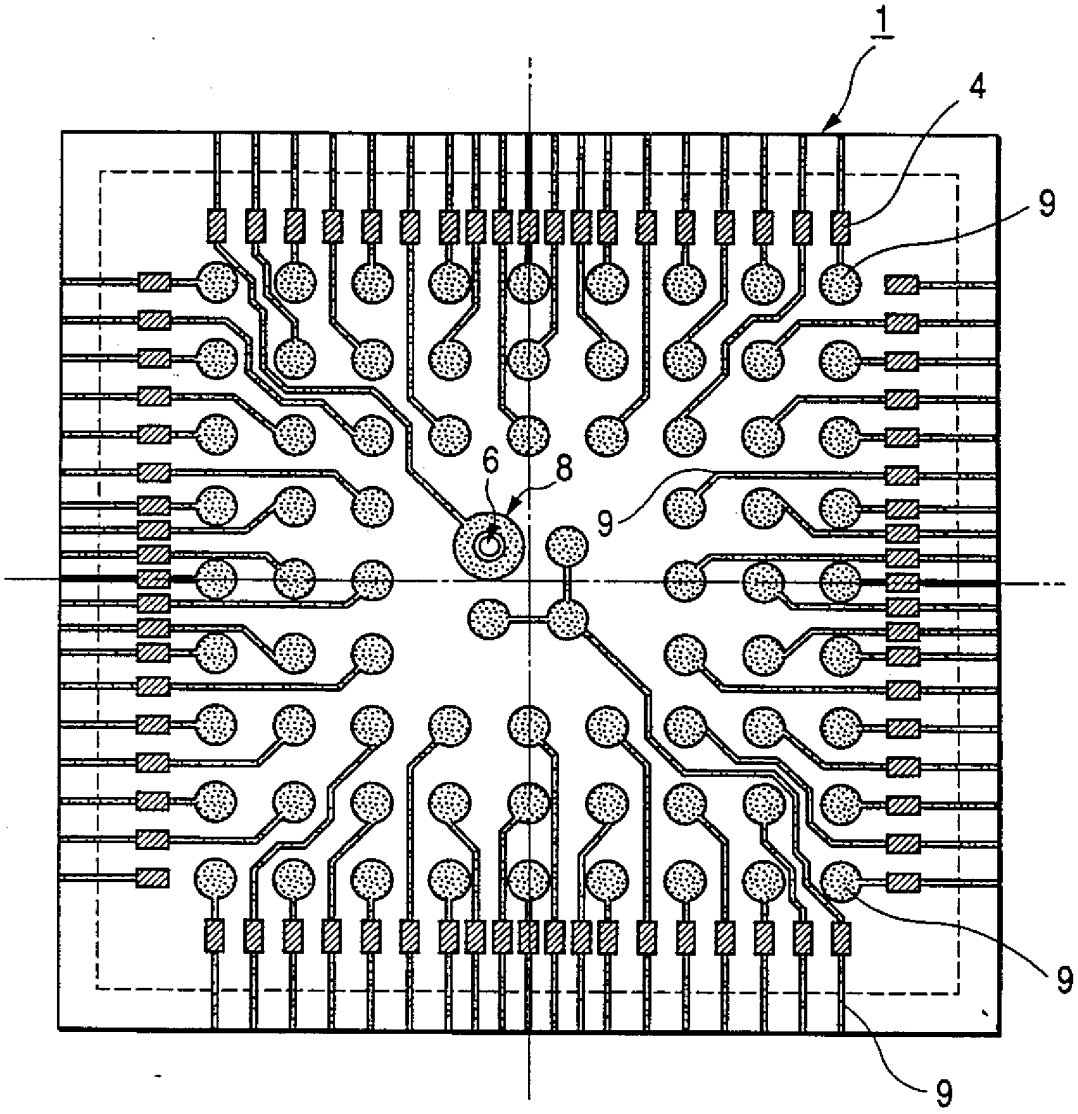
第20圖



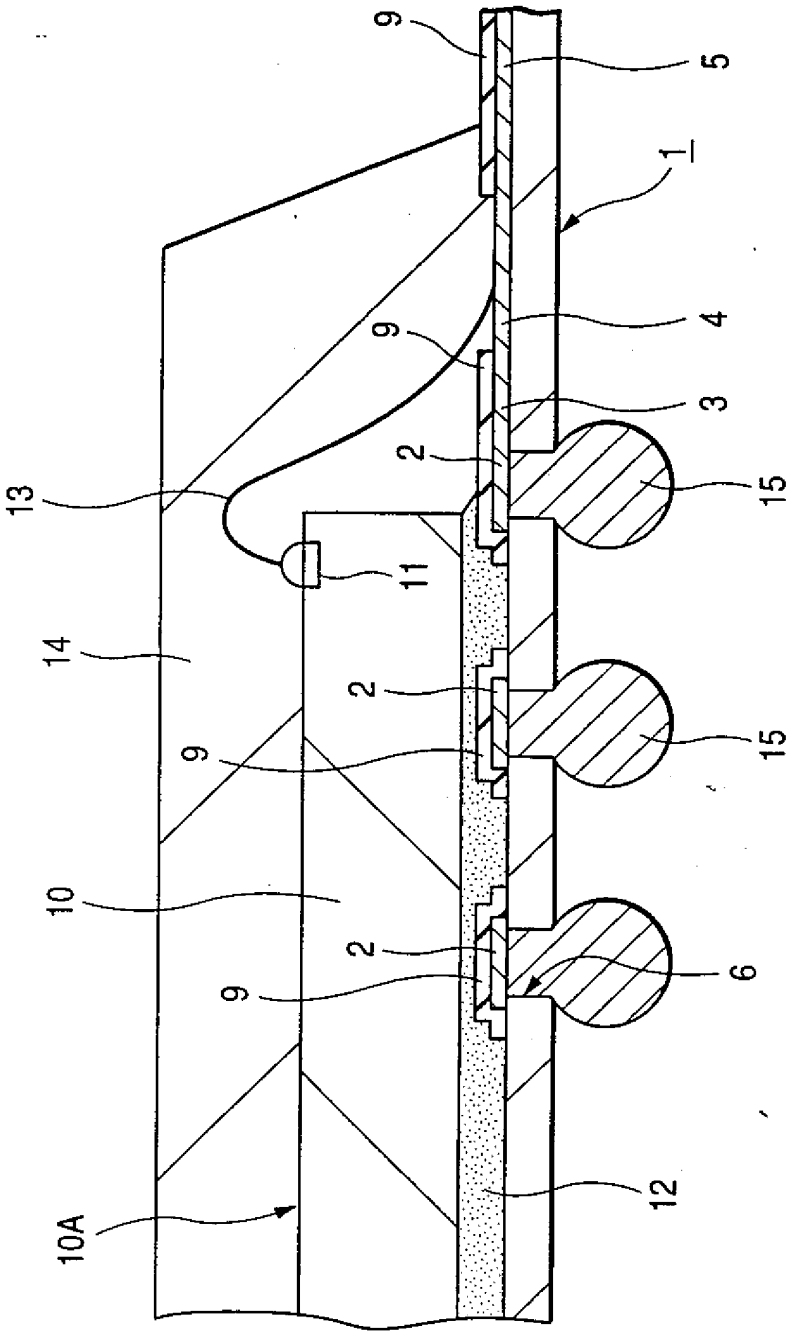
第21圖



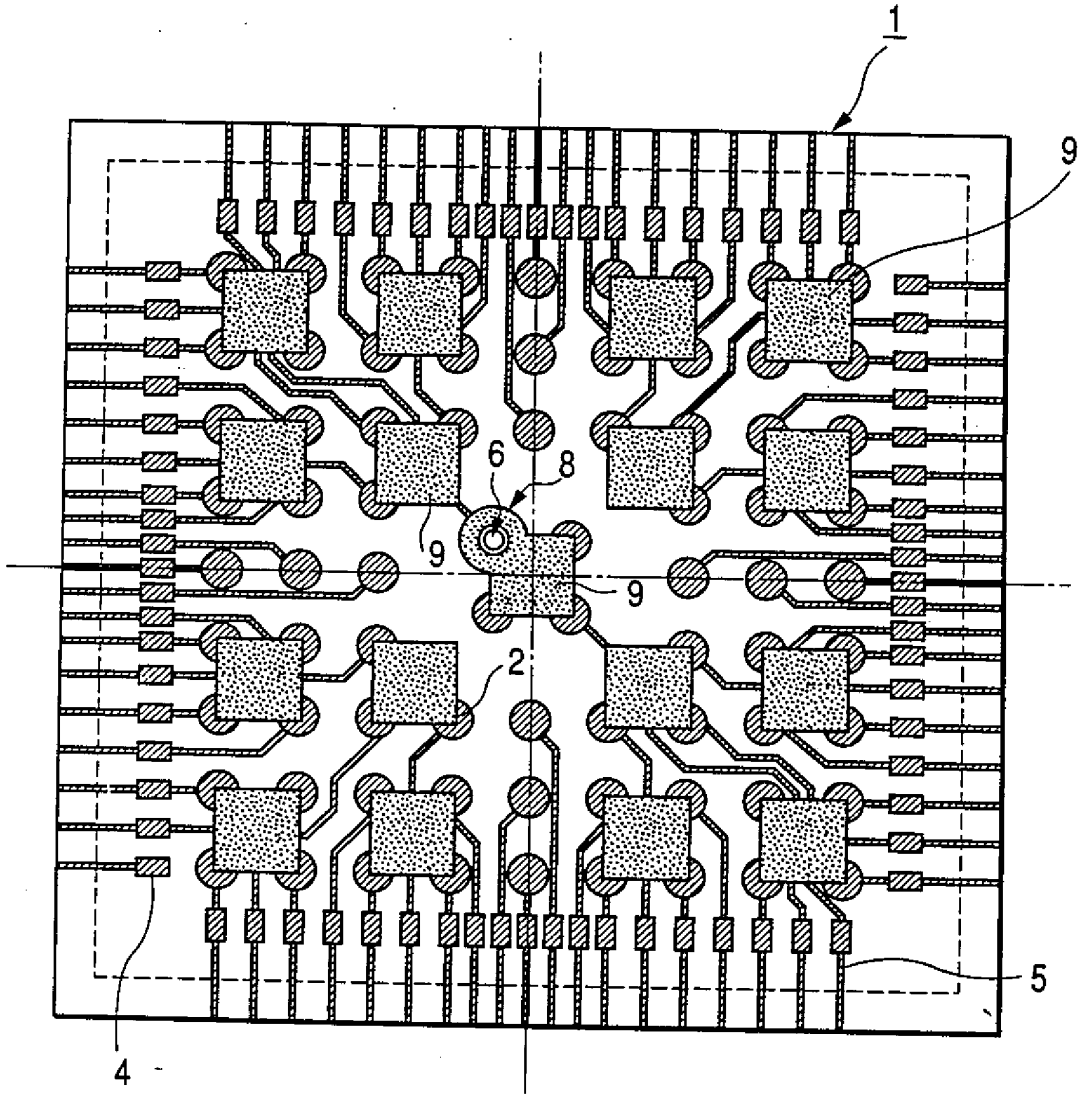
第22圖



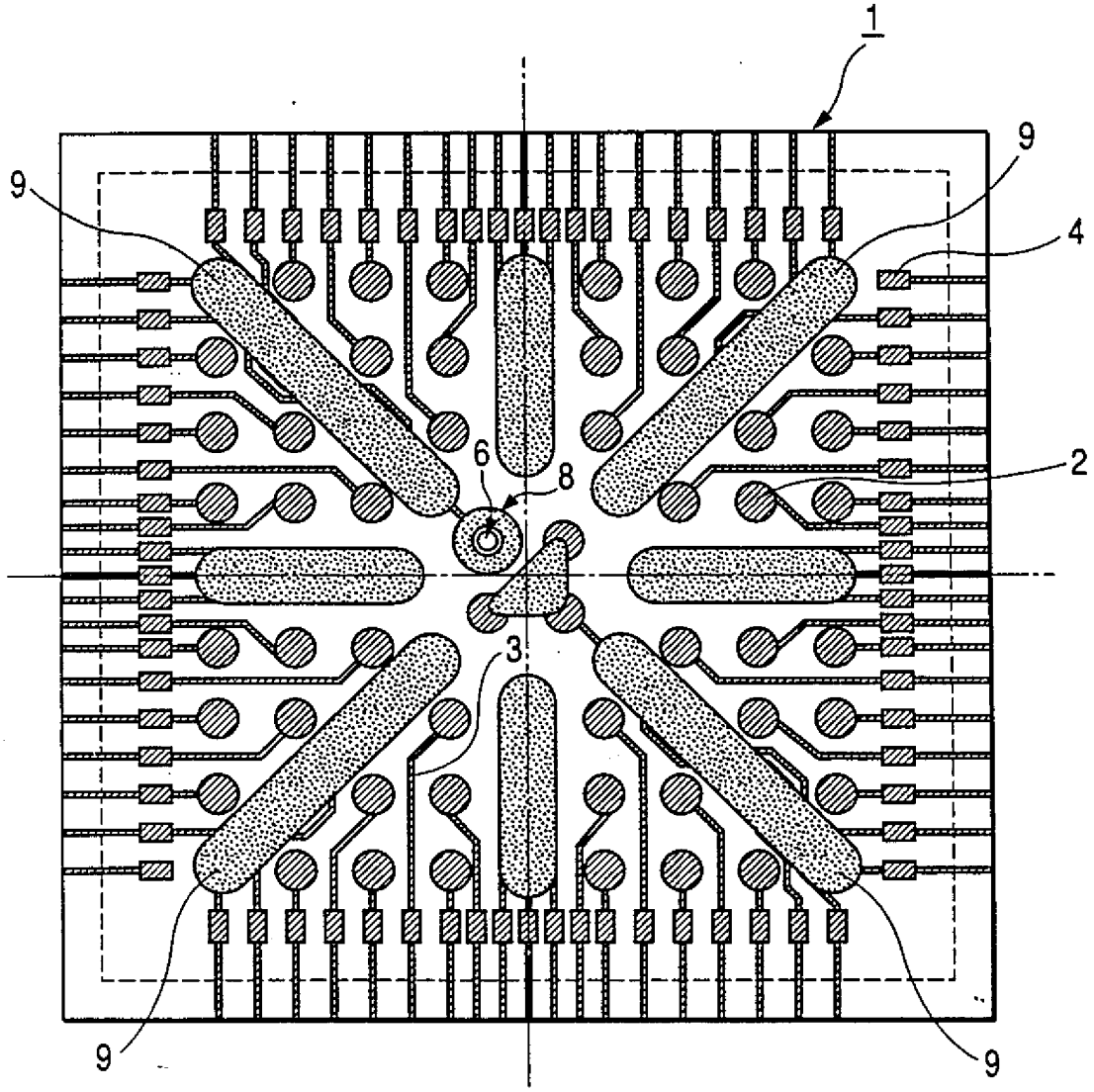
第23圖



第24圖



第25圖



第26圖

89年1月5日 修正補充

五、發明說明（6）

【圖面之簡單說明】

圖1係本發明之一實施形態之半導體裝置之平面圖。

圖2係圖1所示以A－A線位置切斷之擴大截面圖。

圖3係圖2之主要部分擴大截面圖。

圖4係除去前述半導體裝置之樹脂封閉體狀態的平面圖。

圖5係基台基板之平面圖。

圖6係前述半導體裝置之主要部分擴大截面圖。

圖7係於前述半導體裝置之製造步驟所使用之框體構造體之主要部分平面圖。

圖8係圖7所示以B－B線位置切斷之擴大截面圖

圖9（A）至9（E）係爲說明前述框體構造體之製造方法的主要部分截面圖。

圖10（A）及10（B）係爲說明前述框體構造體之製造方法的主要部分截面圖。

圖11係爲說明半導體裝置之製造方法的主要部分截面圖。

圖12係爲說明半導體裝置之製造方法的主要部分截面圖。

圖13係爲說明半導體裝置之製造方法的主要部分截面圖。

圖14係爲說明半導體裝置之製造方法的主要部分截面圖。

圖15係爲說明半導體裝置之製造方法的主要部分截面圖。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

89年1月5日 修正補充

五、發明說明 (16)

）所示，於薄膜基材１Ａ之表面形成突起電極連接用電極墊片２之同時，雖未加以圖示，形成配線３、導線連接用電極墊片４及電鍍用配線５等。即，此工程中，形成配線導體圖案。又，於此工程中，雖未圖示，於薄膜基材１Ａ之一表面之晶片搭載範圍中，形成包圍通風孔７之周圍的導電膜８Ａ。

接著，如圖１０－（Ａ）所示，於包含前述配線導體圖案上之薄膜基材１Ａ上之整面，形成均勻之膜厚感光性樹脂膜３２。感光性樹脂膜３２之形成係塗佈感光性樹脂之後，經由網板印刷法加以進行。接著施以烘烤處理後，使用照相印刷技術，施以感光處理、顯像處理、洗淨處理，如圖１０－（Ｂ）所示，形成所定之圖案之絕緣膜９。於此工程中，如圖５所示，複數分割之絕緣膜９則配置於配線導體上。又，於此工程中，形成導電膜８Ａ及配置於導電膜８Ａ之絕緣膜９所成阻塞８。於薄膜基材１Ａ上配置絕緣膜９之時，由於薄膜基材１Ａ、配置導體、絕緣膜９等之材料特性之不同，於基台基板１雖產生彎曲、扭曲等之變形，如本實施形態，經由分割絕緣膜９加以配置，可緩和絕緣膜９之膨脹及硬化收縮之應力之故，可抑制基台基板１之變形。

接著，以電鍍法施以電鍍處理，於自前述絕緣膜９露出之配線導體之表面，導線接合形成可能之電鍍層（例如、Ａｕ／Ｎｉ層、Ａｕ／Ｐｄ／Ｎｉ層、Ｐｄ／Ｎｉ層、Ｓｎ／Ｎｉ層等）。此後，令薄膜基材１Ａ單片化，於框

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

442930

A8
B8
C8
D8

89年9月6日 修正 補充

六、申請專利範圍

第87111252號專利申請案

中文申請專利範圍修正本

民國89年9月修正

1．一種半導體裝置，其特徵係包含

具有第1表面，和對向於第1表面之第2表面的薄膜狀基板；

形成於前述基板之第1表面上之複數配線；

於前述基板之第1表面，介由黏著劑加以搭載，配置於前述複數之配線上之半導體晶片，前述半導體晶片係具有形成於該主面之複數半導體元件和複數之外部端子；

將前述複數之外部端子和前述複數之配線電氣連接之複數接合導線；

配置於前述第2表面上，與前述複數配線電氣性連接之複數突起電極；

形成於前述第1表面上，封閉前述半導體晶片、前述複數配線及前述複數接合導線之樹脂體；

形成於前述複數配線和前述半導體晶片間之絕緣膜；其中，前述絕緣膜係於搭載前述半導體晶片之範圍中，具有平面性相互隔離之複數部分者。

2．如申請專利範圍第1項之半導體裝置，其中，更於搭載前述半導體晶片之範圍中，具有形成於前述配線各終端之連接墊片部，前述絕緣膜係在於前述連接墊片之上，被覆一部分加以形成者。

3．如申請專利範圍第1項之半導體裝置，其中，更

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)