



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2018-0098445  
 (43) 공개일자 2018년09월04일

(51) 국제특허분류(Int. Cl.)  
*G02B 1/10* (2015.01) *G02B 1/04* (2006.01)  
*G02B 6/32* (2006.01) *H01L 27/32* (2006.01)  
 (52) CPC특허분류  
*G02B 1/10* (2013.01)  
*G02B 1/04* (2013.01)  
 (21) 출원번호 10-2017-0024942  
 (22) 출원일자 2017년02월24일  
 심사청구일자 없음

(71) 출원인  
**삼성디스플레이 주식회사**  
 경기도 용인시 기흥구 삼성로 1 (농서동)  
 (72) 발명자  
**오현준**  
 경기도 성남시 분당구 정자일로 248 (정자동, 파크뷰) 602동 3001호  
**김경태**  
 충청남도 아산시 탕정면 탕정면로109번길 6-7 비체스피넬 305호  
 (뒷면에 계속)  
 (74) 대리인  
**특허법인 고려**

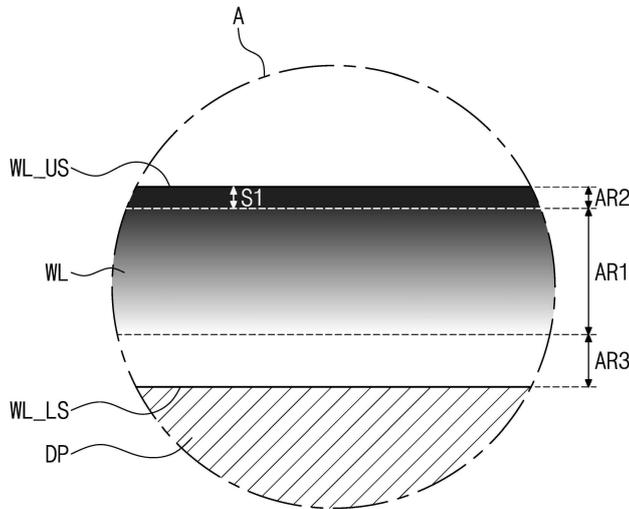
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **표시 장치**

**(57) 요약**

본 명세서는 표시 장치에 관한 것이다. 표시 장치는 표시 패널, 표시 패널의 상면에 직접 배치되는 윈도우 코팅층을 포함한다. 윈도우 코팅층은 표시 패널에서 윈도우 코팅층 방향으로 갈수록 탄성 계수가 증가하는 제1 영역을 포함한다.

**대표도** - 도4



(52) CPC특허분류

*G02B 6/325* (2013.01)

*H01L 27/323* (2013.01)

*H01L 27/3244* (2013.01)

(72) 발명자

**김보아**

경기도 이천시 향교로 168 105동 902호 (갈산동, 현대힐스테이트아파트)

**김상훈**

경기도 화성시 동탄중앙로 200 D동 3401호 (반송동, 메타폴리스)

**박상일**

경기도 용인시 수지구 성북1로 157 102동 502호 (성북동, 버들치마을경남아너스빌1차아파트)

**신현정**

경기도 화성시 동탄반석로 207 201동 1503호 (반송동, 시범한빛마을삼부르네상스아파트)

**오혜진**

충청남도 아산시 탕정면 탕정면로 37 탕정삼성트라팰리스아파트 402동 1405호

**이정섭**

서울특별시 마포구 백범로37길 12 (신공덕동, 신공덕1차삼성래미안아파트) 111동 803호

**최민훈**

서울특별시 강남구 논현로 213 (도곡동, 역삼럭키아파트) 역삼럭키 103-609

## 명세서

### 청구범위

#### 청구항 1

표시 패널; 및

상기 표시 패널의 상면에 직접 배치되는 윈도우 코팅층을 포함하고,

상기 윈도우 코팅층은

상기 표시 패널에서 상기 윈도우 코팅층 방향으로 갈수록 탄성 계수가 증가하는 제1 영역을 포함하는 것인 표시 장치.

#### 청구항 2

제1항에 있어서,

상기 윈도우 코팅층은

2종 이상의 베이스 수지(resin)를 포함하는 것인 표시 장치.

#### 청구항 3

제1항에 있어서,

상기 윈도우 코팅층은

상기 제1 영역을 사이에 두고 서로 이격된 제2 영역 및 제3 영역을 포함하고,

상기 제2 영역 및 상기 제3 영역은 각각 일정한 탄성 계수를 갖는 표시 장치.

#### 청구항 4

제3항에 있어서,

상기 제2 영역은 상기 윈도우 코팅층의 상면을 포함하고,

상기 제3 영역은 상기 표시 패널의 상기 상면과 접촉하는 상기 윈도우 코팅층의 하면을 포함하며,

상기 제2 영역의 탄성 계수는 상기 제3 영역의 탄성 계수보다 큰 것인 표시 장치.

#### 청구항 5

제4항에 있어서,

상기 제2 영역의 탄성 계수는 1GPa 이상 10GPa 이하이고,

상기 제3 영역의 탄성 계수는 1MPa 이상 100MPa 이하인 것인 표시 장치.

#### 청구항 6

제4항에 있어서,

상기 제2 영역의 두께는 5 $\mu$ m 이상 20 $\mu$ m 이하인 것인 표시 장치.

#### 청구항 7

제1항에 있어서,

상기 윈도우 코팅층의 두께는 50 $\mu$ m 이상 1mm 이하인 것인 표시 장치.

#### 청구항 8

제7항에 있어서,

상기 윈도우 코팅층의 두께는 100 $\mu$ m 이상 500 $\mu$ m 이하인 것인 표시 장치.

**청구항 9**

제1항에 있어서,

상기 윈도우 코팅층은 단일층 구조를 갖는 것인 표시 장치.

**청구항 10**

제1항에 있어서,

상기 윈도우 코팅층은

자외선 흡수제를 포함하는 것인 표시 장치.

**청구항 11**

제1항에 있어서,

상기 윈도우 코팅층의 상면에 형성된 불규칙한 요철 패턴을 포함하는 것인 표시 장치.

**청구항 12**

제1항에 있어서,

상기 표시 패널은

베이스층;

상기 베이스층 상에 배치되고, 영상을 표시하는 화소층;

상기 화소층 상에 배치되고, 외부로부터 인가된 입력을 감지하는 입력 센싱층; 및

상기 화소층 상에 배치되고, 외광이 반사되는 것을 방지하는 반사 방지층을 포함하고,

상기 윈도우 코팅층은

상기 입력 센싱층 및 상기 반사 방지층 중 최외층(outermost layer)의 상면에 직접 배치되는 것인 표시 장치.

**청구항 13**

제1항에 있어서,

상기 표시 패널의 상기 상면에 직접 배치되고, 상기 윈도우 코팅층과 접촉하며, 상기 윈도우 코팅층의 컬(curl)을 방지하는 제1 컬 방지 패턴을 더 포함하는 것인 표시 장치.

**청구항 14**

제13항에 있어서,

상기 제1 컬 방지 패턴은 상기 윈도우 코팅층에 의해 커버되는 것인 표시 장치.

**청구항 15**

제1항에 있어서,

상기 표시 패널의 하면에 직접 배치된 베이스 코팅층을 더 포함하는 것인 표시 장치.

**청구항 16**

제15항에 있어서,

상기 베이스 코팅층은

1종의 베이스 수지(resin)을 포함하는 것인 표시 장치.

**청구항 17**

제1항에 있어서,

적어도 일부가 벤딩되는 제1 모드 또는 상기 벤딩이 펼쳐진 제2 모드로 동작하는 것인 표시 장치.

**청구항 18**

표시 패널; 및

상기 표시 패널의 상면에 직접 배치되고, 단일층 구조를 갖는 윈도우 코팅층을 포함하고,

상기 윈도우 코팅층은 복수 개의 탄성 계수를 갖는 것인 표시 장치.

**청구항 19**

제18항에 있어서,

상기 윈도우 코팅층은 표시 패널에서 윈도우 코팅층 방향으로 갈수록 탄성 계수가 증가하는 제1 영역을 포함하는 것인 표시 장치.

**청구항 20**

제18항에 있어서,

상기 윈도우 코팅층은 2종 이상의 베이스 수지(resin)을 포함하는 것인 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 표시 장치에 관한 것으로, 보다 상세하게는 표시 패널 상면에 직접 배치되는 윈도우 코팅층을 포함하는 표시 장치에 관한 것이다.

**배경 기술**

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시소자인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박형 평판표시소자(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다.

[0003] 표시 장치는 표시화면에 다양한 이미지를 표시하여 사용자에게 정보를 제공한다. 최근 벤딩(bending) 가능한 표시 장치가 개발되고 있다. 플렉서블 표시 장치는 평판 표시 장치와 달리, 종이처럼 접거나 말거나 휘 수 있다. 형상이 다양하게 변경될 수 있는 플렉서블 표시 장치는 휴대가 용이하고 사용자의 편의성을 향상시킬 수 있다. 플렉서블 표시 장치는 롤러블 표시 장치, 폴더블 표시 장치 등으로 구분될 수 있다.

**발명의 내용**

**해결하려는 과제**

[0004] 본 발명의 일 목적은 내구성이 우수함과 동시에 벤딩 시 박리 문제를 개선할 수 있는 윈도우 코팅층이 적용된 표시 장치를 제공하는 것이다.

**과제의 해결 수단**

[0005] 본 발명의 일 실시예는 표시 패널, 및 표시 패널의 상면에 직접 배치되는 윈도우 코팅층을 포함하고, 윈도우 코팅층은 표시 패널에서 윈도우 코팅층 방향으로 갈수록 탄성 계수가 증가하는 제1 영역을 포함하는 것인 표시 장치를 제공한다.

[0006] 윈도우 코팅층은 2종 이상의 베이스 수지(resin)를 포함하는 것일 수 있다.

- [0007] 윈도우 코팅층은 제1 영역을 사이에 두고 서로 이격된 제2 영역 및 제3 영역을 포함하고, 제2 영역 및 제3 영역은 각각 일정한 탄성 계수를 갖는 것일 수 있다.
- [0008] 제2 영역의 탄성 계수는 1GPa 이상 10GPa 이하이고, 제3 영역의 탄성 계수는 1MPa 이상 100MPa 이하인 것일 수 있다.
- [0009] 제2 영역의 두께는 5 $\mu$ m 이상 20 $\mu$ m 이하인 것일 수 있다.
- [0010] 윈도우 코팅층의 두께는 50 $\mu$ m 이상 1mm 이하인 것일 수 있고, 구체적으로, 100 $\mu$ m 이상 500 $\mu$ m 이하인 것일 수 있다.
- [0011] 윈도우 코팅층은 단일층 구조를 갖는 것일 수 있다.
- [0012] 윈도우 코팅층은 자외선 흡수제를 포함하는 것일 수 있다.
- [0013] 윈도우 코팅층의 상면에 형성된 불규칙한 요철 패턴을 포함하는 것일 수 있다.
- [0014] 표시 패널은 베이스층, 베이스층 상에 배치되고 영상을 표시하는 화소층, 화소층 상에 배치되고 외부로부터 인가된 입력을 감지하는 입력 센싱층, 및 화소층 상에 배치되고 외광이 반사되는 것을 방지하는 반사 방지층을 포함하고, 윈도우 코팅층은 입력 센싱층 및 반사 방지층 중 최외층(outermost layer)의 상면에 직접 배치되는 것일 수 있다.
- [0015] 표시 장치는 표시 패널의 상면에 직접 배치되고, 윈도우 코팅층과 접촉하며, 윈도우 코팅층의 휨(curl)을 방지하는 제1 휨 방지 패턴을 더 포함하는 것일 수 있다.
- [0016] 제1 휨 방지 패턴은 윈도우 코팅층에 의해 커버되는 것일 수 있다.
- [0017] 표시 장치는 표시 패널의 하면에 직접 배치된 베이스 코팅층을 더 포함하는 것일 수 있다.
- [0018] 베이스 코팅층은 1종의 베이스 수지(resin)를 포함하는 것일 수 있다.
- [0019] 표시 장치는 적어도 일부가 벤딩되는 제1 모드 또는 벤딩이 펼쳐진 제2 모드로 동작하는 것일 수 있다.
- [0020] 본 발명의 일 실시예는 표시 패널 및 표시 패널의 상면에 직접 배치되고 단일층 구조를 갖는 윈도우 코팅층을 포함하고, 윈도우 코팅층은 복수 개의 탄성 계수를 갖는 것일 수 있다.
- [0021] 윈도우 코팅층은 표시 패널에서 윈도우 코팅층 방향으로 갈수록 탄성 계수가 증가하는 제1 영역을 포함하는 것일 수 있다.
- [0022] 윈도우 코팅층은 2종 이상의 베이스 수지(resin)를 포함하는 것일 수 있다.

**발명의 효과**

- [0023] 본 발명의 일 실시예에 따른 표시 장치는 점착 부재 없이 표시 패널 상면에 윈도우 코팅층을 직접 배치시킨 구조를 포함하며, 윈도우 코팅층이 탄성 계수 구배를 갖는 영역을 포함함으로써 내구성이 우수함과 동시에 벤딩 시 박리 문제를 최소화할 수 있다.

**도면의 간단한 설명**

- [0024] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 사시도이다.
- 도 2a 및 도 2b는 각각 도 1에 도시된 표시 장치를 풀딩한 것을 도시한 것이다.
- 도 3은 본 발명의 일 실시예에 따른 표시 장치의 개략적인 단면도이다.
- 도 4는 도 3의 A 부분을 확대한 단면도이다.
- 도 5는 본 발명의 일 실시예에 따른 표시 장치에 포함되는 윈도우 코팅층의 영역별 탄성 계수 관계를 나타낸 그래프이다.
- 도 6은 도 3의 A 부분을 확대한 단면도이다.
- 도 7은 본 발명의 일 실시예에 따른 표시 장치의 개략적인 단면도이다.
- 도 8a 내지 도 8d는 각각 본 발명의 일 실시예에 따른 표시 장치의 개략적인 단면도이다.

도 9는 본 발명의 일 실시예에 따른 표시 장치의 사시도이다.

도 10은 본 발명의 일 실시예에 따른 표시 장치에 포함되는 화소들 중 하나의 회로도이다.

도 11은 도 10에 따른 회로도 일부의 개략적인 단면도이다.

도 12는 본 발명의 일 실시예에 따른 표시 장치의 개략적인 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0025] 이상의 본 발명의 목적들, 다른 목적들, 특징들 및 이점들은 첨부된 도면과 관련된 이하의 바람직한 실시예들을 통해서 쉽게 이해될 것이다. 그러나 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 통상의 기술자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0026] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0027] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "상에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "하부에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.
- [0028] 이하, 본 발명의 일 실시예에 따른 표시 장치에 대하여 설명한다.
- [0029] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 사시도이다.
- [0030] 도 1을 참조하면, 본 발명의 일 실시예에 따른 표시 장치(DD)는 이미지(IM)가 표시되는 표시면(IS)을 포함하며, 표시면(IS)은 제1 방향축(DR1)과 제2 방향축(DR2)이 정의하는 면과 평행한다. 표시면(IS)의 법선 방향, 즉 표시 장치(DD)의 두께 방향은 제3 방향축(DR3)이 지시한다. 각 부재들의 상면(또는 전면)과 하면(또는 배면)은 제3 방향축(DR3)에 의해 구분된다. 그러나, 제1 내지 제3 방향축들(DR1, DR2, DR3)이 지시하는 방향은 상대적인 개념으로서 다른 방향으로 변환될 수 있다. 이하, 제1 내지 제3 방향축들(DR1, DR2, DR3)이 각각 지시하는 방향으로 동일한 도면 부호를 참조한다. 본 발명의 일 실시예에 따른 표시 장치(DD)는 플렉서블 표시 장치일 수 있다. 다만, 이에 의하여 한정되는 것은 아니며, 본 발명의 일 실시예에 따른 표시 장치(D)는 리지드(rigid)한 표시 장치일 수도 있다.
- [0031] 본 발명의 일 실시예에 따른 표시 장치(DD)는 폴더블 표시 장치 또는 말려지는 롤러블 표시 장치일 수 있고, 특별히 제한되지 않는다. 본 발명의 일 실시예에 따른 표시 장치(DD)는 텔레비전, 모니터 등과 같은 대형 전자장치를 비롯하여, 휴대 전화, 태블릿, 자동차 내비게이션, 게임기, 스마트 워치 등과 같은 중소형 전자장치 등에 사용될 수 있다.
- [0032] 도 1에 도시된 것과 같이, 표시 장치(DD)의 표시면(IS)은 복수 개의 영역들을 포함할 수 있다. 표시 장치(DD)는 이미지(IM)가 표시되는 표시 영역(DD-DA) 및 표시 영역(DD-DA)에 인접한 비표시 영역(DD-NDA)을 포함한다. 비표시 영역(DD-NDA)은 이미지가 표시되지 않는 영역이다. 도 1에는 이미지(IM)의 일 예로 어플리케이션의 아이콘들과 시계창을 도시하였다. 표시 영역(DD-DA)은 사각형상일 수 있다. 비표시 영역(DD-NDA)은 표시 영역(DD-DA)을 에워쌀 수 있다. 다만, 이에 제한되지 않고, 표시 영역(DD-DA)의 형상과 비표시 영역(DD-NDA)의 형상은 상대적으로 디자인될 수 있다.
- [0033] 본 발명의 일 실시예에 따른 표시 장치(DD)는 하우스징(미도시)을 포함할 수 있다. 하우스징(미도시)은 표시 장치(DD)의 외곽에 배치되며, 내부에 부품들을 수용할 수 있다.

- [0034] 도 2a 및 도 2b는 각각 도 1에 도시된 표시 장치를 폴딩한 것을 도시한 것이다.
- [0035] 도 1, 도 2a 및 도 2b를 참조하면, 본 발명의 일 실시예에 따른 표시 장치(DD)는 적어도 일부가 벤딩되는 제1 모드 또는 벤딩이 펼쳐진 제2 모드로 동작하는 것일 수 있다. 도 2a 및 도 2b는 제1 모드로 동작하는 표시 장치(DD)를 예시적으로 도시한 것이고, 도 1은 제2 모드로 동작하는 표시 장치(DD)를 예시적으로 도시한 것이다. 도 2a를 참조하면, 제1 모드에서 본 발명의 일 실시예에 따른 표시 장치(DD)는 벤딩축(BX)을 기준으로 인-폴딩 될 수 있다. 다만, 이에 의하여 한정되는 것은 아니며, 도 2b를 참조하면, 제1 모드에서 본 발명의 일 실시예에 따른 표시 장치(DD)는 벤딩축(BX)을 기준으로 아웃-폴딩 될 수도 있다.
- [0036] 도 3은 본 발명의 일 실시예에 따른 표시 장치의 개략적인 단면도이다.
- [0037] 도 3을 참조하면, 본 발명의 일 실시예에 따른 표시 장치(DD)는 표시 패널(DP) 및 윈도우 코팅층(WL)을 포함한다. 윈도우 코팅층(WL)은 표시 패널(DP)의 상면(DP-US)에 직접 배치된다. 즉, 윈도우 코팅층(WL)은 접착 부재의 개재없이 표시 패널(DP) 상에 배치된다.
- [0038] 윈도우 코팅층(WL)이 접착 부재들 없이 표시 패널(DP)의 상면(DP-US)에 직접 배치됨으로써, 접착시 발생하는 눌림 현상 및 접착 부재의 크리프(creep) 특성에 의한 플렉서블 표시 장치의 복원성 저하를 방지할 수 있고, 나아가 공정을 단순화할 수 있어 플렉서블한 표시 장치를 용이하게 구현할 수 있다.
- [0039] 이에 한정되는 것은 아니나, 윈도우 코팅층(WL)의 두께(T1)는 50 $\mu$ m 이상 1mm 이하일 수 있다. 윈도우 코팅층(WL)은 표시 패널(DP)을 보호하는 층으로 두께(T1)가 50 $\mu$ m 미만인 경우 경도, 내충격성, 내스크래치성 등의 내구성이 충분히 확보되지 못한다는 문제점이 있다. 윈도우 코팅층(WL)은 보호층 역할을 수행하기 위해 일정 수준 이상의 두께가 요구되나, 윈도우 코팅층(WL)의 두께(T1)가 1mm 초과일 경우, 헤이즈가 증가하거나, 표시 장치(DD)를 벤딩할 경우 원하는 작은 곡률 반경을 구현하기 어렵다는 문제점이 있다.
- [0040] 구체적으로, 윈도우 코팅층(WL)의 두께(T1)는 100 $\mu$ m 이상 500 $\mu$ m 이하인 것일 수 있고, 예를 들어, 윈도우 코팅층(WL)의 두께(T1)는 150 $\mu$ m 이상 250 $\mu$ m 이하, 또는 약 200 $\mu$ m일 수 있다.
- [0041] 도 4는 도 3의 A 부분을 확대한 단면도이다.
- [0042] 도 4를 참조하면, 윈도우 코팅층(WL)은 표시 패널(DP) 방향에서 윈도우 코팅층(WL) 방향으로 갈수록 탄성 계수가 증가하는 제1 영역(AR1)을 포함한다. 다시 말해, 윈도우 코팅층(WL)의 제1 영역(AR1)은 윈도우 코팅층(WL)의 하면(WL-LS)에서 상면(WL-US) 방향으로 갈수록 탄성 계수가 증가하는 영역이다. 도 4에서는 제1 영역(AR1)이 윈도우 코팅층(WL)의 일부에 대응하는 것을 예를 들어 도시하였으나 이에 한정되는 것은 아니며, 윈도우 코팅층(WL) 전체가 제1 영역(AR1)에 대응하는 것일 수 있다.
- [0043] 이에 한정되는 것은 아니나, 윈도우 코팅층(WL)의 상면(WL-US)은 표시 장치(DD)의 외부면을 정의하는 것일 수 있다.
- [0044] 윈도우 코팅층(WL)이 상면(WL-US)으로 갈수록 탄성 계수가 증가하는 제1 영역(AR1)을 포함함으로써 윈도우 코팅층(WL)의 상측 영역은 표시 패널(DP)을 보호하는 역할을 효율적으로 수행할 수 있으며, 윈도우 코팅층(WL)의 하측 영역은 표시 패널(DP)의 상면(WL-LS)과의 탄성 계수 차이를 최소화하여 표시 장치(DD) 벤딩 시 표시 패널(DP)과 윈도우 코팅층(WL)이 박리되는 버클링(buckling) 발생률을 최소화할 수 있다.
- [0045] 윈도우 코팅층(WL)은 탄성 계수 구배를 갖는 제1 영역(AR1)을 포함하기 위해, 2종 이상의 베이스 수지를 포함하는 것일 수 있다. "베이스 수지"는 윈도우 코팅층(WL)에 포함되는 재료 중 주요 성분이 되는 수지를 의미하는 것일 수 있다. 베이스 수지는 특별히 한정되는 것은 아니나 예를 들어, 열경화성 수지 재료를 포함하는 것일 수 있다. 예를 들어, 베이스 수지는 폴리우레탄계, 우레탄 아크릴레이트계, 폴리우레아계, 에폭시계, 실리콘계 등을 포함할 수 있다. 2종 이상의 베이스 수지는 동일한 계열의 수지를 포함하는 것일 수 있으며, 이 경우 측쇄 구조 등 구체적인 구조가 상이한 것일 수 있다. 2종 이상의 베이스 수지가 동일한 계열의 수지를 포함하는 경우, 혼합이 용이하게 될 수 있다는 장점이 있다. 다만, 이에 의하여 한정되는 것은 아니다.
- [0046] 윈도우 코팅층(WL)은 예를 들어, 2종, 3종 또는 4종의 베이스 수지를 포함하는 것일 수 있다.
- [0047] 윈도우 코팅층(WL)은 표시 패널(DP)의 상면(DP-US) 상에 코팅(coating), 프린팅(printing) 방식 등에 의해서 형성될 수 있다. 예를 들어, 윈도우 코팅층(WL)은 접착 부재들 없이 표시 패널(DP)의 상면(DP-US)에 롤코팅, 실크스크린 코팅, 스프레이 코팅, 슬릿 코팅 등에 의해 형성될 수 있다. 다만, 윈도우 코팅층(WL)이 표시 패널(DP)의 상면(DP-US)에 코팅되는 방식은 상기 열거한 방식들에 한정되지 않으며, 다양한 코팅 방법에 의해서 윈

도우 코팅층(WL)은 표시 패널(DP)의 상면(DP-US)에 직접 코팅될 수 있다.

- [0048] 예를 들어, 표시 패널(DP)의 상면(DP-US) 상에 2종 이상의 베이스 수지를 포함하는 베이스 조성물을 도포하고 경화하는 방법을 통해 윈도우 코팅층(WL)이 형성될 수 있다. 베이스 조성물의 점도는 100cps 이상 10000cps 이하인 것일 수 있다. 베이스 조성물의 점도가 100cps 미만인 경우, 코팅 두께 유지가 어려우며, 베이스 조성물의 점도가 1000cps 초과인 경우, 2종 이상의 베이스 레진 간의 혼합이 느리게 진행되어 공정 효율 측면에서 불리하다. 베이스 조성물의 점도는 예를 들어, 1000cps 이상 5000cps일 수 있다.
- [0049] 도 5는 본 발명의 일 실시예에 따른 표시 장치에 포함되는 윈도우 코팅층의 영역별 탄성 계수 관계를 나타낸 그래프이다.
- [0050] 도 4 및 도 5를 참조하면, 윈도우 코팅층(WL)은 제1 영역(AR1)을 사이에 두고 제3 방향(DR3)으로 서로 이격된 제2 영역(AR2) 및 제3 영역(AR3)을 포함하는 것일 수 있다. 제2 영역(AR2) 및 제3 영역(AR3) 각각은 제1 영역(AR1)과 달리 일정한 탄성 계수를 갖는 것일 수 있다.
- [0051] 제2 영역(AR2)은 윈도우 코팅층(WL)의 상면(WL-US)을 포함하는 영역이고, 제3 영역(AR3)은 윈도우 코팅층(WL)의 하면(WL-LS)을 포함하는 영역일 수 있다. 윈도우 코팅층(WL)의 하면(WL-LS)은 표시 패널(DP)의 상면(예를 들어, 도 3의 DP-US)과 접촉하는 면이다.
- [0052] 윈도우 코팅층(WL)의 상면(WL-US)을 포함하는 제2 영역(AR2)은 외부 충격으로부터 표시 패널(DP)을 보호하는 역할을 수행하기 위한 내구성 확보가 요구되는 바, 윈도우 코팅층(WL)의 하면(WL-LS)을 포함하는 제3 영역(AR3)보다 큰 탄성 계수를 갖는 영역이다. 다시 말해, 윈도우 코팅층(WL)의 제2 영역(AR2)의 탄성 계수는 제3 영역(AR3)의 탄성 계수보다 큰 것일 수 있다.
- [0053] 제2 영역(AR2)의 탄성 계수는 1GPa 이상 10GPa 이하일 수 있다. 제2 영역(AR2)의 탄성 계수가 1GPa 미만인 경우, 윈도우 코팅층(WL)의 상면(WL-US)의 내스크래치성이 취약하게 되는 등 윈도우 코팅층(WL) 상층의 내구성이 충분히 확보되지 못한다는 문제점이 있다. 제2 영역(AR2)의 탄성 계수가 10GPa 초과일 경우, 윈도우 코팅층(WL)의 두께를 얇게 조절하더라도 플렉서블 표시 장치에 적용하기 어렵다는 문제점이 있다.
- [0054] 이에 한정되는 것은 아니나, 제2 영역(AR2)의 탄성 계수는 1GPa 이상 5GPa 이하인 것일 수 있다.
- [0055] 제2 영역(AR2)의 두께(S1)는 5 $\mu$ m 이상 10 $\mu$ m 이하인 것일 수 있다. 탄성 계수가 비교적 큰 제2 영역(AR2)의 두께(S1)가 상기 범위를 만족하는 경우 윈도우 코팅층(WL)이 보호층 역할을 효율적으로 수행할 수 있다. 예를 들어, 제2 영역(AR2)의 두께(S1)는 약 7 $\mu$ m일 수 있다.
- [0056] 제3 영역(AR3)의 탄성 계수는 1MPa 이상 100MPa 이하일 수 있다. 제3 영역(AR3)의 탄성 계수가 1MPa 미만인 경우, 필요 이상으로 소프트(soft)하여 내구성 측면에서 불리하며, 제3 영역(AR3)의 탄성 계수가 100MPa 초과인 경우, 탄성 계수 차이로 인해 표시 장치(DD) 벤딩 시 표시 패널(DP)의 상면(DP-US)과 윈도우 코팅층(WL)의 하면(WL-LS)이 박리될 수 있다는 문제점이 있다.
- [0057] 윈도우 코팅층(WL)은 단일층 구조를 갖는 것일 수 있다. 윈도우 코팅층(WL)은 단일층 구조 내에서 탄성 계수 구배를 갖는 영역을 포함하는 것일 수 있다.
- [0058] 도 5에서는 편의상 제1 영역(AR1)의 탄성 계수 변화 그래프를 직선으로 도시하였으나 이에 한정되는 것은 아니다. 제1 영역(AR1)은 윈도우 코팅층(WL)의 탄성 계수가 표시 패널(DP) 방향에서 윈도우 코팅층(WL) 방향으로 갈수록 증가하는 경향을 보이는 영역인 것을 만족한다면, 탄성 계수 변화 그래프가 곡선을 나타내는 것일 수도 있다.
- [0059] 윈도우 코팅층(WL)은 필요에 따라 진술한 2종 이상의 베이스 수지 이외에 첨가제를 더 포함할 수 있다. 예를 들어, 윈도우 코팅층(WL)은 자외선에 의해 표시 패널이 열화되는 것을 방지하기 위해 자외선 흡수제를 더 포함하는 것일 수 있다. 자외선 흡수제는 당 기술분야에 알려진 일반적인 것을 제한없이 채용할 수 있다. 예를 들어, 윈도우 코팅층(WL)은 벤조페논계 자외선 흡수제, 옥사닐리드계 자외선 흡수제, 벤조트리아졸계 자외선 흡수제, 트리아진계 자외선 흡수제 등을 포함하는 것일 수 있다. 자외선 흡수제는 예를 들어, 윈도우 코팅층(WL) 총 중량 대비 1 중량% 이하로 포함될 수 있다.
- [0060] 도 6은 도 3의 A 부분을 확대한 단면도이다.
- [0061] 도 6을 참조하면, 윈도우 코팅층(WL) 상면(WL-US)에는 불규칙한 요철 패턴(ARP)이 형성될 수 있다. 불규칙한 요철 패턴(ARP)은 반사 방지 패턴 기능을 수행하는 것일 수 있다. 불규칙한 요철 패턴(ARP) 각각은 윈도우 코팅층

의 기계적 물성에 영향을 주지 않기 위해, 예를 들어, 수백 nm의 폭을 갖는 것일 수 있으며, 수 nm 내지 수백 nm의 높이를 갖는 것일 수 있다. 이에 한정되는 것은 아니나, 불규칙한 요철 패턴(ARP) 각각은 100nm 이상 300nm 이하의 폭을 갖는 것일 수 있다. 이에 한정되는 것은 아니나, 불규칙한 요철 패턴(ARP) 각각은 10nm 이상 200nm 이하의 높이를 갖는 것일 수 있다.

- [0062] 불규칙한 요철 패턴(ARP)은 당 기술분야에 알려진 일반적인 방법으로 형성될 수 있으며, 예를 들어, 윈도우 코팅층(WL)의 상면(WL-US)을 플라즈마 처리하는 방법 등에 의해 형성될 수 있다.
- [0063] 도 7은 본 발명의 일 실시예에 따른 표시 장치의 개략적인 단면도이다.
- [0064] 도 7을 참조하면, 본 발명의 일 실시예에 따른 표시 장치(DD)는 표시 패널(DP)의 하면(DP-LS)에 직접 배치된 베이스 코팅층(PL)을 더 포함할 수 있다. 구체적으로, 베이스 코팅층(PL)은 점착 부재의 개재없이 표시 패널(DP)의 하면(DP-LS)에 직접 배치될 수 있다. 베이스 코팅층(PL)의 하면은 외부로 노출될 수 있다.
- [0065] 베이스 코팅층(PL)은 코팅(coating), 프린팅(printing) 방식 등에 의해서 형성될 수 있다. 예를 들어, 베이스 코팅층(PL)은 표시 패널(DP)의 하면(DP-LS)에 롤코팅, 실크스크린 코팅, 스프레이 코팅, 슬릿 코팅 등에 의해 형성될 수 있다. 다만, 베이스 코팅층(PL)이 표시 패널(DP)의 하면(DP-LS)에 코팅되는 방식은 상기 열거한 방식들에 한정되는 것은 아니다.
- [0066] 윈도우 코팅층(WL)을 점착 부재의 개재없이 표시 패널(DP)의 상면(DP-US)에 직접 배치함으로써, 표시 장치의 슬립화를 구현할 수 있으며, 전술한 바와 같이 베이스 코팅층(PL)도 표시 패널(DP)의 하면(DP-LS)에 직접 배치함으로써 표시 장치를 더욱 슬립화할 수 있다. 또한, 베이스 코팅층(PL)에 의해 표시 패널(DP)을 보호할 수 있으며, 공정의 편의성을 확보할 수도 있다.
- [0067] 도 8a 내지 도 8d는 각각 본 발명의 일 실시예에 따른 표시 장치의 개략적인 단면도이다.
- [0068] 도 8a를 참조하면, 표시 패널(DP)은 베이스층(SUB), 화소층(PXL), 입력 센싱층(TS) 및 반사 방지층(RPL)을 포함할 수 있다. 다만, 이에 한정되는 것은 아니며, 표시 패널(DP)은 당 기술분야에 알려진 구성요소를 더 포함할 수 있으며, 예를 들어, 봉지층(TFE)을 더 포함할 수 있다.
- [0069] 베이스층(SUB), 화소층(PXL), 입력 센싱층(TS), 반사 방지층(RPL), 봉지층(TFE)은 연속 공정을 통해 일체로 형성되는 것일 수 있으나, 이에 한정되는 것은 아니다. 입력 센싱층(TS), 반사 방지층(RPL), 봉지층(TFE) 등이 점착 부재 없이 화소층(PXL)의 상면에 배치될 수 있으며, 이 경우, 점착시 발생하는 눌림 현상 및 점착 부재의 크리프(creep) 특성에 의한 플렉서블 표시 장치의 복원성 저하 방지 효과가 더욱 우수하며, 나아가 공정을 단순화할 수 있어 플렉서블한 표시 장치를 용이하게 구현할 수 있다.
- [0070] 베이스층(SUB)은 화소층(PXL), 입력 센싱층(TS), 반사 방지층(RPL), 봉지층(TFE) 등이 배치되는 기판일 수 있다. 베이스층(SUB)은 외부의 습기가 화소층(PXL)에 침투하는 것을 방지하고, 외부의 충격을 흡수할 수 있다. 베이스층(SUB)은 플렉서블한 기판일 수 있다. 베이스층(SUB)은 폴리에테르술폰(PES, polyethersulfone), 폴리아크릴레이트(PAR, polyacrylate), 폴리에테르이미드(PEI, polyether imide), 폴리에틸렌나프탈레이트(PEN, polyethylenenaphthalate), 폴리에틸렌테레프탈레이트(PET, polyethyleneterephthalate), 폴리페닐렌설파이드(PPS, polyphenylenesulfide), 폴리아릴레이트(polyarylate), 폴리이미드(PI, polyimide), 폴리카보네이트(PC, polycarbonate), 폴리아릴렌에테르술폰(poly(aryleneether sulfone)) 및 이들의 조합으로 이루어진 그룹에서 선택된 어느 하나를 포함할 수 있다.
- [0071] 베이스층(SUB)을 구성하는 물질은 플라스틱 수지들에 제한되지 않고, 베이스층(SUB)은 유리 기판, 메탈 기판, 또는 유/무기 복합재료 기판 등을 포함할 수 있다.
- [0072] 화소층(PXL)은 베이스층(SUB) 상에 배치된다. 화소층(PXL)은 입력된 영상 데이터(미도시)에 대응하여, 영상을 표시한다.
- [0073] 화소층(PXL)은 유기 발광 표시 패널, 전기 영동 표시 패널, 일렉트로 웨팅 표시 패널 등일 수 있고, 그 종류가 제한되지 않는다. 본 발명에서는 이하 유기 발광 표시 패널이 예시적으로 설명되고, 유기 발광 표시 패널에 대한 상세한 설명은 후술하도록 한다.
- [0074] 봉지층(TFE)은 화소층(PXL) 상층에 배치될 수 있다. 봉지층(TFE)은 화소층(PXL)을 밀봉하도록 배치될 수 있다. 봉지층(TFE)은 외부의 수분이나 산소에 의해서 쉽게 열화될 수 있는 화소층(PXL)을 보호하는 기능을 할 수 있다. 봉지층(TFE)은 유기 물질을 포함할 수 있고, 나아가 봉지층(TFE)은 유기층과 무기층이 적층된 구조를 가

질 수 있다.

- [0075] 입력 센싱층(TS) 및 반사 방지층(RPL)은 봉지층(TFE) 상에 배치될 수 있으며, 적층 순서는 특별히 한정되지 않는다. 예를 들어, 반사 방지층(RPL)이 봉지층(TFE)과 입력 센싱층(TS) 사이에 배치될 수도 있고, 입력 센싱층(TS)이 봉지층(TFE)과 반사 방지층(RPL) 사이에 배치될 수도 있다.
- [0076] 입력 센싱층(TS)은 외부 입력의 좌표 정보를 획득할 수 있다. 외부 입력은 직접 터치일 수도 있고, 간접 터치일 수도 있다. 입력 센싱층(TS)은 봉지층(TFE) 상면에 배치될 수 있다. 입력 센싱층(TS)은 화소층(PXL) 및 봉지층(TFE)과 연속 공정에 의해서 형성될 수 있다. 입력 센싱층(TS)은 봉지층(TFE) 상면에 직접 배치될 수 있다. 다만, 이에 의하여 한정되는 것은 아니며, 입력 센싱층(TS)과 봉지층(TFE) 사이에 접착 부재 등이 개재될 수도 있다.
- [0077] 반사 방지층(RPL)은 입력 센싱층(TS)의 상면에 배치될 수 있다. 반사 방지층(RPL)은 표시 패널(DP)의 최외층에 배치될 수 있다.
- [0078] 반사 방지층(RPL)은 외부로부터 입사된 광의 반사율을 감소시킬 수 있는 층일 수 있다. 예를 들어, 반사 방지층(RPL)은 편광판과 위상 지연 필름을 포함하여 상기 입사된 광을 편광시킴으로써 반사율을 감소시키거나, 입사된 광을 상쇄 간섭시킴으로써 반사율을 감소시키거나 복수의 컬러 필터층 및 광을 흡수하는 부재(예를 들면 블랙 매트릭스)를 포함하여, 상기 입사된 광을 흡수함으로써, 반사율을 감소시킬 수 있다.
- [0079] 본 발명의 일 실시예에서, 반사 방지층(RPL)은 입력 센싱층(TS)과 연속 공정에 의해 형성될 수 있다. 본 발명의 일 실시예에서, 반사 방지층(RPL)은 입력 센싱층(TS)의 일부를 구성할 수 있다.
- [0080] 블랙 매트릭스(BM)는 비표시 영역(도 1의 DD-NDA)과 중첩하며, 표시 패널(DP)의 상면(DP-US)에 배치될 수 있다. 블랙 매트릭스(BM)는 광을 흡수할 수 있는 다양한 물질을 포함할 수 있다. 일반적으로 블랙 매트릭스(BM)는 블랙 안료를 혼합한 블랙 유기 물질 또는 크롬 옥사이드(CrOx) 등을 포함할 수 있다. 블랙 매트릭스(BM)는 비표시 영역(도 1의 DD-NDA)과 중첩되도록 배치됨으로써, 표시 장치(DD)를 구동하기 위해 사용하는 배선들이 외부에서 시인되지 않도록 하고, 외광을 흡수함으로써 외광 반사를 줄이는 기능을 할 수 있다. 예를 들어, 블랙 매트릭스(BM)는 평면상에서 비표시 영역(도 1의 DD-NDA) 전체와 중첩할 수 있다.
- [0081] 윈도우 코팅층(WL)은 도 8a에서 반사 방지층(RPL)의 외면 및 블랙 매트릭스(BM)의 외면, 즉 반사 방지층(RPL)의 상면 및 블랙 매트릭스(BM)의 상면에 직접 배치될 수 있다. 이 경우, 표시 패널(DP)의 상면(DP-US)은 반사 방지층(RPL)의 상면 및 블랙 매트릭스(BM)의 상면이 될 수 있다. 윈도우 코팅층(WL)은 전술한 바와 같이 OCA(optical clear adhesive), OCR(optical clear resin), PSA(pressure sensitive adhesive)와 같은 접착 부재들 없이 반사 방지층(RPL)의 상면 및 블랙 매트릭스(BM)의 상면에 직접 배치될 수 있다.
- [0082] 도 8b 내지 도 8d에 도시된 바와 같이 표시 패널(DP)이 포함하는 층들의 적층 구조는 다양하게 변경될 수 있다.
- [0083] 도 8b를 참조하면, 표시 패널(DP)의 반사 방지층(RPL)은 봉지층(TFE) 상면에 배치될 수 있고, 입력 센싱층(TS)은 반사 방지층(RPL) 상면에 배치될 수 있다. 즉, 입력 센싱층(TS)은 표시 패널(DP)에서 최외층일 수 있고, 이 경우 표시 패널(DP)의 상면(DP-US)은 입력 센싱층(TS)의 외면 즉 입력 센싱층(TS)의 상면일 수 있으며, 윈도우 코팅층(WL)은 입력 센싱층(TS)의 상면에 직접 배치될 수 있다.
- [0084] 도 8c를 참조하면, 반사 방지층(RPL, 도 2a에 도시됨)은 입력 센싱층(TS-R)에 통합될 수 있다. 즉, 반사 방지층(RPL)은 입력 센싱층(TS-R)의 일부를 구성할 수 있다. 즉, 입력 센싱층(TS-R)은 표시 패널(DP)의 최외층일 수 있고, 이 경우 표시 패널(DP)의 상면(DP-US)은 입력 센싱층(TS-R)의 외면, 즉 입력 센싱층(TS-R)의 상면일 수 있으며, 윈도우 코팅층(WL)은 입력 센싱층(TS-R)의 상면에 직접 배치될 수 있다.
- [0085] 도 8d를 참조하면, 반사 방지층(RPL, 도 2a에 도시됨)이 화소층(PXL-R)에 통합될 수 있다. 즉, 반사 방지층(RPL)은 화소층(PXL-R)의 일부를 구성할 수 있다. 즉, 입력 센싱층(TS)은 표시 패널(DP)의 최외층일 수 있고, 이 경우 표시 패널(DP)의 상면(DP-US)은 입력 센싱층(TS)의 외면, 즉 입력 센싱층(TS)의 상면일 수 있고, 윈도우 코팅층(WL)은 입력 센싱층(TS)의 상면에 직접 배치될 수 있다.
- [0086] 이상 표시 패널(DP)이 포함하는 층들의 다양한 적층구조 예시적으로 설명하였으나, 이에 한정되지 않으며 표시 패널(DP)이 포함하는 층들은 다양한 순서로 적층될 수 있다.
- [0087] 도 9는 본 발명의 일 실시예에 따른 표시 장치의 사시도이다. 도 10은 본 발명의 일 실시예에 따른 표시 장치에 포함되는 화소들 중 하나의 회로도이다. 도 11은 도 10에 따른 회로도 일부의 개략적인 단면도이다.

- [0088] 이하, 도 9 내지 도 11을 참조하여, 본 발명의 일 실시예에 따른 표시 장치가 유기 전계 발광 표시 장치인 것을 예시적으로 설명한다. 다시 말해, 이하에서는 화소층(PXL)이 유기 전계 발광 소자(OEL)를 포함하는 것을 예를 들어 설명한다. 다만, 이에 한정되는 것은 아니다.
- [0089] 도 9를 참조하면, 전술한 바와 같이, 본 발명의 일 실시예에 따른 표시 장치(DD)는 표시 영역(DD-DA) 및 비표시 영역(DD-NDA)으로 구분된다. 표시 영역(DD-DA)은 복수의 화소 영역들(PA)을 포함한다. 화소 영역들(PA)은 매트릭스 형태로 배치될 수 있다. 화소 영역들(PA)에는 복수의 화소들(PX)이 배치될 수 있다. 화소들(PX) 각각은 유기 전계 발광 소자(예를 들어, 도 10의 OEL)를 포함할 수 있다.
- [0090] 도 10을 참조하면, 화소들(PX) 각각은 게이트 라인(GL), 데이터 라인(DL) 및 구동 전압 라인(DVL)으로 이루어진 배선부와 연결될 수 있다. 화소들(PX) 각각은 배선부에 연결된 박막 트랜지스터(TFT1, TFT2), 박막 트랜지스터(TFT1, TFT2)에 연결된 유기 전계 발광 소자(OEL) 및 커패시터(Cst)를 포함한다.
- [0091] 게이트 라인(GL)은 제1 방향(DR1)으로 연장된다. 데이터 라인(DL)은 게이트 라인(GL)과 교차하는 제2 방향(DR2)으로 연장된다. 구동 전압 라인(DVL)은 데이터 라인(DL)과 실질적으로 동일한 방향, 즉 제2 방향(DR2)으로 연장된다. 게이트 라인(GL)은 박막 트랜지스터(TFT1, TFT2)에 주사 신호를 전달하고, 데이터 라인(DL)은 박막 트랜지스터(TFT1, TFT2)에 데이터 신호를 전달하며, 구동 전압 라인(DVL)은 박막 트랜지스터(TFT1, TFT2)에 구동 전압을 제공한다.
- [0092] 박막 트랜지스터(TFT1, TFT2)는 유기 전계 발광 소자(OEL)를 제어하기 위한 구동 박막 트랜지스터(TFT1)와, 구동 박막 트랜지스터(TFT1)를 스위칭 하는 스위칭 박막 트랜지스터(TFT2)를 포함할 수 있다. 본 발명이 일 실시예에서는 화소들(PX) 각각이 두 개의 박막 트랜지스터(TFT1, TFT2)를 포함하는 것을 설명하나, 이에 한정되는 것은 아니고, 화소들(PX) 각각이 하나의 박막 트랜지스터와 커패시터를 포함할 수도 있고, 화소들(PX) 각각이 셋 이상의 박막 트랜지스터와 둘 이상의 커패시터를 구비할 수도 있다.
- [0093] 도 11을 구체적으로, 도 10의 구동 박막 트랜지스터(TFT1) 및 유기 전계 발광 소자(OEL)에 해당하는 부분의 개략적인 단면도이다.
- [0094] 도 10 및 도 11을 참조하면, 구동 박막 트랜지스터(TFT1)는 제1 게이트 전극(GE1), 제1 소스 전극(SE1) 및 제1 드레인 전극(DE1)을 포함한다. 제1 게이트 전극(GE1)은 제1 공통 전극(미도시)에 연결된다. 제1 소스 전극(SE1)은 구동 전압 라인(DVL)에 연결된다. 제1 드레인 전극(DE1)은 제3 콘택홀(CH3)에 의해 제1 전극(EL1)과 연결된다.
- [0095] 커패시터(Cst)는 구동 박막 트랜지스터(TFT1)의 제1 게이트 전극(GE1)과 제1 소스 전극(SE1) 사이에 연결되며, 구동 박막 트랜지스터(TFT1)의 제1 게이트 전극(GE1)에 입력되는 데이터 신호를 충전하고 유지한다.
- [0096] 구동 박막 트랜지스터(TFT1)와 유기 전계 발광 소자(OEL)는 베이스층(SUB) 상에 배치된다. 베이스층(SUB) 상에는 기판 버퍼층(미도시)이 배치될 수 있다. 기판 버퍼층(미도시)은 구동 박막 트랜지스터(TFT1) 및 스위칭 박막 트랜지스터(TFT2)에 불순물이 확산되는 것을 막는다. 기판 버퍼층(미도시)은 질화규소(SiNx), 산화규소(SiOx), 질산화규소(SiOxNy) 등으로 형성될 수 있으며, 베이스층(SUB)의 재료 및 공정 조건에 따라 생략될 수도 있다.
- [0097] 베이스층(SUB) 상에는 제1 반도체층(SM1)이 배치된다. 구체적으로 도시하지는 않았으나, 제1 반도체층(SM1)은 반도체 소재로 형성되며, 구동 박막 트랜지스터(TFT1)의 활성층으로 동작한다. 제1 반도체층(SM1)은 소스 영역(SA), 드레인 영역(DRA) 및 소스 영역(SA)과 드레인 영역(DRA) 사이에 배치된 채널 영역(CA)을 포함한다. 제1 반도체층(SM1)은 무기 반도체 또는 유기 반도체로부터 선택되어 형성될 수 있다. 소스 영역(SA) 및 드레인 영역(DRA)은 n형 불순물 또는 p형 불순물이 도핑될 수 있다.
- [0098] 제1 반도체층(SM1) 상에는 게이트 절연층(GI)이 배치된다. 게이트 절연층(GI)은 제1 반도체층(SM1)을 커버한다. 게이트 절연층(GI)은 유기 절연물 또는 무기 절연물로 이루어질 수 있다.
- [0099] 게이트 절연층(GI) 상에는 제1 게이트 전극(GE1)이 배치된다. 제1 게이트 전극(GE1)은 제1 반도체층(SM1)의 채널 영역(CA)에 대응되는 영역을 커버하도록 형성된다.
- [0100] 제2 게이트 전극(GE2) 상에는 층간 절연층(IL)이 배치된다. 층간 절연층(IL)은 제1 게이트 전극(GE1)을 커버한다. 층간 절연층(IL)은 유기 절연물 또는 무기 절연물로 이루어질 수 있다.
- [0101] 층간 절연층(IL)의 상에는 제1 소스 전극(SE1)과 제1 드레인 전극(DE1)이 배치된다. 제1 드레인 전극(DE1)은 게

이트 절연층(GI) 및 층간 절연층(IL)에 형성된 제1 콘택홀(CH1)에 의해 제1 반도체층(SM1)의 드레인 영역(DRA)과 접촉하고, 제1 소스 전극(SE1)은 게이트 절연층(GI) 및 층간 절연층(IL)에 형성된 제2 콘택홀(CH2)에 의해 제1 반도체층(SM1)의 소스 영역(SA)과 접촉한다.

- [0102] 제1 소스 전극(SE1) 및 제1 드레인 전극(DE1) 상에는 패시베이션층(PV)이 배치된다. 패시베이션층(PV)은 구동 박막 트랜지스터(TFT1)를 보호하는 보호막의 역할을 할 수도 있고, 그 상면을 평탄화시키는 평탄화층의 역할을 할 수도 있다.
- [0103] 패시베이션층(PV) 상에는 유기 전계 발광 소자(OEL)가 배치된다. 유기 전계 발광 소자(OEL)는 제1 전극(EL1), 제1 전극(EL1) 상에 배치된 제2 전극(EL2), 및 제1 전극(EL1) 및 제2 전극(EL2) 사이에 배치된 발광 유닛(LU)을 포함한다.
- [0104] 구체적으로, 패시베이션층(PV) 상에는 제1 전극(EL1)이 배치되고, 패시베이션층(PV) 및 제1 전극(EL1) 상에는 화소 정의막(PDL)이 배치된다. 화소 정의막(PDL)은 제1 전극(EL1)의 상면의 일부를 노출시킨다. 화소 정의막(PDL)은 이에 한정하는 것은 아니나, 금속-불소 이온 화합물을 포함할 수 있다.
- [0105] 화소 정의막(PDL) 및 제1 전극(EL1) 상에 발광 유닛(LU) 및 제2 전극(EL2)이 순차적으로 배치된다. 제1 전극(EL1)은 예를 들어 양극일 수 있다. 제1 전극(EL1)은 패시베이션층(PV)에 형성되는 제3 콘택홀(CH3)을 통해 구동 박막 트랜지스터(TFT1)의 제1 드레인 전극(DE1)에 연결된다.
- [0106] 제1 전극(EL1)은 도전성을 갖는다. 제1 전극(EL1)은 화소 전극 또는 양극일 수 있다. 제1 전극(EL1)은 투과형 전극, 반투과형 전극 또는 반사형 전극일 수 있다. 제1 전극(EL1)이 투과형 전극인 경우, 제1 전극(EL1)은 투명 금속 산화물, 예를 들어, ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide) 또는 ITZO(indium tin zinc oxide)를 포함할 수 있다. 제1 전극(EL1)이 반투과형 전극 또는 반사형 전극인 경우, 제1 전극(EL1)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 또는 금속의 혼합물을 포함할 수 있다.
- [0107] 제2 전극(EL2)은 공통 전극 또는 음극일 수 있다. 제2 전극(EL2)은 투과형 전극, 반투과형 전극 또는 반사형 전극일 수 있다.
- [0108] 제2 전극(EL2)이 투과형 전극인 경우, 제2 전극(EL2)은 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, BaF, Ba, Ag 또는 이들의 화합물이나 혼합물(예를 들어, Ag와 Mg의 혼합물)을 포함할 수 있다. 다만, 이에 의하여 한정되는 것은 아니며, 예를 들어, ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide) 또는 ITZO(indium tin zinc oxide)를 포함하는 것일 수도 있다.
- [0109] 도시하지는 않았으나, 제2 전극(EL2)은 보조 전극과 연결될 수 있다. 보조 전극은 당 기술분야에 알려진 재료라면 제한없이 채용될 수 있다. 예를 들어, 보조 전극은 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, BaF, Ba, Ag 또는 이들의 화합물이나 혼합물(예를 들어, Ag와 Mg의 혼합물)을 포함하는 것일 수 있다. 다만, 이에 의하여 한정되는 것은 아니고, 보조 전극은 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide) 또는 ITZO(indium tin zinc oxide)를 포함할 수도 있다. 예를 들어, 보조 전극은 제2 전극(EL2)과 연결되어, 제2 전극(EL2)의 저항값을 낮추는 역할을 수행할 수 있다.
- [0110] 제2 전극(EL2)이 반투과형 전극 또는 반사형 전극인 경우, 제2 전극(EL2)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, LiF/Ca, LiF/Al, Mo, Ti 또는 이들의 화합물이나 혼합물(예를 들어, Ag와 Mg의 혼합물)을 포함할 수 있다. 또는 상기 물질로 형성된 반사막이나 반투과막 및 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide) 등으로 형성된 투명 도전막을 포함하는 복수의 층 구조일 수 있다.
- [0111] 제1 전극(EL1) 및 제2 전극(EL2) 사이에 배치된 발광 유닛(LU)은 유기층일 수 있다. 발광 유닛(LU)은 제1 전극(EL1) 상에 배치된 정공 수송 영역, 정공 수송 영역 상에 배치된 발광층, 및 발광층 상에 전자 수송 영역을 포함할 수 있다. 정공 수송 영역, 발광층, 및 전자 수송 영역은 당 기술분야에 알려진 일반적인 것을 제한없이 채용할 수 있다.
- [0112] 정공 수송 영역은 복수의 서로 다른 물질로 이루어진 단일층의 구조를 갖거나, 제1 전극(EL1)으로부터 차례로 적층된 정공 주입층/정공 수송층, 정공 주입층/정공 수송층/정공 버퍼층, 정공 주입층/정공 버퍼층, 정공 수송층/정공 버퍼층 또는 정공 주입층/정공 수송층/전자 저지층의 구조를 가질 수 있으나, 이에 한정되는 것은 아니다.
- [0113] 발광층은 단일 물질로 이루어진 단일층, 복수의 서로 다른 물질로 이루어진 단일층 또는 복수의 서로 다른 물질

로 이루어진 복수의 층을 갖는 다층 구조를 가질 수 있다. 발광층은 호스트 및 도펀트를 포함할 수 있다.

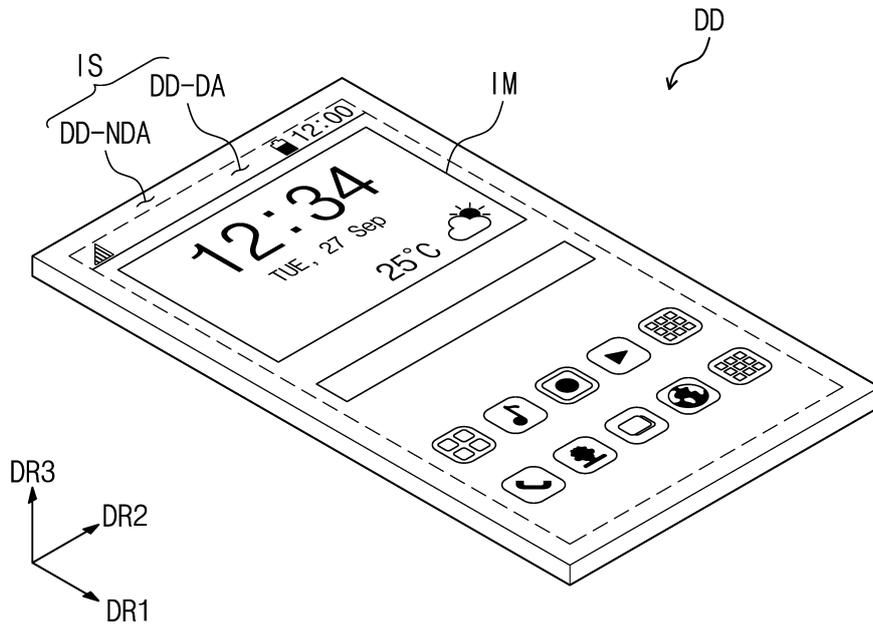
- [0114] 전자 수송 영역은 정공 저지층, 전자 수송층 및 전자 주입층 중 적어도 하나를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [0115] 전술한 봉지층(TFE)은 제2 전극(EL2) 상에 배치될 수 있으며, 예를 들어, 제2 전극(EL2)의 상면에 직접 배치될 수 있다.
- [0116] 도 12는 본 발명의 일 실시예에 따른 표시 장치의 개략적인 단면도이다.
- [0117] 도 1 및 도 12를 참조하면, 본 발명의 일 실시예에 따른 표시 장치(DD)는 제1 컬 방지 패턴(CP1)을 더 포함하는 것일 수 있다. 제1 컬 방지 패턴(CP1)은 표시 패널(DP)의 상면(DP-US)에 배치될 수 있다. 제1 컬 방지 패턴(CP1)은 윈도우 코팅층(WL)에 의해 커버될 수 있다. 표시 장치(DD)는 제1 컬 방지 패턴(CP1)을 포함함으로써, 윈도우 코팅층(WL)을 형성하는 과정에서 윈도우 코팅층(WL)의 경화 수축 및 윈도우 코팅층(WL) 내부에서의 열팽창 계수 차이에 의해서 발생할 수 있는 들뜸 현상 또는 컬(cur1) 현상을 방지할 수 있다.
- [0118] 표시 영역(DD-DA)은 발광 영역 및 비발광 영역으로 구분될 수 있고, 제1 컬 방지 패턴(CP1)은 비발광 영역에 중첩하게 배치되는 것이 바람직하다. 제1 컬 방지 패턴(CP1)은 증착, 스크린 프린팅 등의 방법에 의해서 형성될 수 있다. 제1 컬 방지 패턴(CP1)의 탄성 계수는 윈도우 코팅층(WL)의 제3 영역(도 4의 AR3)의 탄성 계수보다 큰 것일 수 있다.
- [0119] 도시하지는 않았으나, 본 발명의 일 실시예에 따른 표시 장치(DD)가 표시 패널(DP) 하면(DP-LS)에 직접 배치되는 베이스 코팅층(도 7, PL)을 포함하는 경우, 본 발명의 일 실시예에 따른 표시 장치(DD)는 표시 패널(DP)의 하면(DP-LS)에 배치되는 제2 컬 방지 패턴을 더 포함할 수 있다. 제2 컬 방지 패턴은 베이스 코팅층(도 7, PL)에 의해 커버될 수 있다.
- [0120] 본 발명의 일 실시예에 따른 표시 장치(DD)는 필요에 따라 추가 구성요소를 더 포함할 수 있다. 도시하지는 않았으나, 예를 들어, 표시 패널(DP)은 윈도우 코팅층(WL) 배치 시, 불순물 침투, 코팅성 저하, 공정 데미지(damage) 등을 방지하기 위해 최상층으로 질화규소(SiNx), 산화규소(SiOx), 질산화규소(SiOxNy), 리튬플루오라이드(LiF) 등의 무기물 또는 유기물을 포함하는 배리어층을 포함할 수 있다. 이 경우, 배리어층의 상면이 표시 패널(DP)의 상면(DP-US)이 될 수 있다.
- [0121] 본 발명의 일 실시예에 따른 표시 장치는 상부로 갈수록 탄성 계수가 커지는 영역을 포함하는 윈도우 코팅층을 표시 패널의 상면에 직접 배치한다. 점착 부재 없이 표시 패널의 상면에 바로 배치되는 종래의 윈도우 코팅층의 경우, 탄성 계수가 비교적 낮아 뒤틀림 시에는 유리하나 내구성이 약하다는 문제가 있다. 이러한 문제를 해결하기 위해, 윈도우 코팅층 상면에 하드 코팅층을 배치하는 구조가 제안되었으나, 윈도우 코팅층과 하드 코팅층 사이의 급격한 물성 차이(예를 들어, 탄성 계수 차이)로 인해 표면 변형 또는 박리 현상 등이 발생한다는 문제가 있다. 본 발명의 일 실시예에 따른 표시 장치는 표시 패널과 인접한 영역은 탄성 계수가 비교적 낮고, 표시 패널과 먼 영역은 탄성 계수가 비교적 높은 탄성 계수 구배를 갖는 윈도우 코팅층을 배치시켜, 우수한 가요성 및 내구성을 동시에 확보할 수 있다. 또한, 윈도우 코팅층이 탄성 계수가 상이한 복수 개의 층을 적층한 구조를 포함하는 것이 아니라 탄성 계수가 점차적으로 변하는 단일층 구조를 포함함으로써 급격한 탄성 계수 차이에 의한 층간 박리 현상 등의 문제점도 해결할 수 있다.
- [0122] 이상, 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징으로 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예는 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

**부호의 설명**

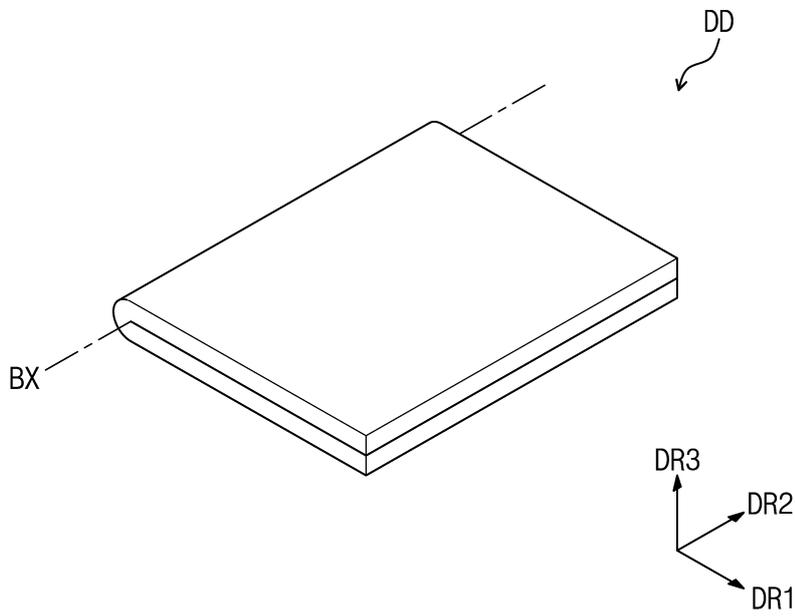
- [0123] WL: 윈도우 코팅층 DP: 표시 패널  
DP-US: 표시 패널의 상면 DP-LS: 표시 패널의 하면

도면

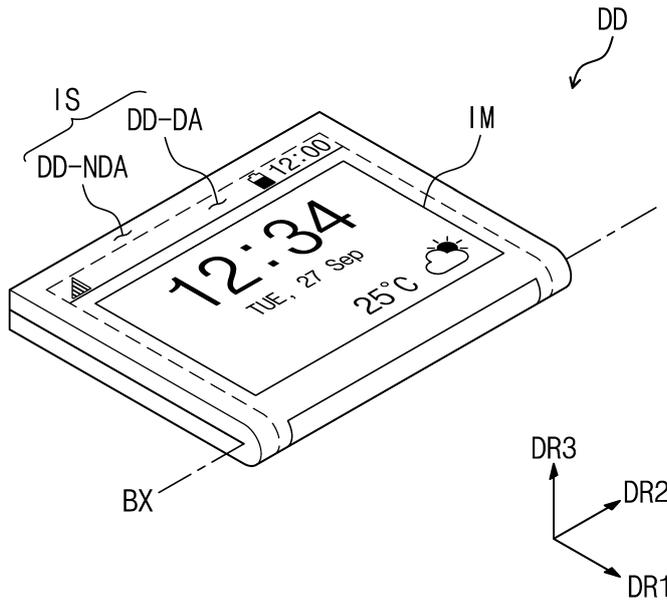
도면1



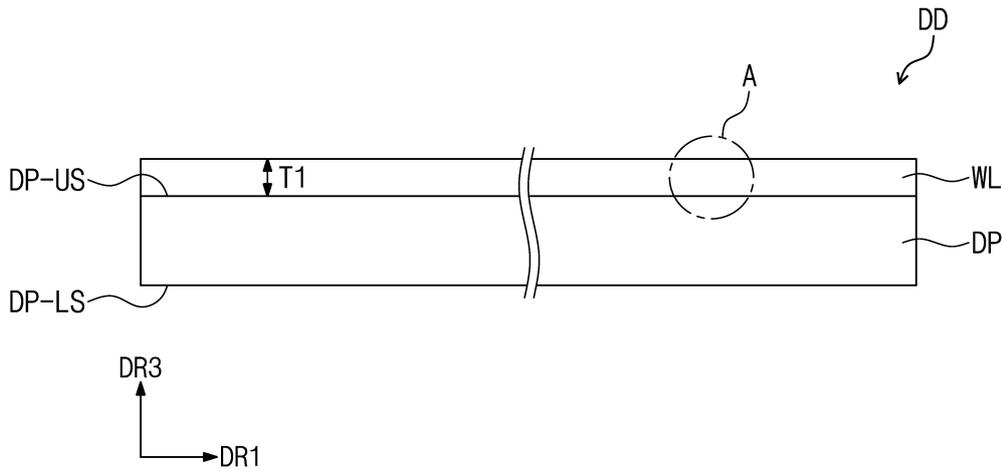
도면2a



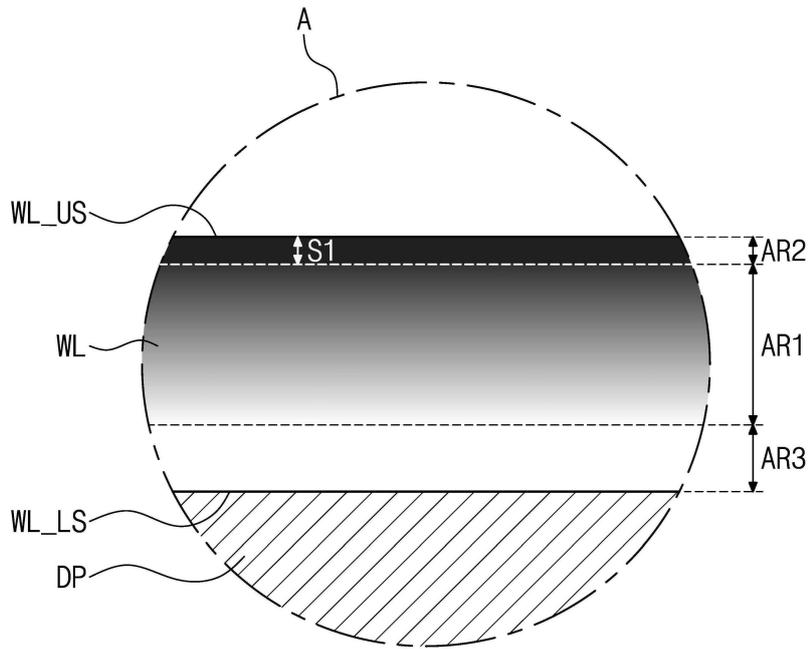
도면2b



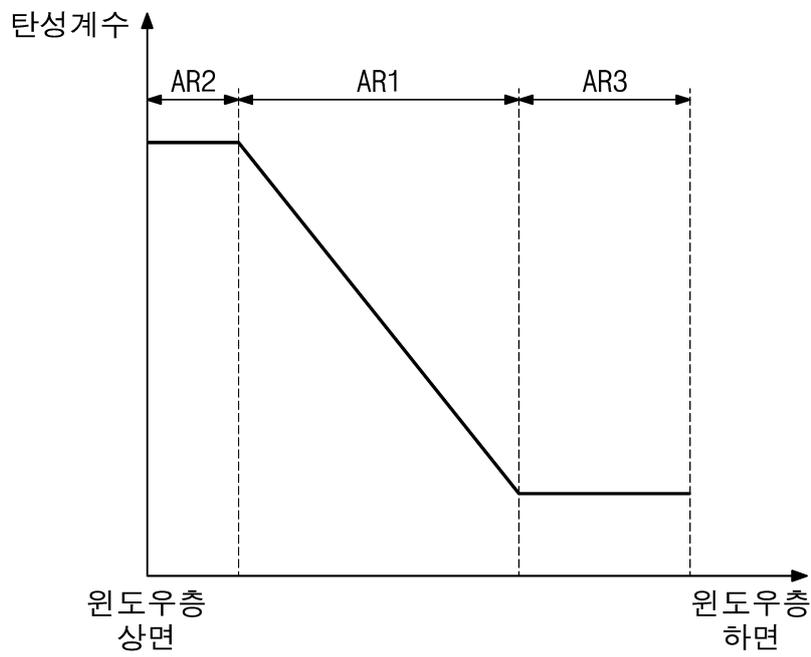
도면3



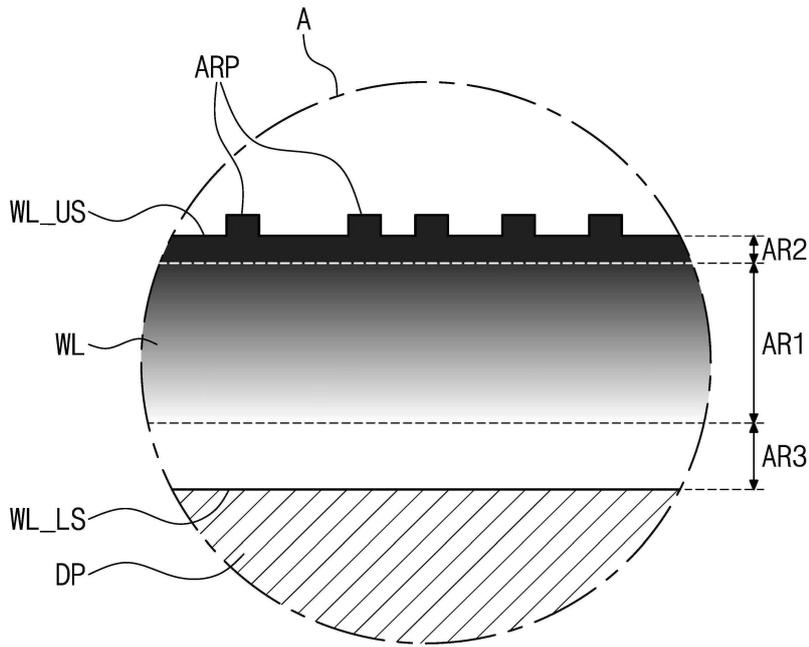
도면4



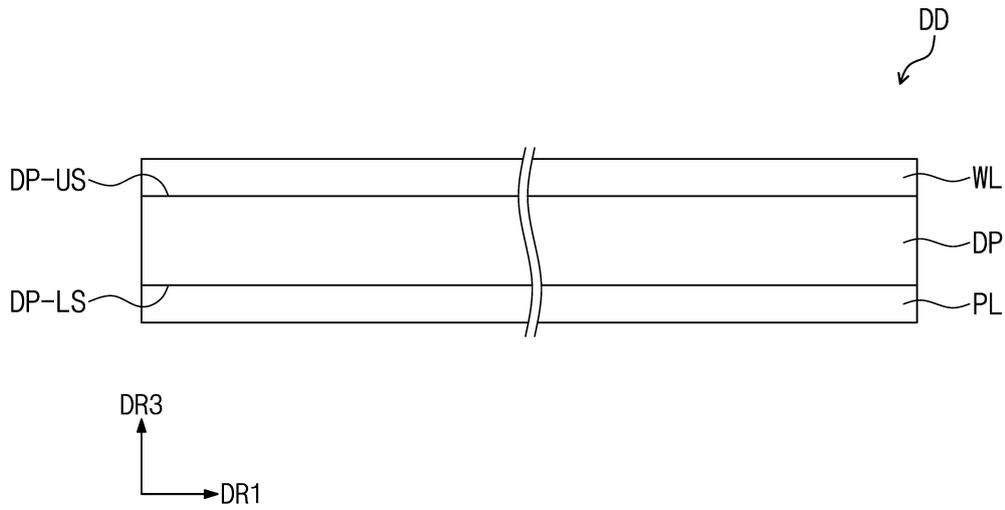
도면5



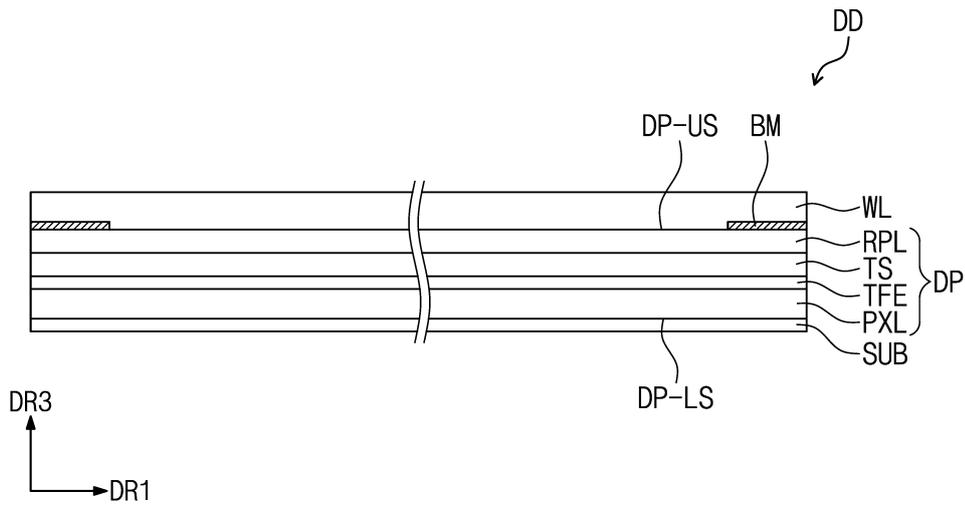
도면6



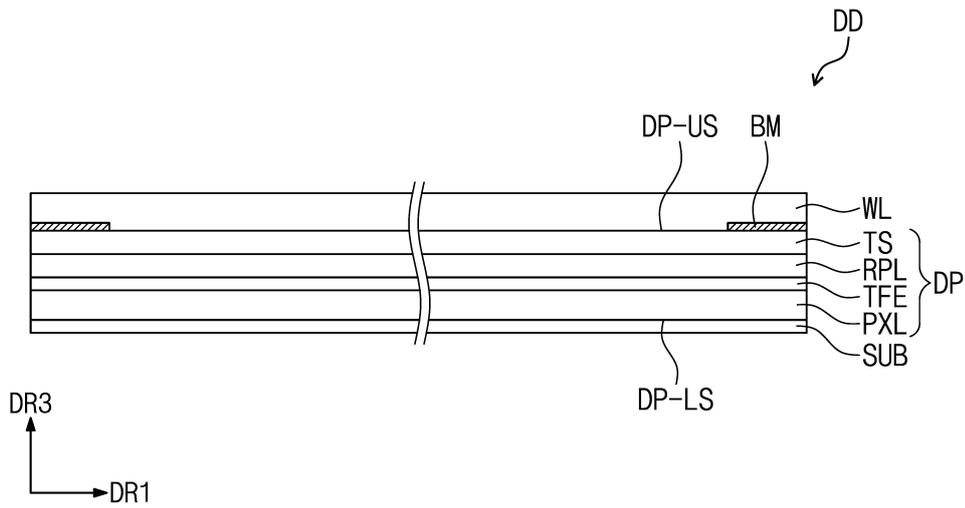
도면7



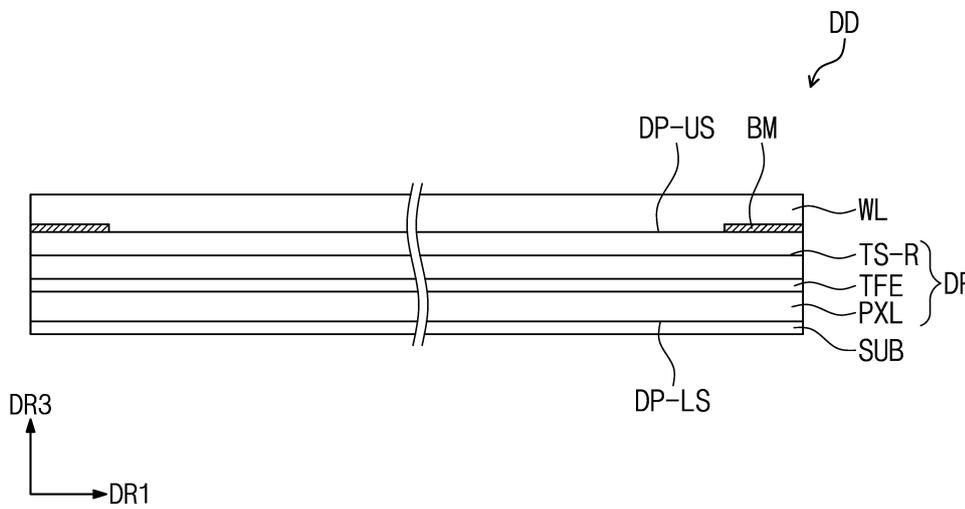
도면8a



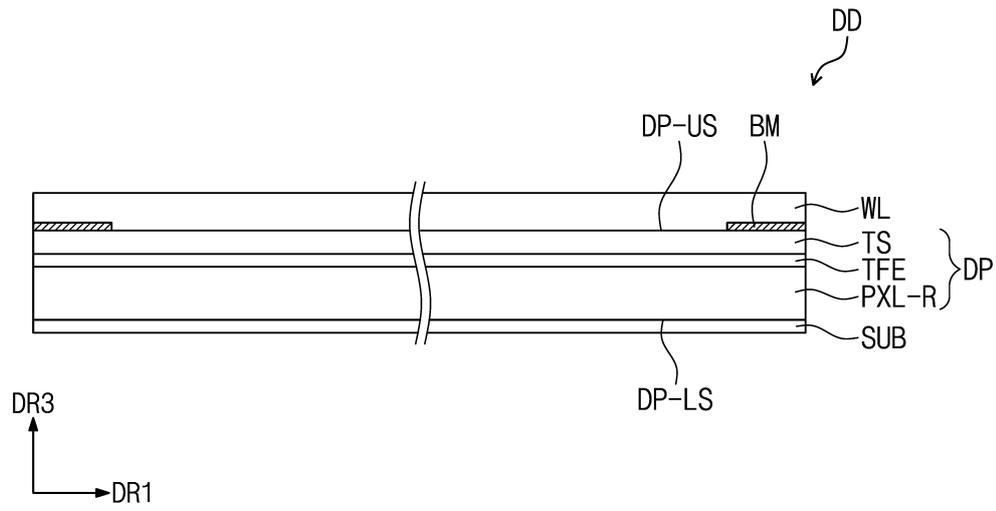
도면8b



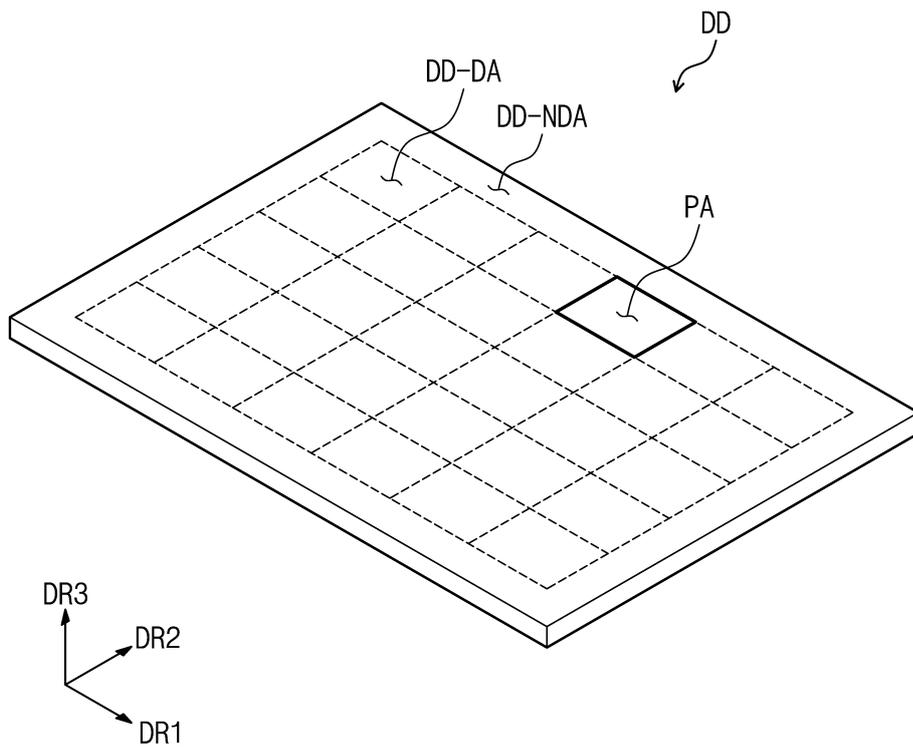
도면8c



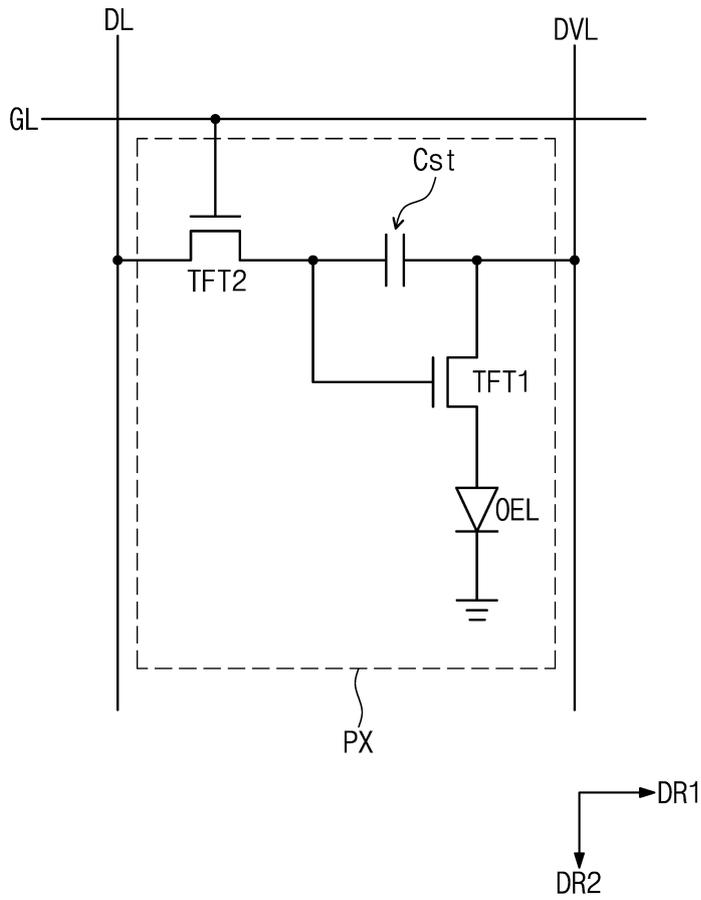
도면8d



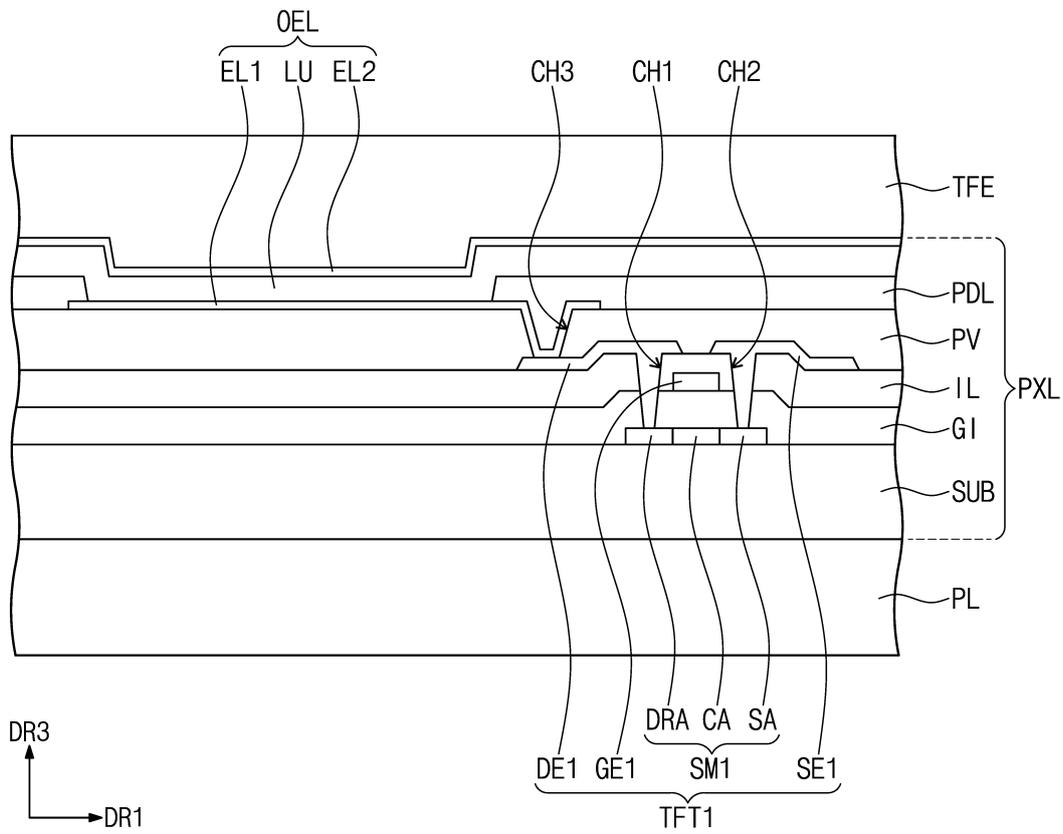
도면9



도면10



도면11



도면12

