



(12) 发明专利

(10) 授权公告号 CN 101803193 B

(45) 授权公告日 2016. 04. 13

(21) 申请号 200780100651. 6

(51) Int. Cl.

(22) 申请日 2007. 09. 24

H04L 7/00(2006. 01)

H03L 7/00(2006. 01)

(30) 优先权数据

11/859, 723 2007. 09. 21 US

11/859, 335 2007. 09. 21 US

11/859, 354 2007. 09. 21 US

(56) 对比文件

CN 1848682 A, 2006. 10. 18,

CN 1848682 A, 2006. 10. 18,

US 5459530 A, 1995. 10. 17,

US 5545941 A, 1996. 08. 13,

US 2007/0177704 A1, 2007. 08. 02,

(85) PCT国际申请进入国家阶段日

2010. 03. 17

(86) PCT国际申请的申请数据

PCT/US2007/079338 2007. 09. 24

审查员 武守秋

(87) PCT国际申请的公布数据

W02009/038588 EN 2009. 03. 26

(73) 专利权人 高通股份有限公司

地址 美国加利福尼亚

(72) 发明人 C·李 熊威 A·埃克巴勒

D·朱利安 P·莫纳

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 赵腾飞 王英

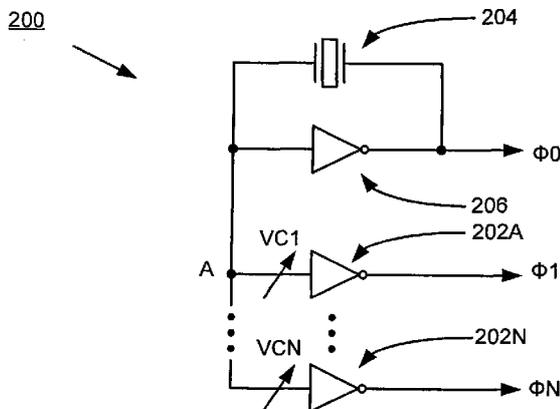
权利要求书5页 说明书15页 附图17页

(54) 发明名称

具有可调相位的信号发生器

(57) 摘要

输出信号的相位基于振荡信号与可调门限的比较。在此,对门限的调节导致对输出信号的相位的相应调节。例如,可调门限可以包括晶体管电路的偏压信号,从而将振荡信号作为输入提供给晶体管电路,并且晶体管电路的输出提供所述输出信号。在一些实施例中,这些相位调节技术可以用于提供一个或多个可调的多相位时钟。



CN 101803193 B

1. 一种用于提供输出信号的装置,包括:
  - 振荡器电路,被配置为提供振荡信号;
  - 比较器,被配置为将所述振荡信号与可调门限进行比较以提供所述输出信号;以及
  - 门限电路,被配置为产生所述可调门限以偏转所述输出信号的相位来跟踪另一信号的相位,并且其中,将所述输出信号与相位被跟踪的所述另一信号进行比较来判断是否需要通过调节所述可调门限来改变所述输出信号的相位,其中,所述装置进一步包括:
  - 至少一个另外的比较器,被配置为将所述振荡信号与至少一个另外的可调门限进行比较以提供至少一个另外的输出信号;
  - 其中,所述门限电路进一步被配置为:产生所述至少一个另外的可调门限以偏转所述至少一个另外的输出信号中每一个的相位,
  - 其中,所述装置进一步包括:
    - 数据存储器,被配置为存储一组可调门限值,该组可调门限值中的每一个与一不同相位偏移相关联;
    - 其中,所述门限电路进一步被配置为:选择该组可调门限值中的至少一个以偏转所述输出信号的相位。
2. 如权利要求 1 所述的装置,还包括:
  - 数据存储器,被配置为存储一组可调门限值,该组可调门限值中的每一个与所述输出信号的一不同相位偏移相关联;
  - 其中,所述门限电路进一步被配置为:选择所述可调门限值之一,以偏转所述输出信号的相位。
3. 如权利要求 1 所述的装置,其中:
  - 所述比较器包括具有可调判决门限的倒相器,所述可调判决门限决定了导致所述倒相器切换所述输出信号的极性的所述振荡信号的电平;并且
  - 对所述可调门限的调节改变所述判决门限。
4. 如权利要求 1 所述的装置,其中:
  - 所述比较器包括具有可调偏压的晶体管电路;并且
  - 对所述可调门限的调节是调节所述偏压。
5. 如权利要求 1 所述的装置,其中,所述振荡器电路包括与倒相器并行耦合的晶体振荡器。
6. 如权利要求 1 所述的装置,其中:
  - 所述门限电路在跟踪环中实现;并且
  - 所述跟踪环被配置为:偏转所述输出信号的相位以跟踪另一信号的相位。
7. 如权利要求 6 所述的装置,其中,所述另一信号包括从接收到的信号中恢复的时钟信号。
8. 如权利要求 1 所述的装置,其中,所述振荡器电路具有在 10 或更高数量级上的质量因子。
9. 如权利要求 1 所述的装置,还包括:
  - 数据恢复电路,被配置为基于所述输出信号来从超宽带脉冲中恢复数据。

10. 如权利要求 9 所述的装置,其中,所述超宽带脉冲与在 20%或更大数量级上的分数带宽、在 500MHz 或更大数量级上的带宽、或者在 20%或更大数量级上的分数带宽和在 500MHz 或更大数量级上的带宽两者相关联。

11. 一种用于提供输出信号的方法,包括以下步骤:

提供振荡信号;

将所述振荡信号与可调门限进行比较以提供所述输出信号;以及

产生所述可调门限以偏转所述输出信号的相位来跟踪另一信号的相位,并且其中,将所述输出信号与相位被跟踪的所述另一信号进行比较来判断是否需要通过调节所述可调门限来改变所述输出信号的相位,

其中,所述方法进一步包括:

将所述振荡信号与至少一个另外的可调门限进行比较以提供至少一个另外的输出信号;以及

产生所述至少一个另外的可调门限以偏转所述至少一个另外的输出信号中每一个的相位,并且

其中,所述方法进一步包括:

存储一组可调门限值,该组可调门限值中的每一个与一不同相位偏移相关联;

其中,产生所述至少一个另外的可调门限的步骤包括:选择该组可调门限值中的至少一个以偏转所述输出信号的相位。

12. 如权利要求 11 所述的方法,还包括以下步骤:

存储一组可调门限值,该组可调门限值中的每一个与所述输出信号的一不同相位偏移相关联;

其中,产生所述可调门限的步骤包括:选择所述可调门限值之一以偏转所述输出信号的相位。

13. 如权利要求 11 所述的方法,其中:

所述比较由具有可调判决门限的倒相器执行,所述可调判决门限决定了导致所述倒相器切换所述输出信号的极性的所述振荡信号的电平;并且

对所述可调门限的调节改变所述判决门限。

14. 如权利要求 11 所述的方法,其中:

所述比较由具有可调偏压的晶体管电路执行;并且

对所述可调门限的调节是调节所述偏压。

15. 如权利要求 11 所述的方法,其中,所述振荡信号由振荡器电路提供,所述振荡器电路包括与倒相器并行耦合的晶体振荡器。

16. 如权利要求 11 所述的方法,其中:

产生所述可调门限的步骤在跟踪环中实施;并且

所述跟踪环偏转所述输出信号的相位以跟踪另一信号的相位。

17. 如权利要求 16 所述的方法,其中,所述另一信号包括从接收到的信号中恢复的时钟信号。

18. 如权利要求 11 所述的方法,其中,用以提供所述振荡信号的振荡器电路具有在 10 或更高数量级上的质量因子。

19. 如权利要求 11 所述的方法,还包括以下步骤:

基于所述输出信号来从超宽带脉冲中恢复数据。

20. 如权利要求 19 所述的方法,其中,所述超宽带脉冲与在 20%或更大数量级上的分数带宽、在 500MHz 或更大数量级上的带宽、或者在 20%或更大数量级上的分数带宽和在 500MHz 或更大数量级上的带宽两者相关联。

21. 一种用于提供输出信号的装置,包括:

用于提供振荡信号的模块;

用于将所述振荡信号与可调门限进行比较以提供所述输出信号的模块;以及

用于产生所述可调门限以偏转所述输出信号的相位来跟踪另一信号的相位的模块,并且其中,将所述输出信号与相位被跟踪的所述另一信号进行比较来判断是否需要通过调节所述可调门限来改变所述输出信号的相位,

其中:

所述用于比较的模块:将所述振荡信号与至少一个另外的可调门限进行比较以提供至少一个另外的输出信号;并且

所述用于产生所述可调门限的模块:产生所述至少一个另外的可调门限以偏转所述至少一个另外的输出信号中每一个的相位,并且

所述装置进一步包括:

用于存储一组可调门限值的模块,该组可调门限值中的每一个与一不同相位偏移相关联;

其中,所述用于产生所述可调门限的模块:选择该组可调门限值中的至少一个以偏转所述输出信号的相位。

22. 如权利要求 21 所述的装置,还包括:

用于存储一组可调门限值的模块,该组可调门限值中的每一个与所述输出信号的一不同相位偏移相关联;

其中,所述用于产生所述可调门限的模块:选择所述可调门限值之一以偏转所述输出信号的相位。

23. 如权利要求 21 所述的装置,其中:

所述用于比较的模块包括具有可调判决门限的倒相器,所述可调判决门限决定了导致所述倒相器切换所述输出信号的极性的所述振荡信号的电平;并且

对所述可调门限的调节改变所述判决门限。

24. 如权利要求 21 所述的装置,其中:

所述用于比较的模块包括具有可调偏压的晶体管电路;并且

对所述可调门限的调节是调节所述偏压。

25. 如权利要求 21 所述的装置,其中,所述用于提供振荡信号的模块包括与倒相器并行耦合的晶体振荡器。

26. 如权利要求 21 所述的装置,其中:

所述用于产生所述可调门限的模块在跟踪环中实现;并且

所述跟踪环被配置为:偏转所述输出信号的相位以跟踪另一信号的相位。

27. 如权利要求 26 所述的装置,其中,所述另一信号包括从接收到的信号中恢复的时

钟信号。

28. 如权利要求 21 所述的装置,其中,所述用于提供振荡信号的模块具有在 10 或更高数量级上的质量因子。

29. 如权利要求 21 所述的装置,还包括:

用于基于所述输出信号来从超宽带脉冲中恢复数据的模块。

30. 如权利要求 29 所述的装置,其中,所述超宽带脉冲与在 20%或更大数量级上的分数带宽、在 500MHz 或更大数量级上的带宽、或者在 20%或更大数量级上的分数带宽和在 500MHz 或更大数量级上的带宽两者相关联。

31. 一种用于提供输出信号的装置,包括:

用于提供振荡信号的 ASIC;

用于将所述振荡信号与可调门限进行比较以提供所述输出信号的 ASIC;以及

用于产生所述可调门限以偏转所述输出信号的相位来跟踪另一信号的相位的 ASIC,

并且其中,将所述输出信号与相位被跟踪的所述另一信号进行比较来判断是否需要通过调节所述可调门限来改变所述输出信号的相位,

其中:

所述用于比较的 ASIC:将所述振荡信号与至少一个另外的可调门限进行比较以提供至少一个另外的输出信号;并且

所述用于产生所述可调门限的 ASIC:产生所述至少一个另外的可调门限以偏转所述至少一个另外的输出信号中每一个的相位,并且

所述装置进一步包括:

用于存储一组可调门限值的 ASIC,该组可调门限值中的每一个与一不同相位偏移相关联;

其中,所述用于产生所述可调门限的 ASIC:选择该组可调门限值中的至少一个以偏转所述输出信号的相位。

32. 一种耳机,包括:

振荡器电路,被配置为提供振荡信号;

比较器,被配置为将所述振荡信号与可调门限进行比较以提供输出信号;

门限电路,被配置为产生所述可调门限以偏转所述输出信号的相位来跟踪另一信号的相位,并且其中,将所述输出信号与相位被跟踪的所述另一信号进行比较来判断是否需要通过调节所述可调门限来改变所述输出信号的相位;以及

换能器,用于基于通过使用所述输出信号而提供的数据,来提供音频输出,

其中,所述耳机进一步包括:

至少一个另外的比较器,被配置为将所述振荡信号与至少一个另外的可调门限进行比较以提供至少一个另外的输出信号;

其中,所述门限电路进一步被配置为:产生所述至少一个另外的可调门限以偏转所述至少一个另外的输出信号中每一个的相位,

其中,所述耳机进一步包括:

数据存储器,被配置为存储一组可调门限值,该组可调门限值中的每一个与一不同相位偏移相关联;

其中,所述门限电路进一步被配置为:选择该组可调门限值中的至少一个以偏转所述输出信号的相位。

33. 一种手表,包括:

振荡器电路,被配置为提供振荡信号;

比较器,被配置为将所述振荡信号与可调门限进行比较以提供输出信号;

门限电路,被配置为产生所述可调门限以偏转所述输出信号的相位来跟踪另一信号的相位,并且其中,将所述输出信号与相位被跟踪的所述另一信号进行比较来判断是否需要通过调节所述可调门限来改变所述输出信号的相位;以及

用户接口,用于基于通过使用所述输出信号而提供的数据,来提供指示,

其中,所述手表进一步包括:

至少一个另外的比较器,被配置为将所述振荡信号与至少一个另外的可调门限进行比较以提供至少一个另外的输出信号;

其中,所述门限电路进一步被配置为:产生所述至少一个另外的可调门限以偏转所述至少一个另外的输出信号中每一个的相位,

其中,所述手表进一步包括:

数据存储器,被配置为存储一组可调门限值,该组可调门限值中的每一个与一不同相位偏移相关联;

其中,所述门限电路进一步被配置为:选择该组可调门限值中的至少一个以偏转所述输出信号的相位。

34. 一种用于无线通信的传感设备,包括:

振荡器电路,被配置为提供振荡信号;

比较器,被配置为将所述振荡信号与可调门限进行比较以提供输出信号;

门限电路,被配置为产生所述可调门限以偏转所述输出信号的相位来跟踪另一信号的相位,并且其中,将所述输出信号与相位被跟踪的所述另一信号进行比较来判断是否需要通过调节所述可调门限来改变所述输出信号的相位;以及

传感器,用于通过使用所述输出信号来提供要发送的数据,

其中,所述传感设备进一步包括:

至少一个另外的比较器,被配置为将所述振荡信号与至少一个另外的可调门限进行比较以提供至少一个另外的输出信号;

其中,所述门限电路进一步被配置为:产生所述至少一个另外的可调门限以偏转所述至少一个另外的输出信号中每一个的相位,

其中,所述传感设备进一步包括:

数据存储器,被配置为存储一组可调门限值,该组可调门限值中的每一个与一不同相位偏移相关联;

其中,所述门限电路进一步被配置为:选择该组可调门限值中的至少一个以偏转所述输出信号的相位。

## 具有可调相位的信号发生器

[0001] 相关申请的交叉参考

[0002] 本申请涉及同一日申请且共同拥有的 2007 年 9 月 21 日申请的题为“SIGNAL GENERATOR WITH ADJUSTABLE FREQUENCY”的美国专利申请 No. 11/859/723 和 2007 年 9 月 21 日申请的题为“SIGNAL GENERATOR WITH SIGNAL TRACING”的美国专利申请 No. 11/859, 354, 上述各申请的公开文本合并在此作为参考。

### 技术领域

[0003] 本申请整体涉及数据通信, 并且更具体地但非排他地, 涉及产生具有可调相位和 / 或频率的信号, 诸如时钟信号, 以及涉及产生跟踪另一信号的信号。

### 背景技术

[0004] 在一些应用中, 通信系统可以产生信号, 其中这些信号的频率和相位可以进行某种程度的调节。例如, 典型的接收机可以使用时钟信号来从接收到的信号中恢复数据。在此情况下, 时钟信号的频率和相位可以被同步到接收到的信号的频率和相位, 从而提高从接收到的信号中恢复数据的精确度。另外, 一些系统可以使用多相位时钟, 其中, 可以在不同的时间和 / 或对于不同的电路来使用不同的相位。

[0005] 在实践中, 可能需要进行与例如复杂度、功耗和成本相关的令人不满意的折中来提供具有令人满意的频率和相位质量的信号。例如, 超宽带通信系统可以使用非常窄的脉冲以及较高的工作循环 (duty cycling) 来减小相关收发机组件的功率需求。在此, 对接收到的数据进行恢复的有效性部分地取决于对接收到的脉冲的时序的跟踪。然而, 由于使用了相对窄的脉冲宽度, 用来提供足够高的跟踪性能的同步与跟踪结构可能较为复杂且不令人满意。例如, 在一些实现方式中, 同步与跟踪电路可以包括锁相环或某种形式的压控振荡器电路, 用来产生具有适当频率和 / 或相位 (例如, 在多相位系统中的不同时钟相位) 的信号。另外, 在一些实现方式中, 同步与跟踪电路可以包括高频振荡器和高频锁相环 (“PLL”) 或者延时锁定环 (“DLL”)。在该情况中, 可以对上述 PLL/DLL 的工作频率进行选择以使 PLL/DLL 为跟踪和获取控制信号提供足够的分辨率。

[0006] 在实践中, 上述技术可能相对复杂且可能消耗相对大量的功率。因此这些技术在很多应用中是不适当的。

### 发明内容

[0007] 以下是本发明的示例性实施例的概述。应该理解, 本文对术语“实施例”的任何指代都指的是本发明的一个或多个实施例。

[0008] 本发明在一些实施例中涉及用于相对低复杂度的系统的信号产生方案。上述系统可以包括: 例如, 可在超宽带应用中使用的接收机。

[0009] 本发明在一些实施例中涉及用于产生一个或多个信号的电路, 其中, 可以调节每个信号的频率和 / 或相位。例如, 一些实现方式涉及相对低复杂度的可调的多相位时钟发

生器。在此,时钟发生器可以使用低频振荡器,其所具有工作频率在由相关设备(例如接收机)所处理的脉冲的脉冲重复频率的数量级上。类似地,一些实现方式涉及相对低复杂度的同步与跟踪电路,其使用的振荡器的工作频率在由该电路所处理的脉冲的脉冲重复频率的数量级上。

[0010] 有利的是,具有这种电路的设备可以较为不复杂,可以消耗较少的功率,并且可以比使用诸如 PLL 或 DLL 之类的常规时钟提供方案的设备具有更低的实现成本。这种电路在诸如超宽带之类的应用中尤其有利,在此情况中,可能非常希望设备的尺寸相对小,具有非常低的功耗并且具有非常低的成本。

[0011] 在一些实施例中,时钟发生器产生可调相位输出信号,其中该输出信号的相位是基于振荡信号与可调门限(例如可调参考信号)之间的比较的。在此情况中,对门限的调节导致对输出信号的相位的相应调节。例如,在一些实现方式中,该可调门限包括用于晶体管电路的可调偏压信号,其中将振荡信号作为输入提供给该晶体管电路,并且该晶体管电路的输出提供了所述输出信号。上述技术可以用于一个或多个信号发生器电路来提供一个或多个可调的多相位时钟。

[0012] 在一些实施例中,信号发生器产生输出信号,其中,通过短暂地调节振荡信号的频率来调节该输出信号的频率和/或相位。例如,在一些实现方式中,可以在一个短时间段内调节振荡信号的频率,以实现输出信号的相位的轻微改变(偏转)。另外,在一些实现方式中,以重复的方式对振荡信号的频率进行短暂的改变,以便提供所具有的有效频率位于两个基线频率值之间的输出信号。在一些实施例中,通过选择性地将一个或多个电抗电路耦合到振荡器电路和/或通过改变一个或多个电抗电路的电抗,来调节振荡信号的频率。

[0013] 在一些实施例中,调节一个或多个输出信号的频率和相位以跟踪一个或多个输入信号。在此,调节至少一个控制信号以控制用以得到所述输出信号的振荡信号的频率。另外,基于振荡信号与相关的可调门限之间的比较来调节每个输出信号的相位。

## 附图说明

[0014] 参照下列详细描述、附带的权利要求和附图,能够更加充分地理解本发明的上述和其他特征、实施例和优点,其中:

[0015] 图 1 是无线通信系统的几个示例性实施例的简化框图;

[0016] 图 2 是被配置为提供多相位信号的信号发生器电路的几个示例性实施例的简化图;

[0017] 图 3 是示出了可以如何提供多相位信号的一个实例的简化时序图;

[0018] 图 4 是被配置为提供多相位信号的信号发生器电路的几个示例性实施例的简化图;

[0019] 图 5 是被配置为提供多相位信号的信号发生器电路的几个示例性实施例的简化图;

[0020] 图 6 是可以被执行以提供至少一个多相位信号的操作的几个示例性实施例的流程图;

[0021] 图 7 是被配置为提供可调相位和/或频率的信号的信号发生器电路的几个示例性实施例的简化图;

[0022] 图 8 是被配置为提供可调相位和 / 或频率的信号的信号发生器电路的几个示例性实施例的简化图；

[0023] 图 9 是可以被执行以偏转 (skew) 信号相位的操作的几个示例性实施例的流程图；

[0024] 图 10 是示出信号相位的示例性偏斜的简化时序图；

[0025] 图 11 是可以被执行以调节信号的有效频率的操作的几个示例性实施例的流程图；

[0026] 图 12 是示出了信号的有效频率的示例性调节的简化时序图；

[0027] 图 13 是示出示例性异相信号的简化时序图；

[0028] 图 14 是跟踪环的几个示例性实施例的简化方框图；

[0029] 图 15 是跟踪环电路的几个示例性实施例的简化方框图；

[0030] 图 16 是可以被执行以跟踪至少一个信号的操作的几个示例性实施例的流程图；

[0031] 图 17 是通信系统的几个示例性实施例的简化方框图；

[0032] 图 18 是通信组件的几个示例性实施例的简化方框图；

[0033] 图 19-21 是被配置为提供在此所公开的一个或多个信号的装置的几个示例性实施例的简化方框图。

[0034] 根据普通实践,附图中所绘制的各个特征可能并非按比例绘制的。因此,各个特征的尺寸可能是为了清晰而被随意地放大或缩小。另外,其中一些附图可能为了清晰而被简化。因此,附图可能并非绘制出给定装置(或设备)或方法的全部组件。最后,在整个说明书和附图中用类似的参考数字表示类似的特征。

### 具体实施方式

[0035] 以下描述本发明的各个实施例。应该理解,本文的教导可以以各种形式体现,并且本文中公开的任意具体结构、功能或结构与功能两者都仅是说明性的。根据本文的教导,本领域普通技术人员应该认知到,本文中公开的一个实施例可以独立于任何其他实施例来实现,并且这些实施例中的两个或更多个可以以各种方式进行组合。例如,可以使用本文阐述的任意数量个实施例来实现装置或实施方法。另外,可以使用其他结构、功能或结构与功能作为本文阐述的一个或多个实施例的补充或替代来实现所述装置或实施所述方法。作为以上的一个实例,在一些实施例中,装置可以包括比较器,其被配置为将振荡信号与可调门限进行比较以提供具有可调相位的输出信号。另外,在一些实施例中,上述比较器可以在提供跟踪另一信号的信号的装置中实现。

[0036] 图 1 示出了通信系统 100 的几个示例性实施例,其中,无线设备 102 与无线设备 104 通信。具体而言,图 1 示出了设备 102 的发射通路的几个组件 106 和 108,以及设备 104 的接收通路的几个组件 110 和 112。

[0037] 结合信号的发射与接收,设备 102 和 104 可以产生具有可调频率和 / 或相位的信号。例如设备 102 可以使用时钟发生器 114,其产生一个或多个可调相位的时钟信号。上述信号可以用于例如同步通过设备 102 的发射通路的数据流。

[0038] 设备 104 的接收通路可以使用类似的时钟发生器 116。在此,时钟发生器 116 可以产生一个或多个多相位时钟信号,这些信号可以用于将主接收时钟与接收到的信号进行同

步。例如,在双向通信过程中,发射机主时钟和接收机主时钟可能在时间上没有对准。如以下将会更详细论述的,由此可以在同步与跟踪电路 118 中使用可调频率 / 相位时钟发生器 116 来提供接收时钟信号,该接收时钟信号在频率和相位上与接收到的数据信号同步。

[0039] 时钟发生器 116 提供的多相位时钟信号还可以在信号获取过程中使用。例如,可以结合搜索算法来使用可调相位信号(例如,在假设测试期间),以找到接收时钟信号的正确相位偏移。在此,应该认识到,接收到的信号的相位可能是未知的。因此,设备 104 可以以相对小的步长来调节接收时钟信号的相位,从而在每个相位值上,设备都试图锁定到接收到的信号上。如以下将要进一步论述的,本文公开的时钟发生器可以提供一种有效的机制来提供一系列相位偏移。

[0040] 此外,在一些实现方式中,无线设备(例如设备 102 或 104)可以向多个无线设备进行发送并从多个无线设备进行接收,并且其中各个无线设备的主时钟的相位可能是不同的。在此,可能希望易于切换本地时钟的相位来匹配与所述多个无线设备相关联的不同时钟相位。例如,设备 104 可以在从一个无线设备进行接收时选择一个本地相位,而当从另一个无线设备进行接收时选择另一个本地相位。如以下更详细论述的,本文公开的时钟发生器可以提供一种有效的机制来提供多个时钟相位。

[0041] 考虑到以上内容,现在将更为详细地论述几个示例性信号发生器装置和操作。应该理解,以下所述的具体组件和操作仅用于举例说明的目的,并且根据本文的教导所构造的装置可以使用其他组件并且可以结合其他类型的操作来使用。

[0042] 图 2 使出了信号发生器电路 200(例如时钟发生器)的示例性实施例,该信号发生器电路 200 可以被配置为产生具有可调相位的至少一个输出信号。具体而言,电路 200 可以在一个或多个分支上提供输出信号,其由输出信号  $\Phi 1-\Phi N$  表示。在此,每个分支都包括可调相位电路,分别由 202A-202N 表示。

[0043] 如图 2 所示,在一些实现方式中,可以使用相对简单的振荡器电路来实现信号发生器。例如,振荡器电路可以包括晶体振荡器 204,其以并联方式耦合到缓冲器、高质量放大器或某种其他合适的器件 206。在一些实现方式中,器件 206 包括倒相器。振荡器电路产生输出信号(例如,方波时钟信号),在图 2 中表示为  $\Phi 0$ 。

[0044] 在一些实现方式中,本文公开的振荡器电路(例如包括振荡器 204 和倒相器 206 的电路)可以具有相对高的质量因子(一般称为电路的“Q”)。在一些实施例中,高 Q 的信号可以基本上不具有谐波分量(例如,该信号基本上是单调的)。从而,可以通过使用高 Q 的信号来获得相位的相对准确的变化(如以下所述的),这是因为这种信号基本上没有抖动。在一些实现方式中,振荡器电路的质量因子可以是 10 甚至更高数量级的。

[0045] 电路 202A-202N 产生的输出信号  $\Phi 1-\Phi N$  的相位分别被控制信号 VC1-VCN 所偏转。因此,输出信号  $\Phi 1-\Phi N$  中给定的一个的相位可以独立于任何其他输出信号的相位来设定。另外,输出信号  $\Phi 1-\Phi N$  的相位可以与振荡器电路的输出信号  $\Phi 0$  的相位不同。

[0046] 图 3 示出了几个波形,其以简化的方式示出了控制信号 VC1-VCN 与输出信号  $\Phi 0-\Phi N$  之间的示例性关系。顶部的波形示出由振荡器 204 产生并提供给电路 202A-202N 的输入端的类似正弦的信号 A。顶部的波形还示出了几个示例性判决电平,由水平线 302A、302B 和 302N 来表示。

[0047] 接下来的下一个波形以简化的形式示出了输出信号  $\Phi 0$ 。该波形还示出了 :输出

信号  $\Phi_0$  从低电平变为高电平或者从高电平变为低电平的时刻（由垂直线 304A 表示）是基于器件 206 的判决电平的。在该示例中，该判决电平由水平线 302A 表示。换言之，器件 206 在输入信号 A 与判决电平 302A 交叉时在输出信号  $\Phi_0$  上产生变换。

[0048] 输出信号  $\Phi_1$  的波形示出了该信号可以被设置为在输入信号 A 与另一不同判决电平（例如判决电平 302B）交叉时进行变换。该判决点由垂直线 304B 表示。在此情况中，控制信号 VC1 的值控制电路 202A 的判决电平。判决电平的改变进而导致电路 202A 的倒相器更早或更晚触发。

[0049] 以类似的方式，输出信号  $\Phi_N$  的波形示出了该信号可以被设置为在输入信号 A 与再另一个判决电平（例如判决电平 302N）交叉时进行变换。该判决点由垂直线 304N 表示。在此，控制信号 VCN 的值控制电路 202N 的判决电平。

[0050] 可以以各种方式实现可调相位电路（例如，电路 202A 和 202N）。例如，可调相位电路可以包括比较器，其将输入信号（例如输入信号 A）的电平与可调门限（例如可调参考信号）进行比较。上述比较器可以采用各种形式，包括：例如，具有可调判决门限的缓冲器（倒相器）、具有可调偏压的晶体管电路、运算放大器、或基于输入信号的电平来作出切换判决的一些其他电路，其中使用门限来控制该切换判决。

[0051] 图 4 示出了一个示例，其中，采用控制信号 VC 形式的可调门限控制晶体管电路 400（例如倒相器）的输出信号  $\Phi_N$  的相位。在该示例中，控制信号 VC 经由电阻器 402 耦合到晶体管 404A 和 404B 的栅极，用来控制晶体管电路 400 的偏压电平。晶体管电路 400 的偏压电平进而决定了晶体管电路 400 的切换判决电平。因此，采用与图 3 所示的类似的方式，当输入信号 A 与晶体管电路 400 的该判决电平交叉时，在输出信号  $\Phi_N$  处提供转换。

[0052] 如图 4 所示，在一些实现方式中，来自振荡器电路的信号（例如输入信号 A）经由电容元件（例如电容器）406 而 AC 耦合到晶体管 404A 和 404B 的栅极。这样，可以将振荡器电路与晶体管电路 400 去耦，从而减小晶体管电路 400 对振荡器电路造成的任何潜在负载。

[0053] 参考图 5，在一些实现方式中，信号发生器 500 可以包括门限电路 502，其具有或者访问查询表或者一些其他合适的数据结构 504（例如存储在数据存储器中）以便定义信号发生器 500 的一个或多个输出信号相位。例如，查询表 504 可以包括表示一个或多个门限值的信息（例如控制电压条目 VC1-VCN），其可以与一个或多个相位条目  $\Delta\Phi-N\Delta\Phi$  相关联。在此，对特定控制电压的选择可以提供由符号  $\Delta\Phi$  所表示的期望的相位偏移。所存储的信息可以采用各种形式。例如，在一些实现方式中，所存储的信息可以包括门限的实际取值。在其他实现方式中，所存储的信息可以包括偏移值（例如相对于在查询表 504 中的相邻值的偏移值）。

[0054] 在图 5 的示例中，振荡器电路 506 产生振荡信号（例如，类似于图 2 中的信号 A），该振荡信号被一个或多个相位调节器 508A-508N（统称为“相位调节器 508”）进行相位延迟。在此情况下，可以基于查询表 504 的一个或多个条目来控制由每个相位调节器 508 产生的输出信号（例如输出信号  $\Phi_1-\Phi_N$ ）的相位。

[0055] 在一个给定设备可以有效地与多个设备同时通信的实现方式中，可以有利地使用查询表 504 或其他类似结构。例如，在一些实现方式中，超宽带接收机可以同时从多个不同的发射机接收脉冲流，其中，每个脉冲流都使用相对高的脉冲间工作循环。在此情况下，接

收机可能持续地在多个不同脉冲流之间进行切换（在逐个脉冲的基础上），以便恢复由这些不同发射机所发射的脉冲。由此，接收机可以在查询表 504 中存储用于每个脉冲流的相位信息，并且一旦接收机选择从其中一个给定的脉冲流接收脉冲，就访问其中一个条目。

[0056] 查询表 504 可以以各种方式实现。例如，在一些实现方式中，查询表 504 可以包括 I/O 寄存器，从而对特定寄存器地址的选择导致该 I/O 寄存器输出给定的信号电平。或者，在一些实现方式中，可以简单地将查询表信息存储在数据存储器中。在此情况下，每个相位调节器 508 都可以被配置为具有来自查询表 504 的一个适当的值，以便设置该相位调节器的相位。

[0057] 在一些实现方式中，查询表 504 中的条目可以由控制电路来提供，该控制电路决定应该被放置在查询表 504 中的值。例如，在电路 500 被包含在跟踪环中的实现方式中，当跟踪环同步到一个给定信号时，跟踪环可以将一个与该跟踪环已经与之同步的特定信号相关联的条目放置在查询表 504 中。这样，在跟踪环需要与该信号重新进行同步的情况下，跟踪环可以查询在查询表 504 中所存储的对应值。

[0058] 在一些实现方式中，查询表 504 可以被配置为向任何相位调节器 508 提供任何控制电压条目。例如，可以用任何控制电压 VC1-VCN 来配置相位调节器 508A。类似地，可以用任何控制电压 VC1-VCN 来配置相位调节器 508N。

[0059] 在一些实现方式中，查询表 504 可以被配置为向相应的一个相位调节器 508 提供一个特定的控制电压条目。例如，可以将控制电压 VC1 提供给相位调节器 508A，而将控制电压 VCN 提供给相位调节器 508N。这种实现方式可以用来提供例如多相位时钟总线，其中输出信号  $\Phi 1-\Phi N$  包括该多相位时钟总线的每个脚。

[0060] 鉴于以上所述内容，应该理解，信号发生器可以在各种应用中使用。例如，使用单个可调相位分支（例如  $\Phi 1$ ）的信号发生器可以用来产生时钟信号，从而可以按照需要，通过调节控制电压 VC1 来选择性地偏转该时钟信号的相位。另外，使用几个相位分支（例如  $\Phi 1-\Phi N$ ，其中 N 是相位分支的数量）的信号发生器可以提供几个信号，其中每个信号具有由控制电压 VC1-VCN 中相应的一个所定义的不同相位。如上所述，这种配置可以用来提供多相位时钟总线。

[0061] 现在将结合图 6 的流程图来描述信号发生器（例如电路 200）的示例性操作。为了方便起见，图 6 的操作（或者本文所述的或所教导的任何其他操作）可以被描述为由特定组件（例如电路 200）来执行。然而应该理解，这些操作可以由其他类型的组件来执行，并且可以使用不同数量的组件来执行。还应理解，在某个给定的实现方式中可能不使用本文所述的一个或多个操作。

[0062] 如方框 602 所示，信号发生器可以可选地定义一个或多个门限值或者其他合适的信息（例如控制电压），以便定义用来偏转一个或多个输出信号的相位的一个或多个可调门限（例如参考信号）。在方框 604，信号发生器提供振荡信号。该振荡信号可以包括例如图 2 的输入信号 A。输出信号发生器（例如比较器）将该振荡信号与该一个或多个可调门限进行比较，以便提供一个或多个输出信号（方框 606）。在方框 608，在某个时刻，门限发生器（例如电路 502）可以选择一个或多个新的门限值来调节这些门限。因此，在方框 610，每个输出信号的相位作为对相应门限进行调节的结果而被偏转。如方框 612 所示，随后可以在相应的电路中使用每个输出信号来提供期望的信号处理。例如，如以下在一些实现方

式中更为详细的论述,输出信号可以包括用来从接收到的信号中恢复数据的时钟信号。

[0063] 现在参考图 7 和 8,在一些实施例,振荡器电路所产生的信号的频率可以通过重新配置耦合到该振荡器电路的电抗电路来改变。例如,可以将控制电路配置为动态地改变振荡器电路的电容和 / 或电感,从而改变振荡器电路的工作频率。图 7 示出了一个示例,其中可以选择性地将一个或多个电抗元件耦合到振荡器或者从振荡器断开,从而导致振荡器电路的电容和 / 或电感的改变。相对照地,图 8 示出了一个示例,其中将可调电抗元件耦合到振荡器电路,从而可以调节这些组件中每一个的电抗,以导致振荡器电路的电容和 / 或电感的改变。

[0064] 在图 7 中,包含控制信号发生器 702 的控制电路可以控制 (例如由虚线 704 表示) 电抗电路的一个或多个开关 706,其中这些开关 706 用于选择性地将可变电抗耦合到振荡器电路 708。电抗电路可以包括例如一个或多个电容元件 (例如电容器) 710、一个或多个电感元件 (例如电感器) 712、或者一个或多个电容元件 710 与一个或多个电感元件 712 的组合。在此,每个开关 706 可以包括可由控制信号 704 进行控制以便选择性地连通或断开电抗电路的电信号路径的晶体管或一些其他合适的器件。

[0065] 在图 8 中,包含控制信号发生器 802 的控制电路可以驱动 (例如由虚线 804 表示) 耦合到振荡器电路 806 的可变电抗组件的控制输入。如图 8 中点线 808 所示,在一些实现方式中,可变电抗组件可以包括一个或多个可变电容元件 810、一个或多个可变电感元件 812、或者一个或多个可变电容元件 810 与一个或多个可变电感元件 812 的组合。在此情况下,控制信号的幅度或一些其他特性可以影响每个可调电容元件或可调电感元件的内部电路,这又进而会分别导致该可调电容元件或该可调电感元件的有效电容或电感的改变。

[0066] 在一些方案中,由振荡器电路产生的振荡信号的频率和 / 或相位可以通过短暂地重新配置与该振荡器电路相关联的电抗电路来进行调节。例如,用于控制电抗电路的配置的控制信号可以被相对快速地来回切换,从而导致振荡器电路的电容和 / 或电感的短暂改变。电路的电抗的这种短暂改变进而导致振荡信号的频率的短暂改变。

[0067] 现在参考图 9-12,信号发生器可以使用频率的短暂改变来改变振荡信号的相位或频率。具体而言,图 9 描述了几个示例性操作,其可以用来通过按照图 10 中所示短暂地改变信号的频率来改变信号的相位。图 11 描述了几个示例性操作,其可以用来通过按照图 12 所示重复地造成信号的频率的短暂改变来改变信号的频率。

[0068] 首先参考图 9,如方框 902 和 904 所示,可以将振荡器电路耦合到一个或多个可重新配置的电抗元件,从而可以通过重新配置这些电抗元件来改变振荡器电路的振荡信号输出的频率。作为一个示例,可以如图 7 或图 8 所示来配置振荡器电路,从而可以通过使用一个或多个控制信号来控制振荡输出信号的频率。

[0069] 如方框 906 所示,控制信号的短暂改变可以被定义为造成输出信号的相位的期望变化。例如,最初可以将控制信号设定为原始值,然后在一个相对短的时间段内改变为另一个值,随后变回该原始值。如方框 908 所示,控制信号的这种短暂改变导致振荡器电路的频率的短暂改变,这进而又导致输出信号的时序的偏移。

[0070] 图 10 中示出了这种相位偏移操作的简化时序图。如时间段 1002 与 1004 的比较所示,可以观察到,控制信号的幅度的改变已经造成了振荡信号的频率的相应改变。由此,在控制信号返回到其原始值之后,振荡信号的相位已经被相对于振荡信号的原始相位进行

了调节（例如在该示例中为被延迟）。

[0071] 在图 10 的示例中，在比振荡信号的时间周期短的一个时间段内调节控制信号。然而应该理解，在其他方案中，可以在比图 10 所示的时间段更长或更短的时间段（例如几个周期或者更短）内调节控制信号的值。

[0072] 现在参考图 11，在一些实现方式中，可以以重复的方式短暂地改变一个或多个控制信号，以调节振荡信号的有效频率。例如，这种实现方式可以用于提供所具有的有效频率位于振荡器电路可提供的两个离散（例如基线）频率值之间的振荡信号。例如，如方框 1102 和 1104 所示，可以将振荡器电路耦合到一个或多个可重新配置的电抗元件，由此可以通过按照以上所述重新配置这些电抗元件来改变振荡器电路的振荡信号输出的频率。然而在一些情况中，电抗可能通常是以离散的步骤改变的。例如，在图 7 的电路中，基于开关 706 的操作，工作频率可以从一个离散频率值改变为另一个离散频率值。然而在一些方案中，可能希望提供位于这些离散频率值之间的工作频率。

[0073] 如图 11 的方框 1106 所示，由此可以将控制信号的一系列短暂改变定义为提供输出信号的频率的期望改变。例如，在方框 1108，可以以相对快的速度将控制信号在两个或更多个值之间重复地进行切换。由此，输出信号的频率就可以被重复地从一个瞬间频率切换到另一个瞬间频率，其中这些瞬间频率基于控制信号的值。由此，输出信号的频率的这些短暂改变就会提供所具有的有效频率位于上述多个瞬间频率之间某位置的输出信号。

[0074] 图 12 中示出了这种频率偏移操作的简化时序图。在此，波形 1202 表示与控制信号 1206 的一个值（例如高值）相关联的瞬间频率。相反，波形 1204 示出与控制信号 1206 的另一个值（例如低值）相关联的瞬间频率。

[0075] 与输出信号（以概念形式示出）对应的波形 1208 示出了控制信号 1206 的该工作循环的结果，输出信号 1208 的有效（例如平均）频率可以大于波形 1202 的频率并小于波形 1204 的频率。在该示例中，控制信号 1206 的占空比 (duty cycle) 为 50%。然而应该理解，可以使用不同的占空比来在输出信号上实现不同的频率。

[0076] 图 12 示出波形 1208 可能具有一定量的抖动（例如，如通过使用多条线所图示的）。然而这种抖动不会对特定类型的电路（例如在一些实现方式中的跟踪环）的操作造成严重影响。

[0077] 通常，可以通过对控制信号在不同值之间进行切换的速度进行控制以及控制与这些值中每一个相关联的相应占空比，来实现输出信号的频率的任何期望改变。在图 12 的该示例中，在多个时间段内调节控制信号的值，并且其中每一个时间段都小于输入信号的时间周期。应该理解，在其他方案中，可以在比图 12 所示的时间段更长或更短的时间段（例如几个周期或更短）内调节控制信号的值。

[0078] 根据以上所述，应该理解，可以通过适当地选择电抗组件的数量和值来将输出信号的相位和 / 或频率调节预期的量。另外，可以通过对控制信号进行适当控制来动态地控制输出信号的相位和 / 或频率的变化量。换言之，输出信号的相位和 / 或频率取决于在给定时刻或在一个时间段内对电抗元件进行重新配置的方式（例如，图 7 中的开关如何开启或关闭，或者图 8 中如何调节控制信号的值）。

[0079] 应该理解，可以基于本文的教导对图 7 和 8 的电路进行各种修改。例如，可以将电抗组件切换到其他电压点（例如并非接地）。另外，在给定实现方式中可以使用不同数量的

电抗组件。例如,在使用三个电容器的实现方式中,可以使用第一电容器来升高工作频率,使用第二电容器来降低工作频率,而使用第三电容器来提供标称频率。此外,可以对电抗元件的值进行选择,以便确保电路提供与振荡器频率的升高和降低相关的合适的增量水平,来补偿所产生的信号的不准确性。

[0080] 在一些实现方式中,可以使用与控制信号(例如参考信号)的值相关的一组信息来指定一个或多个电路(例如图 7 和 8 中所述的那些电路)的频率或相位。然后控制电路 702 和 802 可以访问该信息以便控制电抗元件。例如,可以以与上述表 504 类似的方式来实现并使用该组信息。在一些实现方式中,一组值可以定义一个给定振荡器电路的频率和/或相位(例如一个输出信号)。在一些实现方式中,一组值可以定义一组振荡器电路的频率和/或相位(例如几个输出信号)。在一些实现方式中,一组值可以定义频率和/或相位偏移(例如相对于表中的相邻条目的偏移)。在一些实现方式中,一组值可以定义与跳时序列和/或跳频序列相关的信息。

[0081] 在一些实施例中,根据图 7-12 的教导构成的电路可以用于提供具有可控频率和相位的信号。例如,可以使用第一控制方案来产生提供预期频率的控制信号,可以使用第二控制方案(例如同时使用)来产生提供预期相位偏移的控制信号。因此,这种电路可以用于例如跟踪环,其跟踪输入信号的频率和相位。

[0082] 现在参考图 13-17,本发明在一些实施例中涉及信号的同步与跟踪。例如,上述的电路和操作可以用来调整给定信号的相位和/或频率,从而使该给定信号与另一个信号同步并跟踪该另一个信号。

[0083] 图 13 示出了基于脉冲的接收机(例如超宽带接收机,在图 13 中并未示出)的简化时序图。在此,所接收的脉冲 1302A 和 1302B 相对较窄,并且以由线 1304 表示的脉冲重复间隔(“PRI”)进行重复。例如,在一些实现方式中,每个脉冲 1302 的宽度可以在 1 纳秒或更小(例如 100 皮秒)的数量级,而脉冲重复间隔 1304 可以是在 100 纳秒到 10 微妙的数量级。应该理解,这些数字仅仅是示意性的,一个给定的基于脉冲的系统可以使用其他不同的脉冲宽度和/或脉冲重复间隔。

[0084] 如果将使用基于 PLL 或基于 DLL 的同步与跟踪结构的典型接收机用来从脉冲 1302 中恢复数据,则该接收机可以使用规格为几个 GHz 数量级的振荡器和组件。在实践中,这种类型的结构可能相对复杂并且可能会消耗相对多的功率。因此这种类型的接收机结构可能无法满足低成本和/或低功耗应用的要求。

[0085] 与之相对照,通过使用本文教导的结构和操作,可以提供相对低功耗和低复杂度的接收机用来恢复数据(例如从诸如脉冲 1302 的基于脉冲的信号中恢复数据)。有利的是,这种接收机可以使用频率为  $1/PRI$  数量级或者  $1/PRI$  的小倍数的主时钟信号 1306 来从接收到的脉冲 1302 中恢复数据。

[0086] 最初,可以从图 13 中看出,在接收到的脉冲 1302 和主时钟 1306 之间存在相位偏移。例如,线 1308 示出了在接收到的脉冲的前导沿和主时钟 1306 的上升沿之间的相位偏移。为了从接收到的脉冲 1302 中有效地恢复数据,可以使用同步与跟踪电路来产生与接收到的脉冲 1302 同步的时钟信号。

[0087] 图 14 示出了从基本操作的观点来看的电路 1400,其用来产生可与一个或多个输入时钟同步并且跟踪该一个或多个输入时钟的一个或多个输出时钟。简而言之,误差电路

1402 将输出时钟的频率和相位与输入时钟的频率和相位进行比较。在这些时钟的频率和 / 或相位不同的情况下, 误差电路 1402 产生一个或多个误差信号, 用来控制产生输出时钟的可控时钟发生器 1404 的频率和相位。

[0088] 在一些实施例中, 电路 1400 可以被配置为产生与输入时钟之间具有规定的相位和 / 或频率差异的输出时钟。为此, 误差电路 1402 可以包括或者可以访问参考值表, 该参考值表规定了相位和 / 或频率的期望差异。在此情况下, 误差电路 1402 在产生误差信号时会考虑这些参考值。

[0089] 因此, 通过适当地指定参考值 1406 (例如类似于查询表 504), 电路 1400 可以提供相对于一个或多个输入时钟具有期望的相位和 / 或频率的一个或多个输出时钟。另外, 电路 1400 可以按照需要通过改变参考值 1406 来改变给定信号的相位和 / 或频率。由此, 电路 1400 可以提供可调的多相位时钟。

[0090] 现在参考图 15, 示出了跟踪环电路 1500 的一种实现方式, 该电路 1500 可以使用以上结合图 2-12 所述的结构。简而言之, 电路 1500 包括可控振荡器电路 1502, 其产生振荡信号 VOSC。按照与以上结合图 7-12 所述的类似的方式, 可以通过一组控制信号 1504 (例如一个或多个信号 CS1、CS2 等等) 的操作来调节振荡信号 VOSC 的频率。电路 1500 还包括可控相位调节电路 1506, 其产生一组输出信号 (例如一个或多个信号 1512A、1512B 等等), 其中可以通过一组门限信号 1508 (例如一个或多个信号 V1、V2 等等) 的操作来调节这些输出信号的相位。因此, 电路 1506 可以类似于以上结合图 2-6 所述的电路。

[0091] 电路 1500 还包括时间与频率跟踪电路 1510, 其调节该组控制信号 1504 和该组门限信号 1508, 以使得该组输出信号 1512 (例如信号 1512A 和 1512B) 被同步到并跟踪一组输入信号 1514。例如, 电路 1510 可以使用提前 / 滞后信号跟踪来跟踪给定的输入信号 1514。如图 15 中的省略号所示, 在实践中, 电路 1500 可以包括任意数量的输入信号 1514、输出信号 1512、控制信号 1504 和门限信号 1508。将结合图 16 的流程图来更为详细地描述电路 1500 的示例性操作。

[0092] 如方框 1602 所示, 电路 1502 提供振荡信号 VOSC, 其所具有的频率基于该组控制信号 1504 的当前值。就是说, 如以上结合图 7-12 所述的, 该组控制信号 1504 可以控制一组开关 (例如一个或多个开关 S1、S2 等等) 的操作。该组开关的操作进而又控制振荡器电路 1502 的电抗 (例如电容) 以便控制振荡信号 VOSC 的频率。

[0093] 如方框 1604 所示, 电路 1506 将振荡信号 VOSC 与该组可调门限信号 1508 进行比较来提供该组输出信号 1512。如以上结合图 2-6 所述, 一组器件 (倒相器) 1516 可以将该组门限信号 1508 (例如偏压信号) 与振荡信号 VOSC 进行比较以便调节该组输出信号 1512 的相位。

[0094] 如方框 1606 所示, 跟踪电路 1510 持续地确保该组输出信号 1512 跟踪该组输入信号 1514。为此, 跟踪环将该组输出信号 1512 与该组输入信号 1514 进行比较, 以确定是否需要改变该组输出信号 1512 的相位和 / 或频率。如果是, 跟踪电路 1510 为控制信号和 / 或门限信号定义新的值 (例如基于误差信号来定义), 以使得该组输出信号 1512 跟踪该组输入信号 1514。

[0095] 如方框 1608 所示, 跟踪电路 1510 随后按照需要调节该组控制信号 1504, 以便对晶体振荡器的谐振频率进行微调。这样, 通过控制开关 S1、S2 等等的位置来为电路 1500 提供

一种慢速频率跟踪机制。另外,如上所述,可以使用工作循环调制来校正可能无法通过对这些开关的单一配置直接获得的偏移。

[0096] 如方框 1610 所示,跟踪电路 1510 还按照需要调节该组门限信号 1508,以便改变该组输出信号 1512 的相位。因此,还可以为电路 1500 提供一种快速时间跟踪机制。

[0097] 按照与以上所述的类似的方式,电路 1500 可以使用信息(例如参考值)表来定义一个或多个输出信号 1512 的相位偏移和/或者不同频率(例如通过使用分频电路,未示出)。例如,在一些实现方式中,跟踪电路 1510 可以定义(例如重复地进行调整)该表中用于产生控制信号 1504 和门限信号 1508 的条目。例如,一旦跟踪电路 1510 确定其已经将给定的输出信号 1512 与给定的输入信号 1514 进行了同步,则跟踪电路 1510 就可以存储与导致该给定的输出信号 1512 的当前频率和/或相位的一个或多个控制信号 1504 和门限信号 1508 的当前值相关联的信息(例如一个或多个参考值)。在一些实现方式中,所存储的参考值可以用来将给定的输出信号 1512 的频率和/或相位调节到几个不同的规定值之一。另外,在提供多个输出信号 1512 的实现方式中,可以使用参考值来为每个输出信号 1512 定义唯一的频率和/或相位。

[0098] 可以以各种方式来配置电路 1500,以提供期望数量的输出信号 1512。例如,在一些实现方式中,电路 1500 可以基于单个输入信号 1514 来提供多相位时钟 1512。或者,在一些应用中,电路 1500 可以提供多相位时钟 1512,其中将每个时钟与几个输入信号 1514 中相应的一个输入信号同步并跟踪该输入信号。

[0099] 应该理解,可以基于本文的教导对电路 1500 进行各种修改。例如,电路 1502 可以使用电抗元件(例如电容器和/或电感器)的各种组合以及如上所述的不同类型的电抗元件(例如可变电抗元件)。此外,电路 1506 可以使用不同类型的比较器 1516 来产生输出信号 1512。

[0100] 本文所述的同步与跟踪电路可以在各种应用中使用。例如,参考图 17 的通信系统 1700,接收机 1702 可以包括如本文教导的同步与跟踪电路,以便从自发射机 1704 接收的信号中恢复数据。

[0101] 在此,发射机 1704 的输出级 1706 可以基于发射时钟 1708 将数据发射到接收机 1702。因此,接收机 1702 接收到的信号的时序基于发射时钟 1708 的频率。

[0102] 接收机 1702 包括数据恢复组件(例如电路)1710,其基于由接收时钟发生器 1712 产生的适当时间的接收时钟来从接收到的信号中恢复数据。接收时钟发生器 1712 进而可以使用同步与跟踪电路来调节由振荡器电路 1714(例如,如本文所论述的晶体振荡器电路)所产生的时钟的频率和相位。

[0103] 在工作中,将接收到的数据信号提供给放大与滤波组件 1716,该放大与滤波组件 1716 将经调节的接收到的数据信号提供给数据恢复组件 1710 和接收时钟发生器 1712。因此,接收到的数据信号可以包括图 15 中的该组输入信号 1514,接收时钟发生器 1712 将其与它所产生的接收时钟信号(例如图 15 的该组输出信号 1512)进行比较。由此,接收时钟发生器 1712 将按照需要来调节其控制信号和跟踪信号的值,从而使接收时钟信号与接收到的数据信号同步并跟踪接收到的数据信号。这样,可以向数据恢复组件 1710 提供接收时钟信号,该接收时钟信号可以有效地用来从接收到的数据信号中提取数据。

[0104] 本文的教导可以结合到使用各种组件来与至少一个其他设备进行通信的设备中。

图 18 示出了可以用来进行设备之间的通信的几个示例性组件。在此,第一设备 1802 和第二设备 1804 经由适当介质上的无线通信链路 1806 进行通信。

[0105] 最初,将论述在从设备 1802 向设备 1804 发送信息(例如反向链路)时所涉及到的组件。发射(“TX”)数据处理器 1808 从数据缓冲器 1810 或一些其他合适的组件接收业务数据(例如数据分组)。发射数据处理器 1808 基于所选择的编码和调制方案来处理(例如编码、交织和符号映射)每个数据分组,并提供数据符号。通常,数据符号是数据的调制符号,导频符号是导频(其已经预先知道)的调制符号。调制器 1812 接收数据符号、导频符号、以及可能的用于反向链路的信令,并执行调制(例如 OFDM 或一些其他合适的调制)和/或系统规定的其他处理,并且处理输出码片流。发射机(“TMTR”)1814 处理(例如,变换到模拟、滤波、放大、以及上变频)输出码片流并产生调制信号,然后从天线 1816 发射调制信号。

[0106] 设备 1802 发射的调制信号(连同来自与设备 1804 进行通信的其他设备的信号一起)由设备 1804 的天线 1818 接收。接收机(“RCVR”)1820 处理(例如调节和数字化)来自天线 1818 的接收信号,并提供接收采样。解调器(“DEMOD”)1822 处理(例如解调并检测)接收采样并提供检测数据符号,其可以是由其他设备发送到设备 1804 的数据符号的噪声估计。接收(“RX”)数据处理器 1824 处理(例如符号解映射、解交织和解码)检测数据符号,并提供与每个发送设备(例如设备 1802)相关联的解码数据。

[0107] 现在将论述在从设备 1804 向设备 1802 发送信息(例如前向链路)时所涉及到的组件。在设备 1804,发射(“TX”)数据处理器 1826 处理业务数据以生成数据符号。调制器 1828 接收数据符号、导频符号以及用于前向链路的信令,执行调制(例如 OFDM 或一些其他合适的调制)和/或其他相关处理,并提供输出码片流,该输出码片流由发射机(“TMTR”)1830 进行进一步调节,并从天线 1818 发射。在一些实现方式中,用于前向链路的信令可以包括控制器 1832 针对在反向链路上向设备 1804 进行发射的全部设备(例如终端)所产生的功率控制命令和其他信息(与通信信道相关的信息)。

[0108] 在设备 1802 处,设备 1804 发射的调制信号由天线 1816 接收、由接收机(“RCVR”)1834 调节和数字化、并由解调器(“DEMOD”)1836 解调,以获得检测数据符号。接收(“RX”)数据处理器 1838 处理检测数据符号并提供用于设备 1802 的解码数据以及前向链路信令。控制器 1840 接收功率控制命令和其他信息以便控制数据传输并控制在到设备 1804 的反向链路上的发射功率。

[0109] 控制器 1840 和 1832 分别管理设备 1802 和设备 1804 的各种操作。例如,控制器可以确定适当的滤波器,报告关于该滤波器的信息,并使用滤波器来解码信息。数据存储器 1842 和 1844 分别可以存储控制器 1840 和 1832 所使用的程序代码和数据。

[0110] 图 18 还示出通信组件可以包括提供本文所教导的信号发生功能的一个或多个组件。例如,接收机 1824 可以包括时钟发生器电路 1846,接收机 1820 可以包括时钟发生器电路 1848。

[0111] 无线设备可以包括各种组件,这些组件基于通过使用按照本文的教导而产生的输出信号(例如振荡信号)所提供(例如所发射的或所接收的)的数据来执行多种功能。例如,无线耳机可以包括换能器,其用于基于通过使用输出信号而提供的数据来提供音频输出。无线传感设备可以包括传感器,其用于通过使用输出信号来提供要发送的数据。无线

手表可以包括用户接口,其用于基于通过使用输出信号而提供的数据来提供指示。例如,用户接口可以包括显示屏、发光元件(例如 LED 器件)、扬声器、基于温度的指示器、或用来向用户提供某种形式的指示(例如视觉的、可听的、与振动相关的、与温度相关的等等)的其他一些合适的设备。

[0112] 无线设备可以经由一个或多个通信链路进行通信,这些通信链路基于或者支持任何合适的无线通信技术。例如,在一些实施例中,无线设备可以与网络关联。在一些实施例中,该网络可以包括体域网或个域网(例如超宽带网络)。在一些实施例中,该网络可以包括局域网或广域网。无线设备可以支持或使用各种无线通信技术、协议或标准中的一个或多个,例如 CDMA、TDMA、OFDM、OFDMA、WiMAX 和 Wi-Fi。类似的,无线设备可以支持或使用各种相应的调制或复用方案中的一个或多个。无线设备由此可以包括适当的组件(例如空中接口)来使用上述或其他的无线通信技术建立一个或多个无线通信链路并经由这些无线通信链路进行通信。例如,设备可以包括与发射机和接收机组件(例如发射机 108 和接收机 110)相关联的无线收发机,其可以包括用于经由无线介质进行通信的各种组件(例如信号发生器和信号处理器)。

[0113] 在一些实施例中,无线设备可以经由基于脉冲的无线通信链路进行通信。例如,基于脉冲的无线通信链路可以使用具有相对短的长度(例如在几个纳秒或更小数量级上)且相对宽的带宽的超宽带脉冲。在一些实施例中,超宽带脉冲可以具有在大约 20%或更大数量级上的分数带宽,和/或具有在大约 500MHz 或更大数量级上的带宽。

[0114] 本文的教导可以结合到(例如在其中实施或由其执行)各种装置(例如设备)中。例如,本文教导的一个或多个实施例可以结合到电话(例如蜂窝电话)、个人数字助理(“PDA”)、娱乐设备(例如音乐设备或视频设备)、耳机(例如头戴式耳机、耳塞式耳机等等)、麦克风、医疗感测设备(例如生理测量传感器、心率监测器、计步器、EKG 设备等等)、用户 I/O 设备(例如手表、遥控器、灯开关、键盘、鼠标等等)、环境感测设备(胎压监测器)、计算机、销售点设备、娱乐设备、助听器、机顶盒、或任何其他合适的设备。

[0115] 这些设备可能具有不同的功率和数据需求。在一些实施例中,本文的教导可以适用于低功率应用(例如,通过使用基于脉冲的信号发送方案和低占空比模式),并且可以支持各种数据速率,包括相对高的数据速率(例如通过使用高带宽脉冲)。

[0116] 在一些实施例中,无线设备可以包括用于通信系统的接入设备(例如 Wi-Fi 接入点)。这种接入设备可以例如提供经由有线或无线通信链路到另一网络(例如,诸如互联网或蜂窝网络之类的广域网)的连通性。因此,接入设备可以使另一设备(例如 Wi-Fi 站)能够接入另一网络或一些其他功能。另外,应该理解,其中其中一个设备或者这两个设备都可以是便携式的,并且在一些情况中可能是相对非便携式的。

[0117] 本文所述的组件可以以各种方式实现。参考图 19-21,装置 1900、2000 和 2100 被表示为一系列相互关联的功能块,这些功能块可以表示由例如一个或多个集成电路(例如 ASIC)实现的功能,或者可以以本文教导的一些其他方式来实现。如本文所论述的,集成电路可以包括处理器、软件、其他组件、或者它们的某种组合。

[0118] 装置 1900-2100 可以包括可以执行以上针对各个附图所描述的一个或多个功能的一个或多个模块。例如,用于提供的 ASIC 1902、2002 或 2102 可以对应于例如本文所述的振荡器电路。用于比较的 ASIC 1904 或 2104 可以对应于例如本文所述的比较器。用于

产生的 ASIC 1906 可以对应于例如本文所述的门限电路。用于存储的 ASIC 1908 或 2108 可以对应于例如本文所述的数据存储器。用于恢复的 ASIC 1910、2008 或 2110 可以对应于例如本文所述的数据恢复电路。用于耦合的 ASIC 2004 可以对应于例如本文所述的电抗电路。用于改变的 ASIC 2006 可以对应于例如本文所述的控制电路。用于致使的 ASIC 2106 可以对应于例如本文所述的时间与频率跟踪电路。

[0119] 如上所述, 在一些实施例中, 这些组件可以用适当的处理器组件来实现。在一些实施例中, 这些处理器组件可以至少部分地使用本文教导的结构来实现。在一些实施例中, 处理器可以用于实现这些组件中的一个或多个的一部分或全部功能。在一些实施例中, 由虚线框表示的组件中的一个或多个是可选的。

[0120] 如上所述, 装置 1900-2100 可以包括一个或多个集成电路。例如, 在一些实施例中, 单个集成电路可以实现一个或多个所示组件的功能, 而在其他实施例中, 多于一个的集成电路可以实现一个或多个所示组件的功能。

[0121] 另外, 图 19-21 所示的组件和功能以及本文所述的其他组件和功能可以使用任何适当的模块来实现。这些模块可以至少部分地使用本文教导的相应结构来实现。例如, 以上结合图 19-21 中的“用于... 的 ASIC”组件所述的组件还可以对应于类似设计的“用于... 的模块”功能。因此, 在一些实施例中, 这些模块中的一个或多个可以使用处理器组件、集成电路、或本文教导的一些其他合适的结构之中的一个或多个来实现。

[0122] 此外, 应该理解, 本文使用称谓“第一”、“第二”等等对元件的指代一般都并非限制这些元件的数量或顺序。相反, 这些称谓在本文中仅用作一种在两个或更多个不同元件之间进行区分的方法。因此, 对第一和第二元件的指代并不表示在此仅可以使用两个元件, 也不表示第一元件必须以某种方式在第二元件前面。此外, 除非明确指出, 否则一组元件可以包括一个或多个元件。

[0123] 本领域普通技术人员应该理解, 可以使用各种不同技术和工艺中的任何一种来表示信息和信号。例如, 以上描述中通篇提到的数据、指令、命令、信息、信号、比特、符号和码片可以用电压、电流、电磁波、磁场或磁性粒子、光场或光学粒子或其任何组合来表示。

[0124] 本领域普通技术人员还应理解, 结合本文公开的各个实施例所描述的各种示例性逻辑块、模块、处理器、装置、电路和算法步骤中的任何一种可以被实现为电子硬件 (例如, 数字实现方式、模拟实现方式或两者的组合, 其可以使用源编码或一些其他合适的技术来设计)、各种形式的包含指令的程序或设计代码 (为了方便起见, 在此可以将其称为“软件”或“软件模块”)、或者两者的组合。为了清楚地表明硬件和软件的这种可互换性, 各种示例性组件、块、模块、电路和步骤都是以其功能进行一般性描述的。至于这种功能是实现为硬件还是软件则取决于具体应用和施加在整个系统上的设计约束。本领域普通技术人员可以针对各种具体应用以变通的方式来实现所述的功能, 但这种实现决策不应被解释为导致脱离本发明的范围。

[0125] 结合本文公开的各个实施例所述的各种示例性逻辑块、模块和电路可以在集成电路 (“IC”)、接入终端或接入点中实现或者由其执行。IC 可以包括通用处理器、数字信号处理器 (DSP)、专用集成电路 (ASIC)、现场可编程门阵列 (FPGA) 或一些其他可编程逻辑器件、分立门或晶体管逻辑、分立硬件组件、电组件、光学组件、机械组件、或者被设计为执行本文所述的功能的其任意组合, 并且可以执行驻留在 IC 中、IC 外部或两者的代码或指令。通用

处理器可以是微处理器,但可替代地,该处理器可以是任何常规处理器、控制器、微控制器、或状态机。处理器还可以实现为计算器件的组合,例如 DSP 和微处理器的组合、多个微处理器、一个或多个微处理器结合 DSP 核心、或任何其他这种结构。

[0126] 应该理解,在任何所公开的处理中的步骤的任何具体顺序或层次都是示例性方案的一个例子。可以理解,根据设计偏好,可以重新排列在这些处理中的步骤的具体顺序或层次,而仍保持在本发明的范围之内。附带的方法权利要求以一种示例性顺序给出各个步骤的要素,而并非旨在局限于所给出的具体顺序或层次。

[0127] 结合本文公开的各个实施例所述的方法或算法的步骤可以直接用硬件、由处理器执行的软件模块、或两者的组合来实现。软件模块(例如包括可执行指令和相关数据)和其他数据可以驻留在数据存储器中,例如 RAM 存储器、闪存、ROM 存储器、EPROM 存储器、EEPROM 存储器、寄存器、硬盘、可移动盘、CD-ROM、或本领域公知的任何其他形式的计算机可读存储介质。示例性存储介质可以耦合到诸如计算机/处理器之类的机器(为了方便,在此将其称为“处理器”),以便处理器可以从该存储介质读出信息(例如代码)或向该存储介质写入信息。示例性存储介质可以集成到处理器中。处理器和存储介质可以位于 ASIC 中。ASIC 可以位于用户装置中。可替换地,处理器和存储介质可以作为分立组件位于用户装置中。此外,在一些实施例中,任何合适的计算机程序产品可以包括包含与本发明的一个或多个实施例相关的代码(例如,可由至少一个计算机执行)的计算机可读介质。在一些实施例中,计算机程序产品可以包括包装材料。

[0128] 对所公开的各个实施例的先前描述用来使本领域普通技术人员能够实现或使用本发明。本领域普通技术人员将会容易想到对这些实施例的各种修改,并且本文定义的一般性原理可以应用于其他实施例而不会脱离本发明的范围。因此,本发明并非旨在受限于本文所述的这些实施例,而是符合与本文公开的原理和新颖性特征相一致的最大范围。

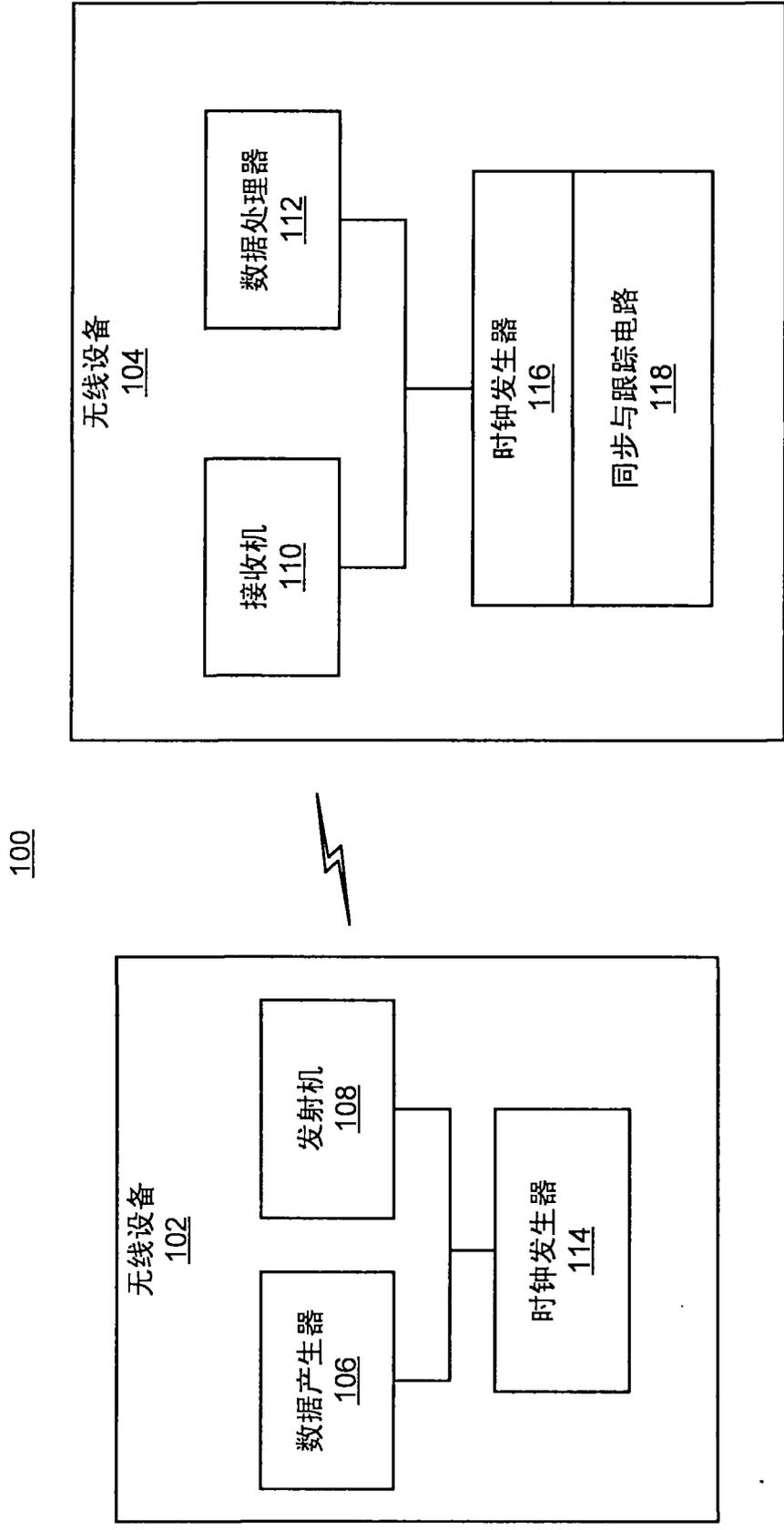


图 1

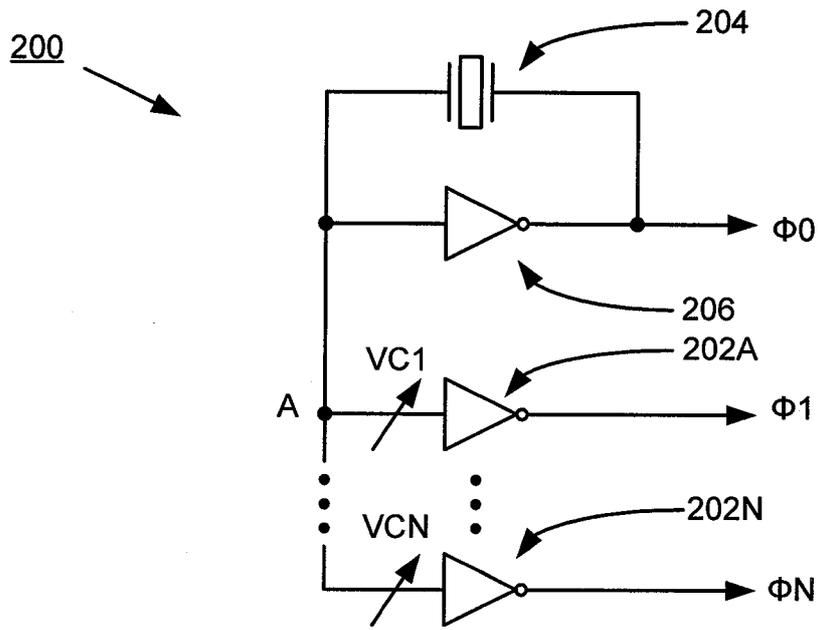


图 2

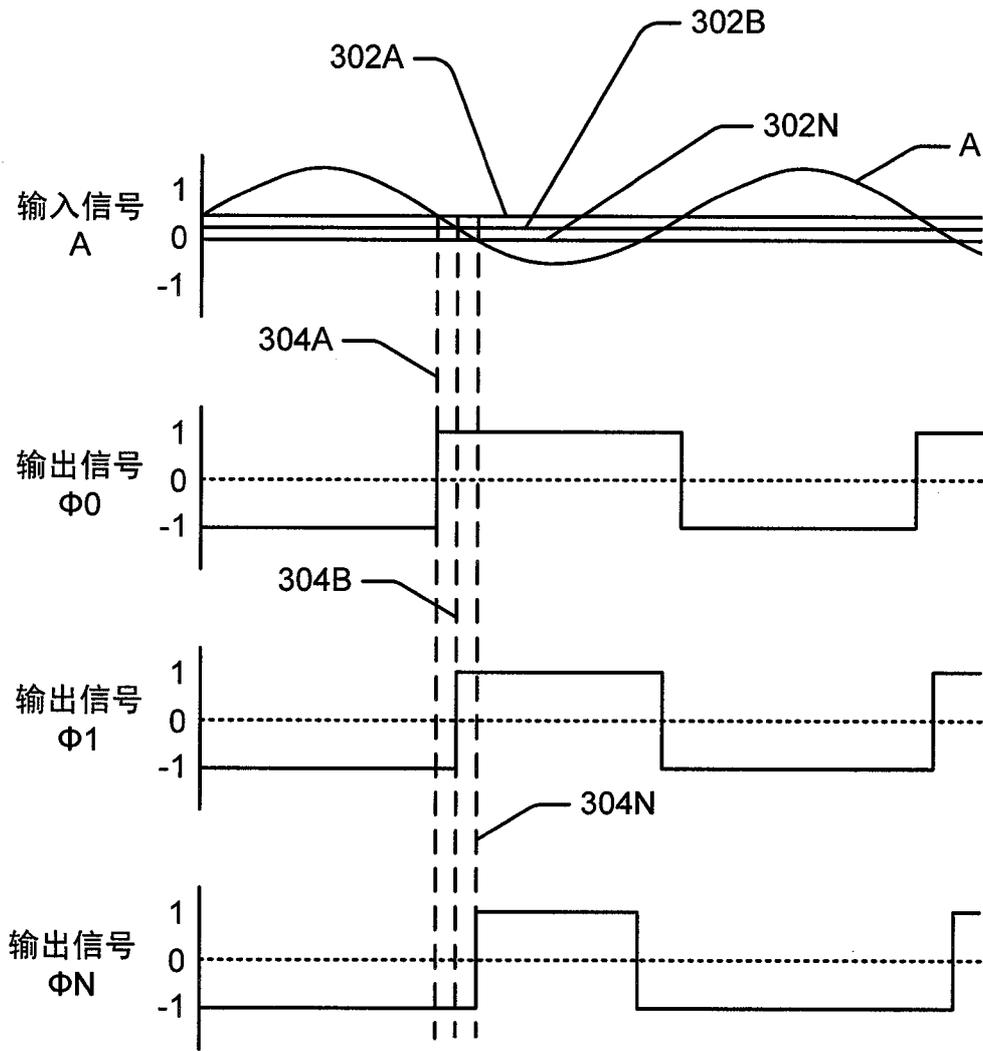


图 3

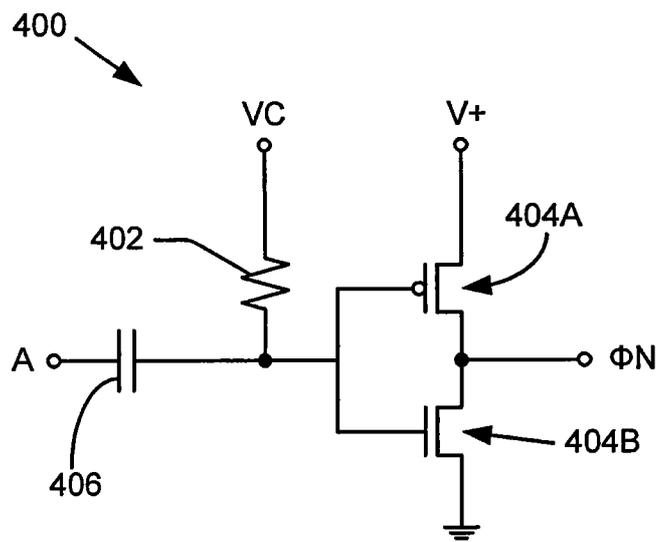


图 4

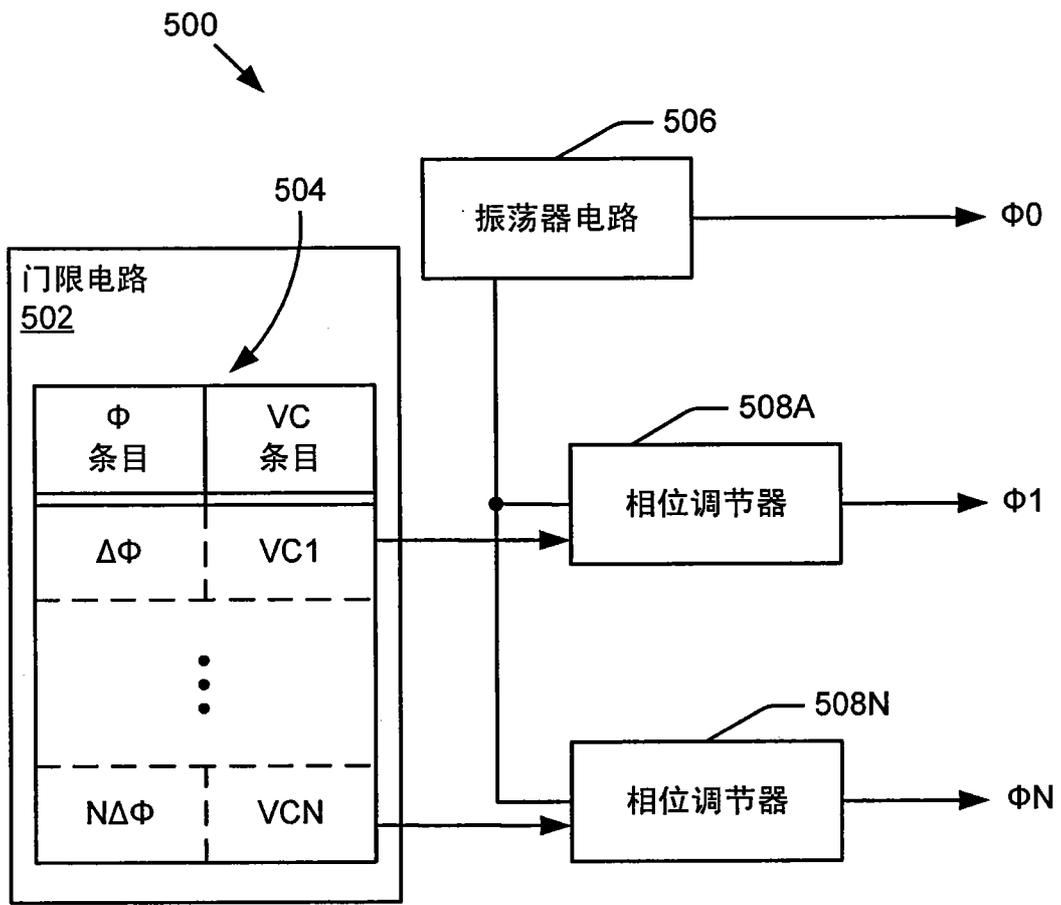


图 5

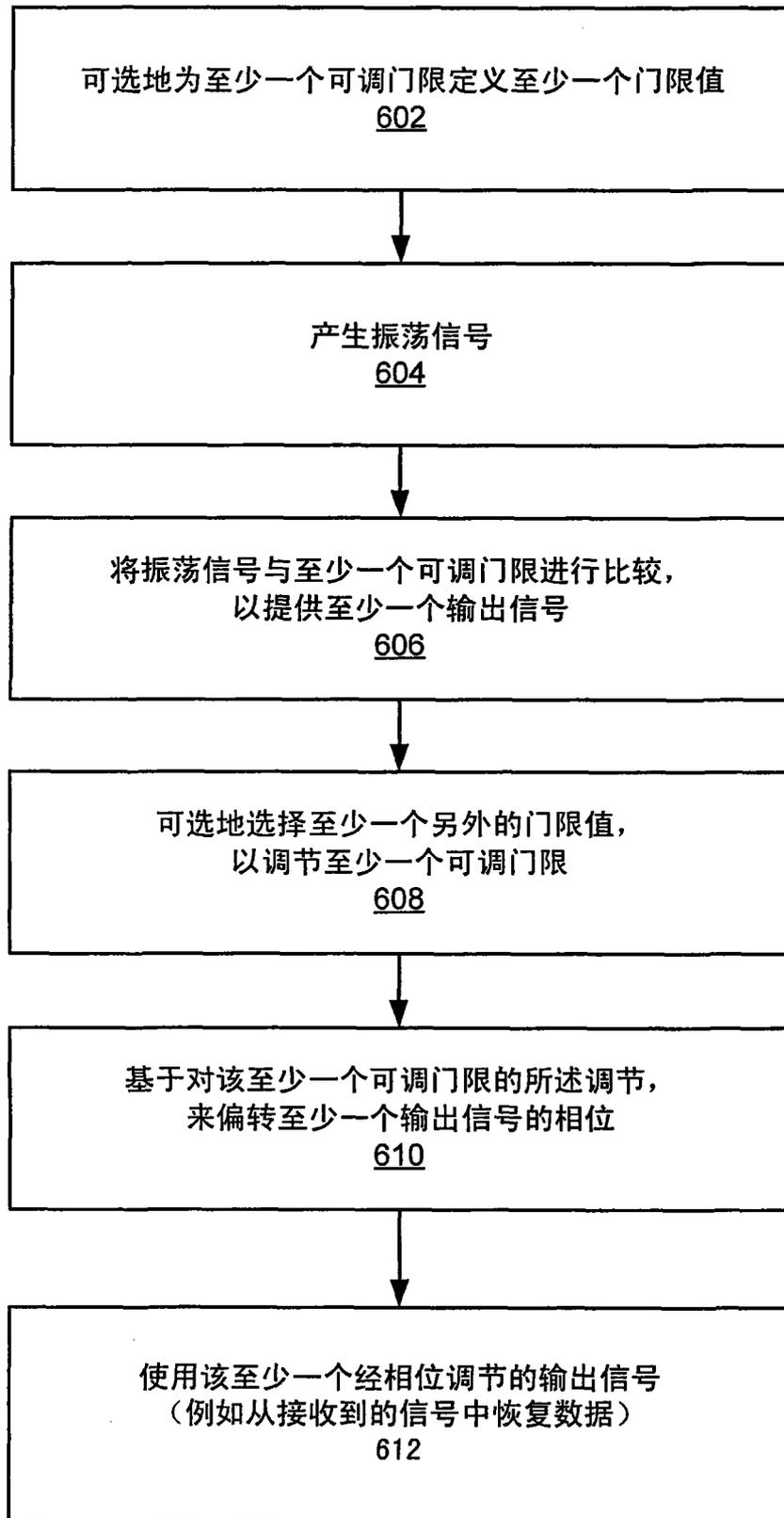


图 6

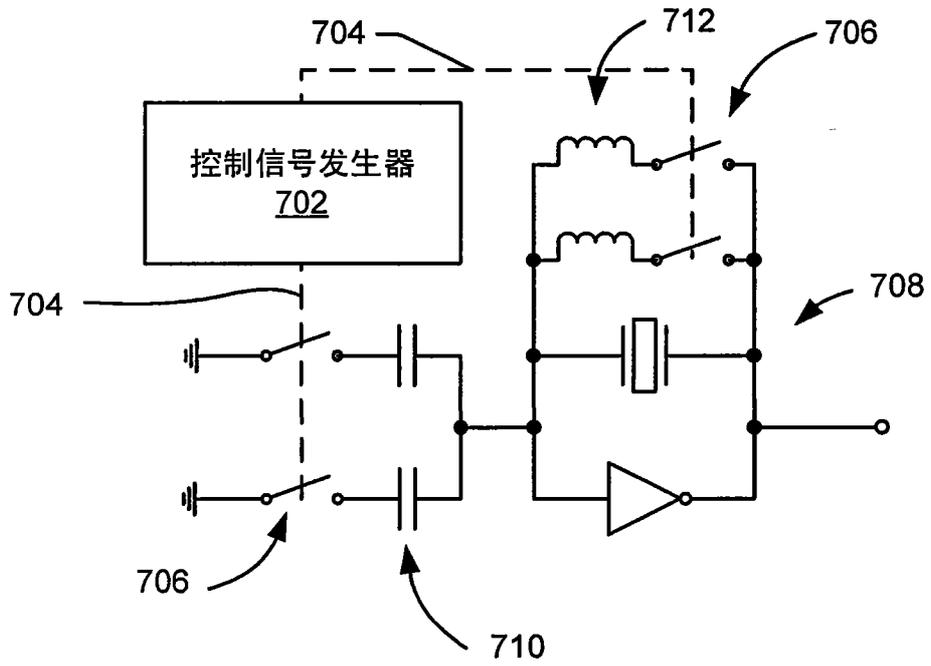


图 7

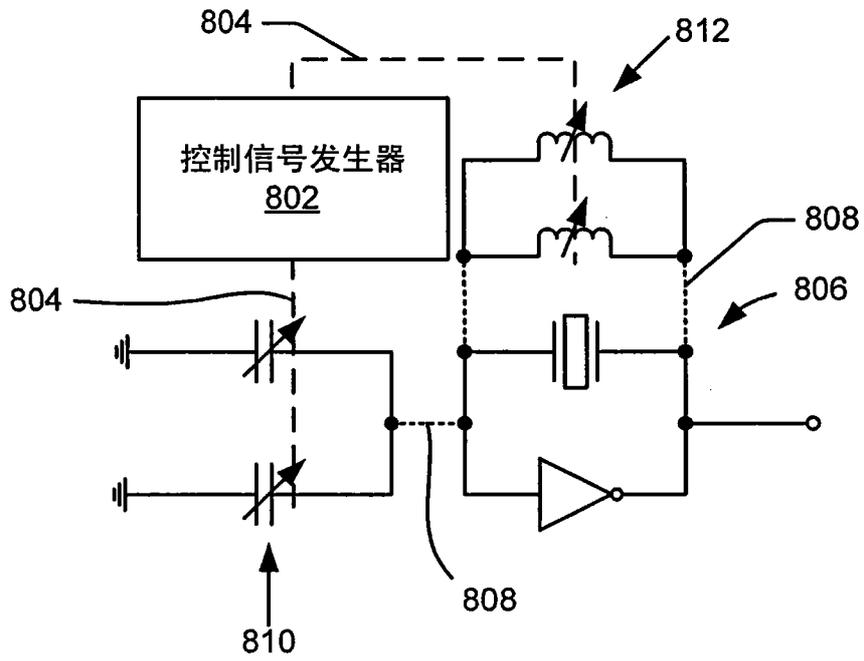


图 8

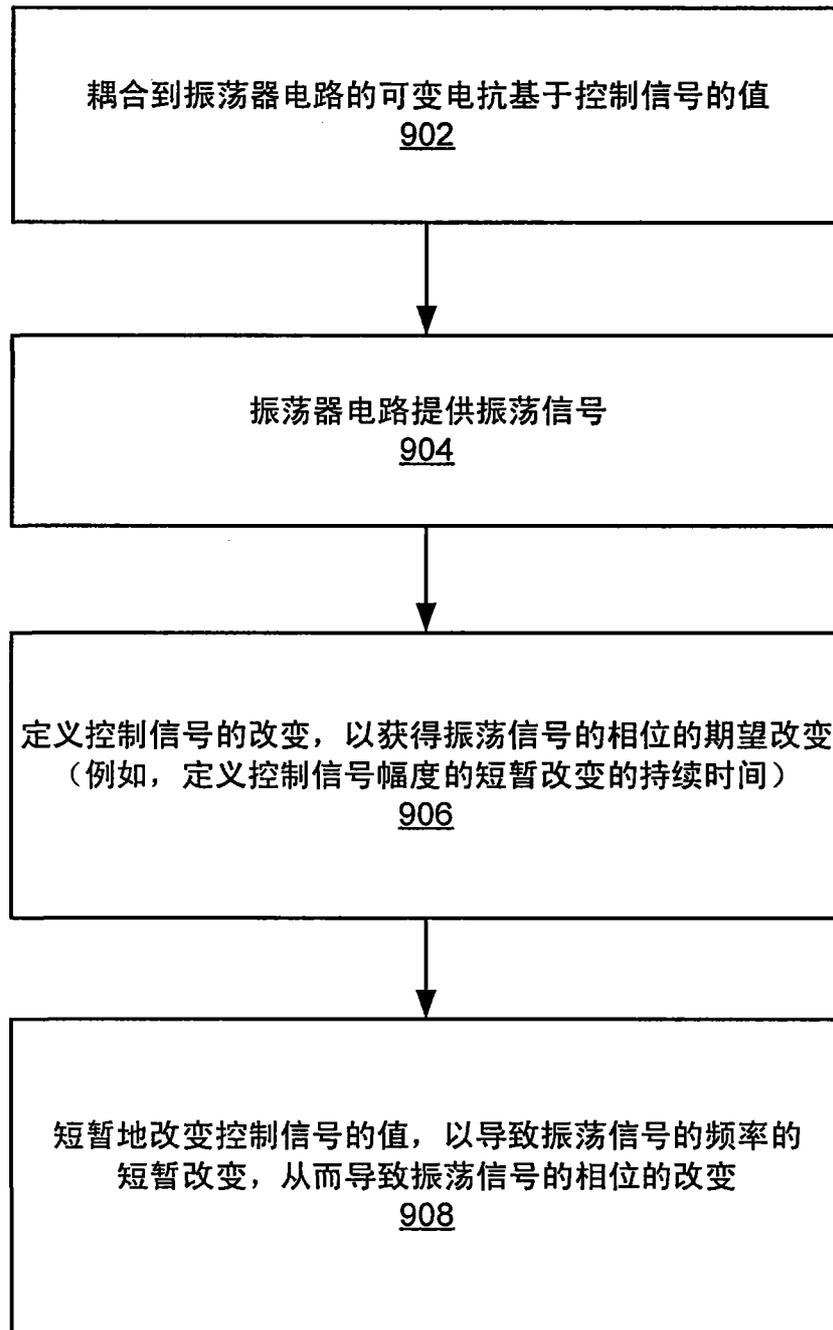


图 9

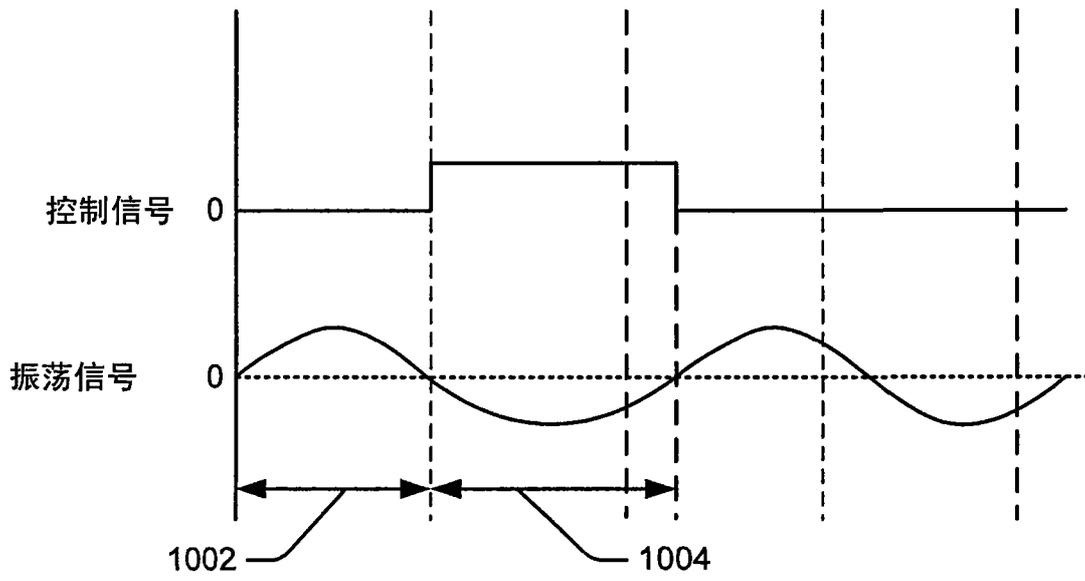


图 10

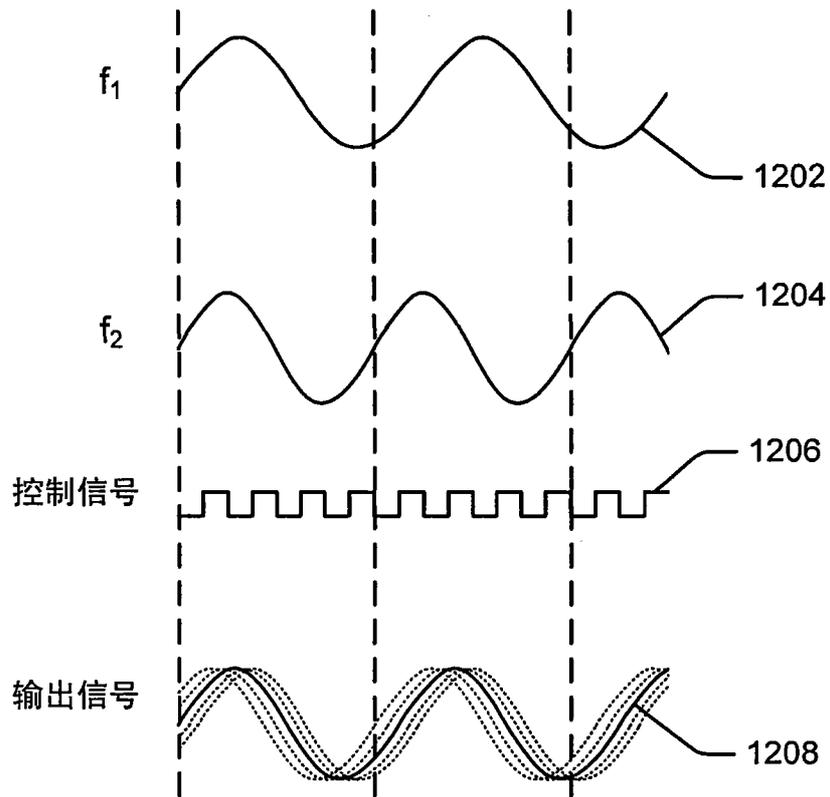


图 12

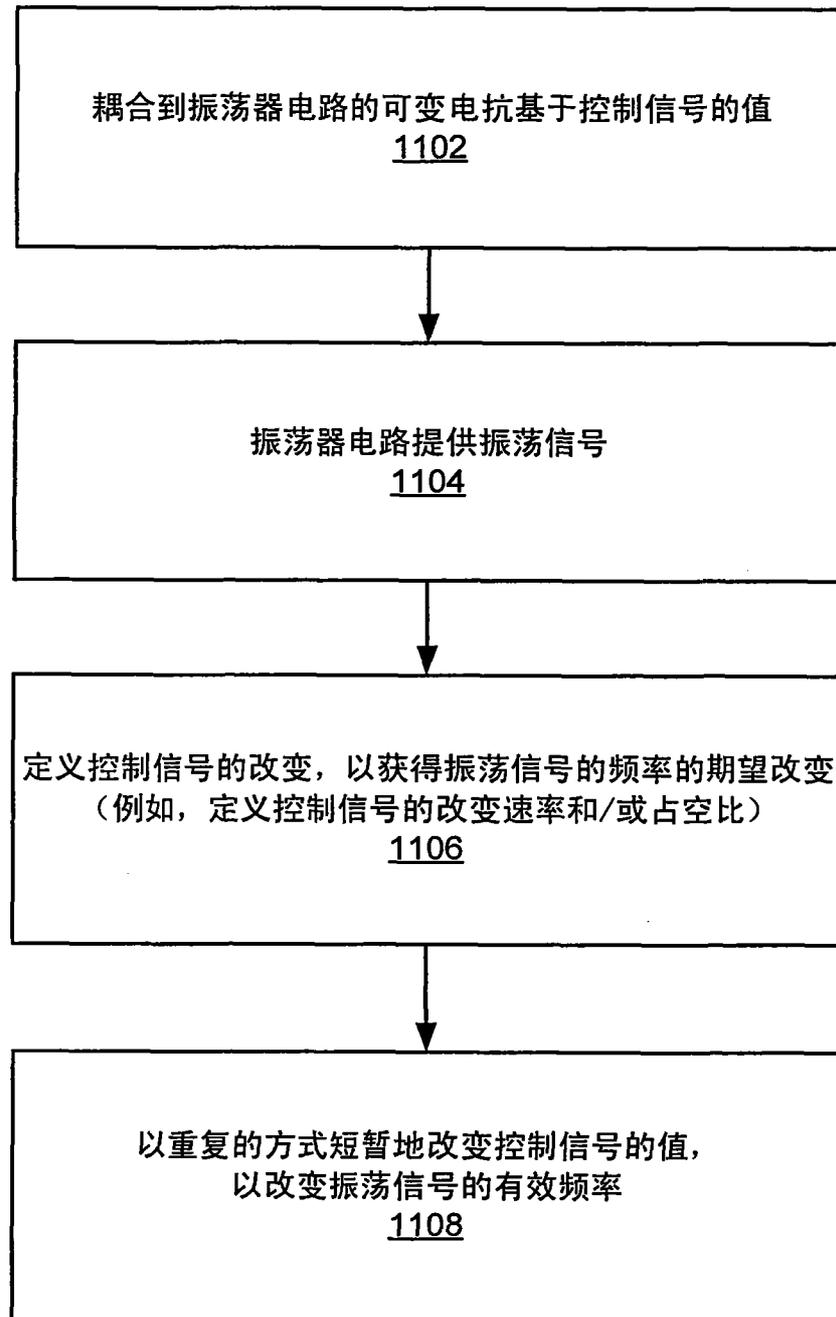


图 11

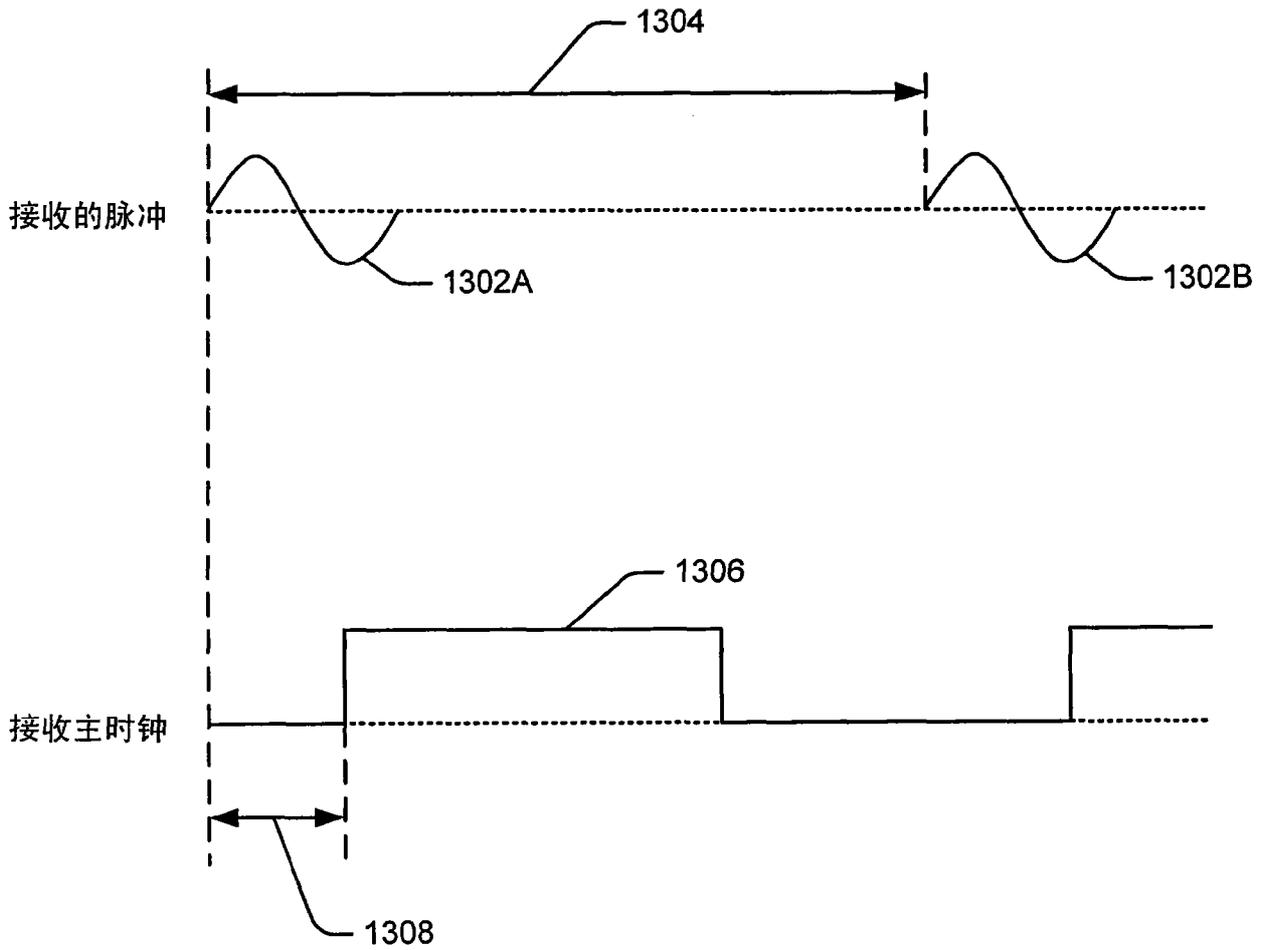


图 13

1400

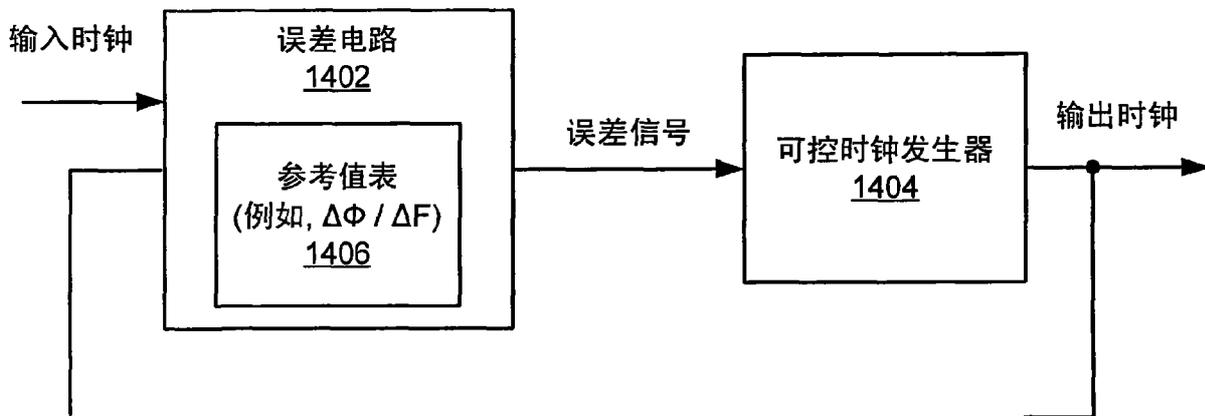


图 14

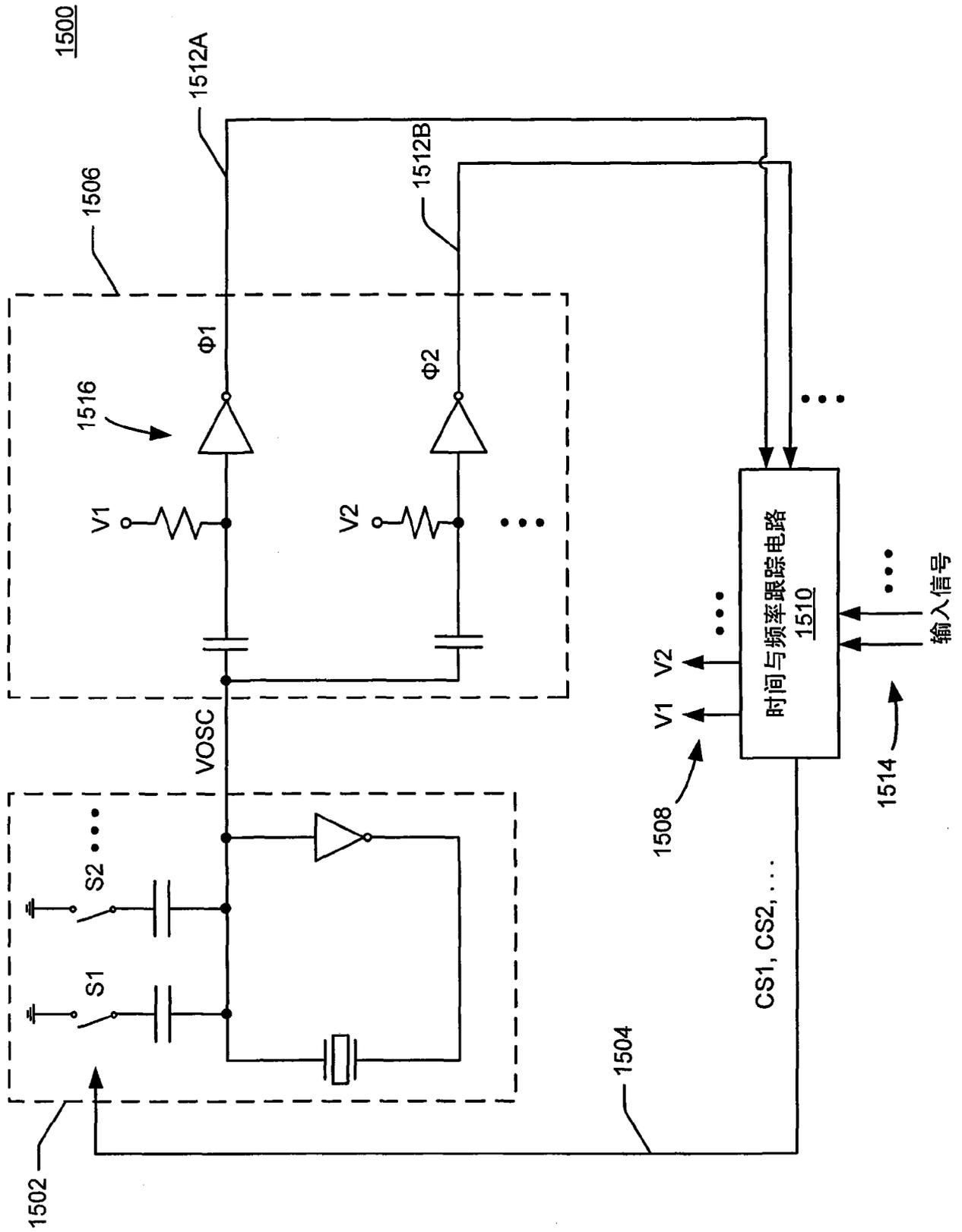


图 15

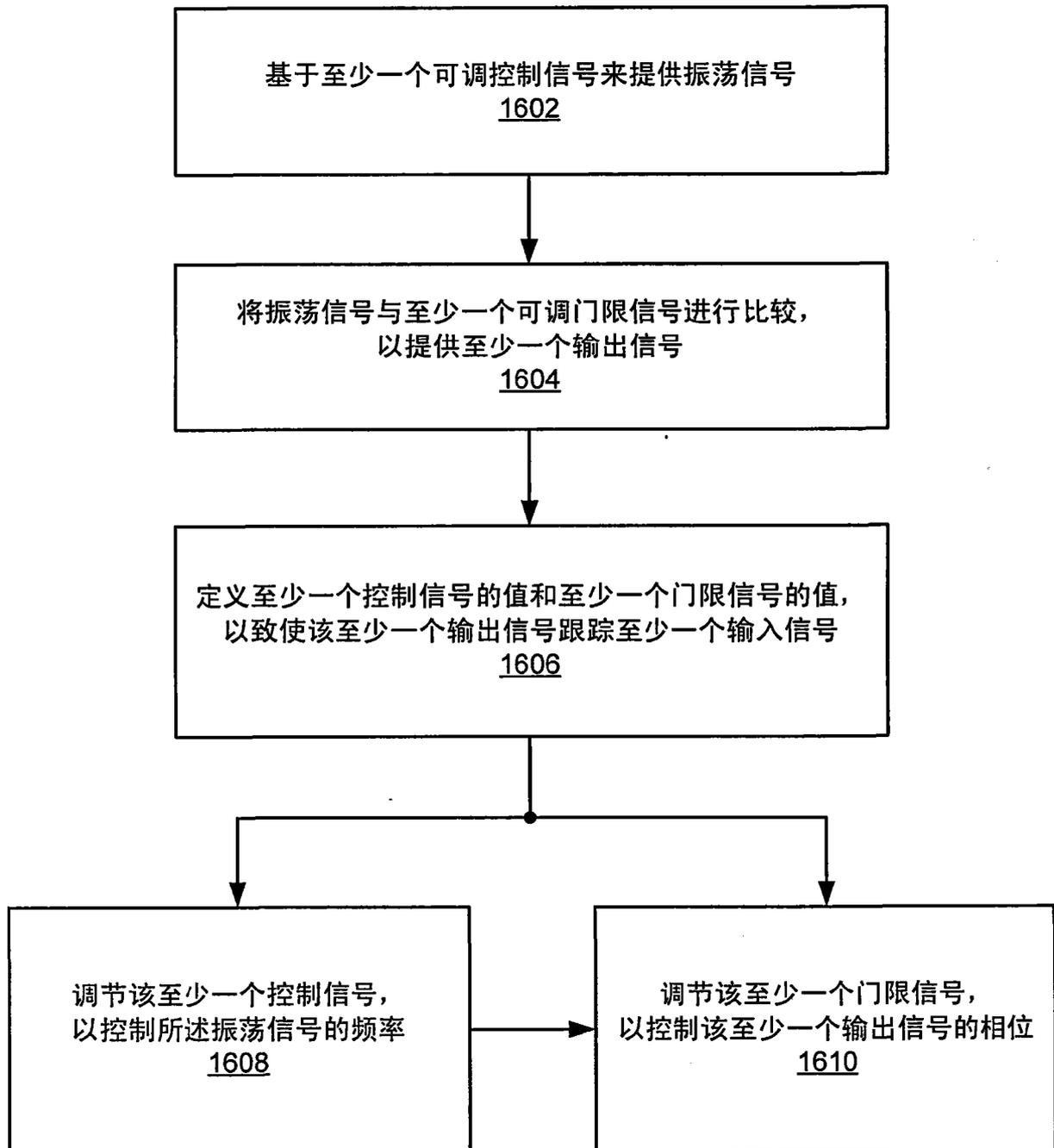


图 16

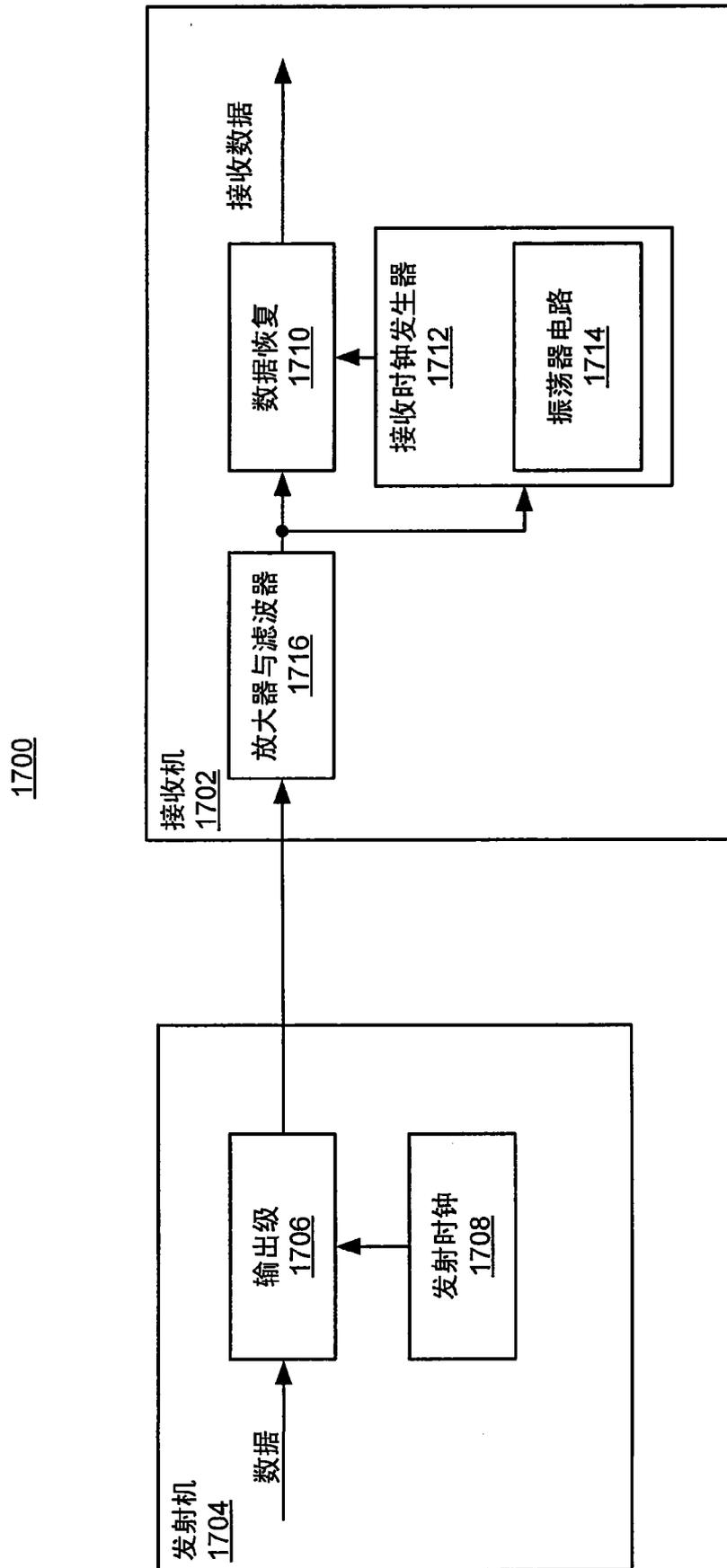


图 17

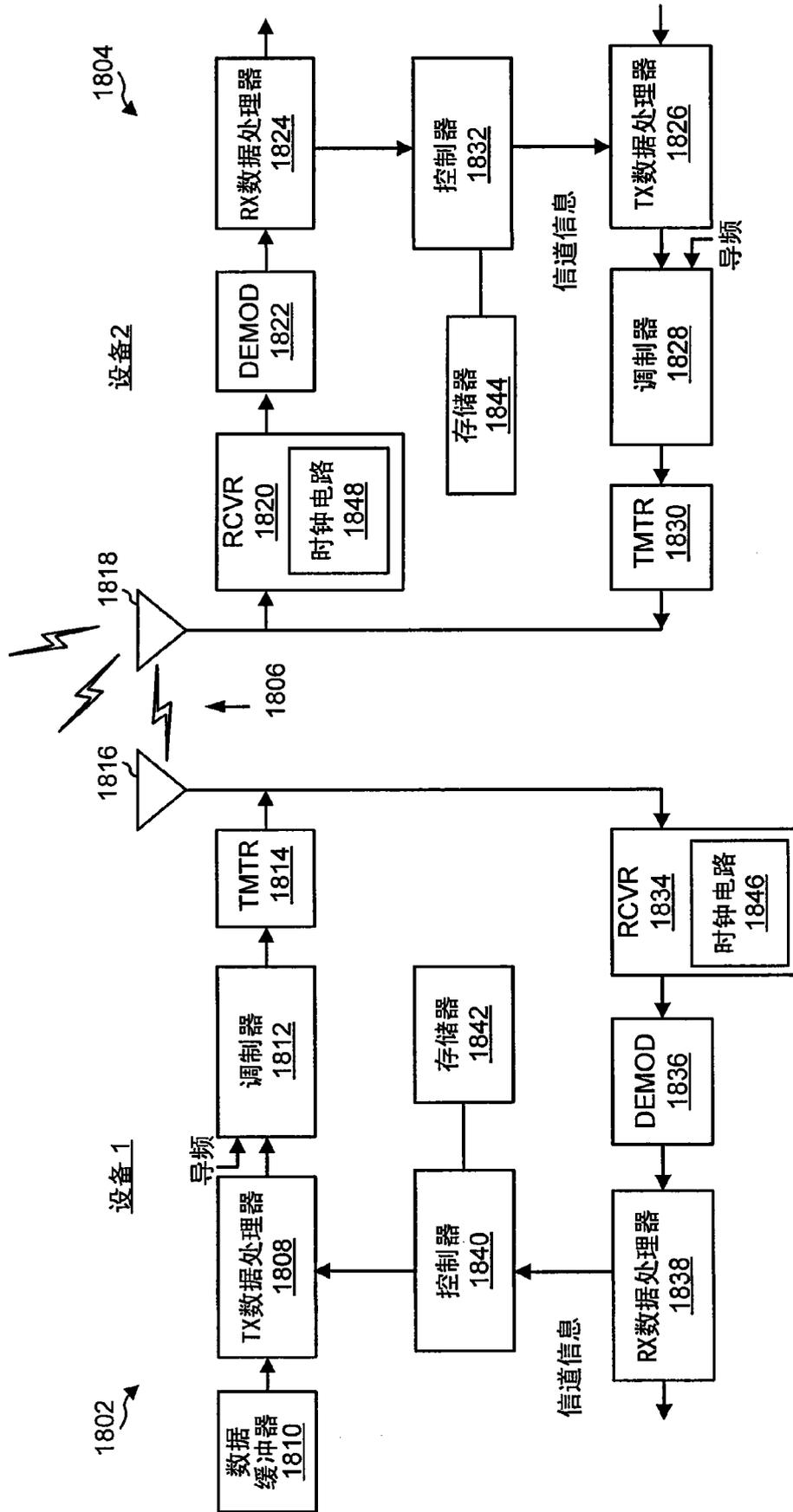


图 18

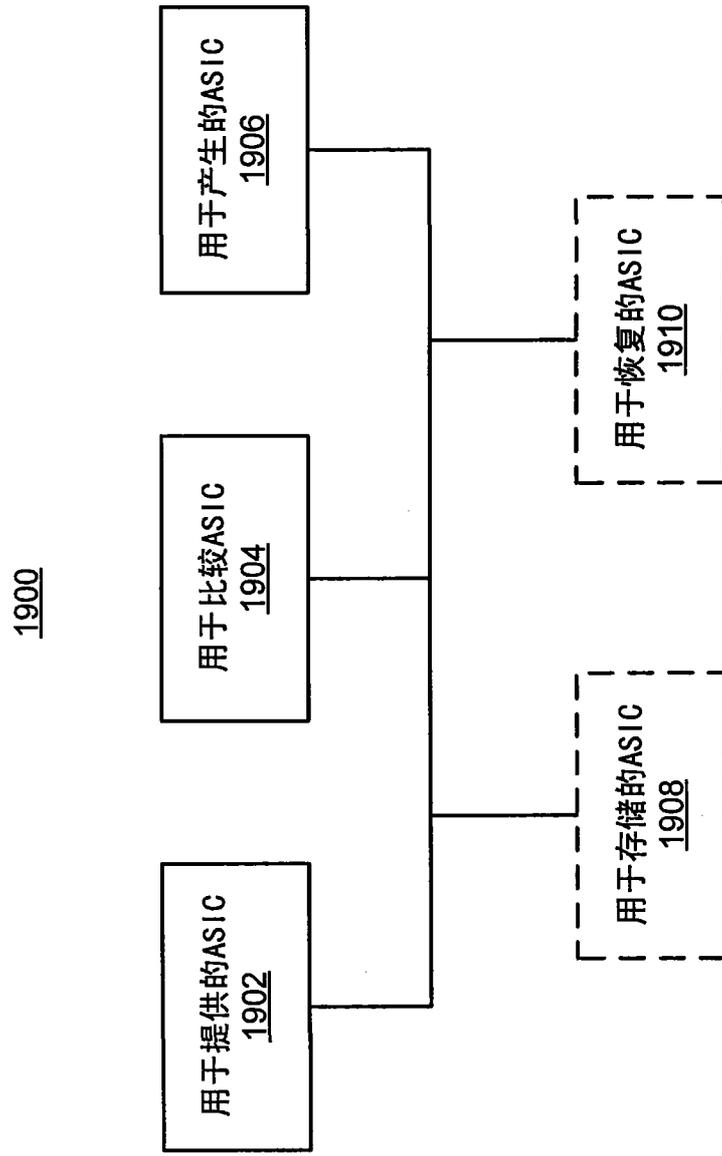


图 19

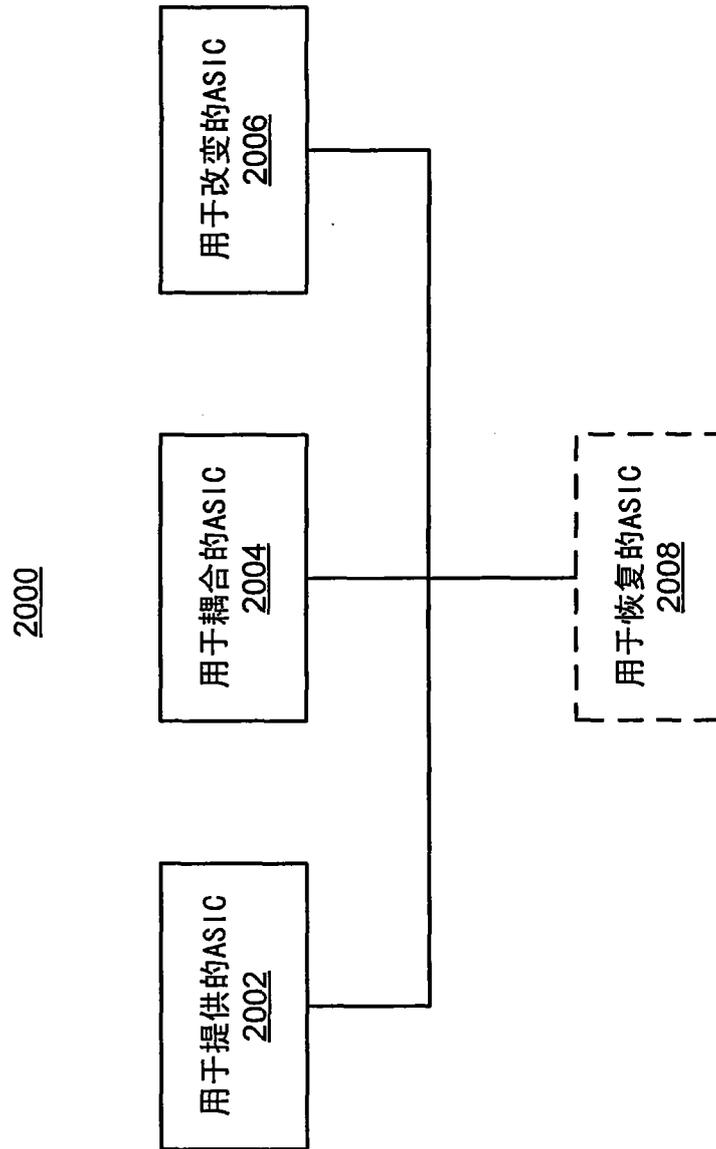


图 20

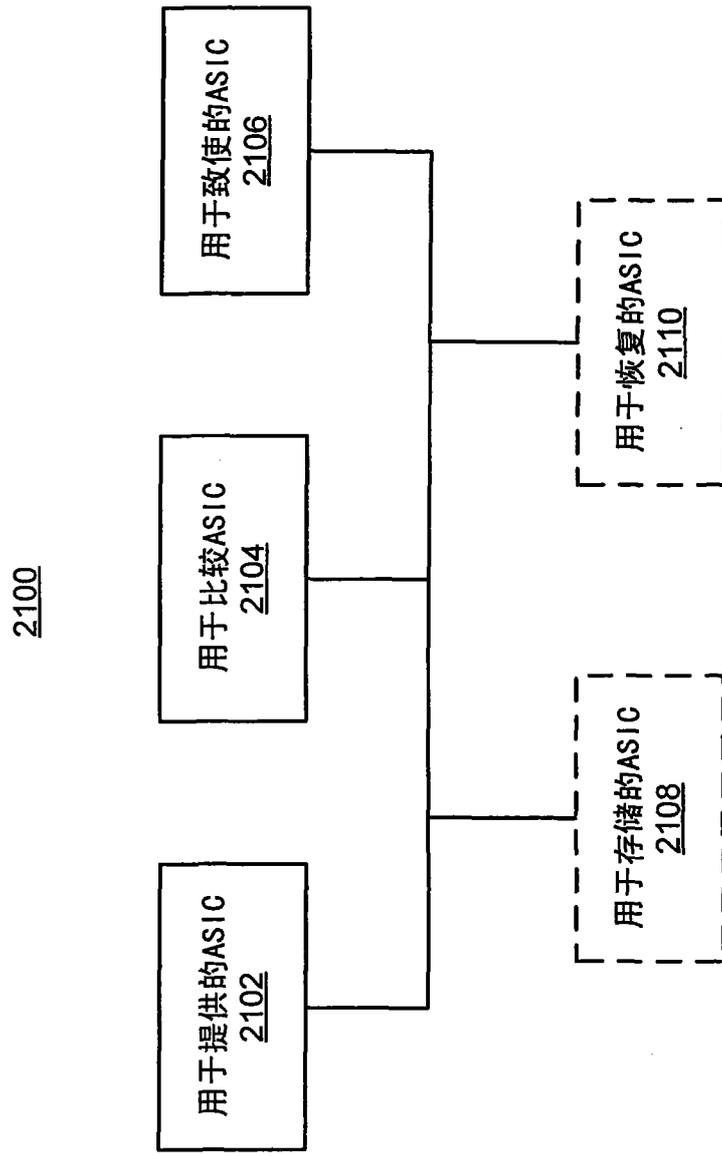


图 21