(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년10월18일
(11) 등록번호 10-1897194
(24) 등록일자 2018년09월04일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) *H01L 21/3105* (2006.01)
H01L 51/00 (2006.01) *H01L 51/56* (2006.01)
(52) CPC특허분류
H01L 51/5253 (2013.01)
H01L 21/31051 (2013.01)
(21) 출원번호 10-2017-0101199
(22) 출원일자 2017년08월09일
심사청구일자 2017년08월09일
(56) 선행기술조사문헌
KR1020170020044 A*
KR1020140027811 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
세종대학교산학협력단
서울특별시 광진구 능동로 209 (군자동, 세종대학교)
(72) 발명자
홍영준
경기 용인시 기흥구 언남로29번길 40, 101동 501호 (언남동, 효성빌라)
정준석
서울특별시 노원구 중계로 230, 503동 906호(중계동, 중계5단지주공아파트)
최지은
서울특별시 강남구 개포로25길 9-3, 101호(개포동)
(74) 대리인
유미특허법인

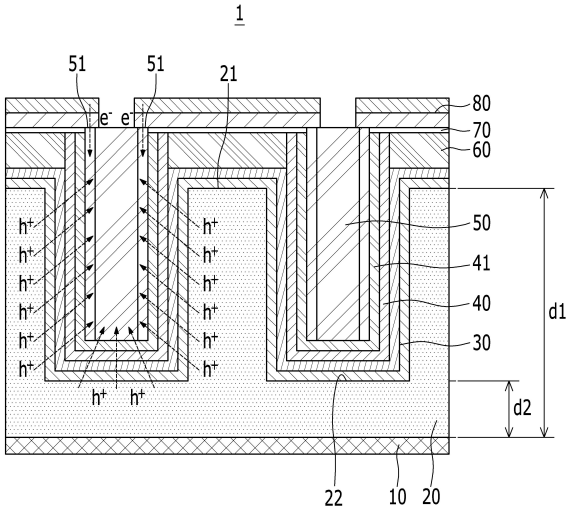
전체 청구항 수 : 총 9 항 심사관 : 이우리

(54) 발명의 명칭 **유연한 발광 소자 및 그 제조 방법**

(57) 요 약

도전형 코어 구조물을 유연한 기판 상에 전사하여 변형성이 높으며 메쉬 형태로 형성되는 전극 구조를 통해 효과적인 전류 주입이 가능한 유연한 발광 소자 및 유연한 발광 소자의 제조 방법을 제공하고자 한다. 본 발명의 유연한 발광 소자는 i) 유연한 기판, ii) 유연한 기판 위에 위치하고, 볼록부와 오목부를 포함하는 갭 필링(Gab filling)층, iii) 갭 필링층 위에 위치하고, 볼록부와 오목부를 따라 위치하는 제1 전극, iv) 제1 전극 위에 위치하고, 오목부를 따라 위치하는 도전형 반도체층, v) 도전형 반도체층 위에 위치하고, 오목부에 위치하는 활성층, vi) 활성층 위에 위치하고, 오목부에 위치하는 도전형 코어 구조물, vii) 제1 전극 위에 위치하고, 도전형 반도체층의 측면과 연결되는 고분자 보호층, viii) 고분자 보호층 위에 위치하고, 도전형 코어 구조물의 측면과 연결되고, 관통홀을 포함하는 마스크층 그리고 ix) 마스크층 위에 위치하는 제2 전극을 포함한다.

대 표 도 - 도1



(52) CPC특허분류
H01L 51/0097 (2013.01)
H01L 51/5203 (2013.01)
H01L 51/56 (2013.01)

이 발명을 지원한 국가연구개발사업
과제고유번호 N00001819
부처명 지식경제부
연구관리전문기관 한국산업기술진흥원
연구사업명 국제공동기술개발사업
연구과제명 [산기원-RCMS]대면적 그래핀 기판을 이용한 저비용, 고품질의 Ⅲ-Ⅴ 나노선 발광소자 개발
기 여 율 1/1
주관기관 세종대학교
연구기간 2016.04.01~2019.09.30

명 세 서

청구범위

청구항 1

유연한 기판,

상기 유연한 기판 위에 위치하고, 볼록부와 오목부를 포함하는 갭 필링(Gab filling)층,

상기 갭 필링층 위에 위치하고, 상기 볼록부와 상기 오목부를 따라 위치하는 제1 전극,

상기 제1 전극 위에 위치하고, 상기 오목부를 따라 위치하는 도전형 반도체층,

상기 도전형 반도체층 위에 위치하고, 상기 오목부에 위치하는 활성층,

상기 활성층 위에 위치하고, 상기 오목부에 위치하는 도전형 코어 구조물,

상기 제1 전극 위에 위치하고, 상기 도전형 반도체층의 측면과 연결되는 고분자 보호층,

상기 고분자 보호층 위에 위치하고, 상기 도전형 코어 구조물의 측면과 연결되고, 관통홀을 포함하는 마스크층, 그리고

상기 마스크층 위에 위치하는 제2 전극

을 포함하고,

상기 도전형 코어 구조물의 하단부는 상기 오목부 안에 위치하면서 상기 볼록부의 최상면보다 아래에 위치하고,

상기 제2 전극은 상기 도전형 코어 구조물의 단부의 테두리에 위치하고,

상기 제1 전극에서 주입된 정공과 상기 제2 전극의 테두리에서 주입된 전자의 결합을 통해 발생된 빛을 가두어 증폭시키는 유연한 발광 소자.

청구항 2

삭제

청구항 3

제1항에서,

상기 마스크층과 상기 도전형 코어 구조물 위에 위치하는 그래핀층을 더 포함하는 유연한 발광 소자.

청구항 4

제3항에서,

상기 제2 전극은 그래핀층 위에 메쉬(mesh) 형태로 위치하는 유연한 발광 소자.

청구항 5

제1항에서,

상기 갭 필링층의 상기 볼록부의 두께는 상기 갭 필링층의 상기 오목부의 두께보다 두꺼운 유연한 발광 소자.

청구항 6

제1항에서,

상기 갭 필링층은 폴리메타크릴산 메틸(polymethylmethacrylate, PMMA), 폴리이미드(Polyimide, PI) 또는 폴리디메틸실록산(Polydimethylsiloxane, PDMS)을 포함하는 유연한 발광 소자.

청구항 7

지지 기판을 제공하는 단계,

상기 지지 기판 위에 그래핀층을 제공하는 단계,

상기 그래핀층 위에 관통홀을 포함하는 마스크층을 제공하는 단계,

상기 관통홀에 위치하는 도전형 코어 구조물을 제공하는 단계,

상기 도전형 코어 구조물을 따라 위치하는 활성층을 제공하는 단계,

상기 활성층을 따라 위치하는 도전형 반도체층을 제공하는 단계,

상기 마스크층 위에 위치하는 고분자 보호층을 제공하는 단계,

상기 고분자 보호층과 상기 도전형 반도체층을 따라 위치하는 제1 전극을 제공하는 단계,

상기 제1 전극 위에 위치하는 갭 필링층(Gab filling)을 제공하는 단계,

상기 갭 필링층에 유연한 기판을 제공하는 단계, 그리고

상기 지지 기판을 제거하는 단계

를 포함하고

상기 갭 필링층에 유연한 기판을 제공하는 단계는

상기 지지 기판을 뒤집는 단계, 그리고

상기 갭 필링층이 상기 유연한 기판 위에 위치하도록 전사하는 단계를 포함하고,

상기 지지 기판을 제거하는 단계는

상기 도전형 코어 구조물의 단부의 테두리 위에 위치하는 제2 전극을 제공하는 단계를 포함하고,

상기 갭 필링층은 볼록부와 오목부를 포함하고, 상기 도전형 코어 구조물의 하단부는 상기 오목부 안에 위치하면서 상기 볼록부의 최상면보다 아래에 위치하고,

상기 제1 전극에서 주입된 정공과 상기 제2 전극의 테두리에서 주입된 전자의 결합을 통해 발생된 빛을 가두어 증폭시키는 유연한 발광 소자의 제조 방법.

청구항 8

삭제

청구항 9

제7항에서,

상기 지지 기판을 제거하는 단계는

상기 그래핀층을 제거하는 단계를 포함하는 유연한 발광 소자의 제조 방법.

청구항 10

제9항에서,

상기 그래핀층을 제거하는 단계는 화학적 기계 연마(Chemical Mechanical Polishing, CMP) 단계를 포함하는 유연한 발광 소자의 제조 방법.

청구항 11

제7항에서,

상기 지지 기판을 제거하는 단계는

상기 그래핀층 위에 메쉬(mesh) 형태로 제2 전극을 제공하는 단계를 포함하는 유연한 발광 소자의 제조 방법.

발명의 설명

기 술 분 야

[0001] 유연한 발광 소자 및 그 제조 방법이 제공된다.

배 경 기 술

[0002] 발광 다이오드(Light Emitting Diode, LED)는 PN 접합에 전류를 흘려줌으로써 빛을 발생시키는 반도체소자이다. 발광 다이오드는 수명이 길고 소비전력이 낮아 유지보수 비용을 줄일 수 있다는 점에서 차세대 발광 소자 중 하나로 각광받아왔다.

[0003] 최근에는 디스플레이의 형태 변형이 자유로운 플렉시블(flexible) 및 웨어러블(wearable) 산업이 성장하고 있으며, 이에 따라 형태 변형이 자유로운 유연한 발광 소자의 개발이 활발히 진행되고 있다.

[0004] 대표적인 유연한 발광 소자로는 변형성이 우수한 유기 발광 다이오드(Organic Light Emitting Diodes, OLED)를 예로 들 수 있다. 하지만, 유기 발광 다이오드는 유기물이라는 재료적 특성에 따라 고온 및 수분에 취약하므로 안정성과 신뢰성이 낮아질 수 있다.

[0005] 이에 따라 고온 및 수분에 안정성이 있는 무기물을 이용한 발광 소자가 개발되었지만, 사파이어 기판 또는 실리콘 기판 등을 사용할 경우 발광 소자를 휘었을 때 기판이 깨질 수 있다. 그리고 플라스틱과 같은 유연한 기판을 사용할 경우, 플라스틱 기판의 녹는점이 낮아 고온에 견디기 어려우므로 플라스틱 기판의 상태가 양호하지 못할 수 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 일 실시예는 도전형 코어 구조물을 유연한 기판 상에 전사하여 변형성이 높으며 메쉬 형태로 형성되는 전극 구조를 통해 효과적인 전류 주입이 가능한 유연한 발광 소자를 제공하기 위한 것이다.

[0007] 본 발명의 일 실시예는 유연한 발광 소자의 제조 방법을 제공하기 위한 것이다.

[0008] 상기 과제 이외에도 구체적으로 언급되지 않은 다른 과제를 달성하는 데 본 발명에 따른 실시예가 사용될 수 있다.

과제의 해결 수단

[0009] 본 발명의 실시예에 따른 유연한 발광 소자는 ⅰ) 유연한 기판, ⅱ) 유연한 기판 위에 위치하고, 볼록부와 오목부를 포함하는 갭 필링(Gab filling)층, ⅲ) 갭 필링층 위에 위치하고, 볼록부와 오목부를 따라 위치하는 제1 전극, ⅳ) 제1 전극 위에 위치하고, 오목부를 따라 위치하는 도전형 반도체층, ⅴ) 도전형 반도체층 위에 위치하고, 오목부에 위치하는 활성층, ⅵ) 활성층 위에 위치하고, 오목부에 위치하는 도전형 코어 구조물, ⅶ) 제1 전극 위에 위치하고, 도전형 반도체층의 측면과 연결되는 고분자 보호층, ⅷ) 고분자 보호층 위에 위치하고, 도전형 코어 구조물의 측면과 연결되고, 관통홀을 포함하는 마스크층 그리고 ⅸ) 마스크층 위에 위치하는 제2 전극을 포함한다.

[0010] 제2 전극은 도전형 코어 구조물의 단부의 테두리 위에 위치할 수 있다. 마스크층과 도전형 코어 구조물 위에 위치하는 그래핀층을 더 포함할 수 있다. 제2 전극은 그래핀층 위에 메쉬(mesh) 형태로 위치할 수 있다.

[0011] 갭 필링층의 상기 볼록부의 두께는 상기 갭 필링층의 상기 오목부의 두께보다 두꺼울 수 있다. 갭 필링층은 폴리메타크릴산 메틸(polymethylmethacrylate, PMMA), 폴리이미드(Polyimide, PI) 또는 폴리디메틸실록산(Polydimethylsiloxane, PDMS)을 포함할 수 있다.

[0012] 본 발명의 실시예에 따른 유연한 발광 소자의 제조 방법은 ⅰ) 지지 기판을 제공하는 단계, ⅱ) 지지 기판 위에 그래핀층을 제공하는 단계, ⅲ) 그래핀층 위에 관통홀을 포함하는 마스크층을 제공하는 단계, ⅳ) 관통홀에 위치하는 도전형 코어 구조물을 제공하는 단계, ⅴ) 도전형 코어 구조물을 따라 위치하는 활성층을 제공하는 단계, ⅵ) 활성층을 따라 위치하는 도전형 반도체층을 제공하는 단계, ⅶ) 마스크층 위에 위치하는 고분자 보호층을 제공하는 단계, ⅷ) 고분자 보호층과 도전형 반도체층을 따라 위치하는 제1 전극을 제공하는 단계, ⅸ) 제

1 전극 위에 위치하는 갭 필링층(Gab filling)을 제공하는 단계, x) 갭 필링층에 유연한 기판을 제공하는 단계 그리고 xi) 지지 기판을 제거하는 단계를 포함할 수 있다.

[0013] 갭 필링층에 유연한 기판을 제공하는 단계는 지지 기판을 뒤집는 단계, 그리고 갭 필링층이 유연한 기판 위에 위치하도록 전사하는 단계를 포함할 수 있다. 지지 기판을 제거하는 단계는 그래핀층을 제거하는 단계, 그리고 도전형 코어 구조물의 단부의 테두리 위에 위치하는 제2 전극을 제공하는 단계를 포함할 수 있다. 그래핀층을 제거하는 단계는 화학적 기계 연마(Chemical Mechanical Polishing, CMP) 단계를 포함할 수 있다. 지지 기판을 제거하는 단계는 그래핀층 위에 메쉬(mesh) 형태로 제2 전극을 제공하는 단계를 포함할 수 있다.

발명의 효과

[0014] 본 발명의 일 실시예에 따르면, 유연한 기판 상에 코어 구조물을 전사하여 굽힘에도 안정성을 가지는 발광 소자를 얻을 수 있으며 전극이 구조물 전체를 감싸고, 메쉬 형태로 형성될 수 있으므로 소자 구동 시 발생할 수 있는 열을 효과적으로 분산시킬 수 있으며, 구조물의 전면으로 효과적으로 전류를 고르게 주입할 수 있다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 실시예에 따른 유연한 발광 소자의 단면도이다.

도 2는 본 발명의 실시예에 따른 유연한 발광 소자의 단면도이다.

도 3은 본 발명의 실시예에 따른 유연한 발광 소자의 발광 작동의 단면도이다.

도 4, 도 5 그리고 도 6은 본 발명의 실시예에 따른 유연한 발광 소자의 제조 과정이다.

발명을 실시하기 위한 구체적인 내용

[0016] 여기서 사용되는 전문용어는 단지 특정 실시예를 언급하기 위한 것이며, 본 발명을 한정하는 것을 의도하지 않는다. 여기서 사용되는 단수 형태들은 문구들이 이와 명백히 반대의 의미를 나타내지 않는 한 복수 형태들도 포함한다. 명세서에서 사용되는 "포함하는"의 의미는 특정 특성, 영역, 정수, 단계, 동작, 요소 및/또는 성분을 구체화하며, 다른 특정 특성, 영역, 정수, 단계, 동작, 요소, 성분 및/또는 군의 존재나 부가를 제외시키는 것은 아니다.

[0017] 다르게 정의하지는 않았지만, 여기에 사용되는 기술용어 및 과학용어를 포함하는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 일반적으로 이해하는 의미와 동일한 의미를 가진다. 보통 사용되는 사전에 정의된 용어들은 관련기술문헌과 현재 개시된 내용에 부합하는 의미를 가지는 것으로 추가 해석되고, 정의되지 않는 한 이상적이거나 매우 공식적인 의미로 해석되지 않는다.

[0018] 이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0019] 도 1은 본 발명의 실시예에 따른 유연한 발광 소자(1)의 단면도를 나타낸다. 도 1의 유연한 발광 소자(1)의 구조는 단지 본 발명을 예시하기 위한 것이며, 본 발명이 여기에 한정되는 것은 아니다. 따라서 유연한 발광 소자(1)의 구조를 다른 형태로도 변형할 수 있다.

[0020] 도 1에 도시한 바와 같이, 유연한 발광 소자(1)는 유연한 기판(10), 갭 필링층(20), 제1 전극(30), 도전형 반도체층(40), 활성층(41), 도전형 코어 구조물(50), 고분자 보호층(60), 마스크층(70), 그리고 제2 전극(80)을 포함할 수 있다.

[0021] 유연한 기판(10)은 폴리이미드(Polyimide, PI), 폴리에틸렌 테레프타레이트(Polyethylene terephthalate, PET), 폴리에틸렌 나프탈레이트 (Polyethylene Naphthalate, PEN), 폴리디메틸실록산(Polydimethylsiloxane, PDMS), 폴리카보네이트(Polycarbonate, PC), 폴리에테르술폰(Polyethersulfone, PES), 폴리아릴레이트(Polyarylate, PAR) 또는 사이클로 올레핀 공중합체(Cyclic Olefin Copolymer, COC)를 포함할 수 있다.

[0022] 유연한 기판(10)은 갭 필링층(20), 제1 전극(30), 도전형 반도체층(40), 활성층(41), 도전형 코어 구조물(50), 고분자 보호층(60), 마스크층(70), 그리고 제2 전극(80)을 지지 할 수 있다. 유연한 기판(10)은 유연한 특성을 가지므로 굽힘 또는 변형이 자유로울 수 있다.

[0023] 갭 필링층(20)은 유연한 기판(10) 위에 위치할 수 있다. 갭 필링층(20)은 볼록부(21)와 오목부(22)를 포함할 수 있다. 갭 필링층(20)의 일측은 유연한 기판(10)의 위에서 유연한 기판(10)을 따라 위치할 수 있다. 갭 필링층(20)의 타측은 볼록부(21)와 오목부(22)가 교대로 위치하며 이어질 수 있다.

[0024] 갭 필링층(20)은 폴리메타크릴산 메틸(polymethylmethacrylate, PMMA), 폴리이미드(Polyimide, PI) 또는 폴리디메틸실록산(Polydimethylsiloxane, PDMS)을 포함할 수 있다. 갭 필링층(20)은 절연체일 수 있다. 갭 필링층(20)은 유연한 특성을 가질 수 있다.

[0025] 갭 필링층(20)의 볼록부(21)의 두께(d1)는 갭 필링층(20)의 오목부(22)의 두께(d2)보다 두꺼울 수 있다. 이 경우, 유연한 발광 소자(1)의 굽힘 시 볼록부(21)의 곡률 반경이 오목부(22)의 곡률 반경보다 더 클 수 있으므로 볼록부(21)와 오목부(22)의 곡률 반경의 차이만큼 유연한 발광 소자(1)의 유연성이 커질 수 있다.

[0026] 또한 볼록부(21)와 오목부(22)의 곡률 반경의 차이는 유연한 발광 소자(1)가 휘어졌다 다시 직선으로 펼쳐지거나 반대 방향으로 휘어졌을 때 발생하는 팽창 및 수축 스트레스를 줄일 수 있으므로 크랙 발생과 같은 손상을 방지할 수 있다.

[0027] 제1 전극(30)은 갭 필링층(20) 위에 위치할 수 있다. 제1 전극(30)은 볼록부(21)와 오목부(22)를 따라 위치할 수 있다. 제1 전극(30)은 도전형 반도체층(40)을 감싸며 위치할 수 있다. 이 경우, 제1 전극(30)은 도전형 반도체층(40)의 전면과 연결될 수 있으므로, 제1 전극(30)은 도전형 반도체층(40), 활성층(41), 도전형 코어 구조물(50)에 전면적으로 전류를 고르게 주입할 수 있다. 또한 제1 전극(30)은 도전형 반도체층(40)의 하측 단부와 측면을 둘러싸고 있으므로 넓은 표면적 컨택을 이용하여 제1 전극(30)으로부터 도전형 반도체층(40)으로 정공을 주입 시킬 수 있다. 따라서 제1 전극(30)의 구조를 포함하는 유연한 발광 소자(1)는 발광 면적을 증가시킬 수 있으므로 발광 효율을 향상시킬 수 있다.

[0028] 제1 전극(30)은 도전형 반도체층(40)을 감싸며 위치할 수 있으므로, 도전형 반도체층(40), 활성층(41) 그리고 도전형 코어 구조물(50)의 내에서 전자와 정공의 재결합을 통해 빛을 가두어 증폭시킬 수 있다. 제1 전극(30)은 인듐, 금, 니켈, 팔라듐, 백금 또는 알루미늄을 포함할 수 있다. 제1 전극(30)은 인듐, 금, 니켈이 순서대로 증착된 전극일 수 있다.

[0029] 도전형 반도체층(40)은 제1 전극(30) 위에 위치할 수 있다. 도전형 반도체층(40)은 오목부(22)를 따라 위치할 수 있다. 도전형 반도체층(40)의 일측 단부는 오목부(22)보다 더 돌출될 수 있다. 도전형 반도체층(40)의 일측 단부는 마스크층(70)과 연결되고, 타측 단부는 제1 전극(30)과 연결될 수 있다.

[0030] 도전형 반도체층(40)은 Ⅲ-Ⅴ족, Ⅱ-Ⅵ족의 화합물 반도체로 제조 될 수 있다. 도전형 반도체층(40)은 AlGaN, GaN, InAlGaN, AlGaAs, GaP, GaAs, GaAsP, AlGaInP, ZnO, ZnMgO, ZnCdO, GZO(Ga-doped ZnO), IZO(In-doped ZnO), 또는 AZO(Al-doped ZnO)을 포함할 수 있다.

[0031] 활성층(41)은 도전형 반도체층(40) 위에 위치할 수 있다. 활성층(41)은 오목부(22)를 따라 위치할 수 있다. 활성층(41)의 일측 단부는 마스크층(70)을 향해 오목부(22)보다 더 돌출될 수 있다. 활성층(41)의 일측 단부는 마스크층(70)과 연결되고, 타측 단부는 도전형 반도체층(40)과 연결될 수 있다.

[0032] 활성층(41)은 Ⅲ-Ⅴ족 화합물 반도체로 제조 될 수 있다. 활성층(41)은 단일 양자 우물 구조 또는 다중 양자 우물 구조(Multi Quantum Wells, MQWs)중 하나의 구조를 포함 할 수 있다. 활성층(41)은 AlGaN/AlGaN, InGaN/GaN, InGaN/InGaN, AlGaN/GaN, GaAs/AlGaAs 또는 GaP/AlGaP을 포함할 수 있다. 활성층(41)이 다중 양자 우물 구조일 경우 In 또는 Al 조성이 서로 다를 수 있다. 활성층(41)은 300nm 내지 700nm 파장의 빛을 발광할 수 있으며 자외선 내지 빨간색 빛에 해당 할 수 있다.

[0033] 도전형 코어 구조물(50)은 활성층(41) 위에 위치할 수 있다. 도전형 코어 구조물(50)은 오목부(22)에 위치할 수 있다. 도전형 코어 구조물(50)의 일측 단부는 제2 전극(80)을 향해 도전형 반도체층(40) 또는 활성층(41)보다 더 돌출 될 수 있다. 도전형 코어 구조물(50)의 일측 단부는 제2 전극(80)과 연결되고, 타측 단부는 활성층(41)과 연결될 수 있다.

[0034] 도전형 코어 구조물(50)은 Ⅲ-Ⅴ족, Ⅱ-Ⅵ족의 화합물 반도체로 제조 될 수 있다. 도전형 반도체층(40)은 AlGaN, GaN, InAlGaN, AlGaAs, GaP, GaAs, GaAsP, AlGaInP, ZnO, ZnMgO, ZnCdO, GZO(Ga-doped ZnO), IZO(In-doped ZnO), 또는 AZO(Al-doped ZnO)을 포함할 수 있다.

[0035] 도전형 코어 구조물(50)의 직경은 100nm 내지 700㎛ 일 수 있다. 바람직하게는, 도전형 코어 구조물(50)의 직경은 400nm 내지 500㎛ 일 수 있다. 도전형 코어 구조물(50)의 길이는 200nm 내지 1500㎛ 일 수 있다. 바람직

하게는, 도전형 코어 구조물(50)의 길이는 1㎛ 내지 1000㎛ 일 수 있다.

[0036] 고분자 보호층(60)은 제1 전극(30) 위에 위치할 수 있다. 고분자 보호층(60)은 볼록부(21)의 상측에 위치할 수 있다. 고분자 보호층(60)은 도전형 반도체층(40)의 측면과 연결될 수 있다.

[0037] 고분자 보호층(60)은 폴리메타크릴산 메틸(polymethylmethacrylate, PMMA), 폴리이미드(Polyimide, PI) 또는 폴리디메틸실록산(Polydimethylsiloxane, PDMS)을 포함할 수 있다. 고분자 보호층(60)은 절연체일 수 있다. 고분자 보호층(60)의 두께는 50nm 내지 10㎛ 일 수 있다. 바람직하게는, 고분자 보호층(60)의 두께는 200 nm 내지 5 ㎛ 일 수 있다. 유연한 발광 소자(1)는 고분자 보호층(60)의 두께를 조절하여 제1 전극(30)과 도전형 반도체층(40)의 접합 면적을 조절할 수 있다.

[0038] 마스크층(70)은 고분자 보호층(60) 위에 위치할 수 있다. 마스크층(70)은 도전형 코어 구조물(50)의 측면과 연결될 수 있다. 마스크층(70)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다. 마스크층(70)의 두께는 10nm 내지 2㎛ 일 수 있다. 바람직하게는, 마스크층(70)의 두께는 30㎛ 내지 1㎛ 일 수 있다.

[0039] 제2 전극(80)은 마스크층(70) 위에 위치할 수 있다. 제2 전극(80)은 마스크층(70)의 전면을 덮으며, 도전형 코어 구조물(50)의 상단 테두리(51)와 연결될 수 있다. 제2 전극(80)은 티타늄, 금, 백금, 또는 알루미늄을 포함할 수 있다. 제2 전극(80)은 티타늄, 금이 순서대로 증착된 전극일 수 있다.

[0040] 제2 전극(80)은 도전형 코어 구조물(50)의 단부의 테두리(51)에 위치할 수 있다. 제2 전극(80)은 화살표 방향을 따라 도전형 코어 구조물(50)로 전자(e^-)를 주입할 수 있다. 제2 전극(80)으로부터 도전형 코어 구조물(50)의 테두리(51)로 주입된 전자는 활성층(41) 내부에서 제1 전극(30)으로 주입된 정공(h^+)과 발광 재결합하여 빛을 발생시킬 수 있다.

[0041] 제1 전극(30)은 도전형 반도체층(40), 활성층(41), 도전형 코어 구조물(50) 내에서 전자(e^-)와 정공(h^+)의 결합에 의해 빛을 증폭시키는 거울 효과를 야기시킬 수 있으므로, 유연한 발광 소자(1)의 발광 효율이 높아질 수 있다.

[0042] 도 2는 본 발명의 실시예에 따른 유연한 발광 소자(2)의 개략적인 단면도를 나타낸다. 도 2에서는 그래핀층(90) 및 제2 전극(80)을 제외하고는 도 1의 유연한 발광 소자(1)와 유사하므로, 동일한 부분에는 동일한 도면부호를 사용하며, 그 상세한 설명을 생략한다.

[0043] 도 2에 도시한 바와 같이, 유연한 발광 소자(2)는 유연한 기판(10), 갭 필링층(20), 제1 전극(30), 도전형 반도체층(40), 활성층(41), 도전형 코어 구조물(50), 고분자 보호층(60), 마스크층(70), 제2 전극(80), 그리고 그래핀층(90)을 포함할 수 있다.

[0044] 그래핀(Graphene)층(90)은 마스크층(70)과 도전형 코어 구조물(50) 위에 위치할 수 있다. 그래핀층(90)은 탄소로 이루어진 단층 구조물로 전기적으로 이차원 탄도 이동(2-dimensional ballistic transport) 특성을 가질 수 있다. 그래핀층(90)은 서브-마이크론(sub-micron)의 작은 사이즈에서도 매우 작은 전기 저항을 가질 수 있다. 그래핀층(90)은 높은 전하이동도(Si의 약 100배) 및 높은 전류밀도(Cu의 약 100배)를 가질 수 있다. 그래핀층(90)은 5×103 W/mk 이상의 열전도도를 가질 수 있고, 1000℃ 이상의 고온에서도 특성을 안정적으로 유지할 수 있다.

[0045] 제2 전극(80)은 그래핀층(90) 위에 메쉬(mesh)형태로 위치할 수 있다. 제2 전극(80)은 화살표 방향으로 그래핀층(90)을 따라 도전형 코어 구조물(50)로 전자(e^-)를 주입할 수 있다. 제2 전극(80)은 그래핀층(90)의 전면적에 걸쳐 메쉬(Mesh) 형태로 형성 될 수 있으므로, 그래핀층(90)의 전면에 전류를 주입할 수 있다. 또한, 제2 전극(80)을 통해 주입 된 전자(e^-)는 그래핀층(90)을 통해 이동하여 도전형 코어 구조물(50)로 주입되어 활성층(41) 내에서 제1 전극(30)에서 주입된 정공(h^+)과 발광 재결합하여 빛을 발생 시킬 수 있다.

[0046] 도 3은 본 발명의 실시예에 따른 유연한 발광 소자(1) 및 유연한 발광 소자(2)의 발광 작동의 단면도를 나타낸다. 도 3의 (a)는 유연한 발광 소자(1)의 발광 작동을 나타내고, (b)는 유연한 발광 소자(2)의 발광 작동을 나타낸다.

[0047] 도 3의 (a)에 도시한 바와 같이, 유연한 발광 소자(1)는 도전형 코어 구조물(50) 내에서 전자와 정공의 결합에 의해 빛이 발생되고, 증폭된 빛은 제1 전극(30)으로 인해 사방으로 방출되지 못하고 도전형 코어 구조물(50)을 따라 이동하여 제2 전극(80)을 향한 방향으로만 방출될 수 있다. 이 경우, 유연한 발광 소자(1)는 도전형 코어

구조물(50)의 상단의 중앙 부분만 노출되어 있어 방출된 빛(L) 세기의 감소가 없으므로 발광 효율이 높을 수 있다.

[0048] 유연한 발광 소자(1,2)는 갭 필링층(20)이 상호 이격된 도전형 코어 구조물(50) 사이를 채워 지지할 수 있으며, 유연한 특성을 가질 수 있으므로 유연한 발광 소자(1)가 구부러 지더라도 도전형 코어 구조물(50)의 붕괴 현상이 발생되지 않을 수 있다.

[0049] 도 3의 (b)에 도시한 바와 같이, 유연한 발광 소자(2)는 빛을 방출할 때 도전형 코어 구조물(50) 위에 약 98%의 가시광선 투과율을 갖는 그래핀층(90)으로 덮일 수 있으므로, 방출된 빛(L) 세기의 감소가 없으므로 발광 효율이 높을 수 있다. 또한 유연한 발광 소자(2)는 유연한 특성을 갖는 그래핀층(90) 위에 도전형 코어 구조물(50)이 상호 이격 되어 위치하고, 이를 유연한 기판(10)에 전사하여 제조할 수 있으므로 굽힘 변형이 자유로울 수 있다.

[0050] 유연한 발광 소자(1,2)는 고분자 보호층(60)이 유연한 특성을 가질 수 있으므로 유연한 발광 소자(1,2)의 굽힘 시 발생될 수 있는 마스크층(70)의 깨짐 발생을 미연에 방지하여 제1 전극(30)을 보호할 수 있다. 따라서 굽힘 상태에서도 유연한 발광 소자(1,2)의 구동이 가능할 수 있다.

[0051] 도 3에 도시한 바와 같이, 유연한 발광 소자(1,2)는 발광 소자 자체가 구부러진 상태에도 빛을 발광할 수 있어 플렉시블 및 웨어러블 장치에도 적용할 수 있다. 유연한 발광 소자(1,2)가 굽힘 상태로 발광할 경우, 유연한 기판(10), 갭 필링층(20), 고분자 보호층(60), 마스크층(70), 제2 전극(80), 그리고 그래핀층(90)이 전체적으로 구부러질 수 있다. 이 경우, 유연한 기판(10)을 따라 위치하는 갭 필링층(20)의 일측의 단면적이 좁아지는 형상을 가질 수 있으며, 도전형 반도체층(40), 활성층(41) 그리고 도전형 코어 구조물(50)은 굽힘 반경의 중심 축을 향해 더 가까워 지는 형상을 가질 수 있다. 유연한 발광 소자(1,2)의 굽힘 반경은 ∞ 내지 4㎜ 일 수 있다. 굽힘 반경이 ∞일 경우, 유연한 발광 소자(1,2)를 굽히지 않은 상태일 수 있다.

[0052] 도 4, 도 5 그리고 도 6은 유연한 발광 소자(1,2)의 제조 과정을 나타낸다. 도 4와 도 5는 유연한 발광 소자(1)의 제조 과정을 나타내고, 도 4와 도 6은 유연한 발광 소자(2)의 제조 과정을 나타낸다.

[0053] 도 4에 도시한 바와 같이, 지지 기판(11)을 제공하고, 지지 기판(11) 위에 그래핀층(90)을 제공할 수 있다. 그래핀층(90)은 식각 용액에 의한 구리 포일 제거 방법 또는 전사 방법으로 제조될 수 있다. 그래핀층(90)의 위에는 복수의 관통홀(71)을 포함하는 마스크층(70)을 제공할 수 있다. 관통홀(71)은 전자빔 리소그래피(E-beam lithography), 포토 리소그래피(photo lithography), 레이저 간섭 리소그래피(Laser interference lithography), 또는 나노임프린트(Nanoimprint) 방법으로 제조될 수 있다. 복수의 관통홀(71)에는 각각 도전형 코어 구조물(50)을 제공할 수 있다. 도전형 코어 구조물(50)은 마스크층(70)에 형성된 관통홀(71)에 위치할 수 있으므로, 마스크층(70)에 선택적으로 노출된 그래핀층(90) 위에 위치할 수 있다.

[0054] 다음으로, 도전형 코어 구조물(50)을 따라 위치하는 활성층(41)을 제공하고, 활성층(41)을 따라 위치하는 도전형 반도체층(40)을 제공할 수 있다. 이 경우, 도전형 코어 구조물(50) 상에 다중벽(코어셸) 와이어 구조를 형성할 수 있다. 활성층(41)은 장벽층, 우물층으로 이루어져 있으며 단일 양자 우물 구조 또는 다중 양자 우물 구조(Multi Quantum Well, MQW)를 포함 할 수 있다.

[0055] 마스크층(70) 위에는 고분자 보호층(60)을 제공할 수 있다. 고분자 보호층(60)은 굽힘에 따른 제1 전극(30)의 손상 방지를 위해 유연한 특성을 가질 수 있다. 또한 고분자 보호층(60)은 다중벽(코어셸) 와이어 구조 사이를 절연시키는 절연체일 수 있다. 고분자 보호층(60)은 도전형 반도체층(40)의 하단부와 연결될 수 있으므로 도전형 반도체층(40)의 상단 및 측면은 노출될 수 있다. 이 경우, 마스크층(70)과 다중벽(코어셸) 와이어 구조를 고분자 물질로 코팅하고, 산소 플라즈마(Reactive Ion etching, RIE) 처리를 통해 도전형 반도체층(40)의 상단 및 측면 노출시킬 수 있다.

[0056] 고분자 보호층(60) 및 도전형 반도체층(40)의 위에 고분자 보호층(60) 및 도전형 반도체층(40)을 따라 위치하는 제1 전극(30)을 제공할 수 있다. 제1 전극(30)이 고분자 보호층(60) 및 도전형 반도체층(40)을 따라 위치할 수 있으므로, 전류 주입의 효과가 높아질 수 있다. 제1 전극(30) 위에 위치하는 갭 필링층(20)을 제공할 수 있다. 갭 필링층(20)은 볼록부(21)와 오목부(22)를 통해 제1 전극(30)의 형상에 맞추어 제1 전극(30)의 위에 위치할 수 있다. 갭 필링층(20)은 제1 전극(30), 도전형 반도체층(40), 활성층(41), 그리고 도전형 코어 구조물(50)로 이루어진 다중벽(코어셸) 와이어 구조 사이를 절연시킬 수 있으며, 지지대로서 굽힘에 의한 손상을 미연에 방지할 수 있다. 갭 필링층(20)은 제1 전극(30)을 완전히 덮을 수 있는 두께를 가질 수 있다.

[0057] 도 5의 (e)에 도시한 바와 같이, 도 4의 (a) 내지 (d)의 과정을 통해 제조된 구조를 뒤집어 갭 필링층(20)이 유

연한 기판(10)에 위치하도록 전사할 수 있다. 이 경우, 이미 제조된 구조를 유연한 기판(10)에 전사되므로, 갭 필링층(20), 제1 전극(30), 도전형 반도체층(40), 활성층(41), 도전형 코어 구조물(50), 고분자 보호층(60), 마스크층(70), 그리고 그래핀층(90)이 유연한 기판(10)에 전사될 때 구조적 안정성을 가질 수 있다.

[0058] 도 5의 (f-1)에 도시한 바와 같이, 제조된 구조에서 지지 기판(11) 및 그래핀층(90)을 제거할 수 있다. 지지 기판(11) 및 그래핀층(90)의 제거는 화학적 기계 연마(Chemical Mechanical Polishing, CMP) 방법을 포함할 수 있다.

[0059] 도 5의 (g-1)는 유연한 발광 소자(1)의 단면도를 나타내고, 도 5의 (h-1)는 유연한 발광 소자(1)를 상면에서 내려다본 평면도를 나타낸다. 도 5의 (g-1) 및 (h-1)에 도시한 바와 같이, 마스크층(70) 위에 제2 전극(80)을 제공할 수 있다. 제2 전극(80)은 도전형 코어 구조물(50)의 단부의 테두리(51)에 위치할 수 있다. 제2 전극(80)은 마스크층(70)을 완전히 덮으며 도전형 코어 구조물(50)의 상단 테두리(51)만을 덮어 테두리(51)를 통해 도전형 코어 구조물(50)로 전자를 주입할 수 있다.

[0060] 도 4와 도 6은 유연한 발광 소자(2)의 제조 과정을 나타낸다. 도 4의 유연한 발광 소자(2)의 제조 과정은 전술한 도 4의 유연한 발광 소자(1)의 제조 과정과 동일하므로, 그 상세한 설명을 생략한다.

[0061] 도 6의 (e) 도시한 바와 같이, 도 4의 (a) 내지 (d)의 과정을 통해 제조된 구조를 뒤집어 갭 필링층(20)이 유연한 기판(10)에 위치하도록 전사할 수 있다. 도 6의 (f-2)에 도시한 바와 같이, 제조된 구조에서 지지 기판(11)을 제거할 수 있다. 지지 기판(11)의 제거는 습식 식각 및 리프트 오프 방식, 폴리디메틸실록산(Polydimethylsiloxane, PDMS)을 이용한 스탬프 방식 또는 레이저 리프트 오프(Laser lift-off)방법으로 지지 기판(11)을 제거할 수 있다. 따라서, 유연한 기판(10)에 이미 제조된 구조를 전사할 수 있으므로, 구조의 정확도와 안정성을 높여 발광 소자의 색 재현성을 높일 수 있다.

[0062] 도 6의 (g-2)는 유연한 발광 소자(2)의 단면도를 나타내고, 도 6의 (h-2)는 유연한 발광 소자(2)를 상면에서 내려다본 평면도를 나타낸다. 도 6의 (g-2) 및 (h-2)에 도시한 바와 같이, 그래핀층(90) 위에 제2 전극(80)을 제공할 수 있다. 제2 전극(80)은 그래핀층(90) 위에 메쉬(mesh)형태로 위치할 수 있다. 제2 전극(80)은 그래핀층(90)의 전면적에 걸쳐 메쉬(Mesh) 형태로 형성 될 수 있으므로, 그래핀층(90)의 전면에 전류를 주입할 수 있어 유연한 발광 소자(2)의 발광 효율을 높일 수 있다.

[0063] 본 발명을 앞서 기재한 바에 따라 설명하였지만, 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에서 종사하는 자들은 쉽게 이해할 것이다.

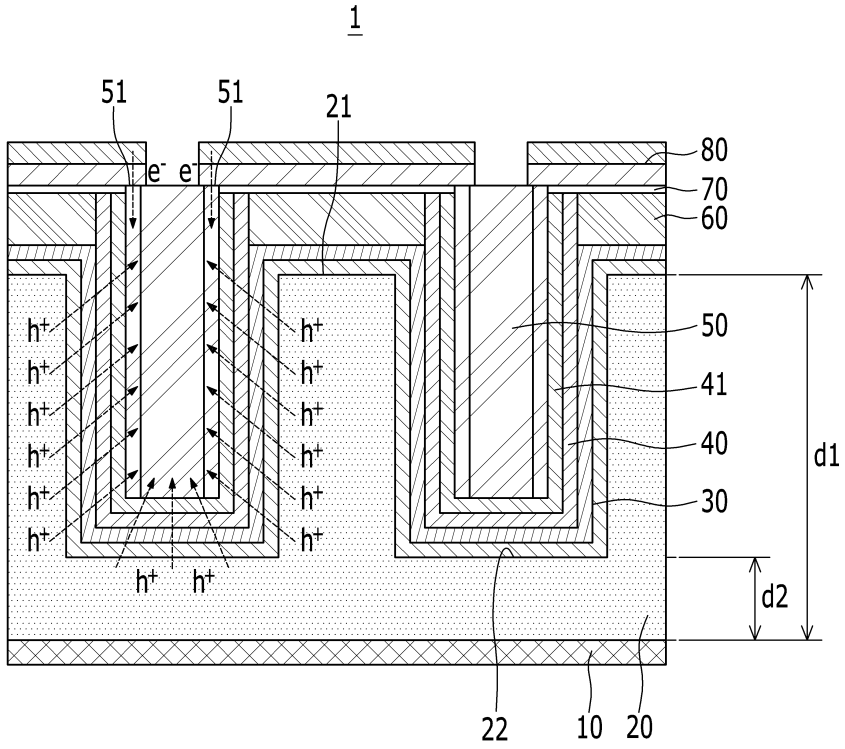
부호의 설명

[0064]

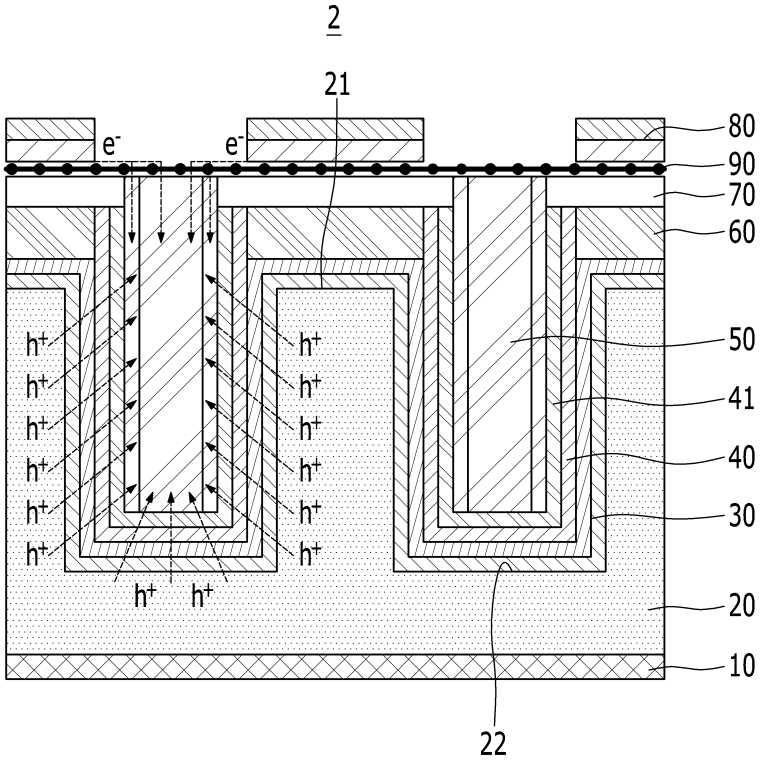
10. 유연한 기판	11. 지지 기판
20. 갭 필링층	21. 볼록부
22. 오목부	30. 제1 전극
40. 도전형 반도체층	41. 활성층
50. 도전형 코어 구조물	51. 테두리
60. 고분자 보호층	70. 마스크층
71. 관통홀	80. 제2 전극
90. 그래핀층	

도면

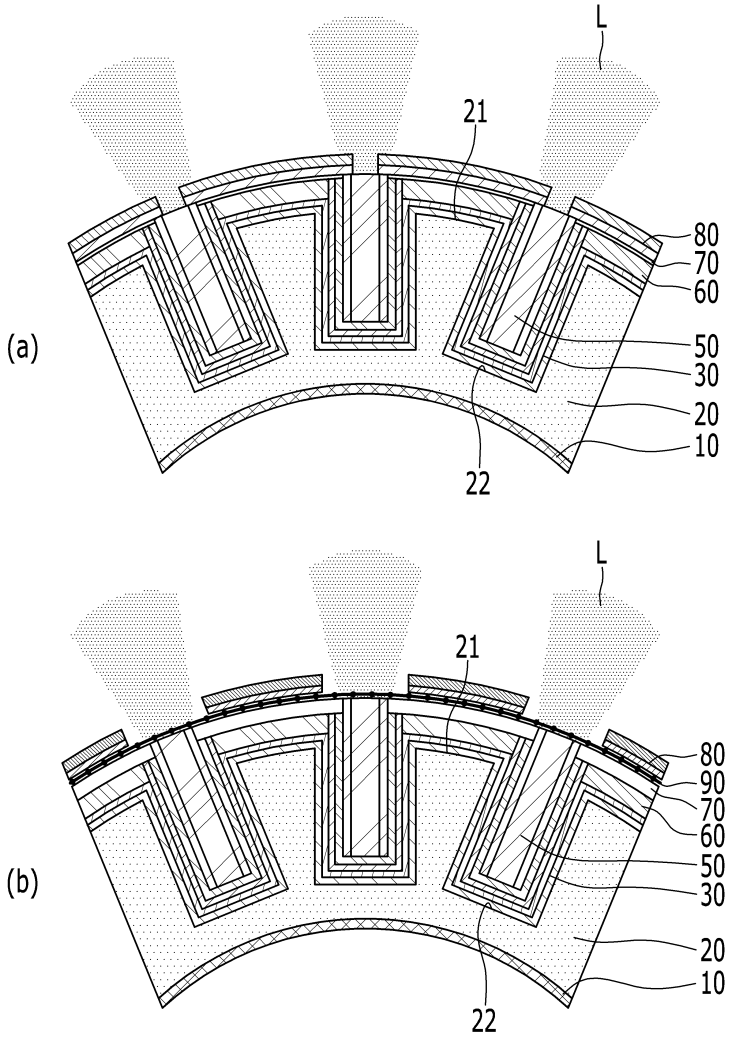
도면1


1
51
51
21
e-
e-
80
70
60
h+
50
41
40
30
d1
d2
22
10
20

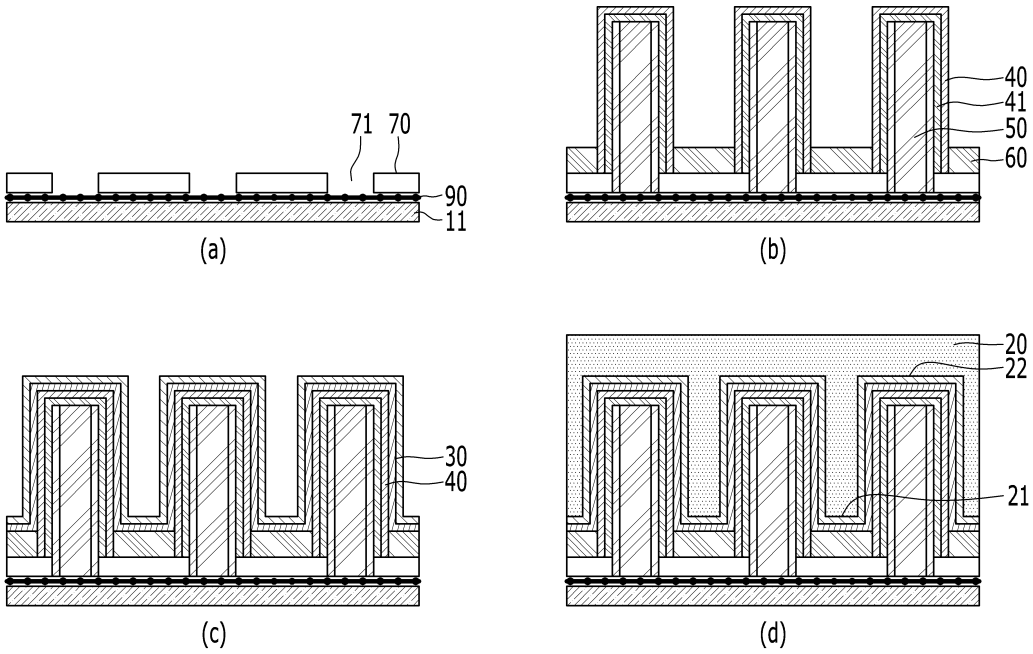
도면2


2
21
e-
e-
80
90
70
60
h+
50
41
40
30
20
10
22

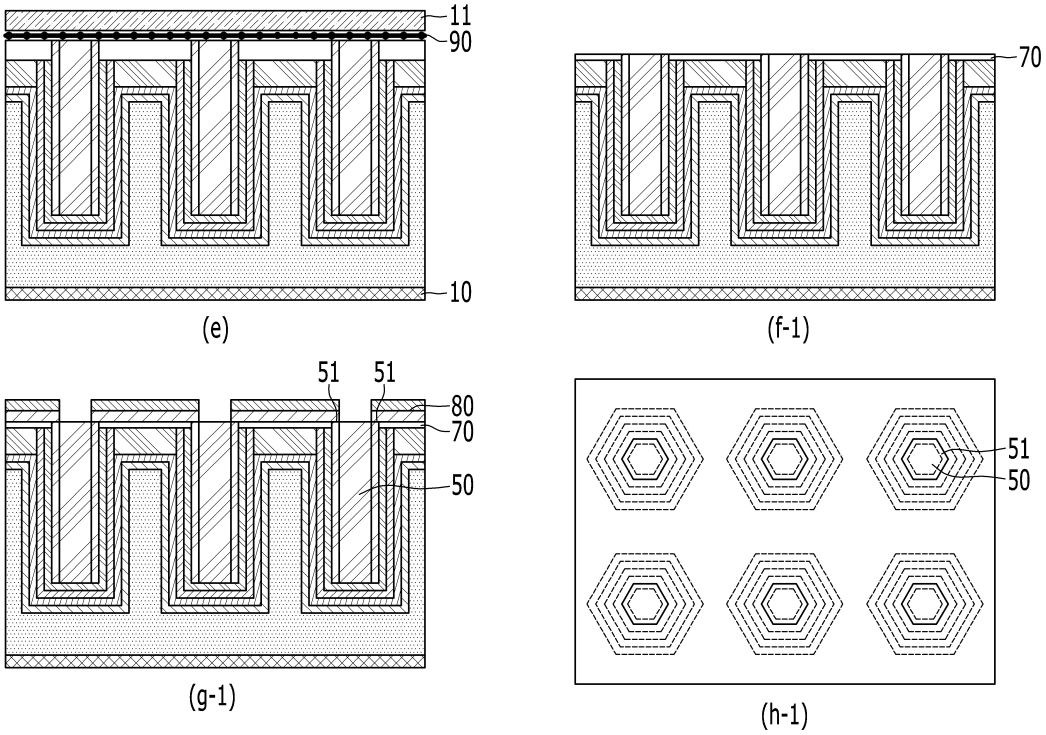
도면3



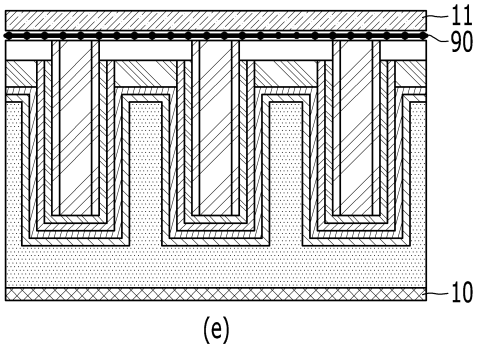
도면4


71
70
90
11
(a)
40
41
50
60
(b)
30
40
(c)
20
22
21
(d)

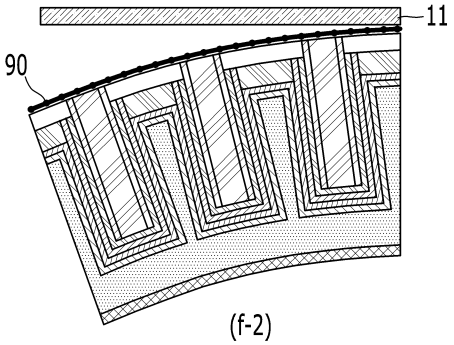
도면5


11
90
10
(e)
70
(f-1)
51
51
80
70
50
(g-1)
51
50
(h-1)

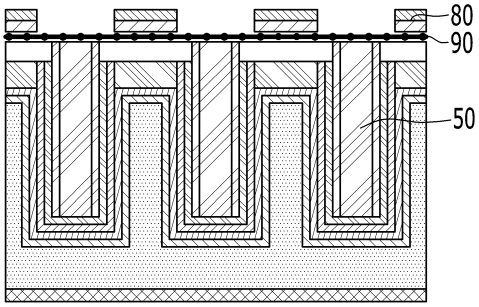
도면6



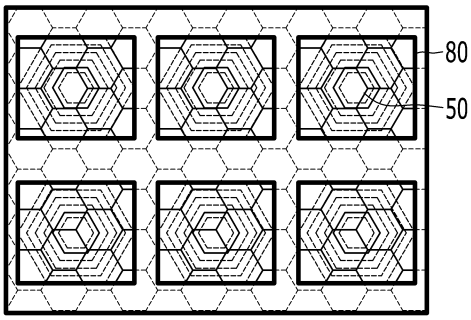
(e)



(f-2)



(g-2)



(h-2)

【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제11항

【변경전】

제8항에서

【변경후】

제7항에서

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 제9항

【변경전】

제8항에서

【변경후】

제7항에서