

(12) 发明专利申请

(10) 申请公布号 CN 103413837 A

(43) 申请公布日 2013. 11. 27

(21) 申请号 201310284376. 5

(22) 申请日 2013. 07. 08

(71) 申请人 复旦大学

地址 200433 上海市杨浦区邯郸路 220 号

(72) 发明人 卢红亮 谢章熠 耿阳 张卫

(74) 专利代理机构 上海正旦专利代理有限公司

31200

代理人 陆飞 盛志范

(51) Int. Cl.

H01L 29/94 (2006. 01)

H01L 21/334 (2006. 01)

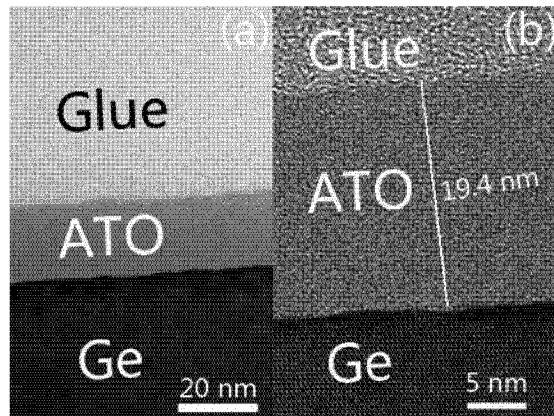
权利要求书1页 说明书2页 附图2页

(54) 发明名称

一种锗基高介电常数绝缘介质的 MOS 电容器
及其制备方法

(57) 摘要

本发明属于微电子领域，具体涉及一种锗基高介电常数绝缘介质的 MOS 电容器及其制备方法。本发明所涉及的 MOS 电容器，采用 n 型锗(Ge)作为半导体衬底，采用高介电常数的 Al₂O₃薄膜和 TiO₂薄膜混合结构作为绝缘介质，并以 Al₂O₃薄膜开始和结束薄膜叠层结构，最终形成金属 / 绝缘体 / 锗半导体结构。本发明采用原子层淀积技术制备锗上高介电常数绝缘介质，可以有效解决锗本征氧化物热稳定性和可溶于水的不足，为新型器件的研发提供宽广前景。



1. 一种锗基高介电常数绝缘介质的 MOS 电容器, 其特征在于 :采用 n 型锗(Ge)作为半导体衬底, 采用高介电常数的 Al_2O_3 薄膜和 TiO_2 薄膜混合结构作为绝缘介质, 并以 Al_2O_3 薄膜开始和结束, 形成金属 / 绝缘体 / 锗半导体结构。

2. 如权利要求 1 所述的锗基高介电常数绝缘介质的 MOS 电容器的制备方法, 采用原子层淀积技术, 其特征在于具体步骤如下 :

(1) 首先用丙酮溶液浸泡、超声波清洁锗衬底表面, 以除去有机物沾污 ;

(2) 采用稀释的氢氟酸溶液浸泡以除去表面的自然氧化层 ;

(3) 将锗衬底置于原子层淀积的反应腔内, 依次在 Ge 表面淀积 Al_2O_3 薄膜, 之后淀积 $\text{Al}_2\text{O}_3/\text{TiO}_2$ 交替混合薄膜, 最后再淀积 Al_2O_3 薄膜 ;

(4) 采用物理溅射的方法在绝缘介质上和锗片背面形成铝电极。

3. 根据权利要求 1 所述的锗基高介电常数绝缘介质的 MOS 电容器的制备方法, 其特征在于原子层淀积时, 采用氩气作为载气和清洗气, 反应温度为 150–300 °C ; Al_2O_3 和 TiO_2 的反应前驱体分别为 $\text{Al}(\text{CH}_3)_3\text{-H}_2\text{O}$ 和 $\text{Ti}(\text{OCH}(\text{CH}_3)_2)_4\text{-H}_2\text{O}$; Al_2O_3 循环反应时间为 : $\text{Al}(\text{CH}_3)_3$ 和 H_2O 时间各 0.1–0.5 s, 清洗气时间 1.0–2.0 s ; TiO_2 循环反应时间为 : $\text{Ti}(\text{OC}_2\text{H}_5)_4$ 时间 1.0–2.0 s, H_2O 时间 5.0–10.0 s, 清洗气时间 5.0–10.0 s。

一种锗基高介电常数绝缘介质的 MOS 电容器及其制备方法

技术领域

[0001] 本发明属于微电子领域，具体涉及一种锗基高介电常数绝缘介质的 MOS 电容器及其制备方法。

背景技术

[0002] 基于硅(Si)的互补型金属氧化物半导体(Complementary Metal-Oxide-Semiconductor, CMOS)器件在沟道尺寸进一步减小时面临越来越多的瓶颈和制约，同时硅的迁移率不足以满足更高速、低功耗的器件性能要求。相比于硅，锗的电子和空穴迁移率分别是硅的 2.6 倍和 4.2 倍，并且通过应变锗技术可以进一步提高迁移率。同时，锗的空穴迁移率是 IV 族和 III-V 族半导体中最大的。锗氧化物(GeO_x , $x=1, 2$)作为锗的本征氧化物存在热稳定性和与水反应可溶的问题。锗基高介电常数绝缘介质的研究成为锗基器件的关键所在。

发明内容

[0003] 本发明的目的在于提出一种高介电常数绝缘介质的 MOS 电容器及其制备方法。

[0004] 本发明提出的高介电常数绝缘介质的 MOS 电容器，是采用 n 型锗(Ge)作为半导体衬底，采用高介电常数的 Al_2O_3 薄膜和 TiO_2 薄膜混合结构作为绝缘介质，并以 Al_2O_3 薄膜结束，形成金属 / 绝缘体 / 锗半导体结构。

[0005] 本发明提出的高介电常数绝缘介质的 MOS 电容器的制备方法，采用原子层沉积技术(Atomic Layer Deposition, ALD)，具体步骤如下：

- (1) 首先用丙酮溶液浸泡、超声波清洁锗(Ge)衬底表面，以除去有机物沾污；
- (2) 在丙酮处理过后，采用稀释的氢氟酸溶液浸泡以除去表面的自然氧化层；
- (3) 将 Ge 衬底置于原子层沉积的反应腔内，按照图 1 所示，依次在 Ge 表面沉积 Al_2O_3 薄膜，之后沉积 $\text{Al}_2\text{O}_3/\text{TiO}_2$ 交替混合薄膜，最后再沉积 Al_2O_3 薄膜；
- (4) 采用物理溅射的方法在绝缘介质上和锗片背面形成铝电极。

[0006] 采用光电子能谱(XPS)、透射电子显微镜(TEM)、椭圆偏振仪(Spectroscopic Ellipsometry)、阻抗分析仪(Impedance Analyzer)分别表征了绝缘介质的化学键和化学组分，原子级薄膜截面形貌，光学性质，电学性能。

[0007] 本发明具有以下优点：

1、 Al_2O_3 具有对锗表面的自清洁作用，可以有效抑制锗氧化物的形成，并阻碍锗原子向高介电常数绝缘介质中扩散。

2、 Al_2O_3 的 Al^{3+} 与 TiO_2 的本征缺陷形成 p 型与 n 型互相补偿，从而改善绝缘介质的漏电特性。

3、采用 Al_2O_3 与铝电极接触，保证金属与绝缘介质的良好接触。

4、测试得到绝缘介质的相对介电常数高达 16 左右。

[0011] 原子层沉积技术是近年来发展起来的一种自限制式化学气相沉积，特别适合在小

线宽集成电路工艺中形成各种金属氧化物绝缘介质薄膜。本发明提出一种新型绝缘介质组成功能和基于原子层沉积的工艺流程，为下一代高速低功耗半导体器件中的核心部件——MOS 电容器发展提供宽广前景。

附图说明

- [0012] 图 1 本发明提出的高介电常数绝缘介质的薄膜叠层结构图示。
- [0013] 图 2 本发明提出的高介电常数绝缘介质的透射电子显微镜截面图。
- [0014] 图 3 本发明提出的高介电常数绝缘介质的界面处化学成键表征。
- [0015] 图 4 本发明 MOS 电容器的电容 - 电压曲线以及回滞特性曲线。

具体实施方式

[0016] 下面参考附图描述本发明的实施方式。后面的描述中，相同的附图标记表示相同的组件，对其重复描述将省略。

[0017] 本发明所涉及的原子层沉积是采用氩气作为载气和清洗气，反应温度设定为 150–300 °C。Al₂O₃ 和 TiO₂ 的反应前驱体分别为 Al(CH₃)₃-H₂O 和 Ti(OC(CH₃)₂)₄-H₂O。Al₂O₃ 循环反应时间为 :Al(CH₃)₃ 和 H₂O 时间各 0.1–0.5 s，清洗气时间 1.0–2.0 s。TiO₂ 循环反应时间为 :Ti(OC₂H₅)₄ 时间 1.0–2.0 s, H₂O 时间 5.0–10.0 s, 清洗气时间 5.0–10.0 s。

[0018] 上述实施例只是本发明的举例，尽管为说明目的公开了本发明的最佳实施例和附图，但是本领域的技术人员可以理解：在不脱离本发明及所附的权利要求的精神和范围内，各种替换、变化和修改都是可能的。因此，本发明不应局限于最佳实施例和附图所公开的内容。

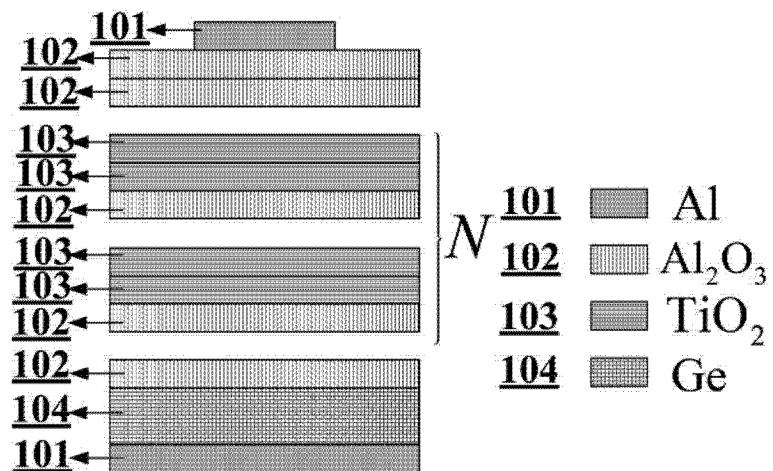


图 1

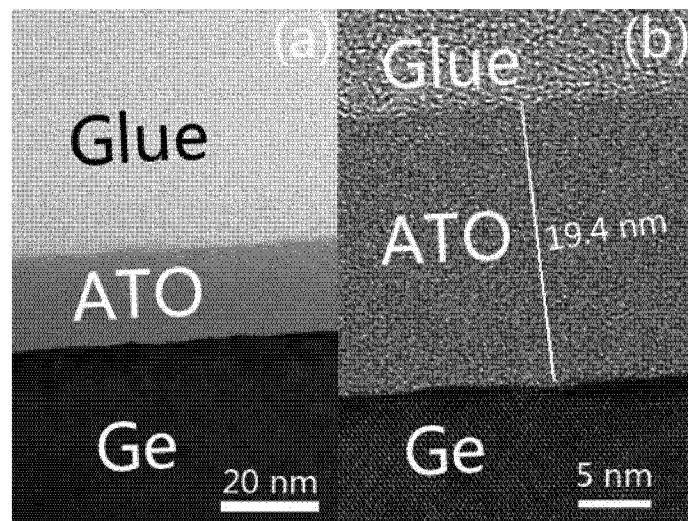


图 2

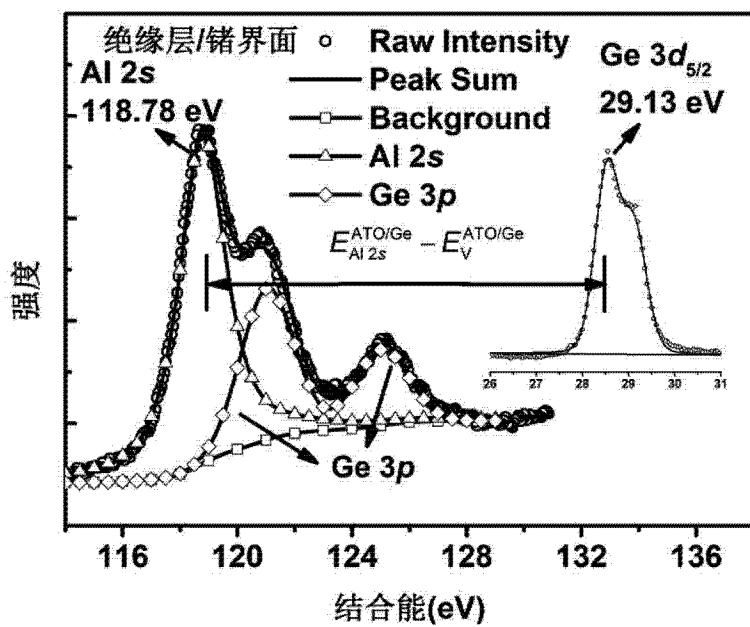


图 3

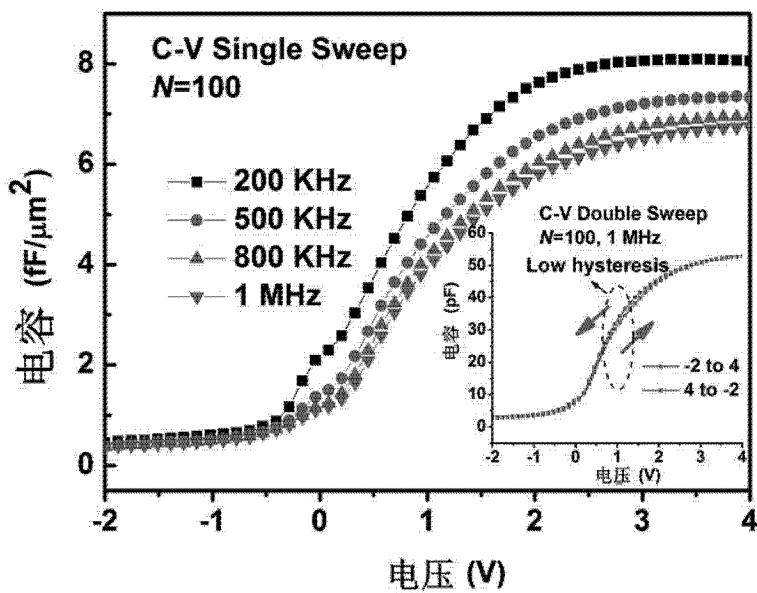


图 4