

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁷ H03G 5/00	(45) 공고일자 2000년 10월 16일
(21) 출원번호 10-1997-0059791	(11) 등록번호 10-0267202
(22) 출원일자 1997년 11월 13일	(24) 등록일자 2000년 07월 03일
(30) 우선권주장 96-301789 1996년 11월 13일 일본(JP)	(65) 공개번호 특 1998-0042391
(73) 특허권자 닛본 덴기 가부시끼가이샤	(43) 공개일자 1998년 08월 17일
(72) 발명자 후쿠찌 아끼오	
(74) 대리인 구영창, 이상희	

심사관 : 권호영

(54) 입력신호주파수에상관없이안정한비선형특성을갖는자동프리디스토션조정회로

요약

자동 프리디스토션(predistortion) 조정 회로에 있어서, 분리기(11)는 입력 신호(S_{in})를 제1 및 제2 신호(S_{11} , S_{21})로 분리한다. 프리디스토션 회로(1)는 제1 비선형 특성을 제1 신호에 인가하고, 가변 감쇠기(14)는 프리디스토션 회로(1)의 출력 신호(S_{12})의 진폭을 조정하고, 가변 위상 쉬프터(15)는 가변 감쇠기의 출력 신호의 위상을 조정하고, 메인 증폭기(2)는 가변 위상 쉬프터의 출력 신호(S_{13})를 증폭하여, 제1 비선형 특성에 반대인 제2 비선형 특성이 메인 증폭기의 출력 신호에 인가된다. 방향성 커플러(3)는 메인 증폭기의 출력 신호(S_{out})의 일부를 분기 신호(S_{14})로서 취하고, 지연 라인(12)은 제2 신호를 지연시킨다. 가산기(13)는 지연 라인을 통해서 지연된 지연 신호(S_{22})를 분기 신호에 가산한다. 더우기, 검출기(5)는 제1 가산기의 출력 신호(S_3')의 세기를 검출하고 제어 회로(6')는 검출기의 출력 신호(S_4')에 따라 제1 비선형 특성, 가변 감쇠기의 감쇠량 및 가변 위상 쉬프터의 위상량을 제어한다.

대표도

도5

명세서

도면의 간단한 설명

도 1은 종래의 자동 프리디스토션 조정 회로의 회로도.
 도 2a 및 도 2b는 도 1의 프리디스토션 회로 및 메인 증폭기의 입/출력 특성을 도시한 그래프.
 도 3은 도 1의 프리디스토션 회로의 상세한 회로도.
 도 4a 및 4b는 도 1의 회로의 출력 신호의 주파수 스펙트럼을 도시한 그래프.
 도 5는 본 발명에 따른 자동 프리디스토션 조정 회로의 제1 실시예를 도시한 회로도.
 도 6은 본 발명에 따른 자동 프리디스토션 조정 회로의 제2 실시예를 도시한 회로도.
 <도면의 주요 부분에 대한 부호의 설명>

- 11 : 분리기
- 12 : 지연 라인
- 13 : 가산기
- 14 : 가변 감쇠기
- 15 : 가변 위상 쉬프터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 자동 프리디스토션 조정 회로(automatic predistortion adjusting circuit)에 관한 것이다.

프리디스토션 회로는 고주파 증폭기에서 발생된 비선형 스펙트럼을 보상하는데 제공된다. 이 경우에, 프리디스토션 회로의 비선형 특성은 증폭기의 비선형 특성과는 반대이다. 일반적으로, 프리디스토션 회로의 비선형 특성은 증폭기의 조립 과정에서 자동적으로 조정되며, 이후의 동작 과정에서는 프리디스토션 회로의 비선형 특성은 변경되지 않는다.

종래의 자동 프리디스토션 조정 회로는 직렬로 접속된 프리디스토션 회로와 메인 증폭기로 구성된다. 또한, 방향성 커플러는 분기 신호로서 메인 증폭기의 출력 신호의 일부를 취하고 대역통과 필터는 분기 신호의 비선형 스펙트럼을 통과시킨다. 이때, 검출기는 대역통과 필터의 출력 세기를 검출하고, 제어 회로는 검출기의 출력 신호의 레벨에 따라서 이 레벨이 최소, 즉 거의 제로(0)에 가깝게 프리디스토션 회로의 비선형 특성을 제어한다. 이는 후에 상세히 설명하기로 한다.

그러나, 이러한 종래의 기술에서, 다중 반송파인 경우에 비록 대역통과 필터가 원하는 스펙트럼을 완전히 감쇠시키면서 비선형 스펙트럼을 통과시킬 수 있지만 대역통과 필터의 통과대역 주파수(정지-대역 주파수)는 입력 신호의 주파수에 의존하므로 회로의 특성이 입력 신호에 따라서 변동한다.

한편, 입력 신호에 포함되어 있는 다중-직교 진폭 변조(QAM)신호의 경우에, 3차 상호 변조(inter-modulation) 스펙트럼과 같은 비선형 스펙트럼은 원하는 스펙트럼의 대역폭 보다 더 큰 대역폭을 갖고 있다. 그러므로, 비선형 스펙트럼의 주파수가 원하는 스펙트럼의 주파수에 중첩되기 때문에 비선형 스펙트럼을 대역통과 필터로 제거할 수 없다. 그 결과, 프리디스토션 회로를 제어하기가 곤란하다.

더우기, 자동 프리디스토션 조정 회로에 적합한 이상적인 대역통과 특성을 갖고 있는 대역통과 필터를 제조하는 것이 어렵다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 입력 신호의 주파수에 관계없이 안정된 프리디스토션 동작을 실행할 수 있는 자동 프리디스토션 조정 회로를 제공하는 것이다.

본 발명에 따르면, 자동 프리디스토션 조정 회로에 있어서, 분리기는 입력 신호를 제1 및 제2 신호로 분리한다. 프리디스토션 회로는 제1 비선형 특성을 제1 신호에 인가하고, 가변 감쇠기는 프리디스토션 회로의 출력 신호의 진폭을 조정하고, 가변 위상 쉬프터는 가변 감쇠기의 출력 신호의 위상을 조정하고, 메인 증폭기는 가변 위상 쉬프터의 출력 신호를 증폭하므로, 제1 비선형 특성과 반대인 제2 비선형 특성이 메인 증폭기의 출력 신호에 인가된다. 또한, 방향성 커플러는 분기 신호로서 메인 증폭기의 출력 신호의 일부를 취하고 지연 라인은 제2 신호를 지연시킨다. 이때, 가산기는 지연 라인을 통해서 지연된 신호를 분기 신호에 가산한다. 더우기, 검출기는 제1 가산기의 출력 신호의 세기를 검출하고, 제어 회로는 검출기의 출력 신호에 따라서 제1 비선형 특성, 가변 감쇠기의 감쇠량 및 가변 위상 쉬프터의 위상량을 제어한다.

그 결과, 가산기의 출력 신호는 입력 신호의 주파수에 관계없이 프리디스토션 회로 및 메인 증폭기에 의해서 발생된 비선형 스펙트럼만을 포함하므로, 입력 신호의 주파수에 관계없이 안정된 프리디스토션 동작이 실행될 수 있다.

발명의 구성 및 작용

본 발명은 첨부된 도면을 참조하여 종래의 기술과 비교해 설명된 다음의 상세한 설명으로부터 명백하게 이해할 수 있을 것이다.

바람직한 실시예를 설명하기 전에, 도 1, 도 2a, 도 2b, 도 3, 도 4a 및 도 4b를 참조해서 종래의 자동 프리디스토션 조정 회로를 설명하기로 한다.

도 1에서, 프리디스토션 회로(1) 및 메인 증폭기(2)는 출력 신호 S_{OUT} 를 생성하기 위하여 입력 신호 S_{IN} 를 수신하는 증폭기를 형성한다. 이 경우에, 도 2a에 도시된 프리디스토션 회로(1)의 비선형 특성은 도 2b에 도시된 메인 증폭기(2)의 비선형 특성과 반대이다. 그러므로, 두개의 비선형 특성은 서로에 의해서 보상되므로, 출력 신호 S_{OUT} 의 디스토션 레벨이 최소화될 수 있다. 도 2a 및 2b에서, 주목할 것은 S_1 이 프리디스토션 회로(1)의 출력 신호를 가리킨다는 것이다.

또한, 도 1에서, 도면 참조 번호 3은 분기 신호 S_2 로서 출력 신호 S_{OUT} 의 일부를 취하는 방향성 커플러를 가리키며, 도면 참조 번호 4는 신호 S_3 로서 출력 신호 S_{OUT} 의 분기 신호 S_2 의 3차 상호 변조 디스토션 스펙트럼만을 통과시키는 대역통과 필터를 가리키며, 도면 참조 번호 5는 출력 신호 S_{OUT} 의 3차 상호 변조 디스토션 스펙트럼 S_3 의 세기를 검출하기 위한 검출기를 가리킨다.

마이크로컴퓨터 등에 의해 구성되는 제어 회로(6)는 검출기(5)의 출력 신호 S_4 의 레벨이 소자(1, 2, 3, 4, 5 및 6)로 형성된 케환 루프에 의해서 최소, 즉 거의 제로(0)가 되도록 검출기(5)의 출력 신호 S_4 를 수신하여 프리디스토션 회로(1)의 특성을 제어한다.

제어 회로(6)는 제어 신호 C_1 , C_2 및 C_3 를 발생하여 프리디스토션 회로(1)로 보내서 도 3에 상세하게 도시되어 있는 바와 같이 프리디스토션 회로의 비선형 특성을 변화시킨다. 즉, 프리디스토션 회로(1)는 디스토션 발생 회로(101), 하이브리드 회로(102, 103 및 104), 가변 감쇠기(105), 가변 위상 쉬프터(106) 및 가변 지연 라인(107)으로 구성된다. 가변 감쇠기(105), 가변 감쇠기(106) 및 가변 지연 라인(107)의 값

은 제어 회로(6)로 부터 발생된 제어 신호 C_1 , C_2 및 C_3 에 의해서 제어된다.

도 1의 출력 신호 S_{OUT} 의 주파수 스펙트럼의 예는 도 4a에 도시되어 있으며 이 도면에서 두개의 톤(two tones)과 같은 다중 반송파가 입력 신호 S_{IN} 에 포함되어 있다. 이 경우에, 주파수 f_1 의 신호와 주파수 f_2 의 신호가 증폭기(1, 2)에서 변형되면, 상호 변조 디스토션이 발생되어 원하는 스펙트럼(f_1 , f_2)이외의 비선형 스펙트럼이 출력 신호 S_{OUT} 에서 발생된다. 도 4a에서, 주목할 것은 주파수($2f_1-f_2$ 및 $2f_2-f_1$)를 갖고 있는 3차 상호 변조 디스토션 스펙트럼만이 도시되어 있다는 것이다. 이러한 비선형 스펙트럼은 대역통과 필터(4)로 제거될 수 있다.

그러나, 다중 반송파의 경우에, 대역통과 필터(4)가 원하는 스펙트럼을 완전히 감쇠시키면서 비선형 스펙트럼을 통과시킬 수 있지만, 대역통과 필터(4)의 통과대역 주파수(정지-대역 주파수)는 입력 신호 S_{IN} 의 주파수에 의존하므로, 입력 신호 S_{IN} 에 따라서 회로의 특성이 변동한다.

출력 신호 S_{OUT} 의 주파수 스펙트럼의 다른 예가 도 4b에 도시되어 있고, 이 도면에서 대역폭이 BW인 반송파를 포함하고 있는 다중-QAM 신호가 입력 신호 S_{IN} 에 포함되어 있다. 이 경우에, 3차 상호 변조 디스토션 스펙트럼과 같은 비선형 스펙트럼은 원하는 스펙트럼의 대역폭의 3배인 대역폭을 갖고 있다. 그러므로, 비선형 스펙트럼의 주파수는 원하는 스펙트럼의 주파수에 중첩되기 때문에, 비선형 스펙트럼은 대역통과 필터(4)로 제거될 수 없다. 그 결과, 프리디스토션 회로(1)를 제어하기가 어렵다.

본 발명의 제1 실시예를 도시한 도 5에서, 분리기(11), 지연 라인(12) 및 가산기(13)은 도 1의 대역통과 필터(4) 대신에 제공된다. 또한, 가변 감쇠기(14) 및 가변 위상 쉬프터(15)는 프리디스토션 회로(1)와 메인 증폭기(2) 사이에 부가됨으로써, 프리디스토션 회로(1)로부터 메인 증폭기(2)로 전파되는 신호의 지연량을 조정한다.

도 5에서, 입력 신호 S_{IN} 는 분리기(11)에 의해서 신호 S_{11} 및 S_{21} 으로 분리된다. 신호 S_{11} 은 프리디스토션 회로(1)에 제공되고 신호 S_{21} 은 지연 라인(12)에 제공된다.

프리디스토션 회로(1)의 출력 신호 S_{12} 의 진폭은 가변 감쇠기(14)에 의해서 조정되고, 프리디스토션 회로(1)의 출력 신호 S_{12} 의 위상은 가변 위상 쉬프터(15)에 의해서 조정된다. 이때, 가변 감쇠기(14)와 가변 위상 쉬프터(15)를 통과한 신호 S_{13} 는 메인 증폭기(2)에 의해서 증폭되어 출력 신호 S_{OUT} 가 생성된다. 또한, 방향성 커플러(3)는 출력 신호 S_{OUT} 의 일부를 분기 신호 S_{14} 로서 분기시키고 분기 신호 S_{14} 를 가산기(13)의 입력 단자에 전송한다.

한편, 신호 S_{21} 은 지연 라인(12)에 의해서 지연되어 가산기(13)의 다른 입력 단자에 전송된다.

가변 감쇠기(14)와 가변 위상 쉬프터(15)는 신호 S_{14} 의 진폭이 신호 S_{22} 의 진폭과 거의 같게 되는 한편 그들 간의 위상차는 거의 π 가 되도록, 즉 신호 S_{14} 의 위상이 신호 S_{22} 의 위상과 반대가 되도록 검출기(5)의 출력 신호(S_4')를 수신하는 제어 회로(6')에 의해서 제어된다.

신호 S_{22} 는 비선형 스펙트럼을 전혀 포함하지 않기 때문에, 가산기(13)의 출력 신호 S_3' 는 단지 분기 신호 S_{14} 의 비선형 스펙트럼만을 포함한다.

따라서, 제어 회로(6')는 검출기(5)의 출력 신호 S_4' 에 따라서 제어 신호 C_1 , C_2 , C_3 , C_4 및 C_5 를 발생해서, 검출기(5)의 출력 신호 S_4' 의 레벨이 최소, 즉 거의 0가 되도록 프리디스토션 회로(1), 가변 감쇠기(14) 및 가변 위상 쉬프터(15)를 제어한다.

본 발명의 제2 실시예를 도시한 도 6에서, 분리기(21), 가변 감쇠기(22), 가변 위상 쉬프터(23), 에러 증폭기(24), 지연 라인(25), 및 가산기(26)는 피드 순방향 구성(feed forward configuration)으로서 도 5의 회로에 부가된다. 즉, 분리기(21)는 비선형 스펙트럼만을 포함하는 신호 S_3' 를 신호 S_{31} 및 S_4' 로 분리한다. 이 신호 S_{31} 은 피드 순방향 구성에 제공되는 한편, 신호 S_4' 는 검출기(5)에 제공된다.

신호 S_{31} 의 진폭은 가변 감쇠기(22)에 의해 조정되고 신호 S_{31} 의 위상은 가변 위상 쉬프터(23)에 의해 조정된다. 이때, 가변 감쇠기(22)와 가변 위상 쉬프터(23)를 통하여 통과된 신호 S_{32} 는 에러 증폭기(24)에 의해서 증폭되어 출력 신호 S_{33} 가 생성된다. 신호 S_{33} 은 가산기(26)의 입력 단자에 전송된다.

한편, 신호 S_{OUT} 는 지연 라인(25)에 의해서 지연되어 가산기(26)의 다른 입력 단자에 전송된다.

가변 감쇠기(22) 및 가변 위상 쉬프터(23)는 신호 S_{33} 의 진폭이 신호 S_{OUT} 의 진폭과 거의 같게 되는 한편 이들간의 위상차는 거의 π 가 되도록, 즉 신호 S_{33} 의 위상이 신호 S_{OUT} 의 위상과 반대가 되도록 미리 조정된다.

신호 S_{33} 은 단지 비선형 스펙트럼만을 포함하므로 신호 S_{15} 의 비선형 스펙트럼이 신호 S_{33} 에 의해서 보상되도록, 가산기(26)의 출력 신호 S_{OUT}' 는 신호 S_{OUT} 의 원하는 스펙트럼만을 포함한다.

도 5의 회로에 구현되어 있는 프리디스토션 시스템과 도 6의 회로에 부가된 피드 순방향 구성은 증폭기에서 발생된 비선형 스펙트럼을 보상한다. 이 경우에, 프리디스토션 시스템은 디스토션 레벨이 -20dB로부터 -30dB로 감쇠되도록 대략적인 디스토션 보상을 실행하는 한편, 피드 순방향 시스템은 디스토션 레벨이 -20dB로부터 -60dB로 감소하도록 정밀한 디스토션 보상을 실행한다. 그러므로, 상술한 제2 실시예에서는 디스토션 레벨을 효과적으로 감소시키기 위해서 두개의 시스템이 결합되어 있다.

발명의 효과

앞서 설명한 바와 같이, 본 발명에 따르면, 증폭된 출력 신호와 지연 입력 신호 간의 차이에 의해서 비선형 특성만이 추출되고, 프리디스토션 보상 동작을 행하는 프리디스토션 회로가 추출된 비선형 특성에 의해서 제어된다. 따라서, 프리디스토션 보상 동작은 입력 신호의 주파수에 의해 거의 영향 받지 않는다.

(57) 청구의 범위

청구항 1

자동 프리디스토션 조정 회로(an automatic predistortion adjusting circuit)에 있어서,
 입력 신호를 수신하고 상기 입력 신호를 제1 및 제2 신호로 분리하기 위한 제1 분리기;
 상기 제1 분리기에 접속되어, 비선형 보상 특성을 상기 제1 신호에 인가하기 위한 프리디스토션 회로;
 상기 프리디스토션 회로에 접속되어, 상기 프리디스토션 회로의 출력 신호의 진폭을 조정하기 위한 제1 가변 감쇠기;
 상기 제1 가변 감쇠기에 접속되어, 상기 제1 가변 감쇠기의 출력 신호의 위상을 조정하기 위한 제1 가변 위상 쉬프터;
 상기 제1 가변 위상 쉬프터에 접속되어, 상기 제1 가변 위상 쉬프터의 출력 신호를 증폭하기 위한 메인 증폭기;
 상기 메인 증폭기에 접속되어, 상기 메인 증폭기의 출력 신호의 일부를 분기 신호로서 취하는 방향성 커플러;
 상기 제1 분리기에 접속되어, 상기 제2 신호를 지연시켜 지연된 제2 신호를 생성하기 위한 제1 지연 라인;
 상기 방향성 커플러에 접속되어, 상기 분기 신호에 상기 지연된 제2 신호를 가산하기 위한 제1 가산기;
 상기 제1 가산기에 접속되어, 상기 제1 가산기의 출력 신호의 세기를 검출하기 위한 검출기; 및
 상기 검출기, 상기 프리디스토션 회로, 상기 제1 가변 감쇠기, 및 상기 제1 가변 위상 쉬프터에 접속되어, 상기 검출기의 출력 신호에 따라 상기 비선형 보상 특성, 상기 제1 가변 감쇠기의 감쇠량 및 상기 제1 가변 위상 쉬프터의 위상량을 제어하기 위한 제어 회로
 를 구비하는 것을 특징으로 하는 자동 프리디스토션 조정 회로.

청구항 2

제1항에 있어서,
 상기 제어 회로는 상기 검출기의 출력 신호 레벨이 거의 제로(0)가 되도록 상기 비선형 보상 특성을 조정하는 것을 특징으로 하는 자동 프리디스토션 조정 회로.

청구항 3

제1항에 있어서,
 상기 제어 회로는 상기 분기 신호의 진폭이 상기 지연된 제2 신호의 진폭과 거의 같게 되도록 상기 제1 가변 감쇠기의 감쇠량을 조정하는 것을 특징으로 하는 자동 프리디스토션 조정 회로.

청구항 4

제1항에 있어서,
 상기 제어 회로는 상기 분기 신호의 위상이 상기 지연된 제2 신호의 위상과 반대가 되도록 상기 제1 가변 위상 쉬프터의 위상량을 조정하는 것을 특징으로 하는 자동 프리디스토션 조정 회로.

청구항 5

제1항에 있어서,
 상기 제1 가산기와 상기 검출기 사이에 접속되어, 상기 제1 가산기의 출력 신호를 제3 신호, 및 상기 검출기에 공급되는 제4 신호로 분리하기 위한 제2 분리기;
 상기 제2 분리기에 접속되어, 상기 제3 신호의 진폭을 조정하기 위한 제2 가변 감쇠기;
 상기 제2 가변 감쇠기에 접속되어, 상기 제2 가변 감쇠기의 출력 신호의 위상을 조정하기 위한 제2 가변 위상 쉬프터;
 상기 제2 가변 위상 쉬프터에 접속되어, 상기 제2 가변 위상 쉬프터의 출력 신호를 증폭하기 위한 에러 증폭기;
 상기 메인 증폭기에 접속되어, 상기 메인 증폭기의 출력 신호를 지연시켜 지연된 메인 증폭기의 출력 신호를 생성하기 위한 제2 지연 라인; 및
 상기 에러 증폭기와 상기 제2 지연 라인에 접속되어, 상기 에러 증폭기의 출력 신호에 상기 지연된 메인 증폭기의 출력 신호를 가산하기 위한 제2 가산기

를 더 구비하는 것을 특징으로 하는 자동 프리디스토션 조정 회로.

청구항 6

제5항에 있어서,

상기 제2 가변 감쇠기의 감쇠량은, 상기 에러 증폭기의 출력 신호의 진폭이 상기 지연된 메인 증폭기의 출력 신호의 진폭과 거의 같게 되도록 조정되는 것을 특징으로 하는 자동 프리디스토션 조정 회로.

청구항 7

제5항에 있어서,

상기 제2 가변 위상 쉬프터의 위상량은, 상기 에러 증폭기의 출력 신호의 위상이 상기 지연된 메인 증폭기의 출력 신호의 위상과 반대가 되도록 조정되는 것을 특징으로 하는 자동 프리디스토션 조정 회로.

청구항 8

프리디스토션 조정 회로에 있어서,

입력 신호를 수신하고 상기 입력 신호를 제1 및 제2 신호로 분리하기 위한 분리기;

비선형 보상 특성, 감쇠량 및 위상 쉬프트량을 포함하는 제어 신호에 따라서 상기 제1 신호를 프리디스토션하고 감쇠하고 위상 쉬프팅하기 위한 회로,

상기 회로에 접속되어 상기 회로의 출력을 증폭하기 위한 메인 증폭기, 및

지연된 제2 신호 및 상기 메인 증폭기의 출력의 분기 신호를 가산하여 형성된 합성 신호에 기초하여 상기 제어 신호를 변화시키기 위한 제어 회로

를 구비하는 것을 특징으로 하는 프리디스토션 조정 회로.

청구항 9

제8항에 있어서,

상기 회로는 직렬로 접속된 프리디스토션 회로, 가변 감쇠기, 및 가변 위상 쉬프터를 포함하는 것을 특징으로 하는 프리디스토션 조정 회로.

청구항 10

제9항에 있어서,

상기 프리디스토션 회로는 상기 합성 신호의 레벨이 거의 제로(0)가 되도록 상기 제1 신호에 상기 비선형 보상 특성을 인가하는 것을 특징으로 하는 프리디스토션 조정 회로.

청구항 11

제10항에 있어서,

상기 가변 감쇠기는 상기 제3 신호의 진폭이 상기 지연된 제2 신호의 진폭과 거의 같게 되도록 상기 프리디스토션 회로의 출력의 진폭을 감쇠량에 의해서 조정하는 것을 특징으로 하는 프리디스토션 조정 회로.

청구항 12

제10항에 있어서,

상기 가변 위상 쉬프터는 상기 제3 신호의 위상이 상기 지연된 제2 신호의 위상과 반대가 되도록 상기 프리디스토션 회로의 출력의 위상을 위상 쉬프트량에 의해서 조정하는 것을 특징으로 하는 프리디스토션 조정 회로.

청구항 13

제9항에 있어서,

합성 신호를 수신하고 상기 합성 신호를 제3 신호, 및 상기 제어 회로에 공급되는 제4 신호로 분리하기 위한 제2 분리기;

상기 제3 신호의 진폭 및 위상을 조정하기 위한 제2 가변 감쇠기 및 제2 위상 쉬프터;

상기 진폭 및 위상 조정된 제3 신호를 증폭하여 증폭된 신호를 생성하기 위한 에러 증폭기; 및

상기 메인 증폭기로부터의 지연된 출력을 상기 증폭된 신호에 가산하기 위한 신호 합성기를

더 구비하는 것을 특징으로 하는 프리디스토션 조정 회로.

청구항 14

제13항에 있어서,

상기 제3 신호의 진폭 및 위상은, 상기 증폭된 신호의 진폭이 상기 메인 증폭기로부터의 지연된 출력의 진폭과 거의 같고, 상기 증폭된 신호의 위상이 상기 지연된 메인 증폭기의 출력의 위상과 반대가 되도록 조정되는 것을 특징으로 하는 프리디스토션 조정 회로.

청구항 15

직렬로 접속된 프리디스토션 회로, 가변 감쇠기 및 가변 위상 쉬프터를 가진 회로의 특성을 조정하는 방법에 있어서,

입력 신호를 제1 신호 및 제2 신호로 분리하는 단계,

상기 제1 신호를 상기 회로에 공급하는 단계,

상기 회로의 출력을 메인 증폭기에 공급하는 단계,

상기 메인 증폭기의 출력으로부터 제3 신호를 분리하는 단계,

상기 제2 신호를 지연시키는 단계,

상기 지연된 제2 신호를 상기 제3 신호와 결합하여 합성 신호를 생성하는 단계, 및

상기 합성 신호에 기초하여 상기 프리디스토션 회로, 가변 감쇠기 및 가변 위상 쉬프터를 제어하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 16

제15항에 있어서,

상기 프리디스토션 회로를 제어하는 단계는 상기 합성 신호의 레벨이 제로에 가깝도록 상기 제1 신호에 비선형 특성을 인가하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 17

제16항에 있어서,

상기 가변 감쇠기를 제어하는 단계는 상기 제3 신호의 진폭이 상기 지연된 제2 신호의 진폭과 거의 같도록 감쇠량을 조정하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 18

제17항에 있어서,

상기 가변 위상 쉬프터를 제어하는 단계는 상기 제3 신호의 위상이 상기 지연된 제2 신호의 위상과 반대가 되도록 위상 쉬프트량을 조정하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 19

제15항에 있어서,

상기 합성 신호를 제4 및 제5 신호로 분리하는 단계 - 상기 제5 신호의 세기에 따라서 상기 회로가 제어됨-;

상기 제4 신호의 진폭 및 위상을 조정하는 단계;

상기 진폭 및 위상 조정된 제4 신호를 증폭하여 증폭된 신호를 생성하는 단계, 및

상기 증폭된 신호를 상기 메인 증폭기로부터의 지연된 출력과 결합하는 단계

를 더 포함하는 것을 특징으로 하는 방법.

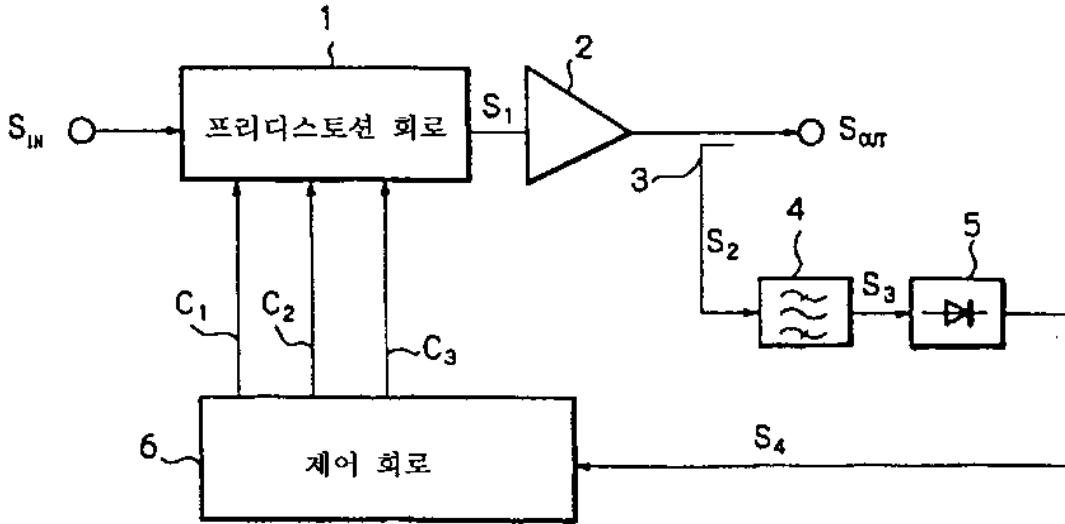
청구항 20

제19항에 있어서,

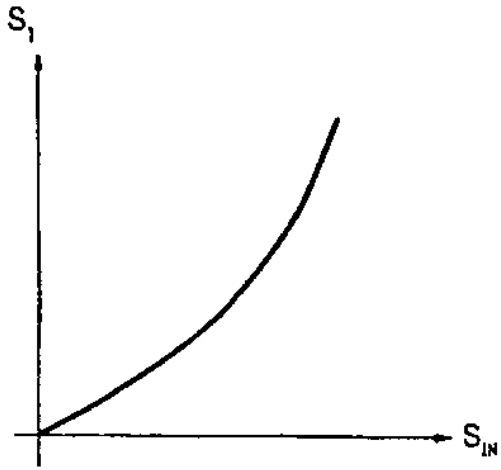
상기 제4 신호의 진폭 및 위상은 상기 증폭된 신호의 진폭이 상기 메인 증폭기로부터의 지연된 출력의 진폭과 거의 같고, 상기 증폭된 신호의 위상이 상기 지연된 메인 증폭기의 출력의 위상과 반대가 되도록 조정되는 것을 특징으로 하는 방법.

도면

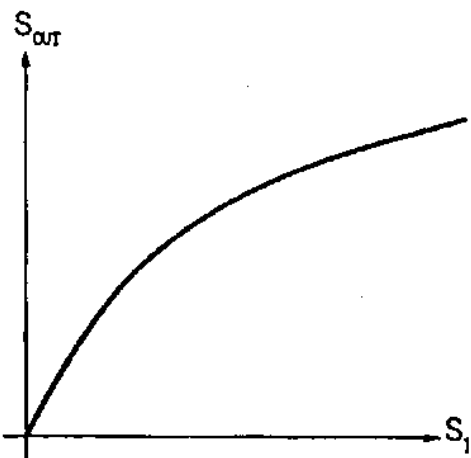
도면1



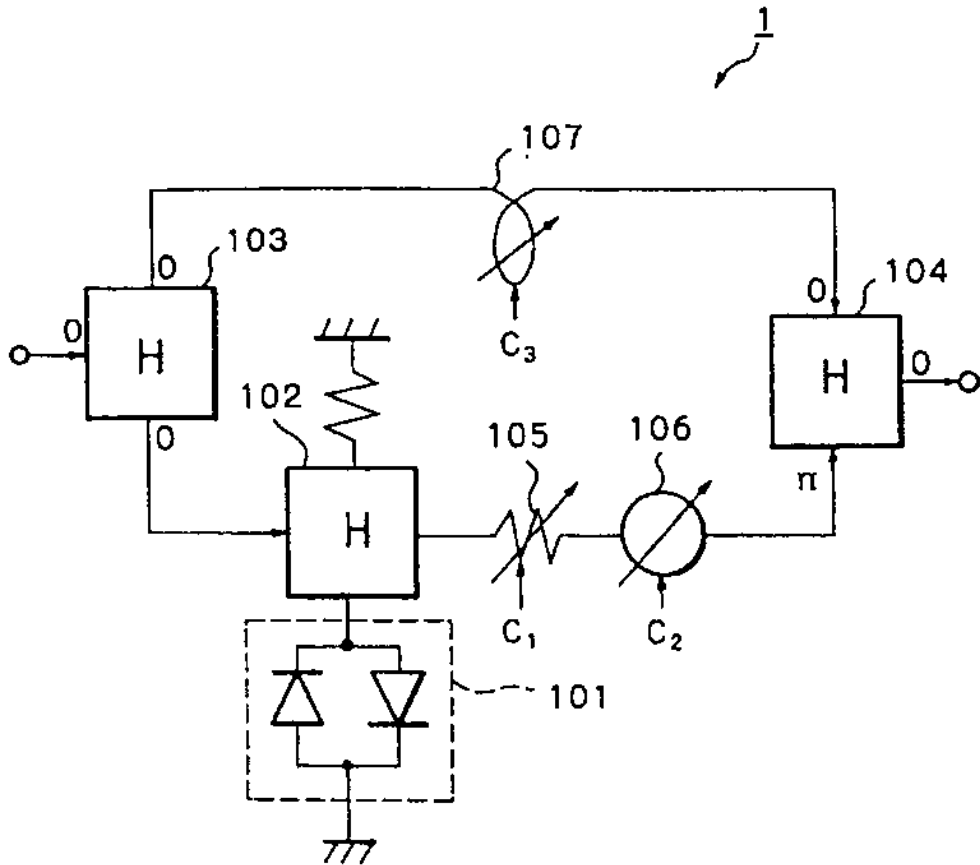
도면2a



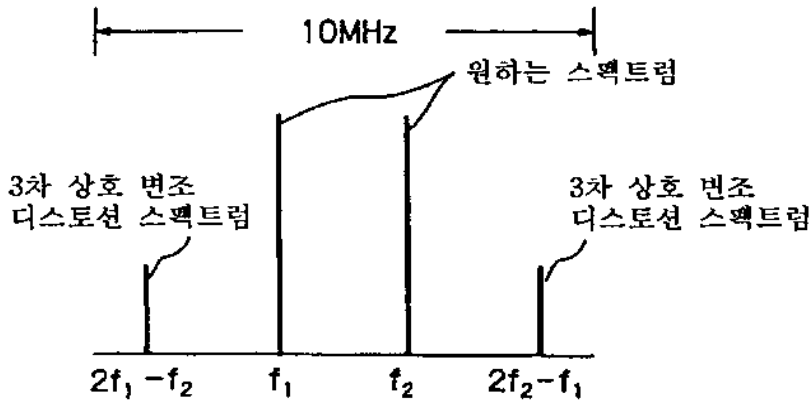
도면2b



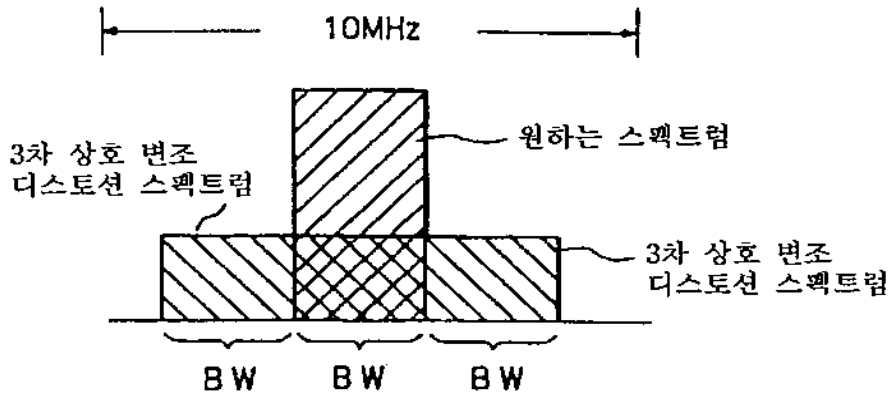
도면3



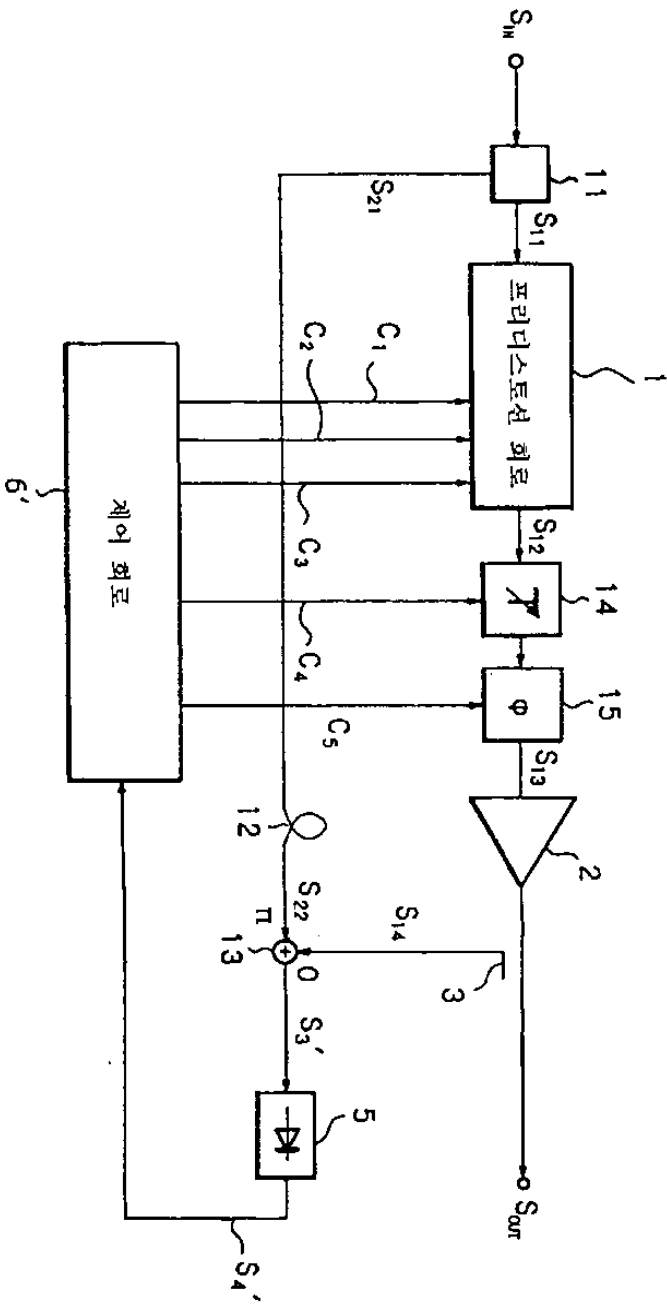
도면4a



도면4b



도면5



도면6

