

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2025-88549
(P2025-88549A)

(43)公開日 令和7年6月11日(2025.6.11)

(51)国際特許分類		F I			テーマコード(参考)
H 0 1 L	25/04 (2023.01)	H 0 1 L	25/04	Z	5 E 3 3 6
H 0 1 L	21/60 (2006.01)	H 0 1 L	21/60	3 2 1 E	
H 0 1 L	23/12 (2006.01)	H 0 1 L	23/12	5 0 1 B	
H 0 5 K	1/18 (2006.01)	H 0 5 K	1/18	K	

審査請求 未請求 請求項の数 12 O L (全28頁)

(21)出願番号	特願2023-203323(P2023-203323)	(71)出願人	523245687 Rapidus株式会社 東京都千代田区麹町四丁目1番地
(22)出願日	令和5年11月30日(2023.11.30)	(74)代理人	100214938 弁理士 樋熊 政一
		(74)代理人	100145090 弁理士 木村 佳宏
		(72)発明者	野中 敏央 東京都千代田区麹町四丁目1番地 R a p i d u s 株式会社内
		Fターム(参考)	5E336 AA04 AA12 BB02 BB17 BC15 CC31 DD19 EE03 GG11

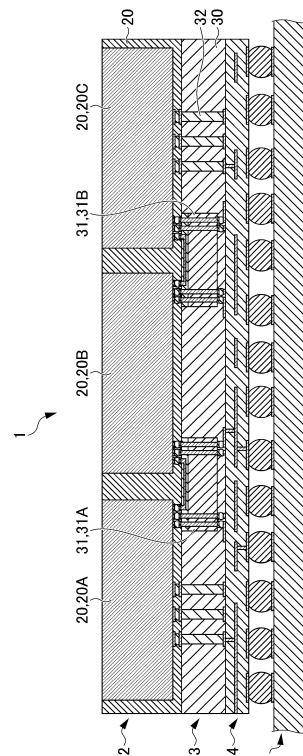
(54)【発明の名称】 電子装置

(57)【要約】

【課題】誘電損失が抑えられた電子装置を提供すること。

【解決手段】本発明に係る電子装置1は、複数の電子部品20(20A、20B、20C)と、複数の電子部品20間を電気接続するブリッジ31(31A、31B)と、を備え、ブリッジ31は、ガラス基材310により形成されており、かつ複数の電子部品20のいずれよりも小さい。ブリッジ31は、複数の電子部品20同士を互いに電気接続するブリッジ配線311を有している。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

複数の電子部品と、
前記複数の電子部品間を電気接続するブリッジと、を備え、
前記ブリッジは、ガラス基材により形成されており、かつ前記複数の電子部品のいずれよりも小さい、電子装置。

【請求項 2】

前記複数の電子部品はそれぞれ、前記ブリッジと対向する第 1 対向部を有し、
前記ブリッジは、前記複数の電子部品の前記第 1 対向部と対向する第 2 対向部と、前記第 2 対向部の反対側に形成された第 3 対向部と、を有し、
前記ブリッジは、前記第 2 対向部から前記第 3 対向部まで貫通するブリッジ貫通電極をさらに有する、請求項 1 に記載の電子装置。

10

【請求項 3】

前記ブリッジは、複数の前記電子部品同士を互いに電気接続するブリッジ配線をさらに有する、請求項 1 または請求項 2 に記載の電子装置。

【請求項 4】

前記ブリッジは、前記ブリッジ配線を絶縁するブリッジ絶縁層をさらに有する、請求項 3 に記載の電子装置。

【請求項 5】

前記ブリッジ絶縁層は、有機絶縁層である、請求項 4 に記載の電子装置。

20

【請求項 6】

前記複数の電子部品を有する電子部品層と、
配線を有する配線層と、
前記ブリッジを有し、前記複数の電子部品と前記配線層とを電気接続する接続層とを備える、請求項 2 に記載の電子装置。

【請求項 7】

前記ブリッジ貫通電極は、前記複数の電子部品と、前記配線層の前記配線とを電気接続する、請求項 6 に記載の電子装置。

【請求項 8】

前記接続層は、前記ブリッジの周囲を覆う絶縁層を有し、
前記絶縁層には、前記電子部品層に対向する対向部から前記配線層に対向する対向部まで貫通し、前記電子部品と前記配線層の前記配線とを電気接続する接続層貫通電極が形成されている、請求項 6 に記載の電子装置。

30

【請求項 9】

前記複数の電子部品は、互いに隣接するように並べて配置される、請求項 6 または請求項 7 に記載の電子装置。

【請求項 10】

前記電子部品層および前記接続層を積層方向視したとき、前記ブリッジは、前記複数の電子部品のそれぞれと重畳するように配置される、請求項 6 または請求項 7 に記載の電子装置。

40

【請求項 11】

前記複数の電子部品は、少なくとも第 1 電子部品と、第 2 電子部品と、第 3 電子部品と、を含み、

前記ブリッジは複数有し、
複数の前記ブリッジは、前記第 1 電子部品と前記第 2 電子部品とを互いに電気接続する第 1 ブリッジと、前記第 2 電子部品と前記第 3 電子部品とを互いに電気接続する第 2 ブリッジと、を含む、請求項 1 または請求項 2 に記載の電子装置。

【請求項 12】

前記ブリッジは、前記複数の電子部品の第 1 対向部と対向する第 2 対向部と、前記第 2 対向部の反対側に形成された第 3 対向部と、を有し、

50

前記ブリッジの少なくとも一部は、前記第 2 対向部から前記第 3 対向部まで透光可能な部材で構成され、

前記ブリッジは、アライメントマークを有する、請求項 1 に記載の電子装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子装置に関する。

【背景技術】

【0002】

特許文献 1 は、複数の半導体チップ同士を相互接続チップで接続する技術を開示する。 10

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特表 2020 - 528220 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

先行文献 1 は、電子部品と配線とを接続するブリッジの誘電損失について開示しない。

【0005】

本発明は、誘電損失が抑えられた電子装置を提供することを目的とする。 20

【課題を解決するための手段】

【0006】

本発明に係る電子装置は、複数の電子部品と、前記複数の電子部品間を電気接続するブリッジと、を備え、前記ブリッジは、ガラス基材により形成されており、かつ前記複数の電子部品のいずれよりも小さい。

【発明の効果】

【0007】

本発明によれば、誘電損失が抑えられた電子装置を提供することができる。

【図面の簡単な説明】

【0008】

30

【図 1】本発明の一実施形態に係る電子装置の断面図である。

【図 2】図 1 に示す電子装置を分解した断面図である。

【図 3】一実施形態に係る電子装置を上面視した外観図である。

【図 4 A】一実施形態に係る電子装置のブリッジの製造工程を示す図であり、ガラス基材準備工程を示す図である。

【図 4 B】ガラス基材に形成した貫通穴にビア埋めしてブリッジ貫通ビアの一部を形成するビア埋め工程を示す図である。

【図 4 C】ガラス基材上にブリッジ絶縁層を形成する絶縁膜形成工程を示す図である。

【図 4 D】ブリッジ絶縁層上にブリッジ配線を形成するブリッジ配線形成工程を示す図である。 40

【図 4 E】ブリッジ配線上にブリッジ絶縁層を形成する絶縁膜形成工程を示す図である。

【図 4 F】ブリッジ絶縁層に形成した開口部にビア埋めしてブリッジ貫通ビアを形成するビア埋め工程を示す図である。

【図 4 G】ブリッジ配線形成工程を示す図である。

【図 4 H】パンプ電極形成工程を示す図である。

【図 5 A】一実施形態に係る電子装置の層積層工程を示す図であって、パネルキャリアにリリース層を形成するリリース層形成工程を示す図である。

【図 5 B】第 1 層ライン配線を形成する配線形成工程を示す図である。

【図 5 C】配線層と絶縁層を形成する配線層形成工程を示す図である。

【図 5 D】配線層上にブリッジを実装するブリッジ実装工程を示す図である。 50

【図 5 E】レジスト膜形成工程を示す図である。

【図 5 F】レジスト膜に形成した穴にビア埋めをしてピラーを形成するピラー形成工程を示す図である。

【図 5 G】レジスト膜を除去するレジスト膜除去工程を示す図である。

【図 5 H】ブリッジおよびピラーを絶縁層で覆うモールド工程を示す図である。

【図 5 I】絶縁層の表面を研削する研削工程を示す図である。

【図 5 J】薄膜金属による電極を形成する電極形成工程を示す図である。

【図 5 K】接続層上に電子部品を実装する電子部品実装工程を示す図である。

【図 5 L】電子部品を絶縁層で覆うモールド工程を示す図である。

【図 5 M】絶縁層の表面を研削する研削工程を示す図である。

10

【図 5 N】パネルキャリアを除去するパネルキャリア除去工程を示す図である。

【図 5 O】配線層にパンプ電極を形成するパンプ電極形成工程を示す図である。

【図 6 A】本実施形態の変形例のブリッジを上面視した外観図である。

【図 6 B】本実施形態の変形例の接続層を上面視した外観図である。

【図 6 C】配線層上にブリッジを実装するブリッジ実装工程における、アライメント工程を示す図である。

【発明を実施するための形態】

【0009】

以下、本発明の一実施形態に係る電子装置 1 について、図面を参照しながら説明する。

【0010】

20

まず、図 1 および図 2 を参照して、一実施形態に係る電子装置 1 を説明する。図 1 は、本発明の一実施形態に係る電子装置 1 の断面図である。図 2 は、図 1 に示す電子装置 1 を分解した断面図である。なお、図 1 では、細部の構成要素の参照符号を省略している。

【0011】

図 1 および図 2 に示すように、本実施形態に係る電子装置 1 は、電子部品層 2 と、接続層 3 と、RDL (Redistribution layer: 再配線層) としての配線層 4 (以下、「配線層 4」と記述する。) と、を備える。電子装置 1 は、基板 5 に実装される。

【0012】

電子部品層 2 は、複数の電子部品 20 としての第 1 電子部品 20 A、第 2 電子部品 20 B、および第 3 電子部品 20 C を後述する絶縁層 21 で覆うことにより形成される。電子部品層 2 は、電子部品 20 によりデータを処理する。同様に、電子部品層 2 は、データおよびプログラムを記憶する。電子部品層 2 は、プログラムを実行する。電子部品層 2 は、信号処理を行う。電子部品層 2 は、通信を行う。電子部品層 2 は、センサーデバイスとのインターフェイスを行う。

30

【0013】

以降の説明において、第 1 電子部品 20 A、第 2 電子部品 20 B、および、第 3 電子部品 20 C を特定する必要がない場合は、第 1 電子部品 20 A、第 2 電子部品 20 B、および、第 3 電子部品 20 C を単に「電子部品 20」と記述することがある。

【0014】

40

接続層 3 は、1 つまたは複数のブリッジ 31 を後述する絶縁層 30 で覆うことにより形成される。接続層 3 は、電子部品層 2 と配線層 4 とを電気接続する。接続層 3 は、電子部品層 2 と配線層 4 との間に形成される。接続層 3 は、いわゆるインターポーザーとして機能してもよい。

【0015】

本実施形態においては、複数のブリッジ 31 として、第 1 ブリッジ 31 A と、第 2 ブリッジ 31 B とを有する。以降の説明において、第 1 ブリッジ 31 A、第 2 ブリッジ 31 B を特定する必要がない場合は、第 1 ブリッジ 31 A、第 2 ブリッジ 31 B を単に「ブリッジ 31」と記述することがある。

【0016】

50

配線層 4 は、電子部品層 2 から出力された信号を伝達する。配線層 4 は、電子部品層 2 および接続層 3 を物理的に支持する。配線層 4 は、電子部品層および / または接続層 3 に電荷供給を行う。配線層 4 は、接続層 3 に対して電子部品層 2 と反対側に配置される。

【 0 0 1 7 】

基板 5 は、電子部品層 2、接続層 3、および、配線層 4 を物理的に支持する。基板 5 は、配線基板として機能する。基板 5 は、配線層 4 に対して、電子部品層 2 および接続層 3 と反対側に配置される。基板 5 は、ガラスエポキシ基板であってもよいし、ガラス基材上に絶縁層と配線層を設けたものなどでもよい。

【 0 0 1 8 】

< 電子部品層 >

図 1 および図 2 に示すように、電子部品層 2 は、複数の電子部品 2 0 と、絶縁層 2 1 とを有する。本実施形態においては、複数の電子部品 2 0 として、第 1 電子部品 2 0 A と、第 2 電子部品 2 0 B と、第 3 電子部品 2 0 C と、を有する。

【 0 0 1 9 】

電子部品 2 0 は、データを処理する。電子部品 2 0 は、データおよびプログラムを記憶する。電子部品 2 0 は、プログラムを実行する。電子部品 2 0 は、信号処理を行う。電子部品 2 0 は、通信を行う。電子部品 2 0 は、センサーデバイスとのインターフェイスを行う。各電子部品 2 0 は、異なる機能を実行してもよい。電子部品 2 0 は、例えばロジック IC である。電子部品 2 0 は、例えば SoC (System on a chip) であってもよい。電子部品 2 0 は、メモリ IC を含んでもよい。電子部品は、例えば DDR (Double Data Rate)、LPDDR (Low - Power Double Data Rate)、HBM (High Bandwidth Memory) であってもよい。

【 0 0 2 0 】

電子部品 2 0 は、複数の電子部品 2 0 が互いに隣接するように並べて配置されてもよい。すなわち、電子部品層 2 には、第 1 電子部品 2 0 A、第 2 電子部品 2 0 B、第 3 電子部品 2 0 C が並べて配置されてもよい。なお、複数の電子部品 2 0 は 3 個に限らない。複数の電子部品は、2 個であってもよいし、3 個以上、あるいは 4 個以上であってもよい。

【 0 0 2 1 】

さらに具体的には、第 1 電子部品 2 0 A と第 2 電子部品 2 0 B とは、互いに隣接するように並べて配置されてもよい。第 2 電子部品 2 0 B と第 3 電子部品 2 0 C とは、互いに隣接するように並べて配置されてもよい。以下、互いに隣接する第 1 電子部品 2 0 A と第 2 電子部品 2 0 B に関する説明は、特に断らない限り、他の互いに隣接する第 n 電子部品と第 (n + 1) 電子部品に適用され得る。ここで、n は自然数である。

【 0 0 2 2 】

複数の電子部品 2 0 を有することにより、電子装置 1 は、電子部品 2 0 が 1 個の場合に比べて、多くの情報を処理でき、多くの機能を発揮できる。例えば、複数の電子部品 2 0 が 3 個以上であれば、より多くの情報を処理でき、より多くの機能を発揮できる。

【 0 0 2 3 】

電子部品 2 0 には、集積回路 (IC : Integrated Circuit) が形成される。複数の電子部品 2 0 の具体例は、IC チップ (半導体チップ) である。IC チップには、半導体素子が高密度に配置される。IC チップは、一例として、図示しないチップ基板と、トランジスタと、チップ配線と、チップ絶縁層とを有する。

【 0 0 2 4 】

チップ基板は、IC チップの基板である。トランジスタは、電子スイッチとして機能し、電圧の変化に応じて電流を制御する。トランジスタの一例は、MOSFET (金属酸化物半導体効果トランジスタ : Metal - Oxide - Semiconductor Field - effect Transistor) である。チップ配線は、トランジスタその他のコンポーネント間で信号を伝達するための電子経路である。チップ配線は、一例として、導電性の金属 (アルミニウムや銅) を材料として、微細なパターンが形成される

10

20

30

40

50

。チップ絶縁層は、チップ基板、トランジスタ、および、チップ配線のショートを抑制する。

【0025】

絶縁層21は、トランジスタを含む電子部品20の周囲を封止する。絶縁層21は、一例として、エポキシ樹脂等の有機絶縁層である。有機絶縁層には、シリカやアルミナなどの無機粒子が含有されていても良い。無機粒子の含有により線膨張係数や弾性率をコントロールすることが可能になる。絶縁層21は、モールド樹脂であってもよい。一例として、絶縁層21は、ペレット状の材料をプランジャー内で加熱し軟化させた後、樹脂を金型内に押し込み、冷やして固めて成形するトランスファモールドにより形成され得る。また、液状や顆粒状のモールド樹脂を開いている金型内に予め供給しておき、金型を閉じ加熱加圧成型するコンプレッションモールドにより形成することもできる。絶縁層21はビルドアップ樹脂フィルムをラミネートし加熱硬化することにより形成されてもよい。

10

【0026】

電子部品20は、第1対向部200と、電子部品側電極201と、を有する。電子部品側電極201には、バンブ電極202と、バンブ電極203とが形成される。

【0027】

第1対向部200は、ブリッジ31に対向する。具体的には、第1対向部200は、電子部品層2の絶縁層21を介してブリッジ31に対向する。第1対向部200は、ブリッジ31に対向する面であってもよい。具体的には、第1対向部200は、電子部品層2の絶縁層21を介してブリッジ31に対向する面であってもよい。第1対向部200は、図1に示す電子装置1が水平面に載置された場合における電子部品20の下面であってもよい。

20

【0028】

電子部品側電極201は、電子部品20に入出力される電流および信号の入出力端子である。電子部品側電極201は、第1対向部200に形成される。電子部品側電極201は、一例として、銅、銅アルミニウム合金、錫、錫銀合金、錫銅銀合金もしくはこれらの積層体や混合物で形成される。電子部品側電極201は、バンブ電極202を介して、後述する接続層3のピラー32と電気接続する。電子部品側電極201は、バンブ電極203を介して、後述する接続層3のブリッジ31と電気接続する。

【0029】

バンブ電極202およびバンブ電極203は、電子部品側電極201に形成される。バンブ電極202およびバンブ電極203は、一例として、はんだにより形成される。バンブ電極202およびバンブ電極203は、銅、銀、金、錫、これらの合金により形成されてもよい。本実施形態で説明される他のバンブ電極も同様の素材で形成されてもよい。

30

【0030】

接続層3は、絶縁層30と、ブリッジ31と、接続層貫通電極としてのピラー32とを有する。

【0031】

絶縁層30は、ブリッジ31の周囲を封止する。絶縁層30は、一例として、エポキシ樹脂等の有機絶縁層である。有機絶縁層には、シリカやアルミナなどの無機粒子が含有されていても良い。無機粒子の含有により線膨張係数や弾性率をコントロールすることが可能になる。絶縁層30は、モールド樹脂であってもよい。一例として、絶縁層30は、ペレット状の材料をプランジャー内で加熱し軟化させた後、樹脂を金型内に押し込み、冷やして固めて成形するトランスファモールドにより形成され得る。また、液状や顆粒状のモールド樹脂を開いている金型内に予め供給しておき、金型を閉じ加熱加圧成型するコンプレッションモールドにより形成することもできる。絶縁層30はビルドアップ樹脂フィルムをラミネートし加熱硬化することにより形成されてもよい。

40

【0032】

ブリッジ31は、電子部品20と電気接続する。ブリッジ31は、2個以上であってもよい。本実施形態においては、複数のブリッジ31として、第1ブリッジ31Aと、第2

50

ブリッジ 3 1 B とを有する。複数のブリッジは、3 個以上であってもよい。

【0033】

本実施形態によれば、電子装置 1 は、ブリッジ 3 1 が 1 個の場合に比べて、より多くの情報を処理できる。

【0034】

ブリッジ 3 1 は、互いに隣接する複数の電子部品 2 0 同士を互いに電気接続する。すなわち、第 1 ブリッジ 3 1 A (第 n ブリッジ) は、互いに隣接する第 1 電子部品 2 0 A (第 n 電子部品) と第 2 電子部品 2 0 B (第 (n + 1) 電子部品) 同士を互いに電気接続する。さらに、第 2 ブリッジ 3 1 B (第 (n + 1) ブリッジ) は、互いに隣接する第 2 電子部品 2 0 B (第 (n + 1) 電子部品) と第 3 電子部品 2 0 C (第 (n + 2) 電子部品) 同士を互いに電気接続してもよい。

10

【0035】

ピラー 3 2 は、接続層 3 における、電子部品層 2 に対向する対向部 3 3 から配線層 4 に対向する対向部 3 4 まで貫通し、電子部品 2 0 と配線層 4 の配線とを電気接続する。ピラー 3 2 は、絶縁層 3 0 に形成されている。

【0036】

ピラー 3 2 は、電子部品層 2 と配線層 4 とを直接に電気接続する。ピラー 3 2 は、絶縁層 3 0 を電子部品層 2 に対向する面 (対向部 3 3) から配線層 4 に対向する面 (対向部 3 4) まで貫通して立設して形成される。ピラー 3 2 は円柱様の形状に形成され、空洞が形成される。空洞の内周面には、導電体が形成される。空洞内に、導電体が充填されていてもよい。導電体の一例は、メッキ法で形成された銅である。

20

【0037】

ピラー 3 2 は、配線層 4 側の対向部 3 4 に表出する表面としての表出部を有する。ピラー 3 2 の配線層 4 側の表出部は、接続層 3 と配線層 4 とが結合された際、後述する配線層 4 の第 4 対向部 4 0 に形成された第 3 層ライン配線 4 6 と電気接続される。

【0038】

ピラー 3 2 は、電子部品層 2 側の対向部 3 3 に表出する表面としての表出部を有する。ピラー 3 2 の電子部品層 2 側の表出部は、ピラー電極 3 2 0 によって覆われていてもよい。ピラー電極 3 2 0 は、例えば導電性の薄膜である。ピラー電極 3 2 0 は、一例として、銅で形成される。なお、導電性の薄膜を設けずに、ピラー 3 2 の電子部品層 2 側の表出部を、ピラー電極 3 2 0 としてもよい。電子装置 1 の製造工程において、電子部品層 2 が接続層 3 と接合されると、接続層 3 のピラー電極 3 2 0 は、電子部品層 2 のバンプ電極 2 0 2 と電気接続する。ピラー 3 2 は、例えば電子部品 2 0 の電源線またはグランド線として用いられる。

30

【0039】

ブリッジ 3 1 は、ガラス基材 3 1 0 と、ブリッジ配線部を構成するブリッジ配線 3 1 1 およびブリッジ絶縁層 3 1 2 と、第 2 対向部 3 1 3 と、第 3 対向部 3 1 4 と、ブリッジ貫通電極としてのブリッジ貫通ビア 3 1 5 とを有する。ブリッジ 3 1 は、ブリッジ側第 1 電極 3 1 6 と、ブリッジ側第 2 電極 3 1 7 とをさらに有する。

【0040】

ブリッジ 3 1 は、ガラス基材 3 1 0 で形成される。ガラス基材 3 1 0 は、電氣的な信頼性の観点からアルカリ成分を含まない無アルカリガラスや石英ガラスなどを用いることが好ましい。また、ガラス基材 3 1 0 としては、電子部品層 2、接続層 3、配線層 4、基板 5 の物性との関係から信頼性の観点で線膨張係数や弾性率が適切な値であるものを選ぶことも好ましい。

40

【0041】

シリコンの比誘電率は、一例として、1.2 である。無アルカリガラスの比誘電率は、一例として、5.8 である。一例として、石英ガラスの比誘電率は 3.9 である。誘電損失は、比誘電率に比例する。そのため、比誘電率が大きいほど誘電損失も大きい。従って、複数の電子部品 2 0 を電気接続するブリッジ 3 1 は、シリコンで形成された場合に比べて

50

、ガラス基材 3 1 0 で形成された場合の方が誘電損失を抑えることができる。

【 0 0 4 2 】

誘電損失は、複数の電子部品 2 0 同士の情報伝達において、一例として、信号減衰、帯域幅の制限、遅延の増加、信号の歪みなどの影響を及ぼす。

【 0 0 4 3 】

誘電損失は、信号のエネルギーを吸収し、減衰させる。その結果、信号は配線を進むごとに弱まり、信号品質が低下する。信号減衰は、情報伝送距離を制限する要因となる。

【 0 0 4 4 】

誘電損失の高い配線では、信号の周波数成分がより速く減衰する。そのため、帯域幅が制限されることがある。誘電損失の高い配線では、高周波信号が伝送路内で劣化し易くなり、高速データ通信に影響を及ぼすことがある。

10

【 0 0 4 5 】

誘電損失が大きい配線では、信号の伝送速度が遅くなることがある。信号が配線内で吸収されるエネルギーを補充するのに時間がかかるからである。信号の遅延が大きくなると、通信の信頼性が低下する。

【 0 0 4 6 】

誘電損失により、信号が伝送中に歪むことがある。大きい誘電損失は、信号の振幅、位相、波形に影響を与え、信号の正確性を損なう。

【 0 0 4 7 】

ブリッジ配線 3 1 1 は、複数の電子装置 1 同士を互いに電気接続する。ブリッジ配線 3 1 1 は、例えば銅配線である。

20

【 0 0 4 8 】

本実施形態によれば、電子部品層 2 に配置された複数の電子部品 2 0 同士の電力および情報のやりとりを、ブリッジ配線 3 1 1 を介して直接行うことができる。

【 0 0 4 9 】

ブリッジ絶縁層 3 1 2 は、ブリッジ配線 3 1 1 を絶縁する。

【 0 0 5 0 】

ブリッジ絶縁層 3 1 2 を有することにより、複数のブリッジ配線 3 1 1 間のショートが発生や、ブリッジ配線 3 1 1 とブリッジ貫通ビア 3 1 5 との間のショートの発生を抑制できる。

30

【 0 0 5 1 】

ブリッジ絶縁層 3 1 2 は、ブリッジ配線 3 1 1 を封止する。ブリッジ絶縁層 3 1 2 は、ガラス基材 3 1 0 の電子部品層 2 側、すなわち第 2 対向部 3 1 3 の近傍に形成される。

【 0 0 5 2 】

本実施形態においては、ブリッジ配線 3 1 1 を挟むように、複数のブリッジ絶縁層 3 1 2 が積層されている。なお、ブリッジ配線部を、複数層のブリッジ配線 3 1 1 を有する多層配線構造で形成してもよい。多層配線構造においては、複数層のブリッジ絶縁層 3 1 2 と複数層のブリッジ配線 3 1 1 を有し、ブリッジ絶縁層 3 1 2 とブリッジ配線 3 1 1 が交互に積層される。これにより、複数の電子部品 2 0 の間を、多数の配線を用いて信号伝送することができる。よって、電子部品 2 0 および配線の密度を向上させることができる。なお、ブリッジ配線 3 1 1 は、ガラス基材 3 1 0 上に直接配置されていてもよい。また、ブリッジ配線 3 1 1 は、ブリッジ 3 1 の最外表面に配置されていてもよい。

40

【 0 0 5 3 】

なお、ブリッジ絶縁層 3 1 2 およびブリッジ配線 3 1 1 によるブリッジ配線部は、ガラス基材 3 1 0 の配線層 4 側、すなわち第 3 対向部 3 1 4 近傍にも形成されていてもよい。この場合は、ブリッジ 3 1 にビアを形成し、ブリッジ 3 1 の第 2 対向部 3 1 3 に形成されたブリッジ側第 1 電極 3 1 6 と、第 3 対向部 3 1 4 近傍に形成されたブリッジ配線 3 1 1 を電気接続する。これによっても、電子部品 2 0 および配線の密度を向上させることができる。

【 0 0 5 4 】

50

ブリッジ絶縁層 312 は、有機絶縁層であってもよい。ブリッジ絶縁層 312 は、一例として、感光性樹脂材料としてのポリイミド樹脂等の樹脂材料であってもよい。樹脂材料により形成された有機絶縁層は、一般的に比誘電率が低い。よって、ブリッジ絶縁層 312 として有機絶縁層を用いることにより、さらに誘電損失を抑えることができる。また、有機絶縁層を用いることにより、ブリッジ配線 311 の厚膜化に伴ってブリッジ絶縁層 312 も厚くすることが可能であり、この場合であっても、製造コストを抑えることができる。ブリッジ配線 311 の厚膜化は、配線の導体抵抗を低くする上で有効である。有機絶縁層は、例えばスピコートにより成膜される。有機絶縁層の比誘電率は、シリコンの比誘電率よりも低くてもよい。有機絶縁層の比誘電率は、ガラス基材 310 を構成するガラス材料の比誘電率よりも低くてもよい。有機絶縁層の比誘電率は、例えば 10 以下であることが好ましく、5 以下であることがより好ましい。

10

【0055】

ブリッジ絶縁層 312 は、無機絶縁層であってもよい。ブリッジ絶縁層 312 は、一例として、二酸化ケイ素 (SiO_2) であってもよい。二酸化ケイ素等の無機絶縁層は、例えば化学気相堆積法 (CVD: Chemical Vapor Deposition) により成膜される。

【0056】

ブリッジ 31 の第 2 対向部 313 は、複数の電子部品 20 のそれぞれの第 1 対向部 200 に対向する。すなわち、第 2 対向部 313 は、第 1 電子部品 20A、第 2 電子部品 20B、および、第 3 電子部品 20C のそれぞれの第 1 対向部 200 に対向する。第 2 対向部 313 は、図 1 に示す電子装置 1 が水平面に載置された場合におけるブリッジ 31 の上面であってもよい。

20

【0057】

第 1 対向部 200 と第 2 対向部 313 とは電気接続される。具体的には、第 1 電子部品 20A の第 1 対向部 200 は、パンプ電極 203 を介して、ブリッジ 31 の第 2 対向部 313 に形成されたブリッジ側第 1 電極 316 と電気接続される。第 2 電子部品 20B の第 1 対向部 200 は、パンプ電極 203 を介して、ブリッジ 31 の第 2 対向部 313 に形成されたブリッジ側第 1 電極 316 と電気接続される。なお、第 1 電子部品 20A の第 1 対向部 200 は、パンプ電極 202 を介して、接続層 3 の電子部品層 2 側の対向部 33 に形成されたピラー電極 320 と電気接続される。

30

【0058】

ブリッジ 31 の第 3 対向部 314 は、ブリッジ 31 に対してブリッジ 31 の第 2 対向部 313 と反対側に形成される。第 3 対向部 314 は、配線層 4 と対向する。具体的には、第 3 対向部 314 は、絶縁層 30 を介して配線層 4 と対向する。第 3 対向部 314 は、図 1 に示す電子装置 1 が水平面に載置された場合におけるブリッジ 31 の下面であってもよい。

【0059】

さらに詳説すると、ブリッジ配線 311 は、本実施形態に係る電子装置 1 を水平面に載置した場合に、ブリッジ絶縁層 312 の内部を水平方向に延びて形成され、さらに水平方向両端部において電子部品層 2 の電子部品 20 側に屈曲し第 2 対向部 313 に表出するまで延びて形成される。ここで、水平方向とは第 2 対向部 313 の表面と平行な方向である。

40

【0060】

別言すると、ブリッジ配線 311 は、本実施形態に係る電子装置 1 を水平面に載置した場合に、ブリッジ絶縁層 312 の内部を第 1 電子部品 20A の鉛直方向下部から第 2 電子部品 20B の鉛直方向下部まで延びて形成される。ブリッジ配線 311 は、第 1 電子部品 20A 側の端部で屈曲し、第 2 対向部 313 に表出するまで延びて形成される。ブリッジ配線 311 は、第 2 電子部品 20B 側の端部で屈曲し、第 2 対向部 313 に表出するまで延びて形成される。

【0061】

50

第1電子部品20Aから出力された電流および情報は、電子部品側電極201のバンプ電極203から、ブリッジ31の第1電子部品20A側に形成されたブリッジ側第1電極316の後述のブリッジ電極3160を介してブリッジ配線311に送信される。第2電子部品20Bは、ブリッジ配線311に送信された電流および情報を、ブリッジ31の第2電子部品20B側に形成されたブリッジ側第1電極316のブリッジ電極3160から、第2電子部品20Bの電子部品側電極201のバンプ電極203を介して受信する。

【0062】

同様に、第2電子部品20Bから出力された電流および情報は、電子部品側電極201のバンプ電極203から、ブリッジ31の第2電子部品20B側に形成されたブリッジ側第1電極316のブリッジ電極3160を介してブリッジ配線311に送信される。第1電子部品20Aは、ブリッジ配線311に送信された電流および情報を、ブリッジ31の第1電子部品20A側に形成されたブリッジ側第1電極316のブリッジ電極3160から、第1電子部品20Aの電子部品側電極201のバンプ電極203を介して受信する。

【0063】

ブリッジ貫通ビア315は、電子部品層2と配線層4とを直接に電気接続する。ブリッジ貫通ビア315は、電子部品層2に対向する第2対向部313から配線層4に対向する第3対向部314まで貫通して形成される。ブリッジ貫通ビア315は円柱様の形状に形成され、空洞が形成される。空洞の内周面は、導電体が形成される。空洞内に、導電体が充填されていてもよい。導電体の一例は、メッキ法で形成された銅である。

【0064】

ブリッジ貫通ビア315は、第2対向部313から第3対向部314まで貫通する直線状のストレートビア電極であることが好ましい。すなわち、ブリッジ貫通ビア315は、ガラス基材310およびブリッジ絶縁層312を直線状に貫通するストレートビア電極であることが好ましい。これにより、ブリッジ31を介して電子部品20と配線層4とを電気接続する際の配線長を短くすることができる。この構成は、電子部品20としてHBMが用いられる場合などに特に有効である。HBMは、信号線の接点が密集して配置されており、その部分の近傍に、電源線の接点およびグランド線の接点も配置されている。このような場合においても、ブリッジ配線311を信号線として用いて、複数の電子部品20同士を短い配線長で互いに電気接続しつつ、ブリッジ貫通ビア315を電源線またはグランド線として用いて、電子部品20と配線層4を短い配線長で電気接続することができる。

【0065】

第2対向部313には、ブリッジ側第1電極316が形成される。すなわち、ブリッジ側第1電極316は、ブリッジ31の第2対向部313に形成される。ブリッジ側第1電極316は、電子部品層2の電子部品20のバンプ電極203と電気接続される。

【0066】

ブリッジ側第1電極316は、ブリッジ電極3160と、ビア電極3161とを含む。

【0067】

ブリッジ電極3160は、例えば、ブリッジ絶縁層312に封止されたブリッジ配線311から電子部品20側に延びて第2対向部313に表出した表面としての表出部を導電可能に覆う導電性の薄膜により構成される。ブリッジ電極3160は、一例として、銅で形成される。なお、導電性の薄膜を設けずに、ブリッジ配線311の第2対向部313側の表出部を、ブリッジ電極3160としてもよい。

【0068】

ビア電極3161は、例えば、ブリッジ貫通ビア315から電子部品20側に延びて第3対向部314に表出した表面としての表出部を覆う導電性の薄膜により構成される。ビア電極3161は、一例として、銅で形成される。なお、導電性の薄膜を設けずに、ブリッジ配線311の第2対向部313側の表出部を、ビア電極3161としてもよい。

【0069】

第3対向部314には、ブリッジ側第2電極317が形成される。すなわち、ブリッジ側第2電極317は、ブリッジ31の第3対向部314に形成される。ブリッジ側第2電

10

20

30

40

50

極 3 1 7 は、配線層 4 の第 3 層ライン配線 4 6 と電気接続される。

【 0 0 7 0 】

ブリッジ側第 2 電極 3 1 7 は、ビア電極 3 1 7 0 と、バンプ電極 3 1 7 1 とを含む。

【 0 0 7 1 】

ビア電極 3 1 7 0 は、例えば、ブリッジ貫通ビア 3 1 5 から配線層 4 側に延びて第 3 対向部 3 1 4 に表出した表面としての表出部を覆う導電性の薄膜により構成される。ビア電極 3 1 7 0 は、一例として、銅で形成される。なお、導電性の薄膜を設けずに、ブリッジ配線 3 1 1 の第 3 対向部 3 1 4 側の表出部を、ビア電極 3 1 7 0 としてもよい。

【 0 0 7 2 】

ビア電極 3 1 7 0 にはバンプ電極 3 1 7 1 が形成される。

10

【 0 0 7 3 】

< 配線層 >

配線層 4 は、第 4 対向部 4 0 と、第 5 対向部 4 1 と、第 1 層ライン配線 4 2 と、第 1 絶縁層 4 3 と、第 2 層ライン配線 4 4 と、第 2 絶縁層 4 5 と、第 3 層ライン配線 4 6 と、第 1 層ビア配線 4 7 と、第 2 層ビア配線 4 8 と、バンプ電極 4 9 とを有する。

【 0 0 7 4 】

第 4 対向部 4 0 は、ブリッジ 3 1 の第 3 対向部 3 1 4 に対向する。具体的には、第 4 対向部 4 0 は、接続層 3 の絶縁層 3 0 を介してブリッジ 3 1 に対向する。第 4 対向部 4 0 は、ブリッジ 3 1 に対向する面であってもよい。第 4 対向部 4 0 は、接続層 3 の絶縁層 3 0 を介してブリッジ 3 1 に対向する面であってもよい。第 4 対向部 4 0 は、図 1 に示す電子装置 1 が水平面に載置された場合における配線層 4 の上面であってもよい。

20

【 0 0 7 5 】

配線層 4 の第 4 対向部 4 0 と接続層 3 のブリッジ 3 1 の第 3 対向部 3 1 4 とは電気接続される。具体的には、配線層 4 の第 4 対向部 4 0 の第 3 層ライン配線 4 6 が、接続層 3 のブリッジ 3 1 に形成されたビア電極 3 1 7 0 と電気接続される。第 1 電子部品 2 0 A 側に形成されたブリッジ側第 2 電極 3 1 7 のビア電極 3 1 7 0 は、配線層 4 の第 3 層ライン配線 4 6 と電気接続される。第 2 電子部品 2 0 B 側に形成されたブリッジ側第 2 電極 3 1 7 のビア電極 3 1 7 0 は、配線層 4 の第 3 層ライン配線 4 6 と電気接続される。このとき、フリップチップ実装により、ブリッジ 3 1 は、配線層 4 と金属接合される。これにより、非常に高い位置決め精度でブリッジ 3 1 を実装することができる。

30

【 0 0 7 6 】

第 5 対向部 4 1 は、配線層 4 に対して配線層 4 の第 4 対向部 4 0 と反対側に形成される。第 5 対向部 4 1 は、基板 5 と対向する。具体的には、第 5 対向部 4 1 は、第 5 対向部 4 1 に形成されたバンプ電極 4 9 を介して基板 5 と対向する。第 5 対向部 4 1 は、図 1 に示す電子装置 1 が水平面に載置された場合における配線層 4 の下面であってもよい。

【 0 0 7 7 】

第 1 層ライン配線 4 2 は、配線層 4 の第 5 対向部 4 1 に形成される。第 1 層ライン配線 4 2 は、一例として、銅配線により形成され得る。

【 0 0 7 8 】

第 1 絶縁層 4 3 は、第 1 層ライン配線 4 2 と、第 1 層ビア配線 4 7 と、第 2 層ライン配線 4 4 とを絶縁する。第 1 絶縁層 4 3 は、図 1 に示す電子装置 1 が水平面に載置された場合における第 1 層ライン配線 4 2 の上部に形成される。第 1 絶縁層 4 3 は、一例として、ポリイミド、ポリベンゾオキサゾール、ベンゾシクロブテンなどの樹脂により形成され得る。これらの樹脂が感光性機能を有する場合は、フォトリソグラフィ法により、ビア（開口部）を設け、金属などの導電材料で埋めることにより、樹脂材料の上下に形成されている配線層を電氣的に接続することもできる。樹脂材料が感光性でない場合は、レーザー光照射やドライエッチングでビア開口を行うこともできる。

40

【 0 0 7 9 】

第 2 層ライン配線 4 4 は、第 1 絶縁層 4 3 において、第 1 層ライン配線 4 2 と反対側に積層される。第 2 層ライン配線 4 4 は、本実施形態に係る電子装置 1 において、複数の電

50

子部品 20 を実装する場合に、電子部品 20 および配線の密度を向上させるために形成される。第 2 層ライン配線 44 は、図 1 に示す電子装置 1 が水平面に載置された場合における第 1 絶縁層 43 の上部に積層される。第 2 層ライン配線 44 は、第 1 層ライン配線 42 と同様の組成により形成され得る。

【0080】

第 2 絶縁層 45 は、第 2 層ライン配線 44 と、第 2 層ビア配線 48 と、第 3 層ライン配線 46 とを絶縁する。第 2 絶縁層 45 は、図 1 に示す電子装置 1 が水平面に載置された場合における第 2 層ライン配線 44 の上部に積層される。第 2 絶縁層 45 は、第 1 絶縁層 43 と同様の組成により形成され得る。

【0081】

第 3 層ライン配線 46 は、配線層 4 の第 4 対向部 40 に形成される。第 3 層ライン配線 46 は、接続層 3 と配線層 4 とが接合された場合、接続層 3 に形成されたピラー 32 の配線層 4 側の表出部と電気接続される。第 3 層ライン配線 46 は、接続層 3 と配線層 4 とが接合された場合、ブリッジ 31 のブリッジ側第 2 電極 317 と電気接続される。第 3 層ライン配線 46 は、図 1 に示す電子装置 1 が水平面に載置された場合における第 2 絶縁層 45 の上部に積層される。第 3 層ライン配線 46 は、第 1 層ライン配線 42 および第 2 層ライン配線 44 と同様の組成により形成され得る。

【0082】

第 1 層ビア配線 47 は、第 1 層ライン配線 42 と第 2 層ライン配線 44 とを電気接続する。第 1 層ビア配線 47 は、図 1 に示す電子装置 1 が水平面に載置された場合、第 1 層ライン配線 42 から鉛直方向に第 2 層ライン配線 44 まで延びて形成される。

【0083】

第 2 層ビア配線 48 は、第 2 層ライン配線 44 と第 3 層ライン配線 46 とを電気接続する。第 2 層ビア配線 48 は、図 1 に示す電子装置 1 が水平面に載置された場合、第 2 層ライン配線 44 から鉛直方向に第 3 層ライン配線 46 まで延びて形成される。

【0084】

バンブ電極 49 は、配線層 4 と基板 5 とを電気接続する。バンブ電極 49 は、配線層 4 と基板 5 とが結合された場合に、配線層 4 の第 1 層ライン配線 42 と基板 5 の不図示の配線とを電気接続する。バンブ電極 49 は、第 5 対向部 41 に形成される。

【0085】

< 電子部品とブリッジの重畳 >

次に、図 1 および図 2 に加え、図 3 を参照して、引き続き、本実施形態に係る電子装置 1 を説明する。図 3 は、本実施形態に係る電子装置 1 を上面視した外観図である。

【0086】

図 3 は、本実施形態に係る電子装置 1 が備える、第 1 電子部品 20A と、第 2 電子部品 20B と、第 3 電子部品 20C と、第 1 ブリッジ 31A と、第 2 ブリッジ 31B とを示している。

【0087】

図 3 に示すように、本実施形態に係る電子装置 1 を水平面に載置し、電子部品層 2 および接続層 3 を積層方向視したとき、ブリッジ 31 は、複数の電子部品 20 のそれぞれと重畳するように配置される。

【0088】

本実施形態によれば、電子部品層 2 において電子部品 20 を密集させて配置させることができる。従って、規定寸法の電子装置 1 において、電子部品 20 が処理できる情報量を増やすことができる。

【0089】

別言すれば、本実施形態に係る電子装置 1 を水平面に載置し、鉛直方向に上面視した場合、第 1 電子部品 20A の一部と第 1 ブリッジ 31A の一部とが重畳する。同じく、第 2 電子部品 20B の一部と第 1 ブリッジ 31A の一部とが重畳する。同じく、第 2 電子部品 20B の一部と第 2 ブリッジ 31B の一部とが重畳する。同じく、第 3 電子部品 20C の

10

20

30

40

50

一部と第2ブリッジ31Bの一部とが重畳する。

【0090】

さらに詳しくは、図2に示すように、本実施形態に係る電子装置1を水平面に載置し、鉛直方向に上面視した場合、第1電子部品20Aの電子部品側電極201と第1ブリッジ31Aのブリッジ側第1電極316とが重畳する。同様に、第2電子部品20Bの電子部品側電極201と第1ブリッジ31Aのブリッジ側第1電極316とが重畳する。同様に、第2電子部品20Bの電子部品側電極201と、第2ブリッジのブリッジ側第1電極316とが重畳する。同様に、第3電子部品20Cの電子部品側電極201と、第2ブリッジ31Bのブリッジ側第1電極316とが重畳する。以下同様である。

【0091】

このように構成することにより、図1に示すように電子部品層2と接続層3とを接合させると、第1電子部品20Aの電子部品側電極201のバンプ電極203と、第1ブリッジ31Aのブリッジ側第1電極316のブリッジ電極3160およびビア電極3161とが電気接続される。同様に、第2電子部品20Bの電子部品側電極201のバンプ電極203と、第1ブリッジ31Aのブリッジ側第1電極316のブリッジ電極3160およびビア電極3161とが電気接続される。

【0092】

ブリッジ31は、当該ブリッジに接続される複数の電子部品20のいずれよりも小さくてもよい。具体的には、第1ブリッジ31Aは、第1電子部品20Aよりも小さく、かつ第2電子部品20Bよりも小さい。例えば、本実施形態に係る電子装置1を水平面に載置し、電子部品層2および接続層3を積層方向視したとき、第1ブリッジ31Aの面積は、第1電子部品20Aの面積および第2電子部品20Bの面積よりも小さい。すなわち、平面視したときの第1ブリッジ31Aの面積は、平面視したときの第1電子部品20Aの面積および第2電子部品20Bの面積のいずれの面積よりも小さい。

【0093】

本実施形態によれば、配線層4内における、ガラス基材310を用いるブリッジ31が占める割合を減らすことができるため、コストの上昇を抑制することができる。

【0094】

<ブリッジの製造工程>

次に、図4A～図4Hを参照して、本実施形態に係る電子装置1の製造プロセスを説明する。図4A～図4Hは、一実施形態に係る電子装置1のブリッジ31の製造工程を示す図である。

【0095】

図4Aは、ガラス基材310を準備するガラス基材準備工程を示す図である。図4Aに示すように、まず、ガラス基材310が準備される。ガラス基材310は、例えばガラスウェハーである。なお、実際には、図4Hに示される工程まで終了した後、ダイシングにより1つのブリッジ31のチップサイズにカットされてチップ化されるが、図4A～4Hでは、説明の便宜上、1つのブリッジ31のサイズのガラス基材310を示して説明する。

【0096】

図4Bは、ガラス基材310に貫通穴を形成する貫通穴形成工程後に、形成した貫通穴にビア埋めしてブリッジ貫通ビア315の一部を形成するビア埋め工程を示す図である。図4Bに示すように、ガラス基材310の第1主面310Aから第2主面310B（ブリッジ31の第3対向部314）までを貫通するように、貫通穴を形成する。貫通穴は、例えばレーザー加工により形成される。レーザー加工後にフッ酸で貫通穴表面をエッチングして平滑化することも好ましい。貫通穴は、スパッタリング成膜や無電解めっき等でシード層を形成した後に電解メッキで銅などの金属をその上に形成し、低抵抗となる導電化処理を行う。貫通穴内壁面のみ金属層を形成してもよく、穴全体を金属で埋めてもよい。これにより、ブリッジ貫通ビア315の少なくとも一部としてのビア電極が形成される。

【0097】

10

20

30

40

50

図 4 C は、ガラス基材 3 1 0 の第 1 主面 3 1 0 A にブリッジ絶縁層 3 1 2 を形成する絶縁膜形成工程を示す図である。図 4 C に示すように、ガラス基材 3 1 0 の第 1 主面 3 1 0 A にブリッジ絶縁層 3 1 2 を形成する。ブリッジ絶縁層 3 1 2 は、例えばスピコートにより有機絶縁層を成膜することにより形成される。有機絶縁膜層材料としては、ポリイミド、ポリベンゾオキサゾール、ベンゾシクロブテンなどを用いることができる。あるいは、CVD 等により SiO₂ 等の無機絶縁層を成膜することにより形成される。

【 0 0 9 8 】

図 4 D は、ブリッジ絶縁層 3 1 2 上にブリッジ配線 3 1 1 を形成するブリッジ配線形成工程を示す図である。図 4 D に示すように、ガラス基材 3 1 0 の第 1 主面 3 1 0 A 側において、ブリッジ絶縁層 3 1 2 の上にさらにブリッジ配線 3 1 1 を形成する。ブリッジ配線 3 1 1 は、一例として、アディティブ法により形成される。アディティブ法は、一例として、ブリッジ絶縁層 3 1 2 にレジストを形成後、無電解めっきでブリッジ配線 3 1 1 を形成する（フルアディティブ法）。ブリッジ配線 3 1 1 として、例えば銅配線が用いられる。

10

【 0 0 9 9 】

図 4 E は、ブリッジ配線 3 1 1 上にブリッジ絶縁層 3 1 2 を形成する絶縁膜形成工程を示す図である。図 4 E に示すように、ブリッジ絶縁層 3 1 2 に積層されたブリッジ配線 3 1 1 上に、さらにブリッジ絶縁層 3 1 2 を形成し、ブリッジ絶縁層 3 1 2 でブリッジ配線 3 1 1 を封止する。なお、図 4 D の工程と図 4 E の工程を繰り返して、ブリッジ配線部を、複数層のブリッジ配線 3 1 1 を有する多層配線構造で形成してもよい。この場合、ブリッジ配線部は、複数層のブリッジ絶縁層 3 1 2 と複数層のブリッジ配線 3 1 1 を有し、ブリッジ絶縁層 3 1 2 とブリッジ配線 3 1 1 が交互に積層される。これにより、複数の電子部品 2 0 の間を、多数の配線を用いて信号伝送することができる。

20

【 0 1 0 0 】

図 4 F は、ブリッジ絶縁層 3 1 2 に開口部を形成する開口部形成工程後に、形成した開口部にビア埋めしてブリッジ貫通ビア 3 1 5 を形成するビア埋め工程を示す図である。ブリッジ絶縁層 3 1 2 を構成する樹脂材料が感光性機能を有する場合は、フォトリソグラフィ法によりビア（開口部）を設け、金属などの導電材料で埋める。導電材料が、ガラス基材 3 1 0 の図示しないビア電極と接続されることにより、ブリッジ貫通ビア 3 1 5 が形成される。なお、樹脂材料が感光性でない場合は、レーザー照射やドライエッチングでビア開口を行うこともできる。一例として、ビア（開口部）を形成後、まず、スパッタリングにより、ビアの内面にシード層を成膜する。シード層としては、例えばチタン膜が用いられる。その後、電解めっきによりビア埋めが行われ、ブリッジ貫通ビア 3 1 5 が形成される。ブリッジ貫通ビア 3 1 5 としてのビア電極は、例えば銅によって形成される。なお、この後、ブリッジ 3 1 の表面が CMP により研磨され、ビア埋め工程時に形成された余分な金属部分が除去される。そして、CMP により研磨された第 1 主面 3 1 0 A 側の表面は、ブリッジ 3 1 の第 2 対向部 3 1 3 となる。なお、ガラス基材 3 1 0 の第 2 主面 3 1 0 B は、ブリッジ 3 1 の第 3 対向部 3 1 4 となる。

30

【 0 1 0 1 】

図 4 G は、ブリッジ配線形成工程を示す図である。図 4 G に示すように、ブリッジ配線 3 1 1 が第 2 対向部 3 1 3 から露出するようにブリッジ配線 3 1 1 を追加形成する。この追加で形成される配線は、例えばダマシン法またはセミアディティブ法により形成される。これにより、水平方向両端部において屈曲して、端部が第 2 対向部 3 1 3 に表出するブリッジ配線 3 1 1 が形成される。

40

【 0 1 0 2 】

図 4 H は、バンプ電極形成工程を示す図である。図 4 H に示すように、ブリッジ貫通ビア 3 1 5 の第 3 対向部 3 1 4 側にブリッジ側第 2 電極 3 1 7 を形成する。すなわち、ブリッジ貫通ビア 3 1 5 の第 3 対向部 3 1 4 側の表出部に、シード層としてのビア電極 3 1 7 0 を形成し、さらにビア電極 3 1 7 0 にバンプ電極 3 1 7 1 を形成する。なお、シード層の形成は省略してもよい。その後、ダイシングによりチップサイズにカットされて、バン

50

ブ電極が形成されたブリッジ 3 1 が完成する。

【 0 1 0 3 】

< 電子装置の積層工程 >

次に、図 5 A ~ 図 5 O を参照して、一実施形態に係る電子装置 1 の積層工程を説明する。図 5 A ~ 図 5 O は、一実施形態に係る電子装置 1 の積層工程を示す図である。

【 0 1 0 4 】

図 5 A は、パネルキャリア準備工程により準備されたパネルキャリア 1 0 0 に、リリース層 1 0 2 を形成するリリース層形成工程を示す図である。図 5 A に示すように、土台となるパネルキャリア 1 0 0 にリリース層 1 0 2 を形成する。

【 0 1 0 5 】

図 5 B は、リリース層 1 0 2 に第 1 層ライン配線 4 2 を形成する配線形成工程を示す図である。図 5 B に示すように、リリース層 1 0 2 に銅層を形成し、第 1 層ライン配線 4 2 を形成する。パターニングされた第 1 層ライン配線 4 2 は、一例として、ダマシン法またはセミアディティブ法により形成される。

【 0 1 0 6 】

図 5 C は、リリース層 1 0 2 上に配線層 4 を形成する配線層形成工程を示す図である。図 5 C に示すように、リリース層 1 0 2 の上に配線層 4 を積層する。

【 0 1 0 7 】

配線層 4 は、一例として、第 1 層ライン配線 4 2 上に、第 1 絶縁層 4 3、第 2 層ライン配線 4 4、第 2 絶縁層 4 5、第 3 層ライン配線 4 6 の順に積層されて形成される。第 1 層ビア配線 4 7 は、第 1 絶縁層 4 3 が形成された後に形成されてもよい。第 2 層ビア配線 4 8 は、第 2 絶縁層 4 5 が形成された後に形成されてもよい。

【 0 1 0 8 】

図 5 D は、配線層 4 上にブリッジ 3 1 を実装するブリッジ実装工程を示す図である。図 5 D に示すように、配線層 4 上に、図 4 A ~ 図 4 H に示す工程により作製されたブリッジ 3 1 (第 1 ブリッジ 3 1 A、第 2 ブリッジ 3 1 B) を実装する。このとき、フリップチップ実装により、ブリッジ 3 1 は、配線層 4 と金属接合される。より詳細には、ブリッジ 3 1 のブリッジ側第 2 電極 3 1 7 は、配線層 4 の第 3 層ライン配線 4 6 における接点部分と金属接合される。これにより、非常に高い位置決め精度でブリッジ 3 1 を実装することができる。

【 0 1 0 9 】

図 5 E は、ピラー形成工程の一部であり、レジスト膜形成工程を示す図である。図 5 E に示すように、ブリッジ 3 1 (第 1 ブリッジ 3 1 A、第 2 ブリッジ 3 1 B) を覆うように厚膜のレジスト膜 1 0 4 を形成する。

【 0 1 1 0 】

図 5 F は、レジスト膜 1 0 4 に穴を形成する穴形成工程後に、形成した穴にビア埋めをしてピラー 3 2 を形成するピラー形成工程を示す図である。図 5 F に示すように、レジスト膜 1 0 4 の所定箇所 (第 3 層ライン配線 4 6 における接点部分) をエッチングして穴を形成し、その後、形成した穴に電解めっきによりビア埋めを行い、ピラー 3 2 を形成する。ビア埋めは、一例として、まず、穴の内面にスパッタリングによりシード層を成膜する。シード層としては、例えばチタン膜が用いられる。その後、電解めっきによりビア埋めが行われ、ピラー 3 2 が形成される。ピラー 3 2 としての金属ピラーは、例えば銅によって形成される。

【 0 1 1 1 】

図 5 G は、レジスト膜 1 0 4 を除去するレジスト膜除去工程を示す図である。図 5 G に示すように、レジスト膜 1 0 4 を除去して、ブリッジ 3 1 (第 1 ブリッジ 3 1 A、第 2 ブリッジ 3 1 B) およびピラー 3 2 を表出させる。

【 0 1 1 2 】

図 5 H は、ブリッジ 3 1 およびピラー 3 2 を絶縁層 3 0 で覆うモールド工程を示す図である。図 5 H に示すように、ブリッジ 3 1 (第 1 ブリッジ 3 1 A、第 2 ブリッジ 3 1 B)

10

20

30

40

50

およびピラー 3 2 を絶縁層 3 0 でモールドする。

【 0 1 1 3 】

図 5 I は、絶縁層 3 0 の表面を研削する研削工程を示す図である。図 5 I に示すように、グラインダー等により絶縁層 3 0 の表面を研削して、ブリッジ 3 1 の第 2 対向部 3 1 3 を露出させる。このとき、ピラー 3 2 も研削して、接続層 3 の電子部品層 2 側の対向部 3 3 側において、ピラー 3 2 の表出部を形成する。

【 0 1 1 4 】

図 5 J は、薄膜金属による電極を形成する電極形成工程を示す図である。図 5 J に示すように、ブリッジ 3 1 (第 1 ブリッジ 3 1 A、第 2 ブリッジ 3 1 B) の第 2 対向部 3 1 3 に表出しているブリッジ配線 3 1 1 の表面に薄膜金属によるブリッジ電極 3 1 6 0 を形成し、ブリッジ貫通ビア 3 1 5 の表面に薄膜金属によるビア電極 3 1 6 1 を形成する。さらに、ピラー 3 2 の表面に薄膜金属によるピラー電極 3 2 0 を形成する。ただし、この工程は必ずしも必要ではなく、露出しているブリッジ配線 3 1 1 の表面、ブリッジ貫通ビア 3 1 5 の表面、ピラー 3 2 の表面を、そのまま電極としてもよい。これにより、接続層 3 が形成される。

10

【 0 1 1 5 】

図 5 K は、接続層 3 上に電子部品 2 0 を実装する電子部品実装工程を示す図である。図 5 K に示すように、接続層 3 の上に、ブリッジ 3 1 (第 1 ブリッジ 3 1 A、第 2 ブリッジ 3 1 B) の一部に重畳するように電子部品 2 0 (第 1 電子部品 2 0 A、第 2 電子部品 2 0 B、第 3 電子部品 2 0 C) を実装する。具体的には、電子部品 2 0 (第 1 電子部品 2 0 A、第 2 電子部品 2 0 B、第 3 電子部品 2 0 C) のパンプ電極 2 0 3 およびパンプ電極 2 0 2 を、ブリッジ 3 1 (第 1 ブリッジ 3 1 A、第 2 ブリッジ 3 1 B) およびピラー 3 2 に接合させる。このとき、フリップチップ実装により、電子部品 2 0 は、接続層 3 と金属接合される。これにより、非常に高い位置決め精度で電子部品 2 0 を実装することができる。

20

【 0 1 1 6 】

図 5 L は、電子部品 2 0 を絶縁層 2 1 で覆うモールド工程を示す図である。図 5 L に示すように、電子部品 2 0 (第 1 電子部品 2 0 A、第 2 電子部品 2 0 B、第 3 電子部品 2 0 C) を絶縁層 2 1 でモールドする。

【 0 1 1 7 】

図 5 M は、絶縁層 2 1 の表面を研削する研削工程を示す図である。図 5 M に示すように、グラインダー等により絶縁層 2 1 を研削して、電子部品 2 0 (第 1 電子部品 2 0 A、第 2 電子部品 2 0 B、第 3 電子部品 2 0 C) の表面を表出させる。この工程は必ずしも必要でないが、放熱のために、電子部品 2 0 上に直接放熱構造を形成する場合には有用となる。

30

【 0 1 1 8 】

図 5 N は、パネルキャリア 1 0 0 を除去するパネルキャリア除去工程を示す図である。図 5 N に示すように、パネルキャリア 1 0 0 およびリリース層 1 0 2 を除去する。

【 0 1 1 9 】

図 5 O は、配線層 4 にパンプ電極 4 9 を形成するパンプ電極形成工程を示す図である。図 5 O に示すように、配線層 4 の第 1 層ライン配線 4 2 にパンプ電極 4 9 を形成する。これにより、電子装置 1 は完成する。その後、電子装置 1 は、パンプ電極 4 9 を用いて基板 5 に実装される。

40

【 0 1 2 0 】

次に、図 6 A ~ 図 6 C に、本実施形態の変形例を示す。図 6 A は、変形例のブリッジ 3 1 を上面視 (平面視) した外観図である。図 6 B は、配線層 4 を上面視 (平面視) した外観図である。図 6 C は、配線層 4 上にブリッジ 3 1 を実装するブリッジ実装工程における、アライメント工程を示す図である。なお、図 6 B および図 6 C においては、第 3 層ライン配線 4 6 の図示は省略している。

【 0 1 2 1 】

図 6 A に示すように、ブリッジ 3 1 は、アライメントマークとして第 1 アライメントマ

50

ーク 50 A を有する。

【0122】

本変形例においては、第1アライメントマーク50 Aは、第2対向部313（図4H参照）の近傍に配置されている。第1アライメントマーク50 Aは、例えばブリッジ絶縁層312内に配置されている。具体的には、第1アライメントマーク50 Aは、ブリッジ配線311が配置されている層と同じ層に配置されていてもよい。第1アライメントマーク50 Aは、ブリッジ配線311と同じ材料により構成されていてもよい。これにより、アライメントマークを形成する工程が容易になる。但し、第1アライメントマーク50 Aは、ブリッジ配線311が配置されている層とは異なる層に配置されていてもよい。第1アライメントマーク50 Aは、ブリッジ配線311とは異なる材料により構成されていてもよい。

10

【0123】

第1アライメントマーク50 Aは、ブリッジ配線311が配置されている層と同じ層において、ブリッジ配線311とは離間して配置されている。このように、第1アライメントマーク50 Aは、ブリッジ配線311とは別に設けられていることにより、より正確にアライメントを行うことが可能となる。但し、ブリッジ配線311の一部が、第1アライメントマーク50 Aを兼ねていてもよい。

【0124】

第1アライメントマーク50 Aは、後述の配線層4に配置された第2アライメントマーク50 Bと対応する形状を有する。第1アライメントマーク50 Aは、例えば十字状のマークである。但し、これに限らない。

20

【0125】

第1アライメントマーク50 Aは、複数設けられていることが好ましく、3つ以上設けられていることがより好ましい。本変形例においては、3つの第1アライメントマーク50 Aが設けられている。

【0126】

なお、第1アライメントマーク50 Aは、第2対向部313（図4H参照）の表面に配置されていてもよい。第1アライメントマーク50 Aは、ブリッジ絶縁層312上に配置されていてもよい。また、第1アライメントマーク50 Aは、第2対向部313側のガラス基材310上に配置されていてもよい。

30

【0127】

なお、第1アライメントマーク50 Aは、第3対向部314（図4H参照）の近傍に配置されていてもよい。第3対向部314近傍に配置された第1アライメントマーク50 Aは、ガラス基材310を介してカメラにより認識可能である。第1アライメントマーク50 Aは、第3対向部314の表面に配置されていてもよい。また、第1アライメントマーク50 Aは、第3対向部314側のガラス基材310上に配置されていてもよい。なお、第1アライメントマーク50 Aは、第3対向部314側に透光性の絶縁層が配置されている場合は、第1アライメントマーク50 Aは、透光性の絶縁層上に配置されていてもよい。第1アライメントマーク50 Aが、第3対向部314近傍に配置されている場合、後述の第2アライメントマーク50 Bとの距離が近くなるため、アライメント精度を高めることができる。

40

【0128】

図6Bに示すように、配線層4は、第2アライメントマーク50 Bを有する。第2アライメントマーク50 Bは、配線層4の表面に設けられている。第2アライメントマーク50 Bは、第3層ライン配線46と同じ材料により構成されていてもよい。これにより、アライメントマークを形成する工程が容易になる。但し、第2アライメントマーク50 Bは、第3層ライン配線46とは異なる材料により構成されていてもよい。

【0129】

第2アライメントマーク50 Bは、第1アライメントマーク50 Aと対応する形状を有する。第2アライメントマーク50 Bは、例えば4つの四角形により構成されたマークで

50

ある。但し、これに限らない。

【0130】

第2アライメントマーク50Bは、複数設けられていることが好ましく、3つ以上設けられていることがより好ましい。本変形例においては、3つの第2アライメントマーク50Bが設けられている。第2アライメントマーク50Bは、第1アライメントマーク50Aと対応する数だけ設けられている。

【0131】

本変形例においては、図5Dに示されるブリッジ実装工程の際に、アライメントマークを用いたアライメント工程を行う。図6Cは、配線層4上にブリッジ31をフリップチップ実装する際における、アライメント工程を説明するための図である。図6Cは、配線層4および、配線層4上に配置されたブリッジ31を上面視した図である。具体的には、図5Dを紙面上側から下側に向かって平面視したときの図である。

10

【0132】

ブリッジ31の少なくとも一部は、第2対向部313から第3対向部314まで透光可能な部材で構成されている。ブリッジ31のガラス基材310は、透光性の部材である。そして、本変形例においては、ブリッジ絶縁層312が、透光性の材料により構成されている。具体的には、ブリッジ絶縁層312は、透光性の樹脂材料、あるいは透光性の無機材料であることが好ましい。透光性の樹脂材料は透光性であれば特に限定されないが、エポキシ、ポリイミド、ポリベンゾオキサゾール、ベンゾシクロブテンなどを用いることができる。透光性が確保されるのであれば、これらの樹脂に粒子を分散させても良い。粒子の材質は、特に限定されないが、シリカ、アルミナ、硫酸バリウム、タルク、窒化アルミニウム、窒化ケイ素、炭化ケイ素などを用いることができる。透光性の無機材料は、特に限定されないが、例えば酸化ケイ素、窒化ケイ素、炭窒化ケイ素、酸化アルミニウムなどを用いることができる。本変形例においては、ブリッジ31に設けられたブリッジ配線311等の配線の部分を除き、ブリッジ31を介して、配線層4の表面を確認することができる。

20

【0133】

配線層4に配置された第2アライメントマーク50Bは、ブリッジ31を介してカメラで確認することができる。また、第1アライメントマーク50Aが第3対向部314近傍に配置されている場合においては、第3対向部314近傍に配置されている第1アライメントマーク50Aについても、ブリッジ31のガラス基材310を介してカメラで確認することができる。

30

【0134】

図6Cに示すように、ブリッジ31の第1アライメントマーク50Aと配線層4の第2アライメントマーク50Bが位置合わせされることにより、配線層4上におけるブリッジ31の位置および回転方向が正確にアライメントされる。第1アライメントマーク50Aと第2アライメントマーク50Bがアライメントされた後、フリップチップ実装が行われる。本変形例であれば、正確にアライメントを行った上で金属接合によるフリップチップ実装が可能であるため、ブリッジ31をより高い位置精度で実装することができる。

【0135】

第1アライメントマーク50Aおよび第2アライメントマーク50Bは、配線層4上においてブリッジ31の位置および回転方向を正確に合わせる上で、複数設けられていることが好ましい。より好ましくは、3つ以上の第1アライメントマーク50Aおよび第2アライメントマーク50Bを有している。第1アライメントマーク50Aは、平面視において、ブリッジ31の外周近くに複数配置されていることが好ましい。ブリッジ31の形状が平面視で矩形形状の場合、アライメントマークは、矩形形状の四隅のうち2か所以上、好ましくは3か所以上設けられていることが好ましい。

40

【0136】

以上のように、ガラス基材により形成されたガラスブリッジ31には、アライメントマークとしての第1アライメントマーク50Aが形成されていることが好ましい。第1アラ

50

イメントマーク50Aは第2対向部313側、第3対向部314側のいずれに形成されていても良い。第1アライメントマーク50Aが第3対向部314側に形成されている場合は、第2対向部313側からガラス基材310を通して認識できるように形成されていることが好ましい。第2対向部313側から第1アライメントマーク50Aが観察できると、ガラスブリッジ31を配線層4に搭載時にアライメントを行うにあたりガラスブリッジ31の第2対向部313側から、単一のカメラで、ガラスブリッジ31上に形成された第1アライメントマーク50Aと配線層4に形成された第2アライメントマーク50Bと認識することができ、さらにはガラスブリッジ31を配線層4に接触するまでカメラで位置認識と位置補正を行うことが可能になるため、ガラスブリッジ31の搭載精度が高まる。

【0137】

10

第1アライメントマーク50Aが第2対向部313側に形成されている場合においても、第2対向部313側から第1アライメントマーク50Aと第2アライメントマーク50Bを同時に観察できると、ガラスブリッジ31を配線層4に搭載時にアライメントを行うにあたりガラスブリッジ31の第2対向部313側から、単一のカメラで、ガラスブリッジ31上に形成された第1アライメントマーク50Aと配線層4に形成された第2アライメントマーク50Bと認識することができ、さらにはガラスブリッジ31を配線層4に接触するまでカメラで位置認識と位置補正を行うことが可能になるため、ガラスブリッジ31の搭載精度が高まる。

【0138】

本実施形態の電子装置は、以下の構成を含む。

20

【0139】

(1)本実施形態の電子装置1は、複数の電子部品20と、複数の電子部品20間を電気接続するブリッジ31と、を備え、ブリッジ31は、ガラス基材310により形成されており、かつ複数の電子部品20のいずれよりも小さい。これにより、誘電損失が抑えられた電子装置1を提供することができる。また、ブリッジ31を構成する材料の使用量を少なくすることができるため、コストを低減することができる。

【0140】

(2)(1)の電子装置1において、複数の電子部品20はそれぞれ、ブリッジ31と対向する第1対向部200を有し、ブリッジ31は、複数の電子部品20の第1対向部200と対向する第2対向部313と、第2対向部313の反対側に形成された第3対向部314と、を有し、ブリッジ31は、第2対向部313から第3対向部314まで貫通するブリッジ貫通電極315をさらに有する。これにより、ブリッジ31を介して電子部品20と他の層とを電気接続する際の配線長を短くすることができる。

30

【0141】

(3)(1)または(2)の電子装置1において、ブリッジ31は、複数の電子部品20同士を互いに電気接続するブリッジ配線311をさらに有する。これにより、複数の電子部品20同士の電力および情報のやりとりを、ブリッジ配線311を介して直接行うことができる。

【0142】

(4)(3)の電子装置1において、ブリッジ31は、ブリッジ配線311を絶縁するブリッジ絶縁層312をさらに有する。これにより、複数のブリッジ配線311間のショートが発生や、ブリッジ配線311とブリッジ貫通ビア315との間のショート発生を抑制できる。

40

【0143】

(5)(4)の電子装置1において、ブリッジ絶縁層312は、有機絶縁層である。樹脂材料により形成された有機絶縁層は、一般的に比誘電率が低い。よって、ブリッジ絶縁層312として有機絶縁層を用いることにより、さらに誘電損失を抑えることができる。また、有機絶縁層を用いることにより、ブリッジ配線311の厚膜化に伴ってブリッジ絶縁層312も厚くすることが可能であり、この場合であっても、製造コストを抑えることができる。

50

【0144】

(6)(1)～(4)の電子装置1において、複数の電子部品20を有する電子部品層2と、配線を有する配線層4と、ブリッジ31を有し、複数の電子部品20と配線層4とを電気接続する接続層3とを備える。このような構成を有する電子装置1においても、本開示の効果が得られる。

【0145】

(7)(6)の電子装置1において、ブリッジ貫通電極315は、複数の電子部品20と、配線層4の配線とを電気接続する。これにより、ブリッジ31を介して電子部品20と配線層4とを電気接続する際の配線長を短くすることができる。

【0146】

(8)(6)～(7)の電子装置1において、接続層3は、ブリッジ31の周囲を覆う絶縁層30を有し、絶縁層30には、電子部品層2に対向する対向部(第2対向部313)から配線層4に対向する対向部(第3対向部314)まで貫通し、電子部品20と配線層4の配線とを電気接続する接続層貫通電極32(ピラー32)が形成されている。これにより、ブリッジ31以外の部分において、電子部品20と配線層4の配線とを電気接続することができる。

【0147】

(9)(6)～(8)の電子装置1において、複数の電子部品20は、互いに隣接するように並べて配置される。これにより、複数の電子部品20を高密度で配置し、かつ複数の電子部品20間をブリッジ31で接続させることができる。

【0148】

(10)(6)～(9)の電子装置1において、電子部品層2および接続層3を積層方向視したとき、ブリッジ31は、複数の電子部品20のそれぞれと重畳するように配置される。これにより、電子部品層2において電子部品20を密集させて配置させることができる。従って、規定寸法の電子装置1において、電子部品20が処理できる情報量を増やすことができる。

【0149】

(11)(1)～(10)の電子装置1において、複数の電子部品20は、少なくとも第1電子部品20Aと、第2電子部品20Bと、第3電子部品20Cと、を含み、ブリッジ31は複数有し、複数のブリッジ31は、第1電子部品20Aと第2電子部品20Bとを互いに電気接続する第1ブリッジ31Aと、第2電子部品20Bと第3電子部品20Cとを互いに電気接続する第2ブリッジ31Bと、を含む。従来、ブリッジは、配線層に対して接着剤で固定されていた。この場合、配線層に対するブリッジの位置決め精度が低かった。本実施形態であれば、金属接合によるフリップチップ実装が可能であるため、ブリッジ31を高い位置精度で実装することができる。特に、3つ以上の電子部品20を含む電子装置1において、複数のブリッジ31を用いる場合、複数のブリッジ31の位置決め精度が低いと、適切に実装することが困難であった。本実施形態であれば、金属接合によるフリップチップ実装が可能であるため、複数のブリッジ31を高い位置精度で実装することができる。

【0150】

(12)(1)～(11)の電子装置1において、ブリッジ31は、複数の電子部品20の第1対向部200と対向する第2対向部313と、第2対向部313の反対側に形成された第3対向部314と、を有し、ブリッジ31の少なくとも一部は、第2対向部313から第3対向部314まで透光可能な部材で構成され、ブリッジ31は、第1アライメントマーク50Aを有する。これにより、正確にアライメントを行った上でブリッジ31を実装することが可能となるため、ブリッジ31をより高い位置精度で実装することができる。

【0151】

以上、本発明の実施形態について説明したが、本発明は上述した実施形態に限定されることなく、種々の変更および変形が可能である。例として、各実施形態の構成要素は互い

10

20

30

40

50

に置換が可能である。

【符号の説明】

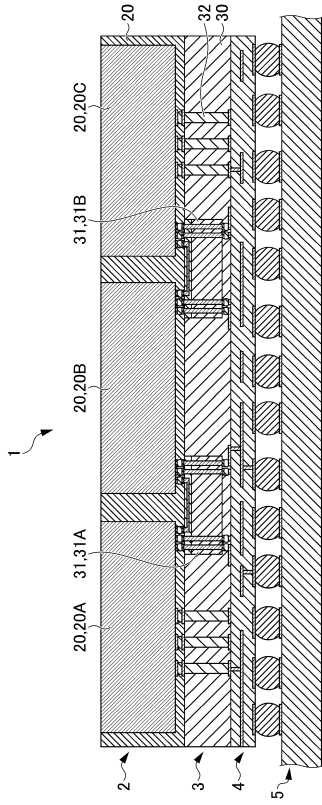
【0152】

1	電子装置	
2	電子部品層	
20	電子部品	
200	第1対向部	
21	絶縁層	
3	接続層	
30	絶縁層	10
31	ブリッジ	
310	ガラス基材	
311	ブリッジ配線	
312	ブリッジ絶縁層	
313	第2対向部	
314	第3対向部	
315	ブリッジ貫通ビア（ブリッジ貫通電極）	
32	ピラー（接続層貫通電極）	
4	配線層	
42	第1層ライン配線	20
43	第1絶縁層	
44	第2層ライン配線	
45	第2絶縁層	
46	第3層ライン配線	
47	第1層ビア配線	
48	第2層ビア配線	
49	バンプ電極	
5	基板	
50A	第1アライメントマーク（アライメントマーク）	
50B	第2アライメントマーク	30

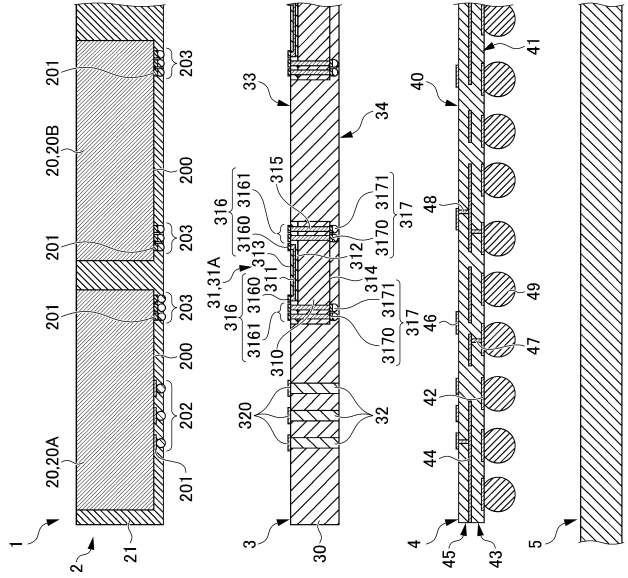
40

50

【 図 面 】
【 図 1 】



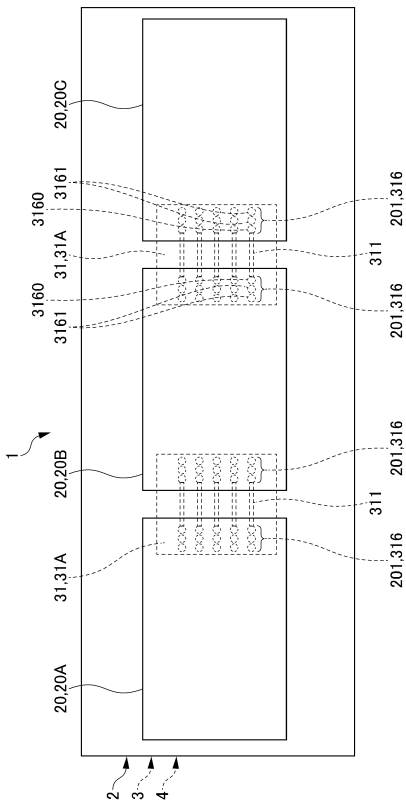
【 図 2 】



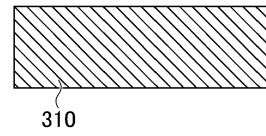
10

20

【 図 3 】



【 図 4 A 】

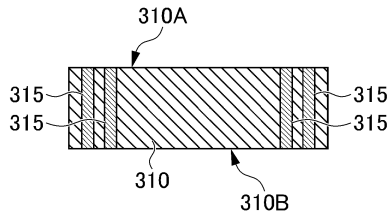


30

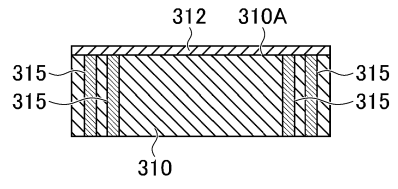
40

50

【 図 4 B 】

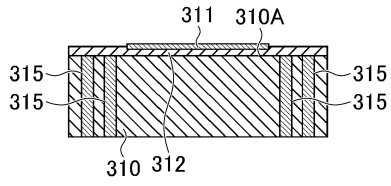


【 図 4 C 】

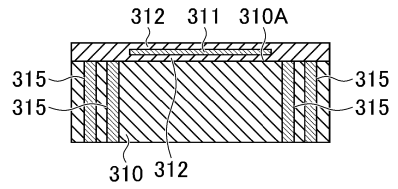


10

【 図 4 D 】

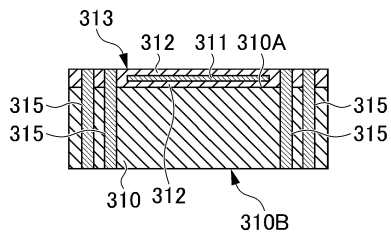


【 図 4 E 】

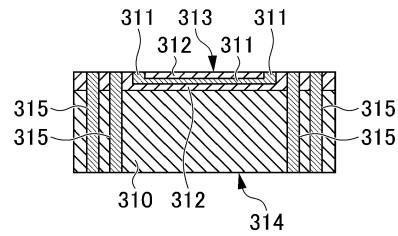


20

【 図 4 F 】



【 図 4 G 】

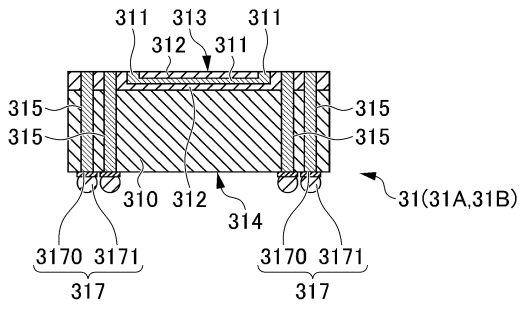


30

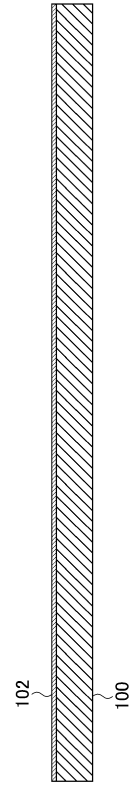
40

50

【 図 4 H 】



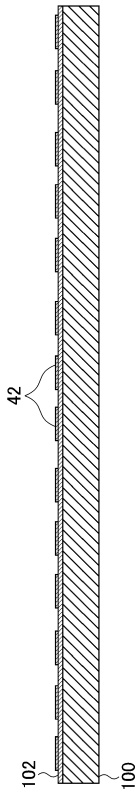
【 図 5 A 】



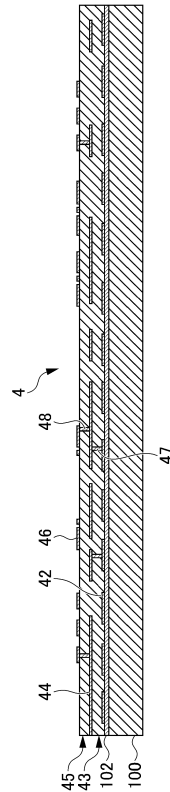
10

20

【 図 5 B 】



【 図 5 C 】

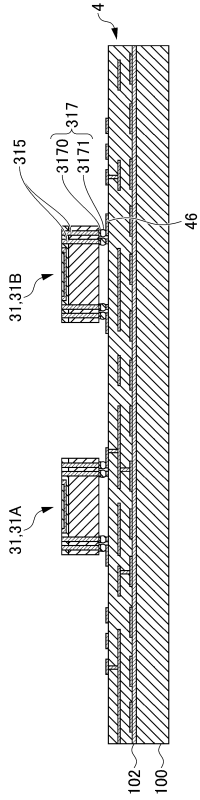


30

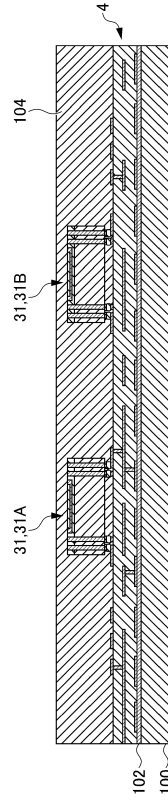
40

50

【 図 5 D 】



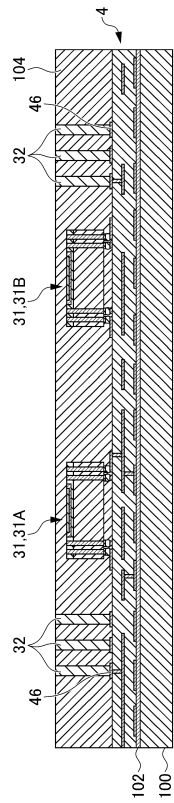
【 図 5 E 】



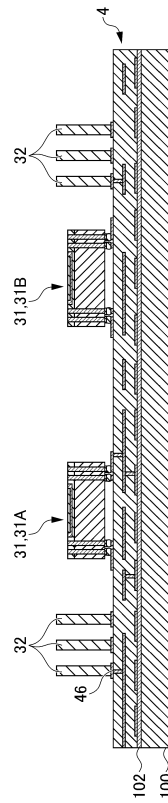
10

20

【 図 5 F 】



【 図 5 G 】

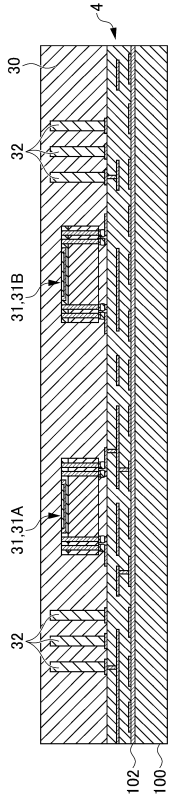


30

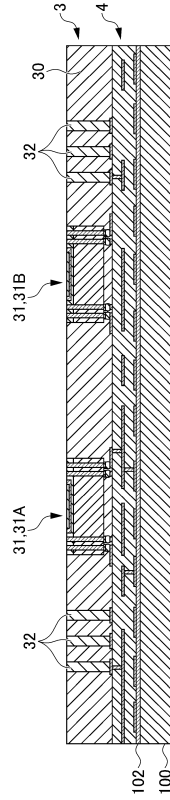
40

50

【 図 5 H 】



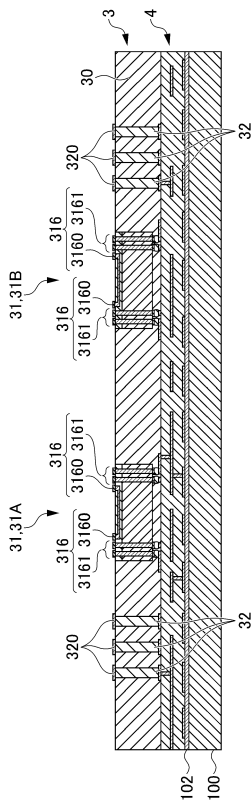
【 図 5 I 】



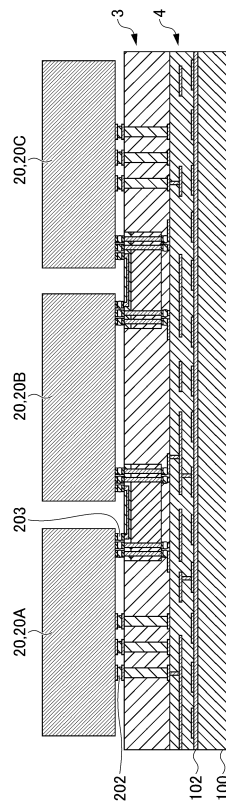
10

20

【 図 5 J 】



【 図 5 K 】

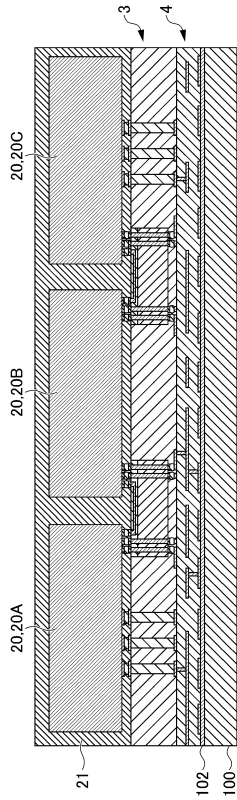


30

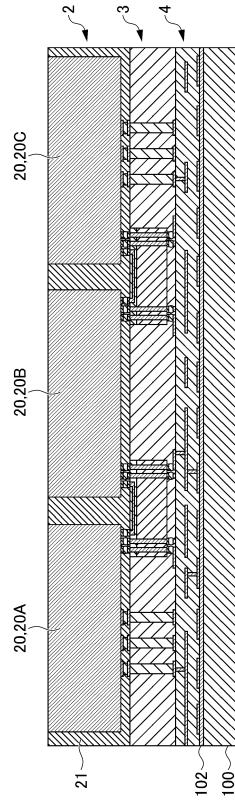
40

50

【 図 5 L 】



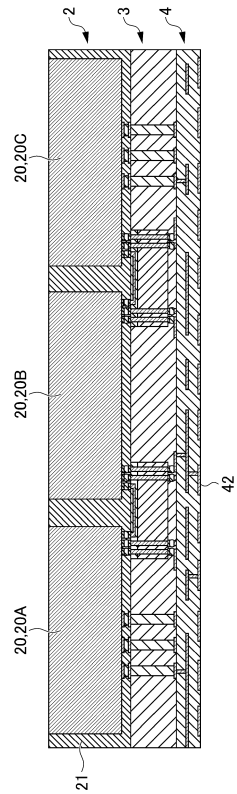
【 図 5 M 】



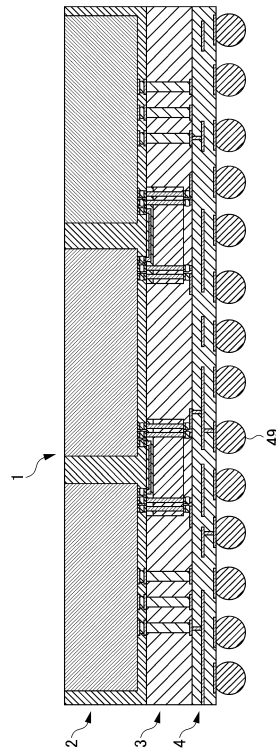
10

20

【 図 5 N 】



【 図 5 O 】

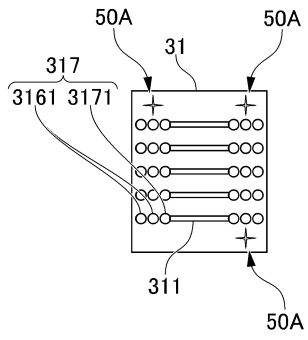


30

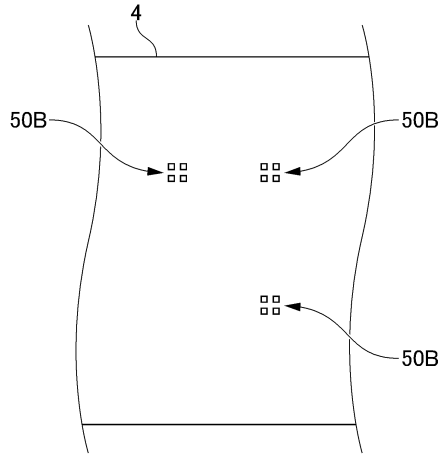
40

50

【 図 6 A 】

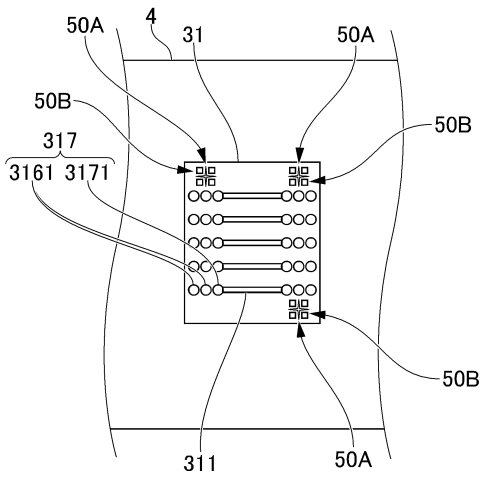


【 図 6 B 】



10

【 図 6 C 】



20

30

40

50