

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-142783

(P2010-142783A)

(43) 公開日 平成22年7月1日(2010.7.1)

(51) Int.Cl.	F I	テーマコード (参考)
B06B 1/04 (2006.01)	B06B 1/04 A	3H075
H02N 2/00 (2006.01)	H02N 2/00 B	3H077
F04B 43/04 (2006.01)	F04B 43/04 B	5D107
F04B 9/00 (2006.01)	F04B 9/00 B	

審査請求 未請求 請求項の数 2 O L (全 13 頁)

(21) 出願番号	特願2008-325833 (P2008-325833)	(71) 出願人	000001889
(22) 出願日	平成20年12月22日 (2008.12.22)		三洋電機株式会社
			大阪府守口市京阪本通2丁目5番5号
		(71) 出願人	506227884
			三洋半導体株式会社
			群馬県邑楽郡大泉町坂田一丁目1番1号
		(71) 出願人	000010098
			アルプス電気株式会社
			東京都大田区雪谷大塚町1番7号
		(74) 代理人	100075258
			弁理士 吉田 研二
		(74) 代理人	100096976
			弁理士 石田 純

最終頁に続く

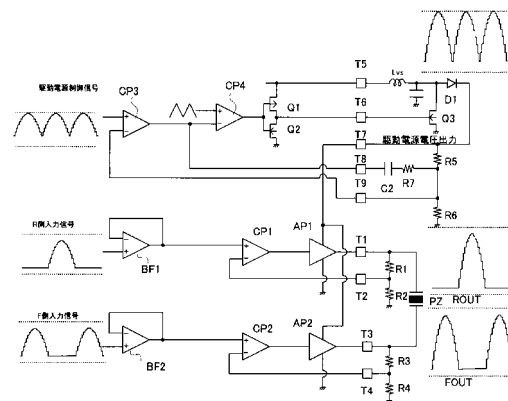
(54) 【発明の名称】 電圧出力ドライバー

(57) 【要約】

【課題】駆動信号を半波波形とすることで効率的に圧電素子を駆動する。

【解決手段】昇圧回路Lv_s, Q₃, D₁は、低電圧の信号電源を昇圧して、圧電素子の駆動制御信号に応じて決定された高電圧の駆動電源を発生する。駆動波発生手段が前記信号電源を電源として、前記駆動制御信号に応じた振幅を有する圧電素子の駆動波形を発生し、アンプAP₁、AP₂が駆動波形を増幅し、前記駆動制御信号に応じた振幅であって、圧電素子を駆動する駆動信号を得る。駆動波形発生手段において、駆動波形として、サイン波形の一方側に膨らむ部分をカットして他方側に膨らむ部分のみを残した波形(半波波形)を発生し、これをアンプAP₁、AP₂に入力することで、圧電素子PZを半波駆動する。

【選択図】図15



【特許請求の範囲】**【請求項 1】**

容量性負荷を駆動する電圧出力ドライバであって、
信号電源に基づいて、容量性負荷の駆動制御信号に応じて決定された電圧の駆動電源を発生する電源回路と、

前記信号電源を電源として、前記駆動制御信号に応じた振幅を有する容量性負荷の駆動波形であって、位相が互いに 180 度ずれた一对の駆動波形を発生する駆動波形発生手段と、

前記駆動電源を電源として、前記駆動波形を増幅し、前記駆動制御信号に応じた振幅であって、容量性負荷を駆動する駆動信号を得る増幅回路と、

10

を有し、

前記駆動波形発生手段は、駆動波形として、サイン波形の一方側に膨らむ部分をカットして他方側に膨らむ部分のみを残した波形として発生することを特徴とする電圧出力ドライバ。

【請求項 2】

請求項 1 に記載の電圧出力ドライバにおいて、

駆動電源制御信号を一对の駆動波形に対し所定値だけ高い波形として、前記駆動電源電圧を駆動信号に対し所定値高いものに制御することを特徴とする電圧出力ドライバ。

【発明の詳細な説明】**【技術分野】**

20

【0001】

本発明は、容量性負荷へ駆動信号を出力する電圧出力ドライバに関する。

【背景技術】**【0002】**

従来、圧電素子を利用したダイヤフラムポンプが提案されている。このポンプは、圧電ポンプと呼ばれ、圧電素子への電圧印加の方向を順次変更することで、圧電素子を往復動作させてダイヤフラムを往復動作させて駆動される。

【0003】

このような圧電ポンプでは、圧電素子に対する駆動信号を出力する駆動回路が必要であり、ポンプ流量を制御するためには、印加電圧や周期を制御する必要がある。モータの駆動制御には、インバータを用いた駆動電流制御などがあるが、小型のモータの簡易な駆動制御では、印加電圧を制御する駆動電流の振幅制御も広く行われている。

30

【0004】

【特許文献 1】特開平 6 - 109068 号公報

【特許文献 2】特開平 8 - 205563 号公報

【特許文献 3】特開 2000 - 60847 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ここで、パーソナルコンピュータでは、CPU などの部材の冷却のために冷却ファンを有しており、このファンの強度調節のために通常はファンモータへの印加電圧を変更している。圧電ポンプは小型であり、これを用いると、パーソナルコンピュータの内部部材の水冷システムを構成することが現実的に可能と考えられる。この場合、圧電ポンプの吐出量を効果的に制御する圧電ポンプを駆動する高電圧出力を効率的に得る回路が望まれる。特に、電力効率のよい駆動が望まれる。

40

【課題を解決するための手段】

【0006】

本発明は、容量性負荷を駆動する電圧出力ドライバであって、信号電源に基づいて、容量性負荷の駆動制御信号に応じて決定された電圧の駆動電源を発生する電源回路と、前記信号電源を電源として、前記駆動制御信号に応じた振幅を有する容量性負荷の駆動波形

50

であって、位相が互いに180度ずれた一对の駆動波形を発生する駆動波形発生手段と、前記駆動電源を電源として、前記駆動波形を増幅し、前記駆動制御信号に応じた振幅であって、容量性負荷を駆動する駆動信号を得る増幅回路と、を有し、前記駆動波形発生手段は、駆動波形として、サイン波形の一方側に膨らむ部分をカットして他方側に膨らむ部分のみを残した波形として発生することを特徴とする。

【0007】

また、駆動電源制御信号を一对の駆動波形に対し所定値だけ高い波形として、前記駆動電源電圧を駆動信号に対し所定値高いものに制御することが好適である。

【発明の効果】

【0008】

駆動信号を半波形状にすることで、効率的に容量性負荷の駆動が可能となる。

【発明を実施するための最良の形態】

【0009】

以下、本発明の実施形態について、図面に基づいて説明する。

【0010】

「圧電ポンプの構成」

圧電素子を利用したダイヤフラムポンプ（圧電ポンプ）の構成について、図1を用いて説明する。ポンプケーシング10内には、周囲がポンプケーシング10内壁に固定され、中央側が上下動するダイヤフラム12が配置され、このダイヤフラム12の一方側にポンプ室14が形成される。ポンプ室14には、流入通路16に接続される流入口18と、流出通路20に接続される流出口22が設けられ、流入通路16と流入口18の間には流入側の逆止弁24，流出通路20と流出口22の間には流出側の逆止弁26が設けられている。

【0011】

ここで、ダイヤフラム12は、図2に示すように薄い金属板Mの表裏両面に、両面に電極を有する圧電素子PZ1，PZ2を貼り合わせた構造になっている。そして、圧電素子PZ1の上側の電極と、圧電素子PZ2の下側の電極の間に1つの位相の交流電圧（サイン波状の駆動信号）が印加され、圧電素子PZ1，PZ2に挟まれた真ん中の金属板Mに位相が反対の（180度異なる）交流電圧（位相が反対のサイン波状の駆動信号）が印加される。これによって、2つの圧電素子PZ1，PZ2とも印加電圧が大きいときに大きく反ることになり、図1，2に示すように、ダイヤフラム12が周辺部を支点とし真ん中を最大振幅として上下に振動することになる。

【0012】

流入側の逆止弁24は、ポンプ室14へ流入する方向の流体の流れを許可し、反対の流れを阻止する。一方、流出側の逆止弁26は、ポンプ室14から流出する方向の流体の流れを許可し、反対の流れを阻止する。従って、図1に示すように、ダイヤフラム12の振動に伴うポンプ室14の容積変化に伴い、流入通路16の流体がポンプ室14を介し流出通路20に押し出される。

【0013】

「駆動信号出力回路」

図3には、圧電素子PZへの駆動信号を出力する駆動信号出力回路の構成が示されている。1つの駆動波形（サイン波状の交流波形）であるR側入力信号は、バッファアンプBF1の正入力端に入力される。このバッファアンプBF1は、その出力が負入力端に接続されており、R側入力信号がそのままの波形で出力される。バッファアンプBF1の出力はコンパレータ（エラーアンプ）CP1の正入力端に入力される。このコンパレータCP1の負入力端には、帰還信号が入力されており、両信号の誤差信号がコンパレータCP1の出力に得られる。得られた誤差信号は、高電源電圧で駆動される出力アンプAP1に供給され、この出力アンプAP1の出力が出力端T1に供給される。出力端T1には、圧電素子PZの一方側の電極が接続されているとともに、分圧抵抗R1，R2を介しグランドに接続されている。分圧抵抗R1，R2の中点は、端子T2を介し、コンパレータCP1

10

20

30

40

50

の負入力端に接続され、出力電圧が分圧された電圧がコンパレータCP1に負帰還される。

【0014】

従って、コンパレータCP1は、その出力が、帰還信号である分圧抵抗R1, R2の midpoint電圧がR側入力信号に一致するように動作し、従って出力端T1からの駆動信号ROUTがR側入力信号に応じたものになる。

【0015】

また、F側入力信号は、R側入力信号と位相が180度異なる信号（相補的な信号）であり、F側入力信号は、バッファアンプBF2、コンパレータCP2、出力アンプAP2を介し、F側入力信号に対応した高電圧の駆動信号となり、出力端T3に供給される。出力端T3は、圧電素子PZの他方側の電極が接続されているとともに、分圧抵抗R3, R4を介しグラウンドに接続されており、分圧抵抗R3, R4の midpoint電圧がコンパレータCP2に負帰還されている。従って、出力端T3からの出力である駆動信号FOUTが出力端T1からの駆動信号ROUTと反対の極性の信号となり、圧電素子PZの両面の電極に位相が180度異なる一対の駆動信号ROUT, FOUTが印加されることになる。この圧電素子PZが上述の圧電ポンプのダイヤフラム12を構成しており、ダイヤフラム12が往復移動することになる。なお、上述の圧電ポンプは、2つの圧電素子PZ1, PZ2を有しているが、圧電素子PZがそのうちの1つに該当していても良いし、ダイヤフラム12を1つの圧電素子PZで構成してもよい。

【0016】

次に、駆動電源制御信号は、コンパレータCP3の正入力端に入力される。コンパレータCP3の負入力端には帰還信号が入力されている。コンパレータCP3の出力は、コンパレータCP4の負入力端に入力される。このコンパレータCP4の正入力端には、予め設定された三角波が供給されている。従って、このコンパレータCP4の出力には、コンパレータCP3の出力の電圧に応じたデューティ比のPWM信号が得られる。すなわち、駆動電源制御信号がフィードバック信号に比べて高ければ、コンパレータCP3の出力電圧が高くなり、デューティ比（Hレベルの期間）が少ないPWM信号がコンパレータCP4から出力される。なお、駆動電源制御信号は、後述するように、圧電素子PZの駆動を制御するための制御電源電圧VCCに基づいて発生される。

【0017】

コンパレータCP4の出力は、pチャネルトランジスタQ1と、nチャネルトランジスタQ2のゲートに供給される。このトランジスタQ1は、ソースが端子T5に接続され、ドレインがトランジスタQ2のドレインに接続されており、トランジスタQ2のソースはグラウンドに接続されている。そして、トランジスタQ1, Q2のドレイン同士の接続点は、端子T6に接続されている。

【0018】

端子T5には、外付けのコイルLvsを介し、外付けのダイオードD1のアノードに接続され、このダイオードD1のカソードは外付けコンデンサC1を介しグラウンドに接続されている。また、端子T6には、nチャネルトランジスタQ3のゲートが接続され、このトランジスタQ3のドレインがコイルLvsとダイオードD1の接続点に接続され、ソースがグラウンドに接続されている。

【0019】

従って、コンパレータCP4からの出力であるPWM信号がHレベルであると、トランジスタQ2がオンし端子T6がLレベルとなりトランジスタQ3はオフ、PWM信号がLレベルであると、トランジスタQ2がオフし端子T6がHレベルとなりトランジスタQ3はオンする。このトランジスタQ3がオンすることで、コイルLvsにエネルギーが蓄積され、トランジスタQ3がオフすることで、コイルLvsに蓄積されたエネルギーに応じてコンデンサC1に充電される。従って、コンパレータCP4からの出力におけるLレベルの期間が長いほど、コンデンサC1への充電量が大きくなり、コンデンサC1からの出力である駆動電源電圧が高くなる。なお、ダイオードD1に並列してトランジスタを設け

10

20

30

40

50

ると、そのスイッチングにより駆動電源電圧を下げるのが容易になる。

【 0 0 2 0 】

コンデンサ C 1 の上側（ダイオード D 1 のカソードに接続される電極）は、端子 T 7 に接続され、この端子 T 7 が出力アンプ A P 1 , A P 2 へ駆動電源電圧として供給される。また、コンデンサ C 1 の上側は、外付けの分圧抵抗 R 5 , R 6 を介しグラウンドに接続されている。分圧抵抗 R 5 , R 6 の中点は、外付けの抵抗 R 7、コンデンサ C 2 を介し、端子 T 8 に接続されている。そして、端子 T 8 は、コンパレータ C P 4 の負入力端に接続されている。抵抗 R 7、コンデンサ C 2 は、ハイパスフィルタを構成しており、これによって駆動電源電圧出力の高周波成分が除去される。さらに、分圧抵抗 R 5 , R 6 の中点は端子 T 9 に接続されており、この端子 T 9 がコンパレータ C P 3 の負入力端に接続されている。従って、駆動電源電圧を分圧抵抗 R 5 , R 6 で分圧した電圧が駆動電源制御信号と比較されるフィードバック信号（帰還信号）となり、帰還信号の電圧が駆動電源制御信号の電圧に一致するように、駆動電源電圧が制御される。

10

【 0 0 2 1 】

このようにして、駆動電源制御信号によって、駆動電源電圧を任意に制御することが可能になる。これによって、端子 T 1、T 3 からの出力である、駆動信号 R O U T , F O U T の振幅が制御される。なお、後述するように、駆動電源制御信号は、電源電圧 V C C として本ドライバーに外部から供給される。

【 0 0 2 2 】

図 4 には、駆動信号 R O U T , F O U T の状態が示してある。駆動電源電圧出力を下げることによって、R O U T , F O U T の振幅が小さくなる。これによって、圧電素子 P Z の動きが制御され、圧電ポンプのダイヤフラムの振幅が制御されてポンプの吐出量を制御することができる。

20

【 0 0 2 3 】

「出力アンプ A P の構成」

図 5、図 6 には、出力アンプ A P の構成例が示されている。I C O M からは定電流が供給され、これが n チャネルトランジスタ Q 1 1 のドレインおよびゲートに供給される。トランジスタ Q 1 1 のソースはグラウンド（P G N D）に接続されている。トランジスタ Q 1 1 のゲートには、ソースがグラウンド（P G N D）に接続された n チャネルトランジスタ Q 1 2 , Q 1 3 , Q 1 4 のゲートが共通接続されている。従って、トランジスタ Q 1 1 に対し、トランジスタ Q 1 2 , Q 1 3 , Q 1 4 がカレントミラーを構成し、これらトランジスタ Q 1 1 ~ Q 1 4 に同一の定電流が流れる。

30

【 0 0 2 4 】

トランジスタ Q 1 2 のドレインには、p チャネルトランジスタ Q 1 5 のドレインが接続されており、このトランジスタ Q 1 5 のソースは駆動電源 V S に接続されている。トランジスタ Q 1 5 はドレイン・ゲートが短絡されており、このゲートには、ソースが V S に接続された p チャネルトランジスタ Q 1 6 , Q 1 7 のゲートが接続されている。従って、これらトランジスタ Q 1 6 , Q 1 7 にも、トランジスタ Q 1 1 に流れるのと同じ定電流が流れる。

【 0 0 2 5 】

トランジスタ Q 1 3 のドレインは、2 つのドレイン・ゲート間が短絡された p チャネルトランジスタ Q 1 8 , Q 1 9 を介し、駆動電源 V S に接続されており、トランジスタ Q 1 3 とトランジスタ Q 1 8 のドレインが p チャネルトランジスタ Q 2 0 のゲートに接続されている。また、トランジスタ Q 1 7 のドレインは、2 つのドレイン・ゲート間が短絡された n チャネルトランジスタ Q 2 1 , Q 2 2 を介し、外部のグラウンドに接続されている端子 R F に接続されている。トランジスタ Q 1 7 とトランジスタ Q 2 1 の接続点は、n チャネルトランジスタ Q 2 3 のゲートに接続されている。

40

【 0 0 2 6 】

そして、トランジスタ Q 2 0 のソースと、トランジスタ Q 2 3 のドレインは、トランジスタ Q 1 6 のドレインに共通接続されるとともに、p チャネルトランジスタ Q 2 4 のゲート

50

トに接続されている。また、トランジスタQ 2 0のドレインと、トランジスタQ 2 3のソースは、トランジスタQ 1 4のドレインに共通接続されるとともに、nチャネルトランジスタQ 2 5のゲートに接続されている。また、トランジスタQ 2 0のドレイン、トランジスタQ 2 3のソース、トランジスタQ 1 4のドレイン、nチャネルトランジスタQ 2 5のゲートには、I C T L F端からドライブ電流I d rが供給される。すなわち、このI C T L F端がコンパレータC P 1（またはコンパレータC P 2）の出力に接続されている。

【0027】

また、トランジスタQ 2 4のソースは駆動電源V Sに接続され、ドレインはトランジスタQ 2 5のドレインに接続されるとともに出力端子O U T（T 1またはT 2）に接続されており、トランジスタQ 2 5のソースは端子R Fに接続されている。

10

【0028】

このような回路において、トランジスタQ 2 0とトランジスタQ 2 3には、トランジスタQ 1 6に流れる定電流を分割した電流が流れる。また、トランジスタQ 1 9，Q 1 8には、トランジスタQ 1 3に流れる定電流が流れ、トランジスタQ 2 1，Q 2 2には、トランジスタQ 1 7に流れる電流が流れる。従って、通常は、トランジスタQ 2 0，Q 2 3に流れる電流は等しい。

【0029】

ドライブ電流I d rがトランジスタQ 2 5のゲートに向けて流れる電流I d r⁺であるとして、図5に示すように、トランジスタQ 2 5がオンし、出力端O U Tから電流を引き抜く方向の電流が流れ、出力端O U TはLレベル側に動く。このとき、トランジスタQ 2 0およびトランジスタQ 2 3に流れる電流の和はトランジスタQ 1 4に流れる定電流に等しいため、トランジスタQ 2 4はオフしている。

20

【0030】

一方、ドライブ電流I d rがトランジスタQ 2 5のゲートから引き抜く方向に流れる電流I d r⁻であると、これによって、図6に示すように、トランジスタQ 2 3のドレイン電流が大きくなり、トランジスタQ 2 4がオンし、出力端O U Tから電流を吐き出す方向の電流が流れ、出力端O U TはHレベル側に動く。

【0031】

このようにして、I C T L Fに流れる電流に応じて、出力トランジスタQ 2 4，Q 2 5が制御されて、出力端O U Tからの出力が制御される。この出力アンプA Pは、駆動電源V Sからの電力によって出力を得る高耐圧出力部として機能する。従って、図3における出力アンプA P 1，A P 2として、図5，6に示されるアンプをそれぞれ用意し、コンパレータC P 1，C P 2の出力をそれぞれのアンプのI C T L Fに入力することによって、出力端O U Tにおいて、駆動信号R O U T，F O U Tをそれぞれ得ることができる。

30

【0032】

なお、信号系の電源電圧は、例えば、5 V程度であり、駆動電源V Sは例えば2 0 0 V程度である。

【0033】

「V C C連動D A Cの構成」

従来の装置において、ファン駆動制御用にファンの駆動を制御する制御電源電圧である電源電圧V C Cを出力できる回路がすでに用意されている場合がある。この場合には、この電源電圧V C Cに応じて、圧電素子P Zを制御する信号を発生することが好適である。

40

【0034】

図7には、このような場合に好適な構成が示されている。外部から入力されてくる電圧がポンプの駆動要求に従って適宜変更される電源V C Cが入力される端子T 1 1は、抵抗R 1 1，R 1 2の直列接続からなる分圧抵抗を介しグラウンドに接続されている。分圧抵抗R 1 1とR 1 2の midpointは、出力が負入力端に短絡されたバッファアンプB F 1 1の正入力端に入力され、この出力がD / Aコンバータ3 0の電源V D A Cとなっている。

【0035】

なお、この例では、リファレンスV 1が正入力端に入力され、負入力端に分圧抵抗R 1

50

1 と R 1 2 の中点が接続されるとともに、分圧抵抗 R 1 1 と R 1 2 の中点がダイオード D 1 1 を介し出力に接続されるコンパレータ C P 1 1 と、リファレンス V 2 が正入力端に入力され、負入力端に分圧抵抗 R 1 1 と R 1 2 の中点に接続されるとともに、出力がダイオード D 1 2 を介し分圧抵抗 R 1 1 と R 1 2 の中点に接続されるコンパレータ C P 1 2 と、が設けられている。ダイオード D 1 1 は、分圧抵抗 R 1 1 と R 1 2 の中点からコンパレータ C P 1 1 の出力に向けて流れる電流のみを流し、ダイオード D 1 2 は、コンパレータ C P 1 1 の出力から分圧抵抗 R 1 1 と R 1 2 の中点に向けて流れる電流のみを流す。従って、分圧抵抗 R 1 1 と R 1 2 の中点電圧は、リファレンス電圧 V 1 , V 2 でクリップされることになる。従って、電源 V D A C は、電源電圧 V C C の変化に伴い、図 8 に示すように変化することになる。すなわち、電源 V D A C は、電源電圧 V C C が $0 \sim V_2 (R_{11} + R_{12}) / R_{12}$ の間は V_2 、 $V_2 (R_{11} + R_{12}) / R_{12} \sim V_1 (R_{11} + R_{12}) / R_{12}$ の間は $V_2 - V_1$ に直線的に変化し、 $V_1 (R_{11} + R_{12}) / R_{12}$ 以上では V_1 に固定される。

【0036】

図 9 には、D / A コンバータ 30 の構成が示されている。電源 V D A C とグランドの間には、入力デジタル信号のビット数に応じた抵抗が直列接続されている。そして、各抵抗間の接続点には 2 つのスイッチがそれぞれ対応して設けられており、一方側の R 側スイッチ群 S W r の抵抗側でない端部が共通接続して R 側信号の出力、他側の F 側スイッチ群 S W f の抵抗側でない端部が共通接続して F 側信号の出力になっている。

【0037】

また、R 側、F 側スイッチ群を制御するためにカウンタ回路 32 が設けられている。このカウンタ 32 は、所定のクロックをアップカウント、ダウンカウントを繰り返す。例えば、512 段階のカウント値を 0 511 0 511 というように順次繰り返し出力する。そして、これらカウンタの出力が R 側スイッチ群 S W r と F 側スイッチ群 S W f とで、ちょうど反対の出力が出るように対応付けられている。すなわち、カウンタ 32 の出力が 0 のときに R 側スイッチ群 S W r の出力が 0 であれば、F 側スイッチ群 S W f の出力が 511 となるように設定されている。

【0038】

従って、R 側信号、F 側信号が図示のように、1 クロックに対し順次変化する相補的なサインカーブになる。そして、電源 V D A C が変化することで、R 側信号、F 側信号の振幅が連動して変化する。従って、電源 V C C に応じて振幅が変化する R 側信号、F 側信号が D / A コンバータ 30 の出力に得られる。また、D / A コンバータ 30 の最大出力が駆動電源制御信号として出力される。

【0039】

このような図 9 の出力信号が図 3 のバッファアンプ B F 1 , B F 2 、コンパレータ C P 3 に入力される。そして、分圧抵抗 R 1 , R 2 , R 3 , R 4 , R 5 , R 6 の比を適切に設定することで、入力されてくる V C C に応じて、圧電ポンプの吐出量を目標値に制御することが可能になる。

【0040】

なお、図 9 では、D / A コンバータ 30 から R 側信号、F 側信号をそのまま出力することにした。しかし、R 側信号、F 側信号は上下対称である。従って、半分 (180 度分) の出力のみを D / A コンバータ 30 から出力し、他の半分については、出力を反転することもできる。これによって、D / A コンバータ 30 における抵抗列を半分の規模にすることが可能になる。

【0041】

「半波駆動について」

このように、本実施形態では、電源電圧 V C C に応じて駆動電源制御信号を発生し、昇圧を制御している。ここで、駆動電源電圧は、駆動信号 R O U T 、F O U T より大きい必要があるが、一定である必要はない。特に、駆動電源電圧が一定であると、図 10 に示すように、駆動信号との差が大きいときには、その差分をアンプ A P 1 , A P 2 の上側トラ

10

20

30

40

50

ンジスタが受け持つことにあり、ここにおける電力消費が大きくなる等問題がある。図 10 における右下がり斜線領域が、上側トランジスタが消費する領域である。なお、図における右上がりの斜線で示す領域は、下側トランジスタが受け持つ領域である。

【0042】

そこで、本実施形態では、図 11 に示すように、駆動信号の波形をサイン波ではなく、上側の山を残し、下側の谷をフラットにした半波波形にする。これによって、上側トランジスタが受け持つ領域は各段に小さくなり、効率的な圧電素子 PZ の駆動が行える。

【0043】

また、図 3 の構成において、駆動電源制御信号を駆動信号の波形に応じて変更することも好適である。例えば、図 12 に示すように、サイン波状の駆動信号 ROUT、FOUT の両方の包絡線より若干高い値の設定されている。これによって、上側トランジスタが受け持つ領域が小さくなるが、駆動信号の谷に当たる部分では、大きな領域が残ることになる。

【0044】

図 13 には、駆動信号を図 11 の場合と同じように半波波形とした例が示されている。これによって、上側トランジスタがかなり小さな領域に限定され、効率的な圧電素子 PZ の駆動が達成される。

【0045】

「VCC 連動 DAC による駆動電源制御信号生成の構成」

図 14 には、VCC に連動する A/D コンバータ 30 を利用して半波波形の R 側信号および F 側信号、およびそれに対応した駆動電源制御信号を形成する構成を示してある。この例では、カウンタ回路 32 のカウント値に応じて、スイッチ SWr、SWf が制御され、カウント値の上昇、下降に応じて、R 側信号および F 側信号の山が交互に作成され、一方側信号の山が形成されている場合には、他側信号は最低レベルを維持している。このようなスイッチ SWr、SWf の制御によって、図示のような半波の R 側信号、F 側信号を得られる。

【0046】

また、スイッチ SW34 は、スイッチ SWr、SWf の山を出力するスイッチに対し所定だけ、高い出力を得るスイッチをオンするように制御される。これによって R 側信号、F 側信号の包絡線に対し、所定値高い駆動電源制御信号を得ることができる。

【0047】

なお、D/A コンバータ 30 の直列抵抗の値を R 側信号、F 側信号の波形に応じて設定することで、上昇、下降を直線ではなく、目的の波形にしている。本実施形態の場合、半波形状であり、カウント値の低い方に対応する抵抗値が大きくカウント値が高い方に対応する抵抗値が小さい。そこで、カウント値に応じて対応するスイッチを変更していくことで、図示のような R 側信号および F 側信号が得られる。

【0048】

ここで、図 3 における抵抗 R1 (R3) : R2 (R4) の分圧比と、抵抗 R5 : R6 の分圧比を変更することで、駆動電源電圧を駆動信号より所定値高く設定することができる。すなわち、 $R1 / (R1 + R2)$ に比べ、 $R5 / (R5 + R6)$ を小さくすることで、駆動電源電圧を駆動信号より高く設定することができる。しかし、このように分圧比によって、駆動電源電圧と、駆動信号の電圧の関係を設定すると、駆動電源電圧は、駆動信号のピーク時において差分がより大きなものになる。

【0049】

そこで、本実施形態においては、駆動電源制御信号を R 側信号、F 側信号の高い方より所定値だけ高い値として出力する。このようにして得たオフセットされた駆動電圧制御信号により、駆動電源電圧の昇圧を制御することで、抵抗 R1 (R3) : R2 (R4) の分圧比と、抵抗 R5 : R6 の分圧比を同一としておき、駆動電源電圧を駆動信号に比べ所定値高いものに制御することができ、かつその差を常に同一の値に設定することが可能になる。

10

20

30

40

50

【 0 0 5 0 】

図 1 5 には、図 3 と同様の回路において、半波の駆動電源制御信号、R 側信号、F 側信号を入力し、半波の駆動信号 R O U T、F O U T を得る構成を示してある。このように、出力自体の構成は、図 3 として半波駆動を行うことができる。

【図面の簡単な説明】

【 0 0 5 1 】

【図 1】圧電ポンプの構成を示す図である。

【図 2】圧電ポンプのダイヤフラムの構成を示す図である。

【図 3】高電圧出力ドライバの出力部の構成を示す図である。

【図 4】駆動信号の波形を示す図である。

10

【図 5】出力アンプの構成を示す図である。

【図 6】出力アンプの構成を示す図である。

【図 7】電源 V D A C の出力のための構成を示す図である。

【図 8】電源 V D A C の電源 V C C に対する特性を示す図である。

【図 9】電源 V D A C に応じた出力振幅の出力を得る D / A コンバータの構成を示す図である。

【図 1 0】通常駆動の場合の駆動電源電圧、駆動信号、出力電流の波形を示す図である。

【図 1 1】半波駆動の場合の駆動電源電圧、駆動信号、出力電流の波形を示す図である。

【図 1 2】通常駆動で、駆動電源電圧を駆動信号に応じて変化させた場合の駆動電源電圧、駆動信号、出力電流の波形を示す図である。

20

【図 1 3】半波駆動で、駆動電源電圧を駆動信号に応じて変化させた場合の駆動電源電圧、駆動信号、出力電流の波形を示す図である。

【図 1 4】半波の駆動電源制御信号、R 側信号、F 側信号を作成する回路を示す図である。

【図 1 5】半波の高電圧出力ドライバの出力部の構成を示す図である。

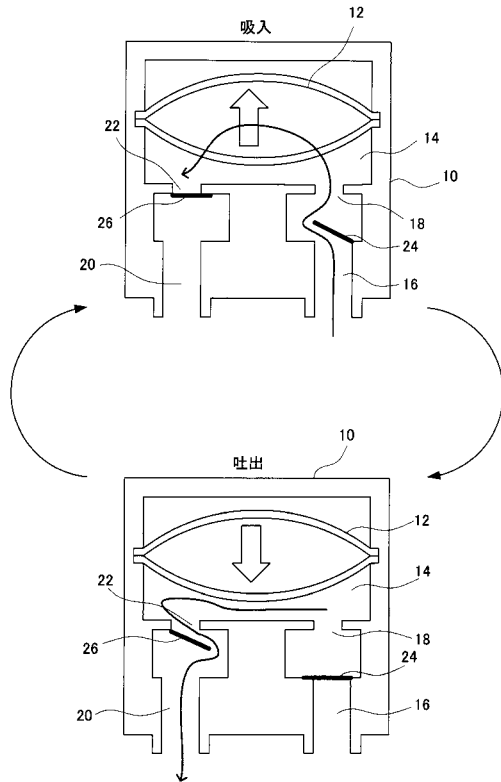
【符号の説明】

【 0 0 5 2 】

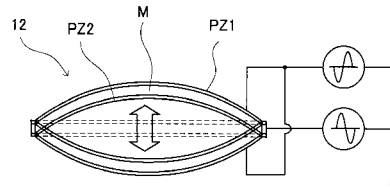
1 0 ポンプケーシング、1 2 ダイヤフラム、1 4 ポンプ室、1 6 流入部、1 8 流入口、2 0 流出部、2 2 流出口、2 4 , 2 6 逆止弁、3 0 コンバータ、3 2 カウンタ回路、A P 1 , A P 2 出力アンプ、B F 1 , B F 2 , B F 1 1 バッファアンプ、C 1 , C 2 コンデンサ、C P 1 , C P 2 , C P 3 , C P 4 , C P 8 , C P 1 1 , C P 1 2 コンパレータ、C S 1 1 ~ C S 1 3 定電流源、D 1 , D 1 1 , D 1 2 ダイオード、Q 1 ~ Q 2 , Q 1 1 ~ Q 2 5 , Q 4 1 ~ Q 5 4 トランジスタ、R 1 ~ R 7 , R 1 1 , R 1 2 , R 4 1 ~ 4 3 抵抗。

30

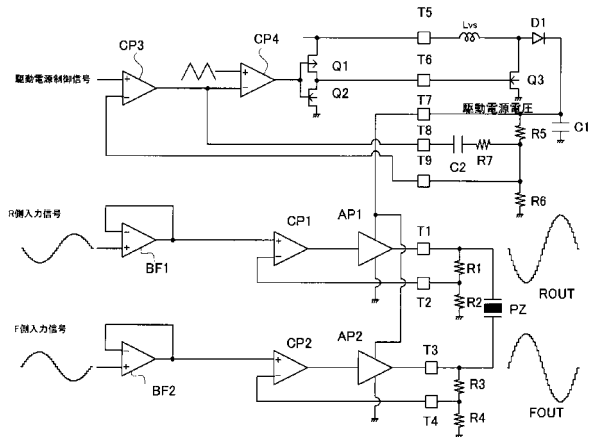
【図 1】



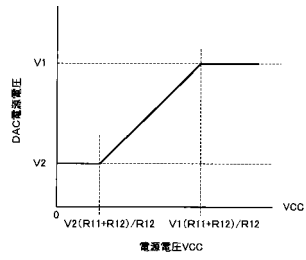
【図 2】



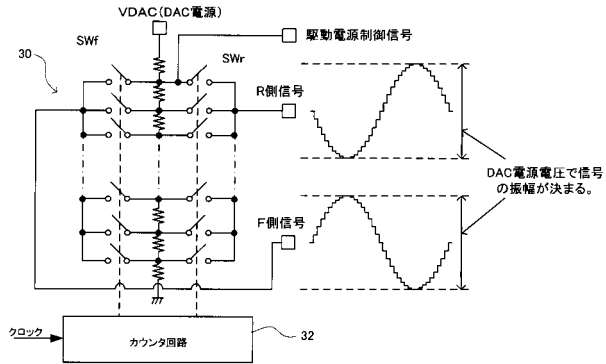
【図 3】



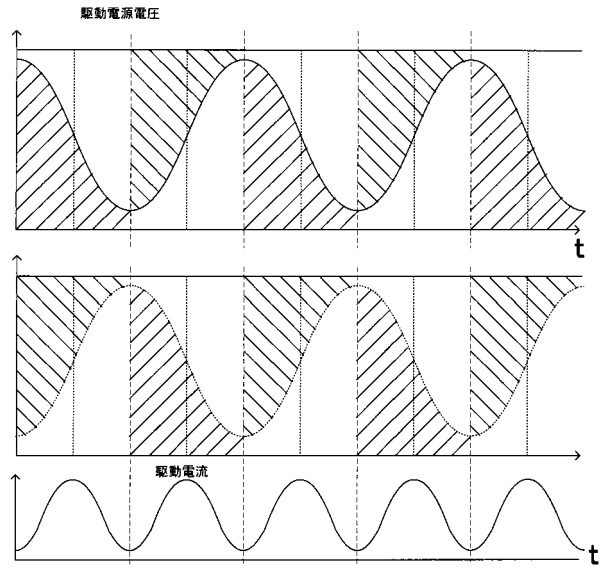
【図 8】



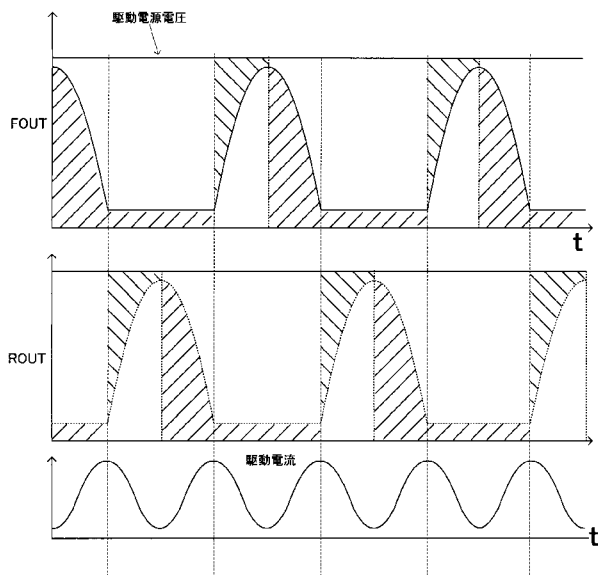
【図 9】



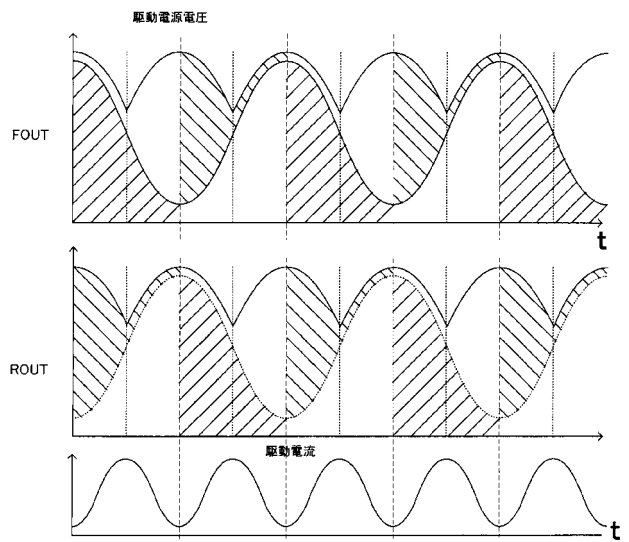
【図 10】



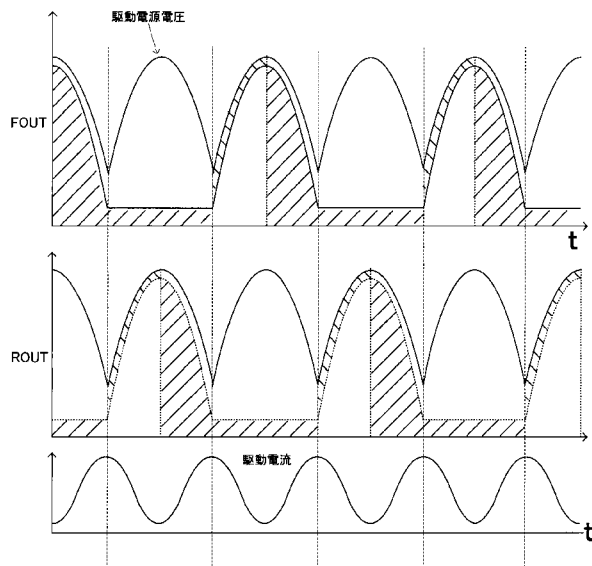
【図 11】



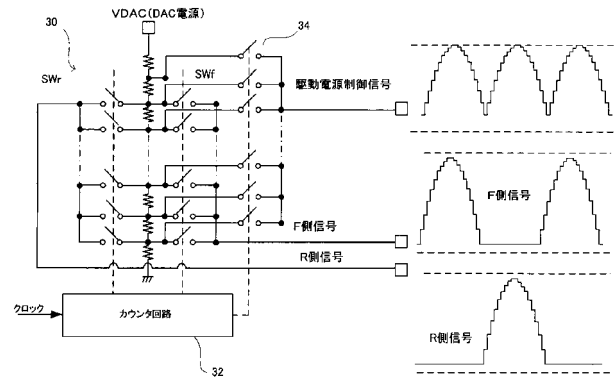
【図 12】



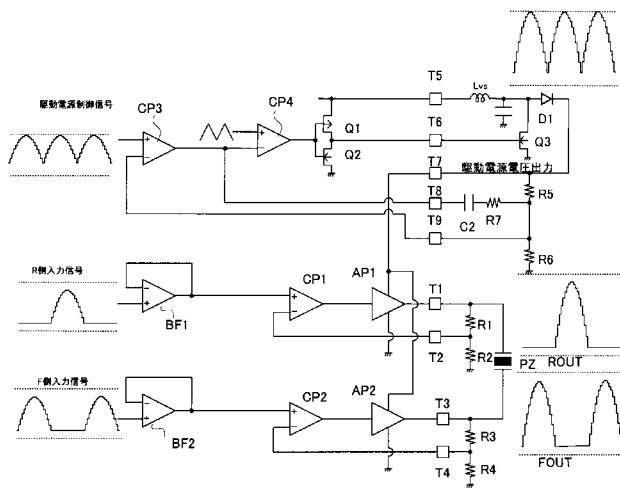
【図 13】



【図 14】



【図 15】



フロントページの続き

- (72)発明者 前戸 秀巨
群馬県邑楽郡大泉町坂田一丁目1番1号 三洋半導体株式会社内
- (72)発明者 田邊 雅史
群馬県邑楽郡大泉町坂田一丁目1番1号 三洋半導体株式会社内
- (72)発明者 島崎 努
群馬県邑楽郡大泉町坂田一丁目1番1号 三洋半導体株式会社内
- (72)発明者 佐藤 昭
東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
- (72)発明者 徳弘 宏道
東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
- (72)発明者 服部 靖 之
東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
- (72)発明者 石川 潤
東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
- Fターム(参考) 3H075 AA06 BB04 BB13 BB30 CC25 DB02 EE06 EE12
3H077 AA02 BB03 CC02 CC09 DD06 EE02 FF36
5D107 AA03 CC02 CC13 CD03 CD06