

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-63082

(P2010-63082A)

(43) 公開日 平成22年3月18日 (2010.3.18)

(51) Int.Cl.			F I				テーマコード (参考)
H04L	9/10	(2006.01)	H04L	9/00	621Z		5B057
G09G	5/00	(2006.01)	G09G	5/00	555D		5C082
G06T	1/20	(2006.01)	G06T	1/20	B		5J104
G09G	5/36	(2006.01)	G09G	5/36	530Z		
			G09G	5/00	555A		
審査請求 有 請求項の数 20 O L 外国語出願 (全 24 頁)							

(21) 出願番号 特願2009-120031 (P2009-120031)
 (22) 出願日 平成21年5月18日 (2009.5.18)
 (31) 優先権主張番号 12/182,776
 (32) 優先日 平成20年7月30日 (2008.7.30)
 (33) 優先権主張国 米国 (US)

(特許庁注：以下のものは登録商標)

1. フロッピー

(71) 出願人 501261300
 エヌヴィディア コーポレイション
 アメリカ合衆国, カリフォルニア 950
 50, サンタ クララ, サン トーマス
 エクスプレスウェイ 2701
 (74) 代理人 100094318
 弁理士 山田 行一
 (74) 代理人 100123995
 弁理士 野田 雅一
 (74) 代理人 100107456
 弁理士 池田 成人
 (72) 発明者 アミット ディー. パリック
 アメリカ合衆国, カリフォルニア州,
 サンタ クララ, ビリングス サークル
 4537

最終頁に続く

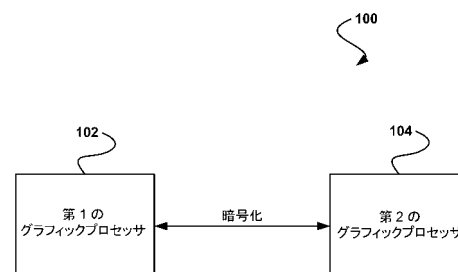
(54) 【発明の名称】 複数のグラフィックプロセッサ間での通信を暗号化するためのビデオ処理システム、方法、及びコンピュータプログラム製品

(57) 【要約】 (修正有)

【課題】 ハイブリッド環境におけるビデオ処理の分散処理環境において、アクセス脆弱性を改善したビデオ処理システム、方法及びコンピュータプログラム製品を提供する。

【解決手段】 グラフィックプロセッサを含むビデオ処理システムにおいて、第1のグラフィックプロセッサと、協働してビデオデータを処理するための第2のグラフィックプロセッサを設け、第1のグラフィックプロセッサと第2のグラフィックプロセッサとの通信を暗号化する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

第 1 のグラフィックプロセッサと、
前記第 1 のグラフィックプロセッサと通信し、協働してビデオデータを処理するための
第 2 のグラフィックプロセッサと、
を備え、
前記通信が暗号化される、装置。

【請求項 2】

前記第 1 のグラフィックプロセッサ及び前記第 2 のグラフィックプロセッサは、対称型
である、請求項 1 に記載の装置。

10

【請求項 3】

前記第 1 のグラフィックプロセッサ及び前記第 2 のグラフィックプロセッサは、非対称
型である、請求項 1 に記載の装置。

【請求項 4】

前記第 1 のグラフィックプロセッサは、別個のグラフィックプロセッサであり、前記第
2 のグラフィックプロセッサは、ホストシステムに一体化された一体化グラフィックプロ
セッサである、請求項 3 に記載の装置。

【請求項 5】

前記ビデオデータを協働して処理するために、前記別個のグラフィックプロセッサが複
数個含まれる、請求項 4 に記載の装置。

20

【請求項 6】

前記別個のグラフィックプロセッサは、前記ビデオデータを、該ビデオデータの受信後
に、デコードする、請求項 4 に記載の装置。

【請求項 7】

前記別個のグラフィックプロセッサは、前記ビデオデータを、該ビデオデータの前記デ
コードの後に、暗号化する、請求項 6 に記載の装置。

【請求項 8】

前記ホストシステムは、前記別個のグラフィックプロセッサから受け取られる前記暗号
化ビデオデータを記憶するためのシステムメモリを含む、請求項 7 に記載の装置。

【請求項 9】

前記一体化グラフィックプロセッサは、前記暗号化ビデオデータを解読する、請求項 8
に記載の装置。

30

【請求項 10】

前記一体化グラフィックプロセッサのグラフィックエンジンが前記暗号化ビデオデータ
を解読する、請求項 8 に記載の装置。

【請求項 11】

前記一体化グラフィックプロセッサは、前記解読ビデオデータを前記システムメモリへ
書き込む、請求項 10 に記載の装置。

【請求項 12】

前記一体化グラフィックプロセッサのビデオエンジンが前記ビデオデータを使用してデ
ィスプレイを駆動する、請求項 10 に記載の装置。

40

【請求項 13】

前記一体化グラフィックプロセッサの前記グラフィックエンジン及び前記ビデオエンジ
ンによる処理を連携させるために、少なくとも一つのセマフォが使用される、請求項 12
に記載の装置。

【請求項 14】

前記第 1 のグラフィックプロセッサ及び前記第 2 のグラフィックプロセッサによる処理
を連携させるために、少なくとも一つのセマフォが使用される、請求項 1 に記載の装置。

【請求項 15】

前記通信は、バスを通して実施される、請求項 1 に記載の装置。

50

【請求項 16】

前記バスは、周辺コンポーネント相互接続（PCI）バスを含む、請求項 15 に記載の装置。

【請求項 17】

前記第 1 のグラフィックプロセッサ及び前記第 2 のグラフィックプロセッサは各々、グラフィック処理ユニットを含む、請求項 1 に記載の装置。

【請求項 18】

コンピュータ読み取り可能な媒体で実施されるコンピュータプログラム製品において、第 1 のグラフィックプロセッサを使用してビデオデータを処理するためのコンピュータコードと、

前記ビデオデータを暗号化するのに使用されるキーを与えるためのコンピュータコードと、

第 2 のグラフィックプロセッサを使用して前記ビデオデータを更に処理するためのコンピュータコードと、

を含むコンピュータプログラム製品。

【請求項 19】

前記コンピュータコードは、前記第 1 のグラフィックプロセッサ及び前記第 2 のグラフィックプロセッサを制御するのに使用されるドライバのコンポーネントである、請求項 18 に記載のコンピュータプログラム製品。

【請求項 20】

第 1 のグラフィックプロセッサを使用してビデオデータを処理するステップと、

前記ビデオデータを暗号化するステップと、

前記ビデオデータを、更に処理するため第 2 のグラフィックプロセッサへ送るステップと、

を含む方法。

【発明の詳細な説明】**【技術分野】****【0001】**

[0001]本発明は、ビデオ処理に関するものであり、より詳細には、ハイブリッド環境におけるビデオ処理に関するものである。

【背景技術】**【0002】**

[0002]従来のコンピューティング環境では、ビデオ処理は、グラフィックプロセッサにおいて実施されることが多い。このようなビデオ処理を強化するために、複数の異なるグラフィックプロセッサ間で、当該処理を分散させることがよく行われている。しかしながら、このような分散処理環境では、一般に、種々の制限が出現することが分かっている。例えば、分散グラフィックプロセッサ間の通信は、通当該通信に対して望ましくないアクセスに脆弱であることが多く、また、当該通信に対する望まれない変更脆弱であることが多い。

【発明の概要】**【発明が解決しようとする課題】****【0003】**

[0003]従って、従来技術に伴うこれらの問題及び／又はその他の問題に対処することが必要とされている。

【課題を解決するための手段】**【0004】**

[0004]複数のグラフィックプロセッサ間での通信を暗号化するためのビデオ処理システム、方法及びコンピュータプログラム製品を提供する。第 1 のグラフィックプロセッサが設けられる。加えて、第 1 のグラフィックプロセッサと通信し、且つ、協働してビデオデータを処理するための第 2 のグラフィックプロセッサが設けられる。さらに、このような

10

20

30

40

50

通信が暗号化される。

【図面の簡単な説明】

【0005】

【図1】一実施形態による複数のグラフィックプロセッサを含むビデオ処理システムを示す図である。

【図2】別の実施形態による複数のグラフィックプロセッサを含むビデオ処理システムを示す図である。

【図3】更に別の実施形態による別個のグラフィック処理装置（GPU）を使用してシステムメモリへ暗号化ビデオデータを転送するための方法を示す図である。

【図4】更に別の実施形態による一体化GPUを使用して解読ビデオデータでディスプレイを駆動するための方法を示す。

【図5】別の実施形態による複数のGPUを同期化するためのシステムを示す図である。

【図6】更に別の実施形態によるセマフォを使用して複数のGPUを同期化するための方法を示す図である。

【図7】更に別の実施形態による複数のセマフォを使用して複数のGPUを同期化するための方法を示す図である。

【図8】種々の前述の実施形態の種々のアーキテクチャー及び／又は機能を実施することができる典型的なシステムを例示する図である。

【発明を実施するための形態】

【0006】

[0013]図1は、一実施形態による複数のグラフィックプロセッサを含むビデオ処理システム100を示している。図示するように、第1のグラフィックプロセッサ102は、第2のグラフィックプロセッサ104と通信する。一実施形態では、第1のグラフィックプロセッサ102は、バスを介して第2のグラフィックプロセッサ104と通信することができる。例えば、バスは、周辺コンポーネント相互接続（PCI）バス、PCIエクスプレス（PCI-E）バス等であってもよい。しかしながら、勿論、第1のグラフィックプロセッサ102は、任意の所望の態様にて第2のグラフィックプロセッサ104と通信することができる。

【0007】

[0014]本実施形態については、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104は、ビデオデータを処理することのできる任意のタイプのグラフィックプロセッサ（例えば、グラフィック処理ユニット（GPU））であってもよい。オプションとして、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104は、対称型であってもよい。別のオプションとして、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104は、非対称型であってもよい。

【0008】

[0015]また、一実施形態では、第1のグラフィックプロセッサ102は、別個のグラフィックプロセッサを含み得る。第1のグラフィックプロセッサ102は、所定のタスクを行うことに専用のもとなっていてよい。このような所定のタスクとしては、単なる例示ではあるが、ビデオデータ（例えば、アプリケーションから受け取ったビデオの少なくとも一つのフレーム等）のレンダリングがある。この目的で、第1のグラフィックプロセッサ102は、レンダリング用にアプリケーションからビデオデータを受け取るために、当該アプリケーションと通信することができる。

【0009】

[0016]別の実施形態では、第2のグラフィックプロセッサ104は、一体化グラフィックプロセッサを含み得る。例えば、第2のグラフィックプロセッサ104は、ホストシステム（例えば、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104を使用するシステム等）に一体化することができる。別の例として、第2のグラフィックプロセッサ104は、（例えば、ホストシステムの）マザーボードに一体化することができる。

10

20

30

40

50

【 0 0 1 0 】

[0017]第2のグラフィックプロセッサ104も、オプションとして、第1のグラフィックプロセッサ102に専用の所定のタスクとは異なる所定のタスクを行うことに専用のものとなってもよい。例えば、第2のグラフィックプロセッサ104は、ビデオデータを表示及び/又はオーバーレイすることに専用のものとしてすることができる。従って、第2のグラフィックプロセッサ104は、ビデオデータを表示及び/又はオーバーレイするためにディスプレイと通信することができる。

【 0 0 1 1 】

[0018]従って、一実施形態では、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104は、ビデオデータを協働して処理するために通信することができる。オプションとして、第1のグラフィックプロセッサ102は、少なくとも第1のタイプのビデオデータ処理を行い、第2のグラフィックプロセッサ104は、少なくとも第2のタイプのビデオデータ処理を行うことができる。単なる例示として、第1のグラフィックプロセッサ102は、ビデオデータをレンダリングし、第2のグラフィックプロセッサ104は、レンダリングされたビデオデータを表示することができる。

10

【 0 0 1 2 】

[0019]別のオプションとして、第1のグラフィックプロセッサ102は、ビデオデータの第1の部分処理し、第2のグラフィックプロセッサ104がそのビデオデータの第2の部分処理することができる。さらに、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104は、任意の所望の順序にてビデオデータを協働して処理することができる。種々の実施例について前述してきたが、勿論、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104は、任意の所望の態様にて、ビデオデータを協働して処理することもできることに注意されたい。

20

【 0 0 1 3 】

[0020]さらに、第1のグラフィックプロセッサ102も第2のグラフィックプロセッサ104も一つのみ示してあるが、任意の数の第1のグラフィックプロセッサ102が、任意の数の第2のグラフィックプロセッサ104と通信できるようにすることもできることに注意されたい。従って、オプションとして、複数の第1のグラフィックプロセッサ102（例えば、別個のグラフィックプロセッサ）が、ビデオデータを協働して処理するために、ビデオ処理システム100に含まれていてもよい。単なる例示として、複数の第1のグラフィックプロセッサ102は、ビデオデータに対して少なくとも一つの所定のタスクを協働して行うことができる。

30

【 0 0 1 4 】

[0021]さらに、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104がビデオデータを共同して処理するために通信する前述の実施形態については、第1のグラフィックプロセッサ102と第2のグラフィックプロセッサ104との間の通信を、暗号化することができる。この通信は、任意の所望の態様にて暗号化し得る。例えば、この通信は、ターボサイファ暗号化機構、ビット移動ユニット、ビットスクランプリング（例えば、ピクセルシェーダー機能を通してビットをスワッピングする、等）、及び/又は通信を暗号化することのできるその他の任意のアルゴリズムを使用して、暗号化することができる。

40

【 0 0 1 5 】

[0022]一つの典型的な実施形態では、第1のグラフィックプロセッサ102が、ビデオデータを処理することができる（例えば、デコードする）。例えば、第1のグラフィックプロセッサ102は、ビデオデータを（例えば、そのアプリケーションから）受信後、そのビデオデータを処理することができる。さらに、そのビデオデータは、暗号化され得る。例えば、第1のグラフィックプロセッサ102は、デコーディング後に、ビデオデータを暗号化することができる。さらに、ビデオデータは、更なる処理のために、第2のグラフィックプロセッサ104へと送られてもよい。単なる例示として、第1のグラフィックプロセッサ102は、第2のグラフィックプロセッサ104へ（例えば、バスを通して）

50

通信するために、処理されたビデオデータを暗号化することができる。このようにして、暗号化ビデオデータが第1のグラフィックプロセッサ102から第2のグラフィックプロセッサ104により受け取られる時、第2のグラフィックプロセッサ104は、暗号化ビデオデータを解読して、解読されたビデオデータを処理することができる。

【0016】

[0023]別の典型的な実施形態では、第1のグラフィックプロセッサ102が、ビデオデータを処理することができる（例えば、デコードする）。そして、ビデオデータの暗号化に使用するために、キー（例えば、暗号化キー）が（例えば、第1のグラフィックプロセッサ102に）与えられる。さらに、第2のグラフィックプロセッサ104は、そのビデオデータを更に処理することができる。暗号化ビデオデータは、更なる処理のために、第2のグラフィックプロセッサ104へと送られてもよい。別のオプションとして、キーは、暗号化ビデオデータの解読に使用するために、第2のグラフィックプロセッサ104に与られてもよい。

10

【0017】

[0024]一つのオプションの実施形態では、キーは、第1のグラフィックプロセッサ102及び/又は第2のグラフィックプロセッサ104を当該キーでプログラミングすることにより、第1のグラフィックプロセッサ102及び/又は第2のグラフィックプロセッサ104へと与えることができる。例えば、第1のグラフィックプロセッサ102及び/又は第2のグラフィックプロセッサ104は、これら第1のグラフィックプロセッサ102及び/又は第2のグラフィックプロセッサ104の初期化（例えば、ブートアップ）時に当該キーでプログラムされてもよい。

20

【0018】

[0025]別の実施形態では、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104の動作は、それらの間の通信のセキュリティのために、同期化されてもよい。オプションとして、通信のセキュリティは、暗号化動作を行うことにより、保証されてもよい。例えば、前述したように、第1のグラフィックプロセッサ102と第2のグラフィックプロセッサ104との間の通信が暗号化されてもよい。また、前述したように、この暗号化動作を、例えば、ビデオデータに対して実行して、暗号化ビデオデータを生成してもよい。

【0019】

30

[0026]別のオプションとして、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104の同期化動作は、これら第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104によって行われる処理を同期化（例えば、コーディネーティング）することを含んでいてもよい。このような処理は、デコードされたビデオデータをそれ自身のフレームバッファからシステムメモリへと第1のグラフィックプロセッサ102により転送することを含むことができる。別のオプションとして、この処理は、第2のグラフィックプロセッサ104によるシステムメモリからのビデオデータの読み取り（例えば、その解読及び/又は表示のため）を含むことができる。このようにして、ビデオデータの処理における望まれないグリッチは、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104の動作を同期化することにより、防止される。

40

【0020】

[0027]更に別のオプションとして、第1のグラフィックプロセッサ102及び第2のグラフィックプロセッサ104の動作を同期化してこれらプロセッサ間の通信のセキュリティを保証するのに使用するためのデータ構造（図示せず）が与られてもよい。このデータ構造は、一実施形態では、少なくとも一つのセマフォを含むことができる。このようなセマフォは、データ（例えば、32ビット値）を記憶するためのメモリの記憶域を含むことができる。

【0021】

[0028]例えば、セマフォは、第1のグラフィックプロセッサ102及び/又は第2のグ

50

ラフィックプロセッサ 104 に対して、これらプロセッサの動作（例えば、ビデオデータの処理）が開始される時を指示するデータを記憶することができる。このために、セマフォは、第 1 のグラフィックプロセッサ 102 と第 2 のグラフィックプロセッサ 104 との間で同期化されるべき各エンジンによって、連続的に、周期的にといったようにポーリングされ得る。勿論、第 1 のグラフィックプロセッサ 102 及び第 2 のグラフィックプロセッサ 104 の動作は、任意の所望の態様にて同期化することができることに注意されたい。

【0022】

[0029] 種々のオプションのアーキテクチャー及び特徴についてより例示的な情報を、以下に説明する。前述したフレームワークは、ユーザの希望に応じてこれらアーキテクチャー及び特徴を用いて実施されてもよく、又は、これらを用いて実施されなくてもよい。次の情報は、例示のために説明するものであって、いかようにも限定のためのものとして解釈されるべきでないことに、特に注意されたい。次の特徴の何れもが、説明する他の特徴と共に、又は、当該他の特徴を除外することなく、任意に組み入れられ得る。

【0023】

[0030] 図 2 は、別の実施形態による複数のグラフィックプロセッサを含むビデオ処理システム 200 を示している。オプションとして、このビデオ処理システム 200 は、図 1 のビデオ処理システム 100 にて実施することができる。しかしながら、勿論、このビデオ処理システム 200 は、任意の所望の環境にて実施することもできる。本説明においても、前述した定義が適用できることに、注意されたい。

【0024】

[0031] 図示するように、第 1 のグラフィックプロセッサ 202（以下、別個のグラフィックプロセッサ 202）は、第 2 のグラフィックプロセッサ 206（以下、一体化グラフィックプロセッサ 206）と通信する。別個のグラフィックプロセッサ 202 及び一体化グラフィックプロセッサ 206 は、暗号化ビデオデータ及び解読ビデオデータを記憶するシステムメモリ 204 と通信する。システムメモリ 204 は、ホストシステム（図示せず）に含まれていてもよい。このような通信（例えば、別個のグラフィックプロセッサ 202、一体化グラフィックプロセッサ 206、及び / 又はシステムメモリ 204 の間）は、例えば、バスを通して行われる。

【0025】

[0032] オプションとして、別個のグラフィックプロセッサ 202 及び一体化グラフィックプロセッサ 206 は、ドライバー 207 により制御されてもよい。例えば、ドライバー 207 は、これら別個のグラフィックプロセッサ 202 及び一体化グラフィックプロセッサ 206 を制御するための複数のコンポーネント（例えば、コンピュータコード）を含み得る。このドライバー 207 は、別個のグラフィックプロセッサ 202 及び一体化グラフィックプロセッサ 206 が置かれているシステムのアプリケーションに基づいて、それら別個のグラフィックプロセッサ 202 及び一体化グラフィックプロセッサ 206 を制御してもよい。

【0026】

[0033] ドライバー 207 は、複数の命令シーケンス（例えば、コマンドのバッチ等）を生成し、そのような命令を別個のグラフィックプロセッサ 202 及び / 又は一体化グラフィックプロセッサ 206 へと送ることができる。本実施形態については、それら命令は、別個のグラフィックプロセッサ 202 及び / 又は一体化グラフィックプロセッサ 206 に後述するようなオペレーションのうちの何れかを行うように命令することができる。

【0027】

[0034] 一実施形態では、別個のグラフィックプロセッサ 202 は、アプリケーション（図示せず）からビデオデータを受け取る。アプリケーションは、入力装置（例えば、デジタルビデオディスク（DVD）プレーヤー等）に対するインターフェースを含み得る。従って、別個のグラフィックプロセッサ 202 は、アプリケーションからの入力としてビデオデータを受け取ることができる。オプションとして、受け取られたビデオデータは、（

10

20

30

40

50

例えば、保護の目的で)エンコードされてもよい。

【0028】

[0035]別個のグラフィックプロセッサ202によりビデオデータが受け取られると、当該別個のグラフィックプロセッサ202は、そのビデオデータを処理することができる。例えば、別個のグラフィックプロセッサ202のビデオ/3次元(3D)エンジン210がビデオデータを処理することができる。このような処理は、オプションとして、ビデオデータをデコードすることを含み得る。別のオプションとして、この処理は、別個のグラフィックプロセッサ202のフレームバッファ208にビデオデータを記憶させることを含み得る。更に別のオプションとして、この処理は、別個のグラフィックプロセッサ202のフレームバッファ208からビデオデータを読み出し、当該ビデオデータをレンダリングすることを含み得る。

10

【0029】

[0036]更に別のオプションとして、この処理は、レンダリングされたビデオデータを暗号化することを含み得る。例えば、別個のグラフィックプロセッサ202は、ビデオデータが暗号化されるべきか否かの判定に基づいて、当該ビデオデータを条件付きにて暗号化することができる。このような判定は、一実施形態では、ドライバ207から受け取られるコマンドに基づいてなされてもよい。例えば、ビデオデータが記憶されるべきシステムメモリ204に関連付けられた仮想アドレスを、そのコマンドが参照している場合には、別個のグラフィックプロセッサ202は、ページテーブルを使用して、当該仮想アドレスをシステムメモリ204における関連物理アドレスへとマッピングすることができる。

20

【0030】

[0037]さらに、別個のグラフィックプロセッサ202は、物理アドレスがキー(例えば、暗号化キー)で保護されるシステムメモリ204の部分に関連付けられるものとして予め定められているか否かについて、判定することができる。その物理アドレスがキーで保護されるシステムメモリ204の部分と関連付けられていると予め定められている場合には、別個のグラフィックプロセッサ202は、ビデオデータを暗号化することができる。一実施形態では、別個のグラフィックプロセッサ202は、ビデオデータを暗号化するために使用するためのキーでプログラムされていてもよい。

【0031】

[0038]さらに、別個のグラフィックプロセッサ202は、システムメモリ204に暗号化ビデオデータを記憶するために(例えば、暗号化ビデオデータをシステムメモリ204へ書き込むために)、システムメモリ204と通信し得る。図示するように、システムメモリ204は、暗号化部分204Aと非暗号化部分204Bとを含み得る。暗号化部分204Aは、キーで保護されるシステムメモリ204の部分を含んでいてもよい。別のオプションとして、暗号化部分204Aは、暗号化ビデオデータを記憶するためのバッファを含んでいてもよい。更に別のオプションとして、非暗号化部分204Bは、キーで保護されないシステムメモリ204の部分を含み得る。このような非暗号化部分204Bは、非暗号化ビデオデータを記憶するためのバッファを含んでいてもよい。

30

【0032】

[0039]このために、別個のグラフィックプロセッサ202は、例えば、暗号化ビデオデータをシステムメモリ204の暗号化部分204Aに書き込むことにより、システムメモリ204の暗号化部分204Aに暗号化ビデオデータを記憶することができる。システムメモリ204における暗号化ビデオデータの記憶にตอบสนองして、別個のグラフィックプロセッサ202(例えば、別個のグラフィックプロセッサ202のビデオ/3Dエンジン210)は、第1のセマフォ212をシステムメモリ204へ書き込むことができる。第1のセマフォ212は、暗号化ビデオデータがシステムメモリ204に記憶されたこと、従って、一体化グラフィックプロセッサ206が記憶された暗号化ビデオデータを処理することができること、を指示する。例えば、このような指示に関連付けられた所定の値が第1のセマフォ212に記憶され得る。

40

【0033】

50

[0040]さらに、一体化グラフィックプロセッサ206は、システムメモリ204から暗号化ビデオデータを（例えば、システムメモリ204の暗号化部分204Aから暗号化ビデオデータを読み取ることにより）取り出すことができる。一実施形態では、一体化グラフィックプロセッサ206は、第1のセマフォ212に基づいて、システムメモリ204から暗号化ビデオデータを取り出すことができる。例えば、一体化グラフィックプロセッサ206は、暗号化ビデオデータがシステムメモリ204に記憶されていることを第1のセマフォ212が指示している場合にのみ、システムメモリ204から暗号化ビデオデータを取り出すことができる。このようにして、第1のセマフォ212は、別個のグラフィックプロセッサ202がシステムメモリ204への暗号化ビデオデータの記憶を完了するまでは、一体化グラフィックプロセッサ206がシステムメモリ204から暗号化ビデオデータを取り出すことがないことを保証するために、使用することができる。

10

【0034】

[0041]従って、第1のセマフォ212は、暗号化ビデオデータがシステムメモリ204に記憶されていることを、当該第1のセマフォ212が指示しているかを判定するために、連続的、周期的等といったように、ポーリングされ得る。オプションとして、第1のセマフォ212は、別個のグラフィックプロセッサ202及び/又は一体化グラフィックプロセッサ206による処理をスケジューリングするホストプロセッサ（図示せず）によりポーリングされてもよい。別のオプションとして、暗号化ビデオデータがシステムメモリ204に記憶されていることを第1のセマフォ212が指示しているとの判定に応答して、ドライバ207は、システムメモリ204から暗号化ビデオデータを取り出すよう一体化グラフィックプロセッサ206に命令するために（例えば、ホストプロセッサにより）命令されてもよい。

20

【0035】

[0042]図示するように、一体化グラフィックプロセッサ206の3Dエンジン214（例えば、グラフィックエンジン）は、システムメモリ204から暗号化ビデオデータを取り出すことができる。さらに、一体化グラフィックプロセッサ206（例えば、一体化グラフィックプロセッサ206の3Dエンジン214）は、取り出した暗号化ビデオデータを処理することができる。一実施形態では、この処理は、暗号化ビデオデータを解読することを含み得る。別の実施形態では、この処理は、システムメモリ204に解読ビデオデータを（例えば、システムメモリ204へその解読ビデオデータを書き込むことにより）記憶させることを含み得る。例えば、解読ビデオデータは、システムメモリ204の非暗号化部分204Bに記憶され得る。

30

【0036】

[0043]オプションとして、システムメモリ204への解読ビデオデータの記憶に응答して、グラフィックプロセッサ206（例えば、一体化グラフィックプロセッサ206の3Dエンジン214）は、第2のセマフォ216をローカルメモリへ書き込むことができる。この第2のセマフォ216は、解読ビデオデータがシステムメモリ204に記憶されていること、従って、一体化グラフィックプロセッサ206のビデオエンジン218が解読ビデオデータを処理することができ、又はディスプレイエンジンが解読ビデオデータを表示することができることを、指示することができる。例えば、このような指示に関連付けられた所定の値が、第2のセマフォ216に記憶される。このために、一体化グラフィックプロセッサ206のビデオエンジン218及び3Dエンジン214は、第2のセマフォ216を使用して同期化され得る。

40

【0037】

[0044]例えば、一体化グラフィックプロセッサ206（例えば、一体化グラフィックプロセッサ206のビデオエンジン218）は、システムメモリ204から解読ビデオデータを（例えば、システムメモリ204の非暗号化部分204Bから解読ビデオデータを読み取ることにより）取り出すことができる。一実施形態では、一体化グラフィックプロセッサ206は、第2のセマフォ216に基づいて、システムメモリ204から解読ビデオデータを取り出すことができる。例えば、一体化グラフィックプロセッサ206は、暗号

50

化ビデオデータがシステムメモリ 204 に記憶されていることを第 2 のセマフォ 216 が指示している場合にのみ、システムメモリ 204 から解読ビデオデータを取り出すことができる。従って、第 2 のセマフォ 216 は、解読ビデオデータがシステムメモリ 204 に記憶されていることを当該第 2 のセマフォ 216 が指示しているか否かを判定するために、連続的、周期的等といったようにポーリングされ得る。このようにして、第 2 のセマフォ 216 を利用して、一体化グラフィックプロセッサ 206 による（例えば、一体化グラフィックプロセッサ 206 の 3D エンジン 214 及びビデオエンジン 218 による）処理を連携させることができる。

【0038】

[0045] さらに、一体化グラフィックプロセッサ 206 による解読ビデオデータの取り出しに
10 応答して、一体化グラフィックプロセッサ 206（例えば、一体化グラフィックプロセッサ 206 のビデオエンジン 218）は、第 2 のセマフォ 216 へ書き込みを行って、当該第 2 のセマフォ 216 をリセットすることができる。また、一体化グラフィックプロセッサ 206 による解読ビデオデータの取り出しに
20 応答して、一体化グラフィックプロセッサ 206（例えば、一体化グラフィックプロセッサ 206 のビデオエンジン 218）は、解読ビデオデータを更に処理することができる。このような処理は、解読ビデオデータを表示することを含み得る。例えば、一体化グラフィックプロセッサ 206 のビデオエンジン 218 は、解読ビデオデータを使用してディスプレイ（図示せず）を駆動するために、当該ディスプレイと通信することができる。

【0039】

[0046] 一体化グラフィックプロセッサ 206 による暗号化ビデオデータの取り出し時に、当該一体化グラフィックプロセッサ 206 は、暗号化ビデオデータが取り出されたことを別個のグラフィックプロセッサ 202 に対して指示するために、第 1 のセマフォ 212 に書き込むことができる。例えば、このような指示に関連付けられた所定の値が、第 1 のセマフォ 212 に記憶され得る。従って、第 1 のセマフォ 212 は、暗号化ビデオデータが一体化グラフィックプロセッサ 206 によりシステムメモリ 204 から取り出されたか
30 否かを判定するために使用することができ、他の暗号化ビデオデータが別個のグラフィックプロセッサ 202 によりシステムメモリ 204 に（例えば、システムメモリ 204 の暗号化部分 204A に）記憶され得るようにする。この目的で、第 1 のセマフォ 212 は、別個のグラフィックプロセッサ 202 及び一体化グラフィックプロセッサ 206 による処理を連携させるために使用され得る。

【0040】

[0047] 図 3 は、更に別の実施形態による別個のグラフィック処理装置（GPU）を使用して暗号化ビデオデータをシステムメモリへと転送するための方法 300 を示している。オプションとして、この方法 300 は、図 1 及び図 2 の機能及びアーキテクチャーで実施され得る。しかしながら、勿論、この方法 300 は、任意の所望の環境において実施することができる。ここでの説明においても前述の定義が適用できることに注意されたい。

【0041】

[0048] 判断 302 で示すように、ホストシステムがハイブリッドモードにて動作しているか否かの判定がなされる。この実施形態については、ホストシステムは、別個の GPU
40 及び一体化 GPU を含み、且つ、それら別個の GPU 及び一体化 GPU を使用してビデオデータを協働して処理することのできるシステムを含むことができる。従って、ホストシステムがハイブリッドモードにて動作しているか否かの判定は、別個の GPU 及び一体化 GPU の両者がホストシステムにて動作（例えば、初期化、イネーブル化等）しているか否かの判定を含み得る。例えば、別個の GPU 及び一体化 GPU は、ビデオデータを処理するためにホストシステムにより選択的に使用され得る。

【0042】

[0049] ホストシステムがハイブリッドモードで動作していないと判定される場合には、この方法 300 は、ホストシステムがハイブリッドモードにて動作するようになるまで待つ。しかしながら、ホストシステムがハイブリッドモードにて動作していると判定される
50

場合には、ドライバ初期化中にキーが確立される。オペレーション 304 に注意されたい。この実施形態に関しては、キーは、ビデオデータを暗号化するのに使用することができる任意のキーを含むことができる。

【0043】

[0050]一実施形態では、このキーの確立は、当該キーで別個の GPU をプログラミングすることを含み得る。オプションとして、一体化 GPU も又、当該キーでプログラムされ得る。例えば、ホストシステムのドライバが、別個の GPU 及び一体化 GPU をそのキーでプログラムすることができる。

【0044】

[0051]別の実施形態では、ドライバ初期化中のキーの確立は、ホストシステムのドライバが別個の GPU 及び / 又は一体化 GPU を初期化するときにキーを確立することを含み得る。単なる例示として、ドライバは、ホストシステムのオペレーティングシステムが起動される（例えば、パワーアップされる）時に、別個の GPU を初期化し、従って、当該別個の GPU をそのキーでプログラムすることができる。別の実施例として、ドライバは、ホストシステムが起動される時に、一体化 GPU を初期化し、従って、一体化 GPU をそのキーでプログラムすることができる。

【0045】

[0052]また、オペレーション 306 にて示すように、エンコードされたビデオデータが別個の GPU にて受け取られる。エンコードされたビデオデータは、一つのフォーマットから別のフォーマットへと変換された任意のビデオデータを含み得る。例えば、ビデオデータは、望まれない使用から当該ビデオデータを保護するために、エンコードされ得る。オプションとして、ビデオデータは、そのビデオデータの発行者によってエンコードされてもよい。

【0046】

[0053]一実施形態では、エンコードされたビデオデータは、アプリケーションにより受け取られる。単なる例示として、エンコードされたビデオデータは、ホストシステムと、ビデオデータがそこからホストシステムにより受け取られる入力装置との間のインターフェーシングを行うアプリケーションにより受け取られる。このようなアプリケーションは、ホストシステムにインストールされていて、そこで実行されてもよい。

【0047】

[0054]さらに、オペレーション 308 にて示すように、ビデオデータは、別個の GPU でデコードされる。オプションとして、ビデオデータは、別個の GPU に対して既知のアルゴリズムを使用してデコードされてもよい。例えば、ビデオデータは、（例えば、そのビデオデータが受け取られているときの）第 1 のフォーマットから（例えば、ホストシステムの一体化 GPU を介して表示され得るような）第 1 のフォーマットへと、当該ビデオデータを変換することにより、デコードされ得る。

【0048】

[0055]さらに、ビデオデータは、レンダリングされ、別個の GPU のフレームバッファに記憶される。オペレーション 310 に注意されたい。一実施形態では、ビデオデータは、当該ビデオデータから画像を生成することによりレンダリングされ得る。従って、当該画像がフレームバッファに記憶される。任意なものとして、このようなフレームバッファは、別個の GPU によってのみ使用するものとして指定されていてもよい。従って、別個の GPU は、フレームバッファヘータを書込み、また、フレームバッファからデータを読み取ることのできる唯一のデバイスとなり得る。

【0049】

[0056]また図示するように、ビデオデータは、暗号化され、システムメモリへと転送される。オペレーション 312 に注意されたい。一つのオプションの実施形態では、ビデオデータは、当該ビデオデータを暗号化するために、別個の GPU のフレームバッファから当該別個の GPU により読み取られてもよい。オプションとして、ビデオデータは、ドライバ初期化（オペレーション 304 における）中に確立されるキーを使用して暗号化さ

10

20

30

40

50

れてもよい。

【 0 0 5 0 】

[0057]さらに、システムメモリへのビデオデータの転送は、システムメモリへ当該ビデオデータを書き込むことを含み得る。オプションとして、ドライバーから受け取られる命令であってビデオデータをシステムメモリへ転送することを別個のGPUに命令する当該命令が、ビデオデータが転送されるべきシステムメモリの位置を指示することができる。例えば、この命令は、システムメモリに関連付けられた仮想アドレスの指示を含み、別個のGPUは、ページテーブルを使用して仮想アドレスを物理アドレスに翻訳し、別個のGPUは、ビデオデータを物理アドレスにてシステムメモリに記憶させてもよい。

【 0 0 5 1 】

[0058]このために、暗号化ビデオデータは、別個のGPUを使用してシステムメモリへ転送され得る。さらに、システムメモリに記憶されたビデオデータの処理が、図4に関して説明するように、一体化GPUによって更に行われてもよい。

【 0 0 5 2 】

[0059]図4は、更に別の実施形態による一体化GPUを使用して解読ビデオデータでディスプレイを駆動するための方法400を示している。オプションとして、この方法400は、図1から図3の機能及びアーキテクチャーにおいて実施され得る。しかしながら、勿論、この方法400は、任意の所望の環境において実施することもできる。この説明においても前述の定義を適用できることに注意されたい。

【 0 0 5 3 】

[0060]オペレーション402で示すように、暗号化ビデオデータが、一体化GPUを使用してシステムメモリから取り出される。一実施形態では、暗号化ビデオデータは、当該暗号化ビデオデータを読み取ることにより、取り出される。別の実施形態では、暗号化ビデオデータは、当該暗号化ビデオデータがシステムメモリへ転送されていることをセマフォが指示しているとの判定に応答して、取り出される。

【 0 0 5 4 】

[0061]さらに、オペレーション404で示すように、ビデオデータは、解読され、システムメモリへ書き込まれる。この実施形態に関しては、ビデオデータは、一体化GPUを使用して、解読され、システムメモリへ書き込まれる。オプションとして、ビデオデータは、ドライバー初期化中に確立されるキー（例えば、図3のオペレーション304参照）を使用して解読されてもよい。

【 0 0 5 5 】

[0062]さらに、セマフォが書き込まれる。オペレーション406に注意されたい。このセマフォは、例えば、一体化GPUにより書き込まれ得る。この実施形態に関しては、セマフォは、システムメモリの記憶域であって暗号化ビデオデータがシステムメモリから取り出されたか否かの指示を与えるよう特化された当該記憶域を含み得る。例えば、暗号化ビデオデータがシステムメモリから取り出されていることをセマフォが指示している場合には、かかる指示によって、別個のGPUがシステムメモリに追加の暗号化ビデオデータを記憶させることが可能となる。従って、このセマフォは、暗号化ビデオデータが取り出されていることを指示する所定の値で書き込まれる。

【 0 0 5 6 】

[0063]さらに、オペレーション408で示すように、ディスプレイは、一体化GPUを使用して解読ビデオデータで駆動される。例えば、一体化GPUは、解読ビデオデータをディスプレイに対して走査することができる。このようにして、解読ビデオデータが表示され得る。

【 0 0 5 7 】

[0064]判断410において、一体化GPUがビデオデータでのディスプレイの駆動を完了しているか否かの決定がなされる。例えば、ビデオデータの全てが表示されているか否かの判定がなされる。一体化GPUがビデオデータでのディスプレイの駆動を完了していないと判定される場合には、この方法400は、一体化GPUを使用して解読ビデオデー

10

20

30

40

50

タでディスプレイが駆動されるように継続される。

【 0 0 5 8 】

[0065] しながら、一体化 G P U がビデオデータでのディスプレイの駆動を完了していると判定される場合には、別個の G P U にそのことが通知される。オペレーション 4 1 2 に注意されたい。一実施形態では、別個の G P U には、セマフォを使用して通知されてもよい。例えば、一体化 G P U がビデオデータでのディスプレイの駆動を完了すると、ホストプロセッサが、セマフォをチェックして、暗号化ビデオデータが取り出されていることを当該セマフォが指示しているか否かの判定を行うことができ、暗号化ビデオデータが取り出されていることを、別個の G P U に通知することができる。このようにして、別個の G P U は、追加の暗号化ビデオデータをシステムメモリに記憶することができるように

10

【 0 0 5 9 】

[0066] 図 5 は、別の実施形態による複数の G P U を同期化するためのシステム 5 0 0 を示している。オプションとして、このシステム 5 0 0 は、図 1 から図 4 の機能及びアーキテクチャーにおいて実施することができる。しかしながら、勿論、このシステム 5 0 0 は、任意の所望の環境においても実施することができる。この説明においても、前述の定義が適用できることに注意されたい。

【 0 0 6 0 】

[0067] 図示するように、第 1 のグラフィックプロセッサ 5 0 2 及び第 2 のグラフィックプロセッサ 5 1 0 は、システムメモリ 5 0 4 と通信する。この実施形態に関しては、第 1 のグラフィックプロセッサ 5 0 2 は、別個のグラフィックプロセッサを含むことができる。また、この実施形態に関しては、第 2 のグラフィックプロセッサ 5 1 0 は、一体化グラフィックプロセッサを含むことができる。

20

【 0 0 6 1 】

[0068] 更に、システムメモリ 5 0 4 は、暗号化部分 5 0 6 及び解読部分 5 0 8 を含む。暗号化部分 5 0 6 は、暗号化ビデオデータをそこに記憶するための複数のバッファ (T_0 及び T_1) を含むことができる。また、解読部分 5 0 8 は、解読ビデオデータをそこに記憶するための複数のバッファ ($I O [A]$ 及び $I O [B]$) を含むことができる。

【 0 0 6 2 】

[0069] 暗号化部分 5 0 6 のバッファは、暗号化ビデオデータをそこに記憶するために、第 1 のグラフィックプロセッサ 5 0 2 により交互に使用され得る。同様に、解読部分 5 0 8 は、解読ビデオデータをそこに記憶するために、第 2 のグラフィックプロセッサ 5 1 0 により交互に使用され得る。

30

【 0 0 6 3 】

[0070] 例えば、一実施形態では、第 1 のグラフィックプロセッサ 5 0 2 は、アプリケーションから第 1 のビデオデータを受け取る。第 1 のビデオデータは、例えば、ビデオデータのフレームを含むことができる。第 1 のグラフィックプロセッサ 5 0 2 は、第 1 のビデオデータを処理し、当該第 1 のビデオデータを暗号化することができる。第 1 のビデオデータを暗号化すると、第 1 のグラフィックプロセッサ 5 0 2 は、このような暗号化された第 1 のビデオデータを、システムメモリ 5 0 4 の暗号化部分 5 0 6 の第 1 のバッファ (T_0) へ書き込むことができる。

40

【 0 0 6 4 】

[0071] 暗号化された第 1 のビデオデータを暗号化部分 5 0 6 の第 1 のバッファへ書き込んだ後、第 1 のグラフィックプロセッサ 5 0 2 は、暗号化部分 5 0 6 の第 1 のバッファに関連付けられた第 1 のセマフォをリリースすることができる。例えば、第 1 のグラフィックプロセッサ 5 0 2 は、暗号化ビデオデータが第 1 のバッファへ書き込まれたことを指示するために予め定められた値を第 1 のセマフォへ書き込んでもよい。

【 0 0 6 5 】

[0072] このために、第 2 のグラフィックプロセッサ 5 1 0 は、第 1 のセマフォのリリースを (例えば、第 1 のセマフォのポーリングに基づく等して) 識別して、当該第 1 のセマ

50

フォを取得する。第1のセマフォは、第1のバッファに記憶された暗号化ビデオデータが読み取られている途中にあることを指示するために予め定められた値を第1のセマフォに書き込むことにより、取得される。さらに、第2のグラフィックプロセッサ510は、暗号化部分506の第1のバッファに記憶された暗号化ビデオデータを読み取ることができる。

【0066】

[0073]第2のグラフィックプロセッサ510が第1のセマフォを取得している間、第1のグラフィックプロセッサ502は、アプリケーションから第2のビデオデータを受け取り、第2のビデオデータを処理し、第2のビデオデータを暗号化し、そのように暗号化された第2のビデオデータを、システムメモリ504の暗号化部分506の第2のバッファ(T₁)に記憶させることができる。暗号化された第2のビデオデータを暗号化部分506の第2のバッファに記憶させた後に、第1のグラフィックプロセッサ502は、暗号化部分506の第2のバッファに関連付けられた第2のセマフォをリリースする。

10

【0067】

[0074]第2のグラフィックプロセッサ510により、暗号化部分506の第1のバッファから暗号化ビデオデータを読み取ると、当該第2のグラフィックプロセッサ510は、第1のセマフォを(例えば、第1のバッファに記憶された暗号化ビデオデータが読み取られたことを指示するために予め定められた値を第1のセマフォに書き込むことにより)リリースすることができる。従って、第1のグラフィックプロセッサ502は、第1のセマフォのリリースを(例えば、第1のセマフォのポーリングに基づく等して)識別し、暗号化部分506の第1のバッファに更なる他のビデオデータを記憶するため第1のセマフォを取得することができる。このために、暗号化部分506のバッファにおける暗号化ビデオデータの初期記憶の後、第1のグラフィックプロセッサ502は、第2のグラフィックプロセッサ510による暗号化部分506のバッファに関連付けられたセマフォのリリースに基づいて、そのような暗号化部分506の複数のバッファの間での暗号化ビデオデータの記憶を交互に行うことができる。

20

【0068】

[0075]さらに、第2のグラフィックプロセッサ510によって暗号化ビデオデータを受け取ると、当該第2のグラフィックプロセッサ510は、その暗号化ビデオデータを解読することができる。第2のグラフィックプロセッサ510はまた、システムメモリ504の解読部分508の第1のバッファ(I/O[A])に関連付けられた第3のセマフォを取得することができる。解読部分508の第1のバッファに関連付けられた第3のセマフォの取得は、解読ビデオデータが解読部分508の第1のバッファへ書き込まれている途中にあることを指示するための値を第3のセマフォへ書き込むことを含み得る。

30

【0069】

[0076]第2のグラフィックプロセッサ510は、取り出された暗号化ビデオデータを解読し、その解読ビデオデータをシステムメモリ504の解読部分508の第1のバッファへ書き込むことができる。第2のグラフィックプロセッサ510は、解読ビデオデータが解読部分508の第1のバッファへ書き込まれると、第3のセマフォをリリースすることができる。第3のセマフォをリリースすると、第2のグラフィックプロセッサ510は、更に、解読部分508の第1のバッファから解読ビデオデータを読み取り、当該解読ビデオデータをディスプレイに表示することができる。

40

【0070】

[0077]解読ビデオデータが表示されている間、第2のグラフィックプロセッサ510は、第1のグラフィックプロセッサ502による暗号化部分506の第2のバッファに関連付けられた第2のセマフォのリリースを識別し、第2のセマフォを取得することができる。さらに、第2のグラフィックプロセッサ510は、暗号化部分506の第2のバッファに記憶された暗号化ビデオデータを読み取ることができる。

【0071】

[0078]暗号化ビデオデータが暗号化部分506の第2のバッファから読み取られると、

50

第2のグラフィックプロセッサ510は、暗号化部分506の第2のバッファに関連付けられた第2のセマフォをリリースし、第1のグラフィックプロセッサ502が、前述したように、他の暗号化ビデオデータをそこに書き込むことを可能とし得る。第2のグラフィックプロセッサ510により暗号化ビデオデータが受け取られると、当該第2のグラフィックプロセッサ510は、暗号化ビデオデータを解読することができる。また、第2のグラフィックプロセッサ510は、システムメモリ504の解読部分508の第2のバッファ（IO[B]）に関連付けられた第4のセマフォを取得することができる。

【0072】

[0079]第2のグラフィックプロセッサ510は、取り出された暗号化ビデオデータを解読し、その解読ビデオデータをシステムメモリ504の解読部分508の第2のバッファへと書き込むことができる。第2のグラフィックプロセッサ510は、解読ビデオデータが解読部分508の第2のバッファへと書き込まれると、第4のセマフォをリリースすることができる。第4のセマフォをリリースすると、第2のグラフィックプロセッサ510は、更に、解読部分508の第2のバッファから解読ビデオデータを読み取り、当該解読ビデオデータをディスプレイに表示することができる。システムメモリ504の解読部分508のバッファにおける解読ビデオデータの初期記憶の後、第2のグラフィックプロセッサ510は、当該第2のグラフィックプロセッサ510による解読部分508のバッファに関連付けられたセマフォのリリースに基づいて、そのような解読部分508のバッファ間での解読ビデオデータの記憶を交互に行うことができる。

【0073】

[0080]従って、一つの典型的な実施形態において、システムメモリ504の暗号化部分506に関しては、第1のグラフィックプロセッサ502は、暗号化ビデオデータをシステムメモリ504の第1のバッファ（T₀）へ書き込み、第2のグラフィックプロセッサ510は、第1のグラフィックプロセッサが暗号化ビデオデータをシステムメモリ504の第1のバッファ（T₀）へ書き込む時（例えば、書き込む間）、システムメモリ504の第2のバッファ（T₁）から暗号化ビデオデータを読み取ることができる。さらに、第1のグラフィックプロセッサ502は、暗号化ビデオデータをシステムメモリ504の第2のバッファ（T₁）へ書き込み、第2のグラフィックプロセッサ510は、第1のグラフィックプロセッサ502が暗号化ビデオデータをシステムメモリ504の第2のバッファ（T₁）へ書き込む時に、システムメモリ504の第1のバッファ（T₀）から暗号化ビデオデータを読み取ることができる。このようにしてバッファを交互に使用することにより、第1のグラフィックプロセッサ502及び第2のグラフィックプロセッサ510によるバッファへのビデオデータの書き込み及びそれらバッファからのビデオデータの読み取りに伴う遅延を防止することができる。

【0074】

[0081]別の典型的な実施形態では、前述したように、セマフォは、第1のグラフィックプロセッサ502がシステムメモリ504の第1のバッファ（T₀）への暗号化ビデオデータの書き込みを完了するまでは、第2のグラフィックプロセッサ510がシステムメモリ504の第1のバッファ（T₀）からの暗号化ビデオデータを読み取らないことを保証するために使用され得る。さらに、セマフォは、第1のグラフィックプロセッサ502がシステムメモリ504の第2のバッファ（T₁）への暗号化ビデオデータの書き込みを完了するまでは、第2のグラフィックプロセッサ510がシステムメモリ504の第2のバッファ（T₁）からの暗号化ビデオデータを読み取らないことを保証し得る。

【0075】

[0082]図6は、更に別の実施形態によるセマフォを使用して複数のGPUを同期化するための方法600を示している。オプションとして、この方法600は、図1から図5の機能及びアーキテクチャーで実施し得る。しかしながら、勿論、この方法600は、任意の所望の環境においても実施することができる。この説明を通して、前述の定義が適用できることに注意されたい。

【0076】

[0083] 判断 6 0 2 で示すように、別個のグラフィックプロセッサが、暗号化ビデオデータを、ローカルバッファ (d_A) からシステムメモリの暗号化部分 (T) へコピー (例えば、書き込み) するか否かの判定がなされる。このようなローカルメモリは、例えば、別個のグラフィックプロセッサに対してローカルなメモリを含み得る。別個のグラフィックプロセッサが暗号化ビデオデータを、ローカルバッファからシステムメモリの暗号化部分へコピーしていないと判定される場合には、この方法は、その別個のグラフィックプロセッサが、暗号化ビデオデータを、そのローカルバッファからシステムメモリの暗号化部分へとコピーするのを待ち続ける。

【 0 0 7 7 】

[0084] 別個のグラフィックプロセッサが暗号化ビデオデータをローカルバッファからシステムメモリの暗号化部分へとコピーすると判定される場合には、当該別個のグラフィックプロセッサがセマフォを (例えば、値「1」をセマフォに書き込むことにより) リリースするか否かの判定がなされる。判断 6 0 4 に注意されたい。この実施形態に関しては、別個のグラフィックプロセッサは、ローカルバッファからシステムメモリの暗号化部分への暗号化ビデオデータのコピーが完了した後、セマフォをリリースすることができる。

【 0 0 7 8 】

[0085] 別個のグラフィックプロセッサがセマフォをリリースしていないと判定されるならば、この方法 6 0 0 は、当該別個のグラフィックプロセッサがそのセマフォをリリースするのを待ち続ける。例えば、セマフォは、当該セマフォがリリースされたことをその値が指示しているか否かを判定するために連続的にポーリングされてもよい。

【 0 0 7 9 】

[0086] 別個のグラフィックプロセッサがセマフォをリリースすると判定される場合には、当該セマフォが取得されるか否かの判定がなされる (判断 6 0 6 参照)。単なる例示として、セマフォは、別個のグラフィックプロセッサが当該セマフォをリリースしたとの判定時に、一体化グラフィックプロセッサにより取得される。図示するように、セマフォは、値「1」を当該セマフォへ書き込むことにより取得される。

【 0 0 8 0 】

[0087] セマフォが取得されていないと判定される場合には、この方法 6 0 0 は、当該セマフォが取得されるのを待ち続ける。セマフォが取得されていると判定されるならば、暗号化ビデオデータがシステムメモリの暗号化部分から読み取られ、解読され、システムメモリの非暗号化部分 (I O [A]) へとコピーされる。オペレーション 6 0 8 に注意されたい。

【 0 0 8 1 】

[0088] さらに、一体化グラフィックプロセッサのビデオエンジンは、オペレーション 6 0 9 で示すように、システムメモリの非暗号化部分に記憶された解読ビデオデータでディスプレイを駆動する。例えば、ビデオエンジンは、システムメモリの非暗号化部分から解読ビデオデータを読み取り、このような解読ビデオデータを表示することができる。さらに、セマフォが、オペレーション 6 1 0 で示すように、(例えば、値「0」をセマフォに書き込むことにより) リリースされる。例えば、セマフォは、一体化グラフィックプロセッサによりリリースされ得る。

【 0 0 8 2 】

[0089] また、図示するように、セマフォは、再び、(例えば、値「1」をそのセマフォへ書き込むことにより) 取得される。オペレーション 6 1 2 に注意されたい。一実施形態では、セマフォは、一体化グラフィックプロセッサによるセマフォのリリース時に、別個のグラフィックプロセッサにより取得され得る。従って、別個のグラフィックプロセッサは、追加の暗号化ビデオデータをローカルバッファからシステムメモリの暗号化部分へとコピーすることができる。

【 0 0 8 3 】

[0090] 図 7 は、更に別の実施形態による複数のセマフォを使用して複数の GPU を同期化するための方法 7 0 0 を示している。オプションとして、この方法 7 0 0 は、図 1 から

10

20

30

40

50

図 6 の機能及びアーキテクチャにおいて実施することができる。しかしながら、勿論、この方法 700 は、任意の所望の環境においても実施することができる。ここでもまた、この説明を通して、前述した定義を適用できることに注意されたい。

【0084】

[0091] 判断 702 で示すように、別個のグラフィックプロセッサが暗号化ビデオデータを第 1 のローカルバッファ (d0_A) からシステムメモリの暗号化部分の第 1 のバッファ (T₀) へとコピー (例えば、書き込む) するか否かの判定がなされる。このような第 1 のローカルバッファは、例えば、別個のグラフィックプロセッサに対してローカルなメモリを含むことができる。別個のグラフィックプロセッサが暗号化ビデオデータを第 1 のローカルバッファからシステムメモリの暗号化部分の第 1 のバッファへとコピーしていないと判定される場合には、この方法 700 は、別個のグラフィックプロセッサが暗号化ビデオデータを第 1 のローカルバッファからシステムメモリの暗号化部分の第 1 のバッファへとコピーするのを待ち続ける。

10

【0085】

[0092] 別個のグラフィックプロセッサが暗号化ビデオデータを第 1 のローカルバッファからシステムメモリの暗号化部分の第 1 のバッファへとコピーしていると判定されるならば、別個のグラフィックプロセッサが第 1 のセマフォを (例えば、値「1」をこの第 1 のセマフォに書き込むことにより) リリースするか否かの判定がなされる。判断 704 に注意されたい。第 1 のセマフォは、システムメモリの暗号化部分の第 1 のバッファに関連付けられている。この実施形態に関しては、別個のグラフィックプロセッサは、第 1 のローカルバッファからシステムメモリの暗号化部分の第 1 のバッファへの暗号化ビデオデータのコピーの完了後、第 1 のセマフォをリリースする。

20

【0086】

[0093] 別個のグラフィックプロセッサが第 1 のセマフォをリリースしていないと判定される場合には、この方法 700 は、別個のグラフィックプロセッサが第 1 のセマフォをリリースするのを待ち続ける。例えば、第 1 のセマフォは、当該第 1 のセマフォがリリースされたか否かを判定するために連続的にポーリングされてもよい。

【0087】

[0094] 別個のグラフィックプロセッサが第 1 のセマフォをリリースしていると判定される場合には、図示するように、並列処理が行われる。例えば、オペレーション 712 から 716 及び 726 が、オペレーション 706 から 710 及び 718 から 724 のうちのいずれかと並列に行われる。一実施形態では、第 1 のセマフォが取得されるか否かの判定がなされる (判断 706 参照)。単なる例示として、第 1 のセマフォは、別個のグラフィックプロセッサがその第 1 のセマフォをリリースしたとの判定時に、一体化グラフィックプロセッサにより取得されてもよい。図示するように、第 1 のセマフォは、値「1」を当該第 1 のセマフォへ書き込むことにより取得されてもよい。

30

【0088】

[0095] 第 1 のセマフォが取得されていないと判定される場合には、この方法 700 は、第 1 のセマフォが取得されるのを待ち続ける。第 1 のセマフォが取得されていると判定される場合には、暗号化ビデオデータが、システムメモリの暗号化部分の第 1 のバッファから読み取られ、解読され、システムメモリの非暗号化部分 (IO[A]) の第 1 のバッファへとコピーされる。オペレーション 708 に注意されたい。

40

【0089】

[0096] さらに、一体化グラフィックプロセッサのビデオエンジンは、オペレーション 709 で示すように、システムメモリの非暗号化部分の第 1 のバッファに記憶された解読ビデオデータでディスプレイを駆動する。例えば、ビデオエンジンは、システムメモリの非暗号化部分の第 1 のバッファから解読ビデオデータを読み取り、そのような解読ビデオデータを表示することができる。さらに、第 1 のセマフォは、オペレーション 710 で示すように、(例えば、値「0」をそのセマフォへ書き込むことにより) リリースされる。例えば、第 1 のセマフォは、一体化グラフィックプロセッサによりリリースされ得る。

50

【 0 0 9 0 】

[0097]別の実施形態では、別個のグラフィックプロセッサが第2のセマフォを取得するか否かの判定がなされる。判定712に注意されたい。従って、一体化グラフィックプロセッサが第1のセマフォを取得するか否かの判定がなされる（判定706）間に、別個のグラフィックプロセッサが第2のセマフォを取得するか否かの判定がなされる（判定712）。

【 0 0 9 1 】

[0098]第2のセマフォは、システムメモリの暗号化部分の第2のバッファに関連付けられている。この実施形態に関しては、別個のグラフィックプロセッサは、第2のセマフォが、（例えば、一体化グラフィックプロセッサにより）リリースされた場合にのみ、第2のセマフォを取得することができる。この第2のセマフォの取得は、暗号化ビデオデータがシステムメモリの暗号化部分の第2のバッファへ書き込まれていることを指示するために、値「0」を第2のセマフォへ書き込むことを含むことができる。

【 0 0 9 2 】

[0099]第2のセマフォが別個のグラフィックプロセッサにより取得されていないと判定される場合には、この方法700は、別個のグラフィックプロセッサがその第2のセマフォを取得するのを待ち続ける。第2のセマフォが別個のグラフィックプロセッサにより取得されていると判定される場合には、別個のグラフィックプロセッサは、他の暗号化ビデオデータを第2のローカルバッファ（ d_0 ）からシステムメモリの暗号化部分の第2のバッファ（ T_1 ）へとコピー（例えば、書き込み）する。オペレーション714に注意されたい。このような第2のローカルバッファは、例えば、別個のグラフィックプロセッサに対してローカルなメモリを含むことができる。別個のグラフィックプロセッサが暗号化ビデオデータを第2のローカルバッファからシステムメモリの暗号化部分の第2のバッファへとコピーしていないと判定される場合には、この方法700は、別個のグラフィックプロセッサが暗号化ビデオデータを第2のローカルバッファからシステムメモリの暗号化部分の第2のバッファへとコピーするのを待ち続ける。

【 0 0 9 3 】

[0100]別個のグラフィックプロセッサが暗号化ビデオデータを第2のローカルバッファからシステムメモリの暗号化部分の第2のバッファへとコピーしていると判定される場合には、別個のグラフィックプロセッサが第2のセマフォを、（例えば、値「1」をその第2のセマフォに書き込むことにより）リリースするか否かの判定がなされる。判定716に注意されたい。第2のセマフォは、システムメモリの暗号化部分の第2のバッファに関連付けられている。この実施形態に関しては、別個のグラフィックプロセッサは、第2のローカルバッファからシステムメモリの暗号化部分の第2のバッファへの暗号化ビデオデータのコピーの完了後に、第2のセマフォをリリースすることができる。

【 0 0 9 4 】

[0101]別個のグラフィックプロセッサが第2のセマフォをリリースしていないと判定される場合には、この方法700は、当該別個のグラフィックプロセッサが第2のセマフォをリリースするのを待ち続ける。例えば、第2のセマフォは、当該第2のセマフォがリリースされたことをその値が指示しているか否かを判定するために、連続的にポーリングされてもよい。

【 0 0 9 5 】

[0102]別個のグラフィックプロセッサが第2のセマフォをリリースしていると判定される場合には、図示するように、並列処理が行われる。一実施形態では、第2のセマフォが取得される否かの判定がなされる（判定718参照）。単なる例示として、第2のセマフォは、別個のグラフィックプロセッサが第2のセマフォをリリースしたとの判定時に、一体化グラフィックプロセッサにより取得され得る。図示するように、第2のセマフォは、値「1」を第2のセマフォへ書き込むことにより取得されてもよい。

【 0 0 9 6 】

[0103]第2のセマフォが取得されていないと判定される場合には、この方法700は、

その第2のセマフォが取得されるのを待ち続ける。第2のセマフォが取得されていると判定される場合には、暗号化ビデオデータがシステムメモリの暗号化部分の第2のバッファから読み取られ、解読され、システムメモリの非暗号化部分（I O [B]）へとコピーされる。オペレーション720に注意されたい。

【0097】

[0104]さらに、一体化グラフィックプロセッサのビデオエンジンは、オペレーション722で示すように、システムメモリの非暗号化部分の第2のバッファに記憶された解読ビデオデータでディスプレイを駆動する。例えば、ビデオエンジンは、システムメモリの非暗号化部分の第2のバッファから解読ビデオデータを読み取り、そのような解読ビデオデータを表示することができる。さらに、第2のセマフォは、オペレーション724で示すように、（例えば、値「0」を第2のセマフォへ書き込むことにより）リリースされる。例えば、第2のセマフォは、一体化グラフィックプロセッサによりリリースされてもよい。

10

【0098】

[0105]別の実施形態では、別個のグラフィックプロセッサが第1のセマフォを取得するか否かの判定が行われる。判定726に注意されたい。従って、一体化グラフィックプロセッサが第2のセマフォを取得するか否かの判定がなされる（判定718）間に、別個のグラフィックプロセッサが第1のセマフォを取得するか否かの判定がなされる（判定726）。

【0099】

[0106]従って、第1のセマフォは、再度、別個のグラフィックプロセッサにより（例えば、値「1」をその第1のセマフォへ書き込むことにより）取得され得る。一実施形態では、第1のセマフォは、一体化グラフィックプロセッサによる第1のセマフォのリリース時に、別個のグラフィックプロセッサにより取得され得る。従って、別個のグラフィックプロセッサは、付加的な暗号化ビデオデータを第1のローカルバッファからシステムメモリの暗号化部分の第1のバッファへとコピーすることができる（判定702）。

20

【0100】

[0107]図8は、前述の種々の実施形態の種々のアーキテクチャー及び/又は機能が実施され得る典型的なシステム800を例示している。図示するように、このシステム800は、通信バス802に接続される少なくとも一つのホストプロセッサ801を含んで提供される。このシステム800は、主メモリ804も含み得る。制御ロジック（ソフトウェア）及びデータは、主メモリ804に記憶される。この主メモリは、ランダムアクセスメモリ（RAM）の形式を取り得る。

30

【0101】

[0108]システム800は、グラフィックプロセッサ806及びディスプレイ808、即ち、コンピュータモニタも含む。一実施形態では、グラフィックプロセッサ806は、複数のシェーダーモジュール、ラスタライゼーションモジュール等を含むことができる。前述のモジュールの各々は、グラフィック処理装置（GPU）を形成するように、単一半導体プラットフォーム上に配設することもできる。

【0102】

[0109]本説明では、単一半導体プラットフォームは、ソールユニタリ半導体ベース集積回路又はチップを指すことができる。また、「単一半導体プラットフォーム」との用語は、オンチップオペレーションをシミュレートし、従来の中央処理装置（CPU）及びバスインプリメンテーションを使用するよりも実質的な改善をなすことのできる接続性を増したマルチチップモジュールを指すことができることに注意されたい。勿論、ユーザの希望に応じて、種々なモジュールを、別々に、又は半導体プラットフォームの種々な組合せにて配設することもできる。

40

【0103】

[0110]このシステム800は、2次記憶装置810を含むこともできる。この2次記憶装置810は、例えば、ハードディスクドライブ及び/又はフロッピーディスクドライブ

50

、磁気テープドライブ、コンパクトディスクドライブ等のリムーバブル記憶装置ドライブを含む。リムーバブル記憶装置ドライブは、周囲の方法にてリムーバブル記憶装置からの読み取り及び／又はリムーバブル記憶装置への書き込みを行う。

【 0 1 0 4 】

[0111] コンピュータプログラム、即ちコンピュータ制御ロジックアルゴリズムは、主メモリ 8 0 4 及び／又は 2 次記憶装置 8 1 0 に記憶され得る。このようなコンピュータプログラムは、実行時に、システム 8 0 0 が種々な機能を遂行できるようにする。メモリ 8 0 4、記憶装置 8 1 0 及び／又は任意の他の記憶装置は、コンピュータ読み取り可能な媒体の候補例である。

【 0 1 0 5 】

[0112] 一実施形態では、前述した種々の図のアーキテクチャー及び／又は機能は、ホストプロセッサ 8 0 1、グラフィックプロセッサ 8 0 6、ホストプロセッサ 8 0 1 及びグラフィックプロセッサ 8 0 6 の両者の能力の少なくとも一部分を担うことのできる集積回路（図示せず）、チップセット（即ち、関連する機能を遂行するためのユニットとして販売され作用するように設計された一群の集積回路等）、及び／又はそのための任意の他の集積回路で実施することができる。

【 0 1 0 6 】

[0113] さらに、前述した種々な図のアーキテクチャー及び／又は機能は、汎用コンピュータシステム、サーキットボードシステム、娯楽目的専用のゲームコンソールシステム、特定用途向けシステム、及び／又は任意の他の希望のシステムにおいて実施することができる。例えば、このシステム 8 0 0 は、デスクトップコンピュータ、ラップトップコンピュータ、及び／又は任意の他のタイプのロジックの形を取ることができる。さらに、システム 8 0 0 は、これらに限定されるものではないが、個人向け携帯情報端末（PDA）装置、モバイルホン装置、テレビジョン等を含む種々の他の装置の形をとることができる。

【 0 1 0 7 】

[0114] さらに、図示していないが、システム 8 0 0 は、通信目的のネットワーク（例えば、遠隔通信ネットワーク、ローカルエリアネットワーク（LAN）、ワイヤレスネットワーク、インターネットの如きワイドエリアネットワーク（WAN）、ピアツーピアネットワーク、ケーブルネットワーク等）に結合されてもよい。

【 0 1 0 8 】

[0115] 種々の実施形態について前述してきたが、これらは、単なる例示としてのものであって、これらに限定するものでないことに注意されたい。従って、好ましい実施形態の広さ及び範囲は、前述した典型的な実施形態のいずれによっても限定されるべきでなく、それらは、特許請求の範囲の記載及びそれらの均等の範囲においてのみ定められるべきものである。

【 符号の説明 】

【 0 1 0 9 】

1 0 0 ... ビデオ処理システム、1 0 2 ... 第 1 のグラフィックプロセッサ、1 0 4 ... 第 2 のグラフィックプロセッサ、2 0 0 ... ビデオ処理システム、2 0 2 ... 第 1 のグラフィックプロセッサ（別個のグラフィックプロセッサ）、2 0 4 ... システムメモリ、2 0 4 A ... 暗号化部分、2 0 4 B ... 非暗号化部分、2 0 6 ... 第 2 のグラフィックプロセッサ（一体化グラフィックプロセッサ）、2 0 7 ... ドライバ、2 0 8 ... フレームバッファ、2 1 0 ... ビデオ / 3 次元（3D）エンジン、2 1 2 ... 第 1 のセマフォ、2 1 4 ... 一体化グラフィックプロセッサの 3D エンジン、2 1 6 ... 第 2 のセマフォ、2 1 8 ... 一体化グラフィックプロセッサのビデオエンジン、5 0 0 ... 複数の GPU を同期化するためのシステム、5 0 2 ... 第 1 のグラフィックプロセッサ、5 0 4 ... システムメモリ、5 0 6 ... 暗号化部分、T₀ ... 第 1 のバッファ、T₁ ... 第 2 のバッファ、5 0 8 ... 解読部分、IO[A] ... 第 1 のバッファ、IO[B] ... 第 2 のバッファ、5 1 0 ... 第 2 のグラフィックプロセッサ、8 0 0 ... システム、8 0 1 ... ホストプロセッサ、8 0 2 ... 通信バス、8 0 4 ... 主メモリ、8 0 6 ... グラフィックプロセッサ、8 0 8 ... ディスプレイ、8 1 0 ... 2 次記憶装置。

10

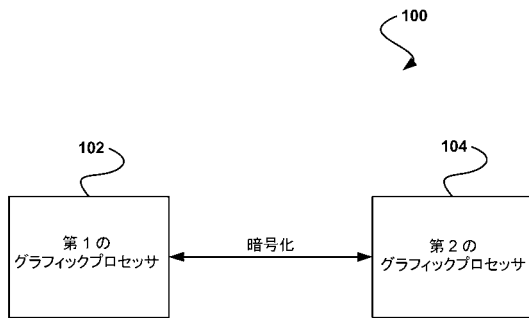
20

30

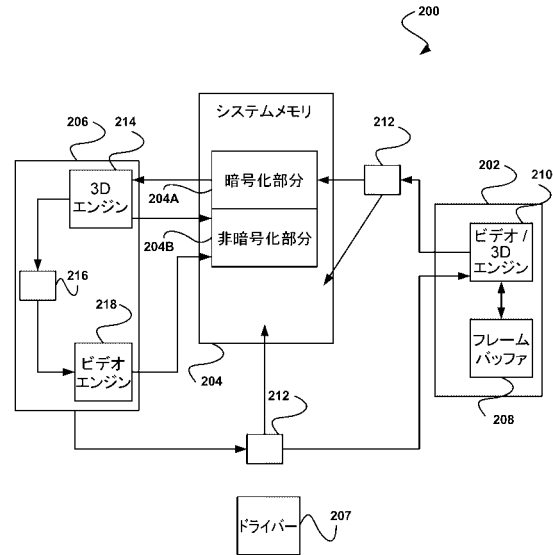
40

50

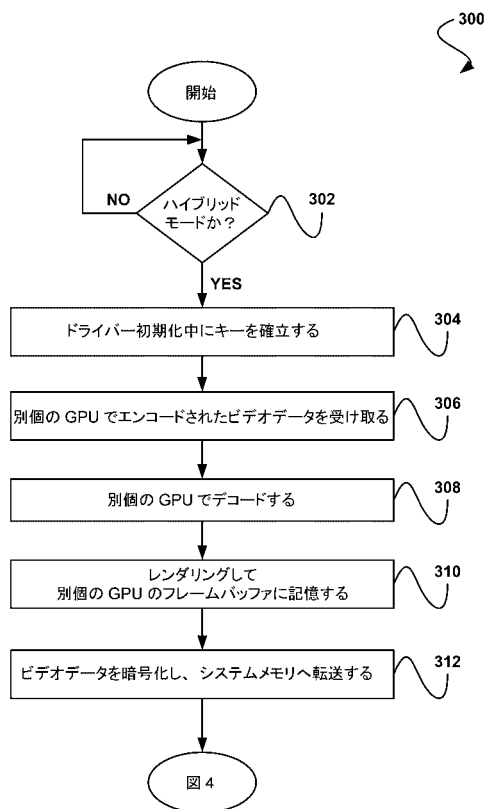
【 図 1 】



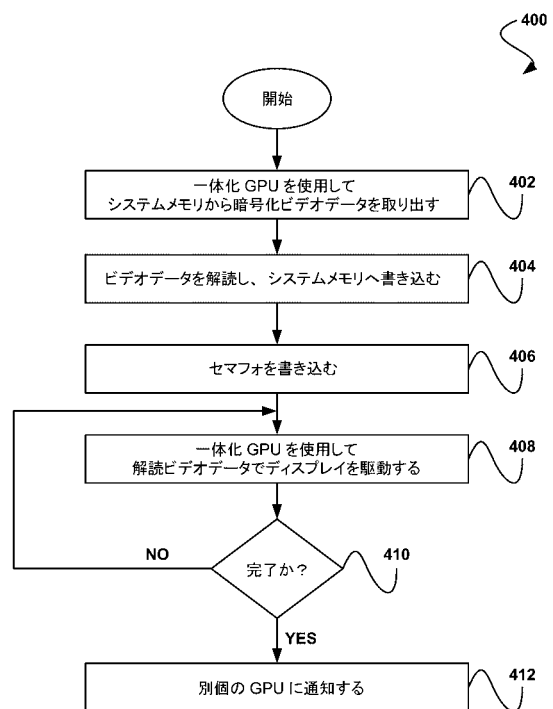
【 図 2 】



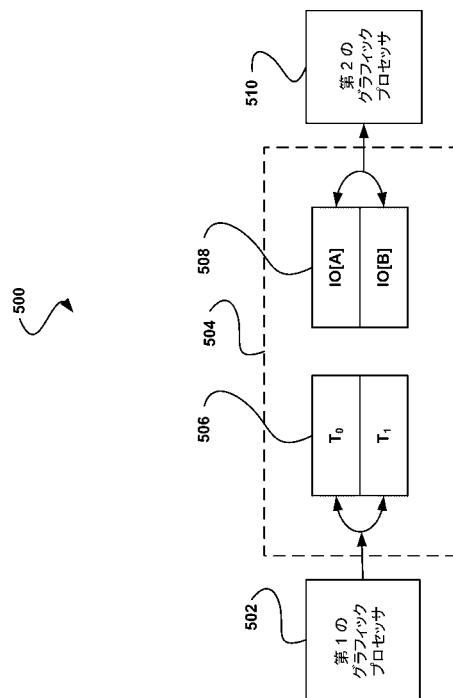
【 図 3 】



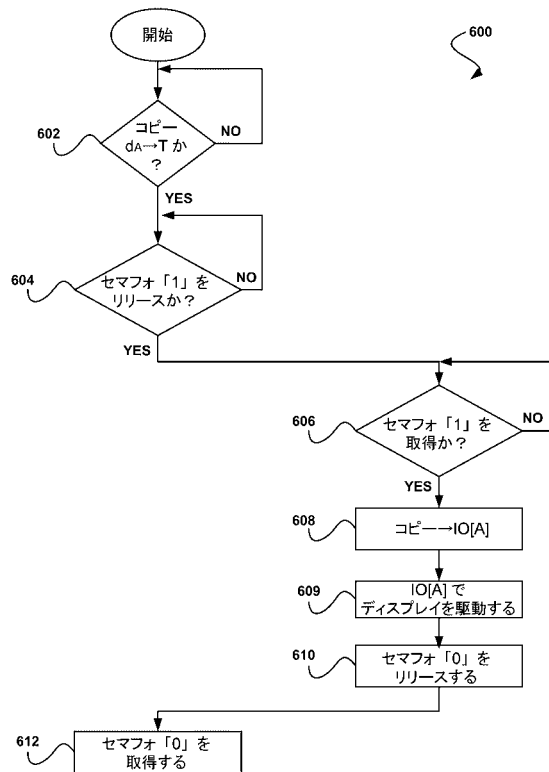
【 図 4 】



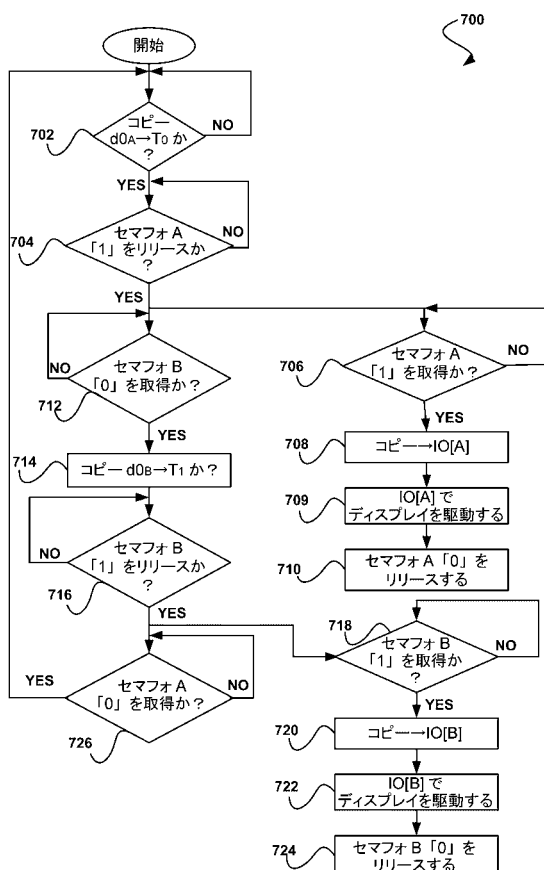
【図 5】



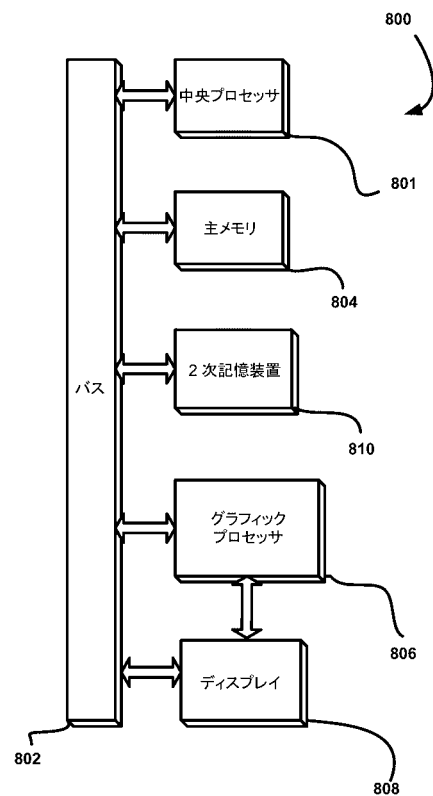
【図 6】



【図 7】



【図 8】



フロントページの続き

(72)発明者 ハイシア シー
アメリカ合衆国, カリフォルニア州, サニーヴェール, サウス メリー アヴェニュー 1
0 9 0

(72)発明者 フランク アール. ディアード
アメリカ合衆国, カリフォルニア州, マウンテン ビュー, モンロー ドライブ ナンバー
1 2 2 8 2

(72)発明者 シュン ワン
アメリカ合衆国, カリフォルニア州, サン ホゼ, ウッドメドウ コート 1 5 7 9

F ターム(参考) 5B057 CA08 CA12 CA16 CB08 CB12 CB16 CH14
5C082 AA01 AA02 AA06 BA12 BA46 BB01 BB15 BB22 BB26 BB29
BB44 BD09 CA56 CB01 DA26 DA54 DA55 DA64 DA65 DA76
DA86 DA89 EA02 EA11 MM02 MM05
5J104 NA43 PA14

【外国語明細書】
2010063082000001.pdf