[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
G11C 7/00

[12] 发明专利说明书

[21] ZL 专利号 96104165.X

[45] 授权公告日 2003 年 10 月 15 日

[11] 授权公告号 CN 1124607C

[22] 申请日 1996.3.29 [21] 申请号 96104165.X
[30] 优先权
[32] 1995.3.29 [33] JP [31] 071368/1995
[32] 1996.3.14 [33] JP [31] 057533/1996
[71] 专利权人 株式会社东芝
地址 日本东京
[72] 发明人 西川明成
审查员 孙履平

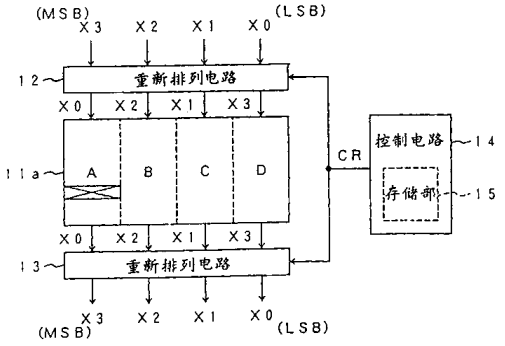
[74] 专利代理机构 中国国际贸易促进委员会专利商标事务所
代理人 吴丽丽

权利要求书 14 页 说明书 33 页 附图 12 页

[54] 发明名称 写入或读出数据用的设备及方法

[57] 摘要

本发明不补救存储部分的缺陷，将由数据的错误引起的影响限制在最小。具有互不相同权重的多位 X3～X0 被输入排列转换电路 12。在 RAM11a 有缺陷部分时，排列转换电路 12 排列转换多位 X3～X0，以使权重最小的位(LSB)写入该缺陷部分。排列转换电路 13，再次排列转换多位 X3～X0，以使从 RAM11a，读出的多位 X3～X0 呈正确的顺序。控制电路 14 根据与存储在存储部 15 的缺陷部分有关的信息，控制排列转换电路 12、13 的动作。



ISSN1008-4274

1、一种写入由具有各不相同权重的多个位构成的数据用的存储设备，其特征在于：备有有多个区域的存储装置；当上述多个区域中预定写入多个位中的第1位的第1区域有缺陷部分时重新排列上述多个位的第1重新排列装置；为了将其权重比上述第1位的权重小的第2位写入第1区域，而将第1位写入第1区域以外的其它区域而控制第1重新排列装置的控制装置；重新排列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的上述第1及第2位回到正确的位置。

2、根据权利要求 1 所述的存储设备，其特征在于：上述第2位是LSB。

3、根据权利要求1所述的存储设备，其特征在于：当上述多个区域中预定写入多个位中的第3位的第2区域有缺陷部分时，控制装置控制第1重新排列装置，将其权重比第3位的权重小的第4位写入第2区域，而将第3位写入第2区域以外的其它区域。

4、根据权利要求1所述的存储设备，其特征在于：上述第1及第2重新排列装置由多个选择器构成。

5、根据权利要求1所述的存储设备，其特征在于：第1重新排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第2位写入第1区域。

6、根据权利要求1所述的存储设备，其特征在于：控制装置有存储有关第1区域的信息的存储部。

7、根据权利要求3所述的存储设备，其特征在于：控制装置有存储有关第1及第2区域的信息的存储部。

8、根据权利要求 1 所述的存储设备，其特征在于：存储装置的多个区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO(光磁盘)、PD(相变改写型磁盘)，以及MT(磁带)的存储区域。

9、一种写入由具有各不相同权重的多个位构成的数据用的存储设备，其特征在于：备有有多个区域而各区域由多个部分构成的存储装置；给出指定存储多个位的多个区域的部分的地址的寻址装置；当多个区域中预定写入多个位中的第1位的第1区域有缺陷部分、而且上述地址指定该缺陷部分时，重新排列上述多个位的第1重新排列装置；为了将其权重比第1位的权重小的第2位写入第1区域的缺陷部分，而将第1位写入第1区域以外的其它区域的部分而控制第 1 重新排列装置的控制装置，重新排列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的上述第1及第2位回到正确的位置。

10、根据权利要求 9 所述的存储设备，其特征在于：上述第2位是LSB。

11、根据权利要求 9 所述的存储设备，其特征在于：当多个区域中预定写入多个位中的第3位的第2区域有缺陷部分，而且上述地址指定该缺陷部分时，控制装置控制第1重新排列装置，将其权重比

第 3 位的权重小的第 4 位写入第 2 区域的缺陷部分，而将第 3 位写入第 2 区域以外的其它区域的部分。

12、根据权利要求 9 所述的存储设备，其特征在于：上述第 1 及第 2 重新排列装置由多个选择器构成。

13、根据权利要求 9 所述的存储设备，其特征在于：第 1 重新排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将上述第 2 位写入第 1 区域。

14、根据权利要求 9 所述的存储设备，其特征在于：控制装置有存储有关指定上述缺陷部分的错误地址的信息的存储部、以及存储着第 1 区域的信息的存储部，当由寻址装置指定的地址和上述错误地址一致时，控制装置控制第 1 重新排列装置，将上述第 2 位存入第 1 区域的缺陷部分。

15、根据权利要求 9 所述的存储设备，其特征在于：存储装置的多个区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO(光磁盘)、PD(相变改写型磁盘)、以及 MT(磁带)的存储区域。

16、一种写入由具有各不相同权重的各个位构成的数据用的存储设备，其特征在于：它备有有多个区域存储装置；当上述多个区域中预定写入由多个位中的互相连续的 2 个以上的位构成的第 1 位群的第 1 区域有缺陷部分时，重新排列上述多个位的第 1 重新排列装置；为了将由其权重比构成第 1 位群的各位的权重小的互相连续的 2 个以上的位构成的第 2 位群写入第 1 区域、而将第 1 位群写入第 1 区域以外的其它区域而控制第 1 重新排列装置的控制装置，重新排

列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的第1及第2位群回到正确的位置。

17、根据权利要求 16 所述的存储设备，其特征在于：上述第2位群包含LSB。

18、根据权利要求16所述的存储设备，其特征在于：当上述多个区域中预定写入由多位中的互相连续的2个以上的位构成的第3位群的第2区域有缺陷部分时，控制装置控制第1重新排列装置，将由其权重比构成第3位群的各位的权重小的互相连续的2个以上的位构成的第4位群写入第2区域，而将第3位群写入第2区域以外的其它区域。

19、根据权利要求16所述的存储设备，其特征在于：第1及第2重新排列装置由多个选择器构成。

20、根据权利要求16所述的存储设备，其特征在于：第1重新排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第2位群写入第1区域。

21、根据权利要求16所述的存储设备，其特征在于：控制装置有存储有关第1区域的信息存储部。

22、根据权利要求18所述的存储设备，其特征在于：控制装置有存储有关第1及第2区域的信息的存储部。

23、根据权利要求 16 所述的存储设备，其特征在于：存储装置的多个区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO(光磁盘)、PD(相变改写型磁盘)、以及MT(磁带)的存储区域。

24、一种写入由具有各不相同权重的多个位构成的数据用的存储设备，其特征在于：备有有多个区域而各区域由多个位的多个存储装置；给出指定存储多个部分构成的区域的部分的地址的寻址装置；当上述多个区域中预定写入由多个位中互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分、而且上述地址指定该缺陷部分时，重新排列上述多个位的第1重新排列装置；为了将由其权重比构成第1位群的各位的权重小的互相连续的2个以上的位构成的第2位群写入第1区域的缺陷部分，而将第1位群写入第1区域以外的其它区域的部分而控制第1重新排列装置的控制装置；重新排列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的上述第1及第2位群回到正确的位置。

25、根据权利要求 24 所述的存储设备，其特征在于：上述第2位群包含LSB。

26、根据权利要求27所述的存储设备，其特征在于：当上述多个区域中预定写入由多个位中的互相连续的2个以上的位构成的第3位群的第2区域有缺陷部分、而且上述地址指定该缺陷部分时，控制装置控制第1重新排列装置，将由其权重比构成第3位群的各位的权重小的互相连续的2个以上的位构成的第4位群写入第2区域的缺陷部分，而将第3位群写入第2区域以外的其它区域的部分。

27、根据权利要求24所述的存储设备，其特征在于：第1及第2重新排列装置由多个选择器构成。

28、根据权利要求24所述的存储设备，其特征在于：第1重新排

列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第2位群写入第1区域。

29、根据权利要求24所述的存储设备，其特征在于：控制装置有存储有关指定缺陷部分的错误地址的信息的存储部，以及存储有关第1区域的信息的存储部，当由寻址装置指定的地址和上述错误地址一致时，控制装置控制第1重新排列装置，将第2位群存入上述缺陷部分。

30、根据权利要求 24 所述的存储设备，其特征在于：存储装置的多个存储区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO(光磁盘)、PD(相变改写型磁盘)、及MT(磁带)的存储区域。

31、一种将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域用的设备，其特征在于：它备有当上述多个区域中预定写入多个位中的第1位的第1区域有缺陷部分时，重新排列上述多个位的第1重新排列装置；以及为了将其权重第1位的权重小的第2位写入上述第1区域、而将第1位写入第1区域以外的其它区域而控制第1重新排列装置的控制装置；重新排列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的第1及第2位回到正确位置。

32、根据权利要求 31 所述的设备，其特征在于：上述第2位是LSB。

33、根据权利要求31所述的设备，其特征在于：当上述多个区域

中预定写入多个位中的第3位的第2区域有缺陷部分时，控制装置控制第1重新排列装置，将其权重比第3位的权重小的第4位写入第2区域，而将第3位写入第2区域以外的其它区域。

34、根据权利要求31所述的设备，其特征在于：第1及第2重新排列装置由多个选择器构成。

35、根据权利要求31所述的设备，其特征在于：第1重新排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第2位写入第1区域。

36、根据权利要求31所述的设备，其特征在于：控制装置有存储有关第1区域的信息的存储部。

37、根据权利要求33所述的设备，其特征在于：控制装置有存储有关第1及第2区域的信息的存储部。

38、根据权利要求 31 所述的设备，其特征在于：存储装置的多个存储区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO(光磁盘)、PD(相变改写型磁盘)、以及MT(磁带)的存储区域。

39、一种将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域用的设备，其特征在于：备有给出指定存储多个位的多个区域部分的地址的寻址装置；当上述多个区域中预定写入多个位中的第1位的第1区域有缺陷部分，而且上述地址指定该缺陷部分时，重新排列上述多个位的第1重新排列装置；为了将其权重比第1位的权重小的第2位写入第1区域的缺陷部分、而将第1位写入第1区域以外的其它区域的部分而控制第1重排列装置的

控制装置；重新排列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的第1及第2位回到正确位置。

40、根据权利要求 39 所述的设备，其特征在于：上述第2位是LSB。

41、根据权利要求39所述的设备，其特征为：当上述多个区域中预定写入多个位中的第3位的第2区域有缺陷部分、而且上述地址指定该缺陷部分时，控制装置控制第1重新排列装置，将其权重比第3位的权重小的第4位写入第2区域的缺陷部分、而将第3位写入第2区域以外的其它区域的部分。

42、根据权利要求39所述的设备，其特征在于：第1及第2重新排列装置由多个选择器构成。

43、根据权利要求39所述的设备，其特征在于：第1重新排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第2位写入第1区域。

44、根据权利要求39所述的设备，其特征在于：控制装置有存储有关指定上述缺陷部分的错误地址的信息的存储部、以及存储第1区域的信息的存储部，当由寻址装置指定的地址和上述错误地址一致时，控制装置控制第1重新排列装置，将第2位存入第1区域的缺陷部分。

45、根据权利要求 39 所述的设备，其特征在于：存储装置的多个区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO(光磁盘)、PD(相变改写型磁盘)、以及MT(磁带)的存储区域。

46、一种将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域用的设备，其特征在于：备有当上述多个区域中预定写入由多个位中的互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分时，重新排列上述多个位的第1重新排列装置；为了将由其权重比构成第1位群的各位的权重小的互相连续的2个以上的位构成的第2位群写入第1区域、而将第1位群写入第1区域以外的其它区域而控制第1重新排列装置的控制装置；重新排列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的第1及第2位群回到正确位置。

47、根据权利要求 46 所述的设备，其特征在于：上述第2位包含LSB。

48、根据权利要求46所述的设备，其特征在于：当上述多个区域中预定写入由多个位中的互相连续的2个以上的位构成的第3位群的第2区域有缺陷部分时，控制装置控制第1重新排列装置，将由其权重比构成第3位群的各位的权重小的互相连续的2个以上的位构成的第4位群写入第2区域，而将第3位群写入第2区域以外的其它区域。

49、根据权利要求46所述的设备，其特征在于：第1及第2重新排列装置由多个选择器构成。

50、根据权利要求46所述的设备，其特征在于：第1重新排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第2位群写入第1区域。

51、根据权利要求46所述的设备，其特征在于：控制装置有存储有关第1区域的信息的存储部。

52、根据权利要求48所述的设备，其特征在于：控制装置有存储有关第1及第2区域的信息的存储部。

53、根据权利要求 46 所述的设备，其特征在于：存储装置的多个区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO(光磁盘)、PD(相变改写型磁盘)、以及MT(磁带)的存储区域。

54、一种将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域用的设备，其特征在于：备有给出指定存储多个位的多个区域的部分的地址的寻址装置；当上述多个区域中预定写入由多个位中互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分、而且上述地址指定该缺陷部分时，重新排列上述多个位的第1重新排列装置；为了将由其权重比构成第1位群的各位的权重小的互相连续的2个以上的位构成的第2位群写入第1区域的缺陷部分、而将第1位群写入第1区域以外的其它区域的部分而控制第1重新排列装置的控制装置；重新排列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的第1及第2位群回到正确位置。

55、根据权利要求 54 所述的设备，其特征在于：上述第2位群包含LSB。

56、根据权利要求54所述的设备，其特征在于：当上述多个区域中预定写入由多个位中互相连续的2个以上的位构成的第3位群的

第 2 区域有缺陷部分、且上述地址指定上述缺陷部分时，控制装置控制第 1 重新排列装置，将由其权重比构成第 3 位群的各位的权重小的互相连续的 2 个以上的位构成的第 4 位群写入第 2 区域的缺陷部分、而将第 3 位写入第 2 区域以外的其它区域部分。

57、根据权利要求 54 所述的设备，其特征在于：第 1 及第 2 重新排列装置由多个选择器构成。

58、根据权利要求 54 所述的设备，其特征在于：第 1 重排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第 2 位群写入第 1 区域。

59、根据权利要求 54 所述的设备，其特征在于：控制装置有存储有关指定上述缺陷部分的错误地址的信息的存储部、以及存储有关第 1 区域的信息的存储部，当由寻址装置指定的地址和上述错误地址一致时，控制装置控制第 1 重新排列装置，将第 2 位群存入上述缺陷部分。

60、根据权利要求 54 所述的设备，其特征在于：存储装置的多个区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO(光磁盘)、PD(相变改写型磁盘)、以及 MT(磁带)的存储区域。

61、一种将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域、而且将上述数据从上述存储装置的多个区域读出用的方法，该方法的特征在于：当上述多个区域中预定写入多个位中的第 1 位的第 1 区域有缺陷部分时，重新排列上述多个位，将其权重比上述第 1 位的权重小的第 2 位写入第 1 区域，而将第 1 位写入第 1 区域以外的区域；重新排列从存储装置读出的上述多个位，使第 1 及第 2 位回到正确位置。

62、根据权利要求61所述的方法，其特征在于：LSB被写入上述第1区域。

63、一种将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域、而且将上述数据从上述存储装置的多个区域读出用的方法，该方法的特征在于：供给指定存储上述多个位的多个区域的部分的地址，当上述多个区域中预定写入上述多个位的第1位的第1区域有缺陷部分、且上述地址指定该缺陷部分时，重新排列上述多个位，将其权重比上述第1位的权重小的第2位写入第1区域的缺陷部分，而将第1位写入第1区域以外的其它区域的部分；重新排列从存储装置读出的上述多个位，使上述第1及第2位回到正确位置。

64、根据权利要求63所述的方法，其特征在于：LSB被写入上述第1区域的缺陷部分。

65、一种将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域、且将上述数据从上述存储装置的多个区域读出用的方法，该方法的特征在于：当上述多个区域中预定写入由多个位中的互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分时，重新排列上述多个位，将由其权重比构成第1位群的各位的权重小的2个以上的位构成的第2位群写入上述第1区域，而将第1位群写入第1区域以外的其它区域；重新排列从存储装置读出的上述多个位，使第1及第2位群回到正确位置。

66、根据权利要求65所述的方法，其特征在于：上述第2位群包含LSB。

67、一种将由具有各不相同权重的多个位构成的数据写入存储

装置的多个区域、且将上述数据从上述存储装置的多个区域读出用的方法，该方法的特征在于：供给指定存储上述多个位的上述多个区域的部分的地址、当上述多个区域中预定写入由上述多个位中的互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分、且上述地址指定该缺陷部分时，重新排列上述多个位，将由其权重比构成第1位群的各位的权重小的2个以上的位构成的第2位群写入上述第1区域的缺陷部分，而将上述第1位群写入第1区域以外的其它区域的部分；重新排列从存储装置读出的上述多个位，使第1及第2位群回到正确位置。

68、根据权利要求67所述的方法，其特征在于：上述第2位群包含LSB。

69、一种当具有各不相同权重的多个位中至少第1位被存入存储装置的缺陷部分以外的部分，其权重比第1位的权重小的第2位被存入上述存储装置的缺陷部分时，从上述存储装置读出上述多个位用的设备，该设备的特征在于：备有从存储装置读出上述多个位的装置、以及重新排列上述多个位，使上述第1及第2位回到正确的位置的装置。

70、一种当具有各不相同的权重的多个位中由连续的2上以上的位构成的第1位群被存入存储装置的缺陷部分以外的部分，由其权重比构成上述第1位群的各位的权重小的连续2个以上的位构成的第2位群被存入上述存储装置的缺陷部分时，从上述存储装置读出上述多个位用的设备，该设备的特征在于：具有从上述存储装置读出上述多个位的装置，以及重新排列上述多个位，使构成上述第1及第2位群的各位回到正确的位置的装置。

71、一种当具有各不相同权重的多个位中至少第1位被存入存储装置的缺陷部分以外的部分，其权重比上述第1位的权重小的第2位被存入上述存储装置的缺陷部分时，从上述存储装置读出上述多个位用的方法，该方法的特征在于：从上述存储装置读出上述多个位，重新排列上述多个位，使上述第1及第2位回到正确位置。

72、一种当具有各不相同权重的多个位中由连续的2个以上的位构成的第1位群被存入存储装置的缺陷部分以外的部分，由其权重比构成上述第1位群的各位的权重小的连续的2个以上的位构成的第2位群被存入上述存储装置的缺陷部分时，从上述存储装置读出上述多个位用的方法，该方法的特征在于：从上述存储装置读出上述多个位，重新排列上述多个位，使构成上述第1及第2位群的各位回到正确位置。

写入或读出数据用的设备及方法

技术领域

本发明涉及存储信息的媒体。

技术背景

迄今，半导体存储器备有冗余电路。该冗余电路具有利用备用存储单元代替有缺陷的存储单元的功能。因此，即使存储器的一部分有缺陷，也能防止出现数据错误。

可是，备用存储单元数（列或行）受成本和补救效率方面的限制。因此，如果有缺陷的存储单元数超过备用存储单元数（列或行）时，该超过的部分就不能补救了。

迄今，硬盘含有缺陷单元时，便避开含有该缺陷单元的扇区而记录信息。因此，硬盘的存储容量实际上是减少了。

这样，在现有的半导体存储器中，存在的缺点是当有缺陷的存储单元数超过备用存储单元数（列或行）时，该超过部分不能补救。另一个缺点是在硬盘中避开含有缺陷单元的扇区记录信息，因此硬盘的存储容量实际上减少了。

发明内容

本发明就是为了解决上述缺点而研究成功的，其目的是在RAM、ROM等半导体存储器中，即使不补救有缺陷的存储单元，也能将数据错误产生的影响抑制在最小限度，在HD（硬盘）、FD（软盘）、CD－RAM、SD－RAM、MO（光磁盘）、PD（相变改写型磁盘）、MT（磁带）等记录媒体中，即使有有缺陷的扇区，也能将数

据错误产生的影响抑制在最小限度。

为了达到上述目的，本发明的存储设备是写入由具有各不相同的权重的多个位构成的数据用的存储设备，它备有有多个区域的存储装置；在上述多个区域中，当预定写入上述多个位中的第1位的第1区域中有缺陷部分时，将上述多个位重新排列的第1重新排列装置；以及控制上述第1重新排列装置的控制装置，以便将具有比第1位的权重小的权重的第2位写入第1区域，而将第1位写入第1区域以外的其它区域。

本发明的存储设备是写入由具有各不相同的权重的多个位构成的数据用的存储设备，它备有多个区域而各区域由多个部分构成的存储装置；给出指定存储上述多个位的上述多个区域中的部分的地址的寻址装置；上述多个区域中预定写入上述多个位中的第1位的第1区域中有缺陷部分、而且上述地址指定上述缺陷部分时，重新排列上述多个位的第1重新排列装置；以及控制第1重新排列装置的控制装置，以便将其权重比第1位的权重小的第2位写入第1区域的上述缺陷部分，而将第1位写入第1区域以外的其它区域中的部分。

本发明的存储设备还备有重新排列从存储装置读出的多个位的第2重新排列装置，控制装置控制该第2重新排列装置，以便使从存储装置读出的第1及第2位回到正确的位置。

上述第2位可以是LSB（最低有效位）。

当上述多个区域中预定写入多个位中的第3位的第2区域中有缺陷时，控制装置控制第1重新排列装置，将其权重比第3位的权重小的第4位写入第2区域，而将第3位写入第2区域以外的其它

区域。

当上述多个区域中预定写入多个位中的第3位的第2区域中有缺陷部分、而且上述地址指定该缺陷部分时，控制装置便控制第1重新排列装置，将其权重比第3位的权重小的第4位写入第2区域的缺陷部分，而将第3位写入第2区域以外的其它区域的部分。

第1及第2重新排列装置例如由多个选择器构成。第1重新排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第2位写入第1区域。

控制装置有存储有关第1区域的信息的存储部。控制装置还有存储有关第1及第2区域的信息的存储部。

控制装置有存储有关指定缺陷部分的错误地址的信息的存储部、以及存储第1区域的信息的存储部，当由寻址装置指定的地址和错误地址一致时，控制装置控制第1重新排列装置，将第2位存入第1区域的缺陷部分。

存储装置的多个区域是半导体存储器、硬盘、软盘，CD－RAM、SD－RAM、MO（光磁盘）、PD（相变改写型磁盘）、以及MT（磁带）的存储区域。

本发明的存储设备是写入由具有各不相同权重的多个位构成的数据用的存储设备，它备有多个区域的存储装置；当上述多个区域中预定写入多个位中由互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分时，重新排列上述多个位的第1重新排列装置；以及控制该第1重新排列装置的控制装置，以便将由其权重比构成第1位群的各位的权重小的互相连续的2个以上的位构成的第2位群写入第1区域，而将第1位群写入第1区域以外的其它区域。

本发明的存储设备是写入由具有各不相同权重的多个位构成的数据用的存储设备，它备有有多个区域而各区域由多个部分构成的存储装置；给出指定存储上述多个位的上述多个区域的部分的地址的寻址装置；上述多个区域中预定写入上述多个位中由互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分、而且上述地址指定该缺陷部分时，重新排列上述多个位的第1重新排列装置；以及控制第1重新排列装置的控制装置，以便将由其权重比构成第1位群的各位的权重小的互相连续的2个以上的位构成的第2位群写入第1区域的缺陷部分，而将第1位群写入第1区域以外的其它区域的部分。

本发明的存储设备还备有重新排列从存储装置读出的多个位的第2重新排列装置，控制装置控制该第2重新排列装置，使从存储装置读出的第1及第2位群回到正确的位置。

第2位群可以是包含LSB的位群。

当上述多个区域中预定写入由上述多个位中互相连续的2个以上的位构成的第3位群的第2区域有缺陷部分时，控制装置控制的第1重新排列装置，将由其权重比构成第3位群的各位的权重小的互相连续的2个以上的位构成的第4位群写入第2区域，而将第3位群写入第2区域以外的其它区域。

当上述多个区域中预定写入由多个位互相连续的2个以上的位构成的第3位群的第2区域有缺陷部分，而且上述地址指定该缺陷部分时，控制装置控制第1重新排列装置，将由其权重比构成第3位群的各位的权重小的互相连续的2个以上的位构成的第4位群写入第2区域的缺陷部分，而将第3位群写入第2区域以外的其它区域

的部分。

第1及第2重新排列装置例如由多个选择器构成。第1重新排列装置有输入多个位的移位寄存器，控制装置控制该移位寄存器，将第2群写入第1区域。

控制装置有存储有关第1区域的信息的存储部。控制装置有存储有关第1及第2区域的信息的存储部。

控制装置有存储有关指定缺陷部分的错误地址的信息的存储部，以及存储有关第1区域的信息的存储部，控制装置控制第1重新排列装置，以便当由寻址装置指定的地址和上述错误地址一致时，将第2位群存入上述缺陷部分。

存储装置的多个区域是半导体存储器，硬盘、软盘、CD－RAM、SD－RAM、MO（光磁盘）、PD（相变改写型磁盘）、以及MT（磁带）的存储区域。

本发明的设备是将由具有各不相同的权重的多个位构成的数据写入存储装置的多个区域用的设备，它备有当上述多个区域中预定写入多个位的第1位的第1区域有缺陷部分时，将上述多个位重新排列的第1重新排列装置；以及控制第1重新排列装置的控制装置，以便将其权重比第1位的权重小的第2位写入第1区域，而将第1位写入第1区域以外的其它区域。

本发明的设备是将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域用的设备，它备有给出指定存储上述多个位的多个区域的部分的地址的寻址装置；当上述多个区域中预定写入多个位中的第1位的第1区域有缺陷部分、而且上述地址指定该缺陷部分时，重新排列上述多个位的第1重新排列装置；以及控制第

1 重新排列装置的控制装置，以便将其权重比第 1 位的权重小的第 2 位写入第 1 区域的缺陷部分，而将第 1 位写入第 1 区域以外的其它区域的部分。

本发明的设备还备有重新排列从存储装置读出的上述多个位的第 2 重新排列装置，控制装置控制该第 2 重新排列装置，使从存储装置读出的第 1 及第 2 位回到正确的位置。

上述第 2 位可以是 LSB。

当上述多个区域中预定写入多个位中的第 3 位的第 2 区域有缺陷部分时，控制装置控制第 1 重新排列装置，将其权重比第 3 位的权重小的第 4 位写入第 2 区域，而将第 3 位写入第 2 区域以外的其它区域。

当上述多个区域中预定写入多个位中的第 3 位的第 2 区域有缺陷部分、而且上述地址指定该缺陷部分时，控制装置控制第 1 重新排列装置，将其权重比第 3 位的权重小的第 4 位写入第 2 区域的缺陷部分，而将第 3 位写入第 2 位以外的其它区域的部分。

第 1 及第 2 重新排列装置例如由多个选择器构成。第 1 重新排列装置有输入多个位的移位寄存器，控制装置控制移位寄存器，将第 2 位写入第 1 区域。

控制装置有存储有关第 1 区域的信息的存储部。控制装置有存储有关第 1 及第 2 区域的信息的存储部。

控制装置有存储有关指定缺陷部分的错误地址的信息存储部、以及存储第 1 区域的信息的存储部，当由寻址装置指定的地址和错误地址一致时，控制装置控制第 1 重新排列装置，将上述第 2 位存入第 1 区域的缺陷部分。

存储装置的上述多个区域是半导体存储器、硬盘、软盘、CD－RAM、SD－RAM、MO（光磁盘）、PD（相变改写型磁盘）、以及MT（磁带）的存储区域。

本发明的设备是将由具有各不相同的权重的多个位构成的数据写入存储装置的多个区域用的设备，它备有当上述多个区域中预定写入由多个位中的互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分时重新排列上述多个位的第1重新排列装置；以及控制该第1重新排列装置的控制装置，以便将由其权重比构成第1位群的各位的权重小的互相连续的2个以上的位构成的第2位群写入第1区域，而将第1位群写入第1区域以外的其它区域。

本发明的设备是将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域用的设备，它备有给出指定存储多个位的多个区域的部分地址的寻址装置；当上述多个区域中预定写入由多个位中的互相连续的2个以上的位构成的第1位群的第1区域有缺陷部分、而且上述地址指定该缺陷部分时重新排列上述多个位的第1重新排列装置；以及控制第1重新排列装置的控制装置，以便将由其权重比构成第1位群的各位的权重小的互相连续的2个以上的位构成的第2位群写入第1区域的缺陷部分，而将第1位群写入第1区域以外的其它区域部分。

本发明的设备还备有重新排列从存储装置读出的上述多个位的第2重新排列装置，控制装置控制第2重新排列装置，使从存储装置读出的第1及第2位群回到正确的位置。

上述第2位群可以是包含LSB的位群。

当上述多个区域中预定写入由上述多位相互连续的2个以上的

位构成的第3位群的第2区域存在缺陷部分时，上述控制装置控制上述第1重新排列装置，将由其权重比构成上述第3位群的各位的权重小的相互连续的2个以上的位构成的第4位群写入上述第2区域，将上述第3位群写入上述第2区域以外的另一区域。

当上述多个区域中预定写入由上述多个位的相互连续的2个以上的位构成的第3位群的第2区域存在缺陷部分、并且上述地址指定上述缺欠部分时，上述控制装置控制上述第1重新排列装置，将由其权重比构成上述第3位群的各位的权重小的相互连续的2个以上的位构成的第4位群写入上述第2区域的上述缺陷部分，将上述第3位群写入上述第2区域以外的另一区域的部分。

上述第1及第2重新排列装置，例如由多个选择器构成。上述第1重新排列装置具有输入上述多位的移位寄存器，上述控制装置控制上述移位寄存器将上述第2位群写入上述第1区域。

上述控制装置具有存储着与上述第1区域有关的信息的存储部。上述控制装置具有存储着与上述第1及第2区域有关的信息的存储部。

上述控制装置具有存储着与指定上述缺欠部分的错误地址有关的信息的存储部，和存储着与上述第1区域有关的信息的存储部；在由上述寻址装置指定的地址和上述错误地址一致时，控制装置控制上述第1重新排列装置使上述第2位群存储在上述缺欠部分。

上述存储装置的上述多个区域是半导体存储器、硬盘、软盘、CD—RAM、SD—RAM、MO（光磁盘）、PD（相变改写型磁盘）、以及MT（磁带）的存储区域。

本发明的方法是将由具有各不相同的权重的多位构成的数据写

入存储装置的多个区域，并且，从上述存储装置的多个区域读出上述数据的方法，当上述多个区域中预定写入上述多位中的第1位的第1区域存在缺陷部分时，重新排列上述多位，将其权重比上述第1位的权重小的第2位写入上述第1区域，将上述第1位写入上述第1区域以外的另一区域，重新排列从上述存储装置读出的上述多位，使上述第1及第2位返回正确位置。

在上述第1区域最好写入LSB。

本发明的方法是将由具有各不相同的权重的多位构成的数据写入存储装置的多个区域，并且，从上述存储装置的多个区域读出上述数据的方法，具由以下一连串步骤构成，提供指定存储上述多位的上述多个区域的部分的地址，在上述多个区域中，预定写入上述多个位中的第1位的第1区域存在缺陷、并且上述地址指定上述缺欠部分的情况下，重新排列上述多位，将具有比上述第1位的权重小的权重的第2位写入上述第1区域的上述缺欠部分，将上述第1位写入上述第1区域以外的另一区域的部分，重新排列从上述存储装置读出的上述多位，使上述第1及第2位返回到正确位置。

上述第1区域的上述缺陷部分最好写入LSB。

本发明的方法是将由具有各不相同权重的多个位构成的数据写入存储装置的多个区域、且从上述存储装置的多个区域读出上述数据的方法，该方法由下列步骤构成，即当上述多个区域中预定写入由上述多个位中互相连续的2个以上的位构成的第1位群的第1区域有缺陷时，重新排列上述多个位，将由其权重比构成第1位群的各位的权重小的2个以上的位构成的第2位群写入上述第1区域，而将上述第1位群写入上述第1区域以外的区域，重新排列从上述

存储装置读出的上述多个位，使上述第1及第2位群回到正确位置。

上述第2位群最好包含LSB。

本发明的方法是将由具有各不相同的权重的多位构成的数据写入存储装置的多个区域，并且，从上述存储装置的多个区域读出上述数据的方法，由以下一连串步骤构成，提供指定存储上述多位的上述多个区域的部分的地址，在上述多个区域中，预定写入由上述多位中相互连续的2个以上的位构成的第1位群的第1区域存在缺欠，并且上述地址指定上述缺欠部分时，使上述多位重新排列，将由具有比构成上述第1位群的各位的权重小的权重的2个以上的位构成的第2位群写入上述第1区域的缺欠部分，将上述第1位群写入上述第1区域以外的其它区域的部分，重新排列从上述存储装置读出的上述多位，使上述第1及第2位群返回到正确位置。

上述第2位群最好包含LSB。

本发明的装置是一种当具有各不相同的权重的多位中，至少第1位存储在存储装置的缺陷部分以外的部分，而具有比上述第1位的权重小的权重的第2位存储在上述存储装置的上述缺陷部分时，从上述存储装置读出上述多位用的装置，它备有从上述存储装置读出上述多位的手段，和重新排列上述多个位，使上述第1及第2位返回正确位置的装置。

本发明的装置是一种当具有各不相同的权重的多位中，至少第1位存储在存储装置的缺陷部分以外的部分，而具有比上述第1位的权重小的权重的第2位存储在上述存储装置的上述缺陷部分时从上述存储装置读出上述多位用的装置，它备有从上述存储装置读出上述多位的装置，和重新排列上述多个位，使上述第1及第2位返

回到正确位置。

本发明的方法是一种当具有各不相同的权重的多位中，至少第1位存储在存储装置的缺欠部分以外的部分，而具有比上述第1位的权重小的权重的第2位存储在上述存储装置的上述缺欠部分时从上述存储装置读出上述多位用的方法，由以下步骤构成，从上述存储装置读出上述多位，重新排列上述多个位，使上述第1及第2位返回到正确位置。

本发明的方法是一种当具有各不相同的权重的多位中，由连续的2个以上的位构成的第1位群存储在存储装置的缺欠部分以外的部分，且由具有比构成上述第1位群的各位的权重小的权重的连续的2个以上的位构成的第2位群存储在上述存储装置的上述缺欠部分时从上述存储装置读出上述多位用的方法，由从上述存储装置读出上述多位，重新排列上述多个位，使构成上述第1及第2位群的各位返回到正确位置这一连串步骤构成。

如果采用具有上述结构的装置及方法，即使RAM、可以改写的ROM等半导体存储器、以及硬盘、软盘、CD—RAM，SD—RAM、光磁盘、相变改写型磁盘、磁带等记录媒体的一部分存在缺陷，也可以由重新排列电路，重新排列多位数据（图像数据和音乐数据等）的各位，以便将LSB（最低有效位）存储在缺陷部分。

因而，存储在存储部的缺陷部分上的数据与原来的数据不同，但是，存储在缺陷部分上的数据和原来的数据的偏差可以被抑制在最小限度。另外，此程度的偏差，由于人的视觉或听觉感觉不到，所以，在图像数据和音乐数据的再生等中不产生影响。

另外，因为不需要补救有缺陷部分的存储单元或回避有缺陷部

分的扇区的电路，因而电路规模可以缩小。

这样，本发明在存储涉及人的视觉或听觉的图像数据和音乐数据等数据的情况下，不需补救或回避缺陷部分，通过进行数据的重新排列，就可以将由存储单元或扇区的缺陷引起的影响抑制在最小限度。

附图说明

图 1 是本发明的存储装置的示意图。

图 2 是本发明第 1 实施形态的存储装置的方框图。

图 3 是图 2 中的重新排列电路 12 的结构图。

图 4 是图 2 中的重新排列电路 13 的结构图。

图 5 是本发明的第 1 实施形态的存储装置的方框图。

图 6 是图 3 及图 4 中的选择器的结构图。

图 7 是本发明第 2 实施形态的存储装置的方框图。

图 8 是图 7 中的重新排列电路的结构图。

图 9 是图 7 中的重新排列控制信号发生电路 18 的结构图。

图 10 是图 9 中的译码器 21 的电路图。

图 11 是本发明的第 3 实施形态的存储装置的方框图。

图 12 是本发明的第 4 实施形态的存储装置的方框图。

图 13 是重新排列电路上使用移位寄存器的例图。

图 14 是表示图 13 中的移位寄存器的动作的图。

图 15 是本发明第 5 实施形态的存储装置的方框图。

图 16 是表示本发明中的数据偏差的图。

具体实施方式

以下，参照附图详细说明本发明的读出·写入装置以及使用它的存储装置，和读出·写入方法。

图 1 表示本发明的存储装置的基本结构。

11 是存储部。存储部 11 由例如叫作 ROM 和 RAM 的半导体存储器、HS（硬盘）、FD（软盘）、CD—RAM、SD—RAM、MO（光磁盘）、PD（相变改写型磁盘）、MT（磁带）等的记录媒体构成。

12 及 13 是重新排列电路。重新排列电路 12 具有将表示对每个位具有不同加权的图像数据和音乐数据等的各位重新排列后存储在存储部 11 中的功能。重新排列电路 13 具有将表示从存储部 11 读出的图像数据和音乐数据等的各位重新排列并输出的功能。

14 是控制电路。控制电路 14，将重新排列控制信号 CR 给与重新排列电路 12、13，控制重新排列电路 12、13 中的各位的重新排列。

本发明的读出·写入装置，由重新排列电路 12、13 及控制电路 14 构成，本发明的存储装置由在本发明的读出·写入装置上加上存储部 11 构成。

在半导体存储器的情况下，例如，重新排列电路 12、13 及控制电路 14，与形成存储部（半导体存储器）11 的半导体芯片分开形成在一个或一个以上的半导体芯片上。但是，也可以在 1 个半导体芯片上形成存储部 11、重新排列电路 12、13 及控制电路 14。

在 HD、FD、CD—RAM、SD—RAM、MO、PD、MT 等记录媒体的情况下，例如，重新排列电路 12、13 及控制电路 14 形成于该记录媒体的驱动装置内。这种情况下，重新排列电路 12、13 及控制电路 14 形成在 1 个或 1 个以上的半导体芯片上。

一般，在音频和视频等的作用于人的视觉或听觉器官的机器中，即使图像数据或音乐数据的 1 位或多位出错，此错往往不被人的视觉或听觉所察觉。即，有关这种涉及人的视觉或听觉的图像数据和音乐数据等，可以说也允许某种程度的错误。

本发明在存储这种涉及人的视觉或听觉的图像数据和音乐数据等的存储器电路中，并不补救具有缺陷的存储单元、也不回避具有缺陷的扇区，而是通过进行数据的重新排列，就能将由存储单元或扇区的缺陷引起的影响抑制在最小限度。

总之，当RAM、ROM、FD和HD等的存储部11的一部分存在缺陷时，例如，重新排列电路12将表示图像数据和音乐数据等的各位重新排列，使LSB（最低有效位）存储在缺陷区域上。

于是，当原来预定写入LSB区域有缺陷时，不需要重新排列各位，而当预定写入LSB以外的位，例如MSB（最高有效位）的区域存在缺陷时，重新排列各位，使LSB存储在此缺陷区域上。

图2是表示本发明的第1实施形态的存储装置的图。

此存储装置涉及半导体存储器(RAM)。例如在数字音频中，音乐数据用16位表示，但以下，为了说明简单，说明有关4位的情况。

首先，说明有关此存储装置的结构。

RAM11a具有由呈矩阵状形成的多个存储单元构成的存储部。而将存储部的外围电路省略。

RAM11a的存储部例如在行方向上4等分，构成区域A～D。重新排列电路12将表示每位加权不同的图像数据和音乐数据等的各位重新排列后给与RAM11a。另外，重新排列电路13正确地重新排列表示从RAM11a读出的图像数据和音乐数据等的各位。

控制电路14具备存储部（例如，ROM）15。控制电路14根据存储在存储部15的数据，将重新排列控制信号CR给与重新排列电路12、13，控制在重新排列电路12、13中的各位的重新排列。

图3是表示图2中的重新排列电路12的一例图。图4是表示图

2 中的重新排列电路 13 的一例图。

重新排列电路 12 由 4 个选择器 S0～S3 构成，重新排列电路 13 由 4 个选择器 S0’～S3’构成。

在重新排列电路 12 的各选择器 S3～S0 中，输入表示重新排列控制信号 CR 以及图像数据和音乐数据等的 4 位数据 X3～X0。各选择器 S3～S0 如表 1 所示，根据重新排列控制信号 CR 选择规定的 1 位数据，并输出该选择出的 1 位数据。

在重新排列电路 13 的各选择器 S3’～S0’中，输入表示重新排列控制信号 CR 以及存储部的 4 位输出数据 X3～X0。各选择器 S3’～S0’如表 2 所示，根据重新排列控制信号 CR 选择规定的 1 位的数据，并输出该选择出的 1 位数据。

表 1

控制信号 错误模型 (E3,E2,E1,E0)		0000	0001	0010	0100	1000
输　入		X3,X2,X1,X0	X3,X2,X1,X0	X3,X2,X1,X0	X3,X2,X1,X0	X3,X2,X1,X0
被选择的信号	セレクタS3	×3	×3	×3	×3	×0
	セレクタS2	×2	×2	×2	×0	×2
	セレクタS1	×1	×1	×0	×1	×1
	セレクタS0	×0	×0	×1	×2	×3
输　出		X3,X2,X1X0	X3,X2,X1X0	X3,X2,X0X1	X3,X0,X1X2	X0X2,X1,X3

表 2

控制信号 错误模型 (E3,E2,E1,E0)		0000	0001	0010	0100	1000
输 出		X3,X2,X1,X0	X3,X2,X1,X0	X3,X2,X0,X1	X3,X0,X1,X2	X0,X2,X1,X3
被选择的信号	セレクタS3′	×3	×3	×3	×3	×3
	セレクタS2′	×2	×2	×2	×2	×2
	セレクタS1′	×1	×1	×1	×1	×1
	セレクタS0′	×0	×0	×0	×0	×0
输 出		X3,X2,X1X0	X3,X2,X1X0	X3,X2,X1,X0	X3,X2,X1,X0	X3,X2,X1,X0

以下，说明本存储装置的动作。

首先，在制造时和系统起动时，对RAM11a进行数据的写入及读出试验，检查在RAM11a上是否存在不能记录图像数据或音乐数据或记录错了的有缺陷的存储单元。

另外，当在RAM11a上存在有缺陷的存储单元时，确认此有缺陷的存储单元在RAM11a的哪个区域。有关存储单元的缺陷的数据被存储在控制电路14的存储部15。

控制电路14根据图像数据或音乐数据的存储时间及存储部15的信息，将重新排列控制信号CR送给重新排列电路12。此重新排列控制信号CR，例如用4位表示，确定图像数据或音乐数据的各位的配置。

重新排列电路12的各选择器S3～S0，如表1所示，收到此控制信号CR后，便选择并输出表示图像数据或音乐数据的4位中的规定的1位。

这时，当有缺陷的存储单元存在于存储MSB等高位(具有大的

权重的位）的区域时，控制电路14向重新排列电路12输送控制信号CR，使LSB等低位（具有小的权重的位）存储在该区域。

例如，当在RAM11a的区域A存在有缺陷的存储单元时，控制电路14将1，0，0，0作为控制信号CR送给重新排列电路12的各选择器S3～S0。其结果，选择器S3选择位X0，选择器S2选择X2，选择器S1选择位X1，选择器S0选择位X3。

从而，图像数据或音乐数据的4位从X3（MSB）、X2、X1、X0（LSB）被重新排列成X0（LSB）、X2、X1、X3（MSB）。就是说，位X0被写入区域A的存储单元。

当RAM11a的区域A存在有缺陷的存储单元时，控制电路14将1、0、0、0作为控制信号CR送给重新排列电路13的各选择器S3'～S0'。其结果是选择器S3'选择位X3，选择器S2选择位X2，选择器S1选择位X1，选择器S0选择位X0。

因而，从RAM11a输出的图像数据或音乐数据的4位从X0（LSB），X2，X1，X3（MSB）被重新排列为X3（MSB），X2，X1，X0（LSB）。

控制信号CR也表示有缺陷的区域的错误模式。即，0，0，0，0的情况是表示没有缺陷，1，0，0，0的情况是表示在区域A有缺陷，0，1，0，0的情况是表示在区域B有缺陷，0，0，1，0的情况是表示在区域C有缺陷，0，0，0，1的情况是表示在区域D有缺陷。

图5是表示在RAM11a的4个区域中1个以上的区域有缺陷的情况。

这种情况下有关存储单元的缺陷的数据也被存储在控制电路14的存储部15。并且，当RAM11a的4个区域中的1个以上的区域

有缺陷时，如表 3 所示，重新排列电路 12 用控制信号 CR（错误模式 E3～E0）控制，如表 4 所示，重新排列电路 13 用控制信号 CR（错误模式 E3～E0）控制。

表 3

错误模式 E3,E2,E1,E0	输入	错误模式 E3,E2,E1,E0	输入	错误模式 E3,E2,E1,E0	输入	错误模式 E3,E2,E1,E0	输入
	输出		输出		输出		输出
0000	X3X2X1X0	0100	X3X2X1X0	1000	X3X2X1X0	1100	X3X2X1X0
	X3X2X1X0		X3X0X1X2		X0X2X1X3		X0X1X2X3
0001	X3X2X1X0	0101	X3X2X1X0	1001	X3X2X1X0	1101	X3X2X1X0
	X3X2X1X0		X3X1X2X0		X1X2X3X0		X1X2X3X0
0010	X3X2X1X0	0110	X3X2X1X0	1010	X3X2X1X0	1110	X3X2X1X0
	X3X2X0X1		X3X0X1X2		X0X2X1X3		X0X2X1X3
0011	X3X2X1X0	0111	X3X2X1X0	1011	X3X2X1X0	1111	X3X2X1X0
	X3X2X1X0		X3X2X1X0		X2X3X1X0		X3X2X1X0

表 4

错误模式 E3,E2,E1,E0	输入	错误模式 E3,E2,E1,E0	输入	错误模式 E3,E2,E1,E0	输入	错误模式 E3,E2,E1,E0	输入
			输出		输出		输出
0000	X3X2X1X0	0100	X3X0X1X2	1000	X0X2X1X3	1100	X0X1X2X3
	X3X2X1X0		X3X2X1X0		X3X2X1X0		X3X2X1X0
0001	X3X2X1X0	0101	X3X1X2X0	1001	X1X2X3X0	1101	X1X2X3X0
	X3X2X1X0		X3X2X1X0		X3X2X1X0		X3X2X1X0
0010	X3X2X0X1	0110	X3X0X1X2	1010	X0X2X1X3	1110	X0X2X1X3
	X3X2X1X0		X3X2X1X0		X3X2X1X0		X3X2X1X0
0011	X3X2X1X0	0111	X3X2X1X0	1011	X2X3X1X0	1111	X3X2X1X0
	X3X2X1X0		X3X2X1X0		X3X2X1X0		X3X2X1X0

例如，当RAM11a的区域A及区域B分别存在有缺陷的存储单元时，控制电路14将1，1，0，0作为控制信号CR送给重新排列电路12的各选择器S3～S0。其结果，选择器S3选择位X0，选择器S2位选择位X1，选择器S1选择位X2，选择器S0选择位X3。

因而，图像数据或音乐数据的4位被从X3（MSB），X2，X1，X0（LSB）重新排列成X0（LSB）、X1，X2，X3（MSB）。就是说，位0被写入区域A的存储单元，位X1被写入区域B的存储单元。另外，当RAM11a的区域A及区域B分别存在有缺陷的存储单元时，控制电路14将1，1，0，0作为控制信号CR送给重新排列电路13的各选择器S3'～S0'。其结果，选择器S3'选择位X3，选择器S2选择位X2，选择器S1选择位X1，选择器S0选择位X0。

因而，从RAM11a输出的图像数据或音乐数据的4位被从X0（LSB），X1，X2，X3（MSB）重新排列成X3（MSB）、X2，X1，X0（LSB）。

图6是表示图3中的选择器S3～S0的电路结构的一例图。

此选择器的电路结构只在RAM11a的4个区域A～D中的1个区域有缺陷的情况下使用。

CI1～CI10是同步脉冲倒相器，NOR是或非门，E3～E1表示错误模式。

在上述第1实施形态中，当1个区域即使存在1个有缺陷的存储单元时，在此区域也要存储权重小的位，例如LSB。

即，当在区域A中选择了有缺陷的存储单元的情况下，在区域A的存储单元中存储具有比该权重小的权重的位，例如LSB，以取代预定存储在区域A的位（MSB）。

因而，即使不补救有缺陷的存储单元，也可以将由数据的错误引起的影响抑制在最小限度。

但是，在上述第1实施形态中，即使在区域A中选择了正常的存储单元的情况下，也代替预定存储在区域A的位(MSB)，而存储具有比该位权重小的权重的位，例如LSB。

是否重新排列位数据的存储装置。

图7是表示本发明的第2实施形态的存储装置的图。

此半导体装置涉及半导体存储器(RAM)。例如，在数字音频的情况下，音频数据用16位表示，以下为了说明简单，说明有关8位的情况。

首先，说明有关此存储装置的结构。

RAM11a具有由按矩阵状形成的多个存储单元构成的存储部。

RAM11a的存储部例如在行方向上被8等分，形成区域A～H。重新排列电路12将表示每位有不同权重的图像数据和音乐数据等的各位重新排列后，送给RAM11a。另外，重新排列电路13重新排列从RAM11a读出的表示图像数据和音乐数据等的各位。

控制电路14具备存储部（例如，ROM）15a，15b。存储部15a存储用来选择不良的存储单元存在的行的错误地址。另外，存储部15b存储在由错误地址选择的1行中的8个区域A～H中存在不良的存储单元的区域（错误模式）。

控制电路14具备错误模式选择信号生成电路16、选择器17、以及重新排列控制信号生成电路18。

错误模式选择信号生成电路16接收地址a及存储部15a的输出信号（错误地址），且当地址a和错误地址一致时，输出错误模式

选择信号。

选择器17根据错误模式选择信号的种类，选择并输出存储部15b的输出信号(错误模式)。排列选择控制信号生成电路18根据从选择器17输出的错误模式，将3位的重新排列控制信号CR送给重新排列控制电路12，13。

地址译码器接收地址信号a，选择RAM11a的n（n是自然数）行中的1行。

图8是表示图7中的重新排列电路12的一例图。

重新排列电路12由8个选择器S7～S0构成。重新排列控制信号（Am，Bm，Cm，(m是0～77) CR）及表示图像数据和音乐数据等的8位数据X7～X0被输入重新排列电路12的各选择器S7～S0中。如表5所示，各选择器S7～S0根据排列控制信号(Am，Bm，Cm) CR选择规定的1位数据，输出该选择出的1位数据。

表 5

e7 e6 e5 e4 e3 e2 e1 e0	选择信号															输出							
	C7	B7	A7	C6	B6	A6	C5	B5	A5	C4	B4	A4	C3	B3	A3	C2	B2	A2	C1	B1	A1	C0	B0	A0	×'7	×'6	×'5	×'4	×'3	×'2	×'1	×'0
00000000	1	1	1	1	1	0	1	0	1	1	0	0	0	1	1	0	1	0	0	0	1	0	0	0	×7	×6	×5	×4	×3	×2	×1	×0
00000001	1	1	1	1	1	0	1	0	1	1	0	0	0	1	1	0	1	0	0	0	1	0	0	1	×7	×6	×5	×4	×3	×2	×1	×0
00000010	1	1	1	1	1	0	1	0	1	1	0	0	0	1	1	0	1	0	0	0	0	0	0	1	×7	×6	×5	×4	×3	×2	×0	×1
00000100	1	1	1	1	1	0	1	0	1	1	0	0	0	1	1	0	0	0	0	0	1	0	1	0	×7	×6	×5	×4	×3	×0	×1	×2
00001000	1	1	1	1	1	0	1	0	1	1	0	0	0	0	0	0	1	0	0	0	1	0	1	1	×7	×6	×5	×4	×0	×2	×1	×3
00010000	1	1	1	1	1	0	1	0	1	0	0	0	0	1	1	0	1	0	0	0	1	1	0	0	×7	×6	×5	×0	×3	×2	×1	×4
00100000	1	1	1	1	1	0	0	0	0	1	0	0	0	1	1	0	1	0	0	0	1	1	0	1	×7	×6	×0	×4	×3	×2	×1	×5
01000000	1	1	1	0	0	0	1	0	1	1	0	0	0	1	1	0	1	0	0	0	1	1	1	0	×7	×0	×5	×4	×3	×2	×1	×6
10000000	0	0	0	1	1	0	1	0	1	1	0	0	0	1	1	0	1	0	0	0	1	1	1	1	×0	×6	×5	×4	×3	×2	×1	×7

图 9 表示图 7 中的排列转换控制信号生成电路 18 的电路结构的一例。图 10 是表示图 9 中的译码器 21 的一例图。

此排列转换控制信号生成电路的结构被用于只在 RAM11 的 8 个区域 A～H 中的 1 个区域中有缺陷的情况。

e7～e0 是从存储部 15b 输出的错误模式。错误模式 e7～e0 通过闩锁电路 20，由译码器 21 译码。闩锁电路 20 由闩锁脉冲 p 控制，译码器 21 输出排列转换控制信号（Am，Bm，Cm）CR。

I0～I7 是倒相器，N1～N11 是“与非”门，A1～A3 是“与”门，当不良的存储单元与用规定的地址选择的行连接时（e7～e0 的至少 1 个是“1”）时，1N0—ERR 变为“1”电平。

下面，说明该存储装置的动作。

首先，在制造时和系统起动时，进行 RAM11a 的数据写入及读出试验，检查 RAM11a 中是否存在不能记录图像数据或音乐数据的或记录错了的有缺陷的存储单元。

另外，当在 RAM11a 中存在有缺陷的存储单元时，确认有缺陷的存储单元的地址，和此存储单元存在的区域。

并且，将与有缺陷的存储单元的地址有关的数据存入控制电路 14 的存储部 15a，将与有缺陷的存储单元存在的区域有关的数据存入控制电路 14 的存储部 15b。

在存储图像数据或音乐数据时，若给出地址 a 和数据 X7～X0，则地址 a 被输入地址译码器 19 及错误模式选择信号生成电路 16。

地址译码器 19 译出地址 a，选择 RAM11a 的 1 行。错误模式选择信号生成电路 16 比较地址 a 和存储部 15a 的错误地址，在两者一致时发生错误模式选择信号。

首先，说明地址a与错误地址不一致的情况。这种情况下，因为不输出错误模式选择信号，选择器17选择表示不存在不良的存储单元的错误模式Ce7，～e0全部为“0”），将此错误模式送给排列转换控制信号生成电路18。

排列转换控制信号生成电路18译出此错误模式，如表5所示，向排列转换电路12，13传送规定的排列转换控制信号（Am，Bm，Cm）。

排列转换电路12并不排列转换8位的数据X7～X0，而是将8位数据X7～X0原样传送给RAM11。数据X7～X0被存储在由地址a选择的1行的各存储单元。

下面，说明地址a和错误地址一致的情况。这种情况下，因为输出错误模式选择信号，所以选择器17选择表示存在不良的存储单元的错误模式Ce7，～e0中的1个是“0”），向排列转换控制信号生成电路18传送此错误模式。

排列转换控制信号生成电路18译出此错误模式，如表5所示，向排列转换电路12，13传送规定的排列转换控制信号（Am，Bm，Cm）CR。当有缺陷的存储单元存在于存储MSB等加权多的位的区域时，为了将LSB存储在该区域排列转换电路12排列转换数据X7～X0。

例如，当在RAM11a的区域A存在有缺陷的存储单元的情况下，由于错误模式中仅e7为“1”，因而排列转换电路12为了将LSB存储在区域A，将MSB存储在区域H，而将表示图像数据或音乐数据的8位从X7（MSB），X6，～X1，X0（LSB）重新排列成X0（LSB），X6，～X1，X7（MSB）。总之，位X0被写入区域A的存

储单元。

另外，排列转换电路13将从RAM11a输出的8位数据X0(LSB)，X6，～X1，X7(MSB)重新排列成X7(MSB)，X6，～X1，X0(LSB)。就是说，排列转换电路12将图像数据或音乐数据的顺序复原后输出。

在上述第2实施形态中，说明了只在RAM11a的8个区域中的1个区域存在不良的存储单元的情况，但是，本发明也适合于在RAM11a的8个区域中的1个以上的区域存在不良的存储单元的情况。

这种情况下，在不良的存储单元存在的1个以上的区域中，存储比预定在此1个以上的区域存储的数据的各位的权重具有更小权重的位。

也可以这样构成，例如，常常将LSB及最靠近LSB侧的位存储在存在1个以上不良的存储单元的区域中。

因此，即使不补救有缺陷的存储单元，也可以将由数据的错误引起的影响抑制在最小限度。

在上述的第1及第2的实施形态中，用1位单位进行数据的排列转换。但是，由于实际的音乐数据和图像数据是16位，因而若用1位单位进行数据的排列转换，则排列转换电路12、13和控制电路14的结构变得复杂，并且电路规模增大。

因此，在以下的第3及第4实施形态中提供一种将RAM11a分成多个块，例如，用多位单位排列转换16位数据的存储装置。

图11是表示本发明的第3实施形态的存储装置的图。

该存储装置涉及半导体存储器(RAM)。在本实施例中，说明在

RAM 中写入数字音频中的 16 位的音乐数据的情况。

首先，说明本存储装置的结构。

RAM11a 具有由呈矩阵状形成的多个存储单元构成的存储部。

RAM11a 的存储部，例如在行方向上被 4 等分，构成区域 A～D。排列转换电路 12，排列转换表示每位有不同加权的图像数据和音乐数据等的各位，并送给 RAM11a。另外，排列转换电路 13，排列转换从 RAM11a 读出的表示图像数据和音乐数据等的的各位。

控制电路 14 具备存储部（例如，ROM）15。控制电路 14 根据在存储部 15 中存储的数据，向排列转换电路 12、13 传送排列转换控制信号 CR，控制在排列转换电路 12、13 中的各位的排列转换。

下面，说明有关此存储装置的动作。

首先，在制造时和系统起动时，进行 RAM11a 的数据写入以及读出试验，检查在 RAM11a 中是否存在不能记录图像数据或音乐数据或记录错了的有缺陷的存储单元。

另外，当在 RAM11a 上存在有缺陷的存储单元的情况下，确认有此缺陷的存储单元存在于 RAM11a 的哪个区域。与存储单元的缺陷有关的数据被存储在控制电路 14 的存储部 15 中。

存储图像数据或音乐数据时，控制电路 14 根据存储部 15 的信息，向排列转换电路 12 传送排列转换控制信号 CR。此排列转换控制信号 CR，决定图像数据或音乐数据的的各位的配置。

即，当存在有缺陷的存储单元存在于存储 MSB 侧的加权多的位的区域的情况下，控制电路 14 向排列转换电路 12 传送在该区域存储 LSB 侧的位的控制信号 CR。

例如，当在 RAM11a 的区域 A 存在有缺陷的存储单元的情况

下，控制电路14控制排列转换电路12，使位X3～X0存储于区域A，使位X11～X8存储于区域B，使位X7～X4存储于区域C，使位X15～X12存储于区域D。

因而，图像数据或音乐数据的16位从X15（MSB）～X0（LSB）排列转换成X3～X0，X11～X8，X7～X4，X15～X12。总之，LSB侧的位X3～X0被写入区域A的存储单元。

另外，当RAM11a的区域A存在有缺陷的存储单元时，排列转换电路13，根据来自控制电路14的控制信号CR，将从RAM11a读出的位X3～X0，X11～X8，X7～X4，X15～X12排列转换成X15（MSB）～X0（LSB）。

在上述第3实施形态中，说明了仅在RAM11a的4个区域中的1个区域存在缺陷部分的情况，但是，本发明也可以适用于在RAM11a的4个区域中的1个以上的区域存在缺陷部分的情况。

这种情况下，在有缺陷部分的1个以上的区域中，存储具有比预定在此1个以上的区域存储的各位的权重小的权重的位。

例如，也可以如此构成，即，在有缺陷的1个以上的区域中，通常存储LSB及最靠近LSB侧的位。

因此，即使不补救有缺陷的存储单元，也可以将由数据的错误引起的影响抑制在最小限度。

图12是表示本发明的第4实施形态的存储装置的图。

此存储装置涉及半导体存储器（RAM）。在本实施例中，说明在RAM中写入数字音频中的16位的音乐数据的情况。

首先，说明此存储装置的结构。

RAM11a具有由呈矩阵状形成的多个存储单元构成的存储部。

RAM11a 的存储部例如在行方向上被 4 等分，构成区域 A～D。排列转换电路 12，排列转换表示每位有不同加权的图像数据和音乐数据等的各位，并传送给 RAM11a。另外，排列转换电路 13，排列转换表示从 RAM11a 读出的图像数据和音乐数据等的各位。

控制电路 14 具备存储部（例如，ROM）15a、15b。存储部 15a 存储用来选择不良的存储单元存在的行的错误地址。另外，存储部 15b 存储由错误地址选择出的 1 行中的 4 个区域 A～D 中存在不良存储单元的区域（错误模式）。

控制电路 14，具备错误模式选择信号生成电路 16、选择器 17 及排列转换控制信号生成电路 18。

错误模式选择信号生成电路 16 接收地址 a 及存储部 15a 的输出信号（错误模式），当地址 a 和错误地址一致时，输出错误模式选择信号。

选择器 17 根据错误模式选择信号的种类选择存储部 15b 的输出信号（错误模式）并输出。排列转换控制信号生成电路 18 根据从选择器 17 输出的错误模式，向排列转换控制电路 12、13 传送排列转换控制信号 CR。

地址译码器接收地址 a，选择 RAM11a 的 n（n 为自然数）行中的 1 行。

以下，说明有关此存储装置的动作。

首先，在制造时和系统起动时，进行 RAM11a 的数据写入及读出试验，检查在 RAM11a 中是否存在不能记录图像数据或音乐数据的，或记录错了的有缺陷的存储单元。

当在 RAM11a 中存在有缺陷的存储单元的情况下，确认有缺陷

的存储单元的地址，和该存储单元存在的区域。并且，在控制电路14的存储部15a中存储与有缺陷的存储单元的地址有关的数据，在控制电路14的存储部15b中存储与有缺陷的存储单元存在的区域有关的数据。

存储图像数据或音乐数据时，若给出地址a和数据X15～X0，则地址a被输入地址译码器19及错误模式选择信号生成电路16。

地址译码器19译出地址a，选择RAM11a的1行。错误模式选择信号生成电路16比较地址a和存储部15a的错误地址，在两者一致时发生错误模式选择信号。

首先，说明地址a和错误地址不一致的情况。这种情况下，由于不输出错误模式选择信号，因而，选择器17选择表示不存在不良的存储单元的错误模式，将此错误模式传送给排列转换控制信号生成电路18。

排列转换控制信号生成电路18，译出此错误模式，将规定的排列转换控制信号CR传送给排列转换控制电路12、13。

排列转换电路12并不排列转换16位的数据X15～X0，而将数据X15～X0原封不动地传送给RAM11a。数据X15～X0被存储在由地址a选择的1行的各存储单元中。

以下，说明地址a和错误地址一致的情况。这种情况下，由于输出错误模式选择信号，选择器17选择表示存在不良的存储单元的错误模式，将此错误模式传送给排列转换控制信号生成电路18。

排列转换控制信号生成电路18，译出此错误模式，将规定的排列转换控制信号CR传给排列转换电路12、13。当存在有缺陷的存储单元存在于存储MSB侧加权多的位的区域时，为了在该区域存

储LSB侧的位，重新排列电路12排列转换数据X15～X0。

在上述第4实施形态中，说明了仅在RAM11a的4个区域中的1个区域存在不良存储单元的情况，但是，本发明也适用于在RAM11a的4个区域中的1个以上的区域中存在不良的存储单元的情况。

本发明除了半导体存储器外，也可以适用于存储具有各不相同的权重的多位数据的、并且具有由地址指定存储数据的部分的结构的记录媒体，例如叫做硬盘和MO（光磁盘）的存储媒体。

图15是表示本发明第5实施例的存储装置的图。

此存储装置涉及HD（硬盘）、FD（软盘）、CD—RAM，SD—RAM、MO（光磁盘）、PD（相变改写型磁盘）以及MT（磁带）的驱动装置。

在本实施形态中，说明在存储部（HD、FD、CD—RAM、SD—RAM、MO、PD、MT等）中写入在数字音频中的16位的音乐数据或图像数据的情况。

首先，说明此存储装置的结构。

当存储部11的规定的存储区域存在缺陷部分时，排列转换电路12排列转换写入数据X15～X0。写入数据X15～X0具有互不相同的权重，由相互连续的16位构成。

从排列转换电路12输出的写入数据，经由奇偶附加部24输入到调制部25。

在调制部25中，例如，对写入数据进行EFM调制。经EFM调制后的写入数据，被写入存储部11的规定的存储区域。

这时，在预定将规定的位写入存储器11的规定的存储区域的情

况下，当该规定的存储区域存在缺陷部分时，在该规定的存储区域写入具有比规定的位的权重小的权重的位（最适合的是 LSB）。

另外，从存储部 11 读出的读出数据被输入解调部 26。在解调部 26 中例如对读出数据进行 EFM 解调。经 EFM 解调后的读出数据在修正处理部 27 中进行修正处理。

修正处理部 27 的输出数据被输入到排列转换电路 13。排列转换电路 13，分别排列转换相互连续的 16 位，以使从存储部 11 读出的读出数据配置在正确的位置。

排列转换电路 12、13 的动作由控制电路 14 控制。

控制电路 14 接收地址 a，当该地址指定存储部 11 的缺陷部分时，排列转换写入数据或读出数据。

存储部 11 的缺陷部分通过预检查特定，可以使与此缺陷部分有关的信息存储在控制电路 14 内的存储部。

另外，在本实施形态的存储装置中也可以设置检测存储部 11 的缺陷部分的检测电路，根据与具有该检测电路的存储部 11 的缺陷部分有关的信息，排列转换写入数据或读出数据。

在上述的第 1～第 5 实施形态中，排列转换电路 12、13 可以由选择器和移位寄存器等构成。

图 13 表示将移位寄存器用于排列转换电路的情况。另外，图 14 表示图 13 中的移位寄存器 22、23 的动作。

这种情况下，控制电路向移位寄存器 22 传送时钟信号 CK1，向移位寄存器 23 传送时钟信号 CK2。移位寄存器 22、23 对应于时钟信号的数排列转换输入数据（例如 8 位 X7～X0）。

即，当在 RAM11a 中存在不良的存储单元时，移位寄存器 22 总

是排列转换输入数据，以使 LSBXO 存储于不良的存储单元。另外，移位寄存器 23 将从 RAM11a 输出的数据排列转换成正确的顺序后作为输出数据输出。

另外，在上述第 1～第 5 实施形态中，与错误地址和存在不良的存储单元的区域有关的数据被存储在控制电路的存储部中，但是，也可以改变成从外部（在与形成排列转换电路及控制电路的半导体芯片不同的另一半导体芯片上形成的半导体存储器）供给。

如上所述，如果采用本发明的读出·写入装置及使用它的存储装置、以及读出·写入方法，可以得到如下效果。

在将与人的视觉或听觉有关的图像数据和音乐数据等写入存储部的情况下，通过进行数据的排列转换，就可以将由存储单元或扇区的缺陷引起的影响抑制在最小限度。

即，当 RAM、ROM、FD 和 HD 等的存储部的一部分有缺陷时，由排列转换电路排列转换表示图像数据和音乐数据等的各位，以使 LSB（最低位）或 LSB 一侧的位存储在缺陷区域

因而，如图 16 所示，存储在缺陷部分的数据与原本的数据不同，但存储在缺陷部分的数据和原本的数据的偏差可被抑制在最小限度。

另外，此程度的偏差，由于人的视觉或听觉不能察觉，因此，在重放图像数据和音乐数据的等情况下不会感觉到。

另外，由于不需要补救有缺陷的存储单元或回避有缺陷的扇区用的电路，因而可以使电路规模减小。

图 1

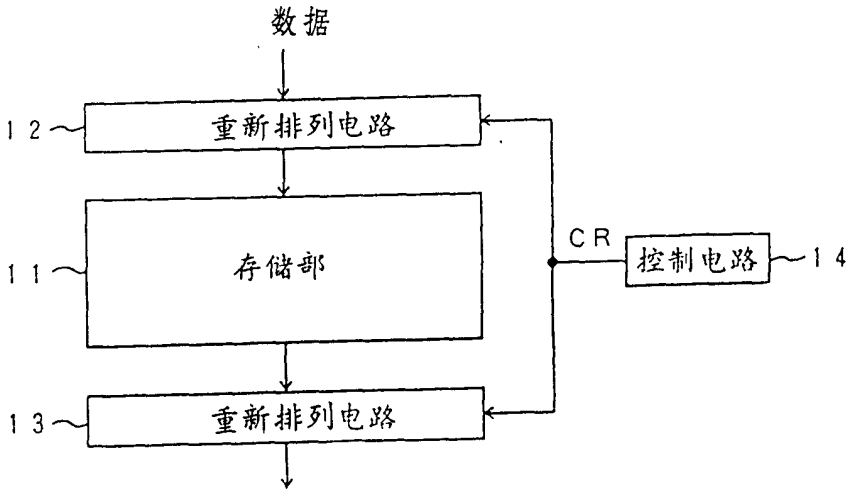

数据
12
重新排列电路
11
存储部
13
重新排列电路
CR
控制电路
14

图 2

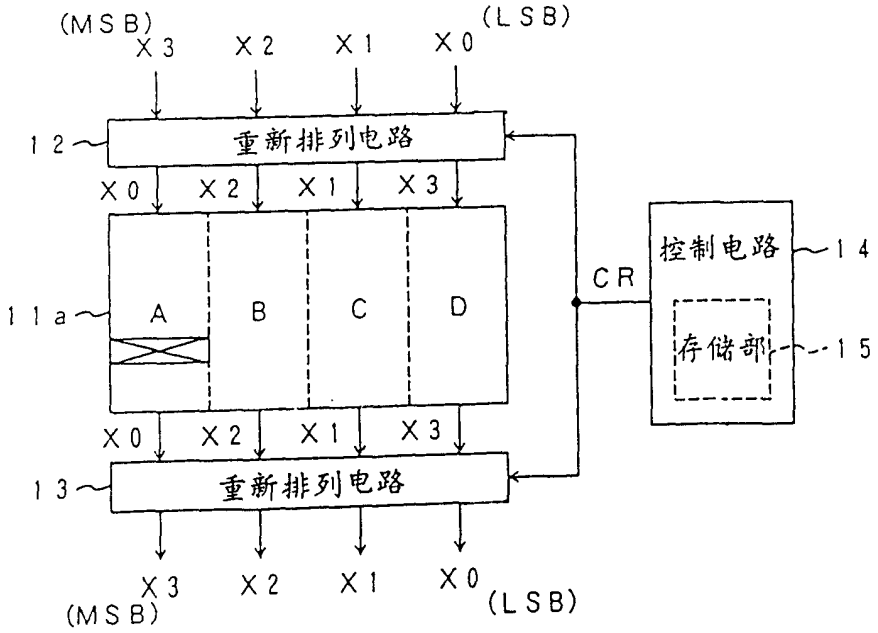

(MSB)
X3
X2
X1
X0
(LSB)
12
重新排列电路
X0
X2
X1
X3
11a
A
B
C
D
X0
X2
X1
X3
13
重新排列电路
X3
X2
X1
X0
(MSB)
(LSB)
CR
控制电路
14
存储部
15

图 3

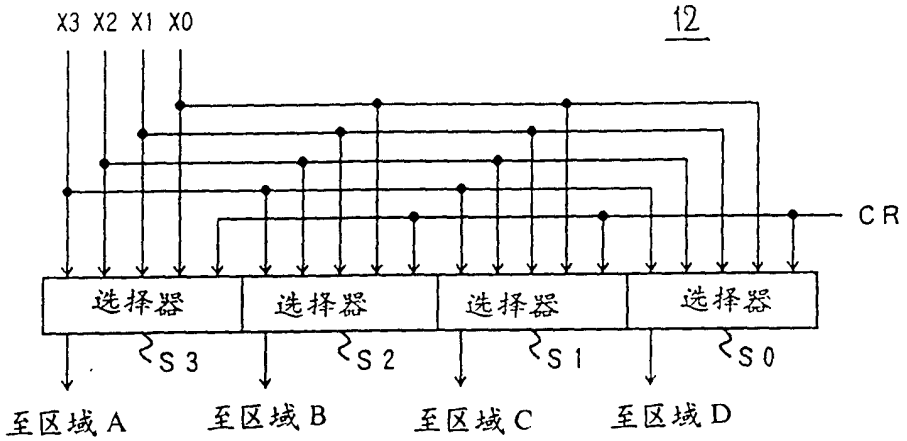

X3 X2 X1 X0
12
CR
选择器
选择器
选择器
选择器
S3
S2
S1
S0
至区域A
至区域B
至区域C
至区域D

图4

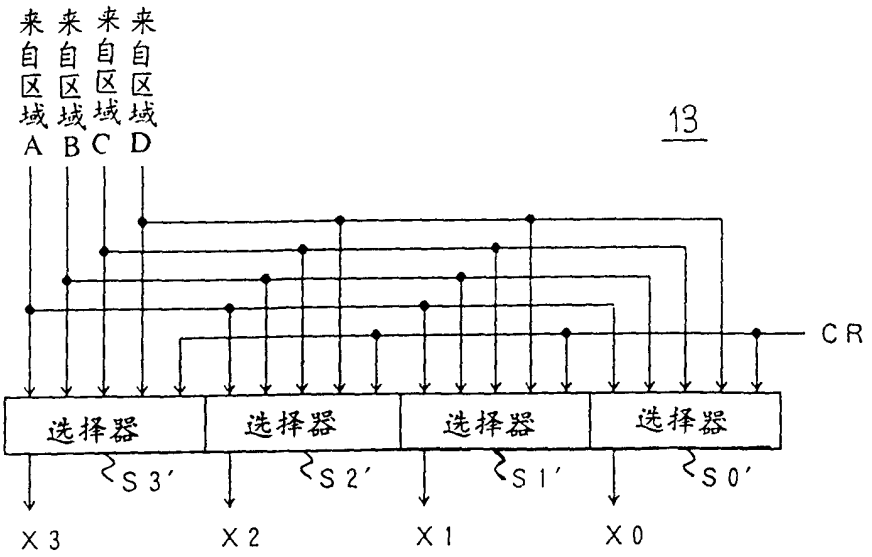

来自区域A
来自区域B
来自区域C
来自区域D
13
CR
选择器
选择器
选择器
选择器
S3′
S2′
S1′
S0′
X3
X2
X1
X0

图 5

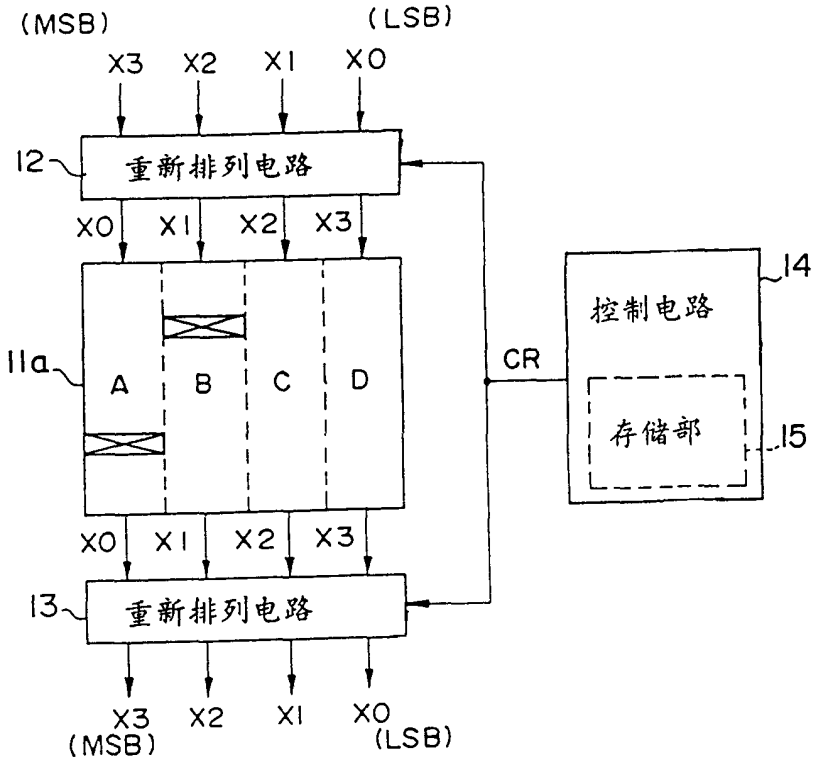

(MSB)
(LSB)
X3 X2 X1 X0
12
重新排列电路
X0 X1 X2 X3
11a
A B C D
CR
控制电路
14
存储部
15
X0 X1 X2 X3
13
重新排列电路
X3 X2 X1 X0
(MSB)
(LSB)

图 6

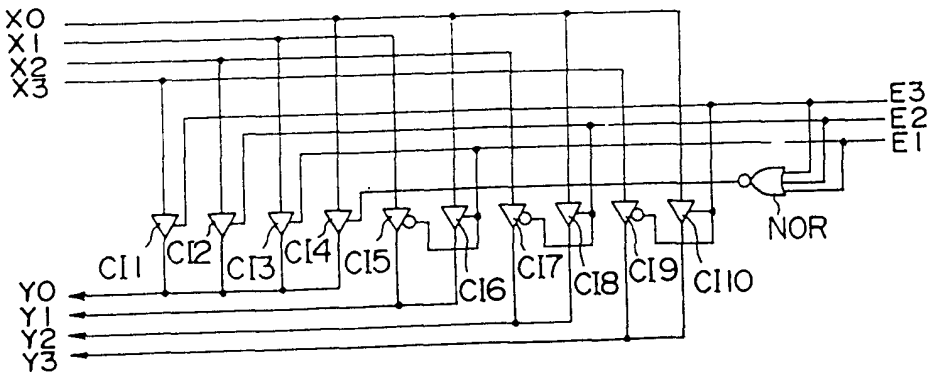

X0
X1
X2
X3
E3
E2
E1
NOR
CI1 CI2 CI3 CI4 CI5 CI6 CI7 CI8 CI9 CI10
Y0
Y1
Y2
Y3

图 7

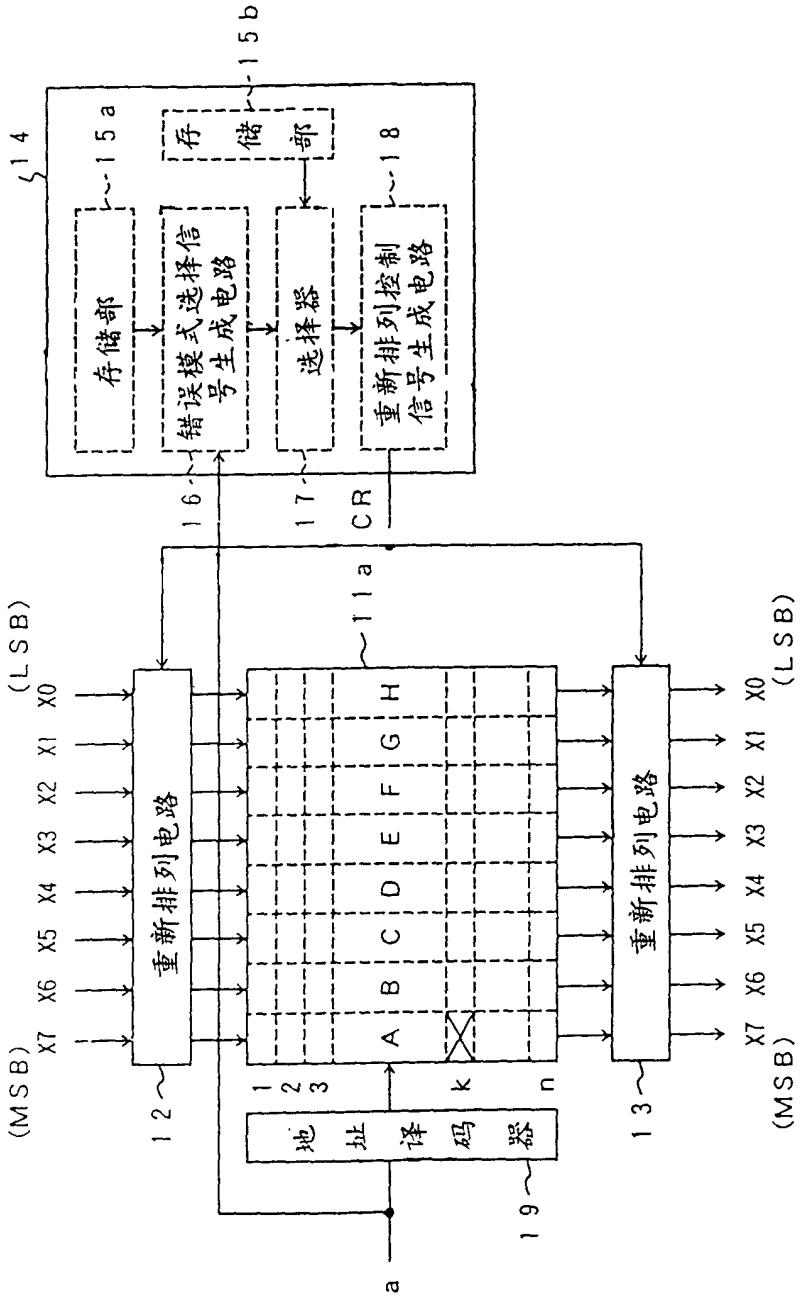
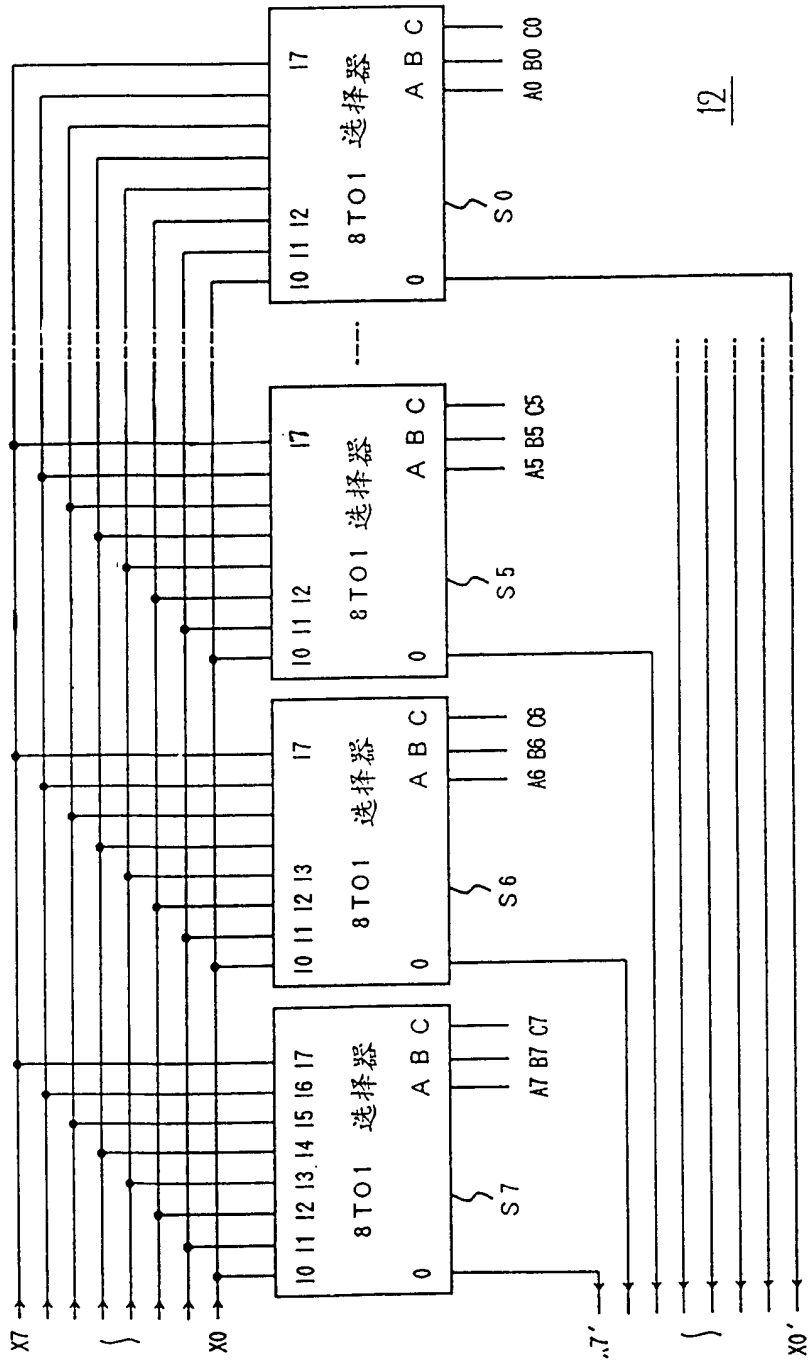

14
15a
存储部
15b
存储部
错误模式选择信号生成电路
选择器
18
重新排列控制信号生成电路
16
17
CR
11a
(LSB)
X0
X1
X2
X3
X4
X5
X6
X7
(MSB)
重新排列电路
12
13
A
B
C
D
E
F
G
H
1
2
3
k
n
地址译码器
19
a

图 8


8TO1 选择器
10 11 12 13 14 15 16 17
A B C
0
S7
A7 B7 C7
10 11 12 13
S6
A6 B6 C6
10 11 12
S5
A5 B5 C5
S0
A0 B0 C0
X7
X0
X7'
X0'
12

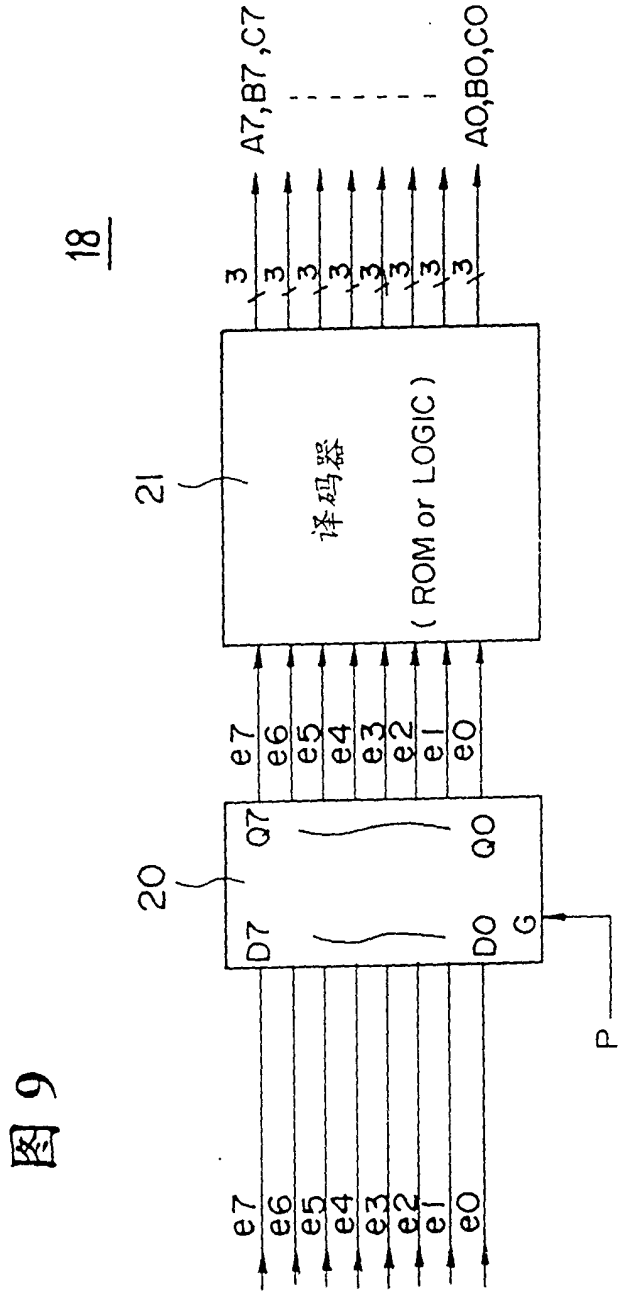

18
21
译码器
(ROM or LOGIC)
20
A7,B7,C7
A0,B0,C0
3
e7
e6
e5
e4
e3
e2
e1
e0
Q7
Q0
D7
D0
G
P

图 9

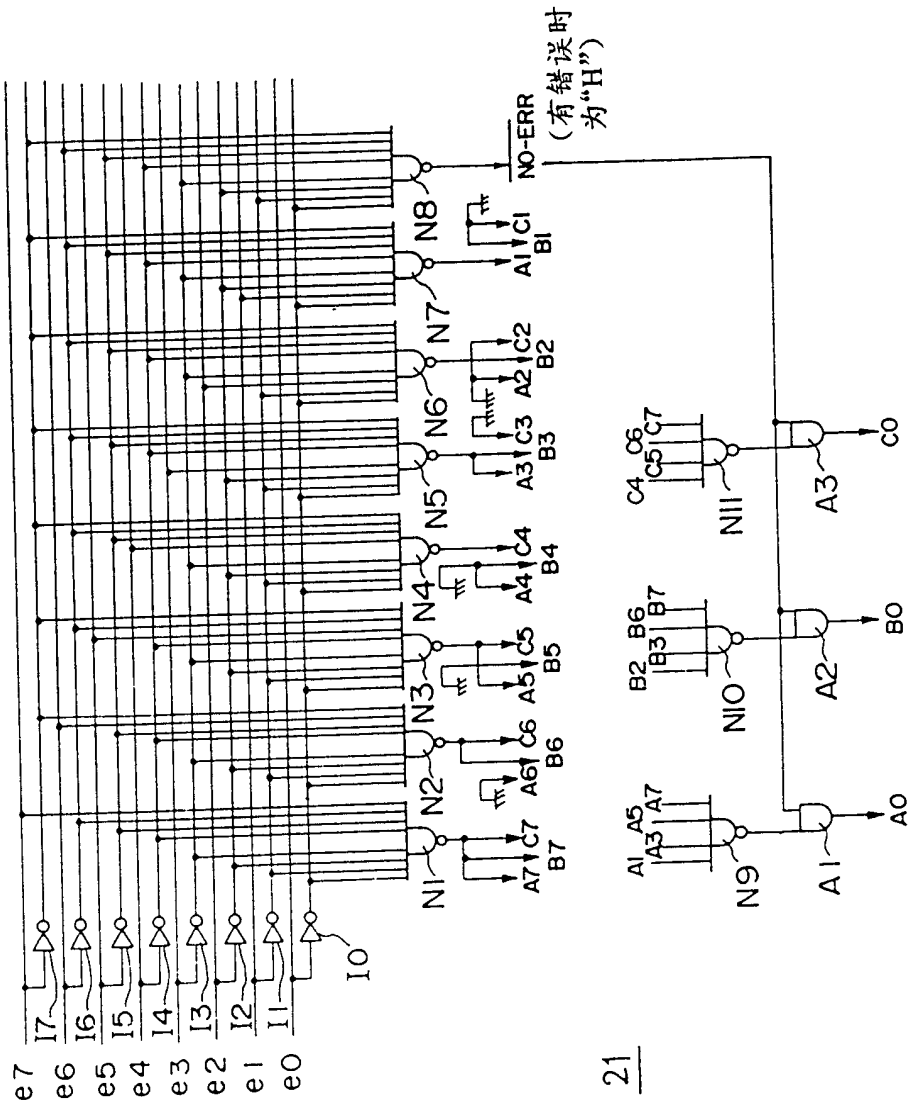

e7
e6
e5
e4
e3
e2
e1
e0
I7
I6
I5
I4
I3
I2
I1
I0
N1
N2
N3
N4
N5
N6
N7
N8
N9
N10
N11
NO-ERR
(有错误时为"H")
A7 C7 B7
A6 C6 B6
A5 C5 B5
A4 C4 B4
A3 C3 B3
A2 C2 B2
A1 C1 B1
A1 A5 A3 A7
B2 B6 B3 B7
C4 C6 C5 C7
A1
A2
A3
C0
B0
A0
21

图 10

图 11

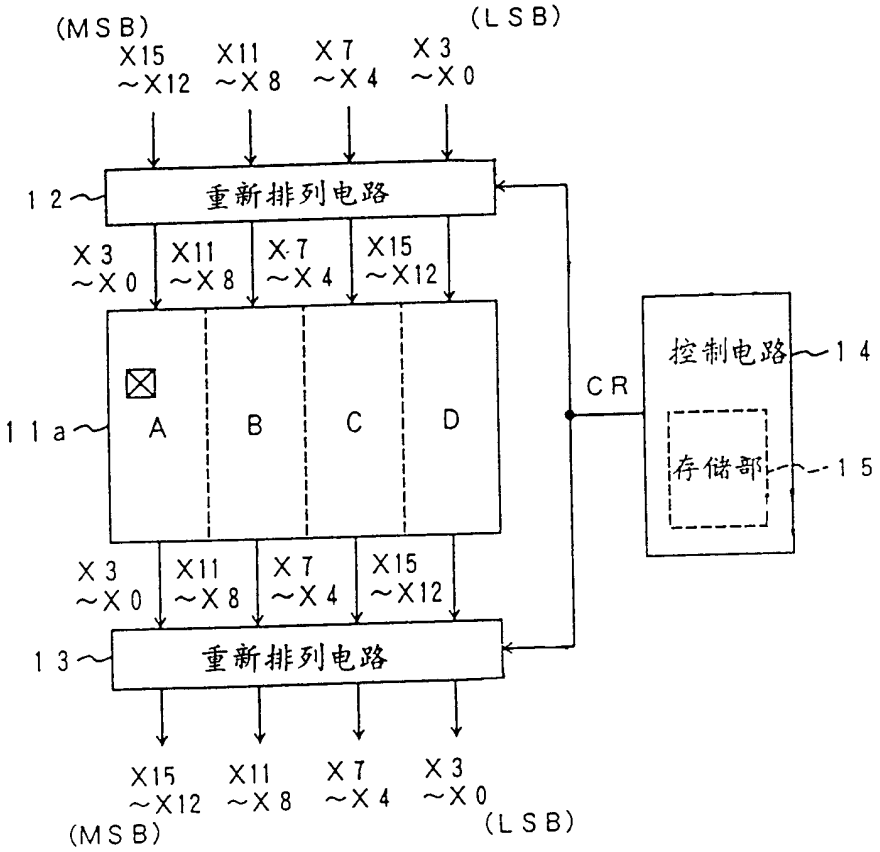

(MSB)
X15 ~X12
X11 ~X8
X7 ~X4
X3 ~X0
(LSB)
12
重新排列电路
X3 ~X0
X11 ~X8
X7 ~X4
X15 ~X12
11a
A
B
C
D
CR
控制电路
14
存储部
15
X3 ~X0
X11 ~X8
X7 ~X4
X15 ~X12
13
重新排列电路
X15 ~X12
X11 ~X8
X7 ~X4
X3 ~X0
(MSB)
(LSB)

图 12

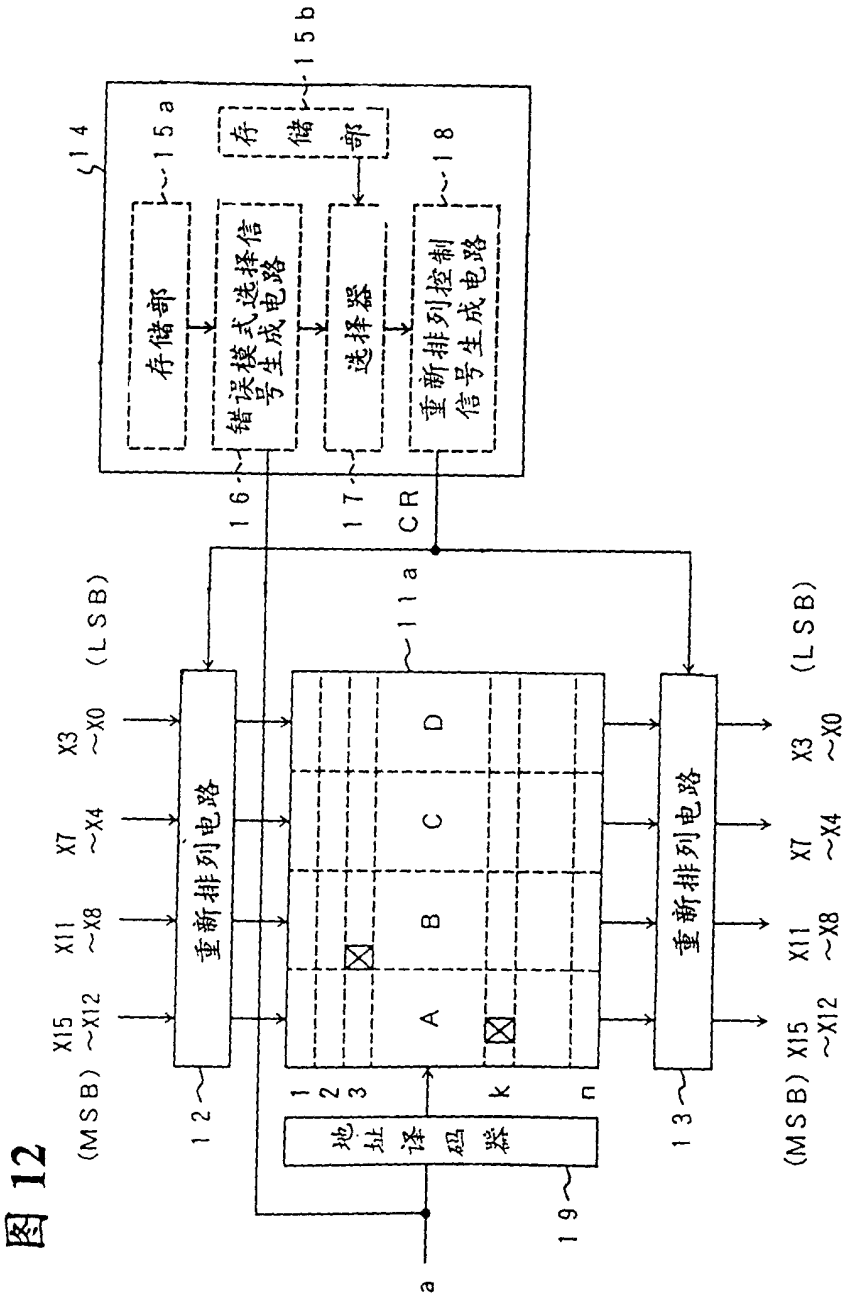

14
15a
存储部
15b
存储部
错误模式选择信号生成电路
选择器
18
重新排列控制信号生成电路
16
17
CR
11a
A
B
C
D
1
2
3
k
n
地址译码器
19
a
12
13
重新排列电路
重新排列电路
X15 ~X12 (MSB)
X11 ~X8
X7 ~X4
X3 ~X0 (LSB)
X15 ~X12 (MSB)
X11 ~X8
X7 ~X4
X3 ~X0 (LSB)

图 13

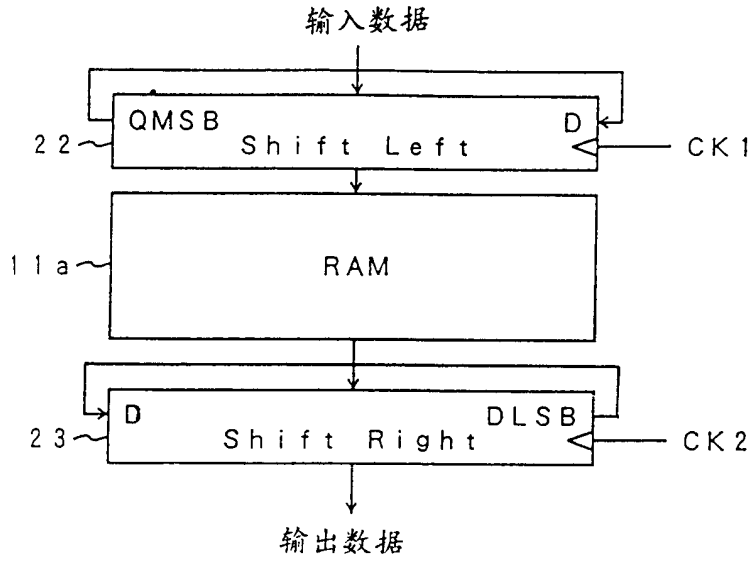

输入数据
QMSB
D
22
Shift Left
CK1
11a
RAM
D
DLSB
23
Shift Right
CK2
输出数据

图 14

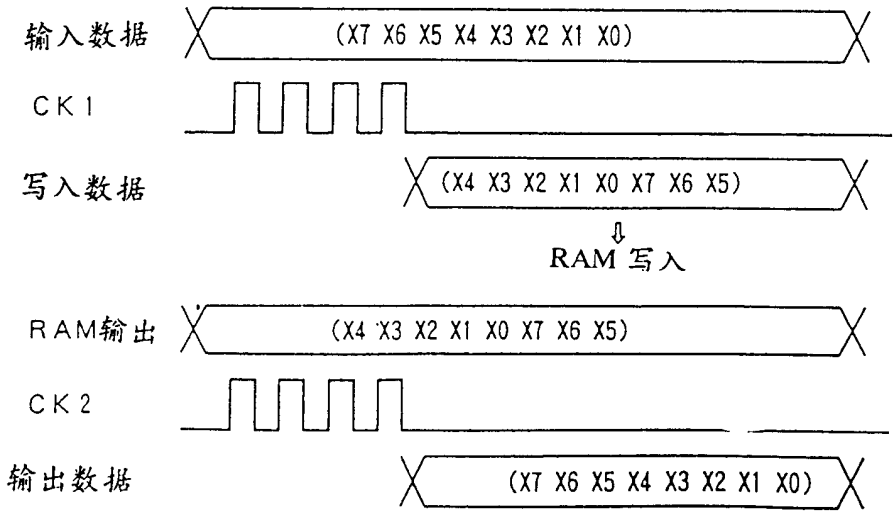

输入数据
(X7 X6 X5 X4 X3 X2 X1 X0)
CK1
写入数据
(X4 X3 X2 X1 X0 X7 X6 X5)
RAM 写入
RAM输出
(X4 X3 X2 X1 X0 X7 X6 X5)
CK2
输出数据
(X7 X6 X5 X4 X3 X2 X1 X0)

图 15

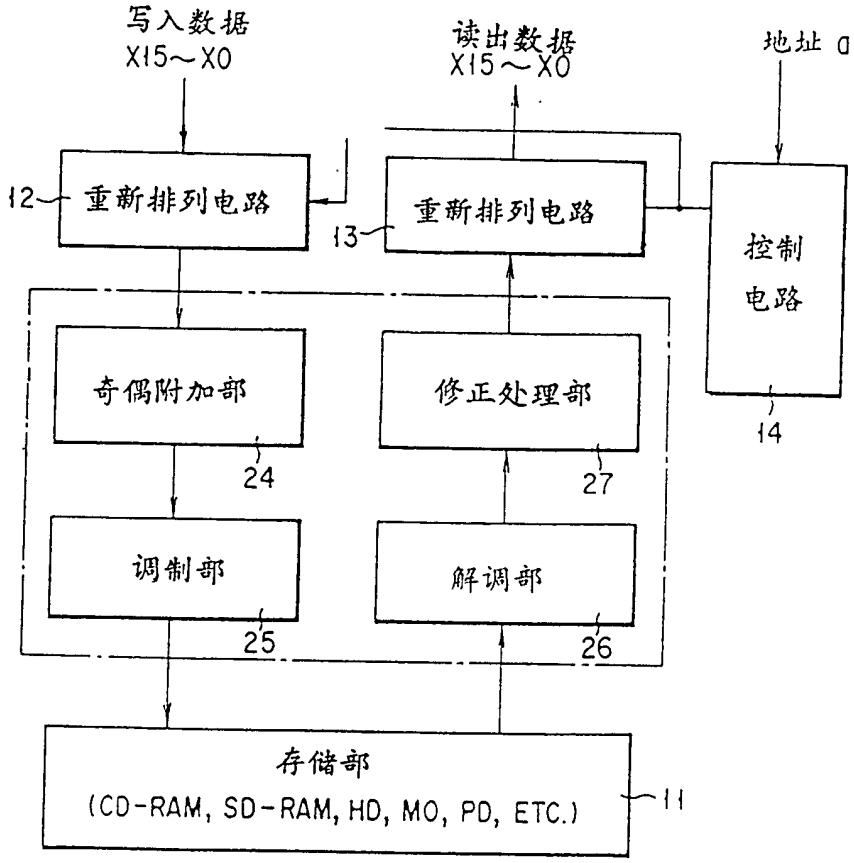

写入数据
X15～X0
读出数据
X15～X0
地址 a
12
重新排列电路
13
重新排列电路
控制
电路
14
奇偶附加部
24
修正处理部
27
调制部
25
解调部
26
存储部
(CD-RAM, SD-RAM, HD, MO, PD, ETC.)
11

图16

