

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-119528

(P2011-119528A)

(43) 公開日 平成23年6月16日(2011.6.16)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/66 (2006.01)	H O 1 L 21/66 N	2 G O O 1
G O 1 N 23/225 (2006.01)	G O 1 N 23/225	4 M 1 O 6

審査請求 未請求 請求項の数 6 O L (全 8 頁)

(21) 出願番号	特願2009-276616 (P2009-276616)	(71) 出願人	000190149
(22) 出願日	平成21年12月4日 (2009. 12. 4)		信越半導体株式会社
			東京都千代田区大手町二丁目6番2号
		(74) 代理人	100102532
			弁理士 好宮 幹夫
		(72) 発明者	佐藤 英樹
			群馬県安中市磯部2丁目13番1号 信越
			半導体株式会社半導体磯部研究所内
		Fターム(参考)	2G001 AA03 BA07 CA03 GA06 HA09
			HA13 KA03 LA11 MA05 RA01
			RA03 RA05 RA20
			4M106 AA01 AA10 BA02 BA05 CB19
			DH12 DH24 DH32 DH55 DH56
			DH57

(54) 【発明の名称】 半導体単結晶基板の結晶欠陥評価方法

(57) 【要約】

【課題】 半導体単結晶基板の結晶欠陥を、高感度に検出し精度良く評価することのできる半導体単結晶基板の結晶欠陥評価方法を提供することを目的としている。

【解決手段】 半導体単結晶基板の結晶欠陥評価方法であって、少なくとも、前記半導体単結晶基板を水素雰囲気下800～1100℃で熱処理した後、該熱処理した半導体単結晶基板の表面に顕在化した結晶欠陥の検出を行うことによって、前記半導体単結晶基板の結晶欠陥の評価を行うことを特徴とする半導体単結晶基板の結晶欠陥評価方法。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

半導体単結晶基板の結晶欠陥評価方法であって、少なくとも、前記半導体単結晶基板を水素雰囲気下 800～1100℃で熱処理した後、該熱処理した半導体単結晶基板の表面に顕在化した結晶欠陥の検出を行うことによって、前記半導体単結晶基板の結晶欠陥の評価を行うことを特徴とする半導体単結晶基板の結晶欠陥評価方法。

【請求項 2】

前記評価する半導体単結晶基板を、低抵抗率のヒ素又はボロンドープシリコンウェーハとすることを特徴とする請求項 1 に記載の半導体単結晶基板の結晶欠陥評価方法。

【請求項 3】

前記評価する半導体単結晶基板の表面は、ポリッシュ又は劈開により鏡面とし、その後前記水素雰囲気下 800～1100℃での熱処理を行い、前記熱処理した半導体単結晶基板の表面に顕在化した結晶欠陥の検出を行うことを特徴とする請求項 1 又は請求項 2 に記載の半導体単結晶基板の結晶欠陥評価方法。

【請求項 4】

前記評価する半導体単結晶基板に前記鏡面を形成した後、洗浄を行い、その後前記熱処理を行うことを特徴とする請求項 3 に記載の半導体単結晶基板の結晶欠陥評価方法。

【請求項 5】

前記顕在化した結晶欠陥を、走査型電子顕微鏡又は表面欠陥検査装置を用いて検出することを特徴とする請求項 1 乃至請求項 4 のいずれか一項に記載の半導体単結晶基板の結晶欠陥評価方法。

【請求項 6】

前記評価する半導体単結晶基板として、エピタキシャル成長用の半導体単結晶基板を評価することを特徴とする請求項 1 乃至請求項 5 のいずれか一項に記載の半導体単結晶基板の結晶欠陥評価方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体単結晶基板の欠陥評価に好適な評価方法である。

【背景技術】

【0002】

近年の半導体素子の高集積化に伴い、半導体単結晶中の結晶欠陥の正確な評価が重要になってきている。

【0003】

半導体単結晶基板の中でも、低抵抗率基板表面やその内部に存在する欠陥は、ケミカルエッチ法（非特許文献 1）や、アングルポリッシュとエッチング法によって顕在化した欠陥を光学顕微鏡により欠陥観察を行う手法、レーザーを使った光学的手法（特許文献 1）などによって観察されてきた。このような手法により観察測定される欠陥像は、表面においてはデバイス歩留りに影響するし、内部の欠陥はシリコンウェーハのゲッタリング能力を示す重要なパラメータであり、開発時及び出荷検査時などの品質データとして重要である。

【0004】

しかし、近年注目されているヒ素やボロン等を高濃度ドープした 5 mΩ・cm 以下といった低抵抗率ウェーハの欠陥については、その欠陥の検出方法が確立されておらず、上記いずれの方法においても検出感度が低く、レーザーを用いた光学的手法においては、レーザー光自身の侵入が妨げられ、観察評価が困難になってきている。

また、ドーパントの種類によっては、ドーパント濃度が高くなるにつれ欠陥サイズが微小となり、検出が困難になることも多く、適切な評価方法が求められてきた。

【0005】

従って、半導体単結晶基板の結晶欠陥を、高感度に検出し精度良く評価することのできる半導体単結晶基板の結晶欠陥評価方法が求められている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開平11-274257号公報

【非特許文献】

【0007】

【非特許文献1】シリコンの科学 第9章第5節 欠陥密度 植村訓之（（株）リアライズ社，1990）

10

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明は、上記事情に鑑みなされたもので、半導体単結晶基板の結晶欠陥を、高感度に検出し精度良く評価することのできる半導体単結晶基板の結晶欠陥評価方法を提供することを目的としている。

【課題を解決するための手段】

【0009】

上記課題を解決するために、本発明によれば、半導体単結晶基板の結晶欠陥評価方法であって、少なくとも、前記半導体単結晶基板を水素雰囲気下800～1100℃で熱処理した後、該熱処理した半導体単結晶基板の表面に顕在化した結晶欠陥の検出を行うことによって、前記半導体単結晶基板の結晶欠陥の評価を行うことを特徴とする半導体単結晶基板の結晶欠陥評価方法を提供する。

20

【0010】

このように、半導体単結晶基板を水素雰囲気下800～1100℃で熱処理することによって、半導体単結晶基板の表面に結晶欠陥をピットとして顕在化させることができるため、この顕在化した結晶欠陥を検出することによって、半導体単結晶基板の結晶欠陥の評価を高感度に、精度良く行うことができる。

【0011】

また、前記評価する半導体単結晶基板を、低抵抗率のヒ素又はボロンドープシリコンウェーハとすることができる。

30

【0012】

このように、本発明の半導体単結晶基板の結晶欠陥の評価方法を用いれば、従来の検出方法では感度が低い為に検出方法が確立されていなかったヒ素又はボロンを高濃度ドープした低抵抗率シリコンウェーハの結晶欠陥も、シリコンウェーハ表面にピットとして顕在化させることができるため、精度良く評価することができる。

【0013】

また、前記評価する半導体単結晶基板の表面は、ポリッシュ又は劈開により鏡面とし、その後前記水素雰囲気下800～1100℃での熱処理を行い、前記熱処理した半導体単結晶基板の表面に顕在化した結晶欠陥の検出を行うことが好ましい。

40

【0014】

このように、評価する半導体結晶基板の表面を、ポリッシュ又は劈開により鏡面とすることによって、半導体基板の表面及び内部のいずれをも、より高感度に結晶欠陥を検出することができる。

【0015】

また、前記評価する半導体単結晶基板に前記鏡面を形成した後、洗浄を行い、その後前記熱処理を行うことが好ましい。

【0016】

このように、半導体単結晶基板に鏡面を形成後に洗浄を行い、その後熱処理を行うことによって、異物の除去をすることができるとともに、評価する半導体単結晶基板表面に存

50

在していた結晶欠陥に加えて、表面直下に存在していた結晶欠陥もピットとして顕在化させることができるため、好ましい。

【0017】

また、前記顕在化した結晶欠陥を、走査型電子顕微鏡又は表面欠陥検査装置を用いて検出することが好ましい。

【0018】

このように、顕在化した結晶欠陥を、走査型電子顕微鏡を用いて検出することによって、結晶欠陥の形状、サイズ、組成、結晶欠陥密度等の評価をすることができ、また、表面欠陥検査装置を用いて検出することによって、結晶欠陥密度や分布を短時間で正確に評価することができる。

10

【0019】

また前記評価する半導体単結晶基板として、エピタキシャル成長用の半導体単結晶基板を評価することができる。

【0020】

本発明を用いることにより、低抵抗率の基板が多く用いられるエピタキシャル成長用の半導体単結晶基板を評価すれば、エピタキシャル成長時に形成されるエピタキシャル欠陥を生む積層欠陥核を顕在化させることができる。このため、本発明により評価され、品質基準を満たした半導体単結晶基板は、エピタキシャル成長用の半導体単結晶基板として有用であり、エピタキシャルウェーハの高品質化に資する。

【発明の効果】

20

【0021】

以上説明したように、本発明の結晶欠陥評価方法を用いれば、半導体単結晶基板の表面に結晶欠陥をピットとして顕在化させることができるため、この顕在化した結晶欠陥を検出することによって、半導体単結晶基板の結晶欠陥の評価を精度良く行うことができる。特に、従来結晶欠陥検出感度が低い為に検出方法が確立されていなかったヒ素又はボロンを高濃度ドーブした低抵抗率シリコンウェーハの結晶欠陥を評価するために本発明は有効である。

【図面の簡単な説明】

【0022】

【図1】本発明の半導体単結晶基板の結晶欠陥評価方法の一例を示した工程フロー図である。

30

【図2】本発明により顕在化させた結晶欠陥の高分解能走査型電子顕微鏡による観察結果である。

【図3】高分解能走査型電子顕微鏡により検出された欠陥像をもとに結晶欠陥密度換算を行った結果である。

【図4】本発明により顕在化させた結晶欠陥のMAGICS M5640（レーザーテック社）を用いて検出された欠陥分布である。

【発明を実施するための形態】

【0023】

以下、本発明についてより具体的に説明する。

40

前述のように、例えば $5\text{ m}\Omega\cdot\text{cm}$ 以下といった低抵抗率基板表面及び内部に存在する結晶欠陥は、ケミカルエッチ法や光学的手法により観察されてきたが、ヒ素やボロン等を高濃度ドーブしたウェーハの結晶欠陥については、結晶欠陥の検出方法が確立されていなかった。従って、半導体単結晶基板の結晶欠陥を高感度に顕在化させることのできる欠陥評価方法が求められていた。

【0024】

そこで、本発明者は、半導体単結晶基板（特に、 $5\text{ m}\Omega\cdot\text{cm}$ 以下の低抵抗率基板）の結晶欠陥を顕在化させることができる結晶欠陥の評価方法について、以下の検討を行った。

そして、本発明者は鋭意検討を重ねたところ、例え低抵抗率の半導体単結晶基板であっ

50

ても水素雰囲気下800～1100℃で熱処理することによって、半導体単結晶基板の表面に結晶欠陥をピットとして顕在化させることができ、評価する半導体単結晶基板の表面を、予めポリッシュ（アングルポリッシュを含む）あるいは劈開しておくことで、熱処理後顕在化した結晶欠陥の検出を行うことによって、半導体単結晶基板の表面のみならず内部の結晶欠陥の評価をも行うことができることを見出した。

【0025】

以下、本発明の半導体単結晶基板の結晶欠陥評価方法について図1を参照して詳細に説明するが、本発明はこれらに限定されるものではない。

【0026】

本発明に係る半導体単結晶基板の結晶欠陥評価方法は、図1に示すように、評価する半導体単結晶基板（図1（A））に、水素雰囲気下800～1100℃の熱処理を行う（図1（D））ことを特徴とする結晶欠陥評価方法である。このように、評価する半導体単結晶基板を、水素雰囲気下800～1100℃で熱処理することにより、半導体単結晶基板の表面に結晶欠陥をピットとして顕在化させることができる。尚、本発明において半導体単結晶基板の表面とは、半導体単結晶基板の主表面だけではなく、例えば後述するような劈開により現れる表面も含まれる。

【0027】

従って、半導体単結晶基板表面のみならず内部に存在していた結晶欠陥を検出することができ、評価する半導体単結晶基板の持つゲッタリング能力などに代表されるウェーハの特性評価を詳細に得ることができる。

【0028】

評価する半導体単結晶基板としては、特に限定されないが、 $5\text{ m}\Omega\cdot\text{cm}$ 以下といった低抵抗率のヒ素又はボロンドープシリコンウェーハを用いることができる。このような従来の検出方法では感度が低い為に検出方法が確立されていなかった低抵抗率のヒ素又はボロンドープシリコンウェーハについても、本発明の結晶欠陥評価方法を用いれば、結晶欠陥を高感度に検出することができ、精度良く評価することができる。

【0029】

また、図1に示すように、図1（D）の水素雰囲気下800～1100℃の熱処理の前に、評価する半導体単結晶基板の表面をポリッシュ（アングルポリッシュを含む）又は劈開により鏡面とすることが好ましい（図1（B））。半導体単結晶基板の表面を、ポリッシュ又は劈開により鏡面とすることで、基板の表面・内部ともにより高感度に結晶欠陥を検出することができる。

【0030】

また、前記評価する半導体単結晶基板に前記鏡面を形成した後、洗浄を行うことが好ましい（図1（C））。

ここで行う洗浄としては、過酸化水素をベースとした、 $\text{H}_2\text{O}/\text{H}_2\text{O}_2/\text{NH}_4\text{OH}$ （SC-1洗浄）、 $\text{H}_2\text{O}/\text{H}_2\text{O}_2/\text{HCl}$ （SC-2洗浄）による2段階洗浄を行うことができる。このような洗浄をすることによって、半導体単結晶基板表面がエッチングされ、確実に異物が除去されるとともに、評価する半導体単結晶基板表面に存在していた結晶欠陥に加えて、表面直下に存在していた結晶欠陥も、熱処理した半導体単結晶基板の表面に顕在化させることができるため、より精度良く半導体単結晶基板の評価をすることができる。また、自然酸化膜除去のためにフッ酸を用いた洗浄も行うことができる。

【0031】

その後、図1（D）の水素雰囲気下800～1100℃の熱処理を行う。使用する熱処理炉については特に限定されず、熱処理条件としては、100% H_2 ガス、又は H_2 を含む N_2 や Ar との混合ガス雰囲気下で行うことができ、熱処理時間は20秒～3時間とすることができるが、これに限られない。

【0032】

水素雰囲気下800～1100℃で熱処理することにより、基板表面もしくは表層の欠陥とその他の領域とのエッチングレートの差を利用し、欠陥部のシリコンに結晶方位に沿

10

20

30

40

50

ったピットが形成されることで、結晶欠陥を高感度に顕在化させることができる。

【0033】

そして、該熱処理した半導体単結晶基板の表面に顕在化した結晶欠陥の検出を行うことによって（図1（E））、前記半導体単結晶基板の結晶欠陥の評価を行うものである（図1（F））。

この顕在化した結晶欠陥は、走査型電子顕微鏡や表面欠陥検査装置等を用いて検出することができる。走査型電子顕微鏡を用いて検出することによって、結晶欠陥の形状、サイズ、組成、結晶欠陥密度等の分析をすることができ、半導体単結晶基板の持つ品質特性を詳細に評価することができる。また、表面欠陥検査装置（例えば、MAGICS、SP1、SP2等）に適合する形状の試料にあっては、このような表面欠陥検査装置を用いることによって、結晶欠陥密度や分布を短時間で正確に分析することができ、ゲッタリング能力等に代表されるウェーハの特性を評価することができる。

10

【0034】

また、本発明の結晶欠陥評価方法を用いて顕在化させた結晶欠陥は、エピタキシャル成長時に積層欠陥核となり、エピタキシャル欠陥を生む可能性が高いことが判った。従って、本発明により評価され、品質基準を満たした半導体単結晶基板は、エピタキシャル成長用の半導体単結晶基板として有用であり、また、本発明の評価方法を用いることによりこの積層欠陥核の原因究明にも有用である。

【実施例】

【0035】

20

以下、実施例と比較例を示して本発明を具体的に説明するが、本発明はこれらに限定されるものではない。

【0036】

（実施例1）

評価する半導体単結晶基板として、直径150mm、抵抗率 $1.5\text{ m}\Omega\cdot\text{cm}$ 、 $<100>$ のN型ヒ素ドーブシリコンウェーハを用いた。

このシリコンウェーハをポリッシュ加工し、シリコンウェーハ表面を鏡面とし、その後SC1洗浄、SC2洗浄、HF洗浄を行った。その後水素雰囲気下900℃で10分間熱処理を施した。

【0037】

30

この熱処理したシリコンウェーハを高分解能走査型電子顕微鏡SU-800（日立製）を用いて観察し、検出された欠陥像を図2に示す。

更に、上記と同様のポリッシュ加工、洗浄を行い、それぞれ水素雰囲気下850℃で60分、水素雰囲気下900℃で10分熱処理を施したN型ヒ素ドーブシリコンウェーハを、高分解能走査型電子顕微鏡SU-800により観察し、検出された欠陥像をもとに欠陥個数を計測し、密度換算したものを図3に示す。

また、上記と同様のポリッシュ加工、洗浄を行い、水素雰囲気下900℃で10分熱処理を施したN型ヒ素ドーブシリコンウェーハをMAGICS M5640（レーザーテック社製）を用いて観察し、検出された欠陥分布を図4に示す。

【0038】

40

図2～図4から明らかなように、評価する半導体単結晶基板を水素雰囲気下で800～1100℃で熱処理することによって、結晶欠陥がピットとして顕在化され、走査型電子顕微鏡や表面欠陥装置等を用いて顕在化した欠陥を高感度に検出することができた。

【0039】

（比較例1）

評価する半導体単結晶基板として、実施例と同様のヒ素ドーブシリコンウェーハを用い、水素雰囲気下での熱処理を行わずに、シリコンウェーハ表面からレーザー光を入射して結晶欠陥による散乱光を検出したところ、感度が低く結晶欠陥の検出をすることができなかった。

【0040】

50

(実施例 2～7、比較例 2～4)

評価する半導体単結晶基板として、直径 150 mm、抵抗率 $1.5 \text{ m}\Omega \cdot \text{cm}$ 、 <100 の N 型ヒ素ドーパシリコンウェーハを用いた。

このシリコンウェーハをポリッシュ加工し、シリコンウェーハ表面を鏡面とし、その後 SC1 洗浄、SC2 洗浄、HF 洗浄を行った。その後水素雰囲気下で下記表 1 の熱処理条件で熱処理を施した。各条件で熱処理した N 型ヒ素ドーパシリコンウェーハを、高分解能走査型電子顕微鏡 SU-800 により観察した結果を表 1 に示す。

【0041】

【表 1】

	0秒	20秒	40秒	10分	20分	60分	180分
比較例2 熱処理なし	×						
比較例3 750℃						×	×
実施例2 800℃				○	○	○	◎
実施例3 850℃			○	○	○	◎	
実施例4 900℃			○	◎	◎	○	
実施例5 950℃		○	◎	○	○		
実施例6 1000℃		○	◎				
実施例7 1100℃		◎	○				
比較例4 1130℃		×	×				

◎ 高密度で観察された
○ 観察された
× 観察されない

【0042】

表 1 により、評価する半導体単結晶基板を水素雰囲気下で 800～1100℃ で熱処理することによって、結晶欠陥がピットとして顕在化され、走査型電子顕微鏡を用いて顕在化した欠陥を高感度に検出することができた。一方、比較例 2～4 では、欠陥を検出することができなかった。

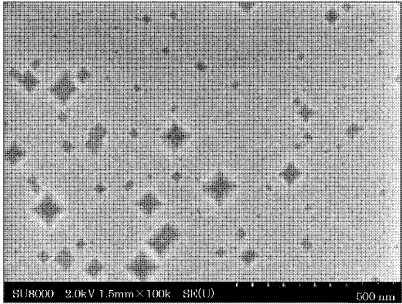
【0043】

なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に含有される。

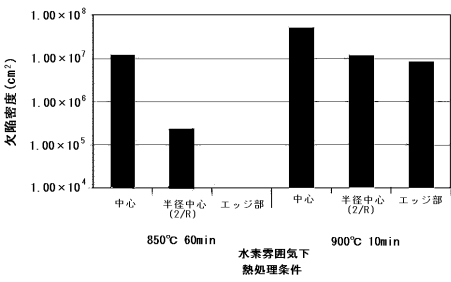
【 図 1 】



【 図 2 】



【 図 3 】



【 図 4 】

