(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年6月16日(16.06.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/124167 A1

(51) 国際特許分類:
G03B 35/08 (2021.01) *H04N 5/369* (2011.01)
H01L 27/146 (2006.01) *G02B 3/00* (2006.01)

(21) 国際出願番号： PCT/JP2021/044166

(22) 国際出願日： 2021年12月1日(01.12.2021)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2020-204154 2020年12月9日(09.12.2020) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

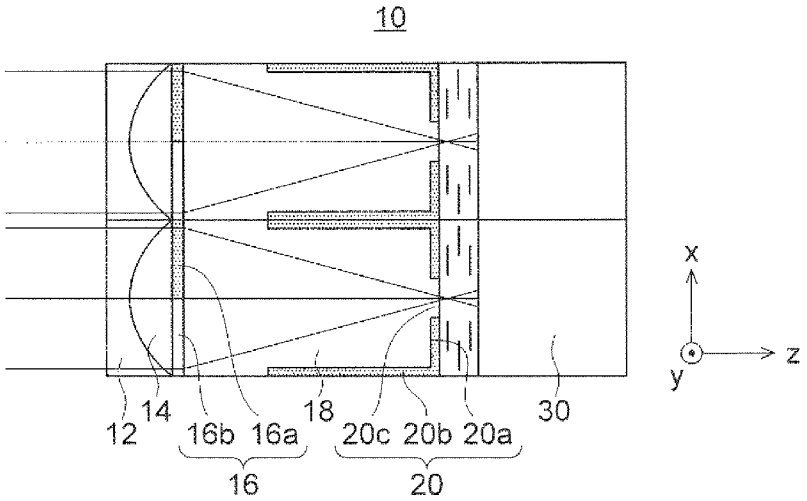
(72) 発明者: 馬場 友彦(**BABA Tomohiko**); 〒2430014 神奈川県厚木市旭町４丁目１４－１ ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 中村 行孝, 外(**NAKAMURA Yukitaka** et al.); 〒1000005 東京都千代田区丸の内１丁目６番６号 日本生命丸の内ビル 協和特許法律事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) **Title:** IMAGING DEVICE AND ELECTRONIC APPARATUS

(54) 発明の名称： 撮像装置および電子機器



(57) **Abstract:** [Problem] To provide an imaging device that has high utilization efficiency of light and that can acquire an image with high image quality, and an electronic apparatus that uses this imaging device. [Solution] An imaging device according to the present disclosure is provided with at least one pixel. The pixel is provided with: a lens section that collects incident light; a phase modulation section that modulates the phase of partial light that has passed through the lens section; a light blocking section that has a pinhole that allows the light the phase of which has been modulated at the phase modulation section and the light the phase of which has not been modulated at the phase modulation section to pass therethrough; and an imaging element that images the light that has passed through the pinhole.

WO 2022/124167 A1

［続葉有］

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約: [課題] 光の利用効率が高く高画質の画像を得ることが可能な撮像装置およびこの撮像装置を用いた電子機器を提供する。 [解決手段] 本開示の撮像装置は、少なくとも1つの画素を備え、前記画素は、入射光を集光するレンズ部と、前記レンズ部を通過した一部の光の位相を変調する位相変調部と、前記位相変調部で位相が変調された光と位相が変調されない光とを通過させるピンホールを有する遮光部と、前記ピンホールを通過した光を撮像する撮像素子と、 を備えている。

明　細　書

発明の名称 ： 撮像装置および電子機器

技術分野

[0001]　本開示の実施形態は、撮像装置および電子機器に関する。

背景技術

[0002]　複数の画素を有する撮像装置（センサ）と、撮像装置の単位画素と同じサイズレベルのマイクロレンズを複数個有するマイクロレンズアレイと、を備えた画像認識システムが知られている。

[0003]　この画像認識システムにおいては、各マイクロンズと対応するセンサとの間に１つまたは２つのピンホールが設けられている。そして、マイクロレンズアレイのうち中央に位置しているマイクロレンズの光軸に対して、周縁側により近いマイクロレンズほど、光軸の傾斜角度を大きくしてくる。これにより、広い画角で被写体像を認識することができる。

先行技術文献

特許文献

[0004] 特許文献1：特許第５４８８９２８号公報

特許文献2：特表２００７－５２０７４３号公報

発明の概要

発明が解決しようとする課題

[0005]　しかし、この画像認識システムにおいては、ピンホールを用いて入射光の範囲を制限しているため、光の利用効率が低い。また、マイクロレンズアレイの周縁に近づくに従って、円形のピンホールを通過した光束の断面が歪んだ楕円になり、ピンホールで所望の画角の光線を選択してセンサアレイに到達させることができず、良質の画質を得ることが難しい。

[0006]　本開示では、光の利用効率が高く高画質の画像を得ることが可能な撮像装置およびこの撮像装置を用いた電子機器を提供する。

課題を解決するための手段

[0007] 本開示の第１態様による撮像装置は、少なくとも１つの画素を備え、前記画素は、

入射光を集光するレンズ部と、前記レンズ部を通過した一部の光の位相を変調する位相変調部と、前記位相変調部で位相が変調された光と位相が変調されない光とを通過させるピンホールを有する遮光部と、前記ピンホールを通過した光を撮像する撮像素子と、を備えている。

[0008] 第１態様による撮像装置において、前記位相変調部は、第１部分と、第２部分とを有し、前記第１部分を通過した光と前記第２部分を通過した光とで、波長の１／２の位相差を生じるように構成されていてもよい。

[0009] 第１態様による撮像装置において、前記位相変調部は、前記第１部分と前記第２部分は実質的に同じ面積を有していてもよい。

[0010] 第１態様による撮像装置において、前記レンズ部よりも被写体側に配置され、被写体光を前記レンズ部に導光する第１導光部を更に備えていてもよい。

[0011] 第１態様による撮像装置において、前記位相変調部と前記遮光部との間に配置され前記位相変調部を通過した光を前記遮光部に導光する第２導光部を更に備えていてもよい。

[0012] 第１態様による撮像装置において、前記遮光部は、前記ピンホールを有し前記位相変調部を通過した光の伝搬方向に交差する方向に配置された第１部材と、前記第１部材の周縁部から前記位相変調部の方向に延び前記第２導光部の側部に配置される第２部材と、を有していてもよい。

[0013] 第２態様による撮像装置は、マトリクス状に配列された複数の画素を備え、各画素は、入射光を集光するレンズ部と、前記レンズ部を通過した光の少なくとも一部を通過させるピンホールを有する遮光部と、前記ピンホールを通過した光を撮像する撮像素子と、を備え、前記複数の画素のうち少なくとも１つの画素は、前記レンズ部を通過した一部の光の位相を変調する位相変調部を有し、前記位相変調部を有する前記画素の前記遮光部は、前記位相変調部で位相が変調された光と変調されない光とを通過させる前記ピンホール

を有する。

[0014] 第２態様による撮像装置において、前記位相変調部は、第１部分と、第２部分とを有し、前記第１部分を通過した光と前記第２部分を通過した光とで、波長の１／２の位相差を生じるように構成されていてもよい。

[0015] 第２態様による撮像装置において、前記位相変調部は、前記第１部分と前記第２部分は実質的に同じ面積を有していてもよい。

[0016] 第２態様による撮像装置において、前記レンズ部よりも被写体側に配置され、被写体光を前記レンズ部に導光する第１導光部と、前記レンズ部と前記遮光部との間に配置され前記レンズ部からの光線を前記遮光部に導光する第２導光部と、を更に備えていてもよい。

[0017] 第２態様による撮像装置において、前記遮光部は、前記ピンホールを有し前記位相変調部を通過した光の伝搬方向に交差する方向に配置された第１部材と、前記第１部材の周縁部から前記位相変調部の方向に延び前記第２導光部の側部に配置されていてもよい。

[0018] 第２態様による撮像装置において、前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、前記第１乃至第３画素は前記位相変調部を有し、前記第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される色フィルタを有していてもよい。

[0019] 第２態様による撮像装置において、前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、前記第１乃至第２画素は前記位相変調部を有し、前記第３乃至第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される異なる色フィルタを有していてもよい。

[0020] 第２態様による撮像装置において、前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、前記第１画素は前記位相変調部を有し、前記第２乃至第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される互いに異な

る色フィルタを有していてもよい。

[0021] 第２態様による撮像装置において、前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、前記第１画素は前記位相変調部を有し、前記第２乃至第３画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される同色の第１色フィルタを有し、前記第４画素は、前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される前記第１色フィルタと異なる色の第２色フィルタを有していてもよい。

[0022] 第２態様による撮像装置において、前記複数の画素と被写体との間に配置され、前記被写体からの光を前記複数の画素に集光する光学部材を更に備えていてもよい。

[0023] 第２態様による撮像装置において。前記光学部材は凸レンズであってもよい。

[0024] 第２態様による撮像装置において、前記光学部材はフレネルレンズであってもよい。

[0025] 第２態様による撮像装置において、前記光学部材はホログラムであってもよい。

[0026] 第３態様による電子機器は、撮像装置と、前記撮像装置で撮像された画素信号に基づいて信号処理を行う信号処理部と、を備え、前記撮像装置は、マトリクス状に配列された複数の画素を備え、各画素は、入射光を集光するレンズ部と、前記レンズ群を通過した光の少なくとも一部を通過させるピンホールを有する遮光部と、前記ピンホールを通過した光を撮像する撮像素子と、を備え、前記複数の画素のうち少なくとも１つの画素は、前記レンズ部を通過した一部の光の位相を変調する位相変調部を有し、

前記位相変調部を有する前記画素の前記遮光部は、前記位相変調部で位相が変調された光と変調されない光とを通過させる前記ピンホールを有する。

図面の簡単な説明

[0027] [図1]第１実施形態による撮像装置における画素の構成を示す断面図。

[図2]第１実施形態の撮像装置における画素の位相変調部を示す平面図。

[図3]第１実施形態の撮像装置の効果を説明する図。

[図4]第１実施形態の撮像装置の構成を示す回路図。

[図5]第１実施形態の一変形例による撮像装置における画素の位相変調部を示す平面図。

[図6]第２実施形態による撮像装置の画素配列を示す図。

[図7]第２実施形態の第１変形例による撮像装置の画素配列を示す図。

[図8]第２実施形態の第２変形例による撮像装置の画素配列を示す図。

[図9]第２実施形態の第３変形例による撮像装置の画素配列を示す図。

[図10]第３実施形態による撮像装置を示す図。

[図11]第３実施形態の第１変形例による撮像装置の光学部材の一例を示す断面図。

[図12]図１２Ａおよび図１２Ｂはそれぞれ、第３実施形態の第１変形例による撮像装置の光学部材の一例を示す断面図および上面図。

[図13]第４実施形態による電子機器の構成を示す図。

[図14]第５実施形態による撮像装置の構成を示す断面図。

[図15]第６実施形態による撮像装置の製造工程を示す断面図。

[図16]第６実施形態による撮像装置の製造工程を示す断面図。

[図17]第６実施形態による撮像装置の製造工程を示す断面図。

[図18]第６実施形態による撮像装置の製造工程を示す断面図。

[図19]第６実施形態による撮像装置の製造工程を示す断面図。

[図20]第６実施形態による撮像装置の製造工程を示す断面図。

[図21]第６実施形態による撮像装置の製造工程を示す断面図。

[図22]第６実施形態による撮像装置の製造工程を示す断面図。

[図23]第６実施形態による撮像装置の製造工程を示す断面図。

[図24]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図25]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面

図。

[図26]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図27]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図28]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図29]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図30]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図31]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図32]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図33]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図34]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図35]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図36]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図37]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

[図38]第３乃至第４実施形態に用いられるホログラムの製造工程を示す断面図。

発明を実施するための形態

[0028] 本開示の実施形態について図面を参照して説明する。以下の実施形態では、撮像装置および電子機器の構成部分を主に説明するが、撮像装置および電子機器には、図示又は説明されていない構成部分や機能が存在しうる。以下の説明は、図示又は説明されていない構成部分や機能を除外するものではない。

[0029] また、以下の説明で参照される図面は、本開示の実施形態の説明と、その理解を促すための図面であり、分かり易くするために、図中に示される形状、寸法、比などは実際と異なる場合がある。

[0030] （第１実施形態）

第１実施形態による撮像装置について図１乃至図５を参照して説明する。第１実施形態の撮像装置はイメージセンサであって、マトリクス状に配列された複数の画素を有する画素アレイを備えている。図１は、一方向に配列された画素の断面図である。図１では、複数（例えば２個）の画素１０がｘ方向に配列されているが、ｙ方向に図示しない複数の画素が配列されていてもよい。すなわち、ｍ、ｎを正の整数とした場合に、画素アレイは、画素１０がｍ行×ｎ列のマトリクス状に配列されていてもよい。なお、ｚ方向は図示しない被写体からの光が伝播する方向である。

[0031] 各画素１０は、導光部１２と、レンズ部１４と、位相変調部１６と、導光部１８と、遮光部２０と、撮像素子３０と、を備えている。

[0032] 導光部１２は、図示しない被写体と撮像素子３０との間に配置され、被写体からの光をレンズ部１４に伝播する。この導光部１２は可視光が透過する材料で構成され、例えばナトリウムのＤ線（以下、単にＤ線とも云う）の屈折率が１．５５の材料が用いられる。

[0033] レンズ部１４は導光部１２と撮像素子３０との間に配置され、導光部１２を伝播してきた光を位相変調部１６に伝播する。このレンズ部１４として、例えば凸形状のマイクロレンズを有し、このマイクロレンズは、例えばＤ線の屈折率が１．９となっている。

[0034] 位相変調部１６は、レンズ部１４と撮像素子３０との間に配置され、レン

ズ部１４から伝播されてきた光を、位相差（例えば可視光の波長λの半波長の位相差）を有する２つの光に分離し、導光部１８に伝播する。この位相変調部１６は、例えば図２に示すように、２つの部分１６ａ、１６ｂに分けられ、部分１６ａは例えばＤ線の屈折率が１．９の透明体の材料で構成し、部分１６ｂは例えばＤ線の屈折率が１．５５の透明材料で構成し、それぞれの厚さ（ｚ方向の長さ）が例えば０．７８５７μｍの透明材料が用いられる。図２において、被写体から見たときの部分１６ａの面積と部分１６ｂの面積は実質的に等しい。すなわち、部分１６ａの面積と部分１６ｂの面積との差は製造誤差範囲内にあること意味する。

[0035] この構成により、部分１６ａと部分１６ｂを透過した光に１／２波長の位相差が生じる。なお、図２は。位相変調部１６を被写体からみた平面図である。図２において、円形の実線は、レンズ部１４を通過した光線束の範囲を示している。

[0036] 導光部１８は位相変調部１６と撮像素子３０との間に配置され、位相変調部１６からの光を遮光部２０に伝播する。この導光部１８は導光部１２と同様に、可視光が透過する材料で構成され、例えばＤ線の屈折率が１．５５の材料が用いられる。

[0037] 遮光部２０は、導光部１８と撮像素子３０との間に配置され、撮像素子３０に対向する導光部１８の面に設けられた部分２０ａと、導光部１８の側面（ｚ方向に平行な面）の一部に設けられた部分２０ｂとを、備えている。部分２０ａは、レンズ部１４からマイクロレンズの実質的焦点距離離れた位置に配置され、中央にピンホール２０ｃが設けられている。ここで、「実質的焦点距離」とは、マイクロレンズの製造誤差の範囲内の焦点距離であることを意味する。なお、マイクロレンズの焦点距離は、０．０００３ｍｍより大きく３ｍｍよりも小さいことが好ましい。また、ピンホールの直径は０．１μｍより大きく２μｍよりも小さいことが好ましい。

[0038] 部分２０ｂは導光部１８の側面の撮像素子３０側に設けられ、導光部１８の側面から光が他の画素に伝播するのを防止する。すなわち、遮光部２０は

、レンズ部１４によって位相変調部１６および導光部１８を介して集光された光線を、ピンホール２０ｃを通して撮像素子３０に伝播するとともに、部分２０ｂによって光が隣接する画素に伝播しクロストークが生じることを防止する。すなわち、部分２０ａ、２０ｂは可視光を吸収する材料で構成される。

[0039] 撮像素子３０は、ＣＣＤ（Charge Coupled Device）またはＣＭＯＳイメージセンサ素子を備えている。

[0040] 各画素１０において、導光部１２，レンズ部１４、位相変調部１６、導光部１８、および遮光部２０からなる光学系の光軸は、撮像素子３０のほぼ中心を通る。

[0041] 本実施形態においては、位相変調部１６が設けられ、この位相変調部１６は、部分１６ａと部分１６ｂによって位相変調部１６を通過する光を半波長の位相差を有する２つの光に分離する。これにより、被写体が細胞などの透明に近いものをより見え易くすることが可能になる。このことについて図３を参照して以下に説明する。例えば。図３に示すように被写体４０として、断面が台形形状で透明に近いものとし、撮像素子と反対側から被写体４０に光が入射する場合、すなわち台形の下辺側から光が被写体４０に入射し上辺側から画素に出射する場合を考える。２本の光線がペアとなり、同一の画素の撮像素子で光電変換されると仮定する。２本の光線のうち１本は位相変調部１６の部分１６ａの面積中心を通過する光を表し、他の１本は位相変調部１６の部分１６ｂの面積中心を通過する光を表す。

[0042] 図３に示す光線４２ａ、４２ｂは被写体４０を通過しないので、２本の光線４２ａ、４２ｂに位相差は生じない。このため、位相変調部１６の部分１６ａを通過した光線４２ａと部分１６ｂを通過した光線４２ｂは対応する撮像素子において位相差が打ち消され、位相差が無い場合と同じ画像が得られる。図３に示す光線４４ａ、４４ｂは被写体４０の台形形状の下辺および上辺を透過しているので、透過後の光線４４ａ、４４ｂに位相差が生じず、光線４２ａ、４２ｂの場合と同様に、対応する撮像素子において位相差が打ち

消され、位相差が無い場合と同じ画像が得られる。図３に示す光線４６ａ、４６ｂは被写体４０の斜辺の異なる位置を通過しているため、位相差がある。このため、位相変調部１６の部分１６ａの面積中心を通過した光線と、位相変調部１６の部分１６ｂの面積中心を通過した光線とで位相差が異なり、対応する撮像素子で位相差が打ち消されず、位相差がある画像が得られる。すなわち、微分干渉コントラストを有する画像を得ることが可能となり、高画質の画像を得ることができる。

[0043] なお、第１実施形態では、位相変調部１６は、部分１６ａと部分１６ｂがｘ方向に分けられて配置されているので、画像のコントラストはｘ方向に沿って生じ、得られた画像は、ｘ方向から見た３次元画像のようになる。

[0044] 本実施形態では、マイクロレンズからなるレンズ部１４を用いて遮光部２０のピンホール２０ｃに集光しているため、光の利用効率を高めることができる。また、導光部１８の側面の一部が遮光部２０の部分２０ｂによって覆われているため、クロストークを抑制することが可能になるとともに光の利用効率を更に高めることができる。

[0045] 本実施形態の撮像装置の全体の構成を図４に示す。この実施形態の撮像装置２５０は、画素領域２５１と、画素駆動線２５２と、垂直信号線２５３と、垂直駆動部２５４と、カラム処理部２５５と、水平駆動部２５６と、システム制御部２５７と、信号処理部２５８と、メモリ部２５９と、を備えている。これらが図示せぬシリコン基板等の半導体基板（チップ）に形成されている。なお、画素領域２５１を第１半導体基板からなるセンサチップに形成され、画素駆動線２５２、垂直信号線２５３、垂直駆動部２５４、カラム処理部２５５、水平駆動部２５６、システム制御部２５７、信号処理部２５８、およびメモリ部２５９を第２半導体基板からなる回路チップに形成し、これらのチップを貼り合わせてもよい。

[0046] 画素領域２５１には、図１で説明した画素１０が２次元配列された画素アレイであって、光信号を電気信号に変換して撮像を行う。この画素領域２５１には画素に対して２行ごとに画素駆動線２５２が設けられ、２列ごとに垂

直信号線２５３が設けられている。

[0047] 垂直駆動部２５４は、シフトレジスタやアドレスデコーダなどによって構成され、画素領域２５１の各撮像素子に蓄積された電荷に対応する画素信号が、奇数列、偶数列の順に行単位で上から順に読み出されるように、画素駆動線２５２に駆動信号を供給する。

[0048] カラム処理部２５５は、画素領域２５１の画素の２列ごとに信号処理回路を有する。カラム処理部２５５の各信号処理回路は、対応する画素から読み出され、垂直信号線２５３を通して供給される画素信号に対して、Ａ／Ｄ変換処理、相関二重サンプリング（ＣＤＳ（Correlated Double Sampling））処理等の信号処理を行う。カラム処理部２５５は信号処理後の画素信号を一時的に保持する。

[0049] 水平駆動部２５６は、シフトレジスタやアドレスデコーダなどによって構成され、カラム処理部２５５の信号処理回路を順番に選択する。これにより、カラム処理部２５５の各信号処理回路で信号処理された画素信号が順番に信号処理部２５８に出力される。

[0050] システム制御部２５７は、各種のタイミング信号を生成するタイミングジェネレータ等で構成され、タイミングジェネレータで生成された各種のタイミング信号を基に垂直駆動部２５４、カラム処理部２５５、および水平駆動部２５６を制御する。

信号処理部２５８は、カラム処理部から出力される画素信号に対して種々の信号処理を行う。このとき、信号処理部２５８は、必要に応じて信号処理の途中結果などをメモリ部２５９に格納し、必要なタイミングで参照する。信号処理部２５８は、信号処理後の画素信号を出力する。

[0051] メモリ部２５９は、ＤＲＡＭ（Dynamic Random Access Memory）やＳＲＡＭ（Static Random Access Memory）などにより構成される。

[0052] 以上説明したことにより、本実施形態によれば、光の利用効率が高く高画質の画像を得ることが可能な撮像装置を提供することができる。

[0053] （変形例）

第１実施形態では、得られた画像はｘ方向にコントラストが生じるため、被写体のｘ方向の厚さの違いを見ることができる。しかし、被写体のｙ方向の厚みの違いを得ることは難しい。

[0054] そこで、第１実施形態の変形例として、第１実施形態の撮像装置において、図２に示す位相変調部１６を図５に示す位相変調部１６Ａを用いることにより、被写体のｘ方向およびｙ方向の厚みの違いを見ることができる。この位相変調部１６Ａは、ｘ方向に２分割およびｙ方向に２分割された領域のうち１つの対角線上に位置する２つの領域に部分１６ａが配置され、他方の対角線上に位置する２つの領域に部分１６ｂが配置された構成を有している。図５においても部分１６ａと部分１６ｂとの面積は実質的に等しい。

[0055] 例として、撮像装置の全ての画素において、特定の波長（例えば９４０ｎｍ）が入射される場合に、各画素の位相変調部１６Ａの部分１６ａとして上記特定の波長の１／２波長位相板を用いることができる。

[0056] この変形例も第１実施形態と同様に、光の利用効率が高く高画質の画像を得ることが可能な撮像装置を提供することができる。

[0057] （第２実施形態）

第２実施形態による撮像装置について図６を参照して説明する。第１実施形態は単色画像が得られる撮像装置であったが、第２実施形態は、カラー画像が得られる撮像装置である。

[0058] 図６は、第２実施形態の撮像装置の画素配列を示す図である。４行４列に配置された画素10_{11}～10_{44}に対して、２行２列に配置された４個の画素を１単位とする画素群とし、第１乃至第４画素群に分割する。例えば、第１画素群は画素10_{11}、10_{12}、10_{21}，10_{22}から構成され、第２画素群は画素10_{13}、10_{14}、10_{23}、10_{24}から構成され、第３画素群は画素10_{31}、10_{32}、10_{41}、10_{42}から構成され、第４画素群は画素10_{33}、10_{34}、10_{43}、10_{44}から構成される。

[0059] この第２実施形態においては、第１画素群の４つの画素10_{11}、10_{12}、10_{21}，10_{22}のうちの１つの画素（例えば画素10_{11}）を赤色画素（以下

、Ｒ画素とも云う）とし、他の画素を微分干渉画素（以下、Ｄ画素とも云う）とする。

[0060] 第２画素群の４つの画素$１０_{１３}$、$１０_{１４}$、$１０_{２３}$、$１０_{２４}$のうちの１つの画素（例えば、画素$１０_{１３}$）を緑色画素（以下、Ｇ画素とも云う）とし、他の画素をＤ画素とする。

[0061] 第３画素群の４つの画素$１０_{３１}$、$１０_{３２}$、$１０_{４１}$、$１０_{４２}$のうちの１つの画素（例えば画素$１０_{３１}$）をＧ画素とし、他の画素をＤ画素とする。

[0062] 第４画素群の４つの画素$１０_{３３}$、$１０_{３４}$、$１０_{４３}$、$１０_{４４}$のうちの１つの画素（例えば画素$１０_{３３}$）を青色画素（以下、Ｂ画素とも云う）とし、他の画素をＤ画素とする。

[0063] Ｄ画素は図１に示す画素１０と同じ構成を有しており、位相変調部として図２に示す位相変調部１６または図５に示す位相変調部１６Ａが用いられる。なお、第２実施形態においては、第１画素群のＤ画素は位相変調部１６ＡとしてＲ色の半波長位相板が用いられ、第２画素群のＤ画素は位相変調部１６ＡとしてＧ色の半波長位相板が用いられ、第３画素群のＤ画素は位相変調部１６ＡとしてＧ色の半波長位相板が用いられ、第４画素群のＤ画素は位相変調部１６ＡとしてＢ色の半波長位相板が用いられる。

[0064] Ｒ画素は図１に示す画素１０の位相変調部１６を赤色フィルタに置き換え、Ｇ画素は図１に示す画素１０の位相変調部１６を緑色フィルタに置き換え、Ｂ画素は図１に示す画素１０の位相変調部１６をＢ色フィルタに置き換えた構成を有している。このような構成にすることにより、第１乃至第４画素群を色再現の１単位としてみると、ベイヤー配列となり、カラー画像を得ることができる。

[0065] また、各画素群には１つの色画素と残りの３つのＤ画素が設けられ、これらの３つのＤ画素は色画素の色の半波長板を備えているので、上記色が強調された画像を得ることができる。

[0066] この第２実施形態も、光の利用効率が高く高画質のカラー画像を得ることができる。

[0067] （第１変形例）

第２実施形態の第１変形例による撮像装置について図７を参照して説明する。図７は、第２実施形態の第１変形例による撮像装置の画素配列を示す図である。第２実施形態と同様に、４行４列に配置された画素10_{11}～10_{44}に対して、２行２列に配置された４個の画素を１単位とする画素群とし、第１乃至第４画素群に分割する。例えば、第１画素群は画素10_{11}、10_{12}、10_{21}，10_{22}から構成され、第２画素群は画素10_{13}、10_{14}、10_{23}、10_{24}から構成され、第３画素群は画素10_{31}、10_{32}、10_{41}、10_{42}から構成され、第４画素群は画素10_{33}、10_{34}、10_{43}、10_{44}から構成される。

[0068] この第２実施形態の第１変形例においては、第１画素群の４つの画素10_{11}、10_{12}、10_{21}，10_{22}のうちの１つの画素（例えば画素10_{11}）をＧ画素とするとともに、他の１つの画素（例えば画素10_{22}）をＢ画素とし、残りの２つの画素をＤ画素とする。これらのＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0069] 第２画素群の４つの画素10_{13}、10_{14}、10_{23}、10_{24}のうちの１つの画素（例えば画素10_{13}）をＧ画素とし、他の１つの画素（例えば画素10_{24}）Ｒ画素とし、残りの２つの画素をＤ画素とする。これらのＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0070] 第３画素群の４つの画素10_{31}、10_{32}、10_{41}、10_{42}のうちの１つの画素（例えば画素10_{31}）をＧ画素とし、他の１つの画素（例えば画素10_{42}）をＲ画素とし、残りの２つ画素をＤ画素とする。これらのＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0071] 第４画素群の４つの画素10_{33}、10_{34}、10_{43}、10_{44}のうちの１つの画素（例えば画素10_{33}）をＧ画素とし、他の１つの画素（例えば画素10_{44}）をＢ画素とし、残りの２つ画素をＤ画素とする。これらのＤ画素は、位相変調部１６ＡとしてＢ色の半波長位相板が用いられる。

[0072] この第１変形例においては、第１乃至第４画素群の各Ｄ画素には、位相変

調部１６ＡとしてＢ色の半波長位相板が用いられるので、Ｂ色が強調された画像を得ることができる。

[0073] このような構成にすることにより、第２実施形態の第１変形例も、光の利用効率が高く高画質のカラー画像を得ることができる。

[0074] （第２変形例）

第２実施形態の第２変形例による撮像装置について図８を参照して説明する。図８は、第２実施形態の第２変形例による撮像装置の画素配列を示す図である。第２実施形態と同様に、４行４列に配置された画素10_{11}～10_{44}に対して、２行２列に配置された４個の画素を１単位とする画素群とし、第１乃至第４画素群に分割する。例えば、第１画素群は画素10_{11}、10_{12}、10_{21}，10_{22}から構成され、第２画素群は画素10_{13}、10_{14}、10_{23}、10_{24}から構成され、第３画素群は画素10_{31}、10_{32}、10_{41}、10_{42}から構成され、第４画素群は画素10_{33}、10_{34}、10_{43}、10_{44}から構成される。

[0075] この第２実施形態の第２変形例においては、第１画素群の４つの画素10_{11}、10_{12}、10_{21}，10_{22}のうちの１つの画素（例えば画素10_{11}）をＲ画素とし、他の１つの画素（例えば画素10_{12}）をＧ画素とし、更に他の１つの画素（例えば画素10_{21}）をＢ画素とし、残り１つの画素（例えば画素10_{22}）をＤ画素とする。このＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0076] 第２画素群の４つの画素10_{13}、10_{14}、10_{23}，10_{24}のうちの１つの画素（例えば画素10_{13}）をＲ画素とし、他の１つの画素（例えば画素10_{14}）をＧ画素とし、更に他の１つの画素（例えば画素10_{23}）をＢ画素とし、残り１つの画素（例えば画素10_{24}）をＤ画素とする。このＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0077] 第３画素群の４つの画素10_{31}、10_{32}、10_{41}，10_{42}のうちの１つの画素（例えば画素10_{31}）をＲ画素とし、他の１つの画素（例えば画素10_{32}）をＧ画素とし、更に他の１つの画素（例えば画素10_{41}）をＢ画素とし、

残り１つの画素（例えば画素10_{42}）をＤ画素とする。このＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0078] 第４画素群の４つの画素10_{33}、10_{34}、10_{43}，10_{44}のうちの１つの画素（例えば画素10_{33}）をＲ画素とし、他の１つの画素（例えば画素10_{34}）をＧ画素とし、更に他の１つの画素（例えば画素10_{43}）をＢ画素とし、残り１つの画素（例えば画素10_{44}）をＤ画素とする。このＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0079] すなわち、この第２変形例においては、第１乃至第４画素群はそれぞれ、同じ配列の画素を有している。

[0080] この第２変形例においては、第１乃至第４画素群の各Ｄ画素には、位相変調部１６ＡとしてＢ色の半波長位相板が用いられるので、Ｂ色が強調された画像を得ることができる。

[0081] このような構成にすることにより、第２実施形態の第２変形例も、光の利用効率が高く高画質のカラー画像を得ることができる。

[0082] （第３変形例）

第２実施形態の第３変形例による撮像装置について図９を参照して説明する。図９は、第２実施形態の第３変形例による撮像装置の画素配列を示す図である。第２実施形態と同様に、４行４列に配置された画素10_{11}～10_{44}に対して、２行２列に配置された４個の画素を１単位とする画素群とし、第１乃至第４画素群に分割する。例えば、第１画素群は画素10_{11}、10_{12}、10_{21}，10_{22}から構成され、第２画素群は画素10_{13}、10_{14}、10_{23}、10_{24}から構成され、第３画素群は画素10_{31}、10_{32}、10_{41}、10_{42}から構成され、第４画素群は画素10_{33}、10_{34}、10_{43}、10_{44}から構成される。

[0083] この第２実施形態の第３変形例においては、第１画素群の４つの画素10_{11}、10_{12}、10_{21}，10_{22}のうちの１つの画素（例えば画素10_{11}）をＲ画素とし、他の２つの画素（例えば画素10_{12}、10_{21}）をＧ画素とし、残り１つの画素（例えば画素10_{22}）をＤ画素とする。このＤ画素は、位相変

調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0084] 第２画素群の４つの画素10_{13}、10_{14}、10_{23}，10_{24}のうちの１つの画素（例えば画素10_{13}）をＢ画素とし、他の２つの画素（例えば画素10_{14}、10_{23}）をＧ画素とし、残り１つの画素（例えば画素10_{24}）をＤ画素とする。このＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0085] 第３画素群の４つの画素10_{31}、10_{32}、10_{41}，10_{42}のうちの１つの画素（例えば画素10_{31}）をＢ画素とし、他の２つの画素（例えば画素10_{32}、10_{41}）をＧ画素とし、残り１つの画素（例えば画素10_{42}）をＤ画素とする。このＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0086] 第４画素群の４つの画素10_{33}、10_{34}、10_{43}，10_{44}のうちの１つの画素（例えば画素10_{33}）をＲ画素とし、他の２つの画素（例えば画素10_{34}、10_{43}）をＧ画素とし、残り１つの画素（例えば画素10_{44}）をＤ画素とする。このＤ画素は、位相変調部１６ＡとしてＧ色の半波長位相板が用いられる。

[0087] この第３変形例においては、第１乃至第４画素群の各Ｄ画素には、位相変調部１６ＡとしてＢ色の半波長位相板が用いられるので、Ｂ色が強調された画像を得ることができる。

[0088] このような構成にすることにより、第２実施形態の第３変形例も、光の利用効率が高く高画質のカラー画像を得ることができる。

[0089] （第３実施形態）

第３実施形態による撮像装置の構成を図１０に示す。図１０は第３実施形態の撮像装置の断面図である。この第３実施形態の撮像装置１００は、第１実施形態および第２実施形態の撮像装置ならびにそれらの変形例において、複数の画素１０がマトリクス状に配列された画素アレイ上に光学部材（例えば凸レンズ）５０を更に設けた構成を備えている。

[0090] 図１０においては、画素アレイ中の３個の画素１０ａ、１０ｂ、１０ｃが

示されている。画素１０ａは、撮像装置によって得られる画像の中心部に対応する画素であり、凸レンズ５０の中心部の領域５０ａを通過する光線を受光する。領域５０ａを通過した光線は画素１０ａの導光部１２に伝播する。

[0091] 画素１０ｃは撮像装置によって得られる画像の端部近傍に対応する画素であり、凸レンズ５０の端部近傍の領域５０ｃを通過する光線を受光する。領域５０ｃを通過した光線は画素１０ｃの導光部１２に伝播する。

[0092] 画素１０ｂは、撮像装置によって得られる画像の中心部と端部近傍との間の領域に対応する画素であり、凸レンズ５０の中心部の領域５０ａと端部近傍の領域５０ｃとの間の領域５０ｂを通過する光線を受光する。領域５０ｂを通過した光線は画素１０ｂの導光部１２に伝播する。

[0093] この第３実施形態の撮像装置１００において、例えば撮像素子３０の配列ピッチを５μｍ、撮像装置１００の有効径の対角長ｄを３．３ｍｍとし、凸レンズ５０の焦点距離ｆを１０ｍｍとする。

[0094] この場合において、凸レンズ５０から５ｍｍの位置にある被写体（図示せず）を見ると、画像の対角長が３．３ｍｍから１．６５ｍｍに縮小するとともに、画素ピッチ（広い意味での分解能）が５μｍから２．５μｍに縮小する。すなわち１／２に縮小することになる。

[0095] また、凸レンズ５０から９ｍｍの位置にある被写体（図示せず）を見ると、画像の対角長が３．３ｍｍから０．３３ｍｍに縮小するとともに、分解能が５μｍから０．５μｍに縮小する。すなわち、１／１０に縮小することになる。

[0096] また、凸レンズ５０から９．９ｍｍの位置にある被写体（図示せず）を見ると、画像の対角長が３．３ｍｍから０．０３３ｍｍに縮小するとともに、分解能が５μｍから０．０５μｍに縮小する。すなわち、１／１００に縮小することになる。

[0097] 更に、凸レンズ５０から９．９５ｍｍの位置にある被写体（図示せず）を見ると、画像の対角長が３．３ｍｍから０．００６６ｍｍに縮小するとともに、分解能が５μｍから０．０１μｍに縮小する。すなわち、１／５００に

縮小することになる。

[0098] 以上の説明から、本実施形態の撮像装置は、顕微鏡と同等の機能を備え、対物レンズを用いない顕微鏡となる。

[0099] なお、凸レンズ５０の焦点距離は０．１ｍｍより大きく１０００ｍｍよりも小さいことが好ましい。

[0100] また、本実施形態の撮像装置１００は、各画素には位相変調部１６が設けられているので、第１実施形態の撮像装置と同様に、透明に近い細胞などの被写体を観察することが可能となり、得られた画像は、高画質となる。

[0101] また、本実施形態の撮像装置として、第２実施形態およびその変形例の撮像装置を用いれば、透明に近い被写体を色再現および色強調した画像を得ることができる。

[0102] なお、凸レンズ５０は、通常ガラス材料で形成される。しかし、プラスチック材料で形成したプラスチックレンズを用いてもよい。この場合、レプリカプロセスを用いて画素アレイ上に形成することができる。

[0103] 以上説明したことにより、第３実施形態も第１実施形態と同様に、光の利用効率が高く高画質の画像を得ることが可能な撮像装置を提供することができる。

[0104] （第１変形例）

第３実施形態の第１変形例による撮像装置について図１１を参照して説明する。この第１変形例の撮像装置は、第３実施形態の撮像装置１００において、光学部材５０を図１１に示すフレネルレンズ５２に置き換えた構成を有している。図１１は、フレネルレンズ５２の光軸を含む平面で切断した断面図である。

[0105] この第１変形例も第３実施形態と同様に、透明に近い細胞などの被写体を観察することが可能となり、得られた画像は、高画質となる。また、本変形例の撮像装置として、第２実施形態およびその変形例の撮像装置を用いれば、透明に近い被写体を色再現および色強調した画像を得ることができる。

[0106] 以上説明したように、本変形例によれば、光の利用効率が高く高画質の画

像を得ることが可能な撮像装置を提供することができる。

[0107] （第２変形例）

第３実施形態の第２変形例による撮像装置について図１２Ａおよび図１２Ｂを参照して説明する。この第２変形例の撮像装置は、第３実施形態の撮像装置１００において、光学部材５０を図１２Ａ、１２Ｂに示すホログラム５４に置き換えた構成を有している。図１２Ａはホログラム５４の光軸を含む平面で切断した断面図、１２Ｂはホログラム５４の上面図である。このホログラム５４は、屈折現象を利用するレンズ等と異なり、回折現象を利用する。

[0108] この第１変形例も第３実施形態と同様に、透明に近い細胞などの被写体を観察することが可能となり、得られた画像は、高画質となる。また、本変形例の撮像装置として、第２実施形態およびその変形例の撮像装置を用いれば、透明に近い被写体を色再現および色強調した画像を得ることができる。

[0109] 以上説明したように、本変形例によれば、光の利用効率が高く高画質の画像を得ることが可能な撮像装置を提供することができる。

[0110] （第４実施形態）

第４実施形態による電子機器を図１３に示す。この電子機器３００は、透明に近い細胞等の被写体を観察する顕微鏡およびその画像を表示するシステムであり、撮像装置１００と、処理部３１０と、表示部３２０と、を備えている。撮像装置１００は、第３実施形態の撮像装置である。処理部３１０は、例えばＰＣ（Personal Computer）が用いられ、図４に示す信号処理部２５８から供給された信号を処理し、画像データを得る。表示装置３２０は、処理部３１０から供給された画像データを用いて画像を表示する。

[0111] 第４実施形態においては、光源４１０から出射された光線をレンズ４２０を通して試料（例えば細胞等）が入ったウェル４５０に照射する。ウェル４５０を透過した光線を撮像装置１００によって撮像し、撮像結果を処理部３１０において処理し、処理結果を表示装置３２０で表示する。

[0112] なお、撮像装置１００として、第３実施形態の第１変形例または第２変形

例の撮像装置を用いてもよい。

[0113] 以上説明したことにより、第４実施形態の電子機器は、透明に近い細胞などの被写体を観察することが可能となり、得られた画像は、高画質となる。

[0114] また、本実施形態の撮像装置１００として、第２実施形態およびその変形例の撮像装置を用いれば、透明に近い被写体を色再現および色強調した画像を得ることができる。

[0115] これにより、第４実施形態によれば、光の利用効率が高く高画質のカラー画像を得ることが可能な電子機器を得ることができる。

[0116] （第５実施形態）

第５実施形態による撮像装置を図１４に示す。この第５実施形態の撮像装置１００Ａは、図１０に示す第３実施形態の撮像装置１００において、各画素から位相変調部１６を削除するとともに、遮光部２０を遮光部２０Ａに置き換えた構成を備えている。

[0117] 図１４に示す画素１０Ａａ、１０Ａｂ、１０Ａｃはそれぞれ、図１０に示す画素１０ａ、１０ｂ、１０ｃに対応する。

[0118] 遮光部２０Ａは、図１に示す遮光部２０からピンホール２０ｃを削除した構成を有している。すなわち、遮光部は２０Ａは、導光部１８の側面の一部に設けられたピンホール２０ｃが削除されている。

[0119] このように構成された撮像装置１００Ａにおいては、第１実施形態と同様に、マイクロレンズからなるレンズ部１４を用いて遮光部２０Ａのピンホールに集光しているため、光の利用効率を高めることができる。

[0120] なお、第１実施形態と同様に、導光部１８の側面の一部を覆う部分２０ｂを新たに設ければ、クロストークを抑制することが可能になるとともに光の利用効率を更に高めることができる。

[0121] （第６実施形態）

第６実施形態による撮像装置の製造方法について図１５乃至図２３を参照して説明する。第６実施形態の製造方法は、裏面照射型のＭＯＳ型撮像装置を製造する。

図１５は、本実施形態の製造方法によって製造される撮像装置の概略断面構成図である。この撮像装置は、画素アレイ（以下、画素領域とも云う）および制御回路を含む第１半導体チップ部５００と、ロジック回路が搭載された第２半導体チップ部７００が電気的に接続された状態で上下に積層されている。

[0122] 第６実施形態においては、先ず、図１６に示すように、第１半導体ウェハ（以下、第１半導体基板とも云う）５１０の各チップ部となる領域に、半製品状態のイメージセンサ 、すなわち画素領域５２０と制御領域５３０を形成する。すなわち、例えばシリコン基板からなる第１半導体基板５１０の各チップ部となる領域に、各画素の光電変換部となるフォトダイオード（ＰＤ）を形成し、その半導体ウェル領域５１２に各画素トランジスタのソース／ドレイン領域５１４を形成する。

[0123] 半導体ウェル領域５１２は、第１導電型、例えばｐ型の不純物を導入して形成し、ソース／ドレイン領域５１４は、第２導電型、例えばｎ型の不純物を導入して形成する。フォトダイオード（ＰＤ）及び各画素トランジスタのソース／ドレイン領域５１４は、基板表面からのイオン注入によって形成する。フォトダイオード（ＰＤ）は、ｎ型半導体領域５１６と基板表面側のｐ型半導体領域５１７を有している。

[0124] 画素を構成する基板表面上にはゲート絶縁膜を介してゲート電極５１８を形成し、ゲート電極５１８と対のソース／ドレイン領域５１４により画素トランジスタＴｒ１、Ｔｒ２を形成する。

[0125] 図１６に示すように、複数の画素トランジスタを、２つの画素トランジスタＴｒ１、Ｔｒ２で代表して示す。フォトダイオード（ＰＤ）に隣接する画素トランジスタＴｒ１が転送トランジスタに相当し、そのソース／ドレイン領域がフローティングディフージョン（ＦＤ）に相当する。

[0126] 各単位画素が素子分離領域５２２で分離される。一方、制御領域５３０では、第１の半導体基板５１０に制御領域５３０を構成するＭＯＳトランジスタを形成する。図１６では、ＭＯＳトランジスタＴｒ３、Ｔｒ４で代表して

、制御領域５３０を構成するＭＯＳトランジスタを示す。各ＭＯＳトランジスタＴｒ３、Ｔｒ４は、ｎ型のソース／ドレイン領域５１４と、ゲート絶縁膜を介して形成したゲート電極５１８とを備えていう。ＭＯＳトランジスタＴｒ３、Ｔｒ４は、素子分離領域５２５で分離される。

[0127] 次いで、第１半導体基板５１０の表面に、１層目の層間絶縁膜５４０を形成し、その後 、層間絶縁膜５４０にコンタクトホールを形成し、所要のトランジスタに接続する接続導体５４２を形成する。高さの異なる接続導体５４２の形成に際しては、トランジスタ上面を含む全面に第１絶縁薄膜（図示せず）として例えばシリコン酸化膜で形成し、エッチングストッパとなる第２絶縁薄膜（図示せず）として例えばシリコン窒化膜で形成して積層する。この第２絶縁薄膜上に２層目の層間絶縁膜５４０を形成する。その後、２層目の層間絶縁膜５４０に深さの異なるコンタクトホールをエッチングストッパとなる第２絶縁薄膜（図示せず）まで選択的に形成する。

[0128] 次いで、各コンタクトホールに接続するように、各部で同じ膜厚の第１絶縁薄膜（図示せず）及び第２絶縁薄膜（図示せず）を選択的にエッチングしてコンタクトホールを形成する。そして、各コンタクトホールに接続導体５４２を埋め込む。

[0129] 次いで、各接続導体５４２に接続するように、層間絶縁膜５４０を介して複数層、本例では３層の銅配線５４６を形成することにより。第１多層配線層５５０を形成する。通常、各銅配線５４６は、Ｃｕ拡散を防止するため図示しないバリアメタル層で覆われる。

[0130] 層間絶縁膜５４０とバリアメタル層を介して形成される銅配線５４６とを交互に形成することにより、第１多層配線層５５０が形成される。本実施形態では、第１多層配線層５５０を銅配線５４６で形成としたが、その他の金属材料によるメタル配線とすることも可能である。

[0131] これまでの工程で、上部に第１多層配線層５５０を有し、半製品状態の画素領域５２０及び制御領域５３０が構成された第１半導体チップ部５００が形成される。

[0132] 一方、図１７に示すように、例えばシリコンからなる第２半導体基板（半導体ウェハ）７２０の各チップ部となる領域に、半製品状態の信号処理するための信号処理回路を含むロジック回路７１０を形成する。すなわち、第２半導体基板７２０の表面側のｐ型の半導体ウェル領域７２２に、素子分離領域７２５で分離されるように、ロジック回路７１０を構成する複数のＭＯＳトランジスタを形成する。ここでは、複数のＭＯＳトランジスタを、ＭＯＳトランジスタＴｒ１１，Ｔｒ１２、Ｔｒ１３で代表する。各ＭＯＳトランジスタＴｒ１１、Ｔｒ１２、Ｔｒ１３は、それぞれ１対のｎ型のソース／ドレイン領域７３０と、ゲート絶縁膜（図示せず）を介して形成したゲート電極７３２を有している。ロジック回路７１０は、ＣＭＯＳトランジスタで構成することができる。

[0133] 次いで、第２半導体基板７２０の表面に、１層目の層間絶縁膜７４０を形成し、その後 、層間絶縁膜７４０にコンタクトホールを形成する。このコンタクトホールを埋め込むように所要のトランジスタに接続する接続導体７４２を形成する。高さの異なる接続導体７４２の形成に際しては、前述した場合と同様に、トランジスタの上面を含む全面に第１絶縁薄膜（図示せず）として例えばシリコン酸化膜と、エッチングストッパとなる第２絶縁薄膜（図示せず）として例えばシリコン窒化膜を積層する。この第２絶縁薄膜上に２層目の層間絶縁膜７４０を形成する。そして、２層目の層間絶縁膜６４０に深さの異なるコンタクトホールをエッチングストッパとなる第２絶縁薄膜（図示せず）まで選択的に形成する。

[0134] 次いで、各コンタクトホールに接続するように、各部で同じ膜厚の第１絶縁薄膜（図示せず）及び第２絶縁薄膜（図示せず）を選択的にエッチングしてコンタクトホールを形成する。

[0135] そして 、各コンタクトホールに接続導体７４２を埋め込む。その後、層間絶縁膜７４０の形成と複数層のメタル配線の形成を繰り返すことにより、第２多層配線層７５０を形成する。本実施形態では、第１半導体基板５１０上に形成した第１多層配線層５５０の形成工程と同様の工程を用いて４層の銅

配線７５２を形成し、第２多層配線層７５０が形成される。

[0136] そして、第２多層配線層７５０の上部には、第１半導体基板６１０と第２半導体基板７２０の貼り合わせの際に反りを軽減するための反り矯正膜７６０を形成する。これまでの工程で、上部に第２多層配線層７５０を有し、半製品状態のロジック回路が構成された第２半導体基板７２０が形成される。

[0137] 次に、図１８に示すように、第１半導体基板５１０と第２半導体基板７２０とを、第１多層配線層５５０及び第２多層配線層７５０が向き合うように貼り合わせる。貼り合わせは、例えば接着剤にて行う。この他、プラズマ接合で貼り合わせてもよい。そして、上部に多層配線層を有する第１多層配線層５５０と第２半導体基板７２０とが積層して貼り合わされることにより、２つの異種基板からなる積層体８００が形成される。

[0138] 次に、図１９に示すように、第１半導体基板５１０の裏面側から研削、研磨して第１半導体基板５１０を薄肉化する。この薄肉化は、フォトダイオード（ＰＤ）の裏面、すなわちｎ型半導体領域５１６が露出するように行われる。薄肉化した後、フォトダイオード（ＰＤ）の裏面に暗電流抑制のためのｐ型半導体層（図示せず）を形成する。第１半導体基板５１０の厚さは例えば６００μｍ程度あるが、第１半導体基板５１０を例えば３～５μｍ程度まで薄肉化する。この第１半導体基板５１０の裏面が裏面照射型の撮像装置として構成されたときの、光入射面となる。

[0139] 次に、第１半導体基板５１０の裏面に反射防止コーティング８１０を施す。続いて、図１９に示すように、フォトダイオード（ＰＤ）の上にタングステン膜８２０を、例えば３５０ｎｍの厚で形成する。その後、ＣＭＰ（Chemical Mechanical Polishing）法で表面を研磨し、エッチングでピンホール８２２を形成する。

[0140] 次に、図２０に示すように遮光が必要な、遮光膜用溝部８３０を形成する。遮光膜用溝部８３０は、第１半導体基板５１０の裏面側に形成された絶縁膜８２６の上面からエッチングにより開口を形成することで形成する。この開口は、例えば第１半導体基板５１０に達しない深さに形成する。

[0141] その後、図２１に示すように、例えば、タングステン（Ｗ）膜を形成し、ＣＭＰ法で表面を研磨する。これにより、遮光膜用溝部８３０内のタングステンを残存させ、遮光領域に遮光膜８３２が形成される。

[0142] その後、全面に平坦化膜８３６を形成する。続いて、センサ有効径の約１／２の面積を占める１／２波長の位相板８４０を形成する。この位相板８４０は、例えば平坦化膜８３６上に、窒化シリコンの薄膜を形成し、この窒化シリコン膜上にフォトレジストを形成する。このフォトレジスト上に、１／２波長の位相板の形状の穴が空けられたマスク（図示せず）を形成する。続いて、露光および現像し、その後、上記マスクで覆われていない領域のフォトレジストの除去を行う。そして、上記マスクを用いて。窒化シリコン膜をエッチングし、その後、フォトレジストを剥離し、洗浄を行うことにより形成できる。なお、上記マスクは、フォトレジストを剥離する時に除去される。

[0143] 次に、図２２に示すように、平坦化膜８３６上に各画素に対応して例えば赤（Ｒ）、緑（ Ｇ）、青（Ｂ）のオンチップカラーフィルタ８６０を形成する。オンチップカラーフィルタ８６０は、所望の色の顔料又は染料が含有された有機膜を成膜し、パターニングすることにより、所望の画素アレイを構成するフォトダイオード（ＰＤ）の上部に形成することができる。その後、オンチップカラーフィルタ８６０の上部を含む画素アレイ領域にオンチップレンズ材料８７０を成膜する。

[0144] 次に、図２２に示すように、オンチップレンズ材料８７０の上部の各画素に対応する領域に、オンチップレンズ用のレジスト膜を形成し、エッチング処理を行い、オンチップレンズ８７２が形成される。

[0145] この上に、本開示の例えば図１０に示す第３実施形態の凸レンズ５０を、空気の間隔を設けて形成する。また、図２３に示すように、接着層８８０を形成して、凸レンズ５０を形成してもよい。また、凸レンズ５０の代わりに、図１１に示すフレネルレンズ５２を形成しても良い。また、凸レンズ５０の代わりに、図１２Ａ、１２Ｂに示すホログラム５４を形成しても良い。こ

の時、凸レンズ５０は、プラスチックモールドレンズやガラスモールドレンズを用いて接着することが出来る。また、ステップ＆リピートで、レプリカプロセスで製作したウエハーレベルレンズを形成しても良い。

[0146] または、図２３に示すように、接着層８８０を形成してからカバーガラスを接着して、例えば５０μｍまで薄肉化したあと、ホログラム５４を形成しても良い。

[0147] （ホログラムの製造方法）

次に、ホログラム５４の製造方法について図２４乃至図３８を参照して説明する。この製造方法で製造されるホログラムは４段のステップ形状を有している。

[0148] 図２４に示すように、光入射面（裏面）の上層部に図２３に示す接着層８８０を形成し、その後、カバーガラス８９０を接着する。続いて、例えばカバーガラス８９０を５０μｍまで薄肉化し、このカバーガラス８９０上に厚さが０．４μｍシリコン酸化膜８９２を形成する。シリコン酸化膜８９２上にフォトレジスト膜８９４を形成する。

[0149] 次に、ホログラムの１段目の形状の穴が開けられたマスクをフォトレジスト膜８９４上に形成し、フォトレジスト膜８９４を露光する（図２５）。

[0150] 次に、現像した後、露光されたフォトレジストおよびマスク８９６を除去する。これにより、フォトレジストからなるマスク８９４ａが形成される（図２６）。続いて、このマスク８９４ａを用いて、シリコン酸化膜８９２をエッチングする。これにより、シリコン酸化膜はパターニングされたシリコン酸化膜８９２ａとなる（図２７）。その後、フォトレジストからなるマスク８９４ａを除去し、続いて、洗浄を行う。これにより、シリコン酸化膜８９２ａからなるステップホログラムの１段目が完成する（図２８）。

[0151] 次に、シリコン酸化膜８９２ａ上および隣接するシリコン酸化膜８９２ａ間にフォトレジスト膜８９８を形成する（図２９）。続いて、フォトレジスト膜８９８上に、ホログラムの２段目の形状の穴が設けられたマスク９００を形成する。このマスク９００を用いてフォトレジスト膜８９８を露光する

（図３０）。

[0152] 次に、露光されたフォトレジスト膜８９８を現像し、露光されたフォトレジスト膜８９８を除去するとともにマスク９００も除去する。これにより、フォトレジストからなるマスク８９８ａが形成される（図３１）。

[0153] 次に、マスク８９８ａを用いて、シリコン酸化膜８９２ａをエッチングする（図３２）。続いて、フォトレジストからなるマスク８９８ａを剥離し、洗浄を行う。これにより、ステップドホログラムの１段目および２段目を有するシリコン酸化膜８９２ｂが完成する（図３３）。

[0154] 次に、シリコン酸化膜８９２ｂ上および隣接するシリコン酸化膜８９２ｂ間にフォトレジスト膜９０２を形成する（図３４）。

[0155] 次に、ホログラムの３段目の形状の穴が設けられたマスク９０４をフォトレジスト膜９０２上に形成する。続いて、このマスク９０４を用いてフォトレジスト膜９０２を露光する（図３５）。

[0156] 次に、フォトレジスト膜９０２を現像し、露光されたフォトレジストを除去し、フォトレジストからなるマスク９０２ａを形成する。このときマスク９０４も除去される（図３６）。

[0157] 次に、マスク９０２ａを用いてシリコン酸化膜８９２ｂをエッチングする。このエッチングにより、ステップドホログラムの３段目が完成し、１段目、２断面、３段目を揺するシリコン酸化膜８９２ｃが形成される（図３７）。

[0158] 次に、フォトレジストからなるマスク９０２ａを除去し、洗浄を行う。これにより、ステップドホログラムの４段目も有するシリコン酸化膜８９２ｃからなるホログラムが完成する（図３８）。

[0159] 以上、添付図面を参照して本開示の実施形態をについて詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかである。これらについても、当然に本開示の技術的範囲に属するものと了解さ

れる。

[0160] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記効果とともに、または上記効果に代えて、本明細書の記載から当業者に明らかな他の効果を奏し得る。

[0161] なお、以下のような構成も本開示の技術的範囲に属する。

（１） 少なくとも１つの画素を備え、前記画素は、

入射光を集光するレンズ部と、前記レンズ部を通過した一部の光の位相を変調する位相変調部と、前記位相変調部で位相が変調された光と位相が変調されない光とを通過させるピンホールを有する遮光部と、前記ピンホールを通過した光を撮像する撮像素子と、を備えた撮像装置。

（２） 前記位相変調部は、第１部分と、第２部分とを有し、前記第１部分を通過した光と前記第２部分を通過した光とで、波長の１／２の位相差を生じるように構成された（１）記載の撮像装置。

（３） 前記位相変調部は、前記第１部分と前記第２部分は実質的に同じ面積を有している（２）記載の撮像装置。

（４） 前記レンズ部よりも被写体側に配置され、被写体光を前記レンズ部に導光する第１導光部を更に備えた（１）乃至（３）のいずれかに記載の撮像装置。

（５） 前記位相変調部と前記遮光部との間に配置され前記位相変調部を通過した光を前記遮光部に導光する第２導光部を更に備えた（１）乃至（４）のいずれｋない記載の撮像装置。

（６） 前記遮光部は、前記ピンホールを有し前記位相変調部を通過した光の伝搬方向に交差する方向に配置された第１部材と、前記第１部材の周縁部から前記位相変調部の方向に延び前記第２導光部の側部に配置される第２部材と、を有する（５）記載の撮像装置。

（７） マトリクス状に配列された複数の画素を備え、各画素は、入射光を集光するレンズ部と、前記レンズ部を通過した光の少なくとも一部を通過さ

せるピンホールを有する遮光部と、前記ピンホールを通過した光を撮像する撮像素子と、を備え、前記複数の画素のうち少なくとも１つの画素は、前記レンズ部を通過した一部の光の位相を変調する位相変調部を有し、前記位相変調部を有する前記画素の前記遮光部は、前記位相変調部で位相が変調された光と変調されない光とを通過させる前記ピンホールを有する撮像装置。

（８）　前記位相変調部は、第１部分と、第２部分とを有し、前記第１部分を通過した光と前記第２部分を通過した光とで、波長の１／２の位相差を生じるように構成された（７）記載の撮像装置。

（９）　前記位相変調部は、前記第１部分と前記第２部分は実質的に同じ面積を有する（７）または（８）記載の撮像装置。

（１０）　前記レンズ部よりも被写体側に配置され、被写体光を前記レンズ部に導光する第１導光部と、前記レンズ部と前記遮光部との間に配置され前記レンズ部からの光線を前記遮光部に導光する第２導光部と、を更に備えた（７）乃至（９）のいずれかに記載の撮像装置。

（１１）　前記遮光部は、前記ピンホールを有し前記位相変調部を通過した光の伝搬方向に交差する方向に配置された第１部材と、前記第１部材の周縁部から前記位相変調部の方向に延び前記第２導光部の側部に配置された（１０）記載の撮像装置。

（１２）　前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、前記第１乃至第３画素は前記位相変調部を有し、前記第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される色フィルタを有する（７）乃至（１１）のいずれかに記載の撮像装置。

（１３）　前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、前記第１乃至第２画素は前記位相変調部を有し、前記第３乃至第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される異なる色フィルタを有する（７）乃至（１１）のいずれかに記載の撮像装置。

（１４）　前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、前記第１画素は前記位相変調部を有し、前記第２乃至第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される互いに異なる色フィルタを有する（７）乃至（１１）記載の撮像装置。

（１５）　前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、前記第１画素は前記位相変調部を有し、前記第２乃至第３画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される同色の第１色フィルタを有し、前記第４画素は、前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される前記第１色フィルタと異なる色の第２色フィルタを有する（７）乃至（１１）のいずれかに記載の撮像装置。

（１６）　前記複数の画素と被写体との間に配置され、前記被写体からの光を前記複数の画素に集光する光学部材を更に備えた（７）乃至（１５）記載の撮像装置。

（１７）　前記光学部材は凸レンズである（１６）記載の撮像装置。

（１８）　前記光学部材はフレネルレンズである（１６）記載の撮像装置。

（１９）　前記光学部材はホログラムである（１６）記載の撮像装置。

（２０）　撮像装置と、前記撮像装置で撮像された画素信号に基づいて信号処理を行う信号処理部と、を備え、前記撮像装置は、マトリクス状に配列された複数の画素を備え、各画素は、入射光を集光するレンズ部と、前記レンズ群を通過した光の少なくとも一部を通過させるピンホールを有する遮光部と、前記ピンホールを通過した光を撮像する撮像素子と、を備え、前記複数の画素のうち少なくとも１つの画素は、前記レンズ部を通過した一部の光の位相を変調する位相変調部を有し、前記位相変調部を有する前記画素の前記遮光部は、前記位相変調部で位相が変調された光と変調されない光とを通過させる前記ピンホールを有する、電子機器。

符号の説明

[0162] １０，１０$_{11}$～１０$_{44}$、１０ａ，１０ｂ，１０ｃ，１０Ａａ，１０Ａｂ，１０Ａｃ，・・・画素、１２・・・導光部、１４・・・レンズ部、１６・・・位相変調部、１６ａ，１６ｂ・・・部分、１８・・・導光部、２０，２０Ａ・・・遮光部、２０ａ，２０ｂ・・・部分、２０ｃ・・・ピンホール、３０・・・撮像素子、４０・・・被写体、４２ａ，４２ｂ・・・光線、４４ａ，４４ｂ・・・光線、４６ａ，４６ｂ・・・光線、５０・・・レンズ、５０ａ,５０ｂ，５０ｃ・・・領域、５２・・・フレネルレンズ、５４・・・ホログラム、１００，１００Ａ・・・撮像装置、２５０・・・撮像装置、２５１・・・画素領域（画素アレイ）、２５２・・・画素駆動線、２５３・・・垂直信号線、２５４垂直駆動部、２５５・・カラム処理部、２５６・・・水平駆動部、２５７・・・システム制御部、２５８・・・信号処理部、２５９・・・メモリ部、３００・・・電子機器、３１０・・・処理部、３２０・・・表示部、４１０・・・光源、４２０・・・レンズ、４５０・・・ウェル、５００・・・第１半導体チップ部、５１０・・・第１半導体基板、５１２・・・半導体ウェル領域、５１４・・・ソース／ドレイン領域、５１６・・・ｎ型半導体領域、５１７・・・ｐ型半導体領域、５１８・・・ゲート電極、５２０・・・画素領域、５２２・・・素子分離領域、５２５・・・素子分離領域、５３０・・・制御領域、５４０・・・層間絶縁膜、５４２・・・接続導体、５４６・・・銅配線、５５０・・・第１多層配線層、７００・・・第２半導体チップ部、７１０・・・ロジック回路、７２０・・・第２半導体基板（半導体ウェハ）、７２２・・・ｐ型の半導体ウェル領域、７２５・・・素子分離領域、７３０・・・ソース／ドレイン領域、７３２・・・ゲート電極、７４０・・・層間絶縁膜、７４２・・・接続導体、７５０・・・第２多層配線層、７６０・・・反り矯正膜、８００・・・積層体、８１０・・・反射防止コーティング、８２０・・・タングステン膜、８２２・・・ピンホール、８２６・・・絶縁膜、８３０・・・遮光膜用溝部、８３２・・・遮光膜、８３６・・・平坦化膜、８６０・・・オンチップカラーフィルタ、８７０・・・オンチップレンズ材料、８７２・・・オンチップレンズ、８８０・・・

接着層、８９０・・・カバーガラス、８９２，８９２ａ，８９２ｂ，８９２ｃ・・・シリコン酸化膜、８９４・・・フォトレジスト膜、８９４ａ・・・フォトレジストからなるマスク、８９６・・・マスク、８９８・・・フォトレジスト膜、８９８ａ・・・フォトレジストからなるマスク、９００・・・マスク、９０２・・・フォトレジスト膜、９０２ａ・・・フォトレジストからなるマスク、９０４・・・マスク、

請求の範囲

[請求項1] 少なくとも１つの画素を備え、前記画素は、

入射光を集光するレンズ部と、

前記レンズ部を通過した一部の光の位相を変調する位相変調部と、

前記位相変調部で位相が変調された光と位相が変調されない光とを通過させるピンホールを有する遮光部と、

前記ピンホールを通過した光を撮像する撮像素子と、

を備えた撮像装置。

[請求項2] 前記位相変調部は、第１部分と、第２部分とを有し、前記第１部分を通過した光と前記第２部分を通過した光とで、波長の１／２の位相差を生じるように構成された請求項１記載の撮像装置。

[請求項3] 前記位相変調部は、前記第１部分と前記第２部分は実質的に同じ面積を有している請求項２記載の撮像装置。

[請求項4] 前記レンズ部よりも被写体側に配置され、被写体光を前記レンズ部に導光する第１導光部を更に備えた請求項１に記載の撮像装置。

[請求項5] 前記位相変調部と前記遮光部との間に配置され前記位相変調部を通過した光を前記遮光部に導光する第２導光部を更に備えた請求項１記載の撮像装置。

[請求項6] 前記遮光部は、前記ピンホールを有し前記位相変調部を通過した光の伝搬方向に交差する方向に配置された第１部材と、前記第１部材の周縁部から前記位相変調部の方向に延び前記第２導光部の側部に配置される第２部材と、を有する請求項５記載の撮像装置。

[請求項7] マトリクス状に配列された複数の画素を備え、各画素は、

入射光を集光するレンズ部と、

前記レンズ部を通過した光の少なくとも一部を通過させるピンホールを有する遮光部と、

前記ピンホールを通過した光を撮像する撮像素子と、

を備え、

前記複数の画素のうち少なくとも１つの画素は、前記レンズ部を通過した一部の光の位相を変調する位相変調部を有し、

前記位相変調部を有する前記画素の前記遮光部は、前記位相変調部で位相が変調された光と変調されない光とを通過させる前記ピンホールを有する、撮像装置。

[請求項8] 前記位相変調部は、第１部分と、第２部分とを有し、前記第１部分を通過した光と前記第２部分を通過した光とで、波長の１／２の位相差を生じるように構成された請求項７記載の撮像装置。

[請求項9] 前記位相変調部は、前記第１部分と前記第２部分は実質的に同じ面積を有している請求項８記載の撮像装置。

[請求項10] 前記レンズ部よりも被写体側に配置され、被写体光を前記レンズ部に導光する第１導光部と、

前記レンズ部と前記遮光部との間に配置され前記レンズ部からの光線を前記遮光部に導光する第２導光部と、を更に備えた請求項７記載の撮像装置。

[請求項11] 前記遮光部は、前記ピンホールを有し前記位相変調部を通過した光の伝搬方向に交差する方向に配置された第１部材と、前記第１部材の周縁部から前記位相変調部の方向に延び前記第２導光部の側部に配置される第２部材と、を有する請求項１０記載の撮像装置。

[請求項12] 前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、

前記第１乃至第３画素は前記位相変調部を有し、

前記第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される色フィルタを有する請求項１１記載の撮像装置。

[請求項13] 前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、

前記第１乃至第２画素は前記位相変調部を有し、

前記第３乃至第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される異なる色フィルタを有する請求項１１記載の撮像装置。

[請求項14] 前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、

前記第１画素は前記位相変調部を有し、

前記第２乃至第４画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される互いに異なる色フィルタを有する請求項１１記載の撮像装置。

[請求項15] 前記複数の画素は、隣接する２行２列に配置された第１乃至第４画素を有する画素群を単位として配置され、

前記第１画素は前記位相変調部を有し、

前記第２乃至第３画素は前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される同色の第１色フィルタを有し、

前記第４画素は、前記位相変調部を有せず、かつ前記撮像素子と前記レンズ部との間に配置される前記第１色フィルタと異なる色の第２色フィルタを有する請求項１１記載の撮像装置。

[請求項16] 前記複数の画素と被写体との間に配置され、前記被写体からの光を前記複数の画素に集光する光学部材を更に備えた請求項７記載の撮像装置。

[請求項17] 前記光学部材は凸レンズである請求項１６記載の撮像装置。

[請求項18] 前記光学部材はフレネルレンズである請求項１６記載の撮像装置。

[請求項19] 前記光学部材はホログラムである請求項１６記載の撮像装置。

[請求項20] 撮像装置と、

前記撮像装置で撮像された画素信号に基づいて信号処理を行う信号処理部と、を備え、

前記撮像装置は、

マトリクス状に配列された複数の画素を備え、各画素は、

入射光を集光するレンズ部と、

前記レンズ部を通過した光の少なくとも一部を通過させるピンホールを有する遮光部と、

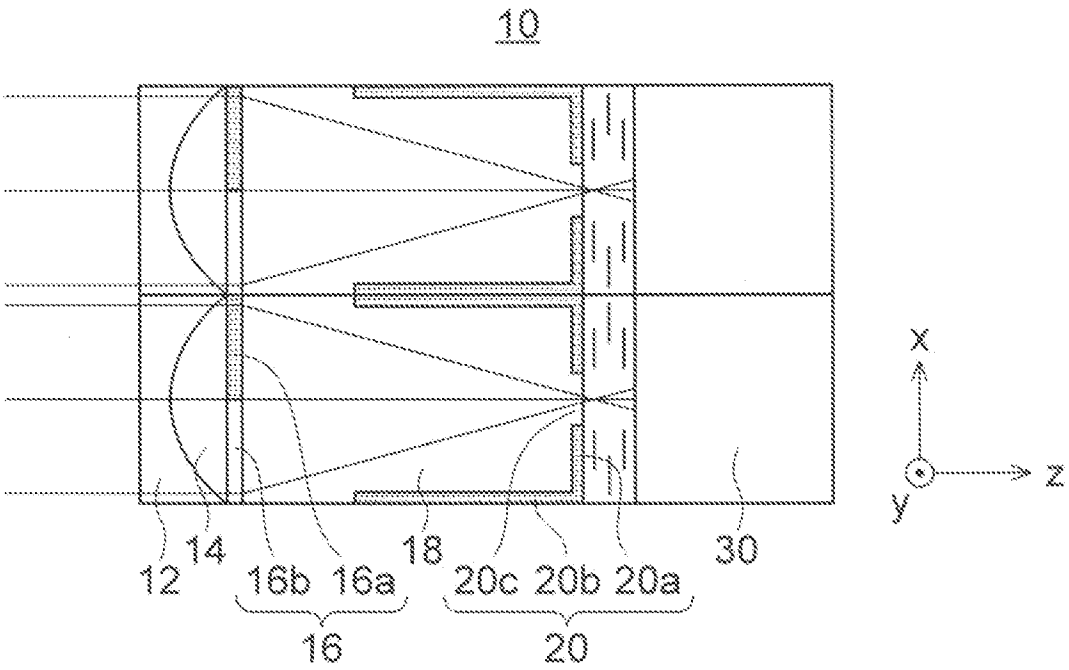
前記ピンホールを通過した光を撮像する撮像素子と、

を備え、

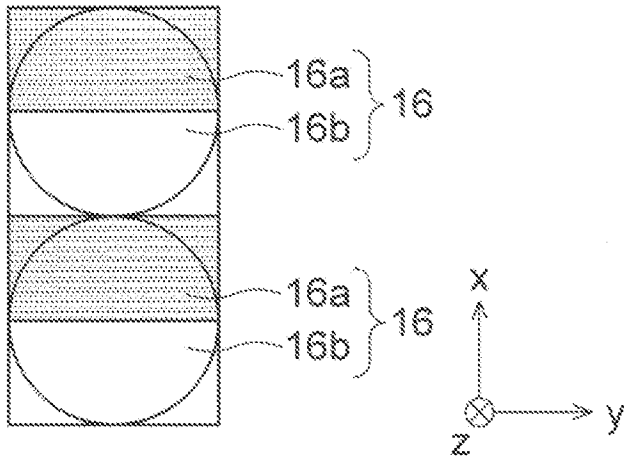
前記複数の画素のうち少なくとも１つの画素は、前記レンズ部を通過した一部の光の位相を変調する位相変調部を有し、

前記位相変調部を有する前記画素の前記遮光部は、前記位相変調部で位相が変調された光と変調されない光とを通過させる前記ピンホールを有する、電子機器。

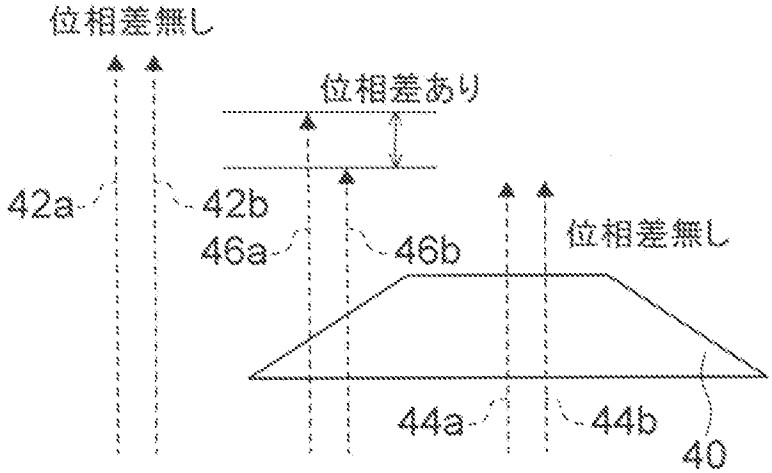
[図1]


10
x
z
y
12
14
16b
16a
16
18
20c
20b
20a
20
30

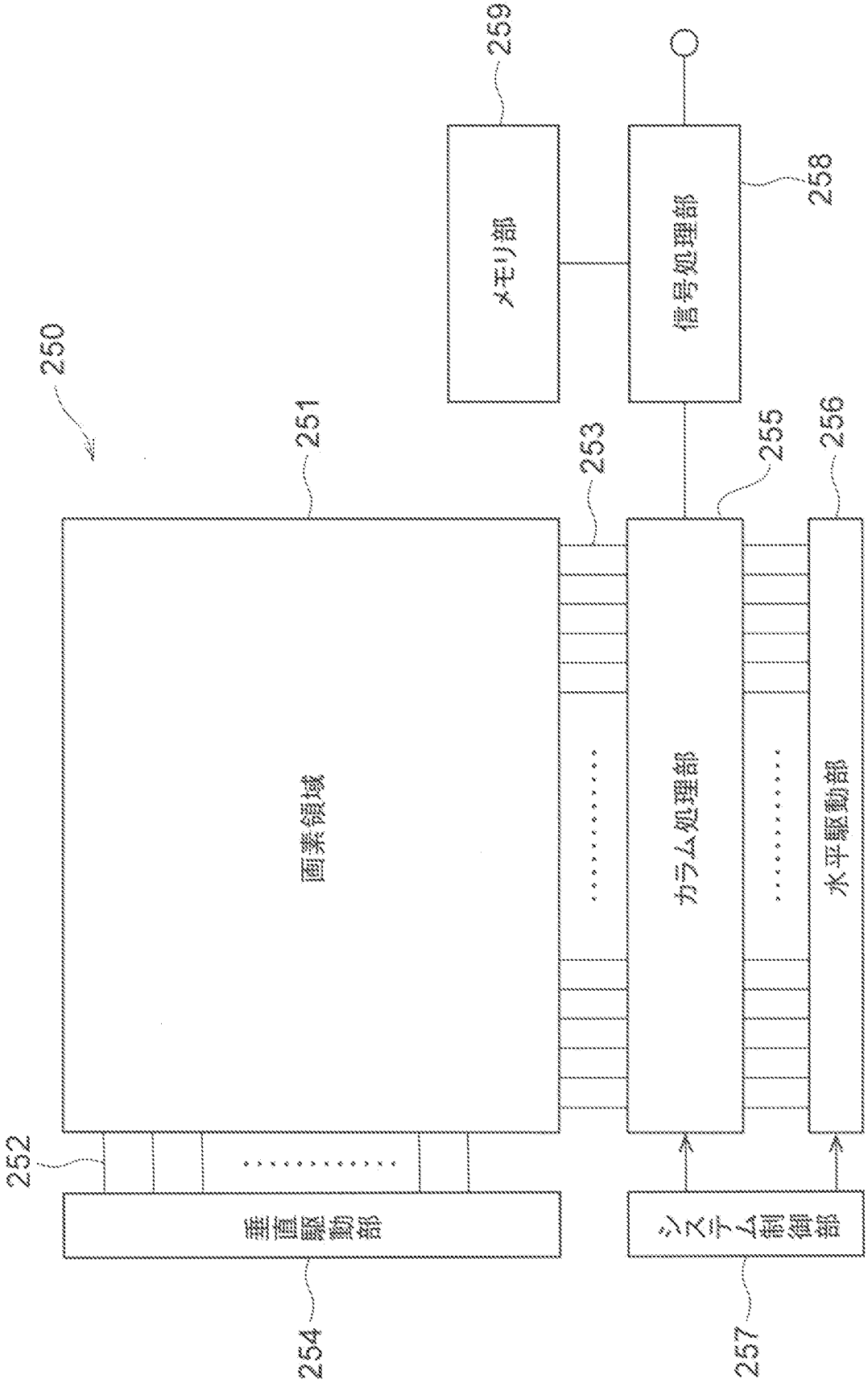
[図2]


16a
16b
16
16a
16b
16
x
y
z

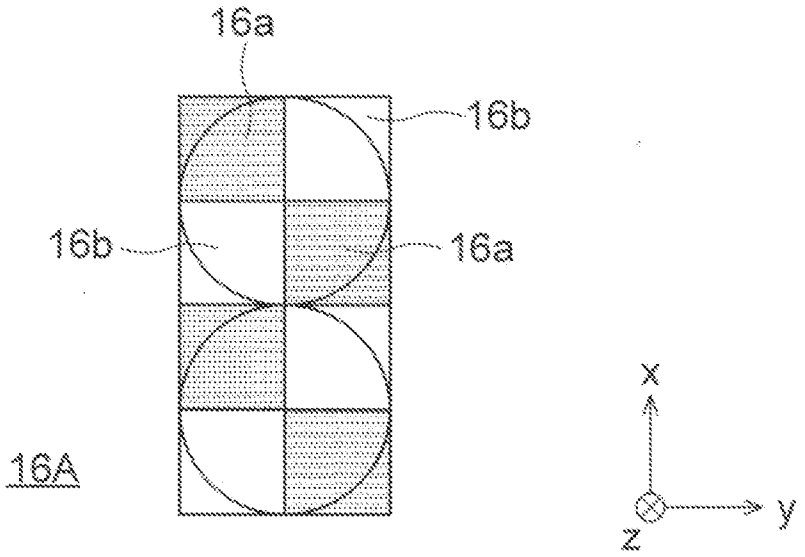
[図3]


位相差無し
位相差あり
42a
42b
46a
46b
位相差無し
44a
44b
40

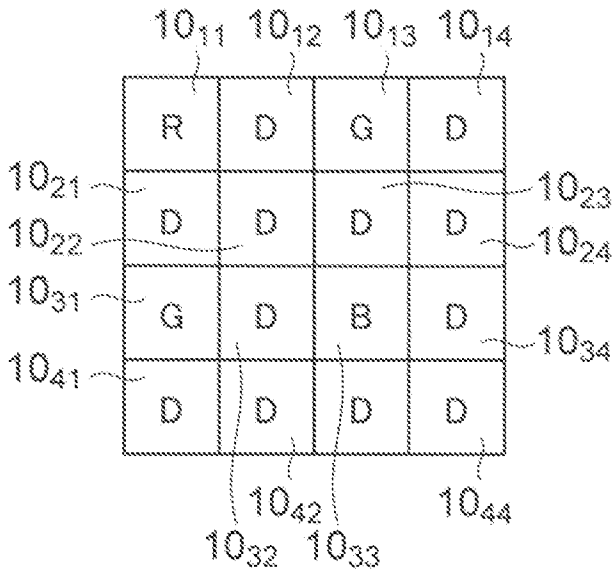
[図4]


259
メモリ部
信号処理部
258
250
251
253
255
256
画素領域
カラム処理部
水平駆動部
252
垂直駆動部
システム制御部
254
257

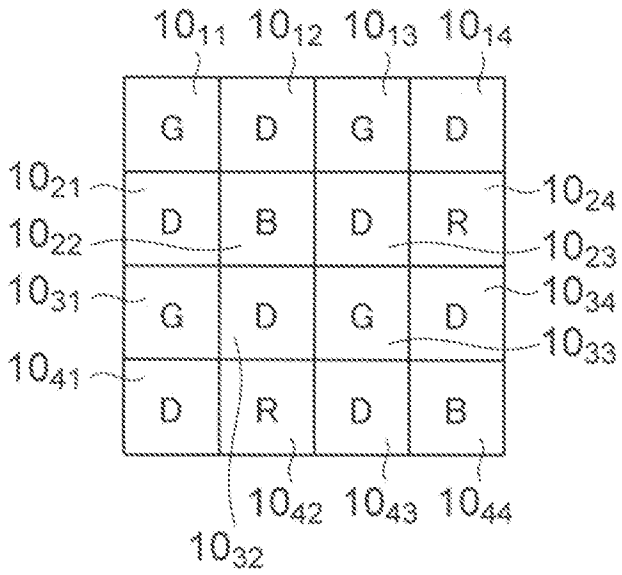
[図5]


16a
16b
16b
16a
16A
x
y
z

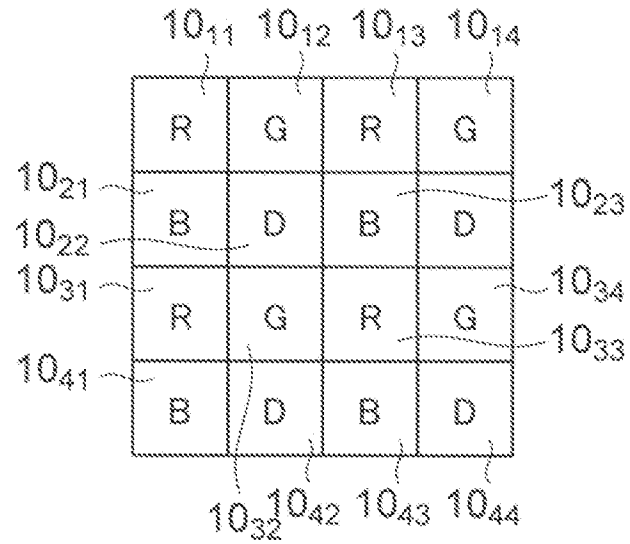
[図6]


10_{11} 10_{12} 10_{13} 10_{14}
R D G D
10_{21}
10_{22}
D D D D
10_{23}
10_{24}
10_{31}
G D B D
10_{34}
10_{41}
D D D D
10_{42}
10_{32} 10_{33}
10_{44}

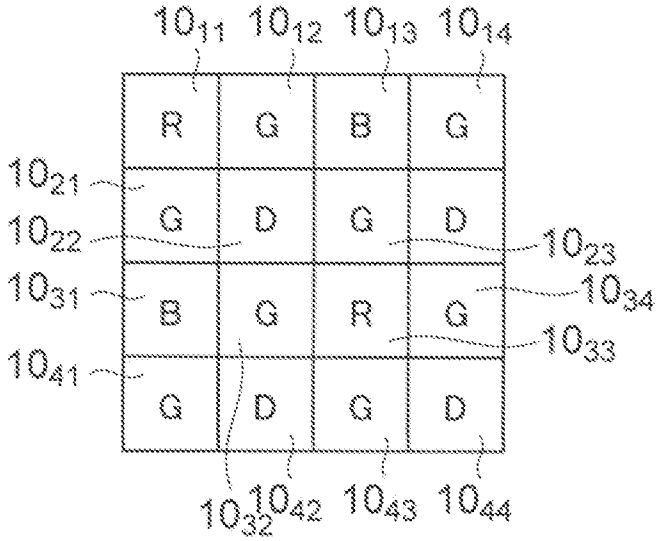
[図7]


10_{11} 10_{12} 10_{13} 10_{14}
G D G D
D B D R
G D G D
D R D B
10_{21}
10_{22}
10_{31}
10_{41}
10_{24}
10_{23}
10_{34}
10_{33}
10_{42} 10_{43} 10_{44}
10_{32}

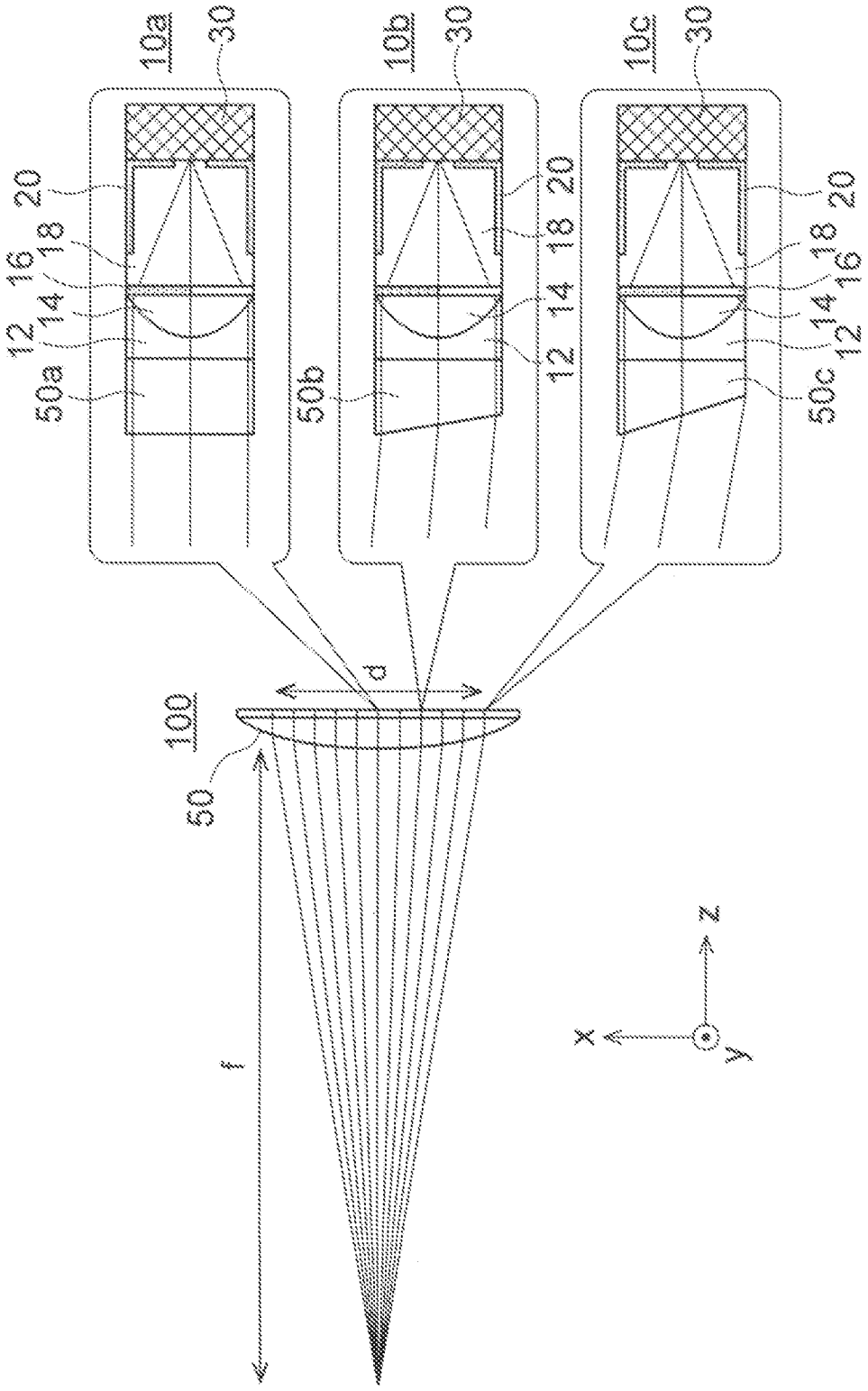
[図8]


10_{11} 10_{12} 10_{13} 10_{14}
R G R G
B D B D
R G R G
B D B D
10_{21}
10_{22}
10_{31}
10_{41}
10_{23}
10_{34}
10_{33}
10_{32} 10_{42} 10_{43} 10_{44}

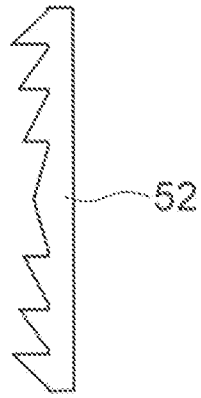
[図9]


10_{11} 10_{12} 10_{13} 10_{14}
R G B G
10_{21}
G D G D
10_{22}
10_{23}
10_{31}
B G R G
10_{34}
10_{33}
10_{41}
G D G D
10_{32} 10_{42} 10_{43} 10_{44}

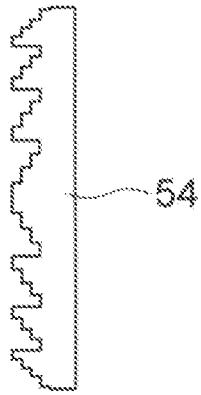
[図10]



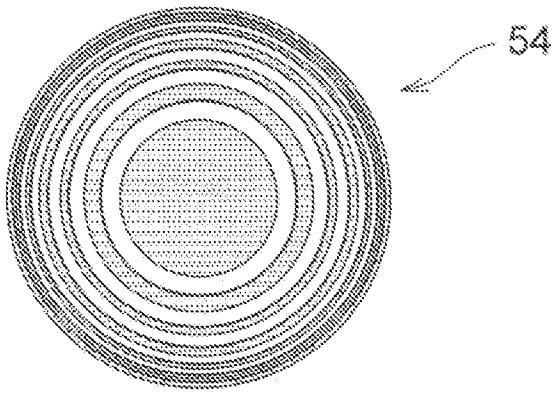
[図11]



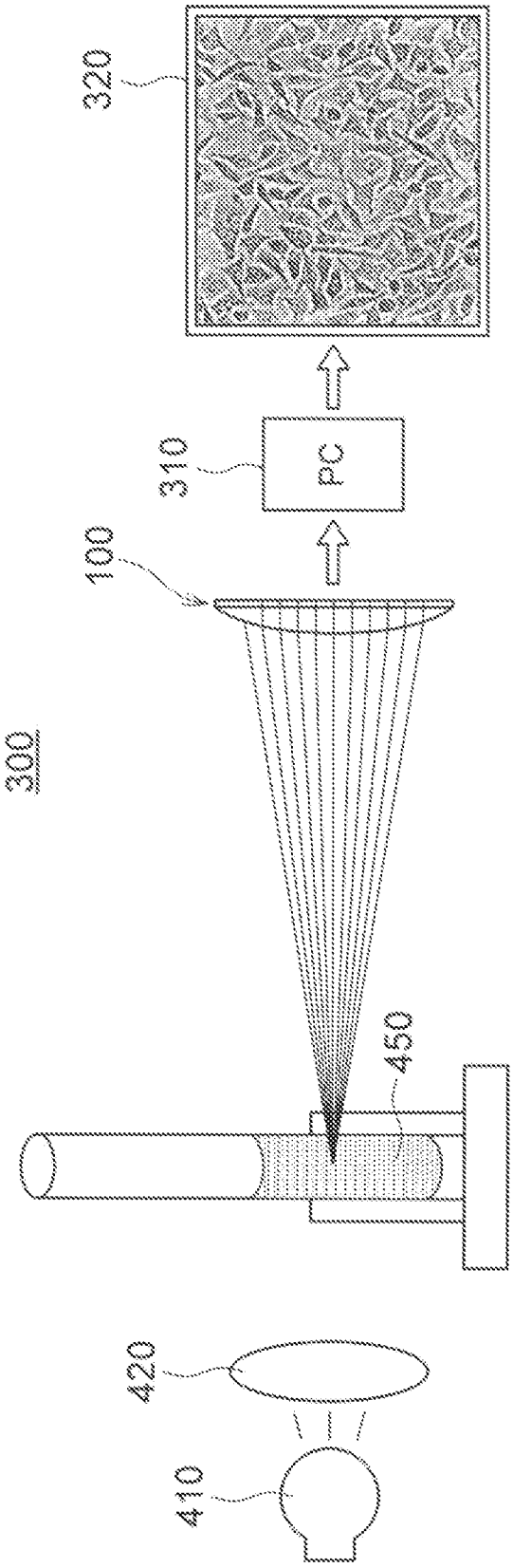
[図12A]



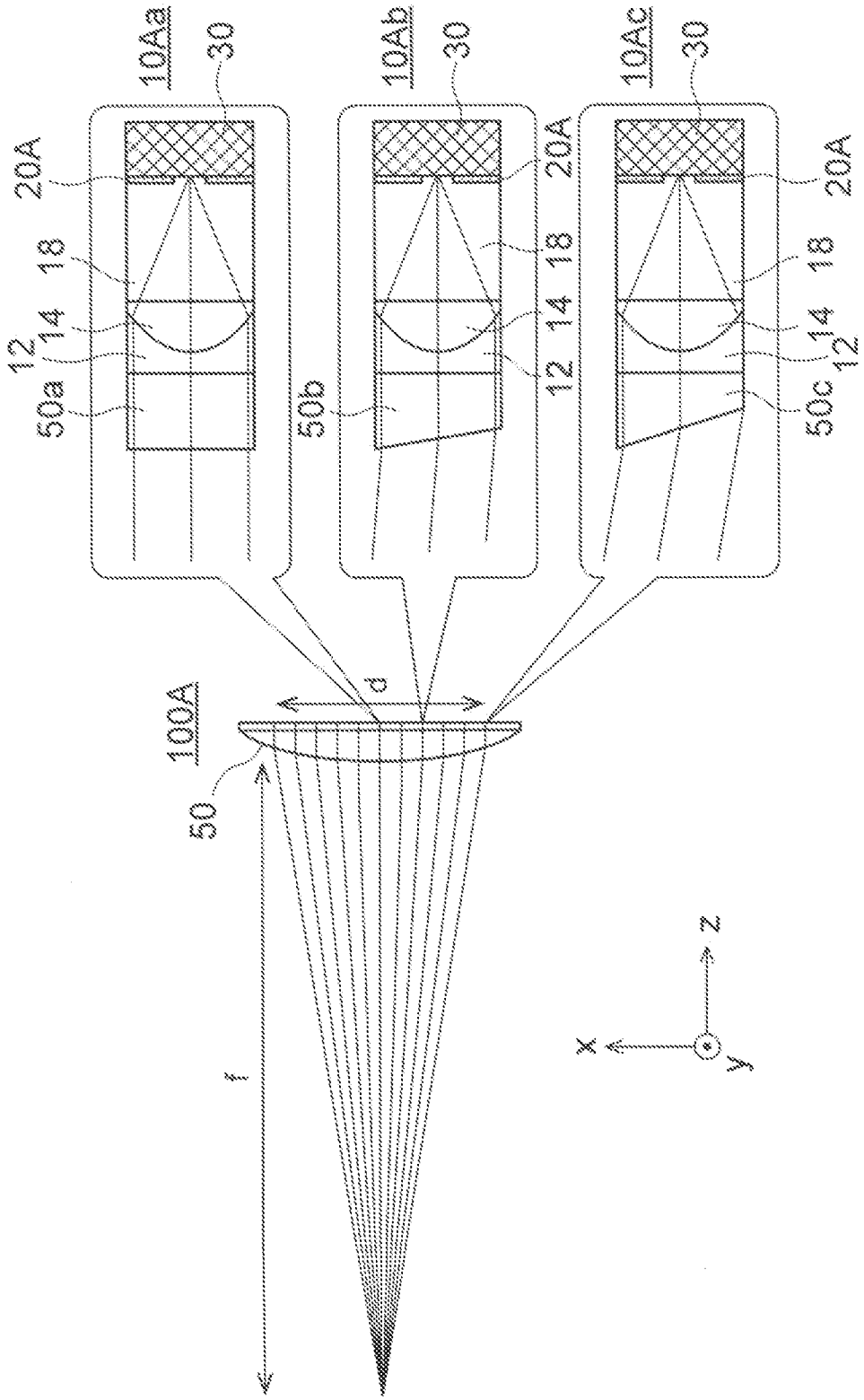
[図12B]



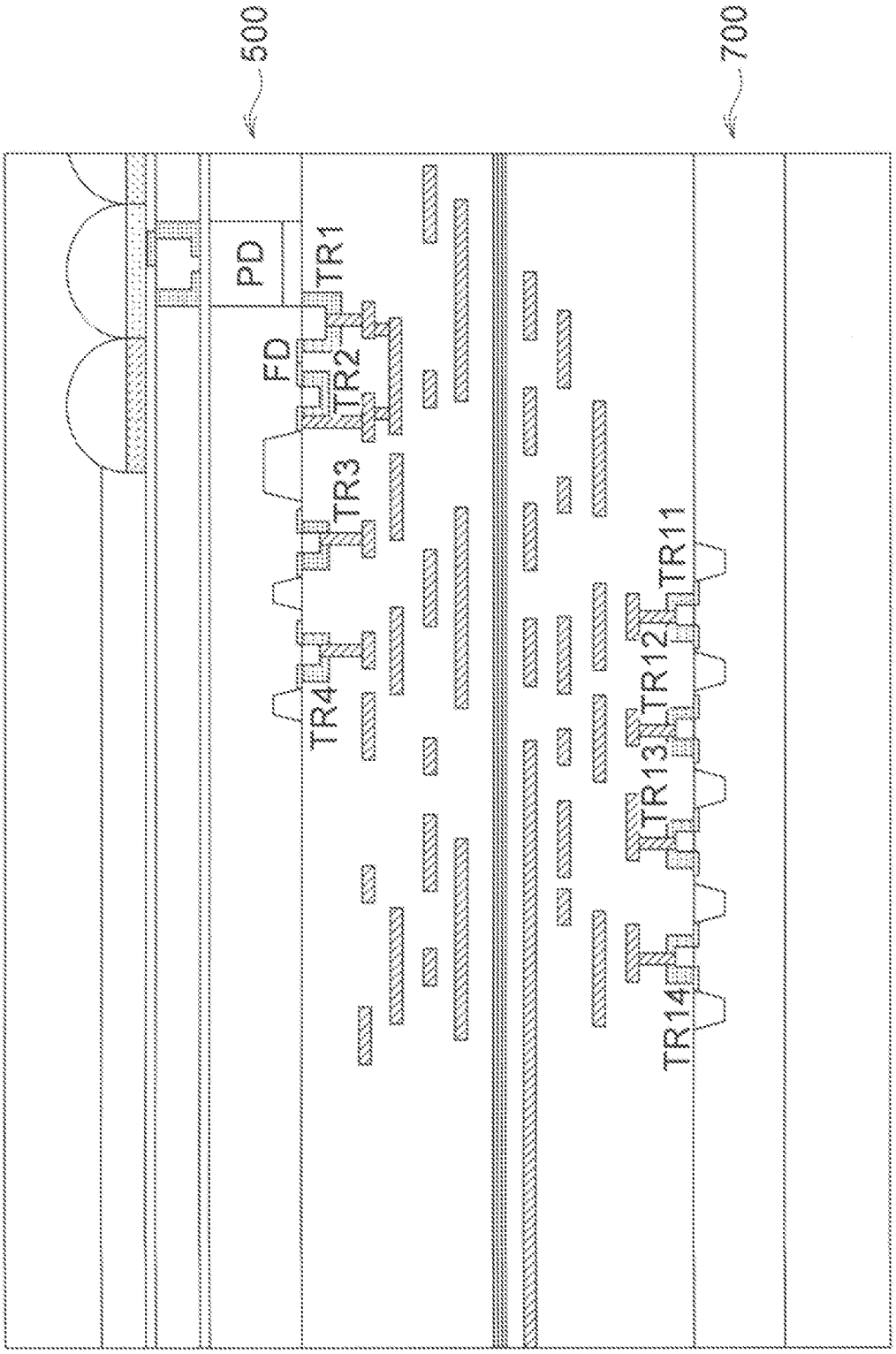
[図13]



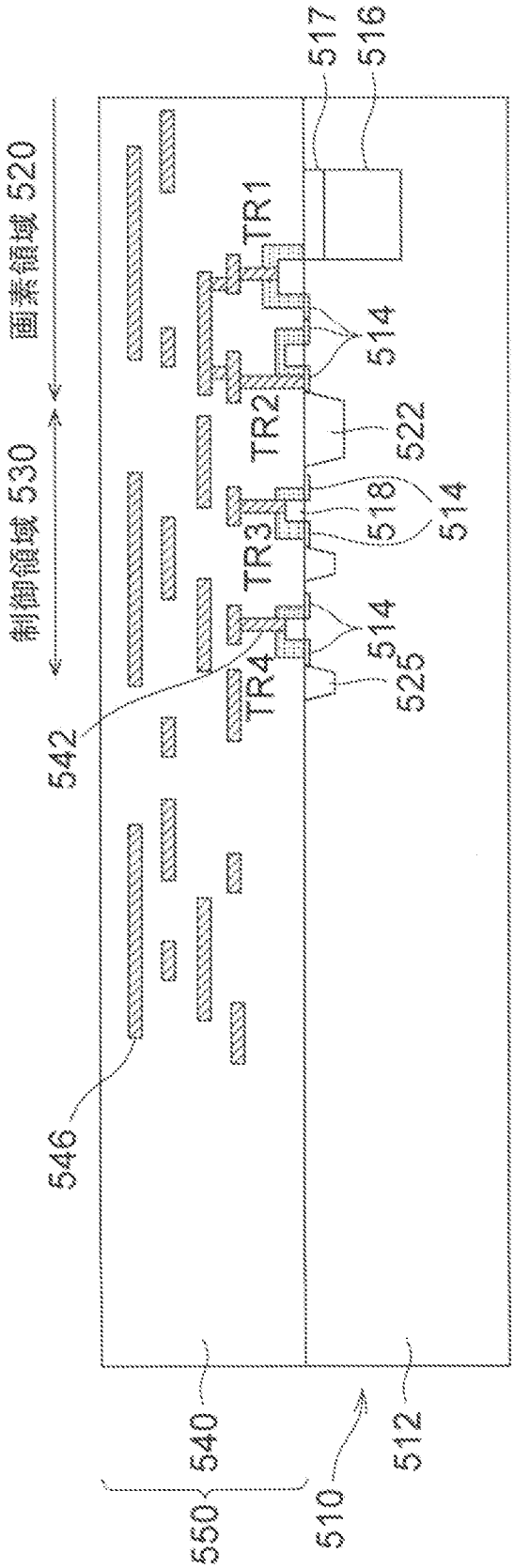
[図14]



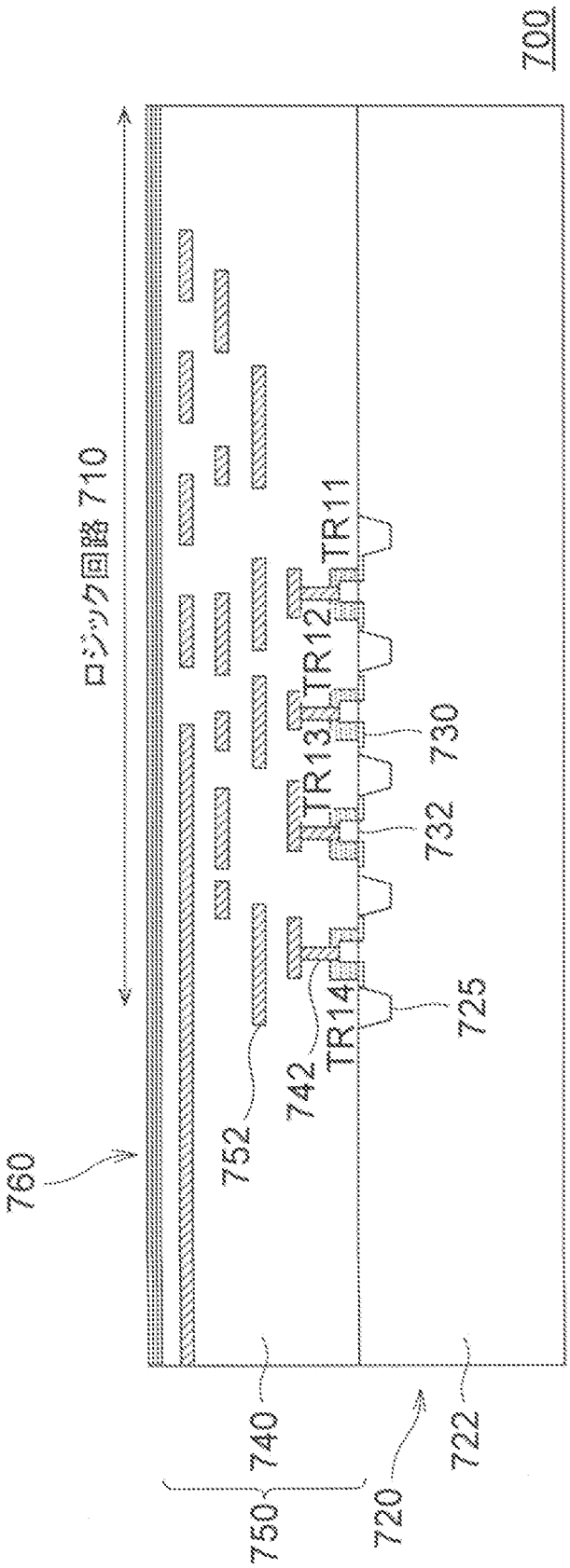
[図15]



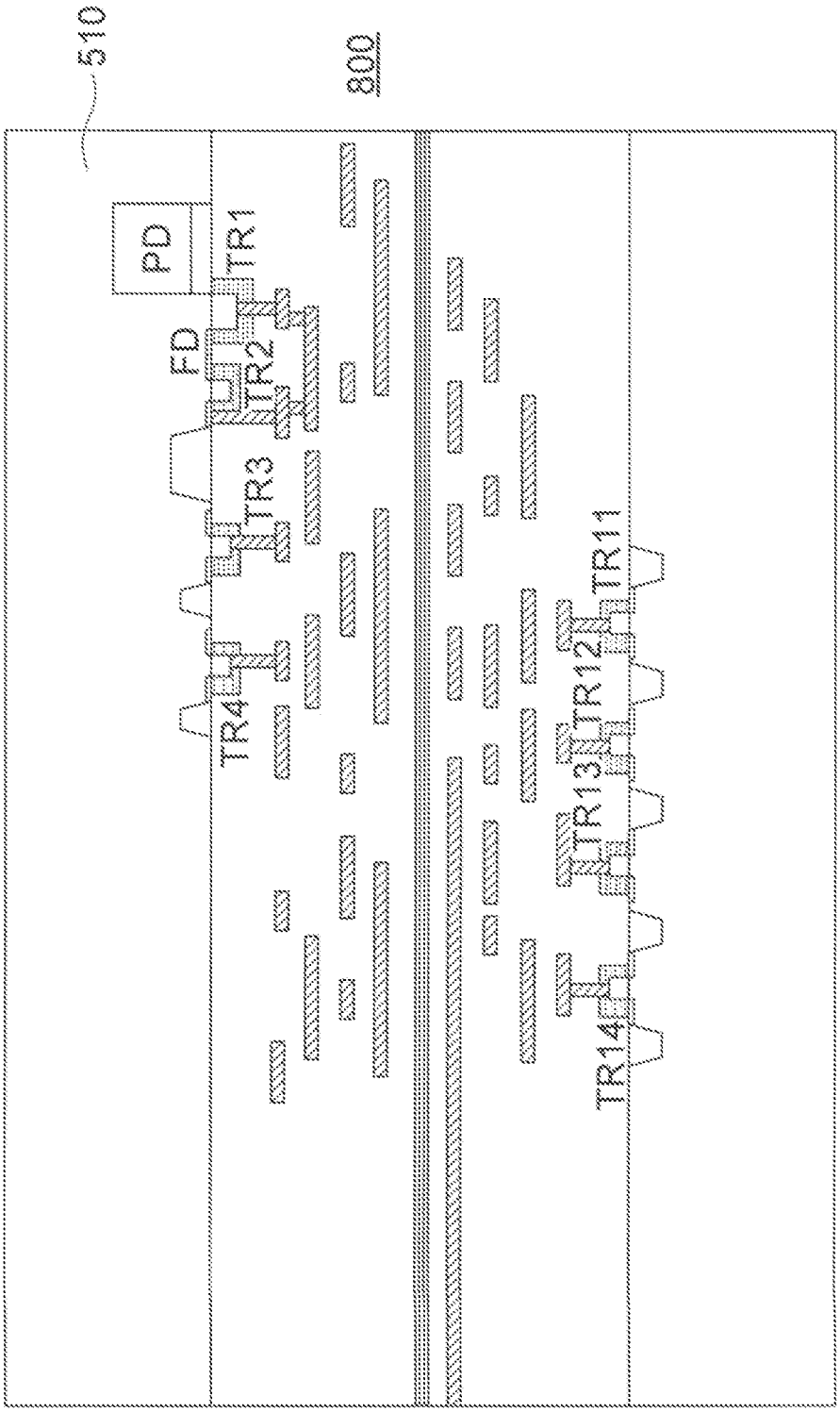
[図16]


517
516
画素領域 520
制御領域 530
TR1
514
TR2
522
518
514
TR3
514
TR4
525
542
546
540
550
510
512

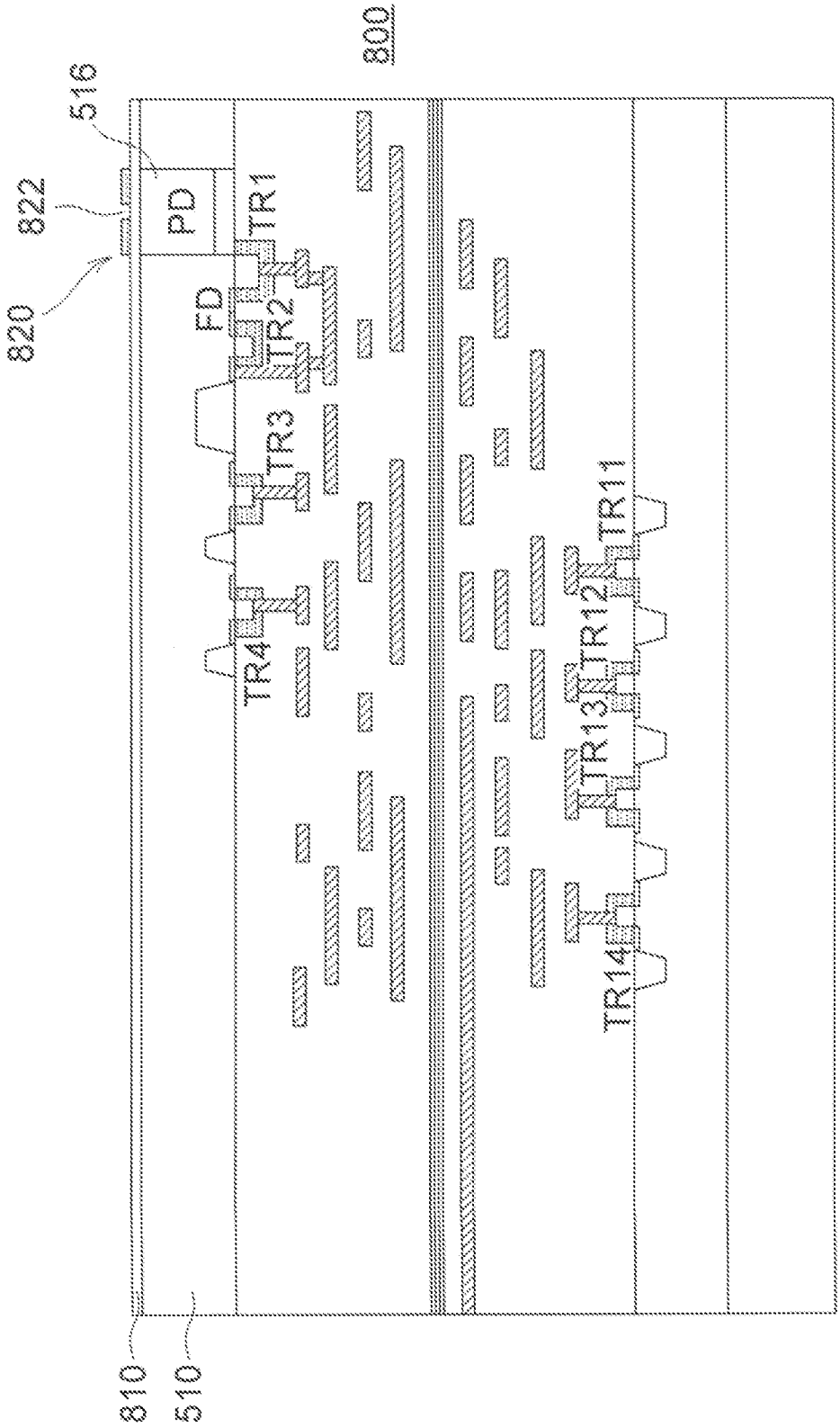
[図17]


700
ロジック回路 710
TR11
TR12
TR13
TR14
730
732
725
742
752
760
740
750
720
722

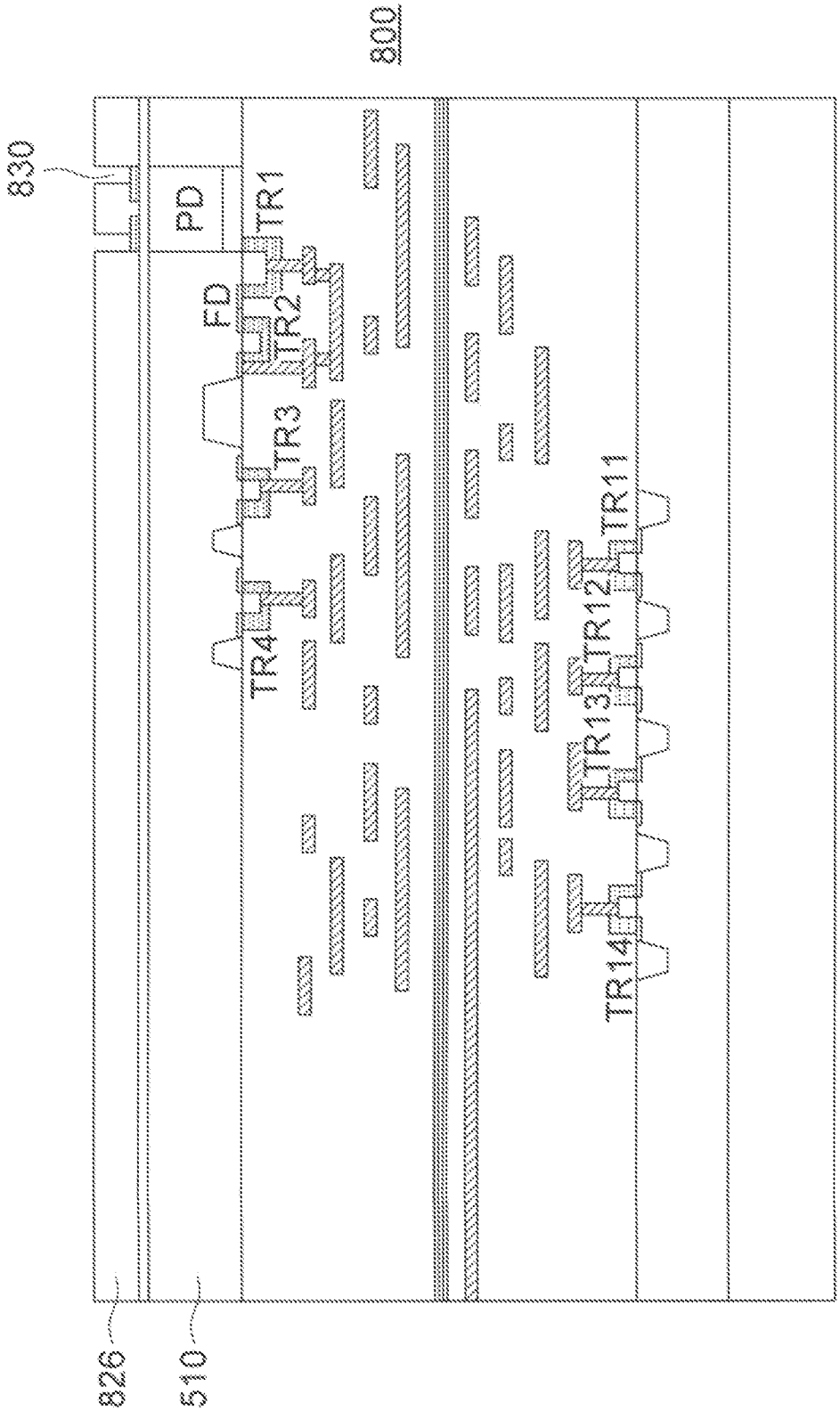
[図18]



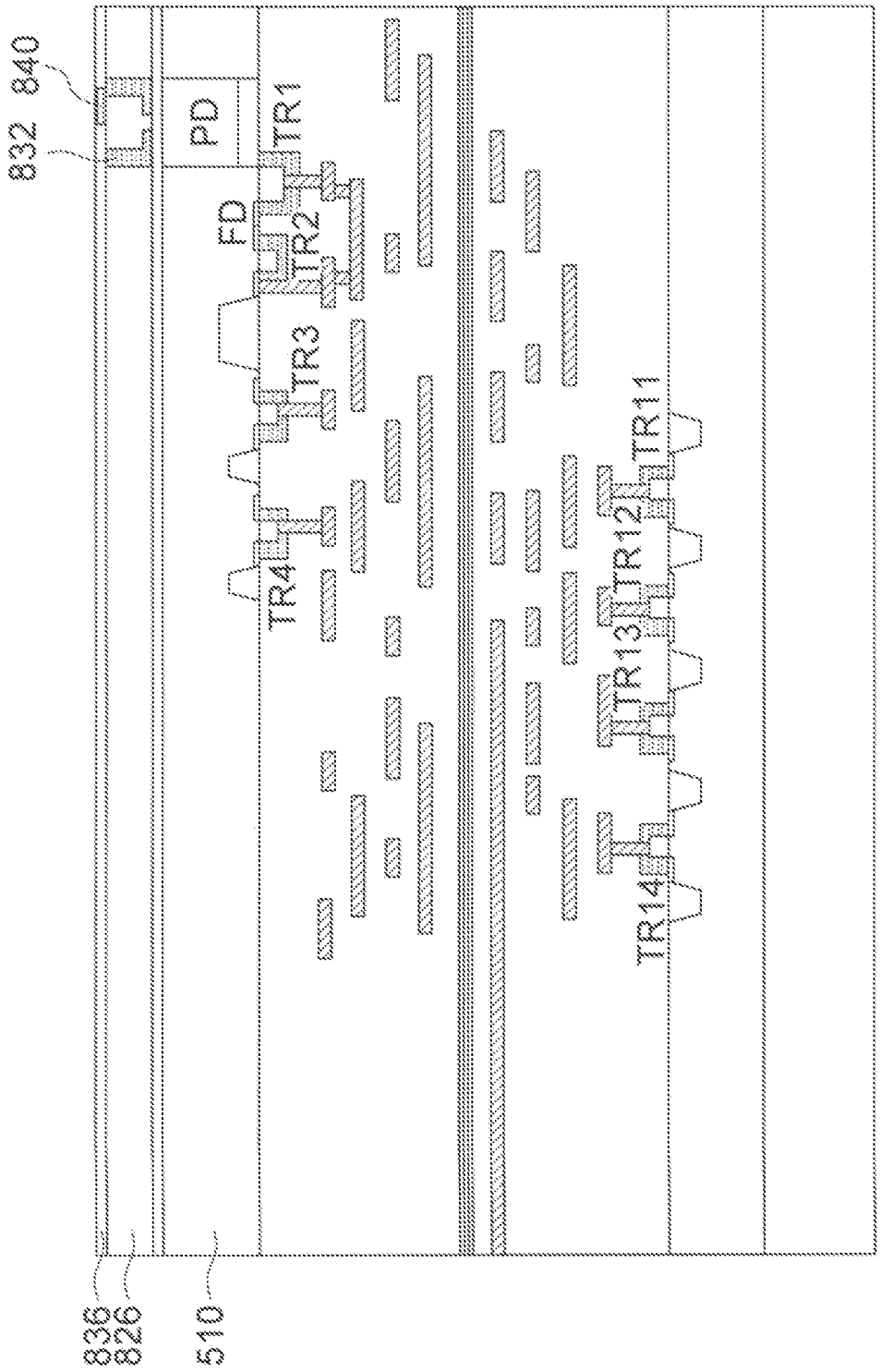
[図19]


800
516
822
820
PD
TR1
FD
TR2
TR3
TR4
TR11
TR12N
TR13N
TR14N
810
510

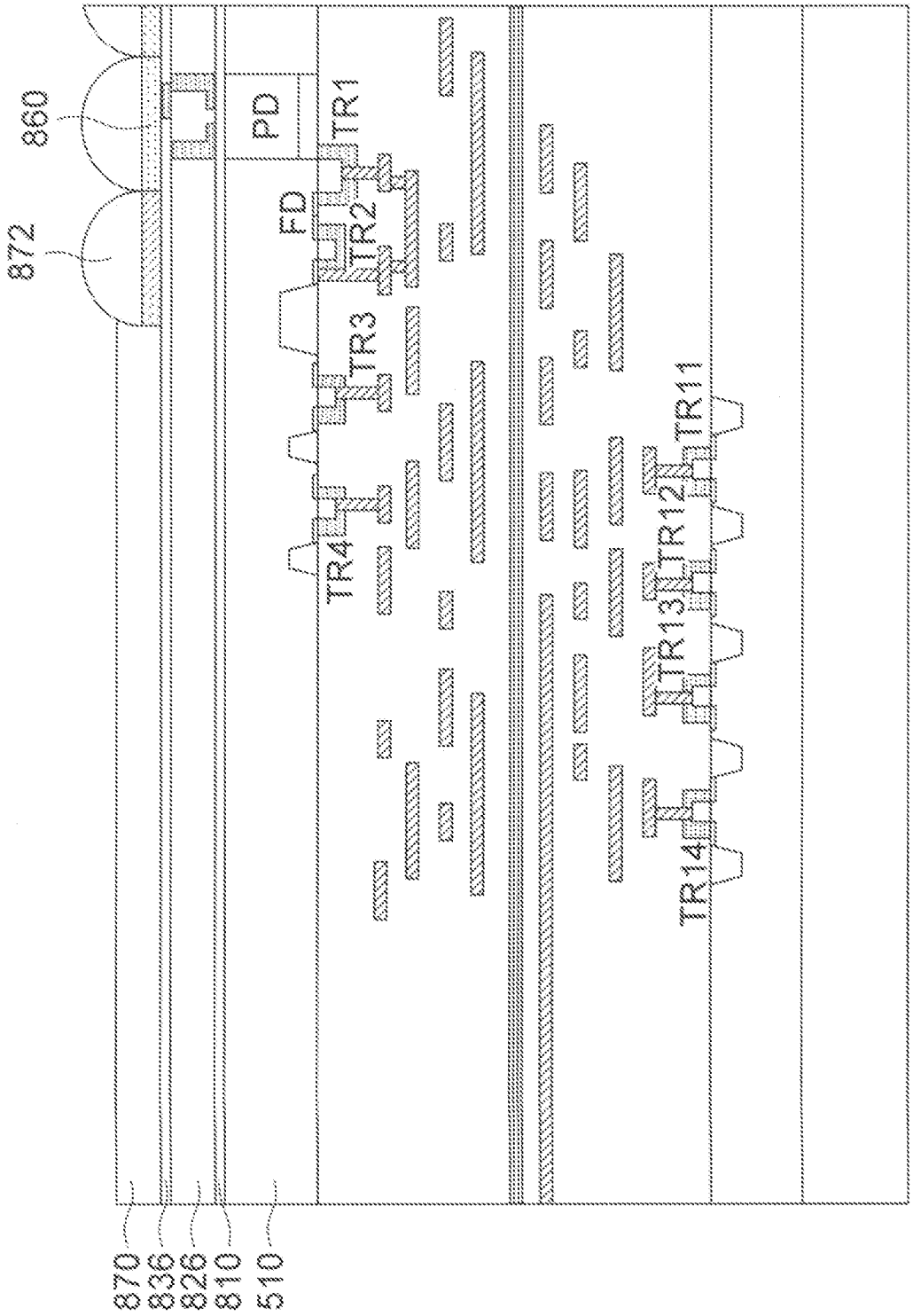
[図20]



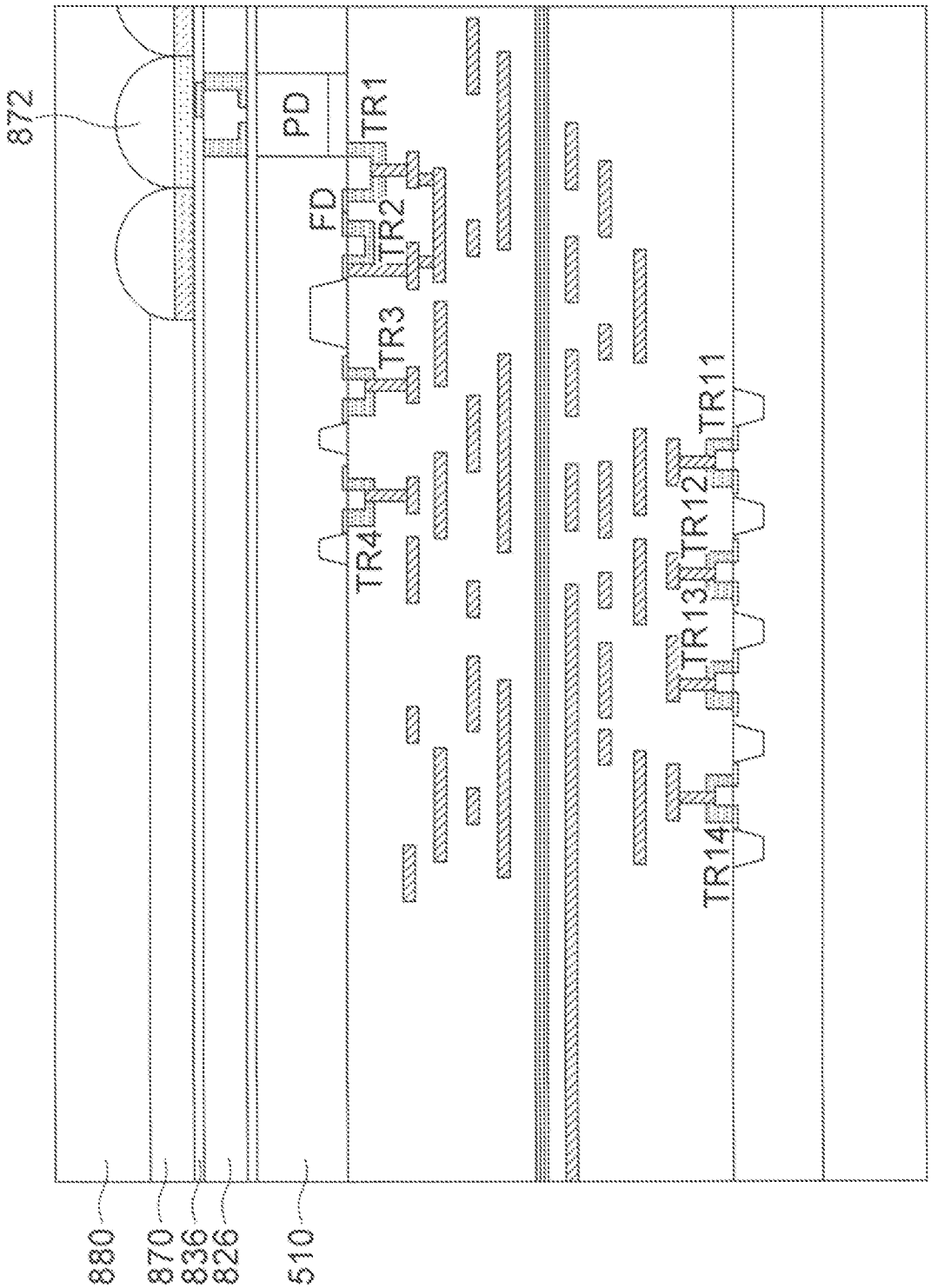
[図21]



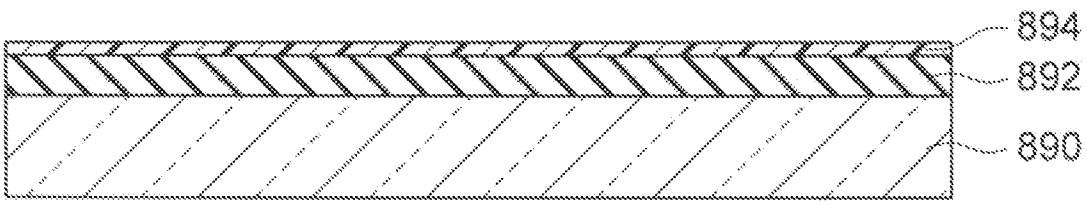
[図22]


860
872
PD
TR1
FD
TR2
TR3
TR4
TR11
TR12N
TR13N
TR14N
870
836
826
810
510

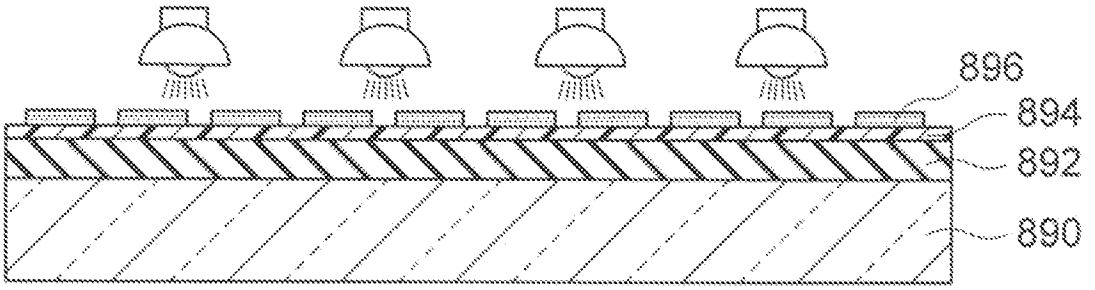
[図23]


872
PD
TR1
FD
TR2
TR3
TR4
TR11
TR12N
TR13N
TR14N
880
870
836
826
510

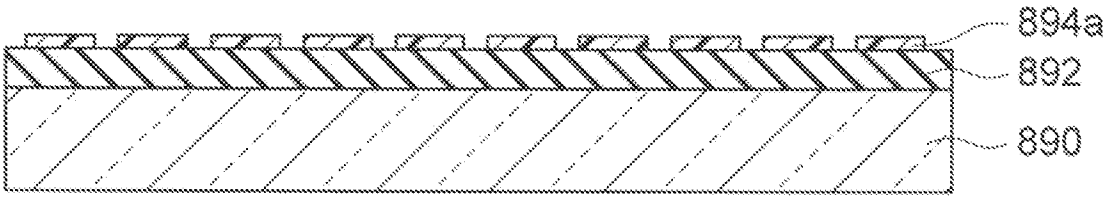
[図24]


894
892
890

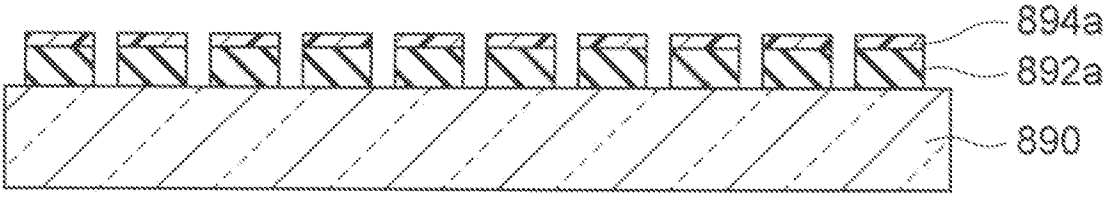
[図25]



[図26]



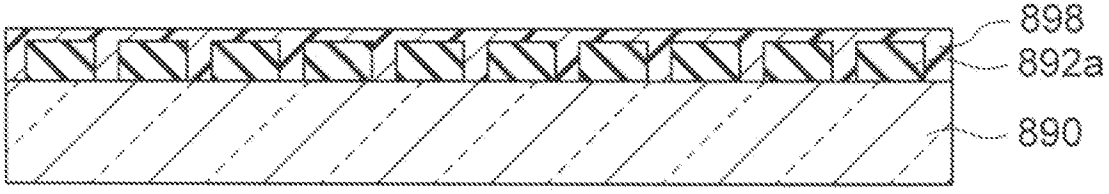
[図27]



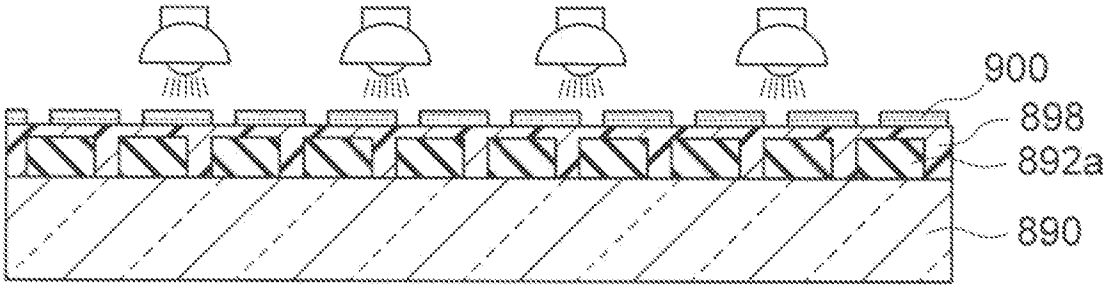
[図28]



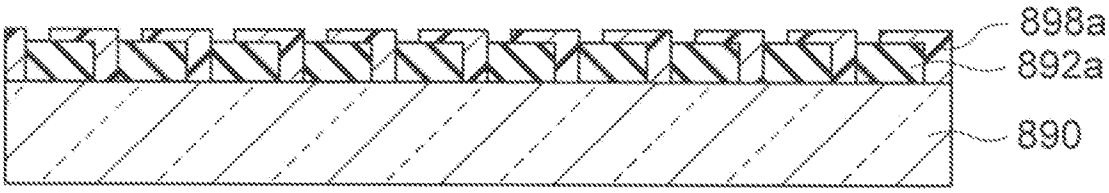
[図29]



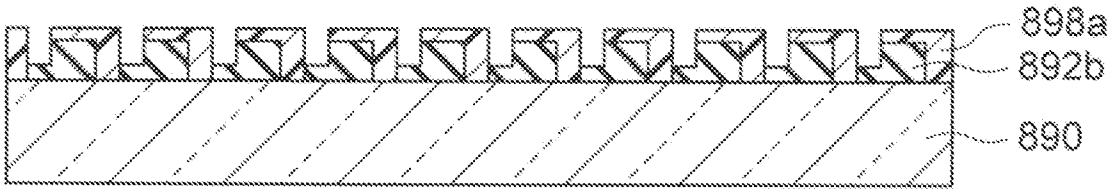
[図30]



[図31]



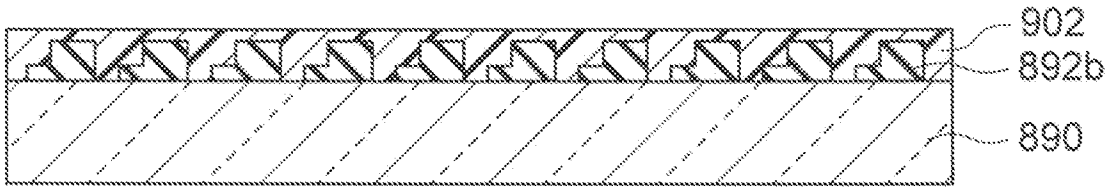
[図32]



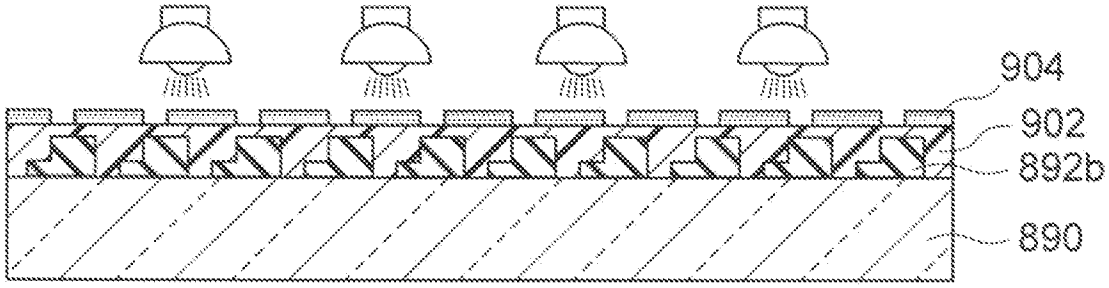
[図33]



[図34]



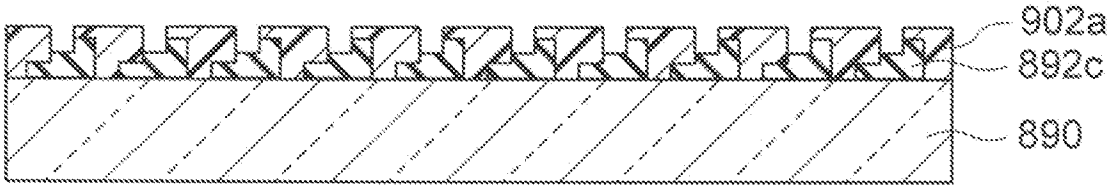
[図35]



[図36]



[図37]



[図38]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/044166

A. CLASSIFICATION OF SUBJECT MATTER

G03B 35/08(2021.01)i; ***H01L 27/146***(2006.01)i; ***H04N 5/369***(2011.01)i; ***G02B 3/00***(2006.01)i
FI: H01L27/146 D; G02B3/00 A; H04N5/369; G03B35/08

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02B3/00; G03B35/08; H01L27/146; H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2022
Registered utility model specifications of Japan 1996-2022
Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-539562 A (FRAUNHOFER-GESELLSCHAFT ZUR FOERDERUNG DER ANGEWANDTEN FORSCHUNG E. V.) 16 December 2010 (2010-12-16) paragraphs [0005], [0032]-[0040], fig. 2	1-20
A	JP 2007-520743 A (FRAUNHOFER-GESELLSCHAFT ZUR FOERDERUNG DER ANGEWANDTEN FORSCHUNG E. V.) 26 July 2007 (2007-07-26) paragraphs [0001], [0076]-[0102], fig. 1-14	1-20
A	JP 2011-176715 A (NIKON CORP.) 08 September 2011 (2011-09-08) paragraphs [0001], [0018]-[0100], fig. 3-20	1-20
A	US 2020/0116559 A1 (OUSTER, INC.) 16 April 2020 (2020-04-16) paragraphs [0106]-[0201], fig. 1-23	1-20
A	JP 2015-201834 A (SONY CORP.) 12 November 2015 (2015-11-12) paragraphs [0001], [0018]-[0229], fig. 1-35	1-20

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
13 January 2022	**25 January 2022**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/044166

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2010-539562 A	16 December 2010	US 2011/0134040 A1 paragraphs [0005], [0034]-[0042], fig. 2 WO 2009/033551 A1 DE 102007042984 A1	
JP 2007-520743 A	26 July 2007	US 2007/0109438 A1 paragraphs [0001], [0105]-[0132], fig. 1-14 WO 2005/069607 A1 DE 102004003013 B3	
JP 2011-176715 A	08 September 2011	US 2011/0279727 A1 paragraphs [0003], [0051]-[0131], fig. 3-20	
US 2020/0116559 A1	16 April 2020	WO 2020/033749 A1 paragraphs [0105]-[0185], fig. 1-23 CN 112805584 A	
JP 2015-201834 A	12 November 2015	US 2017/0104942 A1 paragraphs [0002], [0053]-[0265], fig. 1-35 WO 2015/151794 A1	

国際調査報告

国際出願番号
PCT/JP2021/044166

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

G03B 35/08(2021.01)i; H01L 27/146(2006.01)i; H04N 5/369(2011.01)i; G02B 3/00(2006.01)i
FI: H01L27/146 D; G02B3/00 A; H04N5/369; G03B35/08

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

G02B3/00; G03B35/08; H01L27/146; H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２２年
日本国実用新案登録公報	１９９６－２０２２年
日本国登録実用新案公報	１９９４－２０２２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2010-539562 A (フラウンホッファーーゲゼルシャフト ツァー フェーデルングデア アンゲバンテン フォルシュング エー ファー) 16.12.2010 (2010-12-16) 段落[0005],[0032]-[0040], 図2	1-20
A	JP 2007-520743 A (フラウンホッファーーゲゼルシャフト・ツァー・フォデラング・デル・アンゲワンテン・フォーシュング・エー. ファウ.) 26.07.2007 (2007-07-26) 段落[0001],[0076]-[0102], 図1-14	1-20
A	JP 2011-176715 A (株式会社ニコン) 08.09.2011 (2011-09-08) 段落[0001],[0018]-[0100], 図3-20	1-20
A	US 2020/0116559 A1 (OUSTER, INC.) 16.04.2020 (2020-04-16) 段落[0106]-[0201], 図1-23	1-20
A	JP 2015-201834 A (ソニー株式会社) 12.11.2015 (2015-11-12) 段落[0001],[0018]-[0229], 図1-35	1-20

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
13.01.2022	25.01.2022

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
小池　英敏 5F 8396

電話番号 03-3581-1101 内線 3516

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/044166

引用文献	公表日	パテントファミリー文献	公表日
JP 2010-539562 A	16.12.2010	US 2011/0134040 A1 段落[0005],[0034]-[0042], 図2 WO 2009/033551 A1 DE 102007042984 A1	
JP 2007-520743 A	26.07.2007	US 2007/0109438 A1 段落[0001],[0105]-[0132], 図1-14 WO 2005/069607 A1 DE 102004003013 B3	
JP 2011-176715 A	08.09.2011	US 2011/0279727 A1 段落[0003],[0051]-[0131], 図3-20	
US 2020/0116559 A1	16.04.2020	WO 2020/033749 A1 段落[0105]-[0185], 図1-23 CN 112805584 A	
JP 2015-201834 A	12.11.2015	US 2017/0104942 A1 段落[0002],[0053]-[0265], 図1-35 WO 2015/151794 A1	