

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2007-295189
(P2007-295189A)

(43) 公開日 平成19年11月8日(2007.11.8)

(51) Int.Cl.

F I

テーマコード (参考)

HO 4 N 5/335 (2006.01)

HO 4 N 5/335 Z 4 M 1 1 8

HO 1 L 27/146 (2006.01)

HO 1 L 27/14 A 5 C O 2 4

審査請求 未請求 請求項の数 7 O L (全 15 頁)

(21) 出願番号	特願2006-119497 (P2006-119497)	(71) 出願人	000236436
(22) 出願日	平成18年4月24日 (2006. 4. 24)		浜松ホトニクス株式会社
			静岡県浜松市東区市野町 1 1 2 6 番地の 1
		(74) 代理人	100088155
			弁理士 長谷川 芳樹
		(74) 代理人	100092657
			弁理士 寺崎 史朗
		(74) 代理人	100124291
			弁理士 石田 悟
		(74) 代理人	100110582
			弁理士 柴田 昌聰
		(72) 発明者	杉山 行信
			静岡県浜松市市野町 1 1 2 6 番地の 1 浜
			松ホトニクス株式会社内
		最終頁に続く	

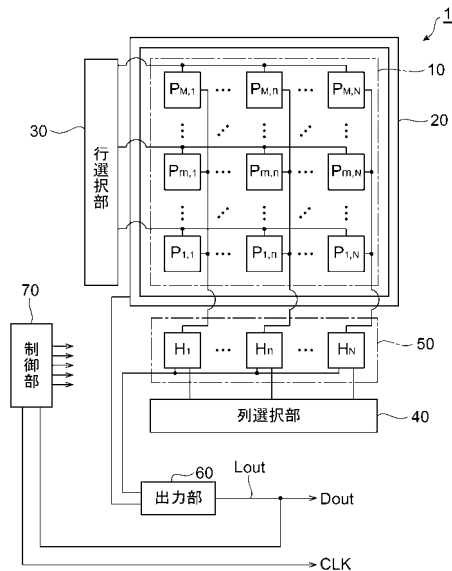
(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】画素数の増加や撮像の高速化を図る場合であっても消費電力の増大を抑制することができる固体撮像装置を提供する。

【解決手段】固体撮像装置 1 は、撮像用受光部 1 0、トリガ用受光部 2 0、行選択部 3 0、列選択部 4 0、電圧保持部 5 0、出力部 6 0 および制御部 7 0 を備える。光入射前に、トリガ用受光部 2 0、積分回路 6 2 およびトリガ用 A D 変換回路 6 4 によりトリガ用データを読み出して、そのトリガ用データに基づいて光入射を検知する。光入射を検知したら、撮像用受光部 1 0、電圧保持部 5 0、差演算回路 6 1 および撮像用 A D 変換回路 6 3 により画素データを読み出す。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

入射光量に応じた量の電荷を発生するフォトダイオードと該電荷を蓄積する電荷蓄積部とを各々有する複数の画素部を含み、電荷蓄積動作制御信号が指示する期間に前記複数の画素部それぞれにおいて前記フォトダイオードで発生した電荷を前記電荷蓄積部により蓄積する撮像用受光部と、

入射光量に応じた量の電荷を発生するトリガ用フォトダイオードを含むトリガ用受光部と、

前記電荷蓄積動作制御信号が指示する前記期間の後に、前記複数の画素部それぞれの前記電荷蓄積部に蓄積された電荷の量に応じたデジタル値（以下「画素データ」という。）を出力し、前記画素データを出力していない期間に、前記トリガ用受光部で発生した電荷の量に応じたデジタル値（以下「トリガ用データ」という。）を出力する出力部と、

を備え、

前記出力部が、前記画素データを出力する際と比較して、前記トリガ用データを出力する際に低消費電力で動作する、

ことを特徴とする固体撮像装置。

【請求項 2】

前記出力部が、前記画素データを出力する際と比較して、前記トリガ用データを出力する際に低速または低出力ビット数で動作する、ことを特徴とする請求項 1 記載の固体撮像装置。

【請求項 3】

前記出力部が、前記電荷蓄積動作制御信号が指示する前記期間の後に A/D 変換動作を行って前記画素データを出力する撮像用 A/D 変換回路と、前記トリガ用データを出力するトリガ用 A/D 変換回路と、を含み、

前記撮像用 A/D 変換回路と比較して前記トリガ用 A/D 変換回路が低消費電力で動作することを特徴とする請求項 1 記載の固体撮像装置。

【請求項 4】

前記出力部が前記画素データおよび前記トリガ用データを共通の出力信号線へ出力することを特徴とする請求項 1 記載の固体撮像装置。

【請求項 5】

前記出力部から出力された前記トリガ用データを入力し、このトリガ用データの絶対値が閾値より大きいときに前記撮像用受光部の前記複数の画素部それぞれに対して電荷蓄積動作を指示する前記電荷蓄積動作制御信号を生成する制御部を更に備えることを特徴とする請求項 1 記載の固体撮像装置。

【請求項 6】

前記トリガ用受光部が、前記撮像用受光部を取り囲んで設けられている 1 つのトリガ用フォトダイオードを含む、ことを特徴とする請求項 1 記載の固体撮像装置。

【請求項 7】

前記トリガ用受光部が、前記撮像用受光部の周囲に設けられ互いに接続されている複数のトリガ用フォトダイオードを含む、ことを特徴とする請求項 1 記載の固体撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、入射光量に応じた量の電荷を発生するフォトダイオードを各々有する複数の画素部が 2 次元配置された受光部を備える固体撮像装置に関するものである。

【背景技術】

【0002】

固体撮像装置は、フォトダイオードを各々有する複数の画素部が 2 次元配置された受光部を備えており、また、各画素部のフォトダイオードで発生した電荷の量に応じたデジタ

10

20

30

40

50

ル値を出力するA/D変換回路をも備える場合がある。このような固体撮像装置において、画素数が増加の一途にあり、また、撮像の高速化が求められている。このような画素数の増加と撮像の高速化は、一般に固体撮像装置の消費電力の増加をもたらすことになる。

【特許文献1】特表2002-505002号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

ところで、固体撮像装置の用途によっては、消費電力の増加を抑制したい場合や、寧ろ消費電力を低減したい場合がある。例えば、固体撮像装置を長時間に亘ってバッテリ駆動したい場合や、固体撮像装置を含む機器の構造上の理由から発熱を抑制したい場合、等である。本発明は、上記問題点を解消する為になされたものであり、画素数の増加や撮像の高速化を図る場合であっても消費電力の増大を抑制することができる固体撮像装置を提供することを目的とする。

【課題を解決するための手段】

【0004】

本発明に係る固体撮像装置は、(1)入射光量に応じた量の電荷を発生するフォトダイオードと該電荷を蓄積する電荷蓄積部とを各々有する複数の画素部を含み、電荷蓄積動作制御信号が指示する期間に複数の画素部それぞれにおいてフォトダイオードで発生した電荷を電荷蓄積部により蓄積する撮像用受光部と、(2)入射光量に応じた量の電荷を発生するトリガ用フォトダイオードを含むトリガ用受光部と、(3)電荷蓄積動作制御信号が指示する期間の後に、複数の画素部それぞれの電荷蓄積部に蓄積された電荷の量に応じたデジタル値(以下「画素データ」という。)を出力し、画素データを出力していない期間に、トリガ用受光部で発生した電荷の量に応じたデジタル値(以下「トリガ用データ」という。)を出力する出力部と、を備えることを特徴とする。さらに、この固体撮像装置に含まれる出力部は、画素データを出力する際と比較して、トリガ用データを出力する際に低消費電力で動作することを特徴とする。また、出力部は、画素データを出力する際と比較して、トリガ用データを出力する際に低速または低出力ビット数で動作するのが好適である。

【0005】

本発明に係る固体撮像装置では、撮像用受光部に含まれる複数の画素部それぞれは、入射光量に応じた量の電荷を発生するフォトダイオードと、該電荷を蓄積する電荷蓄積部とを有する。電荷蓄積動作制御信号が指示する期間に、複数の画素部それぞれにおいて、フォトダイオードで発生した電荷は電荷蓄積部により蓄積される。一方、トリガ用受光部に含まれるトリガ用フォトダイオードでも、入射光量に応じた量の電荷が発生する。電荷蓄積動作制御信号が指示する期間の後に、複数の画素部それぞれの電荷蓄積部に蓄積された電荷の量に応じたデジタル値(画素データ)が出力部から出力される。また、出力部から画素データが出力されていない期間に、トリガ用受光部で発生した電荷の量に応じたデジタル値(トリガ用データ)が出力部から出力される。

【0006】

このように、画素データが出力される期間と、トリガ用データが出力される期間とは、互いに区別される。そして、画素データを出力する際と比較して、トリガ用データを出力する際に、出力部は低消費電力で動作する。出力部は、低速または低出力ビット数で動作することにより、低消費電力で動作することができる。

【0007】

本発明に係る固体撮像装置では、出力部は、電荷蓄積動作制御信号が指示する期間の後にA/D変換動作を行って画素データを出力する撮像用A/D変換回路と、トリガ用データを出力するトリガ用A/D変換回路と、を含み、撮像用A/D変換回路と比較してトリガ用A/D変換回路が低消費電力で動作するのが好適である。この場合には、出力部から画素データが出力される期間には、撮像用A/D変換回路が動作し、トリガ用A/D変換回路が休止する。一方、出力部からトリガ用データが出力される期間には、トリガ用A/D変換回路が動作し、撮像用A/D変換回路が休止する。

10

20

30

40

50

【 0 0 0 8 】

本発明に係る固体撮像装置では、出力部が画素データおよびトリガ用データを共通の出力信号線へ出力するのが好適である。この場合には、画素データおよびトリガ用データが出力部から共通の出力信号線へ時分割で出力されるので、外部機器との間で信号等を入出力するための配線の本数が少なくよく、例えば口腔内におけるX線撮像において用いられる場合には信頼性が高いものとなる。なお、出力部から共通の出力信号線へ出力される画素データおよびトリガ用データはシリアルデータであるのが好適である。

【 0 0 0 9 】

本発明に係る固体撮像装置は、出力部から出力されたトリガ用データを入力し、このトリガ用データの絶対値が閾値より大きいときに撮像用受光部の複数の画素部それぞれに対して電荷蓄積動作を指示する電荷蓄積動作制御信号を生成する制御部を更に備えるのが好適である。この場合には、出力部から出力されたトリガ用データに基づいて制御部により電荷蓄積動作制御信号が自動的に生成される。

10

【 0 0 1 0 】

本発明に係る固体撮像装置では、トリガ用受光部は、撮像用受光部を取り囲んで設けられている1つのトリガ用フォトダイオードを含むのが好適である。また、トリガ用受光部は、撮像用受光部の周囲に設けられ互いに接続されている複数のトリガ用フォトダイオードを含むのも好適である。このようにトリガ用受光部が構成されていることにより、固体撮像装置への光の入射が高感度に検知され得る。

【 発明の効果 】

20

【 0 0 1 1 】

本発明に係る固体撮像装置は、画素数の増加や撮像の高速化を図る場合であっても、消費電力の増大を抑制することができる。

【 発明を実施するための最良の形態 】

【 0 0 1 2 】

以下、添付図面を参照して、本発明を実施するための最良の形態を詳細に説明する。なお、図面の説明において同一の要素には同一の符号を付し、重複する説明を省略する。

【 0 0 1 3 】

図1は、本実施形態に係る固体撮像装置1の構成図である。この図に示される固体撮像装置1は、撮像用受光部10、トリガ用受光部20、行選択部30、列選択部40、電圧保持部50、出力部60および制御部70を備える。なお、この図では、要素間の配線については省略または簡略化されている。

30

【 0 0 1 4 】

撮像用受光部10は、入射した光の像を撮像するためのものであり、M行N列に2次元配列された画素部 $P_{1,1} \sim P_{M,N}$ を含む。画素部 $P_{m,n}$ は第m行第n列に位置している。M×N個の画素部 $P_{1,1} \sim P_{M,N}$ は、共通の構成を有していて、入射光量に応じた量の電荷を発生するフォトダイオードと、該電荷を蓄積する電荷蓄積部とを有している。撮像用受光部10は、制御部70から出力される電荷蓄積動作制御信号が指示する期間に、M×N個の画素部 $P_{1,1} \sim P_{M,N}$ それぞれにおいてフォトダイオードで発生した電荷を電荷蓄積部により蓄積する。なお、M、Nは2以上の整数であり、mは1以上M以下の整数であり、nは1以上N以下の整数である。

40

【 0 0 1 5 】

トリガ用受光部20は、光の入射を検知するためのものであり、入射光量に応じた量の電荷を発生するトリガ用フォトダイオードを含む。トリガ用受光部20に含まれるトリガ用フォトダイオードの個数や配置については種々の態様があり得るが、光の入射を高感度に検知するためには、撮像用受光部10を取り囲むようにトリガ用フォトダイオードが設けられているのが好適であり、また、受光面積が広いのが好適である。トリガ用受光部20は、図示の如く撮像用受光部10を取り囲んで設けられている1つのトリガ用フォトダイオードを含むのが好適であり、或いは、撮像用受光部10の周囲に設けられ互いに並列接続されている複数のトリガ用フォトダイオードを含むのも好適である。

50

【0016】

行選択部30は、制御部70による制御の下に、撮像用受光部10における各行を順次に指定して、その指定した第 m 行の N 個の画素部 $P_{m,1} \sim P_{m,N}$ それぞれの電荷蓄積部に蓄積された電荷の量に応じた電圧値を電圧保持部50へ出力させる。行選択部30は、 M 段のシフトレジスタ回路を含み、このシフトレジスタ回路の各段の出力ビットにより、撮像用受光部10における各行を順次に指定することができる。

【0017】

電圧保持部50は、共通の構成を有する N 個の保持回路 $H_1 \sim H_N$ を含む。保持回路 H_n は、撮像用受光部10における第 n 列の M 個の画素部 $P_{1,n} \sim P_{M,n}$ と接続されていて、これらのうちの何れかの画素部 $P_{m,n}$ から出力された電圧値を入力し、その入力した電圧値を保持して出力する。保持回路 H_n は、雑音成分が重畳された信号成分を表す電圧値を保持するとともに、雑音成分を表す電圧値も保持することができる。

10

【0018】

列選択部40は、電圧保持部50に含まれる N 個の保持回路 $H_1 \sim H_N$ を順次に指定して、その指定した第 n の保持回路 H_n により保持されている電圧値を出力部60へ出力させる。列選択部40は、 N 段のシフトレジスタ回路を含み、このシフトレジスタ回路の各段の出力ビットにより、 N 個の保持回路 $H_1 \sim H_N$ を順次に指定することができる。

【0019】

出力部60は、制御部70から出力される電荷蓄積動作制御信号が指示する期間（すなわち、各画素部 $P_{m,n}$ においてフォトダイオードで発生した電荷を電荷蓄積部により蓄積する期間）の後に、 $M \times N$ 個の画素部 $P_{1,1} \sim P_{M,N}$ それぞれの電荷蓄積部に蓄積された電荷の量に応じたデジタル値（画素データ）を出力し、また、その画素データを出力していない期間に、トリガ用受光部20で発生した電荷の量に応じたデジタル値（トリガ用データ）を出力する。出力部60は、画素データを出力する際と比較して、トリガ用データを出力する際に低消費電力で動作する。

20

【0020】

出力部60は、画素データおよびトリガ用データを共通の出力信号線 L_{out} へ出力するのが好適であり、また、これらのデータをシリアルデータとして出力するのも好適である。これらの場合には、これらのデータを出力するための配線の本数を削減することができる。信頼性向上の点で有利である。

30

【0021】

制御部70は、固体撮像装置1の全体の動作を制御するものである。例えば、制御部70は、行選択部30における行選択動作、列選択部40における列選択動作、電圧保持部50におけるデータ保持動作、出力部60における画素データおよびトリガ用データの出力動作、を制御する。また、制御部70は、出力部70から出力されたトリガ用データを入力し、このトリガ用データの絶対値が閾値より大きいときに撮像用受光部10の画素部 $P_{m,1} \sim P_{m,N}$ それぞれに対して電荷蓄積動作を指示する電荷蓄積動作制御信号を出力する。さらに、制御部70は、出力部60による画素データおよびトリガ用データそれぞれの各ビットの出力タイミングに同期したクロック信号 CLK を出力する。

【0022】

なお、撮像用受光部10の画素部 $P_{m,1} \sim P_{m,N}$ それぞれに対して電荷蓄積動作を指示する電荷蓄積動作制御信号は、制御部70から撮像用受光部10に直接に供給されてもよく、各画素部 $P_{m,n}$ に含まれる各トランジスタのゲート端子に与えられる制御信号（後述する $Reset(m)$ 信号、 $Trans(m)$ 信号および $Hold(m)$ 信号）とともに電荷蓄積動作を指示するものであってもよい。或いは、電荷蓄積動作制御信号が制御部70から行選択部30に供給されて、この電荷蓄積動作制御信号に基づいて、各画素部 $P_{m,n}$ に含まれる各トランジスタのゲート端子に与えられる制御信号が生成されてもよい。

40

【0023】

図2は、本実施形態に係る固体撮像装置1に含まれる出力部60の構成図である。この図に示される出力部60は、差演算回路61、積分回路62、撮像用AD変換回路63、

50

トリガ用 A/D 変換回路 64、スイッチ $SW_{6.1}$ およびスイッチ $SW_{6.2}$ を有する。

【0024】

差演算回路 61 は、雑音成分が重畳された信号成分を表す電圧値を保持回路 H_n から入力するとともに、雑音成分を表す電圧値をも保持回路 H_n から入力して、両者の差に応じた電圧値を出力する。この差演算回路 61 から出力される電圧値は、雑音成分が除去された信号成分を表す。積分回路 62 は、トリガ用受光部 20 から出力される電荷を入力して蓄積し、その蓄積電荷量に応じた電圧値を出力する。

【0025】

撮像用 A/D 変換回路 63 は、差演算回路 61 から出力される電圧値を入力し、この入力した電圧値を A/D 変換して、その A/D 変換の結果であるデジタル値（画素データ）を出力する。トリガ用 A/D 変換回路 64 は、積分回路 62 から出力される電圧値を入力し、この入力した電圧値を A/D 変換して、その A/D 変換の結果であるデジタル値（トリガ用データ）を出力する。 10

【0026】

撮像用 A/D 変換回路 63 は、電荷蓄積動作制御信号が指示する期間の後に A/D 変換動作を行って画素データを出力する。撮像用 A/D 変換回路 63 が画素データを出力していない期間に、トリガ用 A/D 変換回路 64 はトリガ用データを出力する。撮像用 A/D 変換回路 63 と比較してトリガ用 A/D 変換回路 64 は低速または低出力ビット数で動作する。

【0027】

スイッチ $SW_{6.1}$ は、制御部 70 から出力される sel_data 信号により制御されて開閉動作し、閉じているときに、撮像用 A/D 変換回路 63 から出力される画素データを出力信号線 Lout へ出力する。スイッチ $SW_{6.2}$ は、制御部 70 から出力される sel_trig 信号により制御されて開閉動作し、閉じているときに、トリガ用 A/D 変換回路 64 から出力されるトリガ用データを出力信号線 Lout へ出力する。スイッチ $SW_{6.1}$ およびスイッチ $SW_{6.2}$ は同時に閉じることはない。 20

【0028】

なお、出力部 60 は、上記の撮像用 A/D 変換回路 63 およびトリガ用 A/D 変換回路 64 として共通の 1 つの A/D 変換回路を有していてもよい。その場合、A/D 変換回路は、画素データを出力する際と比較して、トリガ用データを出力する際に低速または低出力ビット数で動作する。例えば、A/D 変換回路がパイプライン方式のものであれば、画素データを出力する際と比較して、トリガ用データを出力する際に、動作させる段数を少なくする。また、例えば、A/D 変換回路が複数の容量素子を用いた逐次比較方式のものであれば、画素データを出力する際と比較して、トリガ用データを出力する際に、用いる容量素子の個数を少なくする。 30

【0029】

図 3 は、本実施形態に係る固体撮像装置 1 に含まれる画素部 $P_{m,n}$ および保持回路 H_n それぞれの回路構成を示す図である。なお、この図では、 $M \times N$ 個の画素部 $P_{1,1} \sim P_{M,N}$ のうち代表して画素部 $P_{m,n}$ が示され、 N 個の保持回路 $H_1 \sim H_N$ のうち代表して保持回路 H_n が示されている。

【0030】

画素部 $P_{m,n}$ は、APS (Active Pixel Sensor) 方式のものであって、フォトダイオード PD および 5 個の MOS トランジスタ $T_1 \sim T_5$ を含む。この図に示されるように、トランジスタ T_1 、トランジスタ T_2 およびフォトダイオード PD は順に直列的に接続されていて、基準電圧 V_{b1} がトランジスタ T_1 のドレイン端子に入力され、フォトダイオード PD のアノード端子が接地されている。 40

【0031】

トランジスタ T_3 およびトランジスタ T_4 は直列的に接続されていて、基準電圧 V_{b2} がトランジスタ T_3 のドレイン端子に入力され、トランジスタ T_4 のソース端子が配線 $V_{line(n)}$ に接続されている。トランジスタ T_1 とトランジスタ T_2 との接続点は、トランジスタ T_5 を介してトランジスタ T_3 のゲート端子に接続されている。また、配線 $V_{line(n)}$ 50

)には定電流源が接続されている。

【0032】

Reset(m)信号がトランジスタT1のゲート端子に入力され、Trans(m)信号がトランジスタT2のゲート端子に入力され、Address(m)信号がトランジスタT4のゲート端子に入力され、また、Hold(m)信号がトランジスタT5のゲート端子に入力される。これらReset(m)信号、Trans(m)信号、Address(m)信号およびHold(m)信号は、制御部70による制御の下に行選択部30から出力され、第m行のN個の画素部 $P_{m,1} \sim P_{m,N}$ に対して共通に入力される。

【0033】

Reset(m)信号およびTrans(m)信号がハイレベルであるとき、フォトダイオードPDの接合容量部(電荷蓄積部)が放電され、さらに、Hold(m)信号もハイレベルであると、トランジスタT3のゲート端子の電位がリセットされる。その後に、Reset(m)信号、Trans(m)信号およびHold(m)信号がローレベルになると、フォトダイオードで発生した電荷は接合容量部に蓄積されていく。Hold(m)信号がローレベルであって、Address(m)信号がハイレベルであると、画素部 $P_{m,n}$ から配線Vline(n)へノイズ成分が出力される。そして、Trans(m)信号、Hold(m)信号およびAddress(m)信号がハイレベルになると、フォトダイオードPDの接合容量部に蓄積されている電荷の量に応じた電圧値が配線Vline(n)へ信号成分として出力される。

【0034】

保持回路 H_n は、2つの容量素子 C_1, C_2 、および、4つのスイッチ $SW_{11}, SW_{12}, SW_{21}, SW_{22}$ を含む。このホールド回路 H_n では、スイッチ SW_{11} およびスイッチ SW_{12} は、直列的に接続されて配線Vline(n)と配線Hline_sとの間に設けられ、容量素子 C_1 の一端は、スイッチ SW_{11} とスイッチ SW_{12} との間の接続点に接続され、容量素子 C_1 の他端は接地されている。また、スイッチ SW_{21} およびスイッチ SW_{22} は、直列的に接続されて配線Vline(n)と配線Hline_nとの間に設けられ、容量素子 C_2 の一端は、スイッチ SW_{21} とスイッチ SW_{22} との間の接続点に接続され、容量素子 C_2 の他端は接地されている。

【0035】

このホールド回路 H_n では、スイッチ SW_{11} は、制御部70から供給されるset_s信号のレベルに応じて開閉する。スイッチ SW_{21} は、制御部70から供給されるset_n信号のレベルに応じて開閉する。set_s信号およびset_n信号は、N個のホールド回路 $H_1 \sim H_N$ に対して共通に入力される。スイッチ SW_{12}, SW_{22} は、制御部70から供給されるhshiht(n)信号のレベルに応じて開閉する。

【0036】

このホールド回路 H_n では、set_n信号がハイレベルからローレベルに転じてスイッチ SW_{21} が開くときに画素部 $P_{m,n}$ から配線Vline(n)へ出力されていたノイズ成分が、それ以降、容量素子 C_2 により電圧値out_n(n)として保持される。set_s信号がハイレベルからローレベルに転じてスイッチ SW_{11} が開くときに画素部 $P_{m,n}$ から配線Vline(n)へ出力されていた信号成分が、それ以降、容量素子 C_1 により電圧値out_s(n)として保持される。そして、hshiht(n)信号がハイレベルになると、スイッチ SW_{12} が閉じて、容量素子 C_1 により保持されていた電圧値out_s(n)が配線Hline_sへ出力され、また、スイッチ SW_{22} が閉じて、容量素子 C_2 により保持されていた電圧値out_n(n)が配線Hline_nへ出力される。これら電圧値out_s(n)と電圧値out_n(n)との差が、画素部 $P_{m,n}$ のフォトダイオードPDで発生した電荷の量に応じた電圧値を表す。

【0037】

図4は、本実施形態に係る固体撮像装置1に含まれる差演算回路61の回路構成を示す図である。この図に示されるように、差演算回路61は、アンプ $A_{64} \sim A_{66}$ 、スイッチ SW_{64}, SW_{65} 、および、抵抗器 $R_1 \sim R_4$ を含む。アンプ A_{66} の反転入力端子は、抵抗器 R_1 を介してバッファアンプ A_{64} の出力端子と接続され、抵抗器 R_3 を介して自己の出力端子と接続されている。アンプ A_{66} の非反転入力端子は、抵抗器 R_2 を介

してバッファアンプ A_{65} の出力端子と接続され、抵抗器 R_4 を介して接地電位と接続されている。アンプ A_{66} の出力端子は画素用 AD 変換回路 63 の入力端子と接続されている。バッファアンプ A_{64} の入力端子は、配線 $Hline_s$ を介して N 個の保持回路 $H_1 \sim H_N$ と接続され、スイッチ SW_{64} を介して接地電位と接続されている。バッファアンプ A_{65} の入力端子は、配線 $Hline_n$ を介して N 個の保持回路 $H_1 \sim H_N$ と接続され、スイッチ SW_{65} を介して接地電位と接続されている。

【0038】

差演算回路 61 のスイッチ SW_{64} , SW_{65} は、 $hreset$ 信号により制御されて開閉動作する。スイッチ SW_{64} が閉じることで、バッファアンプ A_{64} の入力端子に入力される電圧値がリセットされる。スイッチ SW_{65} が閉じることで、バッファアンプ A_{65} の入力端子に入力される電圧値がリセットされる。スイッチ SW_{64} , SW_{65} が開いているときに、 N 個の保持回路 $H_1 \sim H_N$ のうちの何れかの保持回路 H_n から配線 $Hline_s$, $Hline_n$ へ出力された電圧値 $out_s(n)$, $out_n(n)$ が、バッファアンプ A_{64} , A_{65} の入力端子に入力される。バッファアンプ A_{64} , A_{65} それぞれの増幅率を 1 とし、4 個の抵抗器 $R_1 \sim R_4$ それぞれの抵抗値が互いに等しいとすると、差演算回路 61 の出力端子から出力される電圧値は、配線 $Hline_s$ および配線 $Hline_n$ それぞれを経て入力される電圧値の差を表す。

【0039】

図 5 は、本実施形態に係る固体撮像装置 1 に含まれる積分回路 62 の回路構成を示す図である。この図に示されるように、積分回路 62 は、アンプ A_{67} 、容量素子 C_{67} およびスイッチ SW_{67} を含む。容量素子 C_{67} およびスイッチ SW_{67} は、互いに並列的に接続されて、アンプ A_{67} の反転入力端子と出力端子との間に設けられている。アンプ A_{67} の反転入力端子はトリガ用受光部 20 と接続されている。アンプ A_{67} の非反転入力端子は基準電位 V_b と接続されている。アンプ A_{67} の出力端子はトリガ用 AD 変換回路 64 の入力端子と接続されている。積分回路 62 のスイッチ SW_{67} は、 $reset_trig$ 信号により制御されて開閉動作する。スイッチ SW_{67} が閉じることで、容量素子 C_{67} が放電され、積分回路 62 から出力される電圧値がリセットされる。スイッチ SW_{67} が開いているときに、トリガ用受光部 20 から出力された電荷が容量素子 C_{67} に蓄積され、その蓄積電荷量に応じた電圧値が積分回路 62 から出力される。

【0040】

次に、本実施形態に係る固体撮像装置 1 の動作の一例について説明する。図 6 は、本実施形態に係る固体撮像装置 1 の動作の一例を示すタイミングチャートである。固体撮像装置 1 は、制御部 70 による制御の下に動作する。この図には、上から順に、(a) 固体撮像素子 1 に入射する光の強度、(b) 制御部 70 から出力されるクロック信号 CLK 、(c) 出力部 60 から出力信号線 $Lout$ へ出力されるデジタル信号 $Dout$ (画素データ $Ddata(m)$ またはトリガ用データ $Dtrig$)、(d) 制御部 70 から出力される電荷蓄積動作制御信号、(e) トリガ用受光部 20、積分回路 62 およびトリガ用 AD 変換回路 64 によるトリガ用データ読出動作、(f) 撮像用受光部 10、電圧保持部 50、差演算回路 61 および撮像用 AD 変換回路 63 による画素データ読出動作、が示されている。

【0041】

この図では、撮像用受光部 10 の第 m 行について撮像用 AD 変換回路 63 から出力されるデジタル値 (画素データ) を $Ddata(m)$ と表し、トリガ用 AD 変換回路 64 から出力されるデジタル値 (トリガ用データ) を $Dtrig$ と表している。時刻 t_0 , t_1 , t_2 , t_3 , t_4 , t_5 , t_6 は、制御部 70 から出力されるクロック信号 CLK の立下り時刻を表している。また、時刻 t_0 前および時刻 t_7 後には固体撮像素子 1 に光が入射しておらず、時刻 t_0 から時刻 t_7 までの期間に固体撮像素子 1 に光が入射するものとする。

【0042】

固体撮像素子 1 に電源が投入された直後の一定期間に、制御部 70 から出力される電荷蓄積動作制御信号がハイレベルとされる。そして、この電荷蓄積動作制御信号がローレベルに転じた後に、撮像用受光部 10 から電圧保持部 50、差演算回路 61、撮像用 AD 変

10

20

30

40

50

換回路 6 3 およびスイッチ $SW_{6,1}$ を経て 1 フレーム分の画素データが出力部 6 0 から出力される。このとき出力される画素データは無意味なものであるが、電源投入後の一定期間に亘って電荷蓄積動作制御信号がハイレベルとされることにより、撮像用受光部 1 0 の各画素部 $P_{m,n}$ や他の回路がリセットされ、その後の正常動作が可能となる。

【 0 0 4 3 】

その後、時刻 t_0 前では、トリガ用受光部 2 0 の受光量に応じたトリガ用データ D_{trig} が、積分回路 6 2 , トリガ用 A/D 変換回路 6 4 およびスイッチ $SW_{6,1}$ を経て出力部 6 0 から出力される。制御部 7 0 から出力されるクロック信号 CLK は、トリガ用データの各ビットの出力タイミングに同期したものとなる。そして、制御部 7 0 において、そのトリガ用データ D_{trig} の絶対値が閾値より小さいと判定され、固体撮像素子 1 に光が入射していない(または、入射光量が一定レベルより小さい)と判断されて、電荷蓄積動作制御信号がローレベルのままとされる。

10

【 0 0 4 4 】

また、時刻 t_0 前は、撮像用受光部 1 0 の画素部 $P_{1,1} \sim P_{M,N}$ それぞれはリセット状態のままとされる。すなわち、行選択部 3 0 から各画素部 $P_{m,n}$ に供給される $Reset(m)$ 信号, $Trans(m)$ 信号および $Hold(m)$ 信号がともにハイレベルとされて、トランジスタ T_1 , T_2 , T_5 がオン状態となっていて、フォトダイオード PD の接合容量部(電荷蓄積部)が放電され、トランジスタ T_3 のゲート端子の電位がリセットされる。また、撮像用 A/D 変換回路 6 3 は休止状態にあり、スイッチ $SW_{6,1}$ は開いている。

【 0 0 4 5 】

20

時刻 t_0 後に固体撮像素子 1 に光が入射し始めると、制御部 7 0 において、出力部 6 0 から出力されるトリガ用データ D_{trig} の絶対値が閾値より大きいと判定され、固体撮像素子 1 に光が入射している(または、入射光量が一定レベル以上である)と判断されて、電荷蓄積動作制御信号がハイレベルに転じる。

【 0 0 4 6 】

そして、電荷蓄積動作制御信号がハイレベルに転じた後のクロック信号 CLK の立下り時刻 t_3 から、電荷蓄積動作制御信号がローレベルに転じた後のクロック信号 CLK の立下り時刻 t_6 までの期間、撮像用受光部 1 0 の各画素部 $P_{m,n}$ では、 $Reset(m)$ 信号, $Trans(m)$ 信号および $Hold(m)$ 信号がローレベルになって、トランジスタ T_1 , T_2 , T_5 がオフ状態となり、フォトダイオードで発生した電荷は接合容量部に蓄積されていく。

30

【 0 0 4 7 】

この時刻 t_3 から時刻 t_6 までの期間、トリガ用受光部 2 0 の受光量に応じたトリガ用データ D_{trig} が、積分回路 6 2 , トリガ用 A/D 変換回路 6 4 およびスイッチ $SW_{6,1}$ を経て出力部 6 0 から出力される。制御部 7 0 から出力されるクロック信号 CLK は、トリガ用データの各ビットの出力タイミングに同期したものとなる。また、撮像用 A/D 変換回路 6 3 は休止状態にあり、スイッチ $SW_{6,1}$ は開いている。

【 0 0 4 8 】

なお、このときに出力されるトリガ用データに基づいて累計の入射光量をモニタすることができる。そして、このモニタした累計の入射光量に基づいて撮像用受光部 1 0 における電荷蓄積の時間(すなわち、電荷蓄積動作制御信号がハイレベルとされる期間)を適正値に設定することができる。また、このモニタした入射光量が一定レベルより小さくなった時点で、電荷蓄積動作制御信号をローレベルとしてもよい。或いは、入射光量を予め予測できる場合には、その予測値に基づいて電荷蓄積時間を適正値に設定してもよい。

40

【 0 0 4 9 】

電荷蓄積動作制御信号がローレベルに転じた後のクロック信号 CLK の立下り時刻 t_6 から時刻 t_7 までの期間、撮像用受光部 1 0 の各画素部 $P_{m,n}$ では、 $Reset(m)$ 信号および $Address(m)$ 信号がローレベルになって、トランジスタ T_1 , T_4 がオフ状態となり、また、 $Trans(m)$ 信号および $Hold(m)$ 信号がハイレベルになって、トランジスタ T_2 , T_5 がオン状態となる。これにより、それまでに接合容量部に蓄積されていた電荷は、トランジスタ T_2 , T_5 を経て、トランジスタ T_3 のゲート端子に移動してホールドされる。ただ

50

し、トランジスタ T_4 がオフ状態であるので、電荷蓄積量に応じた電圧値が各画素部 $P_{m,n}$ から配線 $V_{line}(n)$ へ出力されることは無い。

【0050】

この時刻 t_6 から時刻 t_7 までの期間、撮像用 AD 変換回路 63 およびトリガ用 AD 変換回路 64 の何れも休止状態にあり、出力部 70 から画素データおよびトリガ用データの何れも出力されない。また、制御部 70 からクロック信号 CLK は出力されない。

【0051】

続く時刻 t_7 から時刻 t_9 までの期間に、撮像用受光部 10 の第 1 行にある N 個の画素部 $P_{1,1} \sim P_{1,N}$ における電荷蓄積量に応じた N 個の画素データ $Ddata(1)$ が出力部 60 から出力される。具体的には、時刻 t_7 から時刻 t_8 までの期間に、撮像用受光部 10 の第 1 行においてのみ、 $Address(1)$ 信号がローレベルとなり、トランジスタ T_4 がオン状態となって、第 1 行にある各画素部 $P_{1,n}$ における電荷蓄積量に応じた電圧値が、配線 $V_{line}(n)$ へ出力され、電圧保持部 50 の保持回路 H_n により保持される。そして、時刻 t_8 から時刻 t_9 までの期間に、各保持回路 H_n から順次に出た電圧値は差演算回路 61 を経て撮像用 AD 変換回路 63 に入力されて AD 変換され、撮像用 AD 変換回路 63 からスイッチ $SW_{6,1}$ を経て順次に N 個の画素データ $Ddata(1)$ が出力される。この時刻 t_7 から時刻 t_9 までの期間、制御部 70 から出力されるクロック信号 CLK は、画素データの各ビットの出力タイミングに同期したものとなる。トリガ用 AD 変換回路 64 は休止状態にあり、スイッチ $SW_{6,2}$ は開いている。

【0052】

更に続く時刻 t_9 から時刻 t_{11} までの期間に、撮像用受光部 10 の第 2 行にある N 個の画素部 $P_{2,1} \sim P_{2,N}$ における電荷蓄積量に応じた N 個の画素データ $Ddata(2)$ が出力部 60 から出力される。具体的には、時刻 t_9 から時刻 t_{10} までの期間に、撮像用受光部 10 の第 2 行においてのみ、 $Address(2)$ 信号がローレベルとなり、トランジスタ T_4 がオン状態となって、第 2 行にある各画素部 $P_{2,n}$ における電荷蓄積量に応じた電圧値が、配線 $V_{line}(n)$ へ出力され、電圧保持部 50 の保持回路 H_n により保持される。そして、時刻 t_{10} から時刻 t_{11} までの期間に、各保持回路 H_n から順次に出た電圧値は差演算回路 61 を経て撮像用 AD 変換回路 63 に入力されて AD 変換され、撮像用 AD 変換回路 63 からスイッチ $SW_{6,1}$ を経て順次に N 個の画素データ $Ddata(2)$ が出力される。この時刻 t_9 から時刻 t_{11} までの期間、制御部 70 から出力されるクロック信号 CLK は、画素データの各ビットの出力タイミングに同期したものとなる。トリガ用 AD 変換回路 64 は休止状態にあり、スイッチ $SW_{6,2}$ は開いている。

【0053】

以降も同様にして、撮像用受光部 10 の第 3 行から第 M 行まで順次に、第 m 行にある N 個の画素部 $P_{m,1} \sim P_{m,N}$ における電荷蓄積量に応じた N 個の画素データ $Ddata(m)$ が出力部 60 から出力される。このようにして、撮像用受光部 10 から電圧保持部 50、差演算回路 61、撮像用 AD 変換回路 63 およびスイッチ $SW_{6,1}$ を経て 1 フレーム分の画素データ $Ddata(1) \sim Ddata(M)$ が出力部 60 から出力される。そして、1 フレーム分の画素データが出力された後、再び、時刻 t_0 前と同じ状態に戻る。

【0054】

このように、本実施形態に係る固体撮像装置 1 では、撮像用 AD 変換回路 63 およびトリガ用 AD 変換回路 64 が設けられていて、これら 2 つの AD 変換回路 63、64 が同時に動作することは無い。固体撮像装置 1 へ光入射があるか否かをモニタしている期間、および、当該光入射を検知した後に撮像用受光部 10 の各画素部 $P_{m,n}$ においてフォトダイオードで発生した電荷が接合容量部に蓄積されていく期間では、撮像用 AD 変換回路 63 が休止しており、トリガ用 AD 変換回路 64 が動作する。撮像用受光部 10 の各画素部 $P_{m,n}$ において電荷蓄積後に画素データを読み出す期間では、トリガ用 AD 変換回路 64 が休止しており、撮像用 AD 変換回路 63 が動作する。

【0055】

画素データを読み出すための撮像用 AD 変換回路 63 は、高速動作が要求され、また、

一定数以上の出力ビット数が要求されるので、消費電力が大きい。撮像用 A/D 変換回路 63 が動作しているときに制御部 70 から出力されるクロック信号 CLK は、画素データの各ビットの出力タイミングに同期して高周波数のものとなる。例えば、この場合、クロック信号の周波数は 80 MHz であり、画素データは 14 ビットであり、消費電力は 500 mW である。

【0056】

これに対して、トリガ用データを読み出すためのトリガ用 A/D 変換回路 64 は、低速動作であってもよく、また、出力ビット数が少なくてもよいので、消費電力が小さい。トリガ用 A/D 変換回路 64 が動作しているときに制御部 70 から出力されるクロック信号 CLK は、トリガ用データの各ビットの出力タイミングに同期して低周波数のものとなる。例えば、この場合、クロック信号の周波数は 1 MHz であり、トリガ用データは 8 ビットであり、消費電力は 25 mW である。

10

【0057】

本実施形態に係る固体撮像装置 1 は、例えば以下のような用途の際に効果を発揮することができる。すなわち、固体撮像装置 1 は、撮像用受光部 10 およびトリガ用受光部 20 それぞれの受光面上にシンチレータが設けられることで、入射した X 線をシンチレータにより可視光に変換して、その可視光を撮像用受光部 10 またはトリガ用受光部 20 のフォトダイオードで受光することができ、これにより、入射した X 線を撮像することができる。このようなシンチレータが設けられた固体撮像装置 1 は、口腔内における X 線撮像に用いられる。

20

【0058】

固体撮像装置 1 が口腔内における X 線撮像に用いられる場合、撮像すべき X 線の入射期間が極めて短く、固体撮像装置 1 は X 線入射タイミングを捉えて該 X 線を撮像しなければならない。そこで、固体撮像装置 1 は、X 線入射前に、トリガ用受光部 20、積分回路 62 およびトリガ用 A/D 変換回路 64 によりトリガ用データを読み出して、そのトリガ用データに基づいて X 線入射を検知する。そして、固体撮像装置 1 は、X 線入射を検知したら、撮像用受光部 10、電圧保持部 50、差演算回路 61 および撮像用 A/D 変換回路 63 により画素データを読み出す。このようにすることにより、固体撮像装置 1 は、X 線入射タイミングを捉えて該 X 線を撮像することができる。

【0059】

このように、固体撮像装置 1 が口腔内における X 線撮像に用いられる場合、X 線入射前には撮像用 A/D 変換回路 64 を休止することができ、X 線入射時のみ撮像用 A/D 変換回路 64 を動作させればよい。したがって、この固体撮像装置 1 は、画素数の増加や撮像の高速化を図る場合であっても、消費電力の増大を抑制することができる。

30

【0060】

また、固体撮像装置 1 が口腔内における X 線撮像に用いられる場合、画素データおよびトリガ用データを共通の出力信号線 Lout へ出力するのが好適であり、また、これらのデータをシリアルデータとして出力するのも好適である。これらの場合には、これらのデータを出力するための配線の本数を削減することができ、信頼性を向上させることができる。

40

【0061】

さらに、固体撮像装置 1 は、光入射を検知した後に、撮像用受光部 10 の $M \times N$ 個の画素部 $P_{1,1} \sim P_{M,N}$ それぞれにおいて同一期間にフォトダイオードで発生した電荷を電荷蓄積部により蓄積することができ、その電荷蓄積の後に、各画素部 $P_{m,n}$ について画素データを順次に出力部 60 から出力することができる。したがって、入射光量の時間的な変化が速い場合であっても、全ての画素部において同一期間の入射光量を捉えることができ、高精度の撮像を行うことができる。

【0062】

本発明は、上記実施形態に限定されるものではなく、種々の変形が可能である。例えば、上記実施形態では制御部 70 が電荷蓄積動作制御信号を生成したが、トリガ用データに

50

基づいて電荷蓄積動作制御信号を生成する外部機器を固体撮像装置とは別個に設けてもよい。この場合、固体撮像装置の出力部から外部機器へトリガ用データが出力され、その出力されたトリガ用データに基づいて外部機器により電荷蓄積動作制御信号が生成され、その生成された電荷蓄積動作制御信号が外部機器から固体撮像装置へ与えられる。

【0063】

このようにすることにより、トリガ用データと閾値との大小比較に基づく光入射検知の際に、その閾値を外部機器において柔軟に調整することができる。また、電荷蓄積動作制御信号が電荷蓄積を指示する期間（すなわち、各画素部においてフォトダイオードで発生した電荷を電荷蓄積部により蓄積する期間）を外部機器において柔軟に調整することができる。

10

【図面の簡単な説明】

【0064】

【図1】本実施形態に係る固体撮像装置1の構成図である。

【図2】本実施形態に係る固体撮像装置1に含まれる出力部60の構成図である。

【図3】本実施形態に係る固体撮像装置1に含まれる画素部 $P_{m,n}$ および保持回路 H_n それぞれの回路構成を示す図である。

【図4】本実施形態に係る固体撮像装置1に含まれる差演算回路61の回路構成を示す図である。

【図5】本実施形態に係る固体撮像装置1に含まれる積分回路62の回路構成を示す図である。

20

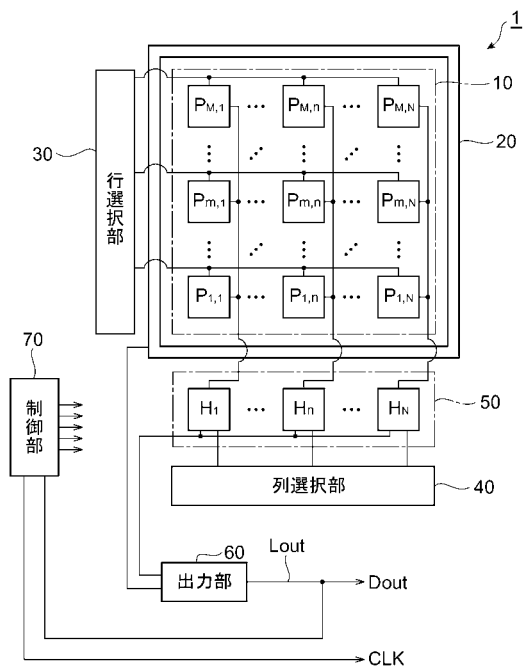
【図6】本実施形態に係る固体撮像装置1の動作の一例を示すタイミングチャートである。

【符号の説明】

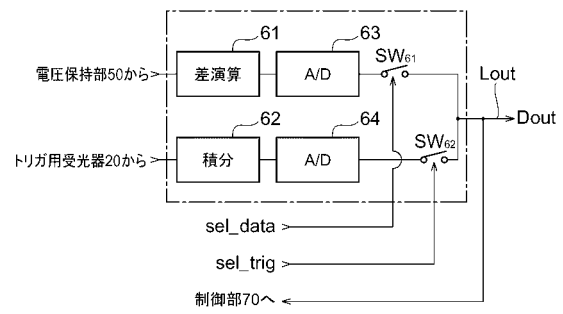
【0065】

1 ... 固体撮像装置、10 ... 撮像用受光部、20 ... トリガ用受光部、30 ... 行選択部、40 ... 列選択部、50 ... 電圧保持部、60 ... 出力部、61 ... 差演算回路、62 ... 積分回路、63 ... 撮像用AD変換回路、64 ... トリガ用AD変換回路、70 ... 制御部、 $P_{1,1} \sim P_{M,N}$... 画素部。

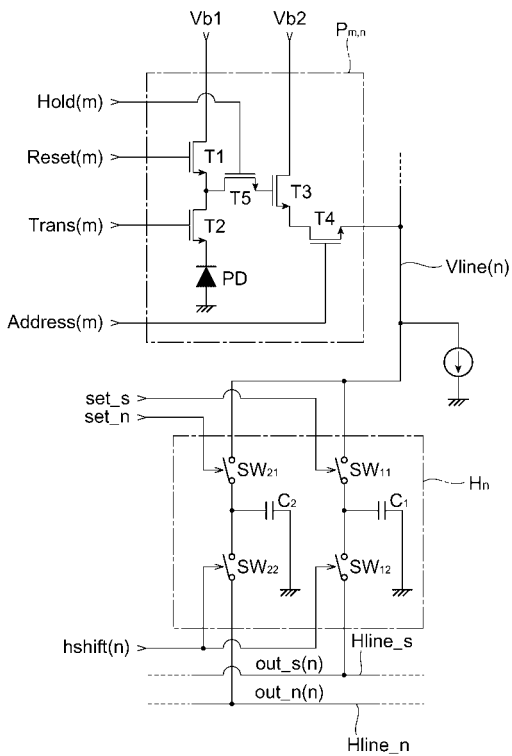
【図 1】



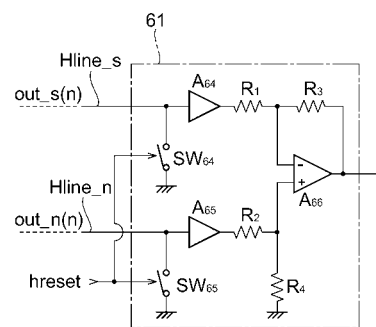
【図 2】



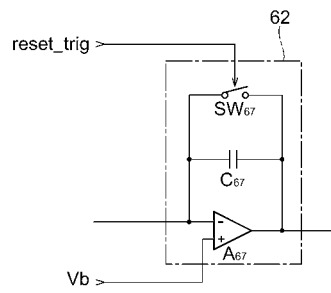
【図 3】



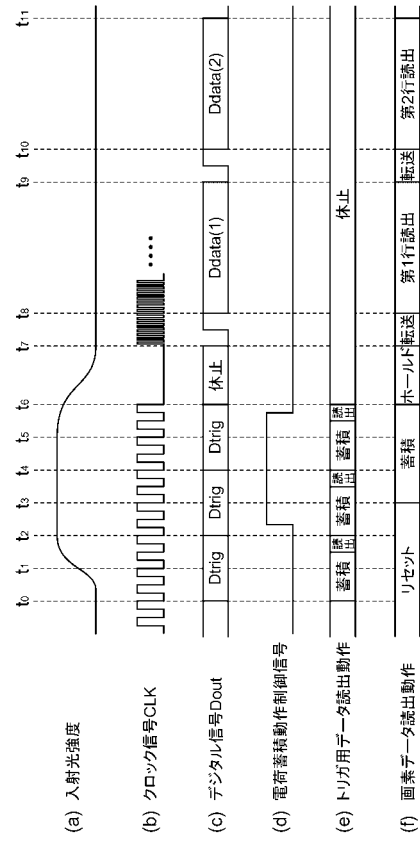
【図 4】



【 図 5 】



【 図 6 】



フロントページの続き

(72)発明者 水野 誠一郎

静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内

F ターム(参考) 4M118 AA04 BA14 CA02 DD04 DD12 FA06 FA33

5C024 CY42 DX04 GX03 GY11 GZ01 HX23