公告本

392318

731149

申請日期	87 年 4 月 14 日
案號	87105666
類別	H01L 23/495

（以上各欄由本局填註）

A4
C4

392318

發明 新型 專利說明書

一、發明 新型 名稱	中文	半導體裝置及其製造方法
	英文	Semiconductor device, and manufacturing method of the same
二、發明 創作 人	姓名	(1) 澤田佳奈子 (2) 黑須篤 (3) 高橋健司
	國籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國神奈川縣川崎市幸區古市場一七八一一三一一〇一 (2) 日本國東京都板橋區泉町一一一八 (3) 日本國神奈川縣橫浜市鶴見區東寺尾四一一二一三一一三
三、申請人	姓名（名稱）	(1) 東芝股份有限公司 株式会社東芝 (2) 亞南產業股份有限公司 Anam Industrial Co., Ltd.
	國籍	(1) 日本 (2) 韓國
	住、居所（事務所）	(1) 日本國神奈川縣川崎市幸區堀川町七二番地 (2) 韓國漢城城東區聖水洞二街二八〇一八 280-8, 2-Ga, Sung Su-Dong, Sungdong-Ku, Seoul, Korea
	代表人姓名	(1) 西室泰三 (2) 黃仁吉 Hwang, In Kil

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

申請日期	87 年 4 月 14 日
案號	87105666
類別	

A4
C4

（以上各欄由本局填註）

發明 新型 專利說明書

一、發明 新型 名稱	中文	
	英文	
二、發明 創作 人	姓名	⑷ 劉熙烈 Yoo, Hee Yeoul
	國籍	⑷ 韓國
	住、居所	⑷ 韓國漢城城北區下月谷洞二一八亞南公寓五〇三號 Anam Apt. #503, 218, Hawolgok-Dong, Seongb uk-Gu, Seoul, Korea
三、申請人	姓名（名稱）	
	國籍	
	住、居所（事務所）	
	代表人姓名	

裝 訂 線

經濟部中央標準局員工消費合作社印製

（由本局填寫）

承辦人代碼：	
大　　類：	
ＩＰＣ分類：	

A6
B6

本案已向：

國（地區）	申請專利，申請日期：	案號：	，☑有 ☐無主張優先權
日本	1997年4月22日	9-105024	

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明(1　)

發明背景

1．發明領域

本發明係關於安裝半導體晶片之導線架。

本發明也關於半導體裝置，其具有安裝於導線架上及由樹脂密封的半導體晶片，特別關於表面安裝型半導體裝置。

此外，發明亦關於半導體裝置的製造方法。

2．相關技藝說明

具有半導體的電子產品廣泛地用於不同領域，且正在發展的半導體晶片具有較高的智慧及集成度。諸如具有半導體晶片安裝於導線架上及由樹脂密封的半導體包裝之半導體裝置，也需要具有較高的可靠度及生產力。

半導體裝置的導線架通常由Ｆｅ－Ｎｉ爲基礎的合金所製成，例如４２重量％的Ｆｅ－Ｎｉ、及２９重量％的Ｎｉ－１７重量％的Ｃｏ－Ｆｅ。此種Ｆｅ爲基礎的導線架具有因使用昂貴的Ｎｉ、Ｃｏ等作爲合金成份而使生產成本增加之缺點。

當半導體晶片高度集成時，導線架需要具有高熱輻射，亦即高導熱率。

在此情形下，以銅爲基礎的合金用於導線架，銅爲基礎的合金相對地比較不貴且具有優良的導熱率及導電率。舉例而言，用於此種導線架的材料包含Ｃｕ－Ｓｎ爲基礎、Ｃｕ－Ｓｎ－Ｎｉ－Ｓｉ爲基礎、Ｃｕ－Ｆｅ－Ｐ爲基

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(2　)

礎、Cu－Sn－Ni－Si－Zn爲基礎、及Cu－Fe－P爲基礎。

但是，在樹脂密封的半導體裝置配置成具有銅或鈦合金製成的導線架時，其具有導線架與密封樹脂之間的緊密接觸及黏著強度不足之缺點。

假使導線架與密封樹脂之間的緊密接觸不足，則半導體裝置中的半導體晶片的抗濕氣、抗氣候及抗腐蝕性會受到不利的影響，且半導體裝置的可靠度會嚴重地變差。

特別是，樹脂密封表面安裝型半導體裝置具有安裝於電路板上時密封樹脂會因熱應力而斷裂之缺點。因此，半導體裝置的可靠度會嚴重地變差且其生產力也會減少。

圖18及19係剖面視圖，顯示傳統半導體裝置的配置之實施例。

此半導體裝置具有半導體晶片92，半導體晶片92係以黏著層位於其與導線架91之間而安裝於導線架91之上並以密封樹脂94加以密封。半導體晶片92具有第一面及第二面，其係固定成面對具有導線架的晶片墊91d的第一面，在導線架的晶片墊91d的第一面上安裝半導體晶片，以黏著層93介於它們之間。半導體晶片92具有位於第二面上的連接端92b，且這些連接端92b藉由接合線95分別與導線架的內導線91e電連接。

將簡述斷裂的發生。

如上所述，半導體裝置具有介面，其於緊密接觸方面

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(3　)

是低的並易於移除或分離，例如位於密封樹脂９４與導線架９１之間的介面。另一方面，配置半導體裝置之密封樹脂９４會吸收含於大氣等中的濕氣。假使當安裝半導體裝置時，其曝露於高溫下，則由密封樹脂９４所吸收的濕氣會蒸發。假使導因於蒸氣的內應力施加至半導體裝置的分離面時，則半導體裝置會膨脹。此外，假使內應力超過密封件的斷裂強度時，則會於包裝中發生斷裂９９（圖１９）。

此半導體裝置中發生的斷裂，對近年來半導體晶片的加大及半導體裝置的薄化而言，係嚴重問題。

因此，今日採用半導體裝置置於鍍鋁帶中以便運送之所謂的濕氣保護包裝，且打開帶子之後的每一產品的使用次數，亦即吸收濕氣的時間，需要控制以防止在半導體裝置中發生斷裂。因此，對半導體製造者及使用者而言均係大負擔，並阻礙生產力。

具有銅基礎的導線架之半導體裝置於形成特性方面亦具有缺點，此缺點在加大及薄化半導體裝置時更加顯著。

具有銅製導線架的半導體裝置具有與半導體晶片的主要成份之矽的熱膨脹係數相差約一數位之熱膨脹係數。因此，當它們在晶片附著處理中相互地黏著之後被冷卻至室溫時，會因熱應力而產生捲曲。當半導體晶片的尺寸變得較大時，位移量會因捲曲而變得較大，造成嚴重問題。

大的半導體晶片通常具有用於連接的多個點，且其對應的導線架具有精密的間距，對內導線而言特別是非常精

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(4　)

密。爲保持導線架的非常精密與很多內導線之適當位置關係，它們通常會由諸如聚醯亞胺樹脂所製成的帶子固定。

但是，用於保持內導線在適當位置的帶子具有因組裝製程中所施加的熱負載而收縮之缺點，造成導線架捲曲。捲曲使其更加難以形成通常難以生產的大及薄的半導體裝置，造成諸如晶片移位及半導體晶片或晶片墊曝露等固障。

形成特性的改進需要所形成的密封樹脂在半導體晶片的上側上及晶片墊的下側上具有實際相同的厚度。因此，導線架會受壓抑。假使無法克服捲曲問題，則決定壓抑量時必須考慮捲曲量。但是，不容易評估準確的捲曲量，且其最佳值係藉由嘗試錯誤所決定。此方法難以以高生產力生產高度可靠度的半導體裝置。

完成本發明以克服上述缺點。本發明的目的係提供具有緊密地接觸密封樹脂的導線框之半導體裝置。

本發明的目的亦提供半導體裝置，其在密封樹脂與導線框之間具有良好的緊密接觸並也具有高可靠度及生產力。

本發明的的的亦提供具有高形成特性的半導體裝置。本發明的另一目的係提供生產半導體裝置的方法，該半導體裝置在密封樹脂與導線架之間具有良好的緊密接觸並具有高可靠度及生產力。

本發明的又另一目的係提供製造半導體裝置的方法，該半導體裝置在半導體晶片與密封樹脂之間具有良好的緊

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明（5　）

密接觸並具有高可靠度及生產力。

此外，本發明的目的係提供具有良好的密封樹脂緊密接觸及高生產力的半導體裝置製造設備。

發明概述

爲完成上述目的，發明如下配置。

發明的第一觀點係關於半導體裝置，其包括導線架，導線架具有基本上由Ｃｕ或Ｃｕ基礎合金所構成的基部構件及基本上至少由基部構件的氧化物所構成的第一層，第一層具有約５０ｎｍ或更少的厚度；至少安裝於導線架上的半導體晶片；及密封構件，用以密封導線架上的半導體晶片。

舉例而言，第一層基本上係由構成基部構成的金屬之氧化物所形成的膜。第一層之厚度會控制在約５０ｎｍ或更少，且較佳的是約２０ｎｍ或更少，以改進密封樹脂與導線架之間的緊密接觸。

基部構件可在其表面上具有高度約１０μｍ或更低的直線隆起部。直線隆起部意指形成於基部構件的表面上之直線突出（參考圖３Ｂ）。相較於用於導線架之基部構件，氧化物膜是非常薄的且形成爲依循基部構件的隆起部之形狀。導線架與密封樹脂之間的黏著強度以及導線架與接合層之間的黏著強度，可藉由形成於導線架的表面上之不規則部份而變得牢固。這些隆起部形成爲實際上平行且無需具有固定高度。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明（6）

在發明的半導體裝置之導線架中，上述直線隆起部可形成爲平行導線架被切割成用於個別半導裝置的個別導線架之前的縱向。

此外，在第一層中的基部構件的側邊之Cu_2O的銅（Ⅰ）氧化物的濃度高於CuO之銅氧化物（ⅠⅠ）的濃度，而第一層的表面側之銅（Ⅰ）氧化物的濃度低於銅（ⅠⅠ）氧化物的濃度。換言之，基部構件的側邊上的第一層上的銅（Ⅰ）氧化物之濃度高於銅（ⅠⅠ）氧化物的濃度，而在其前表面上的銅（Ⅰ）氧化物的濃度低於銅（ⅠⅠ）氧化物的濃度。

本發明的半導體裝置之導線架具有用以安裝半導體晶片的區域，半導裝晶片具有第一及第二面。當半導體晶片安裝於安裝區上以其第一面相對於安裝區時，安裝區具有開口以曝露至少半導體晶片的第一面之一部份。可形成開口以將安裝區分割成多個區域。此外，安裝區實際上具有長方形外形，且區域對稱地置於安裝區中。

藉由將安裝區分割成多個區域而形成導線架之半導體晶片安裝區，則可將晶片附著製程、接合製程、密封製程及安裝製程中施加於半導體裝置的應力分散，半導體裝置包含半導體晶片及導線架，晶片附著製程係用以將半導體晶片安裝至導線架上，接合製程係用以電連接半導體晶片及導線架，密封製程係以諸如樹脂之密封構件將半導體晶片密封，安裝製程係用以將完成的半導體裝置安裝於板上。藉由形成開口以致區域在安裝置區中具有對稱配置，集

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(7　)

中的應力會被釋放，且可靠度可改進。

安裝區的外形不限於正方形也可爲長方形。此外，安裝區（晶片墊）可具有分裂形狀、窗形或類似者。此外，藉由在安裝區的中心形成開口，也可取得相同效果。

發明之半導體裝置具有熱固性樹脂，熱固性樹脂具有約０．５Ｇｐａ或以下之楊氏模數，作爲接合層以接合半導體晶片及導線架。採用此接合構件可改進應力釋放能力、防止形成斷裂、及改進半導體裝置的可靠度。

發明的第二觀點係關於半導體裝置，其包括具有第一面和第二面之半導體晶片；導線架，具有基部構件、第一層、及安裝區，基部構件基本上由Ｃｕ或Ｃｕ基礎合金所構成，第一層基本上由至少基部構件的氧化物所構成且厚度約５０ｎｍ或更薄，安裝區與半導體晶片的第一面相對且具有開口以曝露半導體晶片的第一面之至少一部份；接合構件，形成於導線架的安裝區與半導體晶片之間；及密封構件，用以密封導線架上的半導體晶片。以如同上述的方式控制形成於導線架之基本構件上的第一層之厚度至約５０ｎｍ或更少，且更佳的爲約２０ｎｍ或更薄，則導線架與密封樹脂之間的緊密接觸可以進一步改進。

藉由減少諸如晶片附著製程及晶片接合製程等半導體裝置製程中的熱負載及氧濃度，可以控制氧化物膜的厚度。

同於上述之方式，導線架的晶片安裝區（晶片墊）會形成爲分裂形狀或窗形以改進應亘釋放能力及改進半導體

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(8)

裝置的可靠度。

已有不同的製程用以防止半導體裝置中發生包裝斷裂。在半導體裝置內具有最低緊密接觸之介面係位於密封樹脂與導線架的晶片墊的半導體晶片安裝面的背面之間。

特別是，氧化物膜會藉由加墊而形成於銅基礎導線架的表面上並使導線架與密封樹脂之間的緊密接觸劣化。發明人已發現當氧化物膜具有超過約５０ｎｍ或以下之厚度時，緊密接觸會突然下降，但是藉由控制氧化物膜的厚度爲５０ｎｍ或以下，且更佳的是２０ｎｍ或以下，則可改進導線架與密封樹脂之間的緊密接觸。

在傳統半導體裝置的組裝製程中施加至導線架的熱負載之下，可輕易地形成１００ｎｍ或更厚的氧化物膜，造成導線架與密封樹脂之間的緊密接觸實際上變爲零。

因此，發明的半導體裝置藉由控制形成於導線架的表面上之氧化物膜的厚度，可確保導線架與密封樹脂之間的緊密接觸。

此外，藉由控制氧化物膜的厚度、分割用以安裝半導體晶片的晶片墊或減少開口的面積，可改進半導體裝置的可靠度。與密封樹脂的黏著強度高於與導線架的黏著強度之半導體晶片與樹脂的介面可以增加，且導因於熱及機械負載之產生於半導體裝置中的應力可藉由晶片墊的形狀而釋放。

發明的第三觀點係關於半導體裝置的製造方法，包括配置步驟，用以將導線架的晶片墊及半導體晶片配置成與

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(9)

凝膠時間小於約１０秒的熱固性樹脂層相對，及固化步驟，在非氧化氣氛下，固化熱固性樹脂層。

凝膠時間係以熱源上加熱的金屬板上的抹刀攪拌作爲晶片附著劑之樹脂及計算從開始攪拌至樹脂的黏滯度突然增加之持續時間而取得的。

採用具有短凝膠時間的熱固性樹脂可減少晶片附著製程中的熱應力並抑制形成於導線架表面上的氧化物膜之生長。

發明之半導體裝置製造方法具有配置步驟，配置步驟會配置導線架的晶片墊與半導體晶片的第一面以插入凝膠時間小於約１０秒之接合構件於它們之間；固化步驟，在非氧化氣氛中固化接合構件；及連接步驟，使用超音波以線接合連接形成於半導體晶片的第二面上的連接端及導線架的導線端。晶片接合製程較佳地在約２００℃或更低溫度下執行。

除了採用短時間內有作用的熱固性樹脂作爲接合構件以黏著半導體晶片與導線架之外，接合時所施加的熱負載會減少，以致於導線架的表面上之氧化物膜的生長可以進一步被抑制。

舉例而言，半導體晶片的連接端及導線架的內導線傳統上係以約２００℃加熱及施加超音波而與接合線連接。但是，本發明在約２００℃或更低溫度下，且更佳的是在約１７０至約１８０℃之下，執行加熱以更有效地控制形成於導線架的表面上之氧化物的厚度。假使加熱溫度過低

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(10)

，則接合連接需要長時間，且假使連接數目增加，則會降低生產力。

發明的第四觀點係關於安裝具有第一面之半導體晶片於導線架的晶片墊之上及以樹脂密封之半導體裝置製造方法，包括下述步驟：將半導體晶片安裝於具有開口之晶片墊上，以其第一面對立於開口；照射紫外光（線）至經由晶片墊的開口曝露的半導體晶片之第一表面；及以密封樹脂密封半導體晶片。

如上所述，發明之導線架在安裝區之上具有開口或晶片墊，用以將半導體晶片安裝於其上。發明之半導體晶片的製造方法會將紫外光照射至經由開口曝露的半導體晶片之第一面以清潔相關表面並捉進可濕性。半導體晶片的表面清潔會改進半導體晶片與密封樹脂之間的接觸強度，及改進半導體裝置的可靠度及生產力。這是因爲半導體晶片的自由能量會因ＵＶ光照射而提升。

藉由製造設備，執行此製造，製造設備係設有配置機構、氧氣濃度控制機構和加熱機構、及連接機構，配置機構用以配置具有導線端及晶片墊的導線架之晶片墊與半導體晶片的第一面，以插入接合構件於它們之間，氧氣濃度控制機構和加熱機構用以固化接合構件，連接機構，以導體連接形成於半導體晶片上的第二面及導線架的導線端；舉例而言，相對配置機構、固化機構及連接機構係配置成一線。

此半導體裝置的製造設備具有機構，用以固化接合構

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(11)

件以連接半導體晶片和導線架、並於對應於先前及後續製程之機構之間配置成一線。如上所述，採用諸如具短凝膠時間的熱固性樹脂之快固化接合構件，可減少固化所需時間，且形成於導線架的面上之氧化物膜可以控制得很薄。此外，傳統上執行批次處理以固化半導體晶片及導線架，半導體晶片與導線架係於加熱爐中以接合構件處於它們之間而互相對立的。發明的製造設備可改進導線架與密封樹脂之間的緊密接觸且同時改進總工作量。

圖式簡述

圖1係剖面視圖，顯示發明之半導體裝置的配置實施例；

圖2係平面視圖，顯示形成於發明的半導體裝置中的導線架之配置實施例；

圖3A及3B係顯示發明的導線架之剖面結構的實施例；

圖4係圖形，顯示氧化物膜（第一層）的厚度與導線架及密封樹脂之間的黏著強度之間的關係；

圖5係平面視圖，顯示發明的半導體裝置之導線架的晶片墊的配置實施例，半導體晶片會安裝於晶片墊上；

圖6係平面視圖，顯示發明的半導體裝置之導線架的晶片墊的配置實施例，半導體晶片會安裝於晶片墊上；

圖7係平面視圖，顯示發明的半導體裝置之導線架的晶片墊的配置實施例，半導體晶片會安裝於晶片墊上；

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (12)

圖８係平面視圖，顯示傳統的半導體裝置之導線架的晶片墊的配置實施例，半導體晶片會安裝於晶片墊上；

圖９係圖形，顯示密封樹脂及導線架之間的黏著強度與密封樹脂和半導體晶片之間的黏著強度；

圖１０Ａ係圖形，顯示傳統半導體裝置的晶片附著製程中的捲曲問題；

圖１０Ｂ係顯示發明半導體裝置的捲曲；

圖１１Ａ、１１Ｂ、１１Ｃ、１１Ｄ及１１Ｅ係顯示發明的半導體裝置之製造方法；

圖１２Ａ、１２Ｂ、１２Ｃ、１２Ｄ及１２Ｅ係顯示發明的半導體裝置之製造方法的個別步驟；

圖１３係平面視圖，顯示發明的半導體裝置之導線架的配置實施例；

圖１４係圖形，顯示決定晶片附著處理中的氧濃度與形成於導線架的表面上的氧化物膜的厚度之間的關係之結果；

圖１５係圖形，顯示紫外光照射至半導體晶片的背面；

圖１６係圖形，顯示在加熱爐中加熱導線架之溫度與隨加熱時間變化而形成的氧化物厚度之間的關係之量測結果；

圖１７係圖形，顯示在加熱板上加熱導線架之溫度與隨加熱時間變化而形成的氧化物厚度之間的關係之量測結果；

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (13)

圖１８係剖面視圖，顯示傳統的半導體裝置之配置實施例；

圖１９係剖面視圖，顯示傳統的半導體裝置之配置實施例；及

圖２０係顯示量測導線架與密封樹脂之間的黏著強度之方法。

主要元件對照表

１０ 半導體裝置，１１ 導線架，１１a 基部構件，１１b 氧化物膜，１１c 直線隆起部，１１d 晶片墊，１１e 內導線，１１f 外導線，１２ 半導體晶片，１２b 連接端，１３ 接合構件，１４ 密封樹脂，１５ 接合線，２２ 開口，３１ 鎚具，９１ 導線架，９１d 晶片墊，９１e 內導線，９２ 半導體晶片，９２b 連接墊，９３ 黏著層，９４ 密封樹脂 ９５ 接合線，９９ 斷裂。

較佳實施例說明

將以較佳實施例，進一步說明發明。

（實施例１）

圖１係剖面視圖，顯示發明的半導體裝置之配置實施例。半導體裝置１０係配置成半導體晶片１２安裝於導線架１１之上，以接合層１３位於它們之間，並以密封樹脂

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(14)

１４密封。導線架１１係由基部構件１１ａ及氧化物膜１１ｂ所製成，氧化物膜１１ｂ係形成於基部構件１１ａ上的基部構件之金屬氧化物。半導體晶片１２於第二面上具有連接端１２ｂ，且連接端１２ｂ會以接合線１５與導線架的內導線電連接。接合線１５可由諸如黃金等導電金屬所製成。

本實施例使用具有約０．５Ｇｐａ或以下之楊氏模數的熱樹脂作爲接合層以接合半導體晶片１２與導線架１１。採用此接合構件１３可改進應力釋放能力，防止形成斷裂及改進半導體裝置的可靠度。

密封樹脂１４係環氧樹脂基礎熱固性樹脂與約７０％的二氧化矽基礎濾波器的混合物。密封樹脂具有約０．８×１０$^{-5}$／℃的熱膨脹係數、約２５．４Ｇｐａ的彎曲模數及約１５５Ｍｐａ的黏著強度。密封樹脂不限於環氧樹脂基樹脂且可爲諸如酚基礎樹脂之其它密封樹脂。此外，在本實施例中使用熱固性樹脂作爲接合層１３，但可使用諸如墊塑性樹脂之其它樹脂。

圖２係平面視圖，顯示形成於發明的半導體裝置中的導線架之配置。圖３Ａ及３Ｂ係圖形，顯示發明的導線架之剖面結構的實施例。注意，圖２及圖３Ａ和圖３Ｂ僅顯示導線架。

配置發明的半導體裝置之導線架１１具有基部構件１１ａ及氧化物膜１１ｂ（第一層），基部構件１１ａ基本上由Ｃｕ構成，氧化物１１ｂ係形成於基部構件上的基

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(15)

部構件１１ａ之金屬氧化物且厚度約１０ｎｍ。安裝於晶片墊１１ｄ上的半導體晶片１２的連接端１２ｂ會藉由接合線與內導線１１ｅ電連接，以經由外導線１１ｆ連接至外部電路。

導線架具有約１００μｍ的整體厚度Ｄ，且氧化物膜１１ｂ非常薄。導線架的整體厚度不限於約１００μｍ，可在約１００μｍ至約１５０μｍ之範圍，或如同一般所使用般地可以更厚。

形成於導線架的基部構件上的氧化物１１ｂ會控制在約５０ｎｍ或更低，且更佳的是控制在約２０ｎｍ或更低。

圖４係圖形，顯示氧化物膜１１的厚度與導線架１１及密封樹脂之間的黏著強度之間的關係。黏著強度係剝離所需的強度，藉由在導線架１１上形成密封樹脂１４及以鎚具３１（參考圖２０）剝離密封樹脂而量測剝離所需的強度，導線架１１係由銅構成且具有形成於基部構件１１ａ上的厚度可變氧化物膜１１ｂ。

假使氧化物膜具有超過約５０ｎｍ的厚度時，可發現無法取得充份的黏著強度。具有厚度約１００ｎｍ或更厚的氧化物膜形成於其上且配置傳統半導體裝置之導線架無法給予充份的黏著強度。此外，難以使用具有高導熱率和導電率、可撓及不貴之銅或銅基礎的合金材料作爲半導體裝置的導線架。

也可知，發明的半導體裝置藉由控制氧化物膜的厚度

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(16)

至約５０ｎｍ或更低，更加的是２０ｎｍ或更低，可在導線架與密封樹脂之間具有充份的黏著強度。藉由造成通常使用的另一密封樹脂，也可取得相同結果。

因此，藉由在導線架的表面上形成厚度受控的氧化物，則即使使用銅或銅基礎合金作爲導線架時，發明的半導體裝置仍可在導線架與密封樹脂之間具有充份的黏著強度，且可改進其可靠度及耐久性。

舉例而言，即使在銲接軟熔製程中施加大的熱應力以安裝在基部構件上時，仍可在包裝中防止發生斷裂。

此外，在量測半導體裝置之後，與控制濕度有關的負擔可以大幅減少，且可改進生產力。

圖３Ｂ係顯示具有直線隆起物１１ｃ且高度約１０μｍ或更低的導線架配置。

氧化物膜１１ｂ相較於用於導線架之基部構件係非常薄的，且形成爲依循基部構件１１ａ的隆起部１１ｃ的形狀。導線架與密封樹脂之間的黏著力及導線架與接合層之間的密封樹脂會藉由導線架的表面上之不規則性變得更牢固。這些隆起物無須具有固定高度。

（實施例２）

圖５、圖６和７係平面視圖，顯示圖１中所示的發明之半導體裝置的導線架之晶片墊配置實施例，半導體晶片會安裝於晶片墊之上。

發明的半導體裝置中的導線架之晶片墊１１ｄ具有開

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明 (17)

口，當半導體晶片安裝時，至少一部份半導體晶片12會經由開口曝露。特別是，發明的半導體裝置中的導線架具有半導體晶片安裝的區域，半導體晶片具有第一面及第二面，且晶片墊具有開口22以當半導體晶片12安裝時曝露至少一部份半導體晶片12的第一面，以面對第一面。

圖6及7中所示的晶片墊具有開口，以致於晶片墊分割成眾多區域。此外，圖5中所示的晶片墊具有開口，其具有與晶片墊的外形成比例之形成。配置銅導線架的晶片墊以用於發明的半導體裝置之個別區域在能保持晶片附著所需的強度之範圍內及在保持導線架具有運送所需的強度之範圍內，形成爲儘可能的小。

配置晶片墊的多個區域在安裝半導體晶片的區域中形成爲實際對稱。在圖6及7中，區域係形成爲四重對稱。對稱特性無需嚴格，且可爲二重對稱、六重對稱或其它對稱特性。

藉由將導線架的半導體晶片安裝區分割成多個區域，可在用以安裝半導體晶片至導線架中的晶片附著製程、用以電連接半導體晶片及導線架的接合製程、以諸如樹脂之密封構件密封半導體晶片之製程及用以將完成的半導體裝置安裝至電路板上的製程中，分散施加至包含半導體晶片及導線架之半導體裝置的應力。因此，相較於傳統的晶片墊（參見圖8），可改進半導體裝置的可靠度及耐久性，也可改進半導體裝置的生產力。晶片墊的外部形狀不限於方形，也可爲長方形。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(18)

上述在導線架１１的晶片墊１１ｄ上形成的開口可允許經由開口以密封樹脂１４連接半導體晶片１２。

圖９係圖形，顯示密封樹脂與導線架之間的黏著強度及密封樹脂與半導體晶片之間的黏著強度。可知道，半導體晶片１２與密封樹脂１４之間的黏著強度高於導線架１１與密封樹脂１４之間的黏著強度，且經由晶片墊的開口黏著密封樹脂１４及半導體晶片１２，則整體的黏著強度可爲高。

此外，發明的半導體裝置、晶片墊１１ｄ與半導體晶片１２之間的黏著區會減少及分割。導因於接合層１３的固化之晶片墊１１ｄ與半導體晶片１２的捲曲而發生的錯位以及從固化溫度至室溫之溫度變化會減少。圖１０Ａ係圖形，顯示傳統半導體裝置的晶片附著製程中的捲曲問題，圖１０Ｂ係圖形，顯示晶片附著製程中的發明之半導體裝置的捲曲。

因此，由於發明的半導體裝置之捲曲量小於傳統的半導體裝置之捲曲量，所以，會有均勻負載施加以便以密封樹脂模造發明的半導體裝置。此外，即使當半導體晶片變大，仍可產生整體厚度變薄的高度可靠之半導體裝置。

因此，在導線架１１的晶片墊１１Ｄ上形成的開口可以分散應力且提供較高的黏著強度。

此外，在安裝半導體晶片１２至導線架９１上之後，可以以ＵＶ照射或類似法，清潔經由開口曝露的半導體晶片１２之表面。因此，半導體晶片１２與密封樹脂１４之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明(19)

間的緊密接觸可以改進，且可進一步改進半導體裝置的可靠度。

（實施例３）

接著，將說明半導體裝置的製造方法之實施例。

圖１１Ａ、１１Ｂ、１１Ｃ、１１Ｄ及１１Ｅ係圖形，用以說明發明的半導體裝置之製造方法。圖１２Ａ、１２Ｂ、１２Ｃ、１２Ｄ及１２Ｅ係圖形，說明製造方法的個別步驟。

產生基本上由銅或銅基礎合金所構成的導線架１１（圖１１Ａ、圖１２Ａ）。晶片墊可具有如上所述的開口。圖１３係平面視圖，顯示導線架的實施例。

半導體晶片１２係置於導線架１１的晶片墊１１ｄ上，以位於它們之間的接合層１３安裝半導體晶片。此外，固化接合層１３以將半導體晶片固定至導線架上（圖１１Ｂ及圖１２Ｂ）。

此晶片附著製程使用約一分鐘內固化的黏著劑。此黏著劑係在氮流通的氣氛中之有限氧氣濃度的條件下固化。熱固性樹脂係作爲接合層１３。此接合層１３具有１０秒或更低的凝膠時間、－３１℃的Ｔｇ、０．３４Ｇｐａ（５０℃）的楊氏模數、及約１６３ｘ１０$^{-6}$／℃的線性膨脹係數。半導體晶片及導線架以接合層１３置於它們之間而互相面對，它們會置於氮氣流通之加熱爐中並被加墊以在約２００℃下固化約１分鐘。接合層１３不限於熱固性

（請先閱讀背面之注意事項再填寫本頁）
裝
訂

經濟部中央標準局員工消費合作社印製

五、發明說明（20）

樹脂，且假使熱塑樹脂的凝膠時間小於約１０秒，則也可使用熱塑樹脂。

使用具有短凝時間的接合層１３可以減少晶片附著製程中施加至導線架１１的熱負載，以致於可防止氧化物膜形成於導線架１１的表面上。藉由限制氧濃度，可以更加有效率地生長氧化物膜。

圖１４係圖形，顯示晶片附著製程中的氧濃度（體積百分比）與形成於導線架的表面上之氧化物膜的厚度之間的關係。在２５０℃下，執行晶片附著製程。

從圖形中可知，當氧氣濃度約５％或更多時，可促進氧化物的生長，且藉由加熱約１５０秒，可形成約１００ｎｍ的氧化物膜。

同時，藉由控制氧濃度至較低位準，例如約１％或更低，則可有效地抑制氧化物膜的形成。此外，可知當氧濃度侷限於諸如約１％或更低時，即使執行約１０分鐘的加熱，氧化物膜的仍然生長非常小，達到２０ｎｍ或更低。

如上所述，在半導體裝置的製程中控制加熱溫度至低位準及氧濃度，則要形成於導線架基部構件的表面上之氧化物膜可以控制成非常薄，且可加強導線架與密封樹脂之間的黏著強度。

此外，由於在發明的半導體裝置之製造方法中，固化時間短，所以，傳統上以批次製程執行的晶片附著製程，可以一線執行，且半導體裝置的生產力可以大幅改進１。

假使需要時，接合層１３可爲雙馬來西亞胺基礎樹脂

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明（21）

、氰酸酯基礎樹脂、環氧基礎樹脂、或二氧化矽基礎樹脂，假使其凝膠時間爲１０秒或更低即可。此外，當使用具有小楊氏模數（例如０．５Ｇｐａ或更低）之接合層時，可以進一步改進半導體裝置的抗應力特性。

在將半導體元件安裝於導線架１１之上時，導線架的內導線１１ｅ會以接合線與半導體晶片１２的連接端１２ｂ連接（圖１１Ｃ、圖１２Ｃ）。

在發明的半導體裝置之製造方法中，晶片接合製程使用短時間內固化的熱固性樹脂作爲黏著半導體晶片及導線架的接合構件、減少接合製程中施加的熱負載、及藉由在非氧化氣氛中接合而抑制導線架的表面上之氧化物膜的生長，藉以降低施加至導線架及半導體晶片的熱負載。

特別的是，以接合線１５連接連接端１２ｂ及內導線之加熱溫度會設定爲約２００℃或更低，更佳的是在約１７０至約１８０°，且施加超音波（約６０至１２０ＭＨｚ）以執行接合連接。因此，可以更加有效地抑制形成於導線架１１的表面上之氧化物膜１１ｂ的厚度免於變大。假使加熱溫度太低，則接合連接需要長的持續時間，且當連接數目很多時，晶片接合製程的生產力只會稍微下降，但是導線架１１與密封樹脂１４之間的接合強度可以改進。

此外，藉由印模以樹脂密封安裝於導線架１１之上的半導體晶片１２（圖１１Ｄ、圖１２Ｄ），修整及形成導線架１１並使其接受外部電鍍以完成發明的半導體裝置

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明（22）

１０（圖１１Ｅ、圖１２Ｅ）。

（實施例４）

將說明發明的半導體裝置之另一製造方法。

本實施例在晶片附著製程之後另外具有經由晶片墊蓋的開口２２曝露對半導體晶片１２的背面執行ＵＶ照射的製程，以清潔半導體晶片１２的表面。

圖１５係顯示紫外光的照射。ＵＶ照射會清潔經由晶片墊１１ｄ的開口２２曝露之半導體晶片１２的表面以進一步改進與密封樹脂１４的緊密接觸。

在晶片附著製程中，假使半導體晶片１２的背面受來自接合層１３（晶片附著劑）所釋放的任何揮發性成份污染時，半導體晶片１２與密封樹脂１４之間的黏著強度會降低。但是，如同本發明般，藉由照射紫外光至半導體晶片１２的背面，則可使半導體晶片１２與密封樹脂１４之間的黏著強度保持良好。因此，可改進半導體裝置的可靠度。

（實施例５）

現在，將說明發明的半導體裝置之製造方法中所施加的熱負載與形成於導線架的基部構件上的氧化物膜的厚度之間的關係。

圖１６係圖形，顯示在加熱爐中加熱導線架的溫度與隨時間變化形成的氧化物膜的厚度之間的關係。

圖１７係圖形，顯示在加熱板上加熱導線架之溫度與

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

五、發明說明（23）

隨時間變化形成的氧化物膜的厚度之間的關係之量測結果。

爲取得上述結果，在大氣中加熱導線架。

以諸如ＸＰＳ之表面分析或諸如陰極縮減法之化學分析，量測所形成的氧化物膜之厚度。

舉例而言，在加熱爐中加熱導線架之情形中，可知，當加熱１５分鐘時，藉由控制加熱溫度在約１９５℃或更低以控制氧化物膜的厚度至５０μｍ或更低。此外，也發現當加熱１５分鐘時，藉由控制加熱溫度在約１７０℃或更低以控制氧化物膜的厚度至２０μｍ或更低。

在導線架在加熱板上加熱的情形中，可知當加熱１分鐘時，藉由控制加熱溫度在約２４０℃或更低以控制氧化物膜的厚度至５０μｍ或更低。此外，也可知當加熱一分鐘時，加熱溫度可控制至約２００℃或更低以控制氧化物膜的厚度至２０μｍ或更低。

因此，藉由根據圖１６及１７所示的關係而決定晶片附著製程及晶片接合製程的條件，可控制要形成於導線架的基部構件上的氧化物膜之厚度。

此外，藉由根據圖１４決定氧濃度，可有效地抑制氧化物膜的生長。

如上所述，藉由控制要形成於導線架的銅或銅基礎合金基部構件上的氧化物膜的厚度，會發明的半導體裝置與密封樹脂具有充份的黏著強度。因此，施加大的熱負載至半導體裝置之安裝半導體裝置於電路板上的軟熔製程可以

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明 (24)

防止導線架與密封樹脂之間的介面分離。

此外，在導線架之用以安裝半導體晶片的晶片墊上的開口上形成開口，能減少安裝半導體晶片之後導因於熱應力之捲曲，藉以改進半導體裝置的形成。

此外，晶片墊上的開口之形成會曝露半導體晶片的背面，半導體晶片的背面與密封樹脂的黏著強度高於與導線架的黏著強度，以致於可改進介面的緊密接觸及進一步改進半導體裝置的可靠度。此外，照射紫外光至經由導線架的晶片墊之開口曝露的半導體晶片的背面而取得的清潔可進一步改進半導體晶片與密封樹脂之間的緊密接觸。因此，銲接軟熔製程時容易發生於包裝中的斷裂可以防止，改進半導體裝置的可靠度，也改進其生產力。

根據發明之半導體裝置的製造方法，藉由在氧濃度受控的氮氣氛中使用短凝膠時間的接合構件，執行晶片附著，則可有效地抑制銅架上的氧化物膜的生長，且改進密封樹脂與導線架之間的緊密接觸。此外，半導體晶片的背面上導因於產生於晶片附著劑之氣體的污染會減少，且增加緊密接觸。此外，由於熱負載小，所以，可抑制導線架的捲曲，且可改進半導體裝置的形成能力。

再者，由於在晶片接合製程中以低溫執行接線接合，所以可有效地抑制銅導線架上的氧化物膜的生長，且密封樹脂與導線架之間的緊密接觸可以改進。此外，由於熱負載小，所以，可抑制導線架的捲曲，並能改進模造製程中的半導體裝置之形成能力。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

四、中文發明摘要（發明之名稱：　半導體裝置及其製造方法　）

提供高度可靠的半導體裝置，不會在其包裝置遭受斷裂，半導體晶片１２安裝於導線架１１之上，以接合層１３介於它們之間，且它們係由密封樹脂１４密封。導線架具有基本上由Ｃｕ或所構成的基部構件１１ａ及基本上由形成於基部構件上的基部構件１１ａ之氧化物所構成且厚度約５０ｎｍ或更少的氧化物膜１１ｂ。藉由控制氧化物膜１１ｂ的厚度至約５０ｎｍ或更少，可大幅地改進與密封樹脂１４的黏著強度，以致於即使在用於安裝的軟熔製程中施加大的熱負載，也不會發生包裝斷裂。

英文發明摘要（發明之名稱：Semiconductor device, and manufacturing) method of the same

To provide a highly reliable semiconductor device which does not suffer from a crack in its package, a semiconductor chip 12 is mounted on a lead frame 11 with a bonding layer 13 between them, and they are sealed with a sealing resin 14. The lead frame 11 has a base member 11a essentially consisting of Cu and an oxide film 11b essentially consisting of an oxide of the base member 11a formed on the base member and having a thickness of about 50 nm or below. By controlling the oxide film 11b to a thickness of about 50 nm or below, an adhesion strength with the sealing resin 14 is improved greatly, so that a package crack does not occur even if a large thermal load is applied in a reflow process for mounting.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

六、申請專利範圍

1．一種半導體裝置，包括：

導線架，具有基本上由Cu或Cu基礎合金所構成的基部構件及基本上至少由基部構件的氧化物所構成的第一層，第一層具有約50nm或更少的厚度；

至少安裝於導線架上的半導體晶片；及

密封構件，用以密封導線架上的半導體晶片。

2．如申請專利範圍第1項之半導體裝置，其中第一層之厚度20nm或更少。

3．如申請專利範圍第1項之半導體裝置，其中該基部構件具有高度約10μm或更低的直線隆起部。

4．如申請專利範圍第1項之半導體裝置，其中在該第一層中的基部構件的側邊之銅（I）的氧化物的濃度高於銅（II）的氧化物的濃度，而該第一層的表面側之銅（I）的氧化物的濃度低於銅（II）氧化物的濃度。

5．一種半導體裝置，包括：

半導裝晶片，具有第一及第二面；

導線架，具有基本上由Cu或Cu基礎合金所構成的基部構件、基本上由至少基部構件的氧化物所構成且厚度約50μm或更少的第一層、及安裝區，該安裝區係與半導體晶片的第一面相對立且具有開口以曝露半導體晶片的第一面之至少一部份；

接合構件，插入於導線架的安裝區與半導體晶片之間；及

密封構件，用以密封導線架上的半導體晶片。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

六、申請專利範圍

6．如申請專利範圍第5項之半導體裝置，其中該第一層具有約20nm或更少之厚度。

7．如申請專利範圍第5項之半導體裝置，其中該接合構件係由具有約0．5Gpa或更少的楊氏模數之樹脂所構成。

8．如申請專利範圍第5項之半導體裝置，其中該導線架的開口形成爲分割該安裝區成爲多個區域。

9．如申請專利範圍第8項之半導體裝置，其中該接合構件由具有約0．5GPa或更低的楊氏模數之樹脂所構成。

10．如申請專利範圍第5項之半導體裝置，其中該導線架的安裝區具有實際長方形的外形，且該區域係對稱地置於安裝區中。

11．如申請專利範圍第10項之半導體裝置，其中該接合構件係由具有約0．5Gpa或更低的楊氏模數之樹脂所構成。

12．一種半導體裝置製造方法，包括下述步驟：

配置步驟，配置導線架的晶片墊與半導體晶片以插入凝膠時間小於約10秒之樹脂層於它們之間；及

固化步驟，在非氧化氣氛中固化該樹脂層。

13．如申請專利範圍第12項之半導體裝置製造方法，其中該配置步驟會配置該導線架的晶片墊及半導體晶片的第一面以插入凝膠時間小於約10秒之樹脂層於它們之間；及在該固化步驟之後更包括連接步驟，使用超音波

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製

六、申請專利範圍

以接合線連接形成於該半導體晶片的第二面上的連接端及該導線架的導線端。

１４．如申請專利範圍第１３項之半導體裝置製造方法，其中該連接導線架與導線端之步驟在約２００℃或更低溫度下執行。

１５．一種半導體裝置製造方法，安裝具有第一面之半導體晶片於導線架的晶片墊之上及以樹脂密封，包括下述步驟：

將半導體晶片安裝於具有開口之該晶片墊上，以其第一面對立於該開口；

照射紫外光（線）至經由該晶片墊的開口曝露的半導體晶片之第一表面；及

以密封樹脂密封半導體晶片。

１６．如申請專利範圍第１５項之半導體裝置製造方法，其中照射紫外光以改進該半導體晶片的第一面之可濕性。

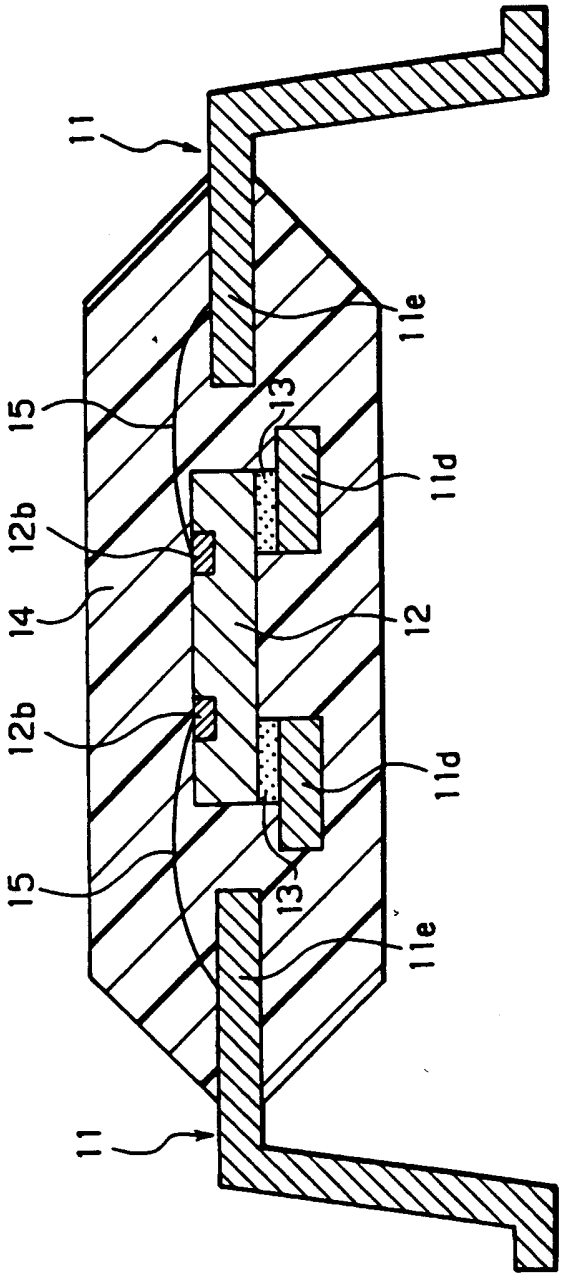
（請先閱讀背面之注意事項再填寫本頁）
裝
訂

經濟部中央標準局員工消費合作社印製

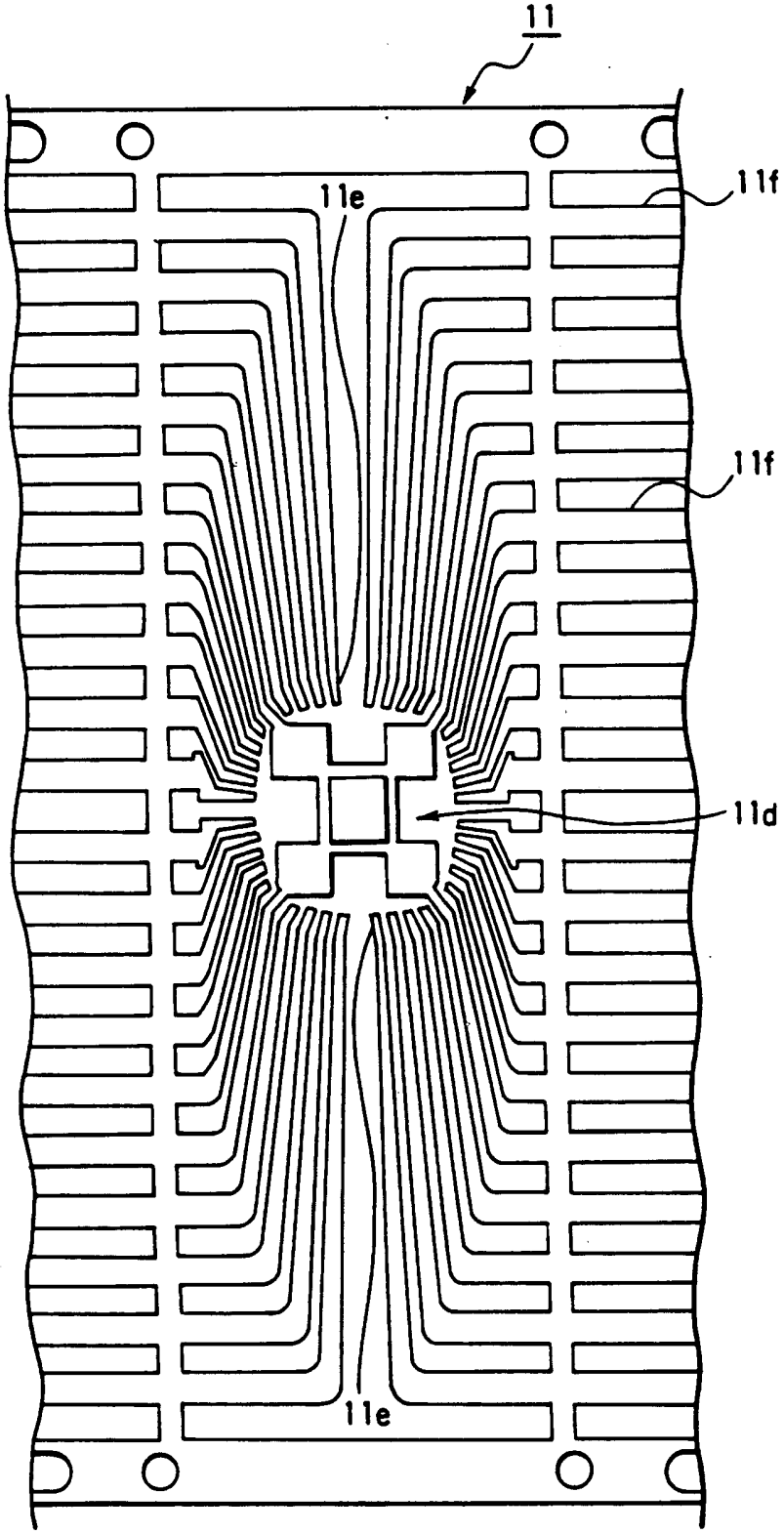
8710I666

731149

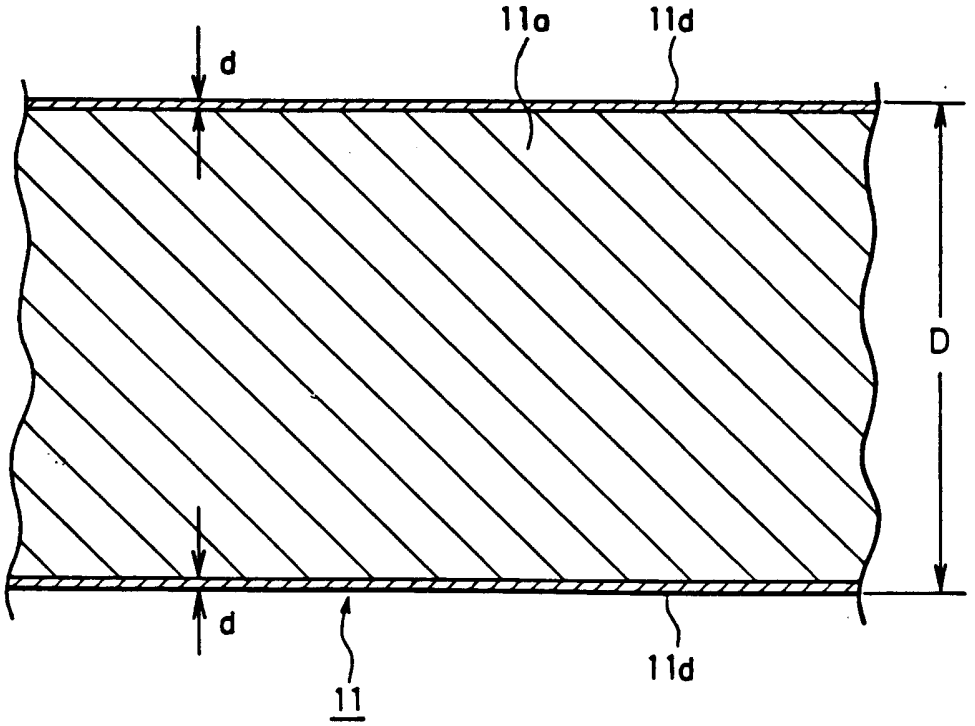
第1圖



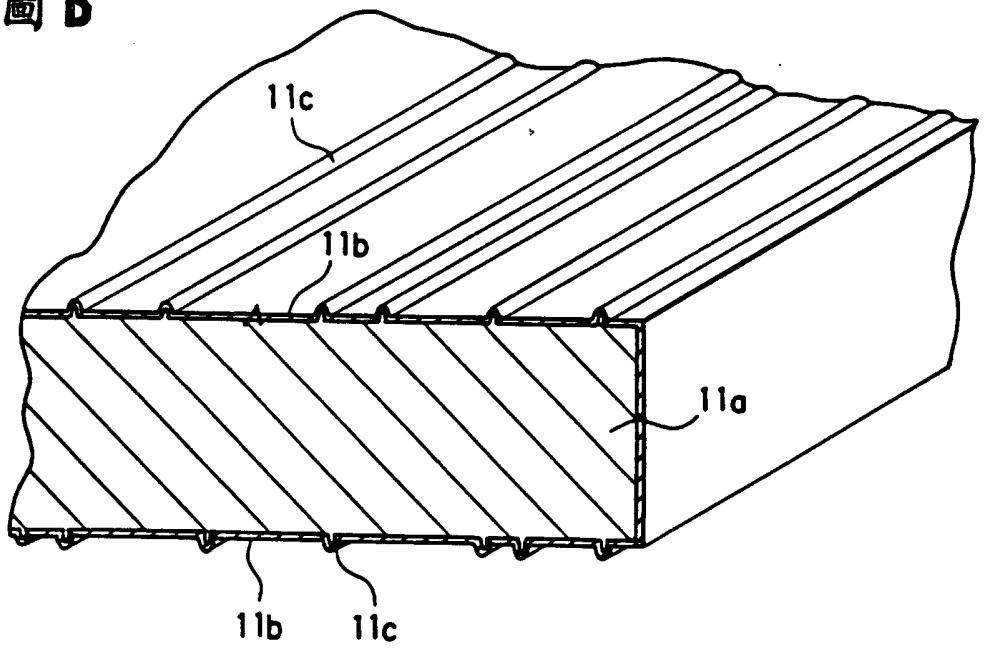
第 2 圖



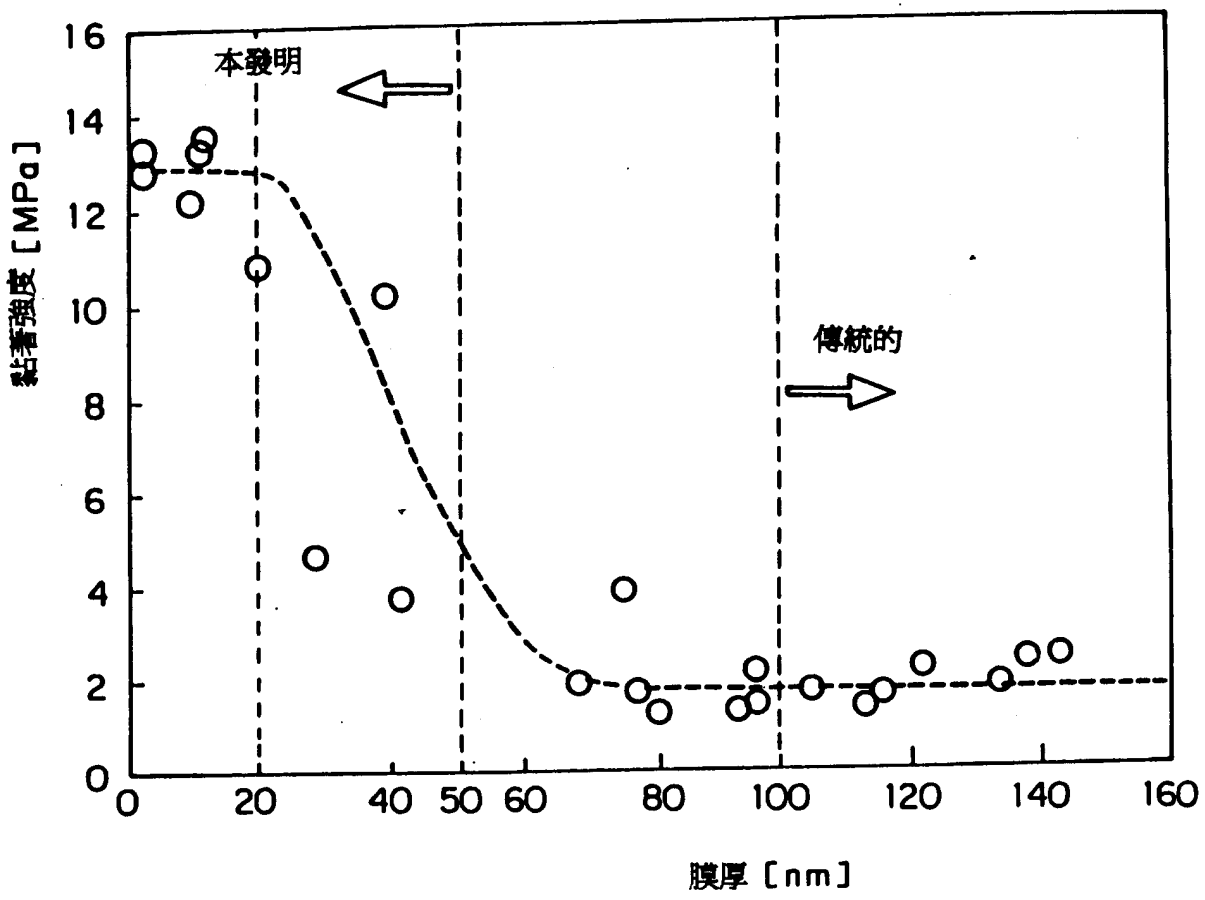
第 3 圖 A



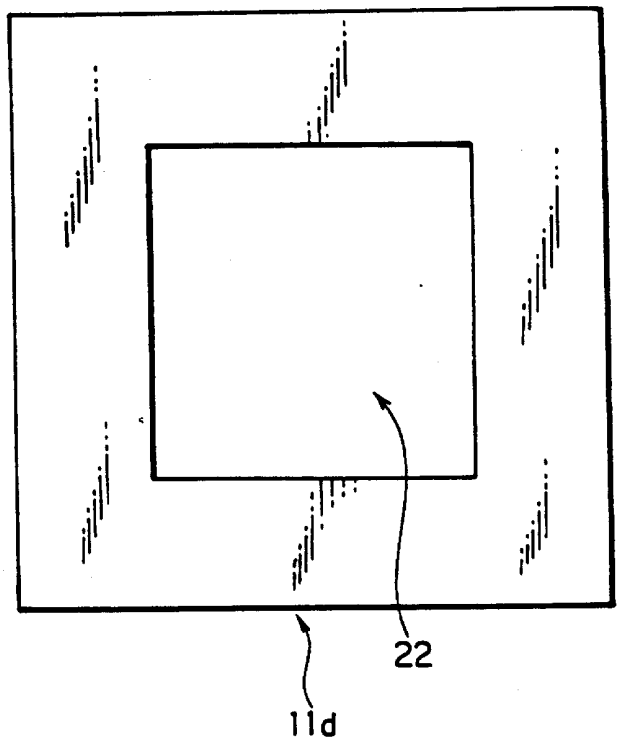
第 3 圖 B



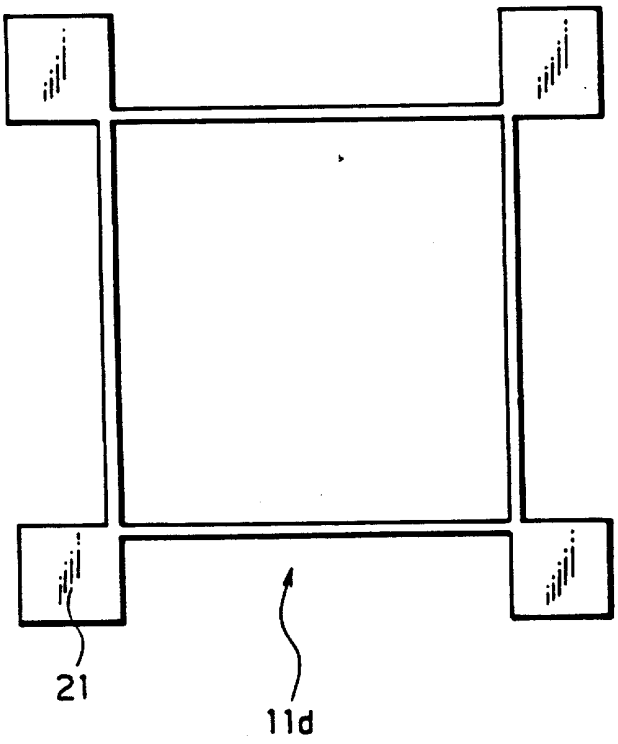
第 4 圖


本發明
傳統的
黏著強度 [MPa]
膜厚 [nm]
0
2
4
6
8
10
12
14
16
0
20
40
50
60
80
100
120
140
160

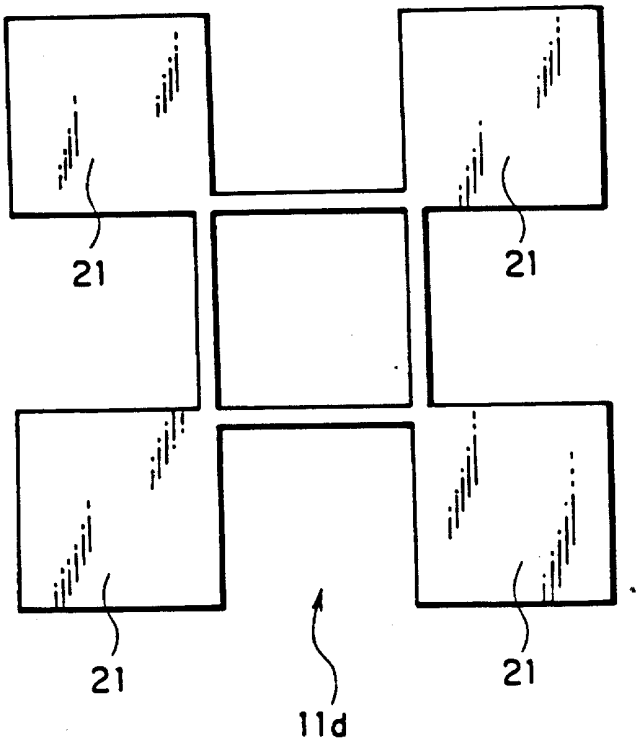
第 5 圖



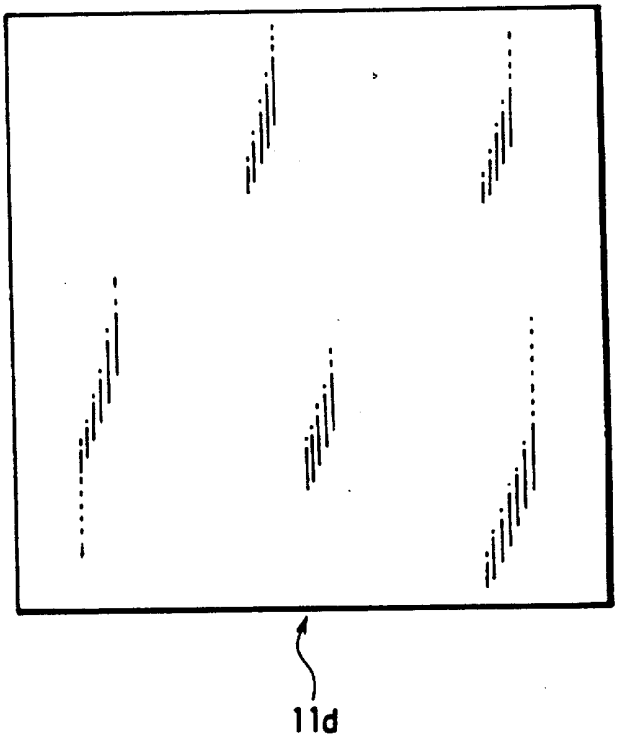
第 6 圖



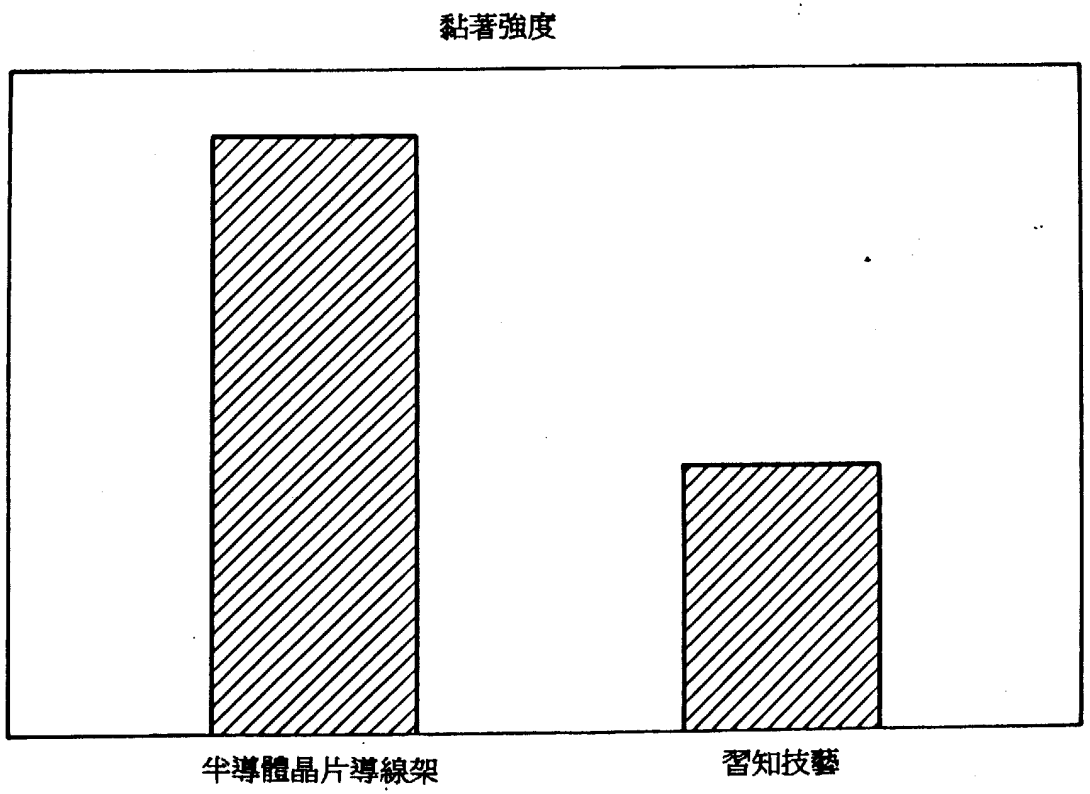
第 7 圖



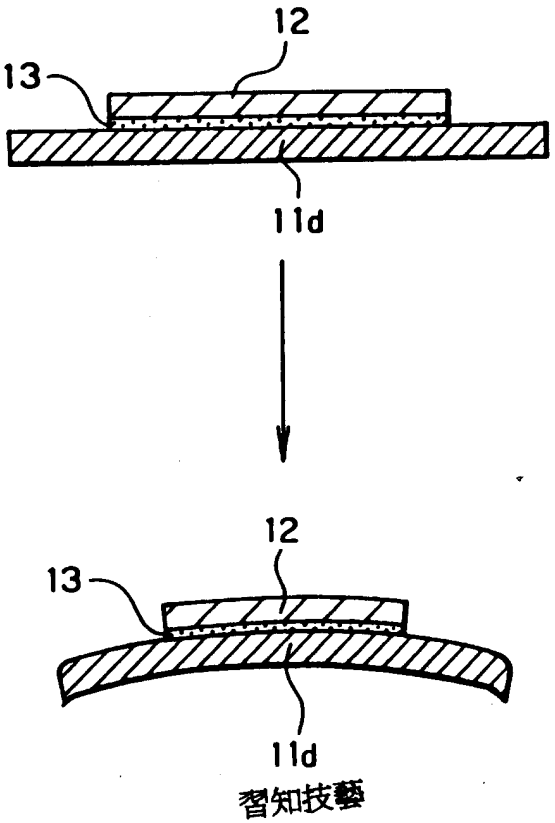
第 8 圖



第 9 圖

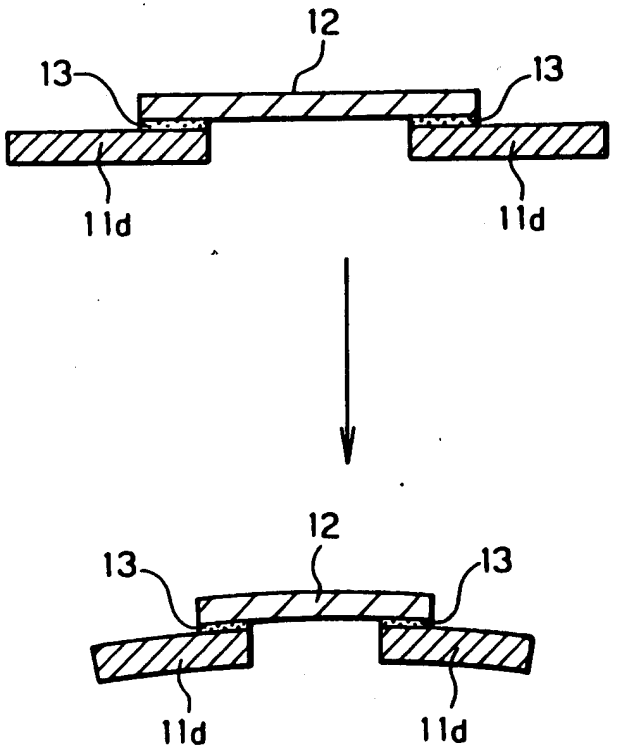


第10圖 A

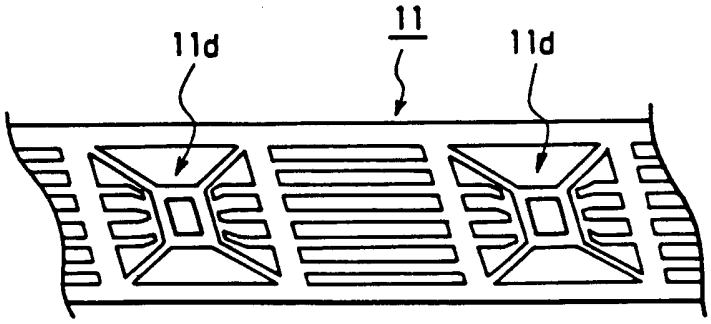


習知技藝

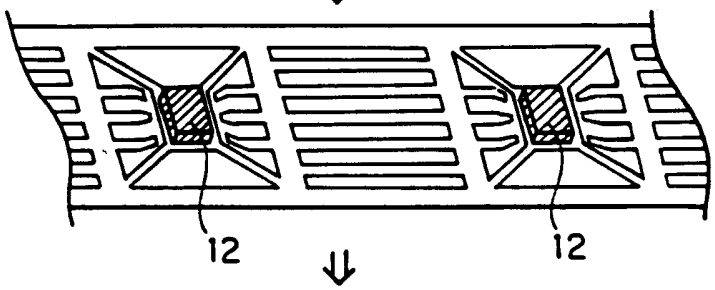
第10圖 B



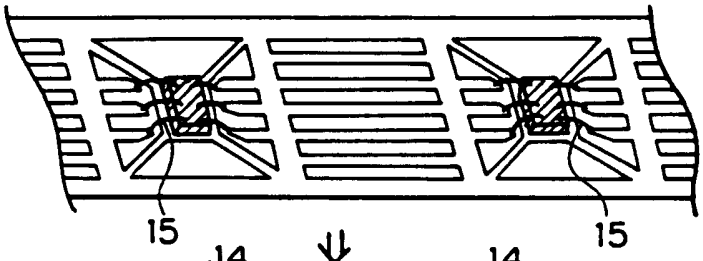
第11圖A



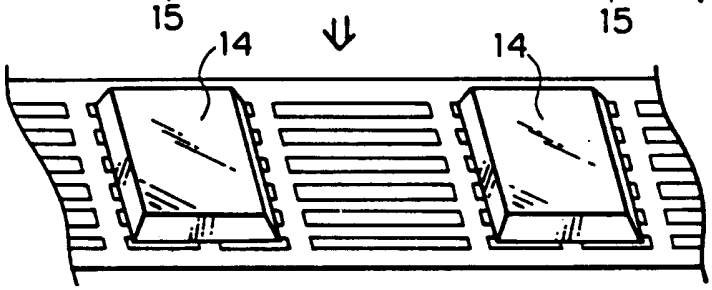
第11圖B



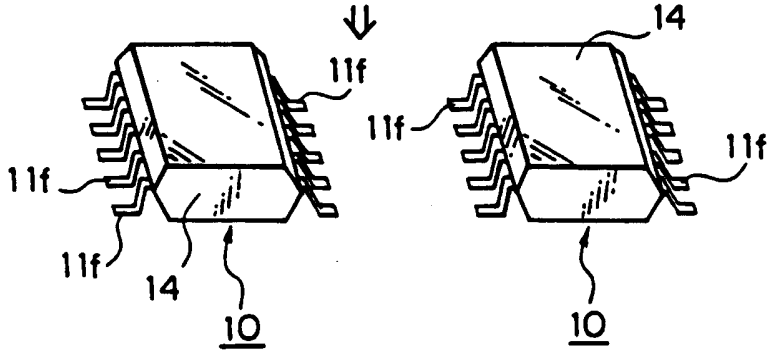
第11圖C



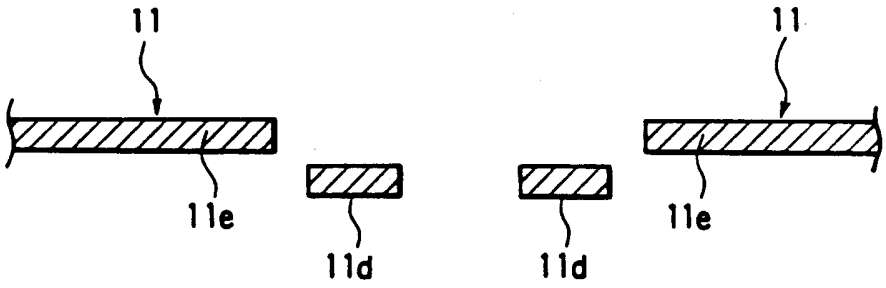
第11圖D



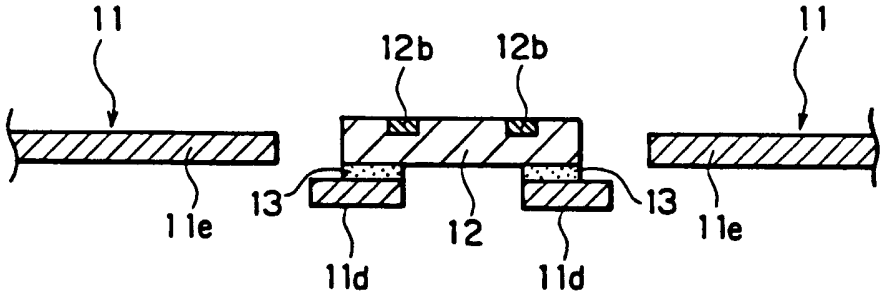
第11圖E



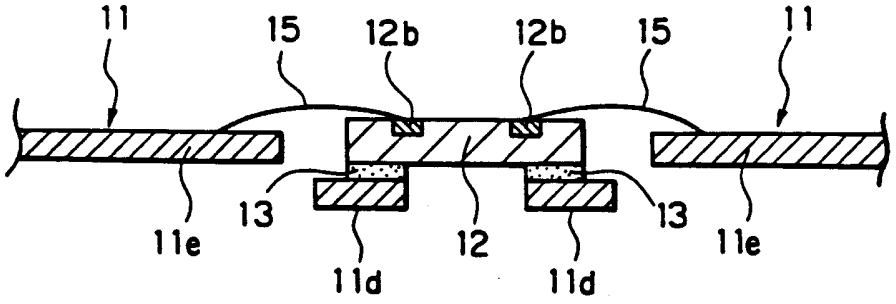
第12圖A



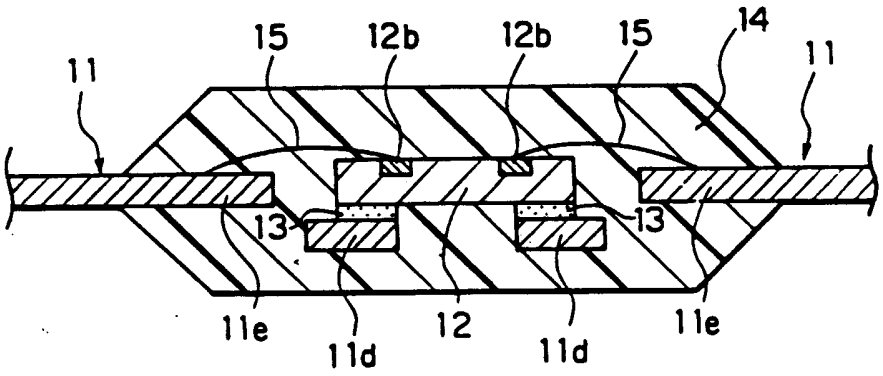
第12圖B



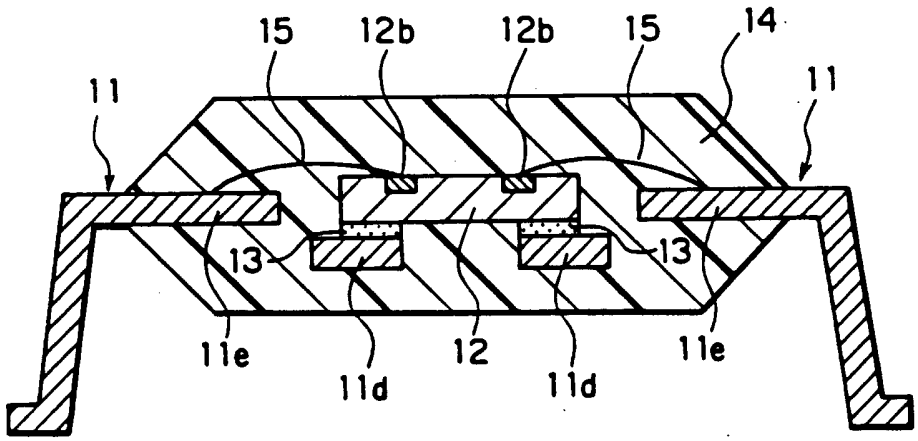
第12圖C



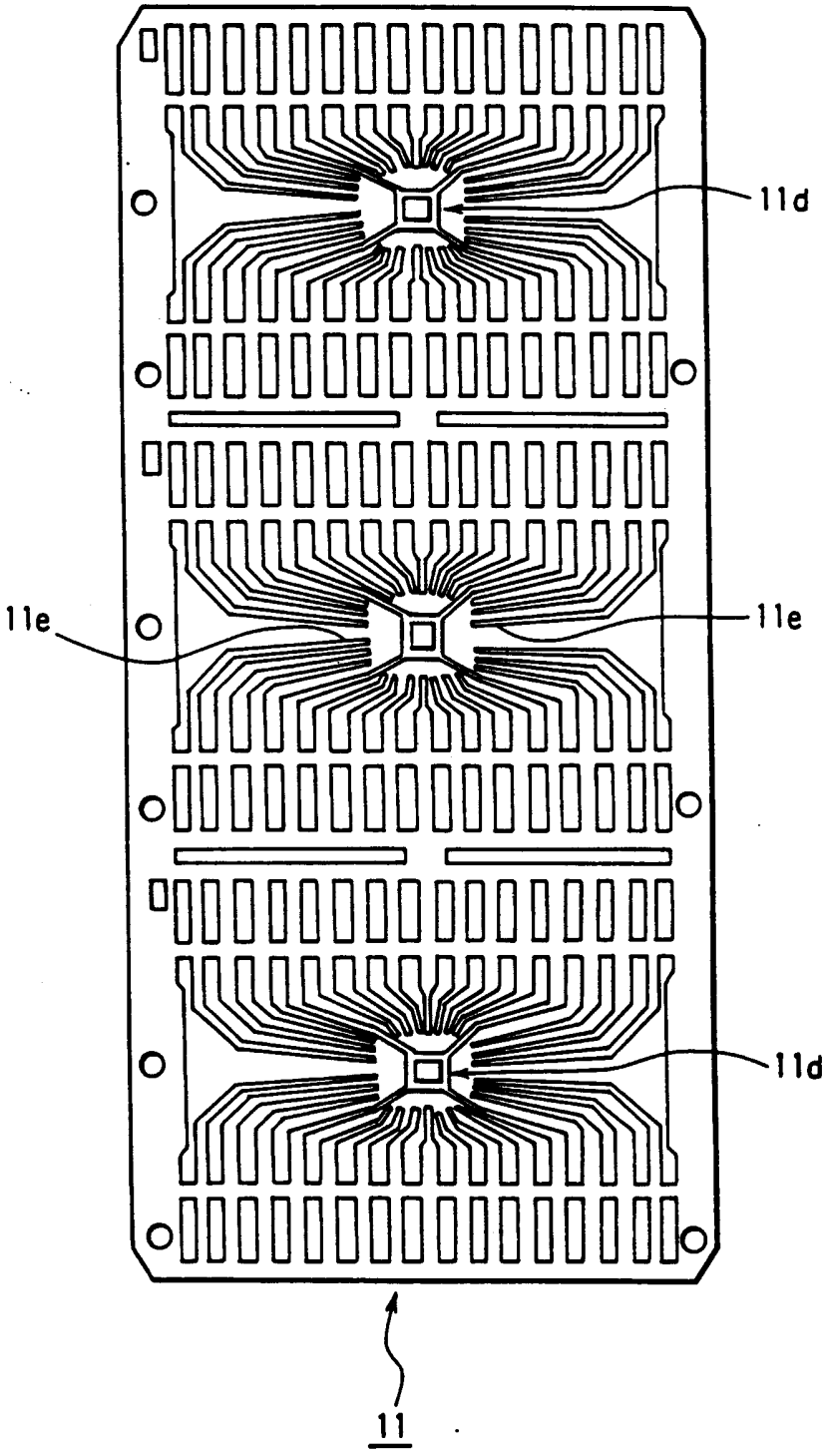
第12圖 D


15
12b
12b
15
14
11
11
13
13
11e
11d
12
11d
11e

第12圖 E

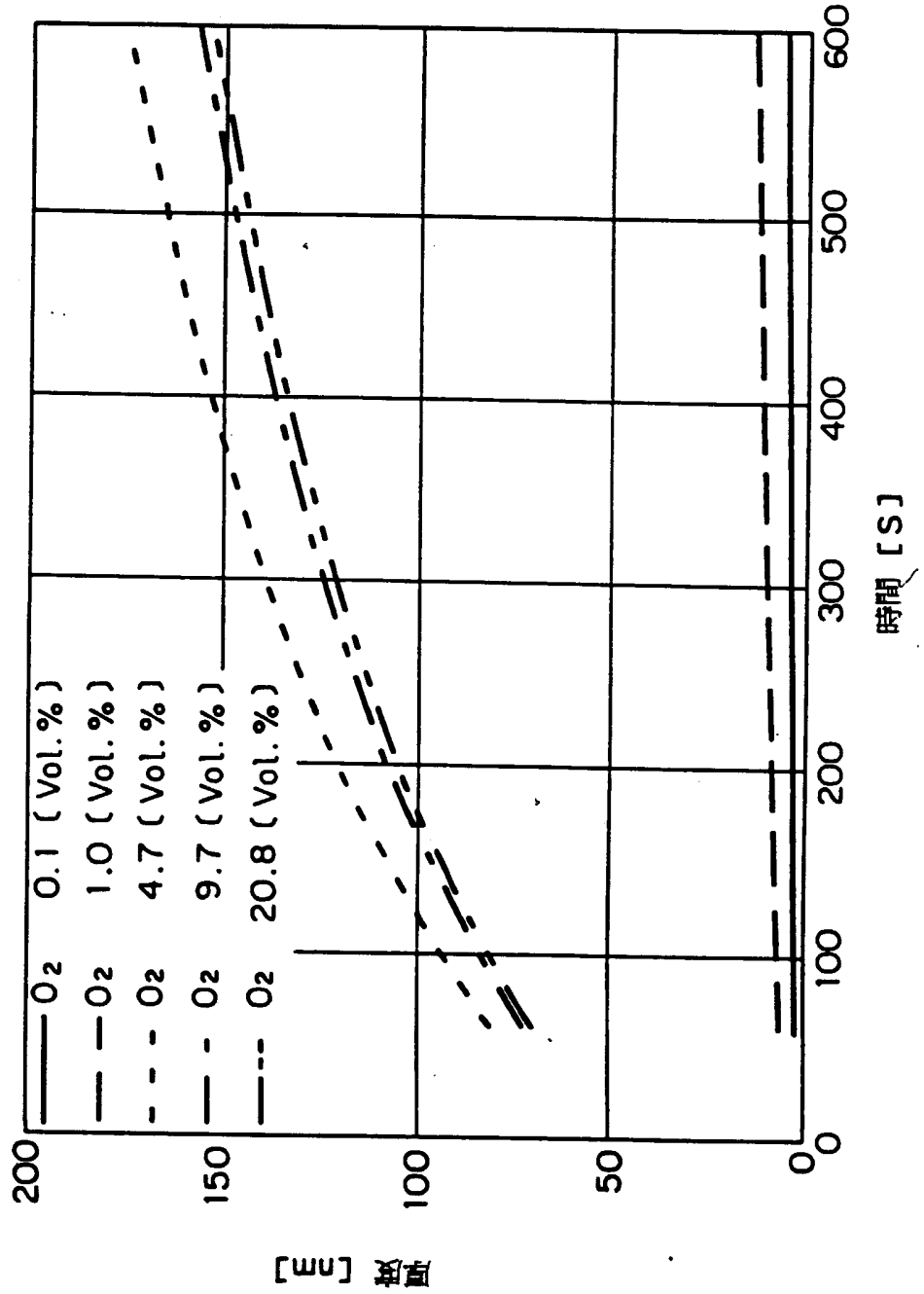

15
12b
12b
15
14
11
11
13
13
11e
11d
12
11d
11e

第13圖



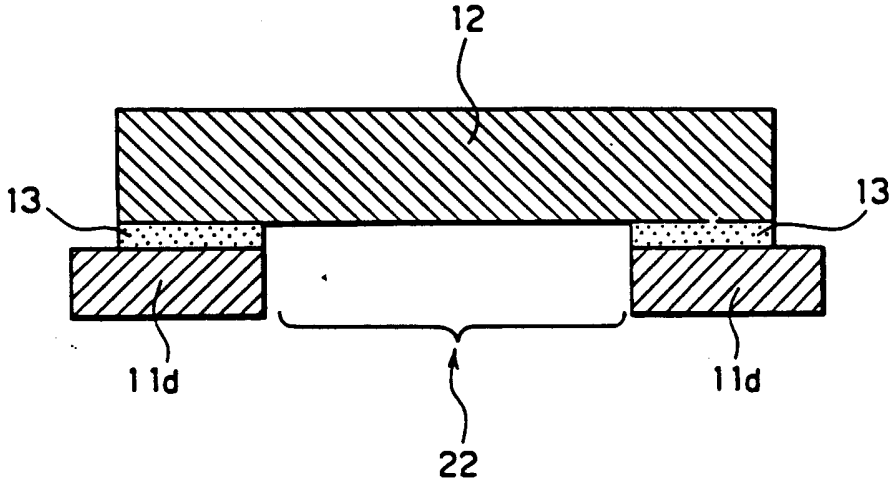
392318

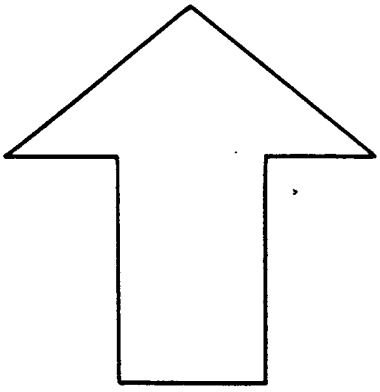
第14圖


O2 0.1 (Vol.%)
O2 1.0 (Vol.%)
O2 4.7 (Vol.%)
O2 9.7 (Vol.%)
O2 20.8 (Vol.%)
200
150
100
50
0
厚度 [nm]
0
100
200
300
400
500
600
時間 [S]

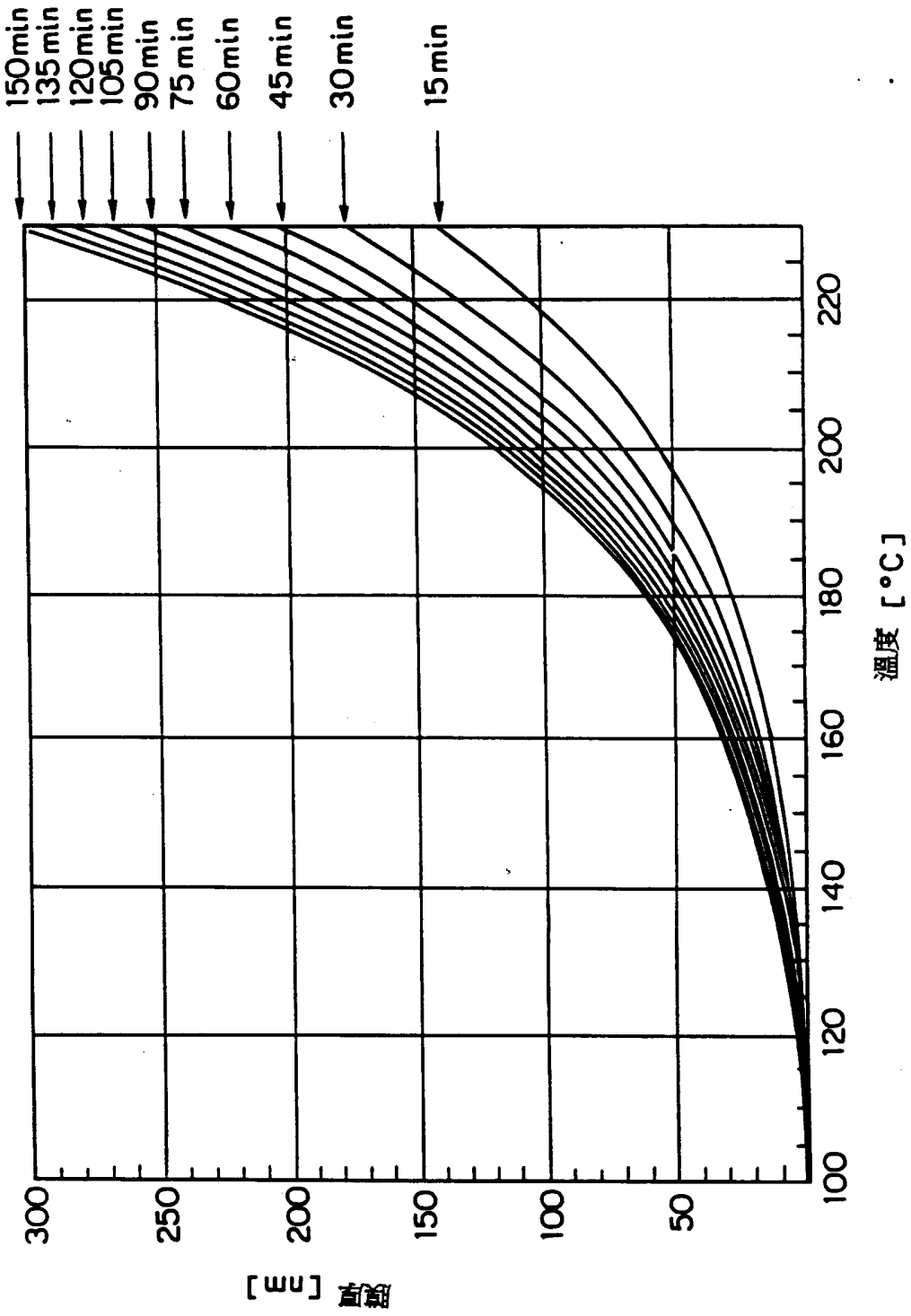
392318

第15圖

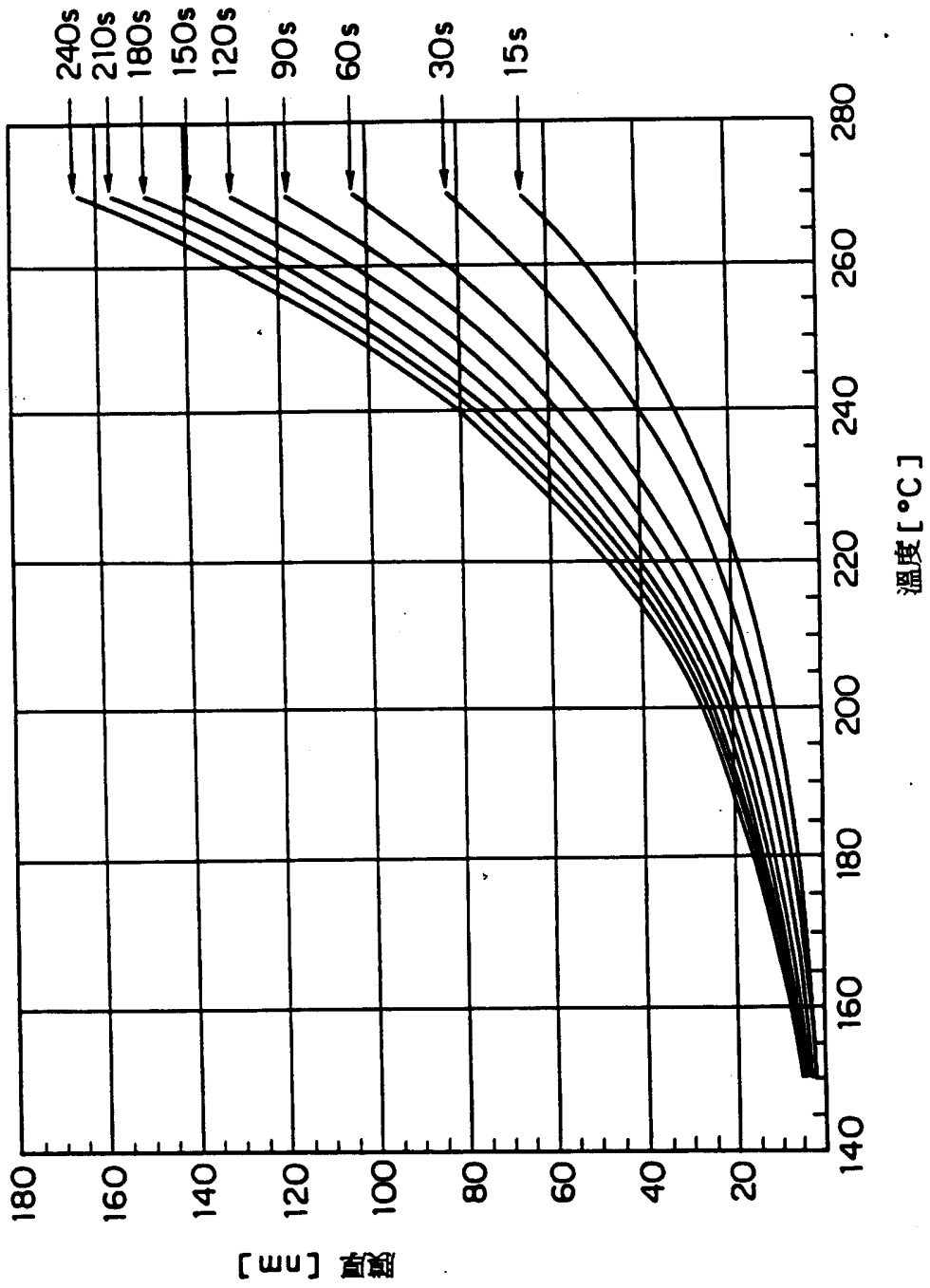




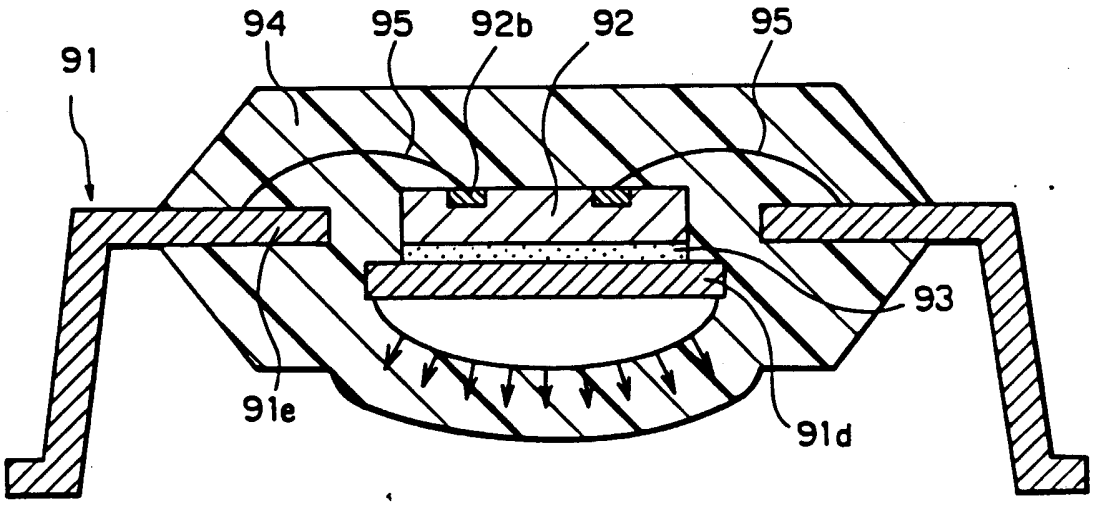
第16圖


150min
135min
120min
105min
90min
75min
60min
45min
30min
15min
300
250
200
150
100
50
厚度 [nm]
100
120
140
160
180
200
220
溫度 [°C]

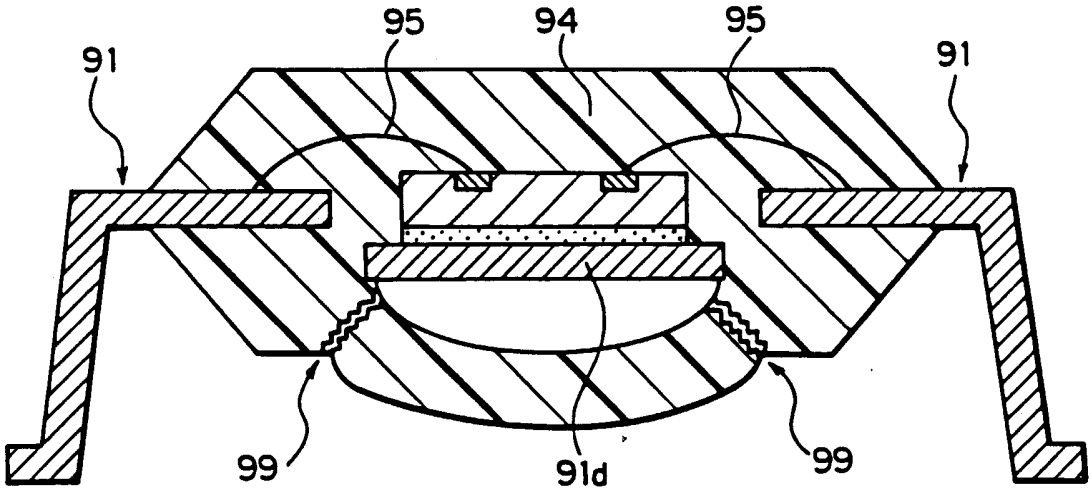
第17圖


240s
210s
180s
150s
120s
90s
60s
30s
15s
180
160
140
120
100
80
60
40
20
厚度 [nm]
140
160
180
200
220
240
260
280
溫度[°C]

第18圖



第19圖



第20圖

