

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4191642号
(P4191642)

(45) 発行日 平成20年12月3日(2008.12.3)

(24) 登録日 平成20年9月26日(2008.9.26)

(51) Int. Cl. F I
GO2F 1/1335 (2006.01) GO2F 1/1335 520
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 3 (全 16 頁)

(21) 出願番号	特願2004-110300 (P2004-110300)	(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(22) 出願日	平成16年4月2日(2004.4.2)	(74) 代理人	100073759 弁理士 大岩 増雄
(65) 公開番号	特開2005-292661 (P2005-292661A)	(74) 代理人	100093562 弁理士 児玉 俊英
(43) 公開日	平成17年10月20日(2005.10.20)	(74) 代理人	100088199 弁理士 竹中 考生
審査請求日	平成18年2月2日(2006.2.2)	(74) 代理人	100094916 弁理士 村上 啓吾
		(72) 発明者	升谷 雄一 熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内

最終頁に続く

(54) 【発明の名称】 半透過型液晶表示装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有するTFTアレイ基板と、対向透明電極を有する対向基板との間に液晶が配置されてなる半透過型液晶表示装置において、

前記TFTアレイ基板は、

透明絶縁性基板上に形成された第一の導電膜からなる複数本のゲート電極を備えたゲート配線と補助容量電極および補助容量配線、

前記第一の導電膜の上に形成された第一の絶縁膜、

前記第一の絶縁膜上に形成された第二の導電膜からなり、前記ゲート配線と交差する複数本のソース電極を備えたソース配線およびドレイン電極、

前記ゲート電極と、前記ゲート電極上に前記第一の絶縁膜を介して形成された半導体層と前記ソース電極およびドレイン電極からなる薄膜トランジスタ、

前記薄膜トランジスタおよび前記第二の導電膜の上に形成された第二の絶縁膜、

前記第二の絶縁膜上に形成され、前記第二の絶縁膜に形成されたコンタクトホールを介して前記ドレイン電極と電氣的に接続された透過率の高い導電膜からなる透過画素電極、

前記透過画素電極とともに前記透過率の高い導電膜で形成された透明導電膜部上に形成され、前記透明導電膜部および前記コンタクトホールを介して前記ドレイン電極に電氣的に接続された反射率の高い導電膜からなる反射画素電極を備え、

前記反射画素電極は、前記第一の絶縁膜および前記第二の絶縁膜を介して前記補助容量

10

20

電極および補助容量配線に重畳されて補助容量を形成していることを特徴とする半透過型液晶表示装置。

【請求項 2】

前記反射画素電極は、第三の絶縁膜により被覆されていることを特徴とする請求項 1 記載の半透過型液晶表示装置。

【請求項 3】

1 画素内に光を透過する透過画素電極と光を反射する反射画素電極を有する TFT アレイ基板と、対向透明電極を有する対向基板との間に液晶が配置されてなる半透過型液晶表示装置の製造方法において、

前記 TFT アレイ基板の製造方法は、透明絶縁性基板の上に第一の導電膜を成膜し、パターニングしてゲート電極とゲート配線と補助容量電極および補助容量配線を形成する工程と、

前記第一の導電膜の上に第一の絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜する工程と、

前記半導体能動膜と前記オーミックコンタクト膜をパターニングして前記ゲート電極の上に前記第一の絶縁膜を介して半導体層を形成する工程と、

前記第一の絶縁膜および前記半導体層の上に第二の導電膜を成膜し、パターニングしてソース電極とドレイン電極とソース配線を形成する工程と、

前記第一の絶縁膜および前記第二の導電膜の上に第二の絶縁膜を成膜する工程と、前記第二の絶縁膜をパターニングして前記ドレイン電極上の前記第二の絶縁膜にコンタクトホールを形成する工程と、

前記第二の絶縁膜上および前記コンタクトホール内に透過率の高い導電膜を成膜し、パターニングして前記ドレイン電極と電氣的に接続された透明導電膜部および透過画素電極を形成する工程と、

前記透過率の高い導電膜の上方に反射率の高い導電膜および第三の絶縁膜を成膜し、前記反射率の高い導電膜および前記第三の絶縁膜を同一写真製版工程によりパターニングして、前記透明導電膜部上に前記透明導電膜部および前記コンタクトホールを介して前記ドレイン電極に電氣的に接続された反射画素電極および前記反射画素電極を被覆する第三の絶縁膜を形成する工程を備え、

前記反射画素電極は、前記第一の絶縁膜および前記第二の絶縁膜を介して前記補助容量電極および補助容量配線に重畳されて補助容量を形成していることを特徴とする半透過型液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置の画素電極として 1 画素内に光を透過する透過画素電極と光を反射する反射画素電極を有する半透過型液晶表示装置、およびその製造方法に関するものである。

【背景技術】

【0002】

従来一般的な液晶表示装置として、光源をその背面または側面に配設して画像表示を行う透過型液晶表示装置と、基板に反射板を設置し周囲光を反射板表面で反射させることにより画像表示を行う反射型液晶表示装置がある。透過型液晶表示装置は、周囲光が非常に明るい場合には、周囲光に比べて表示光が暗いため表示を観察できず、表示を観察できるようにするためには光源の強度を上げる必要があり、消費電力が増大するという問題がある。他方、反射型液晶表示装置は、周囲光が暗い場合には視認性が極端に低下するという欠点を有する。これらの問題点を解決するために、1 画素内に光を透過する透過画素電極と光を反射する反射画素電極を有する液晶表示装置（以下、半透過型液晶表示装置と称す）が提案されている。

【0003】

10

20

30

40

50

従来の半透過型液晶表示装置においては、1画素内に透過画素電極と反射画素電極を有するTFTアレイ基板として、透明絶縁性基板上に設けられた第一の導電膜からなる複数本のゲート電極を備えたゲート配線、補助容量電極および補助容量配線と、ゲート配線と第一の絶縁膜を介して交差する第二の導電膜からなる複数本のソース電極を備えたソース配線と、ゲート電極上に第一の絶縁膜を介して設けられた半導体層とソース電極およびドレイン電極からなる薄膜トランジスタ（以下、TFTと称す）と、TFTとゲート配線およびソース配線の上部に設けられた第二の絶縁膜および有機樹脂膜からなる層間絶縁膜と、層間絶縁膜に設けられたコンタクトホールを介してTFTのドレイン電極と電氣的に接続された透過率の高い導電膜からなる透過画素電極と、透過画素電極と共に設けられた透過率の高い導電膜上に形成され、透過率の高い導電膜およびコンタクトホールを介してTFTのドレイン電極と電氣的に接続された反射率の高い導電膜からなる反射画素電極とを備えた構造が開示されている（例えば、特許文献1参照）。

10

【特許文献1】特開2003-248232号公報（第6-11頁、第1図）

【0004】

上記文献等が開示された従来の半透過型液晶表示装置においては、液晶駆動時の補助容量は、第二の導電膜からなるドレイン電極を第一の導電膜からなる補助容量電極および補助容量配線の形成領域にまで亘って形成し、第一の絶縁膜を介して補助容量電極および補助容量配線に重畳させることにより形成している。また、光を反射して表示を行う反射部と光を透過して表示を行う透過部の光路長を等しくする、すなわち、反射領域の液晶厚を透過領域の液晶厚の約半分にするために、反射画素電極を層間絶縁膜の上に配置し、透過画素電極を層間絶縁膜および第一の絶縁膜を除去した透明絶縁性基板上に直接配置している。

20

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかし、反射画素電極を層間絶縁膜の上に配置し、透過画素電極を層間絶縁膜等を除去した透明絶縁性基板上に直接配置する構造では、透過画素電極部の層間絶縁膜を除去することにより生じる層間絶縁膜のエッジ部分において、液晶の配向異常が発生して表示品位を低下させる恐れがある。これを防止するために、層間絶縁膜のエッジ部分を反射画素電極で覆う構造が提示されているが、このエッジ部分における反射光は表示に寄与しないため、開口率を低下させる原因となっていた。また、層間絶縁膜として用いられる有機樹脂は材料コストが高いという問題があった。

30

【0006】

従来の半透過型液晶表示装置では、反射領域の液晶厚を透過領域の液晶厚の約半分にするための構成として、例えば非特許文献1に示すように、対向基板側において反射領域に対応する位置に透明樹脂により凸部を形成する構造が開示されている。本従来構造においては、有機樹脂からなる層間絶縁膜上に透過画素電極と反射画素電極が形成され、対向基板側には、透過領域の液晶厚の約半分の厚みの凸部が透明樹脂により形成されている。本従来構造においても、材料コストが高い有機樹脂を用いていることにより、製造コストを増大させるという問題があった。

40

【非特許文献1】藤森孝一著 他二名 「高透過アドバンスTFT-LCD技術」シャープ技報第85号・2003年4月（第35-36頁、第4図）

【0007】

また、反射領域の液晶厚を透過領域の液晶厚の約半分にするために、対向基板側の反射領域に対応する位置に透明樹脂により凸部を形成する構成においては、TFTアレイ基板に層間絶縁膜を用いない構造も考えられるが、この場合、対向基板側に形成する凸部の厚みは、透過領域の液晶厚の約半分の厚みから、TFTアレイ基板側の反射画素電極と透過画素電極との高低差分を差し引いた厚みとする必要がある。従来構造においては、画素の開口率を向上させるために、反射画素電極は補助容量を形成する補助容量配線とドレイン電極の形成領域に重ねて設けられるため、反射画素電極と透過画素電極の高低差としては

50

、補助容量配線とドレイン電極および反射画素電極の膜厚をあわせた値となり、その値を透過領域の液晶厚の約半分から差し引いた厚みを有する凸部を対向基板側に形成しなければならないが、透明樹脂からなる凸部は薄く形成することが難しいという問題があった。

【0008】

また、従来の半透過型液晶表示装置において、液晶駆動時の補助容量を形成するためのドレイン電極は、画素を囲む配線（ソース配線）と同一層に形成されるため、隣接するソース配線との間隙が狭くなり短絡が生じやすくなるという問題があった。

【0009】

本発明は、上記のような問題点を解消するためになされたもので、1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有する半透過型液晶表示装置において、材料コストの高い有機樹脂膜を用いず、かつ歩留まりを低下させずに大きな補助容量を得ることを目的とする。

【課題を解決するための手段】

【0010】

本発明に係わる半透過型液晶表示装置は、1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有するTF Tアレイ基板と、対向透明電極を有する対向基板との間に液晶が配置されてなる半透過型液晶表示装置であって、

TF Tアレイ基板は、

透明絶縁性基板上に形成された第一の導電膜からなるゲート電極を有する複数本のゲート配線と補助容量電極および補助容量配線と、

第一の導電膜の上に形成された第一の絶縁膜と、

第一の絶縁膜上に形成された第二の導電膜からなり、ゲート配線と交差する複数本のソース電極を備えたソース配線およびドレイン電極と、

ゲート電極と、ゲート電極上に第一の絶縁膜を介して形成された半導体層と、ソース電極およびドレイン電極からなる薄膜トランジスタと、

薄膜トランジスタおよび第二の導電膜の上に形成された第二の絶縁膜と、

第二の絶縁膜上に形成され、第二の絶縁膜に形成されたコンタクトホールを介してドレイン電極と電氣的に接続された透過率の高い導電膜からなる透過画素電極と、

透過画素電極とともに透過率の高い導電膜で形成された透明導電膜部上に形成され、透明導電膜部およびコンタクトホールを介してドレイン電極に電氣的に接続された反射率の高い導電膜からなる反射画素電極を備えており、

反射画素電極は、第一の絶縁膜および第二の絶縁膜を介して補助容量電極および補助容量配線に重畳されて補助容量を形成しているものである。

【発明の効果】

【0011】

本発明によれば、液晶駆動時の補助容量は、第一の導電膜からなる補助容量配線に、画素を囲む配線とは絶縁層を介して異なる層に設けられている反射画素電極を重畳することにより形成されており、反射画素電極と配線との短絡を考慮する必要が無いため、反射画素電極の形成面積を大きくして大きな補助容量を得ることができる。また、TF Tアレイ基板に材料コストの高い有機樹脂からなる層間絶縁膜を用いない構成とする場合においても、反射画素電極と透過画素電極との高低差は補助容量配線の膜厚分のみであり、その値を透過領域の液晶厚の約半分から差し引いた厚みを有する凸部を、対向基板側の反射領域に対応する位置に透明樹脂により形成することは可能であり、反射部と透過部の光路長を等しくすることができる。以上ことから、表示品質に優れ、高歩留まりおよび低コストの半透過型液晶表示装置が得られる。

【発明を実施するための最良の形態】

【0012】

実施の形態1.

以下に、本発明を実施するための最良の形態である実施の形態1について述べる。図1は、本発明の実施の形態1における半透過型液晶表示装置を構成するTF Tアレイ基板の

10

20

30

40

50

一画素を示す平面図、図2(a)~(f)は、図1と同様に本実施の形態1における半透過型液晶表示装置を構成するTFTアレイ基板の製造プロセスフローを示す断面図である。図中、同一、相当部分には同一符号を付している。

【0013】

なお、図2(a)~(f)では、半透過型液晶表示装置を構成するTFTアレイ基板の主要部分、すなわち図中左から順にゲート端子部、ソース端子部、ゲート/ソース交差部、TFT部、画素/ドレインコンタクト部、反射画素電極部、透過画素電極部の断面を連続的に示しているが、各部分の実際の寸法や位置関係を正確に示すものではない。例えば、図2に示すゲート端子部およびソース端子部は表示領域以外の基板端部に形成されており、これらの端子を介して駆動回路から信号が入力されるものである。

10

【0014】

本実施の形態における半透過型液晶表示装置は、図2(f)に示すように、1画素内に光を透過する透過画素電極と光を反射する反射画素電極を有するTFTアレイ基板に、対向透明電極を有する対向基板を対向して配置し、それらの間に液晶を配置したものである。まず、本実施の形態1におけるTFTアレイ基板の構造について、図1および図2(e)を用いて説明する。

【0015】

ガラス基板等の透明絶縁性基板1上には、第一の導電膜2からなるゲート電極21を備えたゲート配線22、ゲート端子23、補助容量電極および補助容量配線24が形成されている。ゲート電極21はTFT部に、ゲート配線22はゲート/ソース交差部に、ゲート端子23はゲート端子部に、補助容量電極および補助容量配線24は反射画素電極部に、それぞれ形成される。

20

【0016】

第一の導電膜2は第一の絶縁膜(ゲート絶縁膜)3により覆われ、さらに、TFT部では、ゲート電極21上に、第一の絶縁膜3を介して半導体層である半導体能動膜4およびオーミックコンタクト膜5が形成されている。このオーミックコンタクト膜5は中央部が除去されて二つの領域に分割され、一方には第二の導電膜6からなるソース電極61、他方には同様に第二の導電膜6からなるドレイン電極62が積層されている。これらのゲート電極21と半導体能動膜4とソース電極61およびドレイン電極62によりスイッチング素子であるTFTが構成されている。

30

【0017】

図2(f)において、ソース電極61から左側にソース配線63およびソース端子64が延び、またドレイン電極62から右側に第二の導電膜部分65が延びている。ソース配線63はゲート/ソース交差部に、またソース端子64はソース端子部にそれぞれ形成される。第二の導電膜部分65は、ゲート電極21と、補助容量電極および補助容量配線24との間の第一の絶縁膜3上に延びている。この導電膜部分65は、画素/ドレインコンタクト部に形成されている。

なお、ゲート配線22とソース配線63との交差部には、交差部の耐電圧を向上させるために半導体能動膜4およびオーミックコンタクト膜5を残存させている。

【0018】

40

上記構成要素を覆うように第二の絶縁膜7が形成されている。また、ドレイン電極61上の第二の絶縁膜7、ゲート端子23上の第一の絶縁膜3および第二の絶縁膜7、ソース端子64上の第二の絶縁膜7にはそれぞれコンタクトホール81、82、83が形成されている。コンタクトホール81は、画素/ドレインコンタクト部に形成され、具体的には、補助容量電極および補助容量配線24と、ゲート電極21との間にあって、ドレイン電極62から延びた第二の導電膜部分65の上に開口される。コンタクトホール82、83は、ゲート端子部およびソース端子部に形成され、それぞれゲート端子23およびソース端子64の上に開口する。

【0019】

透過率の高い導電膜である透明導電性膜9が第二の絶縁膜7上に形成され、この透明導

50

電性膜 9 は、コンタクトホール 8 1、8 2、8 3 の底部および側壁部を覆うと共に、ドレイン電極 6 1 とコンタクトホール 8 1 を介して電氣的に接続された電極パターン 9 1、ゲート端子 2 3 とコンタクトホール 8 2 を介して電氣的に接続された端子パターン 9 2、ソース端子 6 4 とコンタクトホール 8 3 を介して電氣的に接続された端子パターン 9 3 を第二の絶縁膜 7 上に形成する。ドレイン電極 6 1 と電氣的に接続された電極パターン 9 1 は、透過画素電極 9 1 a と、透明導電膜部分 9 1 b を有する。透明画素電極 9 1 a は、透明画素電極部に形成され、第一の絶縁膜 3 と第二の絶縁膜 7 の上において、透明画素電極の機能を果たす。透明導電膜部分 9 1 b は、反射画素電極部に形成され、第一の絶縁膜 3 および第二の絶縁膜 7 を介して補助容量電極および補助容量配線 2 4 に重なり、補助容量を形成する。透明導電膜部分 9 1 b は、下層に補助容量電極および補助容量配線 2 4 等が形成され透過部として用いることのできない。また、端子パターン 9 2、9 3 介して駆動回路からゲート配線 2 2 もしくはソース配線 6 3 に信号が入力される。

10

【 0 0 2 0 】

透明導電膜部 9 1 b 上には、反射率の高い導電膜からなる反射画素電極 1 0 が形成されている。このように、反射画素電極 1 0 を、下層に補助容量電極および補助容量配線 2 4 が形成されている領域である透明導電膜部分 9 1 b に重ねて形成することは、透過領域として利用できない部分を反射領域として利用できるため、開口率を向上させる上で好ましい。この反射画素電極 1 0 は反射画素電極部に形成され、絶縁膜（第一の絶縁膜 3 および第二の絶縁膜 7）を介して補助容量電極および補助容量配線 2 4 に重畳されるため、液晶駆動時の補助容量が形成されて良好な表示を行うことができる。

20

【 0 0 2 1 】

また、従来構造の半透過型液晶表示装置では、ドレイン電極を補助容量電極および補助容量配線の形成領域にまで亘って形成し、ドレイン電極と補助容量電極および補助容量配線により補助容量を形成していたため、ドレイン電極は同一層に形成されるソース配線との短絡が生じないようにソース配線と間隔を有して形成する必要があったが、本実施の形態では、補助容量を形成するための反射画素電極 1 0 は、ソース配線 6 3 とは異なる層に形成されるため、ソース配線 6 3 との短絡を考慮することなく反射画素電極 1 0 を形成することができ、大きな補助容量を形成することができる。

【 0 0 2 2 】

反射画素電極 1 0 は透明導電膜部 9 1 b およびコンタクトホール 8 1 を介してドレイン電極 6 2 と電氣的に接続され、また、透過画素電極 9 1 a は連続して形成されている透明導電膜部 9 1 b およびコンタクトホール 8 1 を介してドレイン電極 6 2 と電氣的に接続されている。これらの反射画素電極 1 0 と透過画素電極 9 1 a は、T F T アレイ基板と対向配置される対向基板に形成された対向透明電極との間に印加された電圧により液晶の配向を制御するものである。

30

【 0 0 2 3 】

次に、本実施の形態 1 における半透過型液晶表示装置の製造工程について、図 2 を用いて説明する。

【 0 0 2 4 】

まず、ガラス基板等の透明絶縁性基板 1 を洗浄して表面を浄化した後、この透明絶縁性基板 1 上にスパッタリング法等により第一の導電膜 2 を成膜する。第一の導電膜 2 としては、例えばクロム (C r)、モリブデン (M o)、タンタル (T a)、チタン (T i) またはこれらを主成分とする合金等が用いられる。本実施の形態では、第一の導電膜 2 として膜厚 4 0 0 n m のクロム膜を成膜する。

40

【 0 0 2 5 】

なお、第一の導電膜 2 上には、後述の工程でエッチングによりコンタクトホール 8 2 が形成され、コンタクトホール 8 2 内には電氣的接続を得るための導電性薄膜（透明導電性膜 9）が形成されるため、表面酸化が生じにくい金属薄膜や酸化されても導電性を有する金属薄膜を第一の金属膜 2 として用いることが好ましい。

【 0 0 2 6 】

50

次に、第一の写真製版工程にて第一の導電膜2をパターニングし、図2(a)に示すように、ゲート端子23、ゲート配線22、ゲート電極21、補助容量電極および補助容量配線24を形成する。写真製版工程では、基板を洗浄後、感光性レジストを塗布、乾燥したのちに、所定のパターンが形成されたマスクを通して露光し、現像することにより基板上にマスクパターンを転写したレジストを形成し、感光性レジストを加熱硬化させたのちに第一の金属膜のエッチングを行い、その後感光性レジストを剥離する。

【0027】

なお、第一の導電膜2のエッチングは、公知のエッチャントを用いてウエットエッチング法で行うことができる。例えば、第一の導電膜2がクロムで構成されている場合には、第二硝酸セリウムアンモニウムおよび硝酸が混合された水溶液が用いられる。また、第一の金属膜2のエッチングにおいては、パターンエッジの段差部における絶縁膜のカバレッジを向上させて他の配線との段差部での短絡を防止するために、パターンエッジ断面が台形状のテーパ形状となるようにテーパエッチングすることが好ましい。

【0028】

次に、プラズマCVD法等により第一の絶縁膜3、半導体能動膜4、オーミックコンタクト膜5を連続して成膜する。ゲート絶縁膜となる第一の絶縁膜3としては、SiNx膜、SiOy膜、SiOzNw膜のいずれかの単層膜もしくはこれらを積層した多層膜が用いられる(なお、x、y、z、wはそれぞれ化学量論組成を表す正数である)。第一の絶縁膜3の膜厚は、薄い場合にはゲート配線22とソース配線63の交差部で短絡を生じやすく、厚い場合にはTFTのON電流が小さくなり表示特性が低下することから、第一の導電膜2の厚さ程度以上で、かつなるべく薄くすることが好ましい。また、絶縁膜はピンホール等の発生による層間ショートを防止するために、複数回に分けて成膜することが好ましい。本実施の形態では、膜厚300nmのSiN膜を成膜した後、さらに膜厚100nmのSiN膜を成膜することにより、膜厚400nmのSiN膜を第一の絶縁膜3として形成する。

【0029】

半導体能動膜4としては、アモルファスシリコン(a-Si)膜、ポリシリコン(p-Si)膜等が用いられる。半導体能動膜4の膜厚は、薄い場合には後述するオーミックコンタクト膜5のドライエッチング時に膜の消失が発生し、厚い場合にはTFTのON電流が小さくなることから、オーミックコンタクト膜5のドライエッチング時におけるエッチング量の制御性と、必要とするTFTのON電流値を考慮して選択する。本実施の形態では、半導体能動膜4として膜厚150nmのa-Si膜を成膜する。

【0030】

オーミックコンタクト膜5としては、a-Siにリン(P)を微量にドーピングしたn型a-Si膜、あるいはn型p-Si膜が用いられる。本実施の形態では、オーミックコンタクト膜5として膜厚30nmのn型a-Si膜を成膜する。

【0031】

次に、第二の写真製版工程にて、図2(b)に示すように、半導体能動膜4およびオーミックコンタクト膜5を少なくともTFT部が形成される部分に残存するようにパターニングする。なお、半導体能動膜4およびオーミックコンタクト膜5はTFT部が形成される部分の他に、ゲート配線22とソース配線63が交差する部分にも残存させることにより、交差部での耐電圧が大きくなり好ましい。なお、半導体能動膜4およびオーミックコンタクト膜5のエッチングは、公知のガス組成(例えば、SF₆とO₂の混合ガスまたはCF₄とO₂の混合ガス)を用いてドライエッチング法で行うことができる。

【0032】

次に、スパッタリング法等により第二の導電膜6を成膜する。第二の導電膜6としては、例えばクロム、モリブデン、タンタル、チタンまたはこれらを主成分とする合金などが用いられる。本実施の形態では、膜厚400nmのクロム膜を成膜する。なお、第二の導電膜6上には、後述の工程でエッチングによりコンタクトホールが形成され、コンタクトホール内には電気的接続を得るための導電性薄膜(透明導電性膜9)が形成されるため、

表面酸化が生じにくい金属薄膜や酸化されても導電性を有する金属薄膜を第二の導電膜 6 として用いることが好ましい。

【0033】

次に、第三の写真製版工程にて第二の導電膜 6 をパターニングし、ソース端子 6 4、ソース配線 6 3、ソース電極 6 1、ドレイン電極 6 2 および第二の導電膜部分 6 5 を形成する。ソース電極 6 1 は、ソース配線 6 3 とゲート配線 2 2 が交差する部分にまで亘って形成される。なお、第二の導電膜 6 のエッチングは、公知のエッチャントを用いてウエットエッチング法で行うことができる。

【0034】

続いて、TFT部のオーミックコンタクト膜 5 の中央部をエッチング除去し、図 2 (c) に示すように半導体能動膜 4 を露出させる。なお、オーミックコンタクト膜 5 のエッチングは、公知のガス組成 (例えば、 SF_6 と O_2 の混合ガスまたは CF_4 と O_2 の混合ガス) を用いてドライエッチング法で行うことができる。

【0035】

次に、プラズマ CVD 法等により第二の絶縁膜 7 を成膜する。第二の絶縁膜 7 としては、第一の絶縁膜 3 と同様の材質により形成することができ、膜厚は下層パターンのカバレッジを考慮して決めることが好ましい。本実施の形態では、第二の絶縁膜 7 として膜厚 400 nm の SiN 膜を成膜する。

【0036】

次に、第四の写真製版工程にて第二の絶縁膜 7 および第一の絶縁膜 3 をパターニングし、図 2 (d) に示すように、第二の導電膜部分 6 5 上にコンタクトホール 8 1、ゲート端子 2 3 上にコンタクトホール 8 2、ソース端子 6 4 上にコンタクトホール 8 3 を形成する。なお、ゲート端子 2 3 上の第一の絶縁膜 3 および第二の絶縁膜 7 は、一度にエッチングされてコンタクトホール 8 2 が形成される。第一の絶縁膜 3 および第二の絶縁膜 7 のエッチングは、公知のエッチャントを用いてウエットエッチング法、もしくは公知のガス組成を用いてドライエッチング法で行うことができる。また、第二の絶縁膜 7 および第一の絶縁膜 3 のエッチングにおいては、コンタクトホール内での導電性薄膜のカバレッジを向上させるために、テーパーエッチングすることが好ましい。

【0037】

なお、この時点においては、図 2 (d) に示すように、TFT部と反射画素電極部の間の画素/ドレインコンタクト部に位置するコンタクトホール 8 1 により第二の導電膜 6 からなる第二の導電膜部分 6 5 が露出し、コンタクトホール 8 2 により第一の導電膜 2 からなるゲート端子 2 3 が露出し、コンタクトホール 8 3 により第二の導電膜 6 からなるソース端子 6 4 が露出している。

【0038】

次に、スパッタリング法等により透明導電性膜 9 を成膜する。透明導電性膜 9 としては ITO、 SnO_2 などを用いることができ、特に化学的安定性の観点から ITO を用いることが好ましい。なお、ITO は、結晶化 ITO またはアモルファス ITO (a-ITO) のいずれでもよいが、a-ITO を用いた場合は、パターニング後、結晶化温度 180 以上に加熱して結晶化させる必要がある。本実施の形態では、透明導電性膜として膜厚 80 nm の a-ITO を成膜する。

【0039】

次に、第五の写真製版工程にて透明導電性膜 9 をパターニングし、図 2 (e) に示すように、電極パターン 9 1 (透過画素電極 9 1a と透明導電膜部 9 1b)、および端子パターン 9 2、9 3 を形成する。このとき、コンタクトホール 8 1、8 2、8 3 の底部および側壁部は透明絶縁性膜 9 により被覆される。なお、コンタクトホール 8 1、8 2、8 3 の底部に露出しているゲート端子 2 3 を構成する第一の導電膜 2、およびドレイン電極 6 2、ソース端子 6 4 および第二の導電膜部分 6 5 を構成する第二の導電膜 6 は、表面酸化が生じにくい金属 (クロム) により構成されているため、ドレイン電極 6 2、ゲート端子 2 3、ソース端子 6 4 および第二の導電膜部分 6 5 は透明導電性膜 9 と良好なコンタクト抵

10

20

30

40

50

抗を得ることができ、ドレイン電極 6 2 はコンタクトホール 8 1 を介して電極パターン 9 1 と、ゲート端子 2 3 はコンタクトホール 8 2 を介して端子パターン 9 2 と、ソース端子 6 4 はコンタクトホール 8 3 を介して端子パターン 9 3 と電氣的に接続されている。

【 0 0 4 0 】

なお、透明導電性膜 9 のエッチングは、使用する材料によって公知のエッチャントもしくは公知のガス組成を用いて行うことができる。また、透明導電性膜 9 のエッチングおよび感光性レジストの剥離後、a - I T O を結晶化させるために大気中で 1 8 0 以上に加熱する。

【 0 0 4 1 】

次に、スパッタリング法等により反射画素電極 1 0 を構成する第三の導電膜 1 0 a、1 0 b を成膜する。第三の導電膜 1 0 a、1 0 b としては、例えばクロム、モリブデン、タンタル、チタンまたはこれらを主成分とする合金を下層とし、アルミニウム (A l)、銀 (A g) またはこれらを主成分とする合金を上層とする二層構造を有した薄膜を用いることができる。なお、上層の第三の導電膜 1 0 b は、反射画素電極として用いられるため、反射率の高い導電膜により構成する。本実施の形態では、下層の第三の金属膜 1 0 a として膜厚 1 0 0 n m のクロム膜、上層の第三の導電膜 1 0 b として膜厚 3 0 0 n m のアルミニウムと銅 (C u) の合金膜を成膜する。

【 0 0 4 2 】

次に、第六の写真製版工程にて第三の導電膜 1 0 a、1 0 b をパターンニングし、図 2 (f) に示すように、反射画素電極 1 0 を形成する。反射画素電極 1 0 はドレイン電極 6 2 と電氣的に接続された透明導電膜部 9 1 b 上に形成される。なお、第三の導電膜 1 0 a、1 0 b のエッチングは、公知のエッチャントを用いてウエットエッチング法で行うことができる。以上の工程を経て、図 2 (f) に示すように、1 画素内に透過画素電極 9 1 a と反射画素電極 1 0 とを有する T F T アレイ基板が完成する。

【 0 0 4 3 】

このようにして形成された T F T アレイ基板は、その後のパネル組み立て工程において配向膜が塗布され、一定の方向にラビング処理が施される。同様に、他の透明絶縁性基板上にブラックマトリクス、カラーフィルタ、カラーフィルタの保護膜、対向透明電極等が形成された対向基板にも配向膜が塗布されラビング処理が施される。これらの T F T アレイ基板と対向基板とを互いの配向膜が向き合うようにスペーサを介して重ね合わせ、基板周縁部をシール材にて接着し、両基板間に液晶を封止する。このようにして形成された液晶パネルの背面にバックライトユニットに取り付けることにより、本実施の形態 1 における半透過型液晶表示装置が完成する。

【 0 0 4 4 】

一般に、半透過型液晶表示装置では、光を反射して表示を行う反射画素電極部と光を透過して表示を行う透過画素電極部における光路長を等しくして光学特性の整合性を向上させるために、反射領域の液晶厚を透過領域の液晶厚の約半分にすることが好ましい。反射領域の液晶厚を透過領域の液晶厚の約半分にするための方法の一つとして、対向基板側の反射領域に対応する位置に透明樹脂により凸部を形成する構成が提示されており、本実施の形態 1 による T F T アレイ基板を該構成に適用することにより、反射画素電極部と透過画素電極部の光学特性の整合性が良好な表示品質に優れた半透過型液晶表示装置を形成することができる。

【 0 0 4 5 】

図 3 に本実施の形態 1 による T F T アレイ基板と反射領域に凸部を有する対向基板からなる半透過型液晶パネルの断面図を示す。対向基板 1 0 1 は、透明絶縁性基板 1 0 2 上にブラックマトリクス 1 0 3、カラーフィルタ 1 0 4、対向透明電極 1 0 5、および反射領域に対応する位置には透明樹脂による凸部 1 0 6 が形成されている。なお、図 3 においては、T F T アレイ基板 1 0 0 および対向基板 1 0 1 に塗布される配向膜の記載は省略されている。

【 0 0 4 6 】

反射領域の液晶厚 d_r を透過領域の液晶厚 d_t の半分にするためには、透明樹脂による凸部 106 の厚み d_{CF} は、透過領域の液晶厚 d_t の $1/2$ から反射画素電極 10 と透過画素電極 91a の高低差（ギャップ） d_{TF_T} を差し引いた厚みとすることが必要である。本実施の形態において、反射画素電極 10 と透過画素電極 91a の高低差 d_{TF_T} は、反射画素電極 10 形成部と透過画素電極 91a の形成部の層構成より、補助容量配線 24 と反射画素電極 10 に起因するものであり、その厚みは補助容量配線 24 を構成する第一の導電膜 2 の膜厚 400 nm と、反射画素電極 10 を構成する第三の導電膜 10a、10b の膜厚 400 nm を合わせたものである。透過領域の液晶厚 d_t を $4\text{ }\mu\text{m}$ とした場合、凸部の厚み d_{CF} は、 $2\text{ }\mu\text{m}$ から d_{TF_T} の 800 nm を差し引いた $1.2\text{ }\mu\text{m}$ となり、透明樹脂による凸部の形成は可能である。

10

【0047】

なお、上記実施の形態 1 では、反射領域の液晶厚と透過領域の液晶厚に差を設けて反射画素電極部と透過画素電極部における光学特性の整合性を向上させる方法として、対向基板側の反射領域に対応する位置に透明樹脂により凸部を形成する構造を示したが、本実施の形態 1 による TFT アレイ基板を他の光学特性の整合性を向上させ得る方法に適用することは可能である。

【0048】

以上のように、本実施の形態 1 では、液晶駆動時の補助容量は、第一の導電膜 2 からなる補助容量配線 24 に、画素を囲む配線（ゲート配線 22、ソース配線 63 等）とは絶縁層を介して異なる層に設けられている反射画素電極 10 を重畳することにより形成されており、反射画素電極 10 と配線との短絡を考慮する必要が無いため、反射画素電極 10 の形成面積を大きくでき、大きな補助容量を得ることができる。また、TFT アレイ基板に材料コストの高い有機樹脂からなる層間絶縁膜を用いない構成とする場合においても、対向基板側の反射領域に対応する位置に透明樹脂による凸部を形成することにより、反射画素電極部と透過画素電極部における光路長を等しくして光学特性の整合性を向上させることができる。以上ことから、表示品質に優れ、高歩留まりおよび低コストの半透過型液晶表示装置が得られる。

20

【0049】

実施の形態 2 .

図 4 は、本発明の実施の形態 2 における半透過型液晶表示装置を構成する TFT アレイ基板を示す断面図である。図中、同一、相当部分には同一符号を付している。

30

【0050】

本実施の形態 2 における半透過型液晶表示装置の構造および製造工程については、TFT アレイ基板に形成される反射画素電極 10 が第三の絶縁膜 11 により被覆される部分を除いては上記実施の形態 1 と同様であるので説明を省略する。

【0051】

本実施の形態における TFT アレイ基板は、上記実施の形態 1 と同様に、透明絶縁性基板 1 上に第一の導電膜 2 からなるゲート電極 21 とゲート配線 22 とゲート端子 23 と補助容量電極および補助容量配線 24、第一の絶縁膜 3、半導体能動膜 4、オーミックコンタクト膜 5、第二の導電膜 6 からなるソース電極 61 とドレイン電極 62 とソース配線 63 とソース端子 64、第二の導電膜部分 65、第二の絶縁膜 7、ドレイン電極 62 上のコンタクトホール 81、ゲート端子 23 上のコンタクトホール 82、ソース端子 64 上のコンタクトホール 83、透明導電性膜 9 からなる電極パターン 91（透過画素電極 91a、透明導電膜部 91b）と端子パターン 92、93、および反射画素電極 10 が形成されている。さらに、本実施の形態では、図 4 に示すように、反射画素電極 10 上に第三の絶縁膜 11 が形成され、反射画素電極 10 は第三の絶縁膜 11 によりその全面が覆われている。

40

【0052】

次に、本実施の形態 2 における半透過型液晶表示装置の製造工程について説明する。なお、透明導電性膜 9 からなる電極パターン 91（透過画素電極 91a、透明導電膜部 91

50

b) および端子パターン 92、93を形成する工程までは上記実施の形態1と同様であるので説明を省略する。

【0053】

上記実施の形態1と同様の工程により、透明絶縁性基板1上には第一の導電膜2からなるゲート電極21とゲート配線22とゲート端子23と補助容量電極および補助容量配線24、第一の絶縁膜3、半導体能動膜4、オーミックコンタクト膜5、第二の導電膜6からなるソース電極61とドレイン電極62とソース配線63とソース端子64と第二の導電膜部分65、第二の絶縁膜7、第二の導電膜65上のコンタクトホール81、ゲート端子23上のコンタクトホール82、ソース端子64上のコンタクトホール83、透明導電性膜9からなる電極パターン91(透過画素電極91a、透明導電膜部91b)と端子パターン92、93が形成されている。

10

【0054】

次に、スパッタリング法等により反射画素電極10を構成する第三の導電膜10a、10bを成膜する。第三の導電膜10a、10bとしては、例えばクロム、モリブデン、タンタル、チタンまたはこれらを主成分とする合金を下層とし、アルミニウム(Al)、銀(Ag)またはこれらを主成分とする合金を上層とする二層構造を有した薄膜を用いることができる。本実施の形態では、下層の第三の金属膜10aとして膜厚100nmのクロム膜、上層の第三の導電膜10bとして膜厚300nmのアルミニウムと銅(Cu)の合金膜を成膜する。

【0055】

続けて、プラズマCVD法等により第三の絶縁膜11を成膜する。第三の絶縁膜11としては、第一の絶縁膜3と同様の材質による膜厚100nmから500nmの薄膜を用いることができる。本実施の形態では、第三の絶縁膜11として膜厚100nmのSiN膜を成膜する。

20

【0056】

次に、第六の写真製版工程にて第三の絶縁膜11および第三の導電膜10a、10bをパターンニングし、図4に示すように、反射画素電極10および反射画素電極10を被覆する第三の絶縁膜11を形成する。反射画素電極10はドレイン電極62と電気的に接続された透明導電膜部91b上に形成される。なお、この写真製版工程においては、同一レジストパターンを用いて第三の絶縁膜11および第三の導電膜10a、10bのパターンニングを行う。以上の工程を経て、図4に示すように、1画素内に透過画素電極91aと反射画素電極10とを有するTFTアレ基板が完成する。以降、上記実施の形態1と同様の工程により半透過型液晶表示装置を形成する。

30

【0057】

一般に、半透過型液晶表示装置においては、光を反射して表示を行う反射画素電極部と光を透過して表示を行う透過画素電極部との光路長を近づけ光学特性を一致させるために、反射画素電極部の液晶厚を小さくする必要がある。その結果、面間(TFTアレ基板の反射画素電極と対向基板の対向透明電極間)でショートが発生し歩留まりが低下するという問題があった。本実施の形態2では、反射画素電極10上に第三の絶縁膜11を形成することにより、反射画素電極10と対向透明電極間のショートの発生を抑制することができる。

40

【0058】

以上のように、本実施の形態2においては、上記実施の形態1と同様の効果が得られると共に、反射画素電極10上に同一写真製版工程により第三の絶縁膜11を形成することにより、写真製版工程を追加することなく反射画素電極10と対向透明電極間のショートの発生を抑制することができ、半透過型液晶表示装置の歩留まりを向上させることができる。

【産業上の利用可能性】

【0059】

本発明は、液晶表示装置に利用され、特に低消費電力化が要求される中、小型の携帯情

50

報機器のモニターとして利用することができる。

【図面の簡単な説明】

【0060】

【図1】本発明の実施の形態1における半透過型液晶表示装置を構成するTFTアレイ基板の画素を示す平面図である。

【図2】本発明の実施の形態1における半透過型液晶表示装置を構成するTFTアレイ基板の製造プロセスフローを示す断面図である。

【図3】本発明の実施の形態1における半透過型液晶表示装置の一例を示す断面図である。

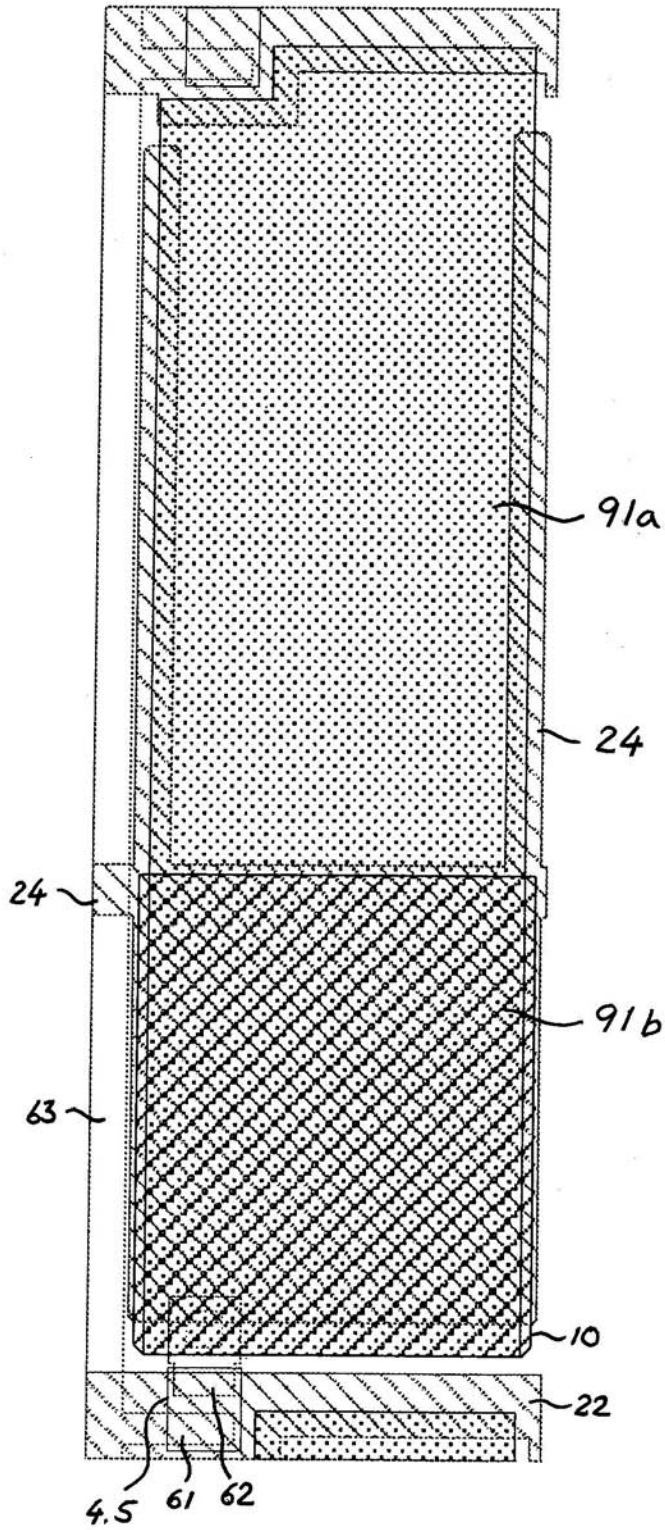
【図4】本発明の実施の形態2における半透過型液晶表示装置を構成するTFTアレイ基板を示す断面図である。 10

【符号の説明】

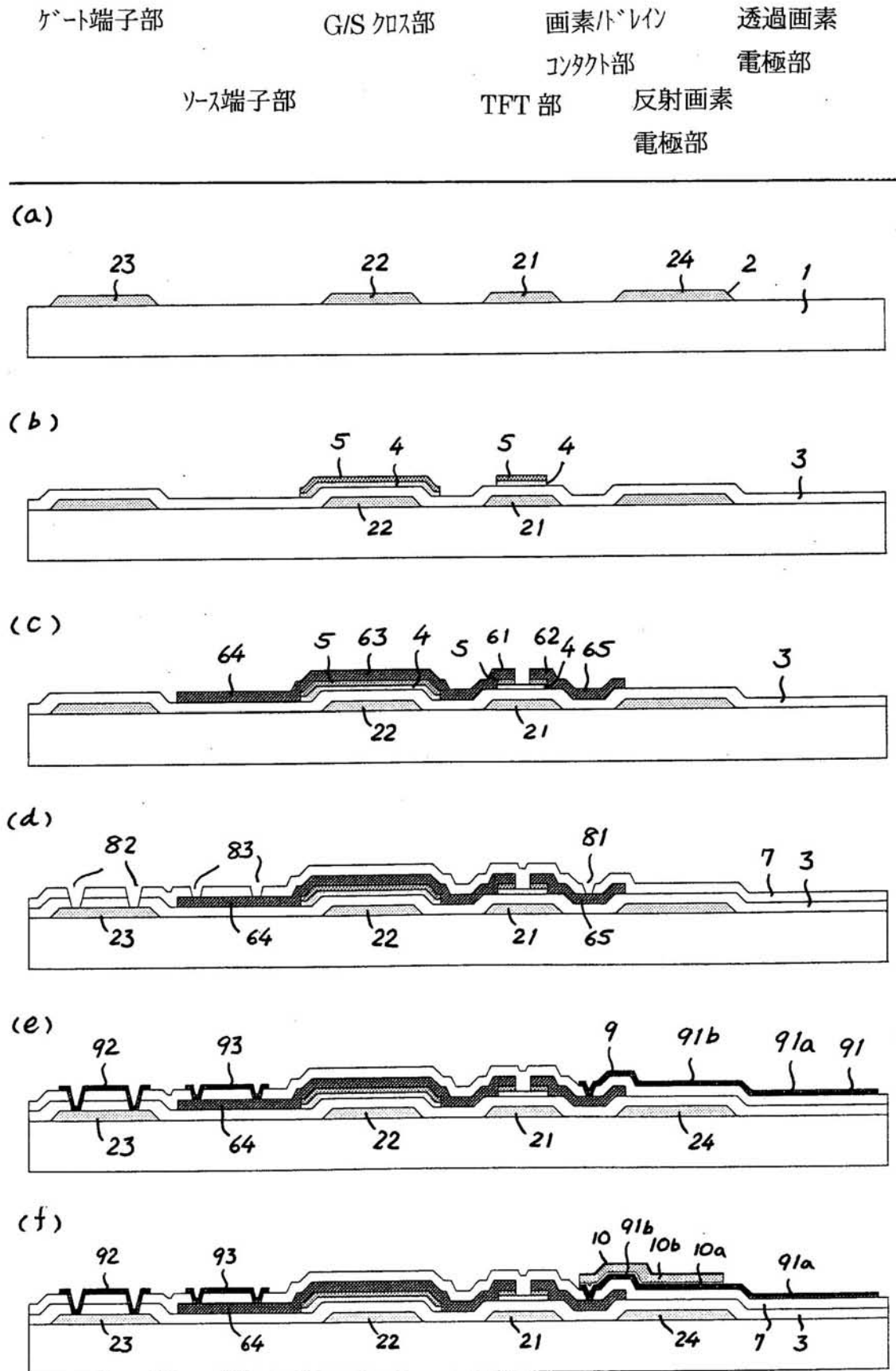
【0061】

1 透明絶縁性基板、2 第一の導電膜、21 ゲート電極、22 ゲート配線、
 23 ゲート端子、24 補助容量配線、3 第一の絶縁膜(ゲート絶縁膜)、
 4 半導体能動膜、5 オーミックコンタクト膜、6 第二の導電膜、
 61 ソース電極、62 ドレイン電極、63 ソース配線、64 ソース端子、
 65 導電膜部分、
 7 第二の絶縁膜、8a、8b、8c コンタクトホール、9 透明導電性膜、
 91 電極パターン、91a 透過画素電極、91b 透明導電膜部、 20
 92、93 端子パターン、10 反射画素電極、10a、10b 第三の導電膜、
 11 第三の絶縁膜、100 TFTアレイ基板、101 対向基板、
 102 透明絶縁性基板、103 ブラックマトリクス、104 カラーフィルタ、10
 5 対向透明電極、106 凸部。

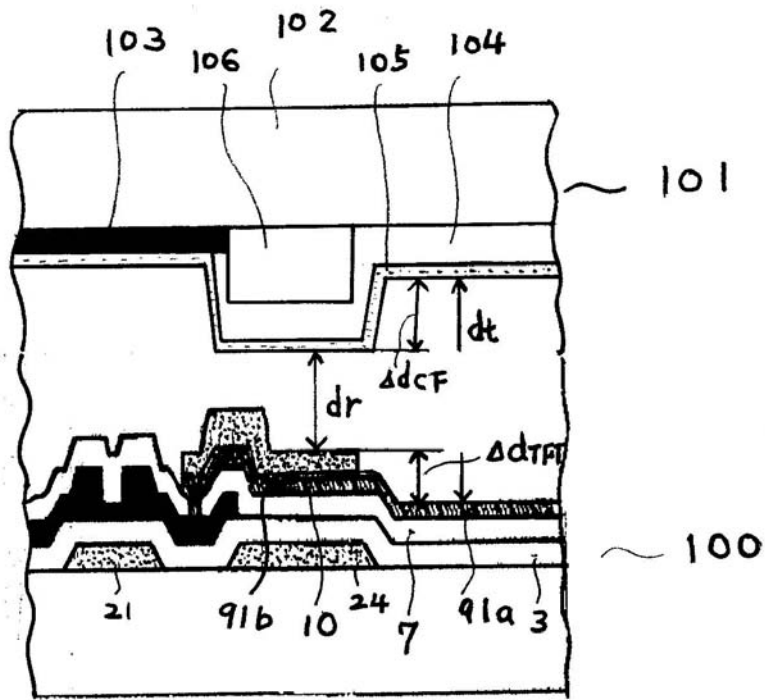
【図1】



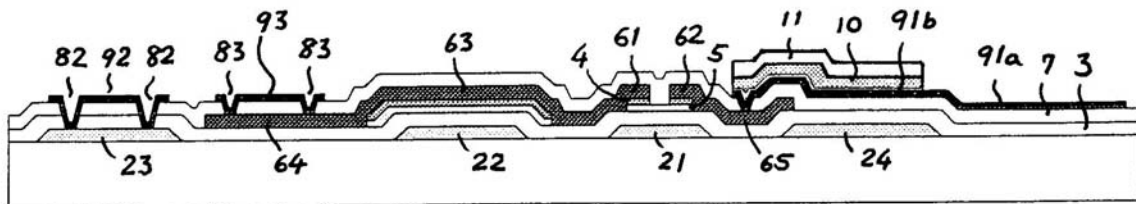
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 永野 慎吾

熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内

審査官 右田 昌士

(56)参考文献 特開2003-075854(JP,A)
特開2000-019563(JP,A)
特開2002-341366(JP,A)
特開2003-248232(JP,A)
特開2003-315766(JP,A)
特開2004-046223(JP,A)
特開平07-263700(JP,A)
特開昭62-285464(JP,A)
特開2002-372721(JP,A)
特開2002-311445(JP,A)
特開2002-148646(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1335
G02F 1/1343
G02F 1/1368
G02F 1/1333