

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7597250号
(P7597250)

(45)発行日 令和6年12月10日(2024.12.10)

(24)登録日 令和6年12月2日(2024.12.2)

(51)国際特許分類	F I			
H 0 1 G	4/33 (2006.01)	H 0 1 G	4/33	1 0 2
H 0 1 G	4/228(2006.01)	H 0 1 G	4/228	K
H 0 1 G	4/30 (2006.01)	H 0 1 G	4/30	5 4 1

請求項の数 16 (全44頁)

(21)出願番号	特願2023-576604(P2023-576604)	(73)特許権者	000006231
(86)(22)出願日	令和4年8月17日(2022.8.17)		株式会社村田製作所
(86)国際出願番号	PCT/JP2022/031061		京都府長岡京市東神足1丁目10番1号
(87)国際公開番号	WO2023/145111	(74)代理人	110001195
(87)国際公開日	令和5年8月3日(2023.8.3)		弁理士法人深見特許事務所
審査請求日	令和5年10月17日(2023.10.17)	(72)発明者	小林 玄樹
(31)優先権主張番号	特願2022-131116(P2022-131116)		京都府長岡京市東神足1丁目10番1号
(32)優先日	令和4年1月31日(2022.1.31)		株式会社村田製作所内
(33)優先権主張国・地域又は機関	日本国(JP)	(72)発明者	増成 晃生
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		審査官	木下 直哉

最終頁に続く

(54)【発明の名称】 コンデンサ

(57)【特許請求の範囲】

【請求項1】

第1主面および当該第1主面とは反対側に位置する第2主面を有する絶縁基板と、
前記第1主面に対向するように設けられた容量形成部と、
前記容量形成部に接続された第1外部接続配線および第2外部接続配線とを備え、
前記容量形成部は、前記第1外部接続配線に接続された導電性の金属多孔体と、前記金属多孔体の表面を覆う誘電体膜と、前記誘電体膜を覆うとともに前記第2外部接続配線に接続された導電膜とを含み、
前記第1外部接続配線は、前記第1主面から前記第2主面にまで達するように前記絶縁基板を貫通する第1ビア導体を有し、
前記第2外部接続配線は、前記第1主面から前記第2主面にまで達するように前記絶縁基板を貫通する第2ビア導体と、前記容量形成部の内部の空間を充填するように前記導電膜を覆う内部導体とを有し、
前記導電膜と前記第2ビア導体とが、少なくとも前記内部導体を介して接続され、
前記第2外部接続配線が、前記第1主面から前記容量形成部に向けて突出するとともに前記容量形成部に取り囲まれた柱状導体を有し、
前記内部導体と前記第2ビア導体とが、少なくとも前記柱状導体を介して接続されている
コンデンサ。

【請求項2】

前記柱状導体が、前記第1主面の法線方向に沿って延在し、

前記第 1 主面の法線方向に沿って見た場合に、前記柱状導体が、前記第 2 ビア導体と少なくとも一部において重なっていることにより、前記柱状導体が、前記第 2 ビア導体に接続している、請求項 1 に記載のコンデンサ。

【請求項 3】

前記容量形成部が、前記第 1 主面の法線方向において互いに離隔して積層された第 1 容量形成部および第 2 容量形成部を含み、

前記第 1 容量形成部の前記導電膜と前記第 2 容量形成部の前記導電膜とが、前記内部導体および前記柱状導体によって接続されている、請求項 1 または 2 に記載のコンデンサ。

【請求項 4】

前記第 1 容量形成部および前記第 2 容量形成部の間に位置する部分の前記内部導体の厚さが、前記導電膜の厚さよりも大きい、請求項 3 に記載のコンデンサ。

【請求項 5】

前記第 1 容量形成部および前記第 2 容量形成部の間に位置する部分の前記内部導体の厚さが、前記導電膜の厚さの 3 倍以上である、請求項 4 に記載のコンデンサ。

【請求項 6】

前記第 1 主面から前記容量形成部に向けて突出するとともに前記容量形成部に取り囲まれることにより、前記容量形成部に接合することで前記容量形成部を支持する支持部が、前記絶縁基板に設けられ、

前記第 1 外部接続配線が、前記支持部を構成する支持導体を有し、

前記支持導体が、前記金属多孔体に接続され、

前記支持導体が、前記第 1 主面の法線方向に沿って延在し、

前記第 1 主面の法線方向に沿って見た場合に、前記支持導体が前記第 1 ビア導体と少なくとも一部において重なっていることにより、前記支持導体が、前記第 1 ビア導体に接続され、

前記第 1 主面上に設けられ、前記容量形成部を封止するとともに、前記容量形成部から見て前記絶縁基板側とは反対側に位置する外面を規定する封止部をさらに備え、

前記支持導体が前記容量形成部および前記封止部を貫通することにより、前記外面において前記支持導体が露出し、

前記柱状導体が前記容量形成部および前記封止部を貫通することにより、前記外面において前記柱状導体が露出している、請求項 2 に記載のコンデンサ。

【請求項 7】

前記第 1 主面から前記容量形成部に向けて突出するとともに前記容量形成部に取り囲まれることにより、前記容量形成部に接合することで前記容量形成部を支持する支持部が、前記絶縁基板に設けられ、

前記第 1 外部接続配線が、前記支持部を構成する支持導体を有し、

前記支持導体が、前記第 1 主面の法線方向に沿って延在するとともに、前記金属多孔体に接続し、

前記第 1 主面の法線方向に沿って見た場合に、前記支持導体が前記第 1 ビア導体と少なくとも一部において重なっていることにより、前記支持導体が、前記第 1 ビア導体に接続され、

前記容量形成部が、前記第 1 主面の法線方向において互いに離隔して積層された第 1 容量形成部および第 2 容量形成部を含み、

前記第 1 容量形成部の前記金属多孔体と前記第 2 容量形成部の前記金属多孔体とが、前記支持導体によって接続され、

前記第 1 容量形成部の前記導電膜と前記第 2 容量形成部の前記導電膜とが、前記内部導体および前記柱状導体によって接続されている、請求項 2 に記載のコンデンサ。

【請求項 8】

前記第 1 主面上に設けられ、前記容量形成部を封止するとともに、前記容量形成部から見て前記絶縁基板側とは反対側に位置する外面を規定する封止部をさらに備え、

前記支持導体が前記容量形成部および前記封止部を貫通することにより、前記外面にお

10

20

30

40

50

いて前記支持導体が露出し、

前記柱状導体が前記容量形成部および前記封止部を貫通することにより、前記外面において前記柱状導体が露出している、請求項 7 に記載のコンデンサ。

【請求項 9】

第 1 主面および当該第 1 主面とは反対側に位置する第 2 主面を有する絶縁基板と、

前記第 1 主面に対向するように設けられた容量形成部と、

前記容量形成部に接続された第 1 外部接続配線および第 2 外部接続配線とを備え、

前記容量形成部は、前記第 1 外部接続配線に接続された導電性の金属多孔体と、前記金属多孔体の表面を覆う誘電体膜と、前記誘電体膜を覆うとともに前記第 2 外部接続配線に接続された導電膜とを含み、

前記第 1 外部接続配線は、前記第 1 主面から前記第 2 主面にまで達するように前記絶縁基板を貫通する第 1 ビア導体を有し、

前記第 2 外部接続配線は、前記第 1 主面から前記第 2 主面にまで達するように前記絶縁基板を貫通する第 2 ビア導体と、前記容量形成部の内部の空間を充填するように前記導電膜を覆う内部導体を有し、

前記導電膜と前記第 2 ビア導体とが、少なくとも前記内部導体を介して接続され、
前記第 1 主面から前記容量形成部に向けて突出するとともに前記容量形成部に取り囲まれることにより、前記容量形成部に接合することで前記容量形成部を支持する支持部が、前記絶縁基板に設けられ、

前記第 1 外部接続配線が、前記支持部を構成する支持導体を有し、

前記支持導体が、前記金属多孔体に接続している、コンデンサ。

【請求項 10】

前記支持導体が、前記第 1 主面の法線方向に沿って延在し、

前記第 1 主面の法線方向に沿って見た場合に、前記支持導体が前記第 1 ビア導体と少なくとも一部において重なっていることにより、前記支持導体が、前記第 1 ビア導体に接続している、請求項 9 に記載のコンデンサ。

【請求項 11】

前記支持導体が、前記第 1 主面の法線方向に沿って延在し、

前記第 1 主面の法線方向に沿って見た場合に、前記支持導体が、前記第 1 ビア導体に重なっていない、請求項 9 に記載のコンデンサ。

【請求項 12】

前記支持導体が、前記金属多孔体に含まれる材料のうちの少なくとも一部と同一の材料を含んでいる、請求項 9 に記載のコンデンサ。

【請求項 13】

前記第 1 主面の法線方向に沿って見た場合に、前記第 1 ビア導体および前記第 2 ビア導体が、いずれも前記容量形成部が配置された領域内に設けられている、請求項 1 または 9 に記載のコンデンサ。

【請求項 14】

前記第 1 ビア導体が、いずれも複数設けられ、

前記第 2 ビア導体が、いずれも複数設けられている、請求項 13 に記載のコンデンサ。

【請求項 15】

前記第 1 ビア導体および前記第 2 ビア導体が、前記第 1 主面の法線方向に沿って見た場合にアレイ状に配置され、

1 つのビア導体の極性とこれに最短距離で隣り合うビア導体の極性とが、異なっている、請求項 14 に記載のコンデンサ。

【請求項 16】

前記内部導体が、A g および導電性高分子のうちの少なくともいずれかを主たる材料として含んでいる、請求項 1 または 9 に記載のコンデンサ。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【0001】

本発明は、金属多孔体と誘電体膜と導電膜とからなる容量形成部を備えてなるコンデンサに関する。

【背景技術】

【0002】

たとえば、米国特許公開第2018／0277306号明細書（特許文献1）には、金属多孔体と、当該金属多孔体の表面を覆う誘電体膜と、当該誘電体膜を覆う導電膜とによって容量形成部が設けられてなるコンデンサが開示されている。当該コンデンサにあっては、金属多孔体が、金属粒子の焼結体にて構成されており、誘電体層および導電膜が、いずれも原子層堆積（ALD：Atomic Layer Deposition）法によって形成されている。

10

【先行技術文献】

【特許文献】

【0003】

【文献】米国特許公開第2018／0277306号明細書

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、上記特許文献1に開示のコンデンサにあっては、上述した容量形成部のうちの導電膜が非常に薄いものとなるため、当該導電膜の断面積が小さくなり、この導電膜に電流が流れることによっていわゆるESR（等価直列抵抗）が高くなってしまいう問題が発生する。

20

【0005】

したがって、本発明は、上述した問題を解決すべくなされたものであり、金属多孔体と誘電体膜と導電膜とからなる容量形成部を備えてなるコンデンサにおいて、低ESR化を図ることを目的とする。

【課題を解決するための手段】

【0006】

本発明に基づくコンデンサは、絶縁基板と、容量形成部と、第1外部接続配線および第2外部接続配線とを備えている。上記絶縁基板は、第1主面および当該第1主面とは反対側に位置する第2主面を有しており、上記容量形成部は、上記第1主面に対向するように設けられている。上記第1外部接続配線および第2外部接続配線は、上記容量形成部に接続されている。上記容量形成部は、上記第1外部接続配線に接続された導電性の金属多孔体と、上記金属多孔体の表面を覆う誘電体膜と、上記誘電体膜を覆うとともに上記第2外部接続配線に接続された導電膜とを含んでいる。上記第1外部接続配線は、上記第1主面から上記第2主面にまで達するように上記絶縁基板を貫通する第1ビア導体を有しており、上記第2外部接続配線は、上記第1主面から上記第2主面にまで達するように上記絶縁基板を貫通する第2ビア導体と、上記容量形成部の内部の空間を充填するように上記導電膜を覆う内部導体とを有している。上記導電膜と上記第2ビア導体とは、少なくとも上記内部導体を介して接続されている。

30

【0007】

上記本発明に基づくコンデンサにあっては、上記第2外部接続配線が、上記第1主面から上記容量形成部に向けて突出するとともに上記容量形成部に取り囲まれた柱状導体を有していてもよく、その場合には、上記内部導体と上記第2ビア導体とが、少なくとも上記柱状導体を介して接続されていることが好ましい。

40

【0008】

上記本発明に基づくコンデンサにあっては、上記柱状導体が、上記第1主面の法線方向に沿って延在していてもよく、その場合には、上記第1主面の法線方向に沿って見た場合に、上記柱状導体が、上記第2ビア導体と少なくとも一部において重なっていることにより、上記柱状導体が、上記第2ビア導体に接続していてもよい。

【0009】

50

上記本発明に基づくコンデンサにあっては、上記容量形成部が、上記第1主面の法線方向において互いに離隔して積層された第1容量形成部および第2容量形成部を含んでいてもよく、その場合には、上記第1容量形成部の上記導電膜と上記第2容量形成部の上記導電膜とが、上記内部導体および上記柱状導体によって接続されていることが好ましい。

【0010】

上記本発明に基づくコンデンサにあっては、上記第1容量形成部および上記第2容量形成部の間に位置する部分の上記内部導体の厚さが、上記導電膜の厚さよりも大きいことが好ましい。

【0011】

上記本発明に基づくコンデンサにあっては、上記第1容量形成部および上記第2容量形成部の間に位置する部分の上記内部導体の厚さが、上記導電膜の厚さの3倍以上であってもよい。

10

【0012】

上記本発明に基づくコンデンサにあっては、上記第1主面から上記容量形成部に向けて突出するとともに上記容量形成部に取り囲まれることにより、上記容量形成部に接合することで上記容量形成部を支持する支持部が、上記絶縁基板に設けられていてもよい。

【0013】

上記本発明に基づくコンデンサにあっては、上記第1外部接続配線が、上記支持部を構成する支持導体を有していてもよく、その場合には、上記支持導体が、上記金属多孔体に接続していることが好ましい。

20

【0014】

上記本発明に基づくコンデンサにあっては、上記支持導体が、上記第1主面の法線方向に沿って延在していてもよく、その場合には、上記第1主面の法線方向に沿って見た場合に、上記支持導体が上記第1ビア導体と少なくとも一部において重なっていることにより、上記支持導体が、上記第1ビア導体に接続していてもよい。

【0015】

上記本発明に基づくコンデンサにあっては、上記第1主面から上記容量形成部に向けて突出するとともに上記容量形成部に取り囲まれることにより、上記容量形成部に接合することで上記容量形成部を支持する支持部が、上記絶縁基板に設けられていてもよい。加えて、上記第1外部接続配線が、上記支持部を構成する支持導体を有していてもよく、その場合には、上記支持導体が、上記金属多孔体に接続していることが好ましい。加えて、上記支持導体が、上記第1主面の法線方向に沿って延在していてもよく、その場合には、上記第1主面の法線方向に沿って見た場合に、上記支持導体が上記第1ビア導体と少なくとも一部において重なっていることにより、上記支持導体が、上記第1ビア導体に接続していてもよい。また、上記本発明に基づくコンデンサにあっては、上記第1主面上に設けられ、上記容量形成部を封止するとともに、上記容量形成部から見て上記絶縁基板側とは反対側に位置する外面を規定する封止部をさらに備えていてもよい。その場合には、上記支持導体が上記容量形成部および上記封止部を貫通することにより、上記外面において上記支持導体が露出していてもよく、また、上記柱状導体が上記容量形成部および上記封止部を貫通することにより、上記外面において上記柱状導体が露出していてもよい。

30

40

【0016】

上記本発明に基づくコンデンサにあっては、上記支持導体が、上記第1主面の法線方向に沿って延在していてもよく、その場合には、上記第1主面の法線方向に沿って見た場合に、上記支持導体が、上記第1ビア導体に重なっていてもよい。

【0017】

上記本発明に基づくコンデンサにあっては、上記支持導体が、上記金属多孔体に含まれる材料のうちの少なくとも一部と同一の材料を含んでいることが好ましい。

【0018】

上記本発明に基づくコンデンサにあっては、上記第1主面から上記容量形成部に向けて突出するとともに上記容量形成部に取り囲まれることにより、上記容量形成部に接合する

50

ことで上記容量形成部を支持する支持部が、上記絶縁基板に設けられていてもよく、その場合には、上記第1外部接続配線が、上記支持部を構成する支持導体を有していてもよい。上記支持導体は、上記第1主面の法線方向に沿って延在するとともに、上記金属多孔体に接続していてもよく、さらに、上記第1主面の法線方向に沿って見た場合に、上記支持導体が上記第1ビア導体と少なくとも一部において重なっていることにより、上記支持導体が、上記第1ビア導体に接続されていてもよい。加えて、上記容量形成部は、上記第1主面の法線方向において互いに離隔して積層された第1容量形成部および第2容量形成部を含んでいてもよい。その場合には、上記第1容量形成部の上記金属多孔体と上記第2容量形成部の上記金属多孔体とが、上記支持導体によって接続されていてもよく、また、上記第1容量形成部の上記導電膜と上記第2容量形成部の上記導電膜とが、上記内部導体および上記柱状導体によって接続されていてもよい。

10

【0019】

上記本発明に基づくコンデンサにあつては、上記第1主面上に設けられ、上記容量形成部を封止するとともに、上記容量形成部から見て上記絶縁基板側とは反対側に位置する外面を規定する封止部をさらに備えていてもよい。その場合には、上記支持導体が上記容量形成部および上記封止部を貫通することにより、上記外面において上記支持導体が露出しているともよく、また、上記柱状導体が上記容量形成部および上記封止部を貫通することにより、上記外面において上記柱状導体が露出しているともよい。

【0020】

上記本発明に基づくコンデンサにあつては、上記第1主面の法線方向に沿って見た場合に、上記第1ビア導体および上記第2ビア導体が、いずれも上記容量形成部が配置された領域内に設けられていることが好ましい。

20

【0021】

上記本発明に基づくコンデンサにあつては、上記第1ビア導体が、いずれも複数設けられていてもよく、また、上記第2ビア導体が、いずれも複数設けられていてもよい。

【0022】

上記本発明に基づくコンデンサにあつては、上記第1ビア導体および上記第2ビア導体が、上記第1主面の法線方向に沿って見た場合にアレイ状に配置されていてもよく、その場合には、1つのビア導体の極性とこれに最短距離で隣り合うビア導体の極性とが、異なっていることが好ましい。

30

【0023】

上記本発明に基づくコンデンサにあつては、上記内部導体が、Agおよび導電性高分子のうちの少なくともいずれかを主たる材料として含んでいることが好ましい。

【発明の効果】

【0024】

本発明によれば、金属多孔体と誘電体膜と導電膜とからなる容量形成部を備えてなるコンデンサにおいて、低ESR化が図られる。

【図面の簡単な説明】

【0025】

【図1】実施の形態1に係るコンデンサの模式正面図である。

40

【図2】図1に示すコンデンサの模式底面図である。

【図3】図1に示すコンデンサの模式断面図である。

【図4】図3に示す第2ビア導体の近傍を拡大した模式断面図である。

【図5】図3に示す内部導体の一部を拡大した模式断面図である。

【図6】図3に示す絶縁基板の第1主面の近傍を拡大した模式断面図である。

【図7】図3に示す封止部の一部を拡大した模式断面図である。

【図8】実施の形態1に係るコンデンサの製造方法を示すフロー図である。

【図9】図8に示す製造フローのステップS4が完了した後の状態を示す模式断面図である。

【図10】図8に示す製造フローのステップS5を説明するための模式断面図である。

50

【図 1 1】図 8 に示す製造フローのステップ S 6 を説明するための模式断面図である。
【図 1 2】図 8 に示す製造フローのステップ S 7 を説明するための模式断面図である。
【図 1 3】図 8 に示す製造フローのステップ S 8 を説明するための模式断面図である。
【図 1 4】図 8 に示す製造フローのステップ S 9 を説明するための模式断面図である。
【図 1 5】図 8 に示す製造フローのステップ S 1 0 を説明するための模式断面図である。
【図 1 6】図 8 に示す製造フローのステップ S 1 1 を説明するための模式断面図である。
【図 1 7】図 8 に示す製造フローのステップ S 1 2 を説明するための模式断面図である。
【図 1 8】図 8 に示す製造フローのステップ S 1 3 を説明するための模式断面図である。
【図 1 9】図 8 に示す製造フローのステップ S 1 4 を説明するための模式断面図である。
【図 2 0】図 8 に示す製造フローのステップ S 1 5 を説明するための模式断面図である。
【図 2 1】図 8 に示す製造フローのステップ S 1 6 を説明するための模式断面図である。
【図 2 2】図 8 に示す製造フローのステップ S 1 7 を説明するための模式断面図である。
【図 2 3】図 8 に示す製造フローのステップ S 1 8 を説明するための模式断面図である。
【図 2 4】図 3 に示すコンデンサに係る柱状導体の一形態を示す模式断面図である。
【図 2 5】第 1 変形例に係るコンデンサの模式断面図である。
【図 2 6】第 2 変形例に係るコンデンサの模式断面図である。
【図 2 7】第 3 変形例に係るコンデンサの模式断面図である。
【図 2 8】第 4 変形例に係るコンデンサの模式断面図である。
【図 2 9】実施の形態 2 に係るコンデンサの模式断面図である。
【図 3 0】実施の形態 2 に係るコンデンサの製造方法を示すフロー図である。
【図 3 1】図 3 0 に示す製造フローのステップ S 7 を説明するための模式断面図である。
【図 3 2】図 3 0 に示す製造フローのステップ S 9 を説明するための模式断面図である。
【図 3 3】図 3 0 に示す製造フローのステップ S 1 5 B を説明するための模式断面図である。

10

20

【図 3 4】図 3 0 に示す製造フローのステップ S 1 6 を説明するための模式断面図である。
【図 3 5】図 3 0 に示す製造フローのステップ S 1 7 を説明するための模式断面図である。
【図 3 6】実施の形態 3 に係るコンデンサの模式断面図である。
【図 3 7】実施の形態 3 に係るコンデンサの製造方法を示すフロー図である。
【図 3 8】第 5 変形例に係るコンデンサの模式断面図である。
【図 3 9】図 3 8 に示す第 2 ビア導体の近傍を拡大した模式断面図である。
【発明を実施するための形態】

30

【0026】

以下、本発明の実施の形態について、図を参照して詳細に説明する。なお、以下に示す実施の形態においては、同一のまたは共通する部分について図中同一の符号を付し、その説明は繰り返さない。また、以下に示す実施の形態においては、説明の便宜上、「陽極」および「陰極」の語が用いられるが、以下に示す実施の形態におけるコンデンサの電気極性は、これらの語によって一意に決定されるものではなく、その電気極性は、当該コンデンサの使用環境に合わせて適宜決定される。

【0027】

(実施の形態 1)

40

図 1 は、実施の形態 1 に係るコンデンサの模式正面図であり、図 2 は、図 1 中に示す矢印 I I 方向から見たコンデンサの模式底面図である。図 3 は、図 2 中に示す I I I - I I I 線に沿ったコンデンサの模式断面図であり、図 4 は、図 3 に示す第 2 ビア導体の近傍を拡大した模式断面図である。図 5 は、図 3 に示す内部導体の一部を拡大した模式断面図であり、図 6 は、図 3 に示す絶縁基板の第 1 主面の近傍を拡大した模式断面図である。図 7 は、図 3 に示す封止部の一部を拡大した模式断面図である。まず、これら図 1 ないし図 7 を参照して、本実施の形態に係るコンデンサ 1 A の構成について説明する。

【0028】

図 1 ないし図 3 に示すように、コンデンサ 1 A は、偏平な略直方体形状の外形を有しており、その底面が配線基板等に対する実装面として構成されたいわゆる表面実装型電子部

50

品である。コンデンサ 1 A は、絶縁基板 1 0 と、容量形成部 2 0 と、封止部 3 0 とを主として備えている。このうち、容量形成部 2 0 は、絶縁基板 1 0 に対向するように設けられている。容量形成部 2 0 は、絶縁基板 1 0 と当該絶縁基板 1 0 上に設けられた封止部 3 0 とによって封止されることでコンデンサ 1 A の内部に位置している。

【0029】

また、絶縁基板 1 0 には、第 1 ビア導体 1 3 および第 2 ビア導体 1 4 と、支持導体 1 5 と、第 1 バンプ 1 6 および第 2 バンプ 1 7 と、内部導体 1 8 と、柱状導体 1 9 とが設けられている。これら第 1 ビア導体 1 3、第 2 ビア導体 1 4、支持導体 1 5、第 1 バンプ 1 6、第 2 バンプ 1 7、内部導体 1 8、および柱状導体 1 9 は、コンデンサ 1 A の内部に位置する容量形成部 2 0 を外部の回路に電氣的に接続するための引き出し配線としての一对の外部接続配線を構成している。一对の外部接続配線は、陽極としての第 1 外部接続配線と、陰極としての第 2 外部接続配線とを含んでいる。

【0030】

図 1 ないし図 4、および図 6 に示すように、絶縁基板 1 0 は、第 1 主面 1 0 a と当該第 1 主面 1 0 a とは反対側に位置する第 2 主面 1 0 b とを有する平板状の部材からなる。絶縁基板 1 0 としては、電氣的絶縁性を有する基板を用いることが好ましく、好適には無機材料を主成分とする基板が利用できる。より具体的には、絶縁基板 1 0 としては、たとえば Si、 Al_2O_3 、 ZrO_2 、BN、 Si_3N_4 、AlN、MgO、 Mg_2SiO_4 、 $BaTiO_3$ 、 $SrTiO_3$ および $CaTiO_3$ のいずれかを主たる材料とした基板を用いることができる。

【0031】

絶縁基板 1 0 の厚さおよび大きさは、特にこれが制限されるものではないが、たとえば厚さが $5\mu m$ 以上 $50\mu m$ 以下でありかつ一辺の長さが $500\mu m$ 以上 $2000\mu m$ 以下の平面視矩形状のアルミナ基板が用いられることが好ましい。

【0032】

絶縁基板 1 0 には、複数の第 1 貫通孔 1 1 が設けられており、これら複数の第 1 貫通孔 1 1 の各々は、第 1 主面 1 0 a から第 2 主面 1 0 b にまで達するように絶縁基板 1 0 を貫通している。これら複数の第 1 貫通孔 1 1 の各々は、第 1 ビア導体 1 3 によって埋め込まれている（図 3 参照）。複数の第 1 ビア導体 1 3 の各々の形状は、たとえば略円柱状である。

【0033】

絶縁基板 1 0 には、複数の第 2 貫通孔 1 2 が設けられており、これら複数の第 2 貫通孔 1 2 の各々は、第 1 主面 1 0 a から第 2 主面 1 0 b にまで達するように絶縁基板 1 0 を貫通している。これら複数の第 2 貫通孔 1 2 の各々は、第 2 ビア導体 1 4 によって埋め込まれている（図 3 参照）。複数の第 2 ビア導体 1 4 の各々の形状は、たとえば略円柱状である。

【0034】

複数の第 1 ビア導体 1 3 の各々は、上述した第 1 外部接続配線の一部を構成している。複数の第 2 ビア導体 1 4 の各々は、上述した第 2 外部接続配線の一部を構成している。すなわち、複数の第 1 ビア導体 1 3 と複数の第 2 ビア導体 1 4 とは、異なる極性である第 1 外部接続配線および第 2 外部接続配線をそれぞれ構成している。

【0035】

ここで、本実施の形態においては、第 1 ビア導体 1 3 および第 2 ビア導体 1 4 は、絶縁基板 1 0 の第 1 主面 1 0 a の法線方向に沿って見た場合に、いずれも容量形成部 2 0 が配置された領域（すなわち、図 2 において破線で示す領域）内に設けられている。

【0036】

また、本実施の形態においては、4 個の第 1 ビア導体 1 3 と 5 個の第 2 ビア導体 1 4 とが絶縁基板 1 0 に設けられており、これにより合計で 9 個のビア導体が絶縁基板 1 0 を貫通している。これら 9 個のビア導体は、3 行 3 列のレイアウトでアレイ状に配置されている。ここで、1 つのビア導体の極性とこれに最短距離で隣り合うビア導体の極性とは、異

10

20

30

40

50

なっている。なお、これら第1ビア導体13および第2ビア導体14の個数および配置は、特にこれに限定されるものではない。

【0037】

第1ビア導体13および第2ビア導体14としては、各種の配線材料にてこれを構成することができるが、特に電気伝導度が高い金属材料にてこれを構成することが好ましい。第1ビア導体13および第2ビア導体14の材質は、たとえばNi、Ag、Cu、Au、Pt、MoおよびWのいずれかを主たる材料とした金属材料とすることができるが、Cuであることが好ましい。ここで、これら第1ビア導体13および第2ビア導体14の材質は、本実施の形態に係るコンデンサ1Aの実装環境に合わせて適宜変更可能であり、また、第1ビア導体13の材質と第2ビア導体14の材質とは、必ずしも同一である必要はない。本実施の形態においては、第1ビア導体13および第2ビア導体14としてNiからなるものが用いられている。

10

【0038】

なお、第2ビア導体14は、たとえば電解めっきや、スクリーン印刷法等の厚膜形成方法により、後述する柱状導体19と共に形成されてもよい。この場合には、第2ビア導体14の材質は、後述する柱状導体19の材質と同一のものになる。

【0039】

第1ビア導体13および第2ビア導体14の軸方向長さおよび大きさは、特に制限されるものではなく、絶縁基板10の厚さや大きさに応じて適宜設定される。ここで、第1ビア導体13および第2ビア導体14の軸方向長さは、たとえば5 μ m以上50 μ m以下とされることが好ましく、これらの直径は、たとえば15 μ m以上150 μ m以下とされることが好ましい。

20

【0040】

図3に示すように、絶縁基板10には、第1主面10aから容量形成部20に向けて突出するとともに容量形成部20に取り囲まれた複数の略円柱状の支持導体15が設けられている。このように構成された複数の支持導体15は、その各々が容量形成部20に接合されることにより、容量形成部20を支持する支持部として機能する。すなわち、これら支持部としての複数の支持導体15が設けられていることにより、コンデンサ1Aの製造過程において発生する応力によって絶縁基板10に反りが生じることを抑制することができることになるが、この点については後述することにする。

30

【0041】

また、複数の支持導体15の各々は、第1主面10aの法線方向に沿って延在し、当該法線方向に沿って見た場合に、複数の第1ビア導体13の各々と重なって配置されている。これにより、支持導体15は第1ビア導体13に接続している。

【0042】

ここで、複数の支持導体15の各々は、複数の第1ビア導体13の各々と略同軸となるように配置されることが好ましい。また、複数の支持導体15は、第1主面10aの法線方向と直交するこれらの各々の断面が、これに対応する第1ビア導体13の断面よりも大きく構成されていることが好ましい。そのため、複数の支持導体15の各々の直径は、たとえば15 μ m以上100 μ m以下とされることが好ましい。

40

【0043】

このように構成すれば、複数の支持導体15の各々の形成位置がずれることで複数の第1ビア導体13の各々と完全には同軸上に配置されないこととなった場合にも、複数の支持導体15の各々が、第1主面10aの法線方向に沿って見た場合に、複数の第1ビア導体13の各々と少なくとも一部において重なって配置されるようにすることができる。そのため、このようにすれば、複数の支持導体15の各々を複数の第1ビア導体13の各々に確実に接続することができる。

【0044】

支持導体15の軸方向長さは、特に制限されるものではなく、容量形成部20の厚さに応じて適宜設定されるが、容量形成部20をその厚さ方向に貫通できるだけの軸方向長さ

50

を有していることが好ましい。なお、後述するように、容量形成部 20 が第 1 主面 10 a の法線方向において互いに離隔して積層された複数の容量形成部を含んでいる場合には、第 1 主面 10 a から最も離れて位置する層（すなわち、図 3 においては第 1 容量形成部 20 a）の少なくとも一部に接合される程度の軸方向長さを有している必要がある。複数の支持導体 15 の軸方向長さは、たとえば下限が 15 μm であり、上限がコンデンサ 1 A の厚みから 20 μm 減じた長さであることが好ましい。

【0045】

支持導体 15 としては、後述する金属多孔体 21 に含まれる材料のうちの少なくとも一部と同一の材料を含んで構成することが好ましい。支持導体 15 の材質は、たとえば Ni、Mo、W、Al、Ti、Ta、Nb、Cu、Pt、Au および Ag のいずれかを主たる材料とした金属材料とすることができる。また、これら金属材料のうちから選択される 2 種以上を主たる成分とした合金材料にて支持導体 15 を構成することとしてもよい。本実施の形態においては、支持導体 15 として Ni からなるものが用いられている。

【0046】

なお、支持導体 15 を平面視した場合の外形は、これが略円形状に限定されるものではなく、たとえば略楕円形状等であってもよい。また、支持導体 15 は、第 1 主面 10 a の法線方向に対して相当程度にテーパが付いた方向に延在していてもよい。

【0047】

内部導体 18 は、容量形成部 20 を構成する後述する導電膜 23 を覆うように連続的に形成されている。より具体的には、内部導体 18 は、容量形成部 20 の内部の空間を充填するように当該内部の空間を規定する導電膜 23 を覆っているとともに、容量形成部 20 の外表面と支持導体 15 の先端部とを覆う導電膜 23 を覆っている。また、内部導体 18 は、絶縁基板 10 の第 1 主面 10 a を覆っている導電膜 23 を覆っている。

【0048】

さらに、図 4 に示すように、内部導体 18 は、絶縁基板 10 に設けられた第 2 貫通孔 12 を規定する部分の絶縁基板 10 の表面を覆う導電膜 23 を覆っている。より具体的には、第 2 ビア導体 14 と絶縁基板 10 の基材との境界部においては、絶縁基板 10 の基材が後述する誘電体膜 22 によって覆われているとともに、誘電体膜 22 が導電膜 23 によって覆われており、さらに導電膜 23 が内部導体 18 によって覆われている。さらに当該内部導体 18 が第 2 ビア導体 14 によって覆われており、これにより、内部導体 18 は、第 2 ビア導体 14 に直接接続されている。

【0049】

また、図 3 に示すように、内部導体 18 は、後述する複数の柱状導体 19 の各々の表面も覆っており、これにより、導電膜 23 は、内部導体 18 と共に柱状導体 19 を介して第 2 ビア導体 14 に接続されている。

【0050】

内部導体 18 の厚さは、導電膜 23 よりも厚ければ特にこれが制限されるものではないが、30 μm 以上であることが好ましく、さらに好適には、200 μm 以上とされる。なお、作図の都合上、図 3 ないし図 6 等にあつては、内部導体 18 の厚さが極端に異なる部分を含むように描画されており、そのため、内部導体 18 の一部（たとえば、第 2 ビア導体 14 の近傍等）の厚さが、導電膜 23 の厚さと同等程度となっているが、実際には導電膜 23 および内部導体 18 の厚さは、上述したように相当程度に差をもって構成されるものである（後述する図 19 ないし図 29、図 33 ないし図 36、図 38 および図 39 においても同様である）。

【0051】

以上のように構成した場合には、導電膜 23 と第 2 ビア導体 14 とが、内部導体 18 を介して接続されることになる。これにより、コンデンサ 1 A の低 ESR 化が図られることになるが、その詳細については後述することとする。

【0052】

さらに、内部導体 18 は、第 1 主面 10 a の法線方向において互いに離隔して積層され

10

20

30

40

50

た複数の容量形成部の層間に設けられた空間を埋めるように形成されており、これによっても、コンデンサ 1 A の低 ESR 化が図られることになるが、その詳細についても後述することとする。

【0053】

また、このように内部導体 18 が形成されることにより、容量形成部 20 の各層が、層間に埋められた内部導体 18 によって保持されることになる。これにより、容量形成部 20 の機械的強度を向上させることができる。

【0054】

内部導体 18 としては、たとえば Ag 等の金属材料および導電性高分子のうちの少なくともいずれかを主たる材料とすることができる。また、これら金属材料のうちから選択される 2 種以上を主たる成分とした合金材料にて内部導体 18 を構成することとしてもよい。本実施の形態においては、内部導体 18 として、Ag からなるものが用いられている。

【0055】

内部導体 18 は、たとえば化学蒸着 (CVD: Chemical Vapor Deposition) 法、原子層堆積 (ALD) 法、パルスレーザ堆積 (PLD: Pulsed Laser Deposition) 法、めっき法、バイアスパッタ法、ゾルゲル法、導電性高分子充填を用いる方法、または、超臨界流体を用いる方法によって形成することができる。

【0056】

なお、上述した内部導体 18 の厚さの測定は、たとえば、絶縁基板 10 の第 1 主面 10 a の延在方向と直交する断面を走査型電子顕微鏡を用いて観察することで行なわれる。

【0057】

具体的には、コンデンサ 1 A を平面視した場合の当該コンデンサ 1 A の長手方向を Lx、短手方向を Ly とし、当該コンデンサ 1 A の厚み方向（すなわち、第 1 主面 10 a の法線方向）を Lz としたときに、まず、Ly 方向における中央に位置する部分のコンデンサ 1 A の Lx-Lz 断面が露出することとなるように、コンデンサ 1 A を研磨処理する。当該研磨処理は、露出する断面が、上記中央位置を基準として Ly 方向において $\pm 100 \mu\text{m}$ の誤差範囲内に位置することとなるように行なわれる。

【0058】

次に、露出した断面の観察を行なう。当該断面の Lx 方向の観察範囲は、Lx 方向における当該断面の中央位置を基準として $\pm 50 \mu\text{m}$ の範囲であり、当該断面の Lz 方向の観察範囲は、Lz 方向において互いに離隔して積層された複数の容量形成部のうちの、第 1 主面 10 a の最も近くに位置する層とこれに隣り合う層との間の範囲である。

【0059】

内部導体 18 の厚さを測定するに際しては、まず、走査型電子顕微鏡によって得られる倍率 10 万倍の断面画像において、内部導体 18 を規定する材料の元素をエネルギー分散型 X 線分光法によってマッピングし、これを撮像する。次に、マッピング画像に二値化処理を施す。次に、二値化処理した画像において、内部導体 18 の Lz 方向の厚さを、Lx 方向に 10 nm ピッチにて 100 箇所を測り、これらの平均値を算出する。このようにして算出された平均値が、内部導体 18 の厚さとなる。ここで、図 5 においては、これら 100 箇所を測定される内部導体 18 の Lz 方向の厚さのうちの 3 つを、線分長 a1, a2, a3 として例示している。なお、図 5 は、内部導体 18 の厚さの測定を説明するために内部導体 18 の一部を拡大した模式図であり、上述したマッピング画像あるいは二値化処理した画像を例示するものではない。

【0060】

絶縁基板 10 には、さらに、第 1 主面 10 a から容量形成部 20 に向けて突出するとともに、内部導体 18 を介して容量形成部 20 に取り囲まれた複数の略円柱状の柱状導体 19 が設けられている。

【0061】

複数の柱状導体 19 は、上述したように、その各々の表面が内部導体 18 によって覆われていることにより、当該内部導体 18 に接続されている。

10

20

30

40

50

【0062】

また、複数の柱状導体19の各々は、第1主面10aの法線方向に沿って延在し、第1主面10aの法線方向に沿って見た場合に、複数の第2ビア導体14の各々と重なって配置されている。これにより、複数の柱状導体19の各々は、その絶縁基板10側の端部において第2ビア導体14に接続されている。

【0063】

このように構成した場合には、導電膜23と第2ビア導体14とは、上述したように内部導体18のみを介して接続されるだけでなく、内部導体18と共に柱状導体19を介しても接続されることになる。すなわち、内部導体18と第2ビア導体14とは、直接接続されているだけでなく、柱状導体19を介しても接続されている。

10

【0064】

そのため、上述した陰極としての第2外部接続配線は、第2ビア導体14、内部導体18、および柱状導体19を介して容量形成部20に接続されている。これにより、コンデンサ1Aの低ESR化が図られることになるが、その詳細については後述することにする。

【0065】

ここで、複数の柱状導体19の各々は、複数の第2ビア導体14の各々と略同軸となるように配置されることが好ましい。また、複数の柱状導体19は、第1主面10aの法線方向と直交するこれらの各々の断面が、これに対応する第2ビア導体14の断面よりも大きく構成されていることが好ましい。そのため、複数の柱状導体19の各々の直径は、たとえば15 μm 以上150 μm 以下とされることが好ましい。

20

【0066】

このように構成すれば、複数の柱状導体19の各々の形成位置がずれることで複数の第2ビア導体14の各々と完全には同軸上に配置されないこととなった場合にも、第1主面10aの法線方向に沿って見た場合に、複数の柱状導体19の各々が、複数の第2ビア導体14の各々と少なくとも一部において重なって配置されるようにすることができる。そのため、このようにすれば、複数の柱状導体19の各々を複数の第2ビア導体14の各々に確実に接続することができる。

【0067】

柱状導体19の軸方向長さは、特に制限されるものではなく、容量形成部20の厚さに応じて適宜設定されるが、容量形成部20をその厚さ方向に貫通できるだけの軸方向長さを有していることが好ましい。なお、後述するように、容量形成部20が第1主面10aの法線方向において互いに離隔して積層された複数の容量形成部を含んでいる場合には、第1主面10aから最も離れて位置する層（すなわち、図3においては第1容量形成部20a）の少なくとも一部に接合される程度の軸方向長さを有している必要がある。複数の柱状導体19の軸方向長さは、たとえば下限が15 μm であり、上限がコンデンサ1Aの厚みから20 μm 減じた長さであることが好ましい。

30

【0068】

柱状導体19としては、後述する金属多孔体21に含まれる材料のうちの少なくとも一部と同一の材料を含んで構成することが好ましい。柱状導体19の材質は、たとえばNi、Mo、W、Al、Ti、Ta、Nb、Cu、Pt、AuおよびAgのいずれかを主たる材料とした金属材料とすることができる。また、これら金属材料のうちから選択される2種以上を主たる成分とした合金材料にて柱状導体19を構成することとしてもよい。

40

【0069】

なお、柱状導体19は、たとえば電解めっきや、スクリーン印刷法等の厚膜形成方法により、第2ビア導体14と共に形成されてもよい。その場合には、柱状導体19の材質は、第2ビア導体14の材質と同一のものになる。本実施の形態においては、電解めっきによって、Niからなる第2ビア導体14および柱状導体19が共に形成される。

【0070】

なお、柱状導体19を平面視した場合の外形は、これが略円形状に限定されるものではなく、たとえば略楕円形状等であってもよい。また、柱状導体19は、第1主面10aの

50

法線方向に対して相当程度にテーパが付いた方向に延在していてもよい。

【0071】

以上において説明した支持導体15は、上述した第1外部接続配線の一部を構成しており、内部導体18および柱状導体19は、上述した第2外部接続配線の一部を構成している。すなわち、支持導体15と、内部導体18および柱状導体19とは、異なる極性である第1外部接続配線および第2外部接続配線をそれぞれ構成している。

【0072】

図1ないし図3に示すように、絶縁基板10の第2主面10b上には、複数の第1ビア導体13を覆うように複数の第1バンパ16が設けられている。複数の第1バンパ16は、表面実装型電子部品としてのコンデンサ1Aを配線基板等を実装するとともに、当該コンデンサ1Aの容量形成部20を外部の回路に電氣的に接続するための接合材となるものであり、絶縁基板10の第2主面10bから突出するように設けられている。複数の第1バンパ16の各々の形状は、略半球球状である。

10

【0073】

絶縁基板10の第2主面10b上には、複数の第2ビア導体14を覆うように複数の第2バンパ17が設けられている。複数の第2バンパ17は、表面実装型電子部品としてのコンデンサ1Aを配線基板等を実装するとともに、当該コンデンサ1Aの容量形成部20を外部の回路に電氣的に接続するための接合材となるものであり、絶縁基板10の第2主面10bから突出するように設けられている。複数の第2バンパ17の各々の形状は、略半球球状である。

20

【0074】

複数の第1バンパ16の各々は、上述した第1外部接続配線の一部を構成している。複数の第2バンパ17の各々は、上述した第2外部接続配線の一部を構成している。すなわち、複数の第1バンパ16と複数の第2バンパ17とは、異なる極性である第1外部接続配線および第2外部接続配線をそれぞれ構成している。

【0075】

第1バンパ16および第2バンパ17としては、各種の配線材料にてこれを構成することができるが、特に電気伝導度が高い金属材料にてこれを構成することが好ましい。第1バンパ16の材質および第2バンパ17の材質は、たとえばNi、Ag、Cu、AuおよびSnのいずれかを主たる材料とした金属材料とすることができる。本実施の形態においては、第1バンパ16および第2バンパ17として、Auからなるものが用いられている。

30

【0076】

第1バンパ16および第2バンパ17の大きさは、特に制限されるものではなく、第1ビア導体13および第2ビア導体14の大きさに応じて適宜設定される。

【0077】

以上により、一対の外部接続配線のうちの陽極としての第1外部接続配線は、第1ビア導体13、支持導体15、および第1バンパ16にて構成されており、一対の外部接続配線のうちの陰極としての第2外部接続配線は、第2ビア導体14、内部導体18、柱状導体19、および第2バンパ17にて構成されている。

【0078】

図3に示すように、容量形成部20は、絶縁基板10に対向するように設けられており、内部に複数の微細な孔を有する金属多孔体21と、当該金属多孔体21の表面を覆う誘電体膜22と、当該誘電体膜22の表面をさらに覆う導電膜23とを含んでいる。

40

【0079】

なお、容量形成部20は、絶縁基板10に対向するように設けられているものの、絶縁基板10には実質的に直接的には接合されていないか、あるいは、直接的に接合されているとしてもわずかししか接合されていない。ここで、容量形成部20が絶縁基板10にわずかししか接合されていない状態とは、容量形成部20の一部が所定の比率以下で絶縁基板10に接合されている状態を意味している。すなわち、容量形成部20が絶縁基板10にわずかししか接合されていない状態とは、図6に示すように、絶縁基板10の第1主面10a

50

の延在方向と直交する断面において、絶縁基板 10 の第 1 主面 10 a 上の任意の領域を見た場合に、当該任意の領域において、金属多孔体 21 が絶縁基板 10 に対して直接的に、あるいは誘電体膜 22 もしくは導電膜 23 を介して間接的に接合されている部分の第 1 主面 10 a に平行な線分長の合計（すなわち、図 6 に示す例においては線分長 $d_1 + d_2$ ）が、第 1 主面の当該任意の領域における全線分長（すなわち、図 6 に示す例においては線分長 c ）の 30 % 以下であることを意味している。

【0080】

また、図 3 に示すように、容量形成部 20 は、第 1 主面 10 a の法線方向において互いに離隔して積層された複数の容量形成部を含んでいる。なお、当該積層された容量形成部の層の数は、特に制限されるものではなく、所望の容量に応じて適宜設定される。本実施の形態における容量形成部 20 は、3 層から構成されており、説明の便宜上、第 1 主面 10 a から最も離れて位置する層から順に、第 1 容量形成部 20 a、第 2 容量形成部 20 b、第 3 容量形成部 20 c と称することとする。

10

【0081】

金属多孔体 21 は、その内部に設けられた複数の微細な孔の少なくとも一部が、当該金属多孔体自体によって閉じられておらず、好適には、その内部に設けられた複数の微細な孔の大部分または全部が、当該金属多孔体自体によって閉じられていない。このような金属多孔体は、たとえば金属粒子の焼結体にて構成される。

【0082】

金属多孔体 21 は、絶縁基板 10 の第 1 主面 10 a の縁部を除く部分上において、支持導体 15 を取り囲むように位置している。このように構成された金属多孔体 21 は、その形成工程において、金属多孔体 21 に含まれる材料のうちの少なくとも一部と同一の材料を含む支持導体 15 と共に焼成される。

20

【0083】

これにより、金属多孔体 21 は支持導体 15 に接合されることになる。すなわち、本実施の形態に係るコンデンサ 1 A においては、第 1 容量形成部 20 a の金属多孔体 21 と、第 2 容量形成部 20 b の金属多孔体 21 と、第 3 容量形成部 20 c の金属多孔体 21 とが、支持導体 15 によって接続されることになる。そのため、上述した陽極としての第 1 外部接続配線は、当該支持導体 15 を介して容量形成部 20 に接続されている。

【0084】

金属多孔体 21 としては、各種の導電性金属材料にてこれを構成することができるが、Ni、Mo、W、Al、Ti、Ta、Nb、Cu、Pt、Au および Ag のいずれかを主たる材料とした金属材料にてこれを構成することが好ましい。また、これら金属材料のうちから選択される 2 種以上を主たる成分とした合金材料にて金属多孔体 21 を構成することとしてもよい。本実施の形態においては、金属多孔体 21 として、Ni からなるものが用いられている。

30

【0085】

金属多孔体 21 の厚さおよび大きさは、特にこれが制限されるものではなく、特にその大きさは、絶縁基板 10 の大きさに応じて適宜設定される。

【0086】

ここで、上述したように、金属多孔体 21 は、金属粒子の焼結体にて構成されていることが好ましい。その場合、金属粒子としては、球状、楕円球状、扁平状、板状、針状等、様々な形状のものが利用できる。また、金属粒子の粒径は、特に制限されるものではないが、その平均粒径が 600 nm 以下であることが好ましく、20 nm 以上 500 nm 以下であることがより好ましい。

40

【0087】

誘電体膜 22 は、上述したように金属多孔体 21 の表面を覆っている。より具体的には、誘電体膜 22 は、容量形成部 20 の最も外側に位置する部分の金属多孔体 21 の表面を覆っているのみならず、容量形成部 20 の内部に位置する部分の金属多孔体 21 の表面のうち、当該金属多孔体自体によって閉じられていない上述した微細な孔によって規定され

50

た表面をも覆っている。また、誘電体膜 22 は、支持導体 15 の表面も覆っている。

【0088】

誘電体膜 22 としては、各種の絶縁材料にてこれを構成することができるが、たとえば、 AlO_x 、 SiO_x 、 HfO_x 、 TiO_x 、 TaO_x 、 ZrO_x 、 SiAlO_x 、 HfAlO_x 、 ZrAlO_x 、 AlTiO_x 、 SrTiO_x 、 HfSiO_x 、 ZrSiO_x 、 TiZrO_x 、 TiZrWO_x 、 SrTiO_x 、 BaTiO_x 、 PbTiO_x 、 BaSrTiO_x 、 BaCaTiO_x 等の金属酸化物、 AlN_x 、 SiN_x 、 AlScN_x 等の金属窒化物、 AlO_xN_y 、 SiO_xN_y 、 HfO_xN_y 、 $\text{SiC}_x\text{O}_y\text{N}_z$ 等の金属酸窒化物にてこれを構成することができる。その中でも、 AlO_x （たとえば Al_2O_3 ）、 SiO_x （たとえば SiO_2 ）、 HfO_x 、 TiO_x 、 SiAlO_x 、 HfAlO_x 、 ZrAlO_x 、 HfSiO_x および ZrSiO_x のいずれかにて誘電体膜 22 を構成することが好ましい。なお、上記の化学式は、単に材料の構成を示すものであり、組成を限定するものではない。すなわち、O および N に付された x、y および z は、0 より大きい任意の値であってよく、金属元素を含む各元素の存在比率は任意である。また、誘電体膜 22 は、材質の異なる複数の誘電体層からなる積層膜にて構成されていてもよい。本実施の形態においては、誘電体膜 22 として、 AlSiO からなるものが用いられている。

10

【0089】

誘電体膜 22 は、好ましくは、気相法、たとえば真空蒸着法、CVD 法、スパッタ法、ALD 法、PLD 法等、または、超臨界流体を用いる方法によって形成することができ、特に好適には、ALD 法によって形成される。

20

【0090】

誘電体膜 22 の厚さは、特に制限されるものではないが、3 nm 以上 100 nm 以下であることが好ましく、さらに好適には、5 nm 以上 50 nm 以下とされる。

【0091】

導電膜 23 は、上述したように誘電体膜 22 の表面を覆っている。より具体的には、導電膜 23 は、容量形成部 20 の最も外側に位置する部分の誘電体膜 22 の表面を覆っているのみならず、容量形成部 20 の内部に位置する部分の誘電体膜 22 の表面をも覆っている。また、導電膜 23 は、支持導体 15 の表面を覆っている誘電体膜 22 の表面も覆っている。

【0092】

導電膜 23 としては、各種の導電材料にてこれを構成することができるが、Ni、Cu、Ru、Al、W、Ti、Ag、Au、Zn、Ta および Nb のいずれかを主たる材料とした金属材料、これら金属材料のうちから選択される 2 種以上を主たる成分とした合金材料、TiN、TiAlN、TiSiN、Ta₂N、NbN、WN 等の金属窒化物、TiON、TiAlON 等の金属酸窒化物、PEDOT（ポリ（3，4-エチレンジオキシチオフェン））、ポリピロール、ポリアニン等の導電性高分子、RuO₂、ZnO、(Zn, Al)O、NiO 等の導電性酸化膜にてこれを構成することができる。その中でも、TiN あるいは TiON もしくは ZnO、RuO 等の酸化物半導体にて導電膜 23 を構成することが好ましい。本実施の形態においては、導電膜 23 として、TiN からなるものが用いられている。

30

【0093】

導電膜 23 は、好ましくは、CVD 法、ALD 法、PLD 法、めっき法、バイアスパッタ法、ゾルゲル法、導電性高分子充填を用いる方法、または、超臨界流体を用いる方法によって形成することができ、特に好適には、ALD 法によって形成される。また、導電膜 23 は、材質の異なる複数の導電層からなる積層膜にて構成されていてもよい。その場合には、ALD 法にて成膜を行なった後に他の方法にて成膜を行なうことができる。

【0094】

導電膜 23 の厚さは、特に制限されるものではないが、3 nm 以上であることが好ましく、さらに好適には、10 nm 以上とされる。

40

【0095】

50

ここで、容量形成部 20 は、上述したように、第 1 主面 10 a の法線方向において互いに離隔して積層された複数の容量形成部を含んでおり、これらの層間に設けられた空間を埋めるようにして内部導体 18 が形成されている。

【0096】

このように内部導体 18 を形成することにより、第 1 容量形成部 20 a の導電膜 23 と、第 2 容量形成部 20 b の導電膜 23 と、第 3 容量形成部 20 c の導電膜 23 とは、当該内部導体 18 によって接続されることになる。

【0097】

第 1 容量形成部 20 a および第 2 容量形成部 20 b の間に位置する部分の内部導体 18 の厚さは、導電膜 23 の厚さよりも大きく構成されていることが好ましく、さらに好適には、上記内部導体 18 の厚さは、上記導電膜の厚さの 2 倍以上となるように構成されていることが好ましく、さらに好適には、上記厚さの 3 倍以上とされ、さらに好適には、上記厚さの 10 倍以上とされ、さらに好適には、100 倍以上とされる。なお、当該構成は、第 2 容量形成部 20 b と第 3 容量形成部 20 c との間に位置する部分の内部導体 18 の厚さにおいても同様である。

【0098】

このように構成することにより、コンデンサ 1 A の低 ESR 化が図られることになるが、その詳細については後述することにする。

【0099】

図 1 および図 3 に示すように、封止部 30 は、絶縁基板 10 の第 1 主面 10 a 上に設けられており、当該絶縁基板 10 と共に容量形成部 20 を封止するとともに、容量形成部 20 から見て絶縁基板 10 側とは反対側に位置する外面 30 a を規定している。より具体的には、封止部 30 は、絶縁基板 10 の第 1 主面 10 a に対向するように設けられた容量形成部 20 の上方、側方および下方を覆うように位置しており、さらに、容量形成部 20 の内部の空間に内部導体 18 が完全に充填されていない場合には、当該空間のうちの内部導体 18 が充填されていない空間を埋め込むように位置している。

【0100】

封止部 30 としては、各種の絶縁材料にてこれを構成することができるが、特に耐候性に優れた絶縁材料にてこれを構成することが好ましい。封止部 30 の材質は、たとえばポリイミド樹脂、ポリベンゾオキサゾール樹脂、ポリエチレンテレフタレート樹脂、ベンゾシクロブテン樹脂、または、エポキシ樹脂等の樹脂材料とすることができる。また、当該樹脂材料には、各種の添加物を含めることができ、たとえば熱膨張係数を調整するために、SiO₂ フィラーや Al₂O₃ フィラー等を含有させてもよい。本実施の形態においては、封止部 30 として、エポキシ樹脂からなるものが用いられている。

【0101】

なお、封止部 30 のみでは耐湿性の確保が困難な場合には、容量形成部 20 と封止部 30 との間に耐湿保護膜を形成してもよい。当該耐湿保護膜は、たとえば封止部 30 を形成する前に、SiN、SiO₂、Al₂O₃、HfO₂、ZrO₂ 等からなる無機絶縁体を CVD 法、ALD 法等によって容量形成部 20 を覆うように設けたり、あるいは、フッ素系樹脂、シランカップリング剤樹脂等の撥水性を有する有機物絶縁体を、容量形成部 20 を覆うように設けたりすることで形成することができる。ここで、当該耐湿保護膜は、必ずしも容量形成部 20 の内部にまで形成されている必要はなく、外側表面のみを覆うように形成されていれば足りる。

【0102】

封止部 30 は、各種の塗布方法によって成膜することができ、たとえば真空ラミネータを用いた方法や、エア式ディスペンサを用いた方法、ジェットディスペンサを用いた方法、スクリーン印刷法、真空印刷法、静電塗布法、インクジェット法、フォトリソグラフィ法等が利用できる。

【0103】

封止部 30 の厚さおよび大きさは、特に制限されるものではなく、その大きさは、絶縁

10

20

30

40

50

基板 10 の大きさに応じて適宜設定される。ここで、封止部 30 の厚さは、たとえば $5\ \mu\text{m}$ 以上 $50\ \mu\text{m}$ 以下とされることが好ましく、その大きさは、たとえば絶縁基板 10 の第 1 主面 10a の全面を覆う程度であることが好ましい。

【0104】

上述した封止部 30 の厚さの測定は、たとえば、絶縁基板 10 の第 1 主面 10a の延在方向と直交する断面を光学顕微鏡を用いて観察することで行なわれる。

【0105】

具体的には、コンデンサ 1A を平面視した場合の当該コンデンサ 1A の長手方向を Lx 、短手方向を Ly とし、当該コンデンサ 1A の厚み方向（すなわち、第 1 主面 10a の法線方向）を Lz としたときに、まず、 Ly 方向における中央に位置する部分のコンデンサ 1A の $Lx-Lz$ 断面が露出することとなるように、コンデンサ 1A を研磨処理する。当該研磨処理は、露出する断面が、上記中央位置を基準として Ly 方向において $\pm 100\ \mu\text{m}$ の誤差範囲内に位置することとなるように行なわれる。

【0106】

次に、露出した断面のうちの外面 30a 近傍の部分を、光学顕微鏡を用いて倍率 100 倍にて観察する。当該断面の Lx 方向の観察範囲は、 Lx 方向における当該断面の中央位置を基準として $\pm 50\ \mu\text{m}$ の範囲であり、かつ支持導体 15 および柱状導体 19 のいずれも設けられていない範囲である。

【0107】

次に、上記断面の観察範囲において、 Lx 方向に等間隔に 10 箇所て封止部 30 の Lz 方向の厚さを測り、これらの平均値を算出する。このようにして算出された平均値が、封止部 30 の厚さとなる。ここで、図 7 においては、これら 10 箇所て測定される封止部 30 の Lz 方向の厚さのうちの 3 つを、線分長 $e1$ 、 $e2$ 、 $e3$ として例示している。

【0108】

以上の構成を有することにより、本実施の形態に係るコンデンサ 1A にあっては、金属多孔体 21、誘電体膜 22 および導電膜 23 からなる容量形成部 20 が、絶縁基板 10 と封止部 30 とによって封止されることになるとともに、当該容量形成部 20 の電氣的な引き出しが、一対の外部接続配線によって実現されることになる。

【0109】

図 8 は、本実施の形態に係るコンデンサの製造方法を示すフロー図である。図 9 ないし図 23 は、それぞれ図 8 に示す製造フローの各ステップを説明するための模式断面図である。次に、これら図 8 ないし図 23 を参照して、上述した本実施の形態に係るコンデンサ 1A を製造するための具体的な製造方法の一例について説明する。

【0110】

以下に示すコンデンサ 1A の製造方法は、製造工程の途中段階まで一括して加工処理を行なうことで仕掛け途中のコンデンサの集合体を製作し、その後に当該集合体を分断することで個片化し、個片化後の仕掛け品にさらに加工処理を施すことによって複数のコンデンサ 1A を同時に大量に生産する方法である。

【0111】

まず、図 8 に示すように、ステップ S1 において、グリーンシートが製作される。具体的には、 Al_2O_3 粉末とガラス粉末とが秤量され、これら Al_2O_3 粉末およびガラス粉末と、トルエン、エタノール等の有機溶媒と、ポリビニルブチラル等のバインダーとが混合される。その後、この混合物がシート状に成形され、これによって絶縁基板のもととなるグリーンシートが製作される。なお、グリーンシートの製作後においては、これが裁断されることで複数のグリーンシートが準備される。

【0112】

次に、図 8 に示すように、ステップ S2 において、複数のグリーンシートのうちの一部に第 1 貫通孔および第 2 貫通孔が形成される。具体的には、グリーンシートの所定位置に、陽極の一部である第 1 ビア導体によって後において埋め込まれることになる第 1 貫通孔が設けられるとともに、陰極の一部である第 2 ビア導体によって後において埋め込まれる

10

20

30

40

50

ことになる第 2 貫通孔が設けられる。

【0113】

ここで、第 1 貫通孔および第 2 貫通孔の形成方法は、特にこれが制限されるものではないが、たとえばグリーンシートにレーザー光を照射することでこれら第 1 貫通孔および第 2 貫通孔を形成することができる。また、この他にも、メカパンチャーを用いた加工やサンドブラスト加工にてこれら第 1 貫通孔および第 2 貫通孔を形成してもよい。

【0114】

次に、図 8 に示すように、ステップ S 3 において、第 1 貫通孔および第 2 貫通孔が形成されたグリーンシートに第 1 ビア導体が形成される。具体的には、第 1 貫通孔を埋め込むように、導電性ペーストがグリーンシートに塗布される。なお、その際、第 2 貫通孔は、導電性ペーストによって埋め込まれないようにする。

10

【0115】

ここで、導電性ペーストの塗布方法は、特にこれが制限されるものではないが、たとえばスクリーン印刷法を利用することができる。

【0116】

次に、図 8 に示すように、ステップ S 4 において、グリーンシートが焼成される。具体的には、ステップ S 3 において導電性ペーストが塗布された後のグリーンシートに、第 1 貫通孔および第 2 貫通孔等が設けられていないグリーンシートが重ね合わされ、これら重ね合わされたグリーンシートが圧着される。そして、この圧着後のグリーンシートの積層体が脱脂処理され、さらにその後、脱脂処理後のグリーンシートの積層体が焼成される。

20

【0117】

ここで、グリーンシートを積層するに際しては、導電性ペーストが塗布されたグリーンシートの上記一方の主面と対向する他方の主面に、第 1 貫通孔および第 2 貫通孔等が設けられていないグリーンシートが積層される。また、グリーンシートを圧着するに際しては、たとえば一軸プレス機を用いることができる。さらに、グリーンシートの焼成は、たとえば大気雰囲気下において 700℃～1000℃の温度条件にて行なわれる。

【0118】

以上において説明したステップ S 1～S 4 を経ることにより、図 9 に示す如くの絶縁基板が得られることになる。ここで、当該絶縁基板は、最終的に複数個のコンデンサの各々に含まれることとなる絶縁基板が行列状に接続されたいわゆる複数取り基板であるが、図 9 においては、そのうちの 1 つの絶縁基板 10 にのみ着目することとし、その周囲部分は、これを破線にて省略して示している。

30

【0119】

また、上記においては、ステップ S 2 において第 1 貫通孔および第 2 貫通孔が形成され、その後にステップ S 3 において第 1 ビア導体が設けられる場合を例示したが、先に第 1 貫通孔のみが形成され、第 1 ビア導体が形成された後に第 2 貫通孔が形成されるようにしてもよい。

【0120】

また、上記においては、グリーンシートと導電性ペーストとが同時に焼成される場合を例示して説明を行なったが、貫通孔等が設けられていない絶縁基板が焼成された後に、第 1 ビア導体および第 2 貫通孔が設けられるようにしてもよい。その場合には、焼成後の絶縁基板に、たとえばサンドブラスト法、ウェットエッチング法、ドライエッチング法等によって第 1 貫通孔および第 2 貫通孔が設けられ、さらにその後に、導電性ペーストが塗布されてこれが焼成されるようにすればよい。また、この他にも、スパッタリングや蒸着、めっき等によって第 1 ビア導体が形成されてもよい。

40

【0121】

次に、図 8 に示すように、ステップ S 5 において、金属多孔体 21 の形成のための導電性ペースト層が塗布される。より具体的には、図 10 に示すように、絶縁基板 10 の第 1 主面 10a 上に、後述する金属多孔体 21 の形成のための導電性ペースト層 21p が塗布される。

50

【0122】

ここで、金属多孔体21の形成のための導電性ペーストが塗布されるに先立って、絶縁基板10に設けられた第2貫通孔12には、図示しないエポキシ樹脂等が塗布されることによって当該第2貫通孔12を閉塞する閉塞部が設けられていることが好ましい。これは、導電性ペーストが当該第2貫通孔12の内部に侵入してしまうことを防止するためである。

【0123】

次に、導電性の金属粒子21aと、ターピネオール等の有機溶媒およびエチルセルロースのワニスからなるバインダー21bが秤量されて混合され、ロール機を用いることでその混合物をもとに導電性ペーストが作製される。このようにして作製された導電性ペーストが、全体として平面視矩形状のパターン形状を有するように絶縁基板10の第1主面10a上に塗布されて乾燥させられる。本実施の形態においては、Niからなる金属粒子21aを含んだ導電性ペーストが用いられる。

【0124】

このとき、導電性ペーストは、複数回に分けて重ね塗りされ、これによって所定の厚さを有する層状となるように絶縁基板10上に塗布される。この絶縁基板10上に塗布された個々の導電性ペーストが、後述する焼成工程を経ることによって上述した金属多孔体21となる。ここで、以下の説明においては、このようにして形成された金属粒子21aおよびバインダー21bからなる層状の導電性ペーストを、導電性ペースト層21pと称する。

【0125】

次に、図8に示すように、ステップS6において、樹脂ペースト層が塗布される。より具体的には、図11に示すように、絶縁基板10の第1主面10a上にシート状に成形された導電性ペースト層21pの上に、さらに樹脂ペースト層21cが、全体として平面視矩形状となるように塗布されて乾燥させられる。

【0126】

樹脂ペースト層21cは、後述する複数の導電性ペースト層21p同士を区画するとともに、後述する焼成工程において消失するものであり、たとえばアクリル樹脂やポリビニルブチラル（PVB）等からなる。本実施の形態においては、アクリル樹脂からなる樹脂ペースト層21cが用いられる。

【0127】

次に、図8に示すように、ステップS7において、導電性ペースト層および樹脂ペースト層がさらに積層される。より具体的には、図12に示すように、絶縁基板10上に既に塗布されている導電性ペースト層21pおよび樹脂ペースト層21cの上に、さらに導電性ペースト層21pおよび樹脂ペースト層21cが、第1主面10aの法線方向において交互に配置されるように積層される。これにより、絶縁基板10上に、複数の導電性ペースト層21pおよび樹脂ペースト層21cからなる積層体が形成される。

【0128】

ここで、本実施の形態においては、上述した積層体は、計3層の導電性ペースト層21pと、計2層の樹脂ペースト層21cとから構成されるが、これら導電性ペースト層21pおよび樹脂ペースト層21cの数は、特に制限されるものではなく、所望の容量に応じて適宜設定される。

【0129】

また、本実施の形態においては、絶縁基板10の第1主面10aから最も離れて位置する層が導電性ペースト層21pとなるように構成されるが、樹脂ペースト層21cが、当該最も離れて位置する層となるように構成されてもよい。

【0130】

次に、図8に示すように、ステップS8において、支持導体用孔が形成される。より具体的には、図13に示すように、第1主面10aの法線方向に沿って見た場合に第1ビア導体13と重なって位置する部分の積層体に、当該積層体を貫通する複数の支持導体用孔

10

20

30

40

50

15hが形成される。当該複数の支持導体用孔15hは、後述する支持導体の形成工程において、支持導体によって埋め込まれることになる。また、本実施の形態においては、当該複数の支持導体用孔15hの各々の断面は、第1ビア導体13の各々の断面よりも大きく構成される。

【0131】

ここで、支持導体用孔15hの形成方法は、特にこれが制限されるものではないが、たとえば積層体にレーザー光を照射することで当該支持導体用孔15hを形成することができる。また、この他にも、メカパンチャーを用いた加工やサンドブラスト加工にて支持導体用孔15hを形成してもよい。

【0132】

次に、図8に示すように、ステップS9において、支持導体が形成される。より具体的には、図14に示すように、複数の支持導体用孔15hを埋め込むように、導電性ペーストが当該支持導体用孔15hに充填される。このようにして形成された複数の支持導体15は、第1主面10aから積層体に向けて突出するとともに、積層体に取り囲まれることになる。また、このようにして形成された複数の支持導体15の各々は、複数の第1ビア導体13の各々に接続することになる。

【0133】

本実施の形態においては、支持導体用孔15hに埋め込まれる導電性ペーストとして、Niペーストが用いられる。このように構成した場合には、金属粒子21aに含まれる材料（すなわち、金属多孔体21に含まれる材料）と同一の材料を含む支持導体15を形成することができ、これにより、後述する焼成工程を経て、支持導体15と金属多孔体21とが強固に金属接合されることになる。

【0134】

ここで、支持導体用孔15hに埋め込まれる導電性ペーストの塗布方法は、特にこれが制限されるものではないが、たとえばスクリーン印刷法を利用することができる。

【0135】

次に、図8に示すように、ステップS10において、柱状導体用孔が形成される。より具体的には、図15に示すように、第1主面10aの法線方向に沿って見た場合に第2貫通孔12と重なって位置する部分の積層体に、当該積層体を貫通して第2貫通孔12に達するように複数の柱状導体用孔19hが形成される。当該複数の柱状導体用孔19hは、後述する柱状導体の形成工程において、柱状導体によって埋め込まれることになる。また、本実施の形態においては、当該複数の柱状導体用孔19hの各々の断面は、第2貫通孔12の各々の断面よりも大きく構成される。

【0136】

ここで、柱状導体用孔19hの形成方法は、特にこれが制限されるものではないが、たとえば積層体にレーザー光を照射することで当該柱状導体用孔19hを形成することができる。また、この他にも、メカパンチャーを用いた加工やサンドブラスト加工にて柱状導体用孔19hを形成してもよい。

【0137】

次に、図8に示すように、ステップS11において、積層体および支持導体が焼成される。より具体的には、図16に示すように、積層体および支持導体15が焼成され、これにより、導電性ペースト層21p中に含まれた隣接する金属粒子21a同士が焼結して金属接合されるとともに、金属粒子21aと当該金属粒子21aに隣接する支持導体15とが接合される。また、積層体に含まれている樹脂ペースト層21cが、当該焼成の際の熱によって消失し、これにより、第1主面10aの法線方向において互いに離隔して積層された複数の金属多孔体21が形成されることになる。

【0138】

なお、上述した焼成の際に、第2貫通孔12を閉塞していたエポキシ樹脂等からなる閉塞部もまた、その熱によって焼失することになる。

【0139】

上述した焼成を行なうに際しては、それに先立って絶縁基板 10 の脱脂処理が行なわれ、その後、たとえば窒素と水素とを混合した還元雰囲気下において、400℃～900℃の温度条件にて上述した積層体および支持導体 15 の焼成が行なわれる。

【0140】

なお、焼成の際の雰囲気は、上述したように還元雰囲気とすることが好ましいが、金属粒子 21a の主たる成分として選択した金属の平衡酸素分圧以下の雰囲気を設定することができる。

【0141】

ここで、支持導体 15 は、上述したように、導電性ペースト層 21p 中の金属粒子 21a に含まれる材料と同一の材料である Ni を含んで構成されている。このように構成した場合には、上述した焼成によって当該金属粒子 21a と支持導体 15 とが焼結することで金属接合することになり、これにより、当該金属粒子 21a と支持導体 15 との接合部の機械的強度が向上することになる。

【0142】

また、仮に容量形成部 20 の全部またはその大部分が絶縁基板 10 に直接的に接合されている場合には、上述した焼成時の熱負荷に起因して絶縁基板 10 に許容できない反りが生じるところ、本実施の形態においては、当該反りを抑制するために、上述した支持導体 15 が設けられるが、この点については後述することにする。

【0143】

次に、図 8 に示すように、ステップ S12 において、誘電体膜が形成される。より具体的には、図 17 に示すように、第 1 主面 10a、金属多孔体 21、および支持導体 15 の表面を覆うとともに、絶縁基板 10 に設けられた第 2 貫通孔 12 を規定する部分の絶縁基板 10 の表面を覆うように、誘電体膜 22 が形成される。

【0144】

ここで、誘電体膜 22 の形成方法は、前述のように特に制限されるものではないが、好ましく ALD 法が用いられる。ALD 法を用いれば、誘電体膜 22 の原料をガスにて供給することができるため、材質の選択と、原子層レベルでの膜厚の調整とが可能になる。そのため、金属多孔体 21 の内部に設けられた微細な孔が極端に小さい場合でも、均質で緻密な誘電体膜 22 を形成することができる。また、当該 ALD 法を用いれば、絶縁基板 10 に設けられた第 2 貫通孔 12 を規定する部分の絶縁基板 10 の表面をも、容易に誘電体膜 22 にて覆うことが可能になる。

【0145】

この ALD 法を用いて誘電体膜 22 を形成する場合には、金属多孔体 21 の内部に設けられた微細な孔と、絶縁基板 10 に設けられた第 2 貫通孔 12 の内部とに、原料ガスが行き渡ることとなるように、原料ガスとして、蒸気圧が高くガス化が容易であることに加え、熱安定性が高く、さらには反応性の高い特徴をもったものが用いられることが好ましい。当該観点からは、たとえば AlO_x 膜を形成する場合には、原料として TMA（トリメチルアルミニウム）が用いられることが好ましく、 SiO_x 膜を形成する場合には、原料として TDMA（トリスジメチルアミノシラン）が用いられることが好ましい。本実施の形態においては、ALD 法を用いて誘電体膜 22 が形成される。

【0146】

また、誘電体膜 22 の形成は、成膜方法や成膜材料によって異なるものの、たとえば 150℃以上 400℃以下の温度条件にて行なわれる。仮に容量形成部 20 の全部またはその大部分が絶縁基板 10 に直接的に接合されている場合には、この誘電体膜 22 を形成する際の熱負荷に起因して絶縁基板 10 に許容できない反りが生じるところ、本実施の形態においては、当該反りを抑制するために、上述した支持導体 15 が設けられるが、この点については後述することにする。

【0147】

次に、図 8 に示すように、ステップ S13 において、導電膜が形成される。より具体的には、図 18 に示すように、ステップ S12 において形成された誘電体膜 22 を覆うよう

10

20

30

40

50

に、導電膜 2 3 が形成される。

【0148】

ここで、導電膜 2 3 の形成方法は、前述のように特に制限されるものではないが、好ましく A L D 法が用いられる。A L D 法を用いれば、導電膜 2 3 の原料をガスにて供給することができるため、材質の選択と、原子層レベルでの膜厚の調整とが可能になる。そのため、金属多孔体 2 1 の内部に設けられた微細な孔が極端に小さい場合でも、均質で緻密な導電膜 2 3 を形成することができる。また、当該 A L D 法を用いれば、絶縁基板 1 0 の第 2 貫通孔 1 2 の内部に設けられた誘電体膜 2 2 をも、容易に導電膜 2 3 にて覆うことが可能になる。

【0149】

また、導電膜 2 3 の形成は、成膜方法や成膜材料によって異なるものの、たとえば 2 0 0 °C 以上 6 0 0 以下の温度条件にて行なわれる。仮に容量形成部 2 0 の全部またはその大部分が絶縁基板 1 0 に直接的に接合されている場合には、この導電膜 2 3 を形成する際の熱負荷に起因して絶縁基板 1 0 に許容できない反りが生じるところ、本実施の形態においては、当該反りを抑制するために、上述した支持導体 1 5 が設けられるが、この点については後述することにする。

【0150】

以上において説明したステップ S 5 ~ S 1 3 を経ることにより、図 1 8 に示すように、金属多孔体 2 1、誘電体膜 2 2 および導電膜 2 3 からなる容量形成部 2 0 が絶縁基板 1 0 の第 1 主面 1 0 a に対向するように設けられ、さらに、当該容量形成部 2 0 は、第 1 主面 1 0 a の法線方向において互いに離隔して積層された複数の容量形成部を含んで構成されることになる。

【0151】

次に、図 8 に示すように、ステップ S 1 4 において、内部導体が形成される。具体的には、図 1 9 に示すように、内部導体 1 8 が、容量形成部 2 0 の外表面と支持導体 1 5 の先端部とを覆う導電膜 2 3 を覆うように形成されるとともに、内部導体 1 8 が、容量形成部 2 0 の内部の空間を充填するように当該内部の空間を規定する導電膜 2 3 をも覆うように形成される。

【0152】

より具体的には、内部導体 1 8 は、第 1 主面 1 0 a の法線方向において互いに離隔して積層された複数の容量形成部の各々の内部の空間を埋めるように形成されるとともに、これら複数の容量形成部の層間に設けられた空間（すなわち、第 1 容量形成部 2 0 a および第 2 容量形成部 2 0 b の間に設けられた空間と、第 2 容量形成部 2 0 b および第 3 容量形成部 2 0 c の間に設けられた空間）を埋めるように形成される。

【0153】

さらに、内部導体 1 8 は、容量形成部 2 0 に設けられた上述した複数の柱状導体用孔 1 9 h の表面を覆うように形成される。また、内部導体 1 8 は、絶縁基板 1 0 の第 1 主面 1 0 a 側の所定の部分を覆う導電膜 2 3 も覆うとともに、絶縁基板 1 0 に設けられた複数の第 2 貫通孔 1 2 を規定する部分の絶縁基板 1 0 の表面を覆う導電膜 2 3 も覆うように形成される。

【0154】

ここで、内部導体 1 8 は、上述したように、たとえば C V D 法、A L D 法、P L D 法、めっき法、バイアスパッタ法、ゾルゲル法、導電性高分子充填を用いる方法、または、超臨界流体を用いる方法によって形成されてよい。本実施の形態においては、A g ナノペーストを用いたディップ工法によって、A g からなる内部導体 1 8 が形成される。

【0155】

次に、図 8 に示すように、ステップ S 1 5 において、第 2 ビア導体および柱状導体が形成される。より具体的には、図 2 0 に示すように、ステップ S 1 4 において表面を内部導体 1 8 によって覆われた複数の第 2 貫通孔 1 2 および柱状導体用孔 1 9 h を埋め込むように、複数の第 2 ビア導体 1 4 および柱状導体 1 9 が形成される。

【0156】

ここで、第2ビア導体14および柱状導体19は、上述したように、たとえば電解めっきや、スクリーン印刷法等の厚膜形成方法によって形成されてよい。本実施の形態においては、電解めっきによって、Niからなる第2ビア導体14および柱状導体19が共に形成される。

【0157】

このように形成された第2ビア導体14は、その側面を覆う内部導体18に接合される。また、このようにして形成された複数の柱状導体19は、第1主面10aから容量形成部20に向けて突出するとともに、内部導体18を介して容量形成部20の導電膜23に取り囲まれることで当該導電膜23に接続されることになる。

【0158】

上述のように形成された第2ビア導体14は、当該第2ビア導体14の容量形成部20側の端部において、柱状導体19に接合されることになる。これにより、第2ビア導体14は、それを覆う内部導体18を介して導電膜23に接続されるだけでなく、内部導体18と共に柱状導体19を介しても導電膜23に接続されることになる。

【0159】

なお、電解めっきによって第2ビア導体14と共に柱状導体19が形成される場合には、図20に示すように、当該柱状導体19のみならず、内部導体18の外側表面を覆うように膜状部19aが同時に形成される。そのため、柱状導体19と膜状部19aとは、同一の材質にて一体的に連続するように形成されることになる。

【0160】

次に、図8に示すように、ステップS16において、封止部が形成される。より具体的には、図21に示すように、容量形成部20が設けられてなる絶縁基板10の第1主面10a上に、当該容量形成部20を覆うように封止部30が設けられる。

【0161】

封止部30は、たとえば、いわゆるコンプレッション成形によって形成される。より具体的には、絶縁基板10の第1主面10a上に樹脂シートが被せ付けられ、この状態において真空ラミネータが用いられて真空引きが行なわれることで絶縁基板10の第1主面10aに樹脂シートが密着させられる。そして、この状態において樹脂シートが50℃～100℃に加熱されることで容量形成部20がラミネートされ、さらにその後、100℃～200℃にまで加熱されることで本硬化が行なわれ、これによって封止部30が形成される。なお、封止部30の形成方法は、上述したコンプレッション成形に限られず、いわゆるトランスファー成形によって行なわれてもよい。

【0162】

これにより、容量形成部20が絶縁基板10と封止部30とによって封止されることになり、外部からの容量形成部20への水分の侵入が防止でき、耐湿性を確保することが可能になる。また、容量形成部20が封止部30によって覆われることになり、容量形成部20が物理的に当該封止部30によって保護されることにもなる。なお、上記において示した硬化条件は、あくまでも一例に過ぎず、種々これを変更することができる。

【0163】

次に、図8に示すように、ステップS17において、絶縁基板にグランド加工が施される。より具体的には、図22に示すように、容量形成部20が設けられた側とは反対側に位置する絶縁基板10の第2主面10b側の平面切削が行なわれる。

【0164】

ここで、グランド加工が行なわれるに際しては、容量形成部20側に図示しないグランドテープが貼り付けられ、第1ビア導体13および第2貫通孔12を閉塞する部分の絶縁基板10が平面切削されることでそれぞれ除去されることになる。これにより、第1ビア導体13および第2ビア導体14の端部が第2主面10b側において露出することになる。

【0165】

次に、図 8 に示すように、ステップ S 1 8 において、絶縁基板に第 1 バンプおよび第 2 バンプが形成される。より具体的には、図 2 3 に示すように、絶縁基板 1 0 に設けられた第 1 ビア導体 1 3 および第 2 ビア導体 1 4 を覆うように、絶縁基板 1 0 の第 2 主面 1 0 b 上に第 1 バンプ 1 6 および第 2 バンプ 1 7 が形成される。

【0166】

第 1 バンプ 1 6 および第 2 バンプ 1 7 は、たとえば電解めっきにてこれらを同時に形成することができる。その場合、第 1 ビア導体 1 3 および第 2 ビア導体 1 4 が露出する部分近傍以外の部分を図示しないマスクとしての紫外線硬化性樹脂フィルムにて覆い、この状態において電解めっきを行なうことにより、第 1 バンプ 1 6 および第 2 バンプ 1 7 を第 2 主面 1 0 b から突出して形成することが可能になる、なお、電解めっきが完了した後は、マスクとしての紫外線硬化性樹脂フィルムが除去される。

10

【0167】

なお、上述した第 2 ビア導体 1 4、第 1 バンプ 1 6 および第 2 バンプ 1 7 の形成方法は、上述した電解めっきを用いた方法のみならず、この他にも、導電性ペーストを用いたスクリーン印刷法、インクジェット法、ディスペンサ法等と焼成との組み合わせを利用することもできる。その場合、封止部 3 0 を構成する樹脂への影響を及ぼさない温度条件で焼成が行なえるように、導電性ペーストには、低温で焼成可能な金属や焼結助剤が含まれていることが好ましい。

【0168】

次に、図 8 に示すように、ステップ S 1 9 において、絶縁基板が個片化される。より具体的には、絶縁基板 1 0 が分断されることで、互いに繋がった状態にある複数のコンデンサ 1 A が個片化される。

20

【0169】

ここで、個片化が行なわれるに際しては、絶縁基板 1 0 および封止部 3 0 の少なくとも一方に溝が形成され、当該溝を起点に折り曲げるように絶縁基板 1 0 および封止部 3 0 に力が加えられることで絶縁基板 1 0 および封止部 3 0 をブレイクさせる。なお、溝を形成する方法としては、ダイヤモンドスクライブ、レーザスクライブ、ダイシング等が利用できる。また、スクライブやダイシングによって直接的に絶縁基板 1 0 および封止部 3 0 を切断することで個片化が行なわれてもよい。

【0170】

以上において説明したステップ S 1 ～S 1 9 の工程を経ることにより、上述した実施の形態 1 に係るコンデンサ 1 A が製造されることになる。

30

【0171】

なお、上述した本実施の形態に係るコンデンサ 1 A の製造方法にあっては、封止部を形成した後にグラインド加工を行なうこととした場合を例示したが、グラインド加工を行なった後に封止部を形成することとしてもよい。また、グラインド加工が施された直後に個片化が行なわれてもよく、個片化が行なわれた直後にグラインド加工が施されてもよい。

【0172】

ここで、本実施の形態に係るコンデンサ 1 A にあっては、上述したような構成を有することにより、低 E S R 化が図られている。

40

【0173】

一般に、コンデンサにおいては、その内部に形成された容量形成部をコンデンサの外部に位置する回路に電氣的に接続するために、引き出し配線が設けられるが、当該コンデンサの低 E S R 化を図るためには、容量形成部と引き出し配線との接触面積を大きくし、かつ、当該引き出し配線の通電方向と直交する断面積を大きくするとともにその連続性を高めることが重要となる。

【0174】

この点、本実施の形態に係るコンデンサ 1 A にあっては、上述したように、当該引き出し配線としての第 2 外部接続配線が、絶縁基板 1 0 に設けられた第 2 ビア導体 1 4 および柱状導体 1 9 と、絶縁基板 1 0 および封止部 3 0 によって封止された内部導体 1 8 とを含

50

んでおり、容量形成部 20 のうちの導電膜 23 が、内部導体 18 を介して、あるいは、内部導体 18 と共に柱状導体 19 を介して第 2 ビア導体 14 に接続されている。

【0175】

ここで、内部導体 18 は、容量形成部 20 の外表面を規定する部分の導電膜 23 のみならず、容量形成部 20 の内部において露出する部分の導電膜 23 をも覆っている。そのため、内部導体 18 は、導電膜 23 の大部分に接続されることになり、これにより、導電膜 23 と内部導体 18 との接触面積を大きくすることができる。また、内部導体 18 は、第 1 主面 10a から容量形成部 20 に向けて突出した複数の柱状導体 19 の各々も覆っている。そのため、内部導体 18 と柱状導体 19 との接触面積も大きくすることができる。したがって、このように構成することにより、導電膜 23、内部導体 18 および柱状導体 19 によって形成されるそれぞれの界面において、その接触面積を大きくすることができる。

10

【0176】

また、本実施の形態に係るコンデンサ 1A にあっては、上述したように、導電膜 23 の厚さは、大きいものでも数百 nm 程度であるのに対し、内部導体 18 の厚さは、導電膜 23 の厚さの少なくとも 2 倍以上であり、複数の柱状導体 19 の直径は、いずれも小さいもので数十 μm 程度である。したがって、このように構成することにより、内部導体 18 の断面積および柱状導体 19 の断面積が、導電膜 23 の断面積よりも大きくなるとともに、その連続性を確保することができる。

【0177】

したがって、以上のように構成することにより、導電膜 23 と第 2 外部接続配線との接触面積を大きくすることが可能になるばかりでなく、当該第 2 外部接続配線の通電方向と直交する断面積を大きくするとともにその連続性を高めることができることになり、結果として低 ESR 化を図ることが可能になる。

20

【0178】

加えて、本実施の形態に係るコンデンサ 1A にあっては、上述したように、積層された複数の容量形成部の層間に設けられた空間において形成された内部導体 18 の厚さが、導電膜 23 の厚さよりも大きく構成されていることが好ましく、さらに好適には、上記内部導体 18 の厚さが、上記導電膜 23 の厚さの 2 倍以上となるように構成されていることが好ましく、さらに好適には、上記厚さの 3 倍以上とされ、さらに好適には、上記厚さの 10 倍以上とされ、さらに好適には、100 倍以上とされる。

30

【0179】

このように構成した場合には、当該層間に位置する部分の内部導体 18 が、他の部分に位置する内部導体 18（たとえば、第 2 貫通孔 12 を規定する部分の絶縁基板 10 の表面を覆う導電膜 23 を覆っている部分の内部導体 18）よりもさらに大きな断面積を有することになるため、第 2 外部接続配線の断面積をさらに大きくすることができ、これにより、さらなる低 ESR 化が図られることになる。

【0180】

また、本実施の形態に係るコンデンサ 1A にあっては、上述したように、引き出し配線としての第 1 外部接続配線が、絶縁基板 10 に設けられた第 1 ビア導体 13 および支持導体 15 を含んでおり、容量形成部 20 のうちの金属多孔体 21 が、支持導体 15 を介して、第 1 ビア導体 13 に接続されている。

40

【0181】

ここで、支持導体 15 は、第 1 主面 10a から容量形成部 20 に向けて突出して設けられており、このように設けられた支持導体 15 および金属多孔体 21 によって形成される界面における接触面積は、第 1 ビア導体 13 に金属多孔体 21 が直接接続されている場合にこれらによって形成される界面における接触面積に比べて大きくなる。したがって、このように構成することにより、金属多孔体 21 および支持導体 15 によって形成される界面において、その接触面積を大きくすることができる。

【0182】

さらに、上述したように、支持導体 15 の直径は、小さいもので数十 μm 程度である。

50

したがって、支持導体 15 を介して第 1 ピア導体 13 に金属多孔体 21 が接続されていることにより、第 1 ピア導体 13 に金属多孔体 21 が直接接続されている場合に比較して、第 1 外部接続配線の断面積を大きくすることができ、これにより、低 ESR 化が図られることになる。

【0183】

したがって、本実施の形態に係るコンデンサ 1A とすることにより、金属多孔体 21 と誘電体膜 22 と導電膜 23 とからなる容量形成部 20 を備えてなるコンデンサにおいて、低 ESR 化が図られることになる。

【0184】

ここで、本実施の形態に係るコンデンサ 1A にあっては、容量形成部 20 は、複数の支持導体 15 の各々には接合されているものの、その一方で、上述したように、絶縁基板 10 には実質的に直接的には接合されていないか、あるいは、直接的に接合されているとしてもわずかしき接合されていない。

【0185】

このように構成した場合には、コンデンサ 1A の熱処理を伴う製造工程（すなわち、焼成工程、誘電体膜 22 の形成工程、および導電膜 23 の形成工程）において絶縁基板 10 および容量形成部 20 の熱膨張係数差に起因して発生する応力を低減させることができる。これにより、当該応力によって絶縁基板 10 に反りが生じることを効果的に抑制することができる。これにより、絶縁基板 10 の反りに起因して生じる絶縁基板 10 上からの誘電体膜 22 および導電膜 23 の剥離も効果的に抑制することができる。

【0186】

また、本実施の形態に係るコンデンサ 1A にあっては、上述したように、複数の支持導体 15 が第 1 主面 10a から容量形成部 20 に向けて突出するとともに容量形成部 20 に取り囲まれている。これにより、複数の支持導体 15 は、その各々が容量形成部 20 に接合されている。

【0187】

このように構成した場合には、複数の支持導体 15 によるいわゆるアンカー効果が得られることになり、上述した絶縁基板 10 に生じる反りをさらに抑制することができる。

【0188】

また、仮に容量形成部の全部またはその大部分が絶縁基板に直接的に接合されている場合には、実装後において外部から印加される熱や内部にて発生する熱の影響によって絶縁基板および容量形成部の熱膨張係数差に起因して応力が発生し、当該応力によってコンデンサ 1A に反りが生じて絶縁基板と金属多孔体の接合部に破損が生じるおそれがあるところ、本実施の形態に係るコンデンサ 1A とすることにより、このような問題の発生を効果的に抑制することができる。

【0189】

したがって、本実施の形態に係るコンデンサ 1A とすることにより、実装安定性および実装後の信頼性の向上が図られることになる。

【0190】

また、本実施の形態に係るコンデンサ 1A にあっては、上述したように、絶縁基板 10 の第 1 主面 10a の法線方向に沿って見た場合に、第 1 ピア導体 13 および第 2 ピア導体 14 が、いずれも容量形成部 20 が配置された領域（すなわち、図 2 において破線で示す領域）内に設けられている。

【0191】

このように構成した場合には、第 1 外部接続配線および第 2 外部接続配線のいずれもが容量形成部 20 の側方の位置に配置されないことになるため、容量形成部 20 の側方に位置する部分の封止部 30 を最小化することができる。そのため、コンデンサ 1A を従来に比して小型に構成することができるばかりでなく、コンデンサ 1A における容量形成部 20 以外の部分の占有体積が小さくなることで高容量化が図られることになる。

【0192】

また、上記のように構成した場合には、絶縁基板 10 をその厚さ方向において貫通するように第 1 ビア導体 13 および第 2 ビア導体 14 が位置することになるため、これら極性の異なるビア導体同士が互いの電流経路が逆方向を向いた状態で近接配置されることになる。そのため、電流が流れることによってこれらビア導体に発生する磁界が互いに打ち消し合うように作用することになるため、いわゆる ESL（等価直列インダクタンス）を小さくすることができる。

【0193】

さらに、本実施の形態に係るコンデンサ 1A にあっては、上述したように、第 1 ビア導体 13 と第 2 ビア導体 14 とがアレイ状に配置されているとともに、1つのビア導体の極性とこれに最短距離で隣り合うビア導体の極性とが互いに異なっている。このように構成することにより、上述した低 ESL 化の効果を最大限に得ることができる。

10

【0194】

また、本実施の形態に係るコンデンサ 1A にあっては、上述したように、容量形成部 20 の電氣的な引き出しを行なう一対の外部接続配線の各々が、それぞれ複数のビア導体を含むように構成されている。このように構成することにより、一対の外部接続配線の各々を単一のビア導体にて構成する場合よりも、電流経路の断面積を大きくすることができるため、低 ESR 化が図られることになる。

【0195】

また、本実施の形態に係るコンデンサ 1A にあっては、上述したように、第 2 ビア導体 14 と絶縁基板 10 の基材との境界部において、絶縁基板 10 の基材が誘電体膜 22 によって覆われているとともに、誘電体膜 22 が導電膜 23 によって覆われており、さらに導電膜 23 が第 2 ビア導体 14 によって覆われている。

20

【0196】

このように構成することにより、絶縁基板 10 の基材と第 2 ビア導体 14 とが直接接合される場合に比べ、これら絶縁基板 10 の基材と第 2 ビア導体 14 との間の密着性が向上することになるため、当該部分を介しての水分の侵入の抑制が図られることになる。したがって、耐湿性に優れたコンデンサとすることができる。

【0197】

また、本実施の形態に係るコンデンサ 1A にあっては、上述したように、金属多孔体 21 が金属粒子の焼結体にて構成されている。このように構成した場合には、金属粒子同士が金属接合することによって容量形成部 20 の機械的強度が向上することになるとともに、金属粒子同士の接合面積も大きくなるため、低 ESR 化を図ることができる。さらには、開気孔を有する金属多孔体を比較的容易に形成することができる効果も得られる。

30

【0198】

図 24 は、図 3 に示すコンデンサに係る柱状導体の一形態を示す模式断面図である。本一形態に係るコンデンサ 1A' にあっては、柱状導体 19 が、たとえば図 24 に示すように、当該柱状導体 19 の一対の端部のうちの容量形成部 20 から見て絶縁基板 10 側とは反対側に位置する端部が中空状に形成され、この中空部分に封止部 30 が入り込んで形成される場合がある。このように形成された柱状導体 19 を含むコンデンサ 1A' にあっても、以上において説明した効果を得ることができる。

40

【0199】

（第 1 変形例）

図 25 は、第 1 変形例に係るコンデンサの模式断面図である。以下、この図 25 を参照して、上述した実施の形態 1 に基づいた第 1 変形例に係るコンデンサ 1A1 について説明する。

【0200】

図 25 に示すように、第 1 変形例に係るコンデンサ 1A1 は、上述した実施の形態 1 に係るコンデンサ 1A と比較した場合に、支持導体 15 の形成位置のみが相違している。

【0201】

具体的には、第 1 変形例に係るコンデンサ 1A1 においては、絶縁基板 10 の第 1 主面

50

10 aの法線方向に沿って見た場合に、複数の支持導体15 aの各々が、第1ビア導体13および第2ビア導体14のいずれにも重ならない位置に形成されている。ここで、説明の便宜のため、当該第1ビア導体13および第2ビア導体14のいずれにも重ならない位置に形成されている支持導体を、第1ビア導体13に重なった位置に形成されている支持導体15と区別すべく、符号15 aで表わしている。なお、支持導体15 aの数は、特にこれが制限されるものではなく、絶縁基板10の大きさあるいは所望の容量に応じて適宜設定される。

【0202】

このように構成したコンデンサ1 A 1にあっては、支持導体15 aは、第1ビア導体13と直接的に接合されていない。したがって、第1ビア導体13は、その容量形成部20側の端面の少なくとも一部において第3容量形成部20 cの金属多孔体21に接合されることによって、当該金属多孔体21と電氣的に接続されている。また、積層された複数の容量形成部の金属多孔体21同士は、これらの全てと接合されている支持導体15 aを介して接続されている。

10

【0203】

このように構成した場合にも、上述した実施の形態1に係るコンデンサ1 Aと同様に、第2ビア導体14が、内部導体18を介して、あるいは、内部導体18と共に柱状導体19を介して容量形成部20の導電膜23に接続されているため、第2外部接続配線の電流経路の断面積を大きくすることができる。したがって、上述した実施の形態1において説明した効果に準じた効果が得られることになり、金属多孔体21と誘電体膜22と導電膜23とからなる容量形成部20を備えてなるコンデンサにおいて低ESR化が図られることになる。

20

【0204】

加えて、このように構成することにより、複数の支持導体15 aによって容量形成部20が支持されることにより、容量形成部20は、絶縁基板10に実質的に直接的には接合されていないか、あるいは、直接的に接合されているとしてもわずかしき接合されないことになる。そのため、金属多孔体21と誘電体膜22と導電膜23とからなる容量形成部20を備えてなるコンデンサにおいて、実装安定性および実装後の信頼性の向上が図られることにもなる。

【0205】

30

(第2変形例)

図26は、第2変形例に係るコンデンサの模式断面図である。以下、この図26を参照して、上述した実施の形態1に基づいた第2変形例に係るコンデンサ1 A 2について説明する。

【0206】

図26に示すように、第2変形例に係るコンデンサ1 A 2は、上述した実施の形態1に係るコンデンサ1 Aと比較した場合に、支持導体15の構成のみが相違している。

【0207】

具体的には、第2変形例に係るコンデンサ1 A 2においては、絶縁基板10の第1主面10 aの法線方向に沿って見た場合に、複数の支持導体が、第1ビア導体13に重なった位置に形成されている支持導体15と、第1ビア導体13および第2ビア導体14のいずれにも重ならない位置に形成されている支持導体15 aとによって構成されている。なお、支持導体15 aの数は、特にこれが制限されるものではなく、絶縁基板10の大きさあるいは所望の容量に応じて適宜設定される。

40

【0208】

このように構成した場合にも、上述した実施の形態1において説明した効果と同様の効果が得られることになり、金属多孔体21と誘電体膜22と導電膜23とからなる容量形成部20を備えてなるコンデンサにおいて低ESR化が図られることになる。

【0209】

加えて、このように構成することにより、複数の支持導体15, 15 aによって容量形

50

成部 20 が支持されることにより、容量形成部 20 は、絶縁基板 10 に実質的に直接的には接合されていないか、あるいは、直接的に接合されているとしてもわずかしか接合されないことになる。そのため、金属多孔体 21 と誘電体膜 22 と導電膜 23 とからなる容量形成部 20 を備えてなるコンデンサにおいて、実装安定性および実装後の信頼性のさらなる向上が図られることになる。

【0210】

(第3変形例)

図 27 は、第3変形例に係るコンデンサの模式断面図である。以下、この図 27 を参照して、上述した実施の形態 1 に基づいた第3変形例に係るコンデンサ 1A3 について説明する。

【0211】

図 27 に示すように、第3変形例に係るコンデンサ 1A3 は、上述した実施の形態 1 に係るコンデンサ 1A と比較した場合に、絶縁基板 10 の第1主面 10a 上であって、容量形成部 20 と封止部 30 との間の位置する部分に、さらに耐湿保護膜 40 が形成されている点においてのみ、その構成が相違している。

【0212】

耐湿保護膜 40 は、たとえば封止部 30 を形成する前に、SiN、SiO₂、Al₂O₃、HfO₂、ZrO₂ 等からなる無機絶縁体を CVD 法、ALD 法等によって容量形成部 20 を覆うように設けたり、あるいは、フッ素系樹脂、シランカップリング剤樹脂等の撥水性を有する有機物絶縁体を容量形成部 20 を覆うように設けたりすることで形成することができる。ここで、当該耐湿保護膜は、必ずしも容量形成部 20 の内部にまで形成されている必要はなく、外側表面のみを覆うように形成されていれば足りる。

【0213】

このように構成した場合には、上述した実施の形態 1 において説明した効果が得られるばかりでなく、封止部 30 に加えて耐湿保護膜 40 によっても外部からの容量形成部 20 への水分の侵入が防止できるため、耐湿性をさらに向上させることができる。

【0214】

(第4変形例)

図 28 は、第4変形例に係るコンデンサの模式断面図である。以下、この図 28 を参照して、上述した実施の形態 1 に基づいた第4変形例に係るコンデンサ 1A4 について説明する。

【0215】

図 28 に示すように、第4変形例に係るコンデンサ 1A4 は、上述した実施の形態 1 に係るコンデンサ 1A と比較した場合に、絶縁基板 10 および容量形成部 20 の側方を取り囲むように位置する側方封止部 50 がさらに形成されている点においてのみ、その構成が相違している。

【0216】

側方封止部 50 は、たとえば Si、Al₂O₃、ZrO₂、BN、Si₃N₄、AlN、MgO、Mg₂SiO₄、BaTiO₃、SrTiO₃ および CaTiO₃ のいずれかを主たる材料としたものやガラス等の無機材料にて構成された封止部材を、絶縁基板 10 および容量形成部 20 の側方を覆うようにインクジェット法等によって設けることで形成することができる。

【0217】

このような側方封止部 50 が形成されたコンデンサ 1A4 の製造方法は、コンデンサ 1A の製造方法と比較した場合に、図 8 に示すステップ S4 (すなわち、グリーンシートの焼成) の次に、ステップ S19 (すなわち、個片化) が行なわれ、その次に、側方封止部 50 が形成され、その次に、ステップ S5 (すなわち、絶縁基板上への導電性ペースト層の塗布) が行なわれる点等において、その製造方法が相違している。

【0218】

このように構成した場合には、図 8 に示すステップ S5 ないしステップ S13 において

10

20

30

40

50

絶縁基板 10 の第 1 主面 10 a 上に容量形成部 20 が形成される際、第 1 主面 10 a の法線方向に沿って見た場合において、容量形成部 20 は側方封止部 50 に取り囲まれた範囲内に形成されることになる。これにより、上述した実施の形態 1 において説明した効果が得られるばかりでなく、当該法線方向に沿って見た場合の容量形成部 20 の位置ずれ（すなわち、図 2 における上下方向あるいは左右方向におけるずれ）を効果的に防止できることになり、結果として品質の安定したコンデンサの製造が可能になる。

【0219】

また、その側面が側方封止部 50 によって取り囲まれていることにより、耐衝撃性が高められるだけでなく、コンデンサ 1 A 4 の加工の際に発生する応力に対する耐性も高められることになる。そのため、コンデンサ 1 A 4 にあっては、側方封止部 50 近傍の誘電体膜 22 および導電膜 23 の破損が効果的に防止され、これにより、コンデンサ 1 A 4 の耐圧性の低下を抑制することができる。

【0220】

（実施の形態 2）

図 29 は、実施の形態 2 に係るコンデンサの模式断面図である。以下、この図 29 を参照して、本実施の形態に係るコンデンサ 1 B について説明する。

【0221】

本実施の形態に係るコンデンサ 1 B は、上述した実施の形態 1 に係るコンデンサ 1 A と比較した場合に、おもて面およびうら面の両方が配線基板等に対する実装面として構成されている点において、その構成が相違している。

【0222】

具体的には、本実施の形態に係るコンデンサ 1 B においては、第 1 外部接続配線の一部を構成している複数の支持導体 15 と、第 2 外部接続配線の一部を構成している複数の柱状導体 19 とが、いずれも容量形成部 20 および封止部 30 を貫通して形成されている。これにより、複数の支持導体 15 および柱状導体 19 が、容量形成部 20 から見て絶縁基板 10 側とは反対側に位置する封止部 30 の外面 30 a において露出して構成されることになる。

【0223】

さらに、外面 30 a 上には、当該外面 30 a において露出した複数の支持導体 15 の端面を覆うように、第 1 外部接続配線の一部を構成する複数の第 1 バンプ 16 が設けられている。同様にして、外面 30 a 上には、当該外面 30 a において露出した複数の柱状導体 19 の端面を覆うように、第 2 外部接続配線の一部を構成する複数の第 2 バンプ 17 が設けられている。

【0224】

図 30 は、本実施の形態に係るコンデンサの製造方法を示すフロー図であり、図 31 ないし図 35 は、それぞれ図 30 に示す製造フローの各ステップを説明するための模式断面図である。次に、これら図 30 ないし図 35 を参照して、上述した本実施の形態に係るコンデンサ 1 B を製造するための具体的な製造方法の一例について説明する。

【0225】

図 30 に示すように、コンデンサ 1 B の製造方法は、その大部分がコンデンサ 1 A の製造方法に準じている。そのため、以下においては、コンデンサ 1 B の製造方法のうち、コンデンサ 1 A の製造方法と内容が共通する工程についてはその説明を省略し、コンデンサ 1 A の製造方法と内容が異なる工程についてのみ説明することにする。

【0226】

図 30 に示すように、ステップ S7 においては、導電性ペースト層 21 p および樹脂ペースト層 21 c が絶縁基板上に積層されるが、その際、図 31 に示すように、積層された導電性ペースト層 21 p のうち、第 1 主面 10 a から最も離れて位置する層に含まれるバインダー 21 b の上澄み部分に対応する部分が、意図的に厚く形成されて設けられる。

【0227】

また、図 30 に示すように、ステップ S9 においては、支持導体が形成される。ここで

形成される支持導体 15 は、図 3 2 に示すように、ステップ S 7 において意図的に厚く形成された上記上澄み部分に対応する分だけ、その軸方向において意図的に長く形成されることになる。

【0228】

また、図 3 0 に示すように、ステップ S 15 B においては、ステップ S 15 において形成された膜状部の一部と、ステップ S 13 において形成された支持導体の先端部を覆う導電膜とが除去される。より具体的には、まず、容量形成部 20 から見て絶縁基板 10 側とは反対側に位置する部分の膜状部 19 a が選択的に除去され、次に、図 3 3 に示すように、複数の支持導体 15 の各々の一対の端部のうちの、容量形成部 20 から見て絶縁基板 10 側とは反対側に位置する端部を覆っている導電膜 23 が選択的に除去される。

10

【0229】

このような膜状部 19 a の除去は、たとえば、容量形成部 20 から見て絶縁基板 10 側とは反対側に位置する部分の膜状部 19 a のみをエッチング液に浸すことで当該部分の膜状部 19 a のみを除去する、いわゆるディップ工法等によって行なわれる。導電膜 23 の除去もまた、ディップ工法等によって同様に行なわれる。

【0230】

このようにして支持導体 15 の先端部を覆う導電膜 23 が除去されることにより、後述する支持導体 15 の先端部のグランド加工の際に、導電膜 23 が共にグランド加工されることで当該導電膜 23 の一部が意図せず支持導体 15 に接合され、これによって支持導体 15 と導電膜 23 との間で短絡が生じることを効果的に防止することができる。

20

【0231】

図 3 0 に示すように、ステップ S 16 においては、封止部が形成される。ここで形成される封止部 30 は、図 3 4 に示すように、ステップ S 9 において意図的に長く形成された支持導体 15 の先端部を覆うようにして形成される。

【0232】

また、図 3 0 に示すように、ステップ S 17 においては、グランド加工が施される。ここで行なわれるグランド加工は、絶縁基板 10 に対してだけでなく、封止部、支持導体、および柱状導体に対しても行なわれる。より具体的には、図 3 5 に示すように、容量形成部 20 が設けられた側とは反対側に位置する絶縁基板 10 の第 2 主面 10 b 側だけでなく、封止部 30 の外面 30 a 側、当該外面 30 a 側の支持導体 15 の端部、および当該外面 30 a 側の柱状導体 19 の端部が、平面切削されることでそれぞれ除去されることになる。これにより、支持導体 15 および柱状導体 19 の端面が、外面 30 a においてそれぞれ露出して構成されることになる。

30

【0233】

このようにして外面 30 a において露出した支持導体 15 の端面および柱状導体 19 の端面を覆うように、図 3 0 に示すステップ S 18 において、外面 30 a 上に第 1 バンプ 16 および第 2 バンプ 17 が形成される。

【0234】

以上において個別に説明した各ステップを含む全ステップ S 1 ～ S 19, S 15 B の工程を経ることにより、上述した実施の形態 2 に係るコンデンサ 1 B が製造されることになる。

40

【0235】

以上のように構成された本実施の形態に係るコンデンサ 1 B においては、上述した実施の形態 1 において説明した効果が得られるばかりでなく、容量形成部 20 の電氣的な引き出しが、おもて面（すなわち、外面 30 a）およびうら面（すなわち、絶縁基板 10 の第 2 主面 10 b）のいずれにおいても行なうことができ、これにより、おもて面あるいはうら面のいずれにおいても実装可能に構成されたコンデンサとすることができる。

【0236】

（実施の形態 3）

図 3 6 は、実施の形態 3 に係るコンデンサの模式断面図であり、図 3 7 は、本実施の形

50

態に係るコンデンサの製造方法を示すフロー図である。以下、これら図 3 6 および図 3 7 を参照して、本実施の形態に係るコンデンサ 1 C について説明する。

【0 2 3 7】

図 3 6 に示すように、本実施の形態に係るコンデンサ 1 C は、上述した実施の形態 1 に係るコンデンサ 1 A と比較した場合に、容量形成部が単層で構成されている点のみが相違している。

【0 2 3 8】

このように構成されたコンデンサ 1 C の製造方法は、図 3 7 に示すように、導電性ペースト層 2 1 p および樹脂ペースト層 2 1 c の積層工程を要しない点においてのみ、コンデンサ 1 A の製造方法と相違している。なお、これに伴い、コンデンサ 1 C の製造方法は、図 3 7 に示すように、図 8 に示すステップ S 7 およびステップ S 8（すなわち、導電性ペースト層上への樹脂ペースト層の塗布、ならびに、導電性ペースト層および樹脂ペースト層の積層）が行われず、また、図 3 7 に示すステップ S 1 1 C においては、図 8 に示すステップ S 1 1（すなわち、積層体および支持導体の焼成）とは異なり、導電性ペースト層および支持導体の焼成が行なわれる。

【0 2 3 9】

このように構成した場合にも、上述した実施の形態 1 に係るコンデンサ 1 A と同様に、第 2 ビア導体 1 4 が、内部導体 1 8 を介して、あるいは、内部導体 1 8 と共に柱状導体 1 9 を介して容量形成部 2 0 の導電膜 2 3 に接続されているため、第 2 外部接続配線の電流経路の断面積を大きくすることができ、また、第 1 ビア導体 1 3 が、複数の支持導体 1 5 を介して容量形成部 2 0 の金属多孔体 2 1 に接続されているため、第 1 外部接続配線の電流経路の断面積を大きくすることができる。したがって、上述した実施の形態 1 において説明した効果と同様の効果が得られることになり、金属多孔体 2 1 と誘電体膜 2 2 と導電膜 2 3 とからなる容量形成部 2 0 を備えてなるコンデンサにおいて、低 E S R 化が図られることになる。

【0 2 4 0】

なお、本実施の形態に係るコンデンサ 1 C に、上述した実施の形態 2 に係るコンデンサ 1 B において示した特徴的な構成（すなわち、おもて面およびうら面の両方が配線基板等に対する実装面とされている構成）が適用された場合には、上述した効果に加えて、容量形成部 2 0 の電氣的な引き出しが、おもて面（すなわち、外面 3 0 a）およびうら面（すなわち、絶縁基板 1 0 の第 2 主面 1 0 b）のいずれにおいても行なうことが可能になる。

【0 2 4 1】

（第 5 変形例）

図 3 8 は、第 5 変形例に係るコンデンサの模式断面図であり、図 3 9 は、図 3 8 に示す第 2 ビア導体の近傍を拡大した模式断面図である。以下、これら図 3 8 および図 3 9 を参照して、上述した実施の形態 3 に基づいた第 4 変形例に係るコンデンサ 1 C 1 について説明する。

【0 2 4 2】

図 3 8 に示すように、第 5 変形例に係るコンデンサ 1 C 1 は、上述した実施の形態 3 に係るコンデンサ 1 C と比較した場合に、支持導体 1 5 および柱状導体 1 9（図 3 6 参照）が設けられていない点において相違している。

【0 2 4 3】

すなわち、コンデンサ 1 C 1 においては、第 1 外部接続配線が、第 1 ビア導体 1 3 と第 1 バンプ 1 6 によって構成されており、第 2 外部接続配線が、第 2 ビア導体 1 4、第 2 バンプ 1 7、および内部導体 1 8 によって構成されている。

【0 2 4 4】

このように構成したコンデンサ 1 C 1 にあっては、第 1 ビア導体 1 3 が、その容量形成部 2 0 側の端部の少なくとも一部において容量形成部 2 0 の金属多孔体 2 1 に接合されることによって、当該金属多孔体 2 1 と電氣的に接続されている。

【0 2 4 5】

また、コンデンサ 1 C 1 にあっては、第 2 ビア導体 1 4 の側面が、絶縁基板 1 0 に設けられた複数の第 2 貫通孔 1 2 を規定する部分の絶縁基板 1 0 の表面を覆う内部導体 1 8 によって覆われており、第 2 ビア導体 1 4 の第 1 主面 1 0 a 側の端部は、容量形成部 2 0 を覆う内部導体 1 8 によって覆われている。これにより、第 2 ビア導体 1 4 は、内部導体 1 8 に接続されることになり、上述した第 2 外部接続配線は、当該第 2 ビア導体 1 4 および内部導体 1 8 を介して容量形成部 2 0 に接続されている。

【0246】

ここで、上述したように、作図の都合上、図 3 8 および図 3 9 においては、第 2 ビア導体 1 4 に接続する部分の内部導体 1 8 の厚さが、導電膜 2 3 の厚さと同等程度となっているが、実際には内部導体 1 8 の厚さは、導電膜 2 3 の厚さよりも相当程度に厚く構成されている（たとえば 3 倍以上とされている）。

10

【0247】

このように構成した場合には、第 2 ビア導体 1 4 が、内部導体 1 8 を介して容量形成部 2 0 の導電膜 2 3 に接続されているため、第 2 外部接続配線の電流経路の断面積を大きくすることができる。したがって、上述した実施の形態 3 において説明した効果に準じた効果が得られることになり、金属多孔体 2 1 と誘電体膜 2 2 と導電膜 2 3 とからなる容量形成部 2 0 を備えてなるコンデンサにおいて、低 E S R 化が図られることになる。

【0248】

なお、本変形例に係るコンデンサ 1 C 1 の製造方法は、コンデンサ 1 C の製造方法と比較した場合に、図 3 7 に示すステップ S 1 0（すなわち、柱状導体用孔の形成）と、ステップ S 1 5 における柱状導体の形成とが行なわれず、また、ステップ S 1 5 における第 2 ビア導体の形成が、ステップ S 1 7（すなわち、グランド加工）の次に行なわれる点等において、その製造方法が相違している。このようにステップ S 1 5 における第 2 ビア導体の形成をステップ S 1 7 の次に行なうことにより、第 2 ビア導体 1 4 を、絶縁基板 1 0 の第 2 主面 1 0 b 側から形成することができる。

20

【0249】

（その他の形態等）

上述した本発明の実施の形態およびその変形例において示した各部の形状や構成、大きさ、数、材質等は、本発明の趣旨を逸脱しない限りにおいて種々変更が可能である。

【0250】

30

また、上述した本発明の実施の形態およびその変形例において示した特徴的な構成は、本発明の趣旨に照らして許容される範囲で当然に相互に組み合わせることが可能である。

【0251】

このように、今回開示した上記実施の形態およびその変形例はすべての点で例示であって、制限的なものではない。本発明の技術的範囲は請求の範囲によって画定され、また請求の範囲の記載と均等の意味および範囲内でのすべての変更を含むものである。

【符号の説明】

【0252】

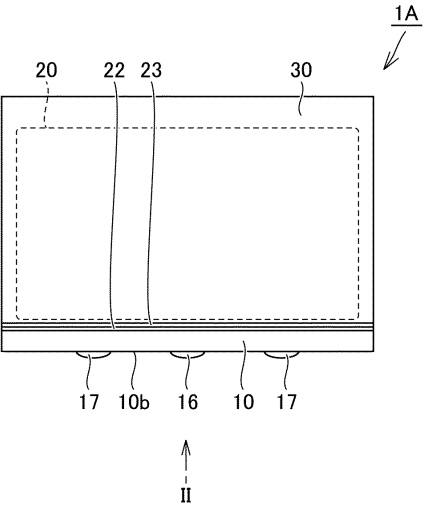
1 A ~ 1 C, 1 A 1 ~ 1 A 4, 1 C 1, 1 A' コンデンサ、1 0 絶縁基板、1 0 a 第 1 主面、1 0 b 第 2 主面、1 1 第 1 貫通孔、1 2 第 2 貫通孔、1 3 第 1 ビア導体、1 4 第 2 ビア導体、1 5, 1 5 a 支持導体、1 5 h 支持導体用孔、1 6 第 1 バンプ、1 7 第 2 バンプ、1 8 内部導体、1 9 柱状導体、1 9 a 膜状部、1 9 h 柱状導体用孔、2 0 容量形成部、2 0 a 第 1 容量形成部、2 0 b 第 2 容量形成部、2 0 c 第 3 容量形成部、2 1 金属多孔体、2 1 a 金属粒子、2 1 b バインダー、2 1 c 樹脂ペースト層、2 1 p 導電性ペースト層、2 2 誘電体膜、2 3 導電膜、3 0 封止部、3 0 a 外面、4 0 耐湿保護膜、5 0 側方封止部。

40

【図面】

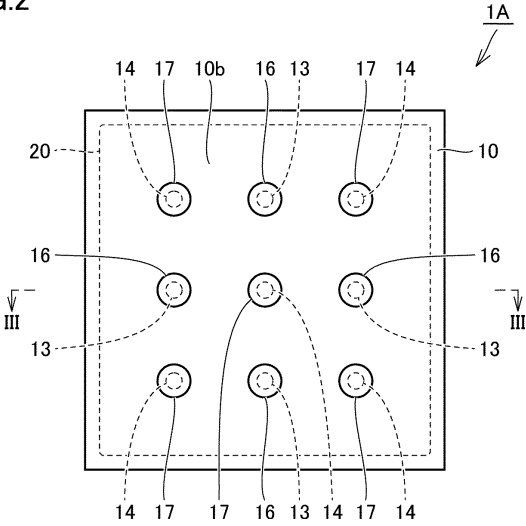
【図 1】

FIG.1



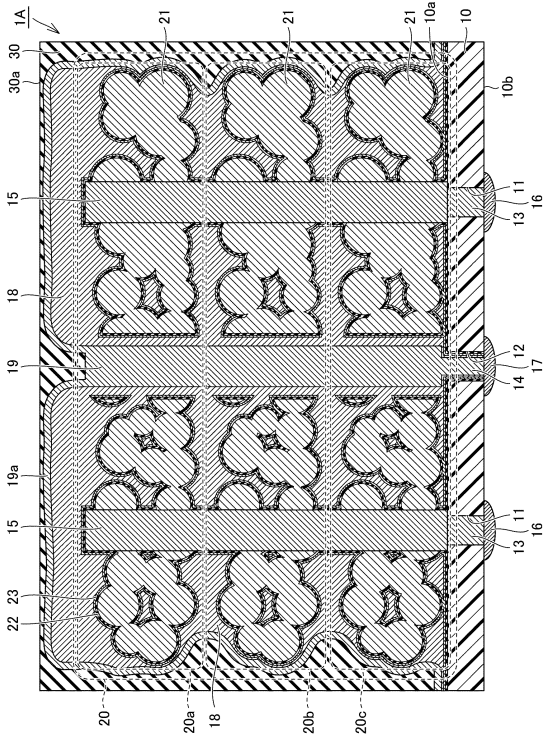
【図 2】

FIG.2



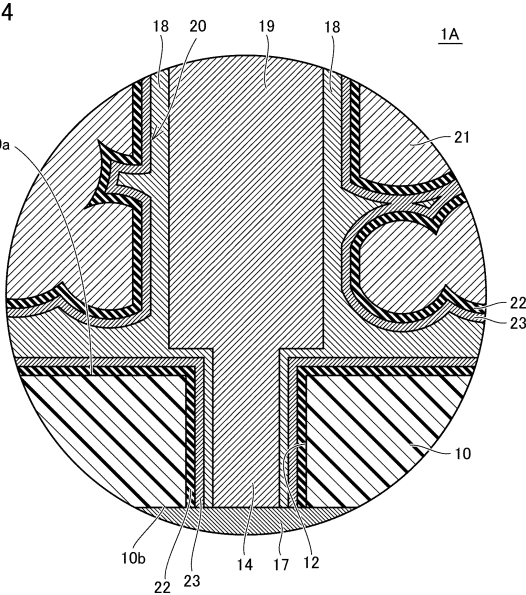
【図 3】

FIG.3



【図 4】

FIG.4



10

20

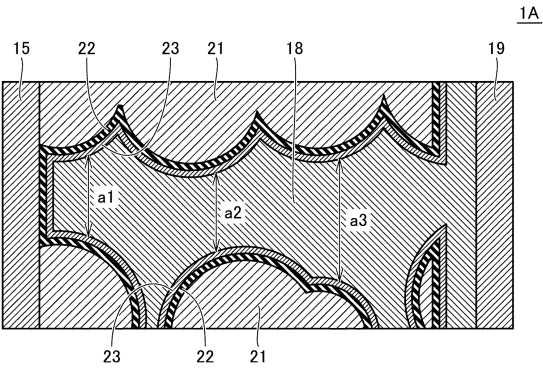
30

40

50

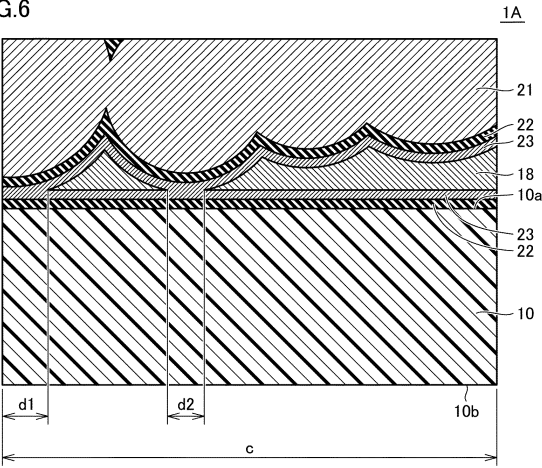
【図 5】

FIG.5



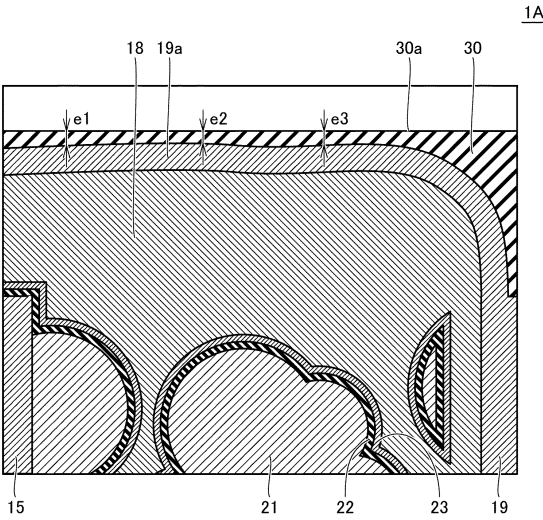
【図 6】

FIG.6



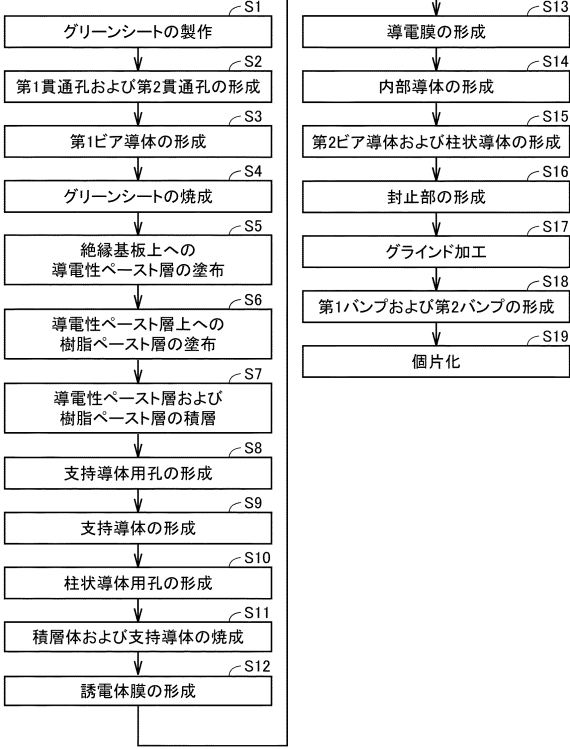
【図 7】

FIG.7



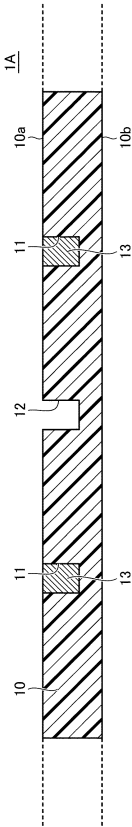
【図 8】

FIG.8



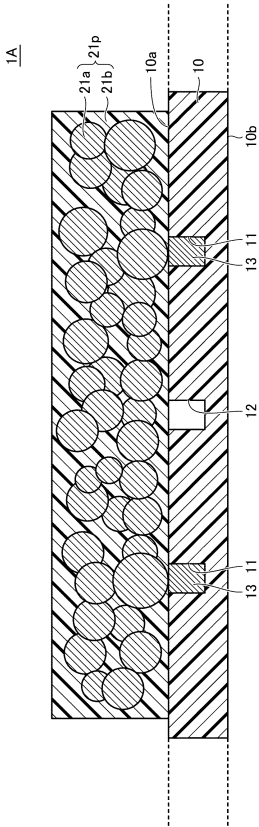
【図 9】

FIG.9



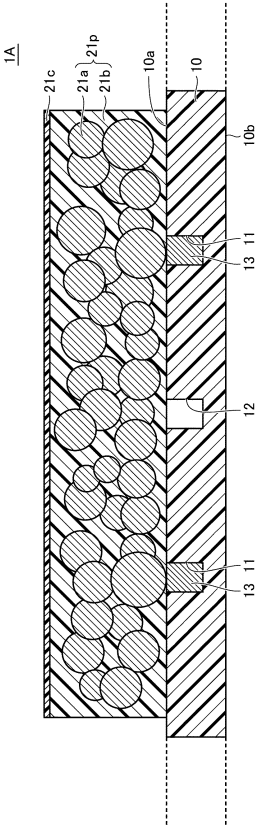
【図 10】

FIG.10



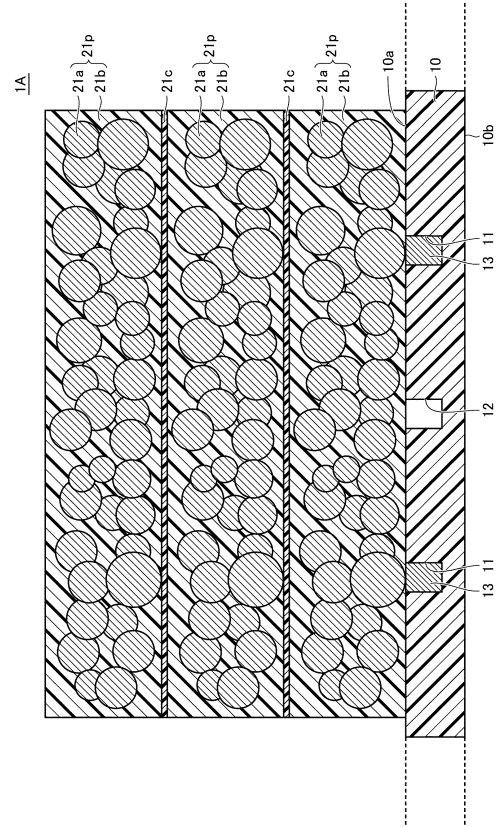
【図 11】

FIG.11



【図 12】

FIG.12



10

20

30

40

50

【図 13】

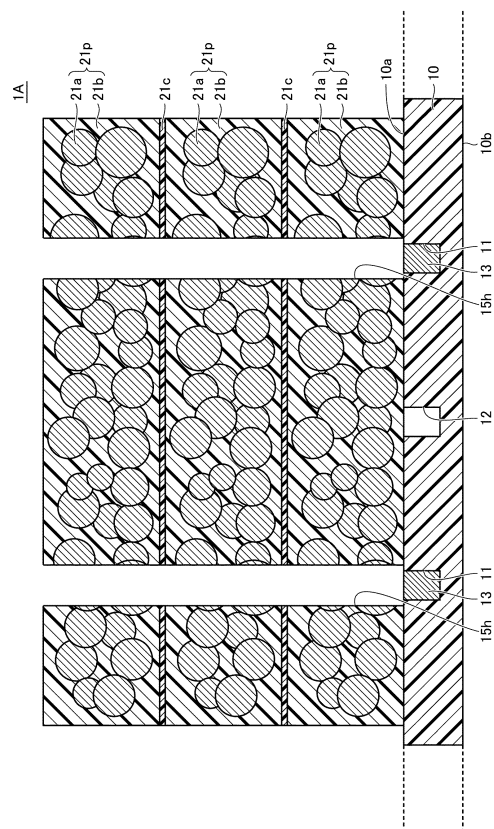


FIG.13

【図 14】

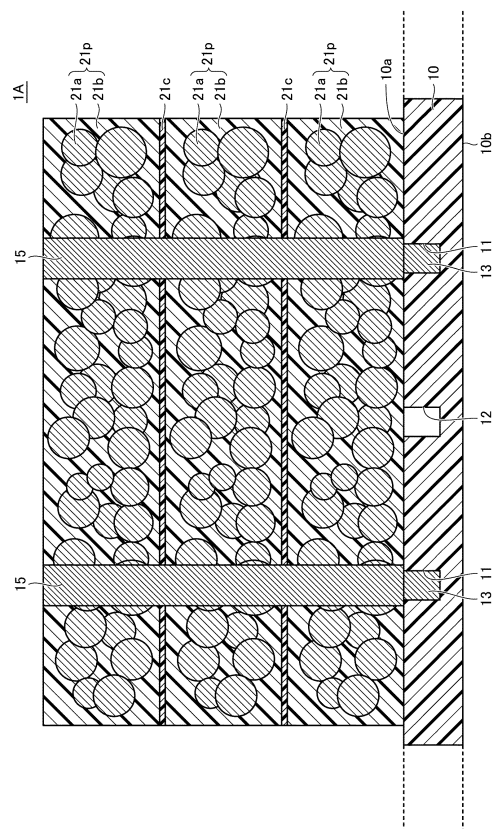


FIG.14

【図 15】

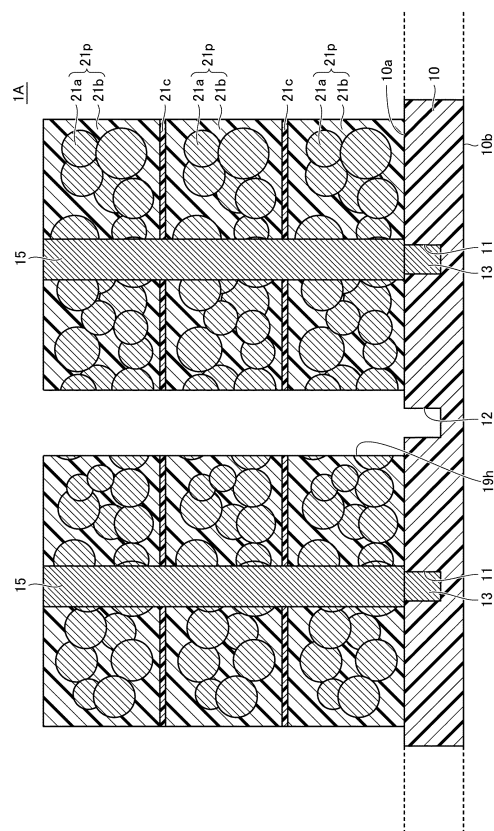


FIG.15

【図 16】

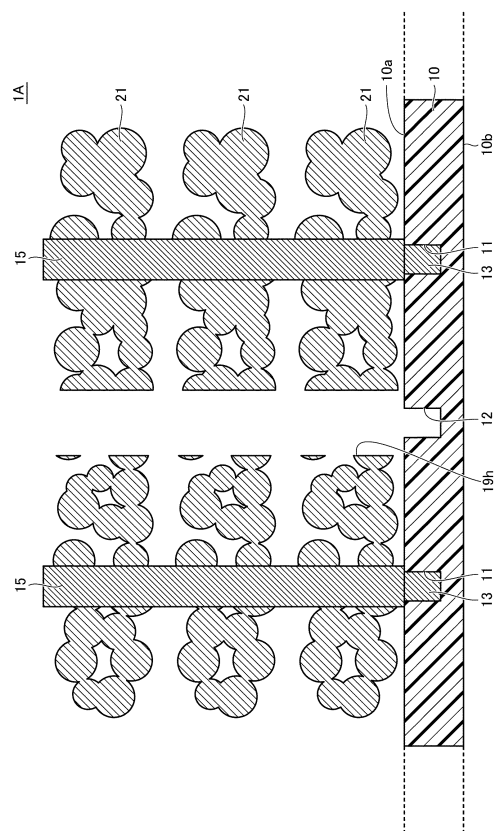


FIG. 16

10

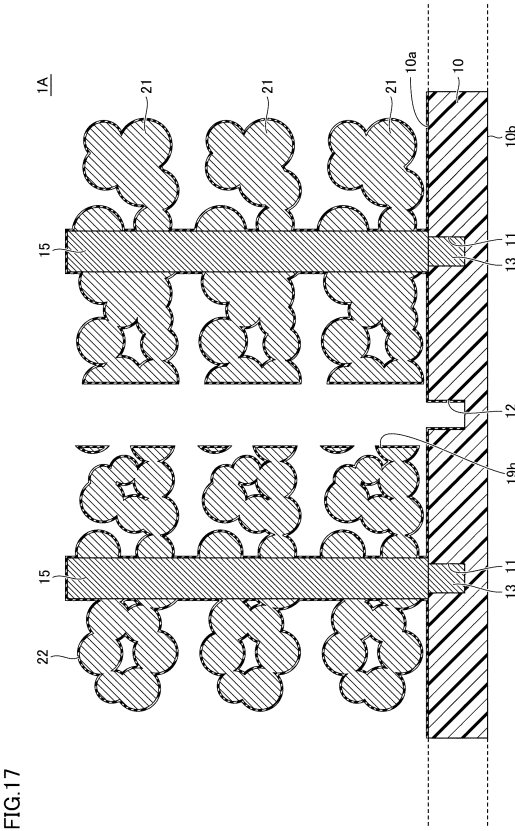
20

30

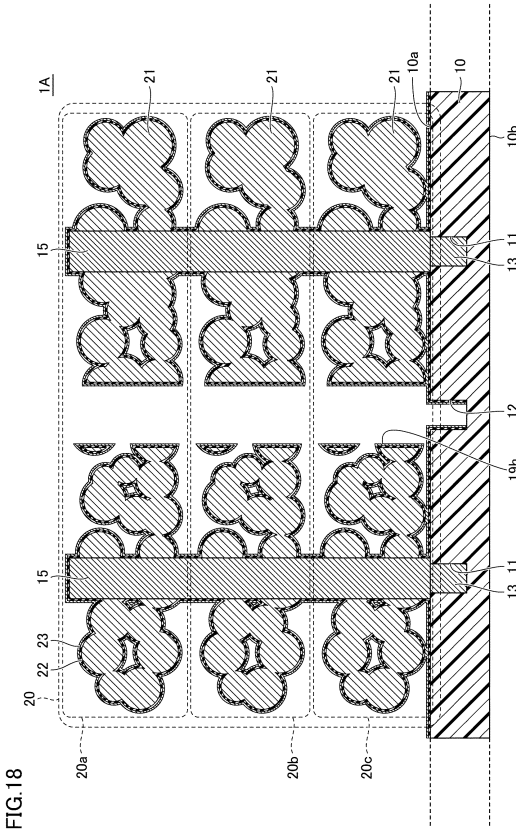
40

50

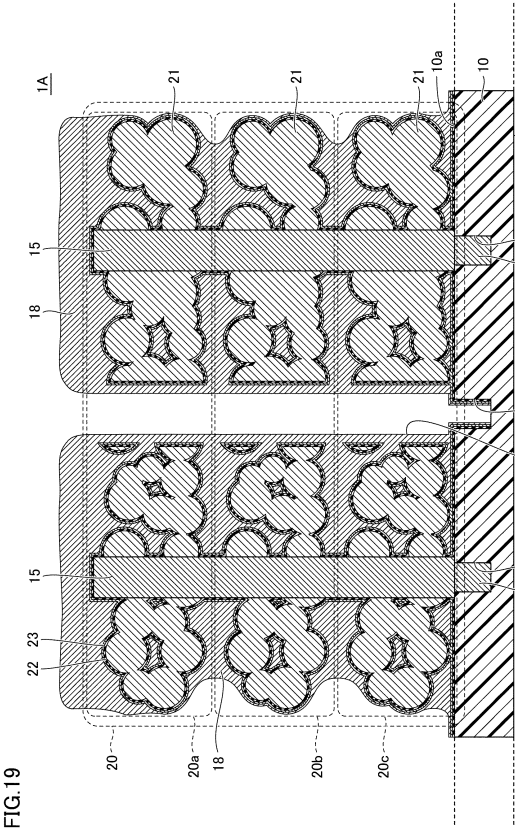
【図 1 7】



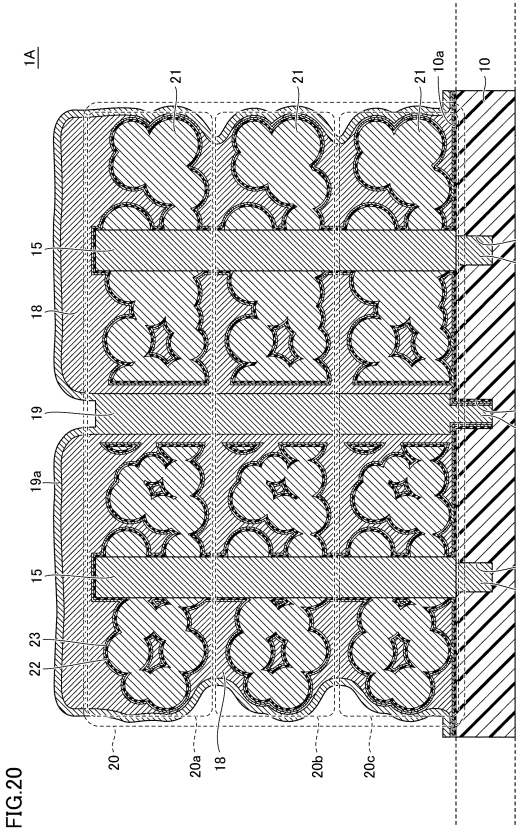
【図 1 8】



【図 1 9】



【図 2 0】



10

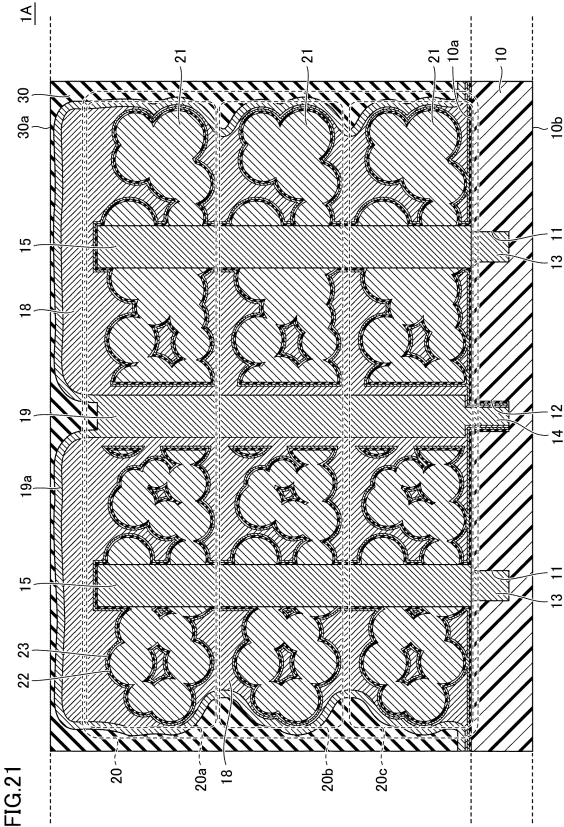
20

30

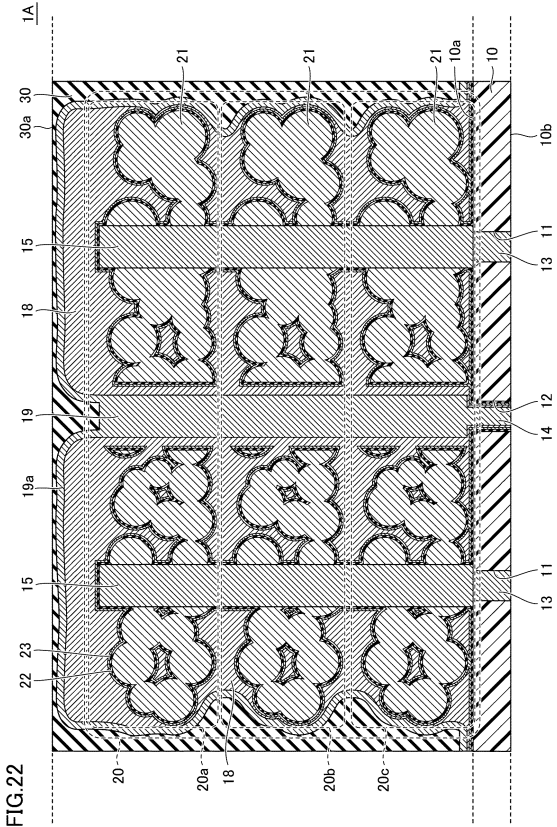
40

50

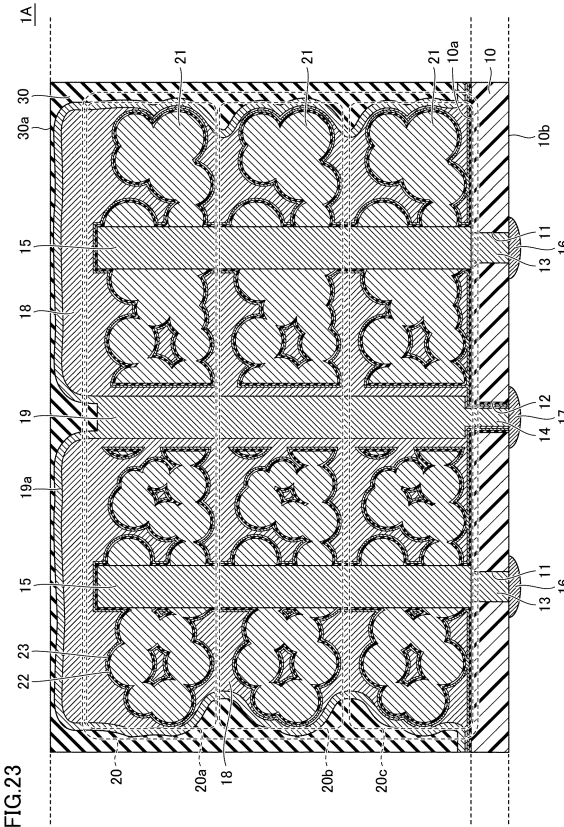
【図 2 1】



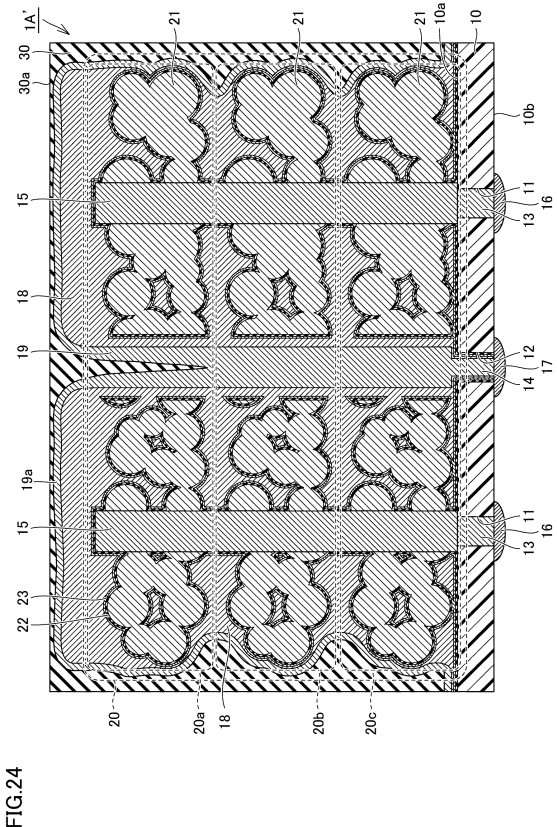
【図 2 2】



【図 2 3】



【図 2 4】



10

20

30

40

50

【図 2 5】

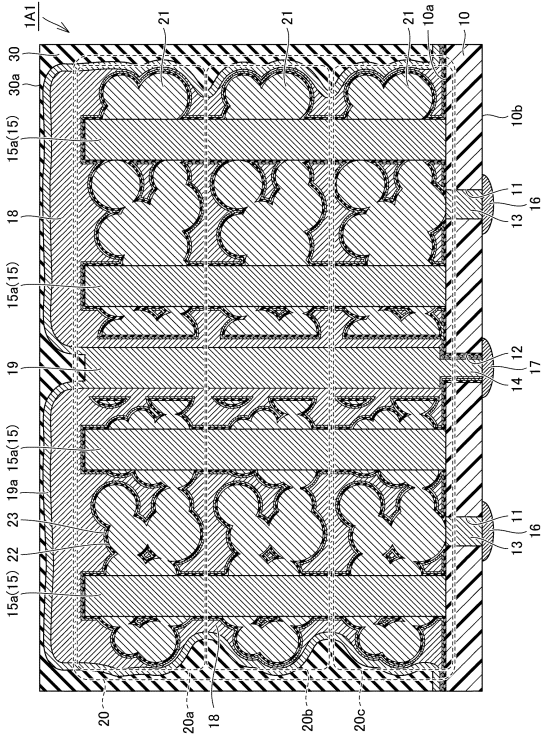


FIG.25

【図 2 6】

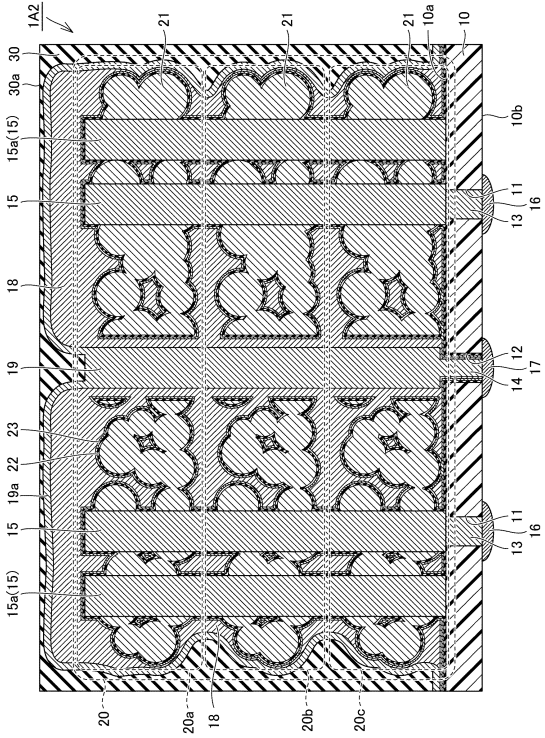


FIG.26

【図 2 7】

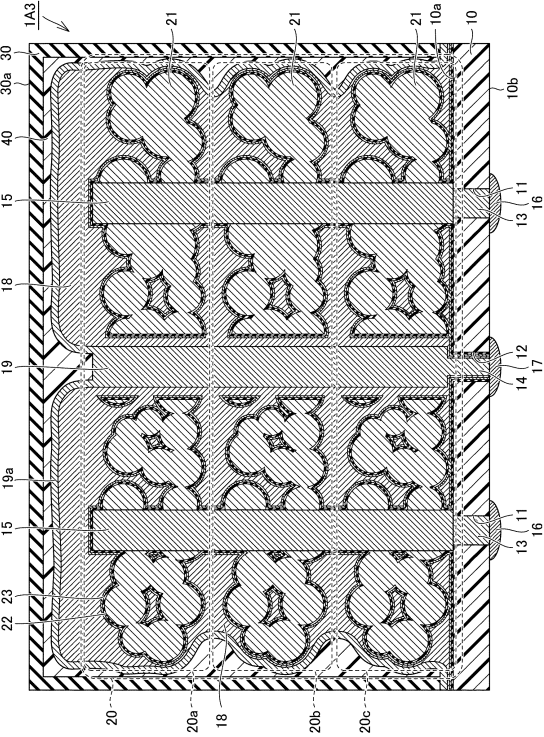


FIG.27

【図 2 8】

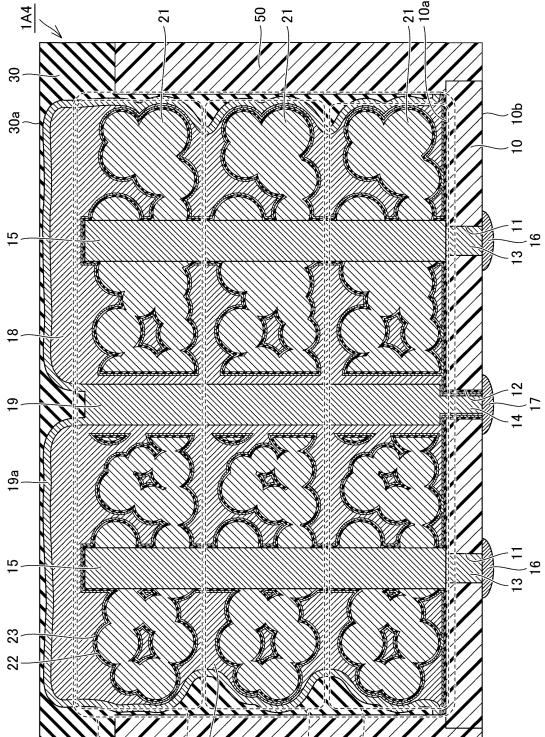


FIG.28

10

20

30

40

50

【図 29】

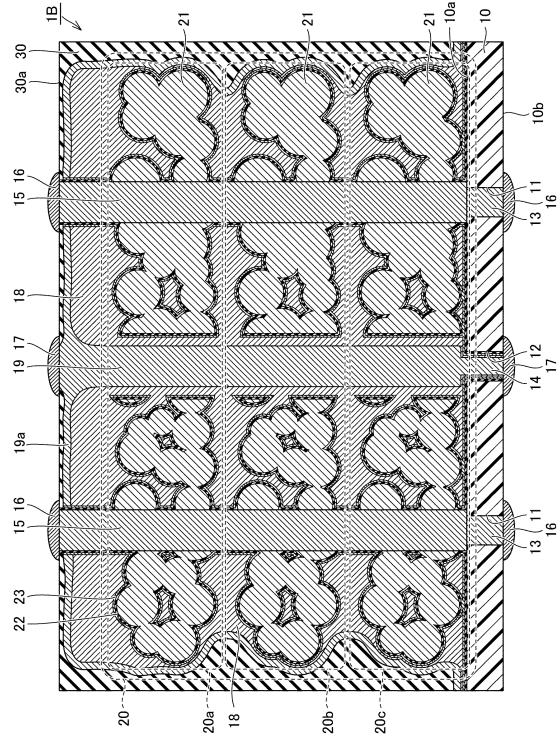
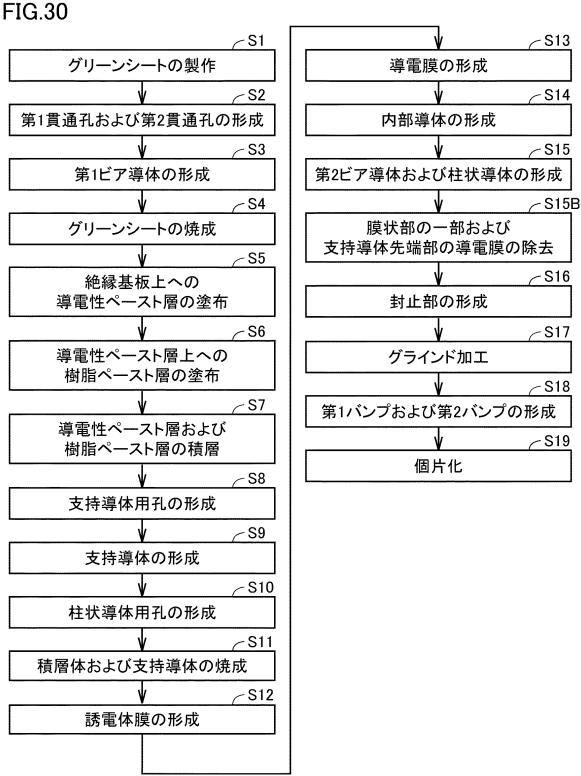


FIG.29

【図 30】



【図 31】

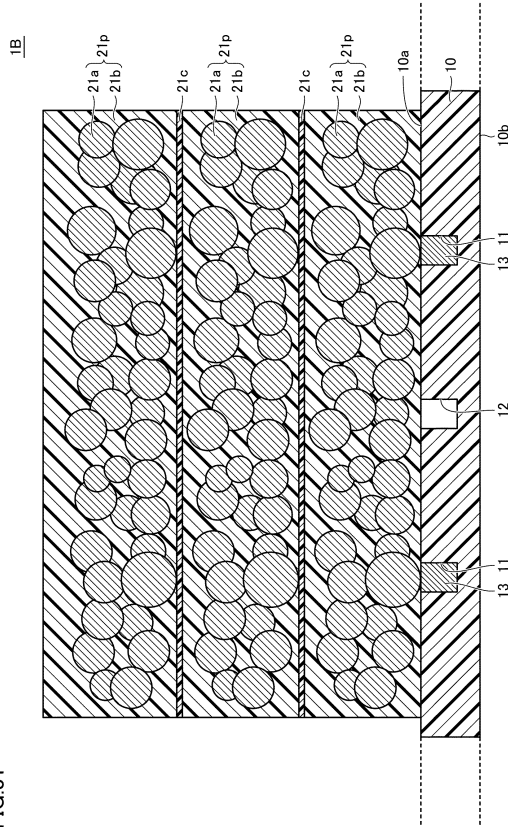


FIG.31

【図 32】

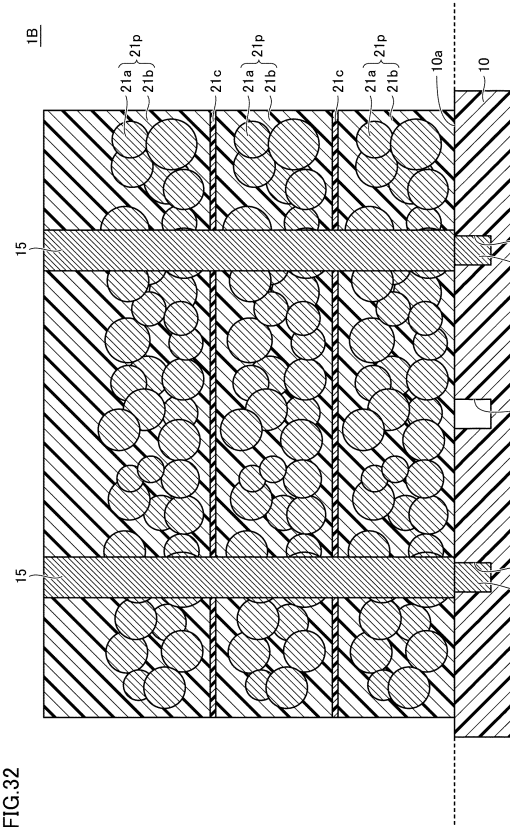


FIG.32

10

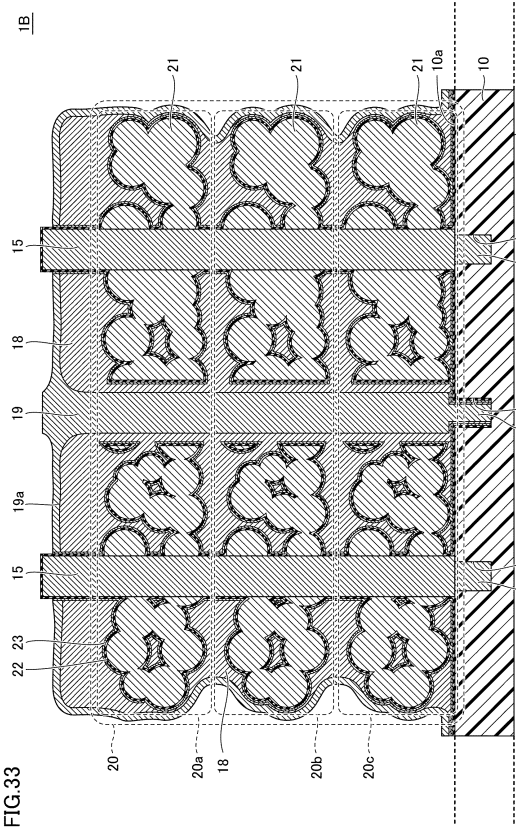
20

30

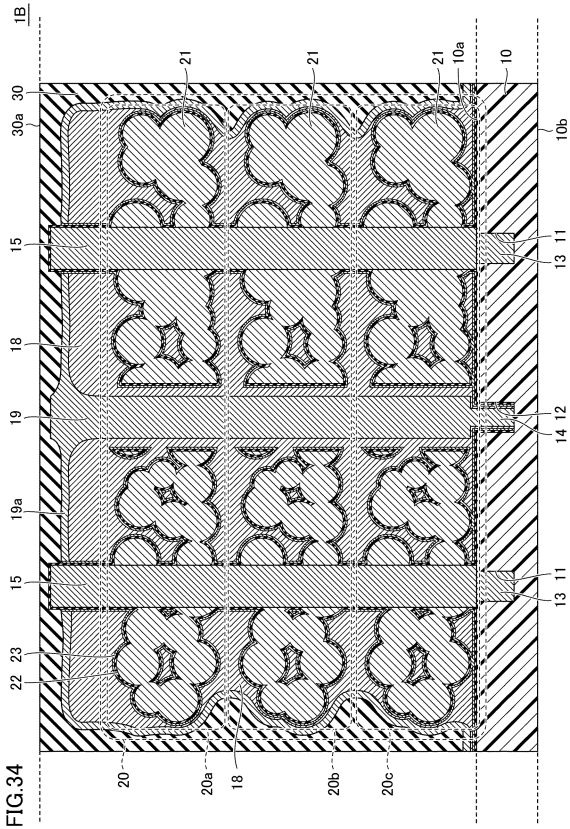
40

50

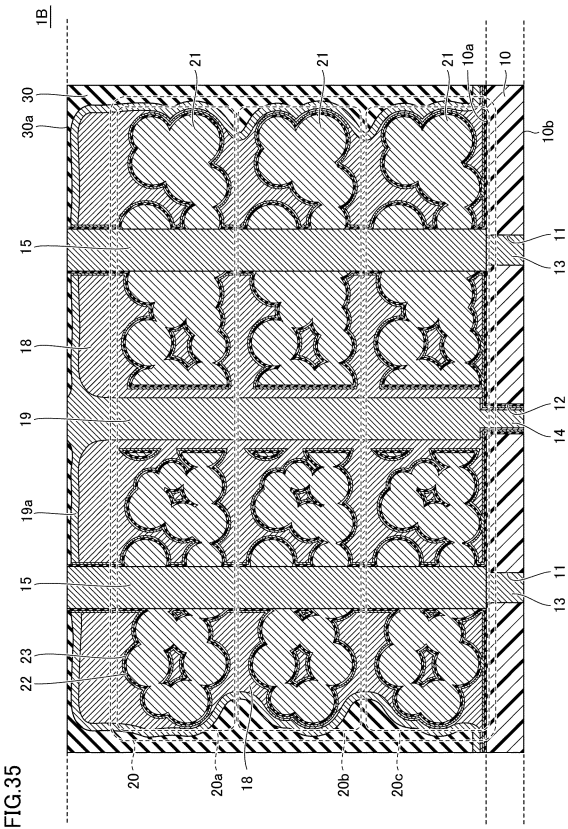
【図 3 3】



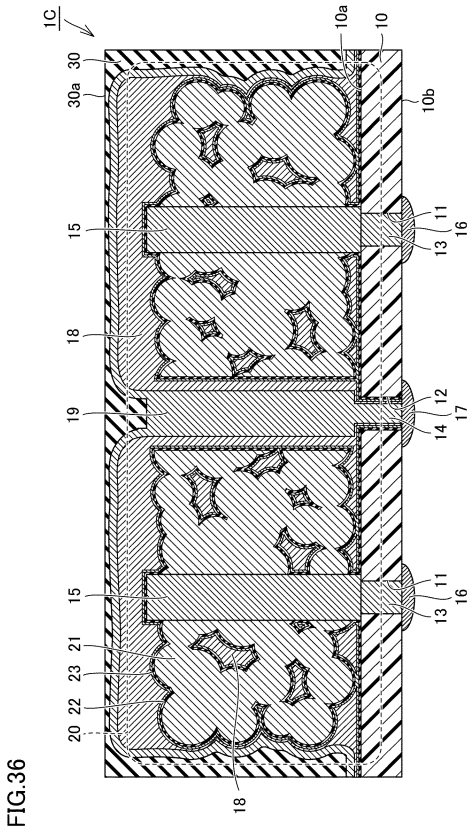
【図 3 4】



【図 3 5】



【図 3 6】



10

20

30

40

50

フロントページの続き

- (56)参考文献 国際公開第 2 0 2 1 / 1 9 3 6 1 6 (WO, A 1)
 国際公開第 2 0 1 8 / 0 9 2 7 2 2 (WO, A 1)
- (58)調査した分野 (Int.Cl., D B名)
- H 0 1 G 4 / 3 3
 H 0 1 G 4 / 3 0
 H 0 1 G 4 / 2 2 8 - 4 / 2 5 2