



⑫ **FASCICULE DE LA DEMANDE** A3 ⑪

608 329 G

- ⑳ Numéro de la demande: 6559/76
- ㉑ Additionnel à:
- ㉒ Demande scindée de:
- ㉓ Date de dépôt: 25. 05. 1976
- ㉔ Priorité:

- ㉕ Demande publiée le: } 15. 01. 1979
- ㉖ Fascicule de la demande }
publié le:

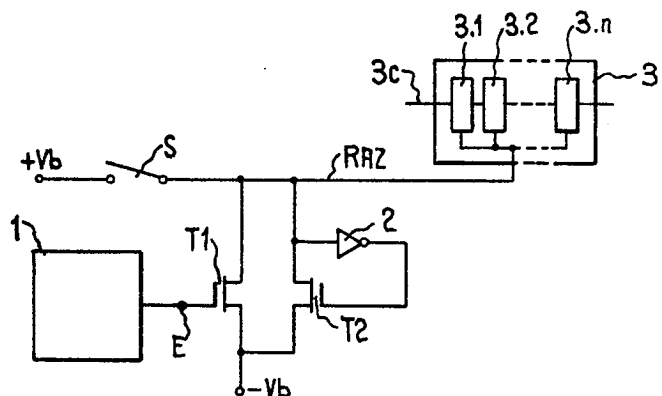
- ㉗ Requérant: Ebauches S.A., Neuchâtel

- ㉘ Mandataire: Ammann Patentanwälte AG Bern, Bern
- ㉙ Inventeur: Igor Scherrer, Colombier/NE, et Jean-Claude Berney, Lausanne

- ㉚ Rapport de recherche au verso

⑤④ **Montre électronique**

⑤⑦ Un circuit permet d'arrêter la montre, en vue de son stockage, dans un état de consommation minimale. Il comprend un interrupteur (S) connecté entre un pôle (+Vb) de l'alimentation et la ligne commune (RAZ), et deux transistors (T1, T2) connectés entre le deuxième pôle (-Vb) de l'alimentation et la ligne commune (RAZ). Le premier transistor (T1) est rendu périodiquement conducteur par des impulsions qu'il reçoit d'un générateur (1). Lorsque l'interrupteur (S) est fermé, une partie des flip-flops du diviseur de fréquence (3) est mise à zéro, dans un état de consommation minimale, et le deuxième transistor (T2) est bloqué.





RAPPORT DE RECHERCHE RECHERCHENBERICHT

Demande de brevet No.:
Patentgesuch Nr.:

6559/76

I.I.B. Nr.:

HO 12 108

Documents considérés comme pertinents Einschlägige Dokumente		
Catégorie Kategorie	Citation du document avec indication, en cas de besoin, des parties pertinentes. Kennzeichnung des Dokuments, mit Angabe, soweit erforderlich, der massgeblichen Teile	Revendications con- cernées Betrifft Anspruch Nr.
	<p><u>US-A-3 830 052</u> (R.G.DANIELS et al)</p> <p>* Colonne 5, lignes 18 - 57; figures *</p>	I
<p>Domaines techniques recherchés Recherchierte Sachgebiete (INT. CL.2)</p>		
<p>Catégorie des documents cités Kategorie der genannten Dokumente: X: particulièrement pertinent von besonderer Bedeutung A: arrière-plan technologique technologischer Hintergrund O: divulgation non-écrite nichtschriftliche Offenbarung P: document intercalaire Zwischenliteratur T: théorie ou principe à la base de l'invention der Erfindung zugrunde liegende Theorien oder Grundsätze E: demande faisant interférence kollidierende Anmeldung L: document cité pour d'autres raisons aus andern Gründen angeführtes Dokument &: membre de la même famille, document correspondant Mitglied der gleichen Patentfamilie; übereinstimmendes Dokument</p>		
<p>Etendue de la recherche/Umfang der Recherche</p>		
<p>Revendications ayant fait l'objet de recherches Recherchierte Patentansprüche:</p> <p>Revendications n'ayant pas fait l'objet de recherches Nicht recherchierte Patentansprüche: Raison: Grund:</p>		
<p>Date d'achèvement de la recherche/Abschlussdatum der Recherche</p> <p>31-1-1977</p>		<p>Examinateur I.I.B./I.I.B. Prüfer</p> <p>EXELMANS/BRULEZ</p>

REVENDEICATIONS

1. Montre électronique munie d'un circuit permettant de l'arrêter dans un état de consommation minimale, ladite montre comprenant en outre une source d'alimentation électrique, un oscillateur à quartz et un diviseur de fréquence composé de flip-flops dont une partie au moins peut être mise dans un état déterminé par un signal appliqué sur une ligne commune auxdits flip-flops, caractérisée en ce que le circuit comprend, d'une part, un interrupteur (S) dont l'une des bornes est reliée au premier pôle de l'alimentation et l'autre borne à la ligne commune (RAZ), et, d'autre part, un premier (T1) et un deuxième (T2) transistor MOS ayant leurs sources reliées au second pôle de l'alimentation et leurs drains à la ligne commune (RAZ), la porte du premier (T1) de ces transistors étant reliée à la sortie d'un générateur (1) autonome délivrant des impulsions de faible rapport cyclique, et la porte du deuxième (T2) de ces transistors étant reliée à la ligne commune (RAZ) par l'intermédiaire d'un inverseur (2).

2. Montre selon la revendication 1, caractérisée en ce que ledit générateur autonome comprend au moins un circuit inverseur formé par un troisième (T3) et un quatrième (T4) transistor MOS dont les sources sont reliées, respectivement, aux pôles positif et négatif de la source d'alimentation, et par un cinquième (T3') et un sixième (T4') transistor MOS dont les drains sont reliés entre eux, les sources sont reliées, respectivement, aux drains desdits troisième et quatrième transistors et les portes entre elles et à la sortie dudit oscillateur.

3. Montre selon la revendication 1, caractérisée en ce qu'un septième (T8) et un huitième (T9) transistor MOS ont leurs sources et leurs drains reliés respectivement aux sources et aux drains desdits troisième et quatrième transistors et leurs portes reliées l'une directement, l'autre par l'intermédiaire d'un inverseur (T10), à ladite ligne commune, et en ce que l'entrée de comptage (3c) du diviseur de fréquence (3) est reliée à la sortie (E) du générateur autonome (1).

La présente invention concerne une montre électronique munie d'un circuit permettant de l'arrêter dans un état de consommation minimale, montre comprenant en outre une source d'alimentation électrique, un oscillateur à quartz et un diviseur de fréquence composé de flip-flops dont une partie au moins peut être mise dans un état déterminé par un signal appliqué sur une ligne commune auxdits flip-flops.

Une montre électronique doit pouvoir être arrêtée pour permettre sa remise à l'heure ou son stockage. Dans ce dernier cas, on laisse en général l'oscillateur fonctionner, pour des raisons de vieillissement, mais on fait en sorte de réduire la consommation du reste du circuit à une valeur aussi faible que possible, pour ne pas user la pile inutilement.

Ce résultat peut être obtenu, par exemple, en branchant simplement un interrupteur en série entre la source d'alimentation et les circuits que l'on veut arrêter, mais cette solution impose l'emploi d'un contact de très bonne qualité, pour qu'il n'introduise pas de perturbations dans le fonctionnement de la montre lorsqu'il est fermé, et qu'il ne laisse pas passer un courant de fuite trop important lorsqu'il est ouvert. D'autre part, au moment où on le ferme pour remettre la montre en marche, on ne sait pas dans quel état se mettent les flip-flops du diviseur de fréquence si l'on n'a pas prévu un circuit qui les remette à zéro; il s'ensuit que le temps qui s'écoule entre la fermeture du contact et l'apparition de la première impulsion à la sortie du diviseur est aléatoire.

On peut également bloquer dans un état déterminé, ou état de repos, tout ou partie des circuits de la montre, en particulier les flip-flops de la chaîne de division, en appliquant un signal déter-

miné sur une de leurs entrées prévue à cet effet, toutes ces entrées étant réunies par une ligne commune.

L'application de ce signal sur cette ligne commune peut également se faire de diverses manières:

On peut utiliser un interrupteur pour appliquer le potentiel voulu sur la ligne commune, et une résistance pour maintenir un autre potentiel lorsque l'interrupteur est ouvert; mais cette résistance doit être très élevée, pour limiter la consommation lorsque le contact est fermé, et suffisamment faible pour fixer avec sécurité le potentiel de la ligne commune lorsque le contact est ouvert, même si ce dernier présente une résistance de fuite due, par exemple, à l'humidité. Cette résistance est en outre difficile à intégrer si sa valeur est élevée.

On peut également, comme la fig. 1 le montre, utiliser un contact commutateur associé à un circuit formé de deux inverseurs. Cette solution est intéressante du point de vue électrique, mais mécaniquement plus complexe et délicate à réaliser que celles qui font appel à un contact simple.

Le but de l'invention est de réaliser un circuit apte à appliquer sur la ligne commune les potentiels voulus, avec une grande sécurité, une exécution mécanique simple et une consommation de courant pratiquement nulle en position de stockage.

La montre selon l'invention est caractérisée en ce que le circuit comprend, d'une part, un interrupteur dont une des bornes est reliée au premier pôle de l'alimentation et l'autre borne à la ligne commune, et, d'autre part, un premier et un deuxième transistor MOS ayant leurs sources reliées au second pôle de l'alimentation et leurs drains reliés à la ligne commune, la porte du premier de ces transistors étant reliée à la sortie d'un générateur autonome délivrant des impulsions de faible rapport cyclique, et la porte du deuxième de ces transistors étant reliée à la ligne commune par l'intermédiaire d'un inverseur.

L'invention va être décrite ci-après à l'aide du dessin où:

la fig. 1 montre une forme d'exécution connue à laquelle il a déjà été fait allusion,

la fig. 2 montre un schéma général partiel du circuit faisant partie de la montre selon l'invention,

la fig. 3 montre le schéma d'un générateur connu utilisable dans l'invention,

la fig. 4 montre le schéma d'un générateur amélioré, et

la fig. 5 montre le schéma détaillé d'une forme d'exécution d'un circuit selon l'invention.

La fig. 2 montre un interrupteur S, susceptible d'être actionné par un bouton-poussoir, par la tige de remise à l'heure ou par tout autre moyen. Cet interrupteur est branché entre le pôle positif + Vb de la source d'alimentation et la ligne de remise à zéro (RAZ) commune aux flip-flops 3. 1 à 3. n du diviseur de fréquence 3. Deux transistors MOS T1 et T2 ont leurs sources reliées au pôle négatif - Vb de l'alimentation, et leurs drains reliés à la ligne RAZ. La porte du transistor T1 est reliée à la sortie d'un générateur d'impulsions 1, qui sera décrit plus bas, et qui délivre des impulsions positives dont le rapport entre la durée et la période, c'est-à-dire le rapport cyclique, est faible. La porte du transistor T2 est reliée à la sortie d'un inverseur 2 dont l'entrée est, elle-même, reliée à la ligne RAZ.

Lorsque l'interrupteur S est fermé, la ligne RAZ est au potentiel du pôle positif de l'alimentation, ce qui maintient à zéro les flip-flops 3. 1 à 3. n du diviseur de fréquence 3; la sortie de l'inverseur 2 est au potentiel du pôle négatif de l'alimentation, ce qui bloque le transistor T2: le transistor T1 est également bloqué, sauf pendant la durée des impulsions délivrées par le générateur 1. On voit donc que, dans cet état, qui est l'état de stockage de la montre, la consommation du circuit est réduite à celle du transistor T1, pendant les brefs instants où il est conducteur, et à celle du générateur qui, comme on le montrera ci-dessous, est également très faible. On peut noter que la résistance interne du transistor T1, qui limite sa consommation, peut être rendue assez élevée par un choix judicieux de ses dimensions.

La première impulsion issue du générateur 1 après l'ouverture du contact S rend le transistor T1 conducteur; la ligne RAZ passe donc au potentiel du pôle négatif de l'alimentation, ce qui provoque également la conduction du transistor T2, par l'intermédiaire de l'inverseur 2; la résistance interne de ce transistor étant faible, contrairement à celle du transistor T1, le potentiel de la ligne RAZ est maintenu de manière sûre à $-V_b$, même en présence de parasites ou d'une résistance de fuite en parallèle avec l'interrupteur S.

Un exemple connu de générateur consommant peu de courant est montré à la fig. 3. Il comporte un transistor MOS T7 dont le drain est relié au pôle positif de l'alimentation par deux résistances en série, R1 et R2, R1 pouvant d'ailleurs être la résistance interne de T7. Il comporte en outre un premier inverseur formé des transistors MOS T3 et T4, et dont l'entrée est reliée au point de liaison des résistances R1 et R2. La sortie de ce premier inverseur attaque l'entrée d'un second inverseur, formé des transistors MOS T5 et T6, et dont la sortie est reliée à la porte du transistor T7. Un condensateur de rétro-action C1 est branché entre la sortie du second inverseur et l'entrée du premier. La sortie du générateur est constituée par la sortie du second inverseur.

Le fonctionnement d'un tel générateur est connu, il ne sera pas décrit plus avant, sinon pour rappeler que le rapport cyclique des impulsions qu'il délivre est donné par le rapport des résistances R1 et R2, et leur période par le produit R2 . C1. Ces deux valeurs ne sont d'ailleurs pas critiques dans cette application; on choisira une période de 1 ms environ et un rapport cyclique de 5% environ.

Le générateur tel qu'il est représenté a cependant un inconvénient: la variation de potentiel au point A est faible et lente. Il s'ensuit que l'inverseur formé des transistors T3 et T4 commute relativement lentement, et que ces transistors sont simultanément conducteurs pendant un temps assez long, ce qui accroît la consommation d'une manière inadmissible.

Pour remédier à ce défaut, on peut introduire, comme on le

voit sur la fig. 4, dans la branche où circule le courant Id, un commutateur supplémentaire formé des transistors T3' et T4'. Ce commutateur est attaqué à son entrée F par un signal à transitions rapides, issu, par exemple, de l'oscillateur à quartz. Le courant Id est alors parfaitement bloqué, car le temps pendant lequel T3' et T4' sont simultanément conducteurs est très court. La période des impulsions fournies par le générateur est allongée par cette adjonction, mais cela n'a aucune importance.

Le circuit dont le schéma est représenté à la fig. 5 permet encore de diminuer la consommation de la montre en position de stockage (interrupteur S fermé). Le transistor T8 et le transistor T3 ont leurs sources et leurs drains reliés entre eux ainsi que les transistors T9 et T4. Le transistor T10 a sa source reliée à la borne $+V_b$, tandis que son drain est relié, à travers la résistance R3, à la borne $-V_b$ de l'alimentation. Les transistors T8 et T10 sont commandés par le signal destiné à la ligne commune RAZ alors que la porte du transistor T9 est commandée par le potentiel apparaissant sur le drain du transistor T10. La sortie du générateur est d'autre part reliée à l'entrée de comptage 3c du diviseur de fréquence 3.

Lorsque l'interrupteur S est ouvert (fonctionnement normal), les transistors T8 à T10 sont saturés, ce qui bloque les transistors T3 et T4; le générateur se comporte alors comme deux inverseurs en série et le signal issu de l'oscillateur à quartz présent à l'entrée F se retrouve à la sortie E. Lorsque l'interrupteur S est fermé (position de stockage ou de remise à l'heure), les transistors T8 à T10 sont bloqués, et le générateur délivre ses impulsions courtes, avec sa fréquence propre. La consommation de l'entrée du diviseur de fréquence due à ce signal est alors négligeable.

Comme nous l'avons déjà écrit, la résistance R1 représente la résistance interne du transistor T7 dans son état conducteur.

En outre, dans la pratique, les résistances R2 et R3 seraient remplacées par des transistors branchés de manière à former des sources de courant. Elles n'auraient donc pas à être intégrées comme telles.

FIG.1

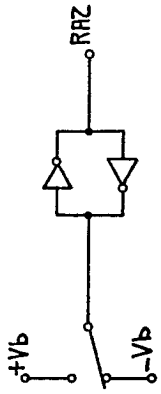


FIG.2

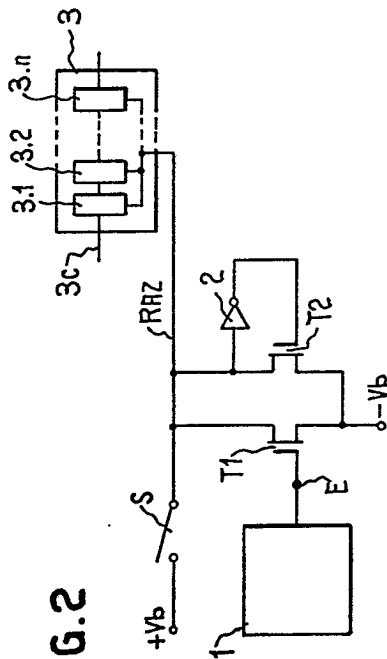


FIG.4

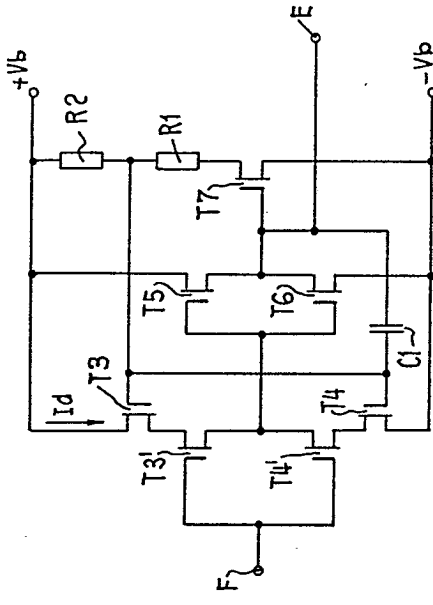


FIG.3

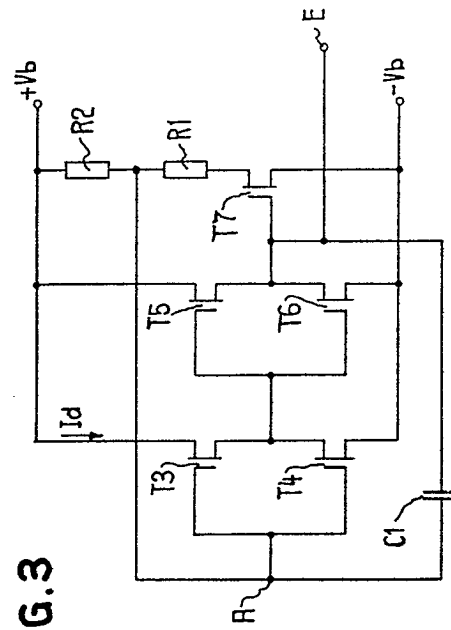


FIG.5

