

19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

11) N° de publication : **2 932 012**
(à n'utiliser que pour les
commandes de reproduction)

21) N° d'enregistrement national : **08 53620**

51) Int Cl⁸ : **H 01 L 39/24** (2006.01), **H 01 L 39/12**, **39/22**

12)

DEMANDE DE BREVET D'INVENTION

A1

22) Date de dépôt : 02.06.08.

30) Priorité :

43) Date de mise à la disposition du public de la demande : 04.12.09 Bulletin 09/49.

56) Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

60) Références à d'autres documents nationaux apparentés :

71) Demandeur(s) : *CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE - CNRS Etablissement public à caractère industriel et commercial — FR et ENSICAEN — FR.*

72) Inventeur(s) : *GOUPIL CHRISTOPHE, PAUTRAT ALAIN, SIMON CHARLES et MATHIEU PATRICE.*

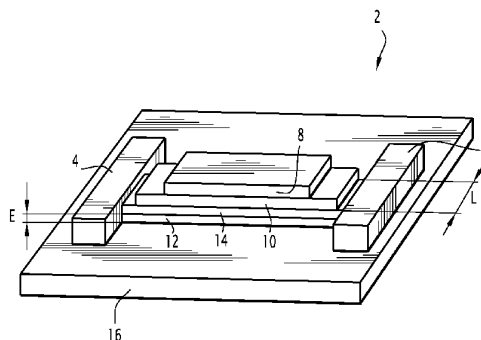
73) Titulaire(s) : *CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE - CNRS Etablissement public à caractère industriel et commercial, ENSICAEN.*

74) Mandataire(s) : *CABINET LAVOIX.*

54) **TRANSISTOR SUPRACONDUCTEUR A EFFET DE CHAMP ET PROCEDE DE FABRICATION D'UN TEL TRANSISTOR.**

57) Ce transistor (2) supraconducteur à effet de champ comprend une électrode de source (4) et une électrode de drain (6), reliées par un canal (12) supraconducteur, le canal (12) et les électrodes de source (4) et de drain (6) étant disposés sur un substrat (16), et une électrode de grille (8) recouvrant le canal (12).

Une couche (14) de matériau semi-conducteur est disposée entre le canal (12) et l'électrode de grille (8), pour permettre un contrôle du courant critique du canal (12) supraconducteur, entre une valeur minimale I_{c_min} et une valeur maximale I_{c_max} , par contrôle de la rugosité de surface dudit canal (12), ladite rugosité de surface étant contrôlée par combinaison de l'effet de proximité entre le canal (12) supraconducteur et la couche (14) de matériau semi-conducteur, et de l'effet de champ dans la couche (14) de matériau semi-conducteur par polarisation de l'électrode de grille (8).



FR 2 932 012 - A1



Transistor supraconducteur à effet de champ et procédé de fabrication d'un tel transistor

La présente invention concerne un transistor supraconducteur à effet de champ du type comprenant une électrode de source et une électrode de drain, reliées par un canal supraconducteur, le canal et les électrodes de source et de drain étant disposés sur un substrat, et une électrode de grille recouvrant le canal.

L'invention concerne également un procédé de fabrication d'un transistor supraconducteur à effet de champ, ledit transistor comprenant une électrode de source et une électrode de drain, reliées par un canal supraconducteur, le canal et les électrodes de source et de drain étant disposés sur un substrat, et une électrode de grille recouvrant le canal.

L'invention s'applique à tout composant électronique comportant au moins un transistor, notamment aux composants électroniques de puissance, tels que des limiteurs de courant ou des commutateurs à fort courant.

Le brevet EP 0 505 259 décrit un transistor supraconducteur à effet de champ comprenant un substrat et une structure multicouches définissant un canal et disposée sur le substrat. Le transistor comprend une électrode de source et une électrode de drain reliées par le canal. Le canal est commandé par une électrode de grille, entre un état bloqué dans lequel le courant ne circule sensiblement pas entre l'électrode de source et l'électrode de drain, et un état passant dans lequel le courant circule de l'électrode de source vers l'électrode de drain. La quantité de courant circulant dans le canal à l'état passant dépend notamment de la polarisation de l'électrode de grille. Lorsque le canal est bloqué, le transistor est dit bloqué, et lorsque le canal est passant, le transistor est dit passant. La structure multicouches comprend au moins une paire de couches formée d'une couche supraconductrice et d'une couche non supraconductrice.

Toutefois, l'effet de champ produit par polarisation de l'électrode de grille affecte directement le taux de porteurs dans le canal supraconducteur. La densité de courant maximal du canal est de ce fait fortement limitée. Le transistor supraconducteur à effet de champ de l'état de la technique permet donc de commander uniquement de faibles courants.

En outre, le gain en courant du transistor de l'état de la technique est fréquemment faible.

L'invention a donc pour but de permettre la commande de forts courants, et d'augmenter le gain en courant entre l'électrode de source et l'électrode de drain, lorsque le transistor est passant.

5 A cet effet, l'invention a pour objet un transistor du type précité, caractérisé en ce qu'une couche de matériau semi-conducteur est disposée entre le canal et l'électrode de grille, de manière à permettre un contrôle du courant critique du canal supraconducteur par contrôle de la rugosité de surface dudit canal, ladite rugosité de surface étant contrôlée par combinaison de l'effet de proximité entre le canal supraconducteur et la couche de matériau semi-conducteur, et de l'effet de champ dans la couche de matériau semi-conducteur par polarisation de l'électrode de grille, ledit courant critique étant contrôlé entre une valeur minimale I_{c_min} par diminution de la rugosité de surface sous l'effet d'une accumulation de porteurs libres du semi-conducteur à l'interface entre la couche de semi-conducteur et le canal pour une première tension de polarisation de l'électrode de grille, et une valeur maximale I_{c_max} par augmentation de la rugosité de surface sous l'effet d'une déplétion de porteurs libres du semi-conducteur à l'interface entre la couche de semi-conducteur et le canal pour une deuxième tension de polarisation de l'électrode de grille.

20 Suivant d'autres modes de réalisation, le transistor comprend une ou plusieurs des caractéristiques suivantes, prises isolément ou suivant toutes les combinaisons techniquement possibles :

- l'électrode de grille est isolée galvaniquement du canal par une couche isolante disposée sur la couche de matériau semi-conducteur, et le transistor est un transistor MOSFET,
- 25 - le transistor est un transistor JFET,
- le substrat est un substrat semi-conducteur,
- le substrat est un substrat amorphe du type verre ou quartz,
- le substrat est un substrat métallique,
- le substrat est un substrat souple du type polymère,
- 30 - le canal supraconducteur est en un matériau parmi le groupe constitué de : le niobium, l'aluminium, le plomb indium, le niobium titane, le niobium étain et le diboride de magnésium,

- le courant critique est déterminé par la largeur du canal supraconducteur, et la valeur maximale I_{c_max} est supérieure ou égale à 50 A/cm,

- le courant critique est déterminé par la largeur du canal supraconducteur, et la valeur minimale I_{c_min} est comprise entre 0 A/cm et 0,5A/cm,

- 5
- l'épaisseur du canal supraconducteur est comprise entre 3 nm et 1 cm,
 - les électrodes de source et de drain sont en matériau supraconducteur,
 - le canal est un canal en ailettes.

L'invention a également pour objet un procédé de fabrication du type précité, caractérisé en ce qu'il comprend l'adjonction d'une couche de matériau
10 semi-conducteur entre le canal et l'électrode de grille, de manière à permettre un contrôle du courant critique du canal supraconducteur par contrôle de la rugosité de surface dudit canal, ladite rugosité de surface étant contrôlée par combinaison de l'effet de proximité entre le canal supraconducteur et la couche de matériau
15 semi-conducteur et de l'effet de champ dans la couche de matériau semi-conducteur par polarisation de l'électrode de grille, entre une valeur minimale I_{c_min} par diminution de la rugosité de surface sous l'effet d'une accumulation de porteurs libres du semi-conducteur à l'interface entre la couche de semi-conducteur et le canal, et une valeur maximale I_{c_max} par accroissement de la rugosité de surface sous l'effet d'une déplétion de porteurs libres du semi-
20 conducteur à l'interface entre la couche de semi-conducteur et le canal.

Suivant d'autres modes de réalisation, le procédé de fabrication comprend une ou plusieurs des caractéristiques suivantes, prises isolément ou suivant toutes les combinaisons techniquement possibles :

25

- le procédé comprend l'adjonction d'une couche isolante entre l'électrode de grille et la couche de matériau semi-conducteur,

- l'épaisseur du canal supraconducteur est comprise entre 3 nm et 1 cm,

- le procédé comprend la réalisation du substrat en un matériau semi-conducteur,

30

- le procédé comprend la réalisation du substrat en un matériau amorphe du type verre ou quartz,

- le procédé comprend la réalisation du substrat en un métal ou un alliage métallique,

- le procédé comprend la réalisation du substrat en un matériau souple du type polymère,

- le procédé comprend la sélection du matériau du canal supraconducteur parmi le groupe constitué de : le niobium, l'aluminium, le plomb indium, le niobium titane, le niobium étain et le diboride de magnésium,

- le procédé comprend la réalisation du canal en forme d'un canal en ailettes.

L'invention et ses avantages seront mieux compris à la lecture de la description qui va suivre, donnée uniquement à titre d'exemple, et faite en référence aux dessins annexés, sur lesquels :

- la figure 1 est une représentation schématique du transistor supraconducteur à effet de champ selon un premier mode de réalisation de l'invention,

- la figure 2 est un organigramme de fonctionnement du procédé de fabrication selon le premier mode de réalisation de l'invention,

- la figure 3 est une représentation schématique du transistor supraconducteur à effet de champ selon un deuxième mode de réalisation de l'invention, et

- la figure 4 est un organigramme de fonctionnement du procédé de fabrication selon le deuxième mode de réalisation de l'invention.

Sur la figure 1, un transistor 2 supraconducteur à effet de champ comprend une électrode de source 4, une électrode de drain 6 et une électrode de grille 8. L'électrode de grille 8 est isolée électriquement du reste du transistor par une couche d'isolant 10 de grille. Les électrodes de source 4 et de drain 6 sont reliées par un canal 12 supraconducteur.

Dans le mode de réalisation décrit, le transistor 2 est de type MOSFET (de l'anglais Metal-Oxide Semiconductor Field-Effect Transistor) ou transistor à effet de champ à grille métal-oxyde.

Une couche de matériau semi-conducteur 14 est disposée entre le canal 12 et la couche isolante 10 de l'électrode de grille. L'électrode de source 4, l'électrode de drain 6 et le canal 12 supraconducteur sont disposés sur un substrat 16.

Les rapports des dimensions représentées sur la figure 1 ont été volontairement modifiés pour la clarté des dessins.

Dans le mode de réalisation décrit, les électrodes de source 4, de drain 6 et de grille 8 sont métalliques. L'électrode de grille 8 est, par exemple en aluminium ou tungstène. Les électrodes de source 4 et de drain 6 sont, par exemple, en aluminium ou tungstène. La couche isolante 10 est réalisée en oxyde thermique, par exemple en dioxyde de silicium (SiO₂).

Le canal 12 supraconducteur s'étend entre l'électrode de source 4 et l'électrode de drain 6 selon une direction longitudinale. Le canal 12 présente une largeur L selon une direction transversale, perpendiculaire à la direction longitudinale. La largeur L du canal 12 est comprise entre 10 nanomètres et 0,1 micromètre, de préférence égale à 100 nanomètres. Le canal 12 est d'épaisseur E, visible sur la figure 1, comprise entre 3 nanomètres et un centimètre, de préférence égale à 0,1 micromètre.

Le matériau supraconducteur du canal 12 est un matériau supraconducteur de type II, tel que le niobium (Nb).

La surface du canal 12 au contact de la couche isolante 10 de l'électrode de grille est appelée surface supérieure du canal 12 supraconducteur, et la surface au contact du substrat 16 est appelée surface intérieure du canal 12 supraconducteur.

La couche 14 de matériau semi-conducteur est propre à permettre un contrôle du courant critique I_c du canal 12 supraconducteur entre une valeur minimale I_{c_min} et une valeur maximale I_{c_max} par contrôle de la rugosité de surface du canal 12. La rugosité de surface est contrôlée par combinaison de l'effet de proximité entre le canal 12 supraconducteur et la couche 14 de matériau semi-conducteur, et de l'effet de champ dans la couche 14 de matériau semi-conducteur par polarisation de l'électrode de grille 8.

Le courant critique I_c est déterminé par la largeur L du canal 12 supraconducteur. La valeur maximale I_{c_max} du courant critique est supérieure ou égale à 50 ampères par centimètre.

La valeur minimale I_{c_min} est comprise entre 0 ampère par centimètre et 0,5 ampère par centimètre, de préférence égale à 0,1 ampère par centimètre.

Dans le mode de réalisation décrit, le substrat 16 réalisé en un matériau semi-conducteur, tel que du silicium massif.

Le procédé de fabrication du transistor supraconducteur 2 va maintenant être décrit à l'aide de la figure 2.

Le procédé de fabrication débute à l'étape 100 par la réalisation du substrat 16 semi-conducteur.

5 Le procédé se poursuit à l'étape 110 par la formation des électrodes métalliques de source 4 et de drain 6 sur le substrat 16 semi-conducteur.

Le canal 12 supraconducteur est ensuite réalisé à l'étape 120 par dépôt de niobium entre les électrodes de source 4 et de drain 6, sur la largeur L, jusqu'à obtenir l'épaisseur E.

10 Après réalisation du canal 12 supraconducteur, le procédé comprend, à l'étape 130, l'adjonction de la couche 14 de matériau semi-conducteur sur le canal 12 supraconducteur, de manière à permettre un contrôle du courant critique I_c du canal 12 supraconducteur par contrôle de la rugosité de surface du canal 12.

15 Dans le mode de réalisation décrit, le procédé de fabrication se poursuit à l'étape 140 par la formation de la couche isolante 10 sur la couche de matériau semi-conducteur 14.

Le procédé de fabrication se termine à l'étape 150 par la formation de l'électrode de grille 8 en tungstène sur la couche isolante 10 en dioxyde de silicium.

20 Le principe de fonctionnement du transistor supraconducteur 2 réside dans le contrôle de la résistance électrique du canal 12 sous l'action de la polarisation de l'électrode de grille 8.

25 La valeur de la résistance électrique du canal 12 est sensiblement nulle si le canal 12 supraconducteur est dans un état non dissipatif supraconducteur, ou état passant. Si au contraire, le canal 12 supraconducteur se trouve dans un état dissipatif, ou état bloqué, alors la résistance électrique du canal est non nulle. Il en résulte un comportement de commutation du transistor 2 entre l'état supraconducteur ou non dissipatif, et l'état dissipatif. Ce comportement de commutation n'exclut pas un mode linéaire dans lequel la résistance de canal
30 varie en proportion sous l'action de polarisation de l'électrode de grille 8.

La conduction du canal 12 est commandée par la tension de polarisation V_{GS} appliquée entre l'électrode de grille 8 et l'électrode de source 4.

Par souci de simplification, la tension de polarisation V_{GS} appliquée entre l'électrode de grille 8 et l'électrode de source 4 est appelée tension de polarisation V_g de l'électrode de grille 8.

5 Pour une première valeur de la tension de polarisation V_g de l'électrode de grille 8, les porteurs libres du matériau semi-conducteur de la couche 14 s'accumulent à l'interface entre la couche de matériau semi-conducteur 14 et le canal 12 supraconducteur, ce qui a pour effet de diminuer la rugosité de surface par effet de proximité. La valeur minimale I_{c_min} du courant critique I_c est obtenue pour une rugosité minimale de la surface supérieure du canal 12 supraconducteur.

10 Pour une deuxième valeur de la tension de polarisation V_g de l'électrode de grille 8, les porteurs libres du matériau semi-conducteur de la couche 14 sont déplétés à la interface entre la couche de matériau semi-conducteur 14 et le canal 12 supraconducteur, ce qui a pour effet d'augmenter la rugosité de surface par effet de proximité. La valeur maximale I_{c_max} du courant critique I_c est obtenue pour une rugosité maximale de la surface supérieure du canal 12 supraconducteur.

20 En effet, la rugosité de surface du canal 12 supraconducteur contribue à l'ancrage des vortex en offrant des sites de raccordement des vortex non normaux à la surface moyenne. Les vortex étant ancrés, ils ne perturbent pas le régime supraconducteur du canal 12, qui agit toujours sensiblement comme un conducteur parfait, ce qui correspond à un fort courant critique.

25 Inversement, le déplacement du réseau de vortex n'est pas contraint lorsque la surface du canal 12 est peu rugueuse, voire lisse. Le mouvement du réseau de vortex crée alors une force électromotrice, puisque chaque vortex porte un flux magnétique, et le canal 12 supraconducteur n'agit plus comme un conducteur parfait, ce qui correspond à un faible courant critique.

30 Ainsi, un échantillon de forte rugosité présente un fort courant critique, et inversement, un échantillon de faible rugosité présente un faible courant critique. Le courant critique est sensiblement nul pour une surface sensiblement lisse.

Cette relation entre la rugosité de surface et le courant critique est bien connue de l'homme de métier, et est, par exemple, décrite dans la publication intitulée «Quantitative analysis of the critical current due to vortex pinning by

surface corrugation » de Pautrat, Scola, Goupil et al., parue dans la revue Physical Review, B69, article n° 224504 de juin 2004.

5 Sous l'action de la tension de polarisation V_g de l'électrode de grille 8, le transistor 2 supraconducteur permet de contrôler l'ancrage ou le désancrage des vortex, et donc de contrôler la valeur seuil d'apparition d'une résistance électrique non nulle du canal 12 supraconducteur.

10 L'effet dit de proximité caractérise le fait qu'une couche de matériau semi-conducteur fortement dopé, déposé sur une couche supraconductrice devient elle-même supraconductrice sur une pellicule dont l'épaisseur est liée à la mobilité et à la concentration en porteurs libres. Cet effet est bien connu de l'homme du métier, et est décrit par exemple dans la publication intitulée «Boundary effects in superconductors » de Pierre-Gilles de Gennes, parue dans la revue Reviews of Modern Physics de janvier 1964.

15 Si la tension de polarisation V_g de l'électrode de grille 8 conduit à accroître la concentration en porteurs libres au voisinage de l'interface entre le canal 12 supraconducteur et la couche 14 semi-conductrice, alors la rugosité se trouve lissée et diminue, et le courant critique I_c diminue jusqu'à la valeur minimale I_{c_min} . Lorsque la valeur du courant critique I_c est proche de la valeur minimale I_{c_min} , le transistor 2 supraconducteur est dans l'état bloqué.

20 Si au contraire la tension de polarisation V_g de l'électrode de grille 8 conduit à dépléter l'interface entre le canal 12 supraconducteur et la couche 14 semi-conductrice, alors la rugosité de surface augmente, impliquant une augmentation du courant critique I_c jusqu'à sa valeur maximale I_{c_max} . Lorsque la valeur du courant critique I_c est proche de la valeur maximale I_{c_max} , le transistor 2 supraconducteur est dans l'état passant.

25 L'interface entre la couche 14 semi-conductrice et le canal 12 supraconducteur se comporte ainsi comme une surface à rugosité variable en fonction de la tension de polarisation V_g de l'électrode de grille 8.

30 Lorsque le transistor 2 supraconducteur est passant, le courant circule de l'électrode de source 4 vers l'électrode de drain 6 à la fois dans le canal 12 supraconducteur et dans l'épaisseur de la couche 14 de matériau semi-conducteur où se trouvent les porteurs libres. Cette épaisseur de couche 14 de matériau semi-conducteur est alors supraconductrice par effet de proximité.

Le transistor 2 selon l'invention autorise ainsi le contrôle direct, par effet de champ électrostatique, du courant critique I_c du canal 12 supraconducteur.

Avantageusement, le transistor 2 supraconducteur selon l'invention est susceptible d'être utilisé pour des applications dans le domaine des forts courants, telles que la commutation de puissance et la limitation de courant. En effet, l'état dissipatif du canal 12 supraconducteur ne résulte pas d'une diminution du taux de porteur, mais de la diminution du courant critique I_c par désancrage des vortex.

Avantageusement, le transistor 2 supraconducteur selon l'invention permet de commander un courant d'intensité supérieure ou égale à 50 ampères pour chaque centimètre de la largeur L du canal 12 supraconducteur.

Avantageusement, le gain en courant du transistor 2 est important.

Avantageusement, le transistor 2 supraconducteur selon l'invention est susceptible d'être utilisé pour des applications dans le domaine des faibles courants.

Avantageusement, la réponse en fréquence du transistor 2 supraconducteur selon l'invention est élevée, puisque la transition entre l'état dissipatif du canal 12 et l'état supraconducteur ou non dissipatif est due à la dynamique des vortex.

Avantageusement, le procédé de fabrication selon l'invention du transistor 2 supraconducteur ne nécessite pas de moyen technologique lourd permettant de réaliser un dépôt ou une gravure à l'échelle nanométrique.

Avantageusement, le procédé de fabrication selon l'invention ne nécessite pas de réaliser un canal supraconducteur de très faible épaisseur. En effet, la couche subissant l'effet de champ due à la polarisation de l'électrode de grille 8 n'est pas le canal 12 supraconducteur lui-même, mais uniquement la couche 14 semi-conductrice déposée sur le canal 12.

Les figures 3 et 4 illustrent un deuxième mode de réalisation de l'invention, pour lequel les éléments analogues au mode de réalisation décrit précédemment sont repérés par des références identiques.

Selon le deuxième mode de réalisation, le transistor 2 supraconducteur à effet de champ ne comporte pas de couche isolante entre l'électrode de grille 8 et la couche de matériau semi-conducteur 14, comme représenté sur la figure 3.

Dans ce deuxième mode de réalisation, le transistor 2 est de type JFET (de l'anglais Junction Field Effect Transistor) ou transistor à effet de champ à jonction, pour lequel l'électrode de grille 8 est directement en contact avec le canal 12.

5 Sur la figure 4, le procédé de fabrication du transistor 2 selon le deuxième mode de réalisation ne comporte pas d'étape de formation d'une couche isolante sur la couche de matériau semi-conducteur 14.

L'étape 155, dernière étape du procédé de fabrication, consiste en la formation de l'électrode de grille 8, directement sur la couche de matériau semi-conducteur 14.

10 Le fonctionnement de ce deuxième mode de réalisation est identique à celui du premier mode de réalisation et n'est donc pas décrit à nouveau.

Les avantages de ce deuxième mode de réalisation sont identiques à ceux du premier mode de réalisation et ne sont donc pas décrits à nouveau.

15 Selon un autre mode de réalisation, le substrat 16 est un substrat amorphe, du type verre ou quartz.

Selon un autre mode de réalisation, le substrat 16 est un substrat métallique.

Selon un autre mode de réalisation, le substrat 16 est un substrat souple, de type polymère.

20 Selon un autre mode de réalisation, les électrodes de source 4 et de drain 6 sont réalisées en un matériau supraconducteur.

Selon un autre mode de réalisation, les électrodes de source 4 et de drain 6 sont réalisées en un matériau semi-conducteur dopé.

25 Selon un autre mode de réalisation, le canal 12 supraconducteur est un canal en ailettes.

Selon un autre mode de réalisation, le matériau supraconducteur du canal 12 est de l'aluminium (Al), du plomb indium (PbIn), du niobium titane (NbTi), du niobium étain (NbSn), ou encore du diboride de magnésium (MgB₂).

30 On conçoit ainsi que le transistor supraconducteur selon l'invention permet de commander le passage de courants de forte intensité à travers son canal supraconducteur, puisque la densité des porteurs libres dans le canal supraconducteur n'est pas affectée par l'effet de champ qui agit uniquement sur la couche de matériau semi-conducteur.

11

On conçoit également que le transistor supraconducteur selon l'invention permet d'amplifier le courant dans le canal avec un gain important, de par la variation importante de la résistance du canal sous l'effet de champ, dû à la polarisation de l'électrode de grille.

5

REVENDICATIONS

1.- Transistor (2) supraconducteur à effet de champ du type comprenant une électrode de source (4) et une électrode de drain (6), reliées par un canal (12) supraconducteur, le canal (12) et les électrodes de source (4) et de drain (6) étant disposés sur un substrat (16), et une électrode de grille (8) recouvrant le canal (12), caractérisé en ce qu'une couche (14) de matériau semi-conducteur est disposée entre le canal (12) et l'électrode de grille (8), de manière à permettre un contrôle du courant critique (I_c) du canal (12) supraconducteur par contrôle de la rugosité de surface dudit canal (12), ladite rugosité de surface étant contrôlée par combinaison de l'effet de proximité entre le canal (12) supraconducteur et la couche (14) de matériau semi-conducteur, et de l'effet de champ dans la couche (14) de matériau semi-conducteur par polarisation de l'électrode de grille (8), ledit courant critique (I_c) étant contrôlé entre une valeur minimale I_{c_min} par diminution de la rugosité de surface sous l'effet d'une accumulation de porteurs libres du semi-conducteur à l'interface entre la couche (14) de semi-conducteur et le canal (12) pour une première tension de polarisation de l'électrode de grille (8), et une valeur maximale I_{c_max} par augmentation de la rugosité de surface sous l'effet d'une déplétion de porteurs libres du semi-conducteur à l'interface entre la couche (14) de semi-conducteur et le canal (12) pour une deuxième tension de polarisation de l'électrode de grille (8).

2.- Transistor (2) selon la revendication 1, caractérisé en ce que l'électrode de grille (8) est isolée galvaniquement du canal (12) par une couche isolante (10) disposée sur la couche (14) de matériau semi-conducteur, et en ce que le transistor (2) est un transistor MOSFET.

3.- Transistor (2) selon la revendication 1, caractérisé en ce que le transistor (2) est un transistor JFET.

4.- Transistor (2) selon l'une quelconque des revendications 1 à 3, caractérisé en ce que le substrat (16) est un substrat semi-conducteur.

5.- Transistor (2) selon l'une quelconque des revendications 1 à 3, caractérisé en ce que le substrat (16) est un substrat amorphe du type verre ou quartz.

6.- Transistor (2) selon l'une quelconque des revendications 1 à 3, caractérisé en ce que le substrat (16) est un substrat métallique.

7.- Transistor (2) selon l'une quelconque des revendications 1 à 3, caractérisé en ce que le substrat (16) est un substrat souple du type polymère.

5 8.- Transistor (2) selon l'une quelconque des revendications précédentes, caractérisé en ce que le canal (12) supraconducteur est en un matériau parmi le groupe constitué de : le niobium, l'aluminium, le plomb indium, le niobium titane, le niobium étain et le diboride de magnésium.

10 9.- Transistor (2) selon l'une quelconque des revendications précédentes, caractérisé en ce que le courant critique (I_c) est déterminé par la largeur (L) du canal (12) supraconducteur, et en ce que la valeur maximale I_{c_max} est supérieure ou égale à 50 A/cm.

10.- Transistor (2) selon l'une quelconque des revendications précédentes, caractérisé en ce que le courant critique (I_c) est déterminé par la largeur (L) du canal (12) supraconducteur, et en ce que la valeur minimale I_{c_min} est comprise entre 0 A/cm et 0,5A/cm.

15 11.- Transistor (2) selon l'une quelconque des revendications précédentes, caractérisé en ce que l'épaisseur (E) du canal (12) supraconducteur est comprise entre 3 nm et 1 cm.

20 12.- Transistor (2) selon l'une quelconque des revendications précédentes, caractérisé en ce que les électrodes de source (4) et de drain (6) sont en matériau supraconducteur.

13.- Transistor (2) selon l'une quelconque des revendications précédentes, caractérisé en ce que le canal (12) est un canal en ailettes.

25 14.- Procédé de fabrication d'un transistor (2) supraconducteur à effet de champ, ledit transistor (2) comprenant une électrode de source (4) et une électrode de drain (6), reliées par un canal (12) supraconducteur, le canal (12) et les électrodes de source (4) et de drain (6) étant disposés sur un substrat (16), et une électrode de grille (8) recouvrant le canal (12),

30 ledit procédé étant caractérisé en ce qu'il comprend l'adjonction d'une couche (14) de matériau semi-conducteur entre le canal (12) et l'électrode de grille (8), de manière à permettre un contrôle du courant critique (I_c) du canal (12) supraconducteur par contrôle de la rugosité de surface dudit canal (12), ladite rugosité de surface étant contrôlée par combinaison de l'effet de proximité entre le canal (12) supraconducteur et la couche (14) de matériau semi-conducteur et de

l'effet de champ dans la couche (14) de matériau semi-conducteur par polarisation de l'électrode de grille (8), entre une valeur minimale I_{c_min} par diminution de la rugosité de surface sous l'effet d'une accumulation de porteurs libres du semi-conducteur à l'interface entre la couche (14) de semi-conducteur et le canal (12),
5 et une valeur maximale I_{c_max} par accroissement de la rugosité de surface sous l'effet d'une déplétion de porteurs libres du semi-conducteur à l'interface entre la couche (14) de semi-conducteur et le canal (12).

15.- Procédé selon la revendication 14, caractérisé en ce qu'il comprend l'adjonction d'une couche isolante (10) entre l'électrode de grille (8) et la couche
10 (14) de matériau semi-conducteur.

16.- Procédé selon la revendication 14 ou 15, caractérisé en ce que l'épaisseur (E) du canal (12) supraconducteur est comprise entre 3 nm et 1 cm.

17.- Procédé selon l'une quelconque des revendications 14 à 16, caractérisé en ce qu'il comprend la réalisation du substrat (16) en un matériau
15 semi-conducteur.

18.- Procédé selon l'une quelconque des revendications 14 à 16, caractérisé en ce qu'il comprend la réalisation du substrat (16) en un matériau amorphe du type verre ou quartz.

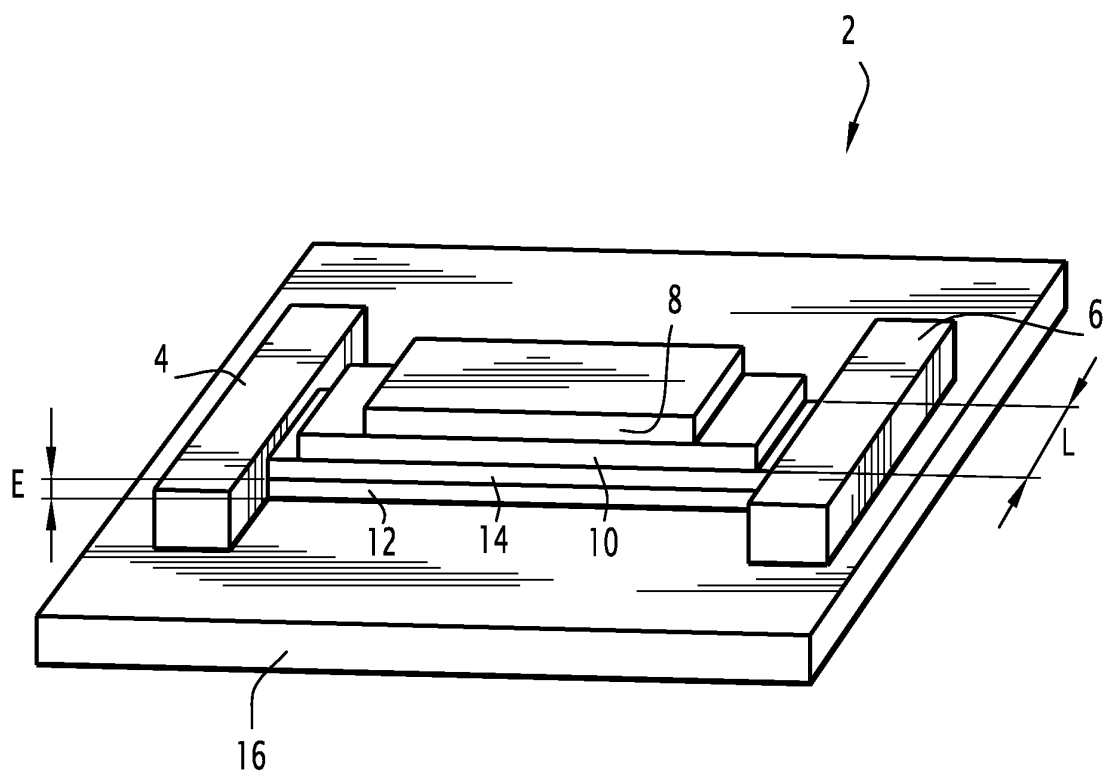
19.- Procédé selon l'une quelconque des revendications 14 à 16, caractérisé en ce qu'il comprend la réalisation du substrat (16) en un métal ou un
20 alliage métallique.

20.- Procédé selon l'une quelconque des revendications 14 à 16, caractérisé en ce qu'il comprend la réalisation du substrat (16) en un matériau souple du type polymère.

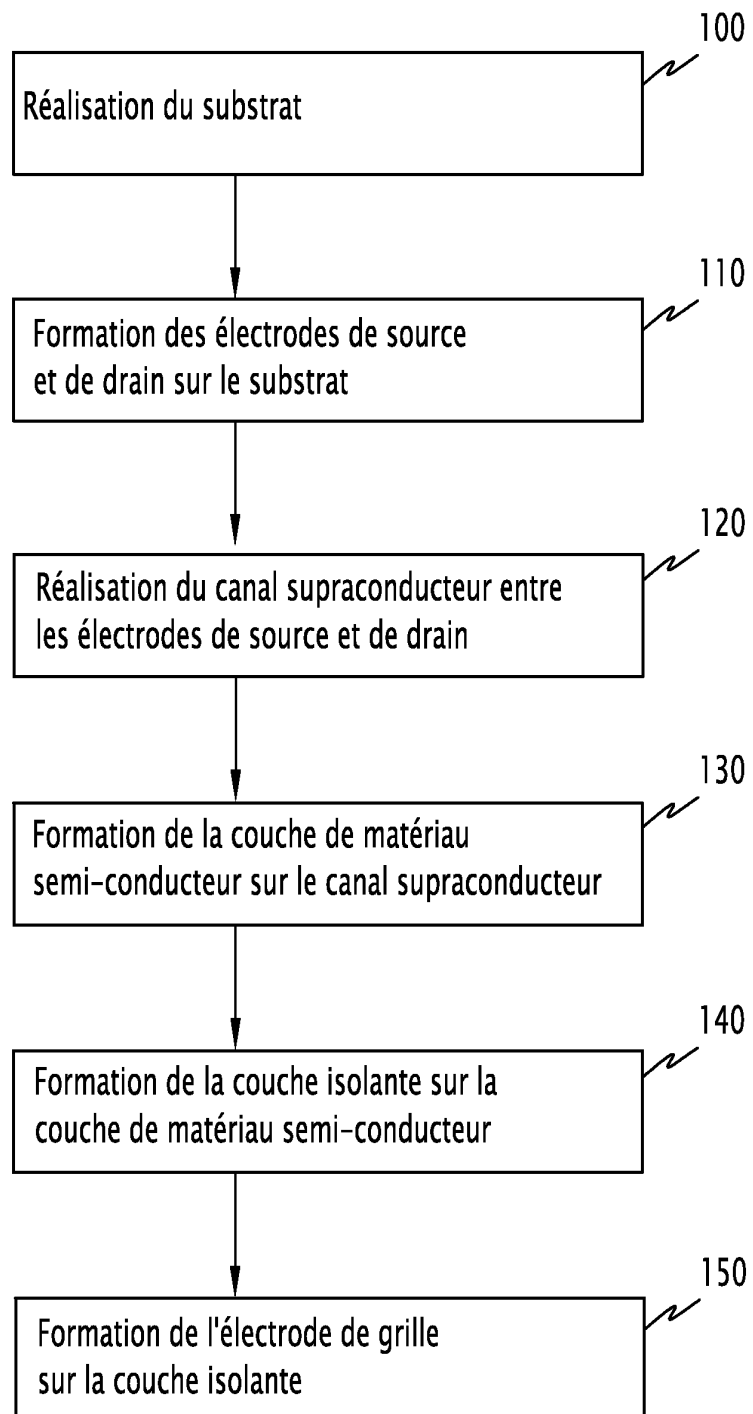
21.- Procédé selon l'une quelconque des revendications 14 à 20, caractérisé en ce qu'il comprend la sélection du matériau du canal (12) supraconducteur parmi le groupe constitué de : le niobium, l'aluminium, le plomb indium, le niobium titane, le niobium étain et le diboride de magnésium.

22.- Procédé selon l'une quelconque des revendications 14 à 21, caractérisé en ce qu'il comprend la réalisation du canal (12) en forme d'un canal
30 en ailettes.

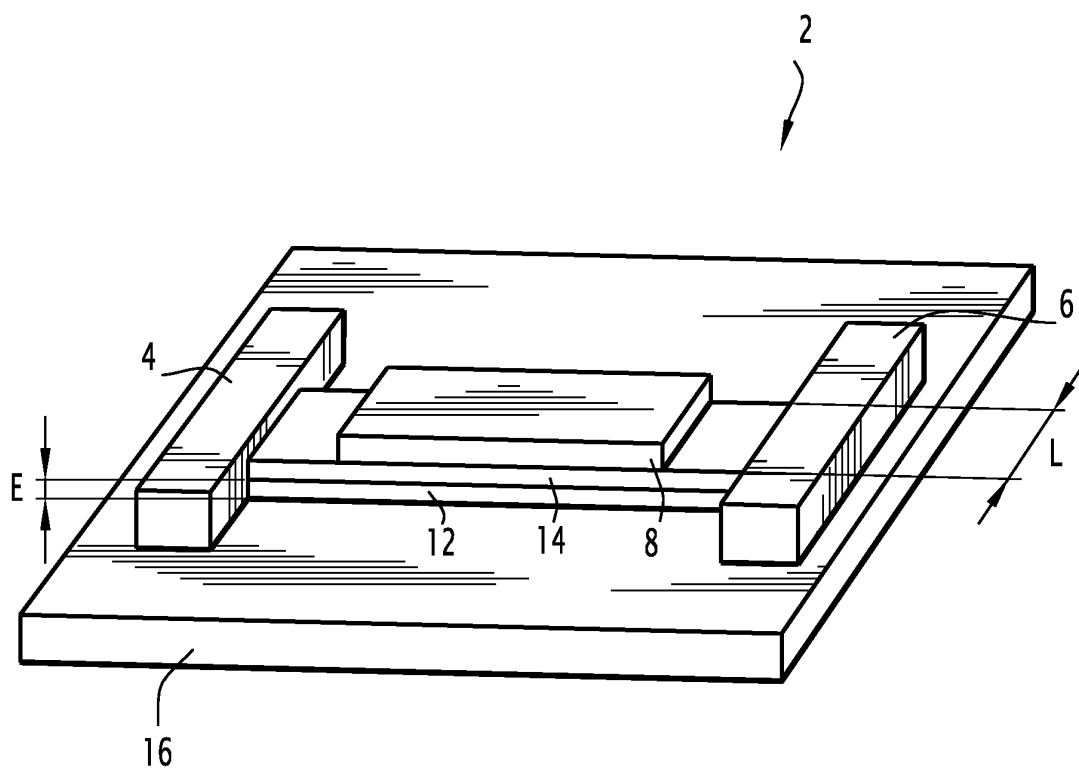
1/4

**FIG.1**

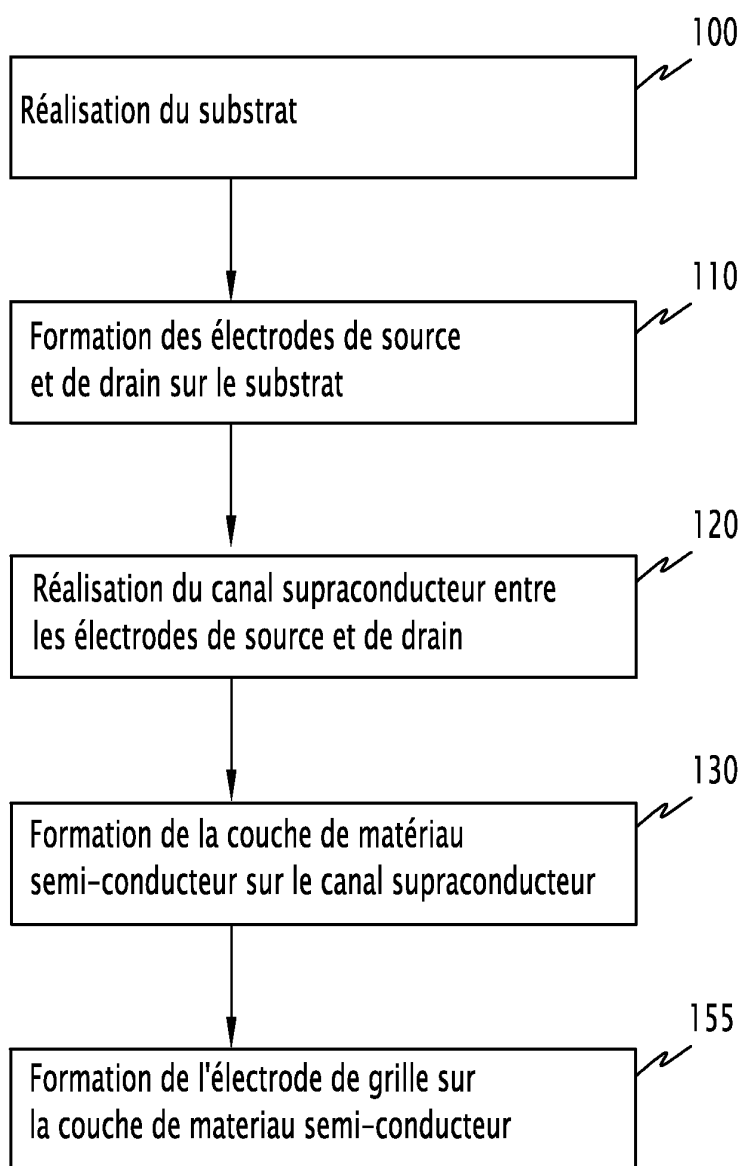
2/4

**FIG.2**

3/4

FIG.3

4/4

**FIG.4**



**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

N° d'enregistrement national

établi sur la base des dernières revendications déposées avant le commencement de la recherche

FA 708543
FR 0853620

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	KLEINSASSER A W: "TRANSISTORS BASED ON PROXIMITY EFFECT CONTROL OF THE CRITICAL CURRENT OF A SUPERCONDUCTOR" IEEE TRANSACTIONS ON APPLIED SUPERCONDUCTIVITY, IEEE SERVICE CENTER, LOS ALAMITOS, CA, US, vol. 3, no. 1, PART 04, 1 mars 1993 (1993-03-01), pages 1968-1971, XP000518115 ISSN: 1051-8223 * page 1968, colonne de gauche, ligne 2 - ligne 23; figure 1 *	1,3-14, 16-22	H01L39/24 H01L39/12 H01L39/22
Y	* page 1971, colonne de gauche, ligne 23 - ligne 34 *	2,15	
X	TOTSUJI H: "Control of microscopic superconducting channel by proximity effect" APPLIED PHYSICS LETTERS USA, vol. 59, no. 27, 30 décembre 1991 (1991-12-30), pages 3628-3630, XP002499417 ISSN: 0003-6951	1,3-14, 16-22	DOMAINES TECHNIQUES RECHERCHÉS (IPC) H01L
Y	* page 3628, colonne de gauche, ligne 26 - colonne de droite, ligne 31; figure 1 * * page 3628, colonne de droite, ligne 17 - ligne 20 *	2,15	
Y	KLEINSASSER A W ET AL: "INGAAS SUPERCONDUCTING JFET'S WITH NB ELECTRODES" IEEE TRANSACTIONS ON ELECTRON DEVICES, IEEE SERVICE CENTER, PISCATAWAY, NJ, US, vol. 36, no. 11, 1 novembre 1989 (1989-11-01), page 2628, XP000120943 ISSN: 0018-9383 * le document en entier *	2,15	
----- -/--			
Date d'achèvement de la recherche		Examineur	
13 octobre 2008		Gröger, Andreas	
<p>CATÉGORIE DES DOCUMENTS CITÉS</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire</p>		<p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>	

EPO FORM 1503 12.99 (P04C14)



**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

N° d'enregistrement
national

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FA 708543
FR 0853620

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
A	<p>KLEINSASSER A W ET AL: "SUPERCONDUCTING INGAAS JUNCTION FIELD-EFFECT TRANSISTORS WITH NB ELECTRODES" APPLIED PHYSICS LETTERS, AIP, AMERICAN INSTITUTE OF PHYSICS, MELVILLE, NY, vol. 55, no. 18, 30 octobre 1989 (1989-10-30), pages 1909-1911, XP000099964 ISSN: 0003-6951 * le document en entier *</p> <p style="text-align: center;">-----</p>	1-22	<p>DOMAINES TECHNIQUES RECHERCHÉS (IPC)</p>
A	<p>SCOLA J ET AL: "Experimental study of the correlation length of critical-current fluctuations in the presence of surface disorder: probing vortex long-range interactions" PHYSICAL REVIEW B (CONDENSED MATTER AND MATERIALS PHYSICS) APS THROUGH AIP USA, vol. 73, no. 2, 1 janvier 2006 (2006-01-01), pages 24508-1, XP002499418 ISSN: 0163-1829 * le document en entier *</p> <p style="text-align: center;">-----</p>	1-22	
Date d'achèvement de la recherche		Examineur	
13 octobre 2008		Gröger, Andreas	
<p>CATÉGORIE DES DOCUMENTS CITÉS</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire</p>		<p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>	

1
EPO FORM 1503 12.99 (P04C14)