

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-233128

(P2014-233128A)

(43) 公開日 平成26年12月11日(2014.12.11)

(51) Int.Cl.		F I				テーマコード (参考)
H02J	7/02	(2006.01)	H02J	7/02	H	5E078
H01M	10/44	(2006.01)	H01M	10/44	P	5G503
H01G	11/00	(2013.01)	H01G	9/00	3O1Z	5H030

審査請求 未請求 請求項の数 4 O L (全 26 頁)

(21) 出願番号	特願2013-112219 (P2013-112219)	(71) 出願人	503361400
(22) 出願日	平成25年5月28日 (2013. 5. 28)		独立行政法人 宇宙航空研究開発機構
			東京都調布市深大寺東町七丁目4 4 番地 1
		(74) 代理人	100092093
			弁理士 辻居 幸一
		(74) 代理人	100082005
			弁理士 熊倉 禎男
		(74) 代理人	100067013
			弁理士 大塚 文昭
		(74) 代理人	100086771
			弁理士 西島 孝喜
		(74) 代理人	100109070
			弁理士 須田 洋之
		(74) 代理人	100109335
			弁理士 上杉 浩

最終頁に続く

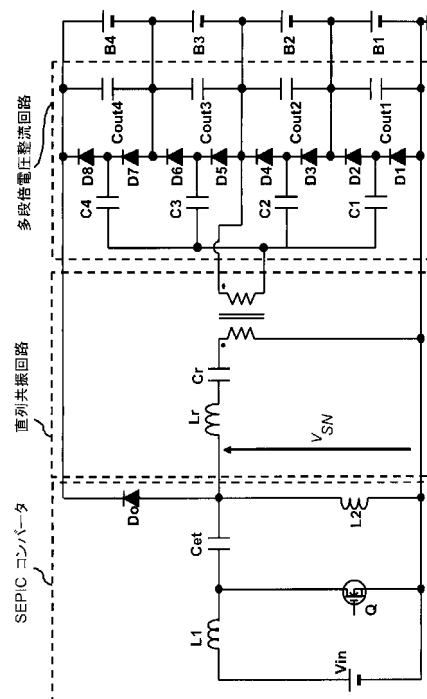
(54) 【発明の名称】 コンバータと多段倍電圧整流回路を併用した均等化機能付充放電器

(57) 【要約】

【課題】 蓄電セルの電圧ばらつきを解消しつつ充電することが可能であって、且つ、少なくとも蓄電セル電圧の均等化を担う回路部については電流量を大きく設計する必要がない充電器を提供すること、及び、そのような充電器において放電機能を更に備えた充放電器を提供することを課題とする。

【解決手段】 コンバータと、入力回路と、多段倍電圧整流回路とからなる充電器、充放電器を提供する。コンバータ内の矩形波状の電圧が印加される素子を、入力回路を介して多段倍電圧整流回路に接続することで電圧均等化機能を実現し、コンバータの出力部を多段倍電圧整流回路に接続することで充放電機能を実現する。

【選択図】 図 1 7



【特許請求の範囲】

【請求項 1】

直列接続された第 1 から第 n (n は 2 以上の整数) のキャパシタの各々に対して、2 つの直列接続されたダイオードを並列に接続し、更に、該 2 つの直列接続されたダイオードの各々における中間点に中間キャパシタを接続してなる、多段倍電圧整流回路と、

動作時において矩形波状の電圧が印加される素子を備えた、コンバータと、

前記素子から電圧の入力を受けて、前記多段倍電圧整流回路に対して電圧を出力する、入力回路と

を備え、

前記コンバータの出力部に前記直列接続された第 1 から第 n のキャパシタを接続することにより、該コンバータの出力電圧によって該第 1 から第 n のキャパシタを充電するとともに、前記素子から前記入力回路を介して前記多段倍電圧整流回路に電圧を入力することにより、該第 1 から第 n のキャパシタを均等に充電するよう構成された

ことを特徴とする、充電器。

【請求項 2】

前記入力回路が、前記素子に接続された第 1 のコイルと、該第 1 のコイルと磁気的に結合されて前記多段倍電圧整流回路に接続された第 2 のコイルとを備えたことを特徴とする、請求項 1 に記載の充電器。

【請求項 3】

前記第 1 のコイルに、直列接続されたインダクタとキャパシタとを含む直列共振回路が接続されていることを特徴とする、請求項 2 に記載の充電器。

【請求項 4】

請求項 1 乃至 3 のいずれか一項に記載の充電器において前記コンバータとして双方向コンバータを用いることにより構成される、充放電器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の蓄電セル（二次電池や電気二重層キャパシタ等）の直列接続により構成される蓄電モジュールにおいて、各蓄電セルの電圧を均等化しつつ充放電を行う充放電器に関する。

【背景技術】

【0002】

二次電池や電気二重層キャパシタ等の蓄電セルは、用途に応じた所望の電圧を得るために複数のセルを直列に接続することによりモジュールを構成して使用される。上述の蓄電モジュールにおいては繰り返し充放電を行ううちに、各セルの容量、内部抵抗、環境温度、自己放電等のばらつきに起因したセル電圧のばらつきが発生する。ばらつきが発生した蓄電モジュールにおいては、劣化の加速的進行および利用可能エネルギーの低下等といった問題が発生する。よって複数の蓄電セルを直列に接続して使用する場合は各セルの電圧ばらつきを解消させるための均等化回路が必要となる。

【0003】

これまでに各種の均等化回路が用いられてきているが、多くの方式では多数のスイッチが必要になるため回路構成が複雑化するという課題を有していた。それに対して、一石ならびに二石（すなわちスイッチが一つ、ならびに二つ）で動作可能な均等化回路が提案されている（図 1、図 2。特許文献 1、及び、本発明と同一の出願人による先の特許出願である特願 2012-46569 を参照）。これらの方式では必要となるスイッチの数を大幅に削減可能なため、回路構成を大幅に簡素化できるといった長所を有している。しかし、これらの方式は電圧均等化に特化した「均等化回路」であるため、蓄電セルを充放電するための充放電器が別途必要となる。すなわち蓄電システムとしては「均等化回路」以外にも「充放電器」が必要であるため、蓄電システムにはまだ簡素化の余地がある。

【0004】

これに関し、一石（すなわちスイッチ一つ）で動作可能な均等化機能を有する充電器が提案されている（図3。特許文献2）。この方式は充電器と均等化回路を一体化した方式であるため、直列接続された蓄電セルの電圧ばらつきを解消しつつ充電が行える。充電器と均等化回路を別々に設ける必要がないため蓄電システムとしての簡素化が可能である。しかし、この方式は直列接続された蓄電セルに対して個別に充電電力を供給する方式であり、回路を構成する全てのコンポーネントの電流容量を比較的大きく設計する必要があるため回路が大型化・高コスト化する傾向にある。また、放電器としての機能は有していないため、放電器は別途必要となる。

【先行技術文献】

【特許文献】

10

【0005】

【特許文献1】特開2012-186881号公報

【特許文献2】特開2011-199949号公報

【特許文献3】特開2011-45162号公報

【非特許文献】

【0006】

【非特許文献1】M. Uno and A. Kukita, "Cell Voltage Equalizer Using Series Resonant Inverter and Voltage Multiplier for Series-Connected Supercapacitors", IEEE Energy Conversion Congress and Exposition, 2012, pp. 672-677.

【発明の概要】

20

【発明が解決しようとする課題】

【0007】

本発明はこのような背景の下でなされたものである。本発明は、蓄電セルの電圧ばらつきを解消しつつ充電することが可能であって、且つ、少なくとも蓄電セル電圧の均等化を担う回路部については電流容量を大きく設計する必要がない充電器を提供すること、及び、そのような充電器において放電機能を更に備えた充放電器を提供することを課題とする。

【課題を解決するための手段】

【0008】

上記課題を解決するため、本発明は、直列接続された第1から第n（nは2以上の整数）のキャパシタの各々に対して、2つの直列接続されたダイオードを並列に接続し、更に、2つの直列接続されたダイオードの各々における中間点に中間キャパシタを接続してなる、多段倍電圧整流回路と、動作時において矩形波状の電圧が印加される素子を備えた、コンバータと、素子から電圧の入力を受けて、多段倍電圧整流回路に対して電圧を出力する入力回路とを備え、コンバータの出力部に直列接続された第1から第nのキャパシタを接続することにより、コンバータの出力電圧によって第1から第nのキャパシタを充電するとともに、素子から入力回路を介して多段倍電圧整流回路に電圧を入力することにより、第1から第nのキャパシタを均等に充電するよう構成されたことを特徴とする充電器を提供する。

30

【0009】

上記充電器の充電動作においては、コンバータ内の素子に印加される矩形波状の電圧を利用して直列キャパシタ鎖の電圧を均等化しつつ、コンバータの出力電圧によって当該直列キャパシタ鎖に充電を行う。後述の実施例において示すとおり、直列キャパシタ鎖に蓄電セル又は蓄電セル群を接続して、これらを充電することが可能である。

40

【0010】

入力回路としては、上記素子に接続された第1のコイルと、第1のコイルと磁気的に結合されて多段倍電圧整流回路に接続された第2のコイルとを備えた回路を用いることが好ましい。このようにトランスを用いて入力回路を構成すれば、第1のコイル側と第2のコイル側の電流比を調整できるため、設計の自由度が増す。この場合、特に、直列接続されたインダクタとキャパシタとを含む直列共振回路を第1のコイルに接続することが好まし

50

い。後述の実施例において示すとおり、直列共振回路を用いることにより、入力回路を介して多段倍電圧整流回路に流れ込む電流の大きさを制御することが可能となる。

【0011】

また、本発明の充電器において用いられるコンバータは、双方向コンバータであってもよい。双方向コンバータを用いることにより上記第1から第nのキャパシタの充放電が可能となるため、本発明の充電器は充放電器として動作できる。

【発明の効果】

【0012】

本発明の均等化機能付充放電器によれば、従来のコンバータを用いた充放電器におけるスイッチングノードに多段倍電圧整流回路を接続することで、均等化機能を新たに付加することが可能となる。典型的実施例において、蓄電セルに対する充放電は主にコンバータにより行われ、多段倍電圧整流回路は蓄電セル間の電圧ばらつきを解消する微小な電力のみを供給する。よって、充放電回路部（コンバータ）と均等化回路部（多段倍電圧整流回路）をそれぞれ別々に適切に設計することが可能となるため、従来方式と比較して回路の小型化・低コスト化が可能となる。

【図面の簡単な説明】

【0013】

【図1】特許文献1に記載されている、従来の一石式均等化回路の回路図である。

【図2】特願2012-046569により提案されている、従来の二石式均等化回路の回路図である。

【図3】特許文献2に記載されている、従来の一石式均等化充電器の回路図である。

【図4a】本発明の充電器、充放電器において用いることができる、降圧型コンバータの回路図である。

【図4b】本発明の充電器、充放電器において用いることができる、昇圧型コンバータの回路図である。

【図4c】本発明の充電器、充放電器において用いることができる、昇降圧コンバータの回路図である。

【図4d】本発明の充電器、充放電器において用いることができる、SEPICコンバータの回路図である。

【図4e】本発明の充電器、充放電器において用いることができる、Zetaコンバータの回路図である。

【図4f】本発明の充電器、充放電器において用いることができる、Cukコンバータの回路図である。

【図5】SEPICコンバータの動作波形を示すグラフである。

【図6a】SEPICコンバータの動作時における、スイッチQがオンの時の電流経路を示す図である。

【図6b】SEPICコンバータの動作時における、スイッチQがオフの時の電流経路を示す図である。

【図7】多段倍電圧整流回路、及び入力回路の一例を示す回路図である。

【図8】図7に示す多段倍電圧整流回路、及び入力回路の動作波形を示すグラフである。

【図9a】図7に示す多段倍電圧整流回路、及び入力回路の動作時における、モード1の電流経路を示す図である。

【図9b】図7に示す多段倍電圧整流回路、及び入力回路の動作時における、モード2の電流経路を示す図である。

【図10】図7に示す多段倍電圧整流回路の等価回路の回路図である。

【図11】本発明の第1の実施形態である、SEPICコンバータ、入力回路、及び多段倍電圧整流回路を用いた均等化機能付充電器に、直列接続された蓄電セルB1～B4を接続したシステムの回路図である。

【図12】多段倍電圧整流回路と入力回路との接続点を、図7の構成から変更したときの回路図である。

10

20

30

40

50

【図 1 3 a】図 1 2 に示す多段倍電圧整流回路、及び入力回路の動作時における、モード 1 の電流経路を示す図である。

【図 1 3 b】図 1 2 に示す多段倍電圧整流回路、及び入力回路の動作時における、モード 2 の電流経路を示す図である。

【図 1 4】多段倍電圧整流回路、及び入力回路の別の一例を示す回路図である。入力回路として、直列共振回路が用いられている。

【図 1 5】図 1 4 に示す多段倍電圧整流回路、及び入力回路の、DCM (Discontinuous Conduction Mode) での動作波形を示すグラフである。

【図 1 6 a】図 1 4 に示す多段倍電圧整流回路、及び入力回路の動作時における、モード 1, モード 5 の電流経路を示す図である。

10

【図 1 6 b】図 1 4 に示す多段倍電圧整流回路、及び入力回路の動作時における、モード 2, モード 4 の電流経路を示す図である。

【図 1 7】本発明の第 2 の実施形態である、SEPIC コンバータ、入力回路 (直列共振回路)、及び多段倍電圧整流回路を用いた均等化機能付充電器に、直列接続された蓄電セル B 1 ~ B 4 を接続したシステムの回路図である。

【図 1 8】本発明の均等化機能付充電器 (SEPIC コンバータ、直列共振回路、及び多段倍電圧整流回路を用いた均等化機能付充電器) を用いた実験結果を示すグラフである。

【図 1 9】本発明の充電器、充放電器において用いることができる、双方向 SEPIC コンバータの回路図である。

【図 2 0】双方向 SEPIC コンバータの、充電時の動作波形を示すグラフである。

20

【図 2 1 a】双方向 SEPIC コンバータの充電動作時における、スイッチ Q a がオン、スイッチ Q b がオフの時の電流経路を示す図である。

【図 2 1 b】双方向 SEPIC コンバータの充電動作時における、スイッチ Q a がオフ、スイッチ Q b がオンの時の電流経路を示す図である。

【図 2 2】双方向 SEPIC コンバータの、放電時の動作波形を示すグラフである。

【図 2 3 a】双方向 SEPIC コンバータの放電動作時における、スイッチ Q a がオフ、スイッチ Q b がオンの時の電流経路を示す図である。

【図 2 3 b】双方向 SEPIC コンバータの放電動作時における、スイッチ Q a がオン、スイッチ Q b がオフの時の電流経路を示す図である。

【図 2 4】本発明の第 3 の実施形態である、双方向 SEPIC コンバータ、入力回路 (直列共振回路)、及び多段倍電圧整流回路を用いた均等化機能付充電器に、直列接続された蓄電セル B 1 ~ B 4 を接続したシステムの回路図である。

30

【図 2 5】コイルを用いずにコンバータと多段倍電圧整流回路とを接続する場合の構成を示す回路図である。

【図 2 6 a】図 2 5 に示す多段倍電圧整流回路、及び入力回路の動作時における、モード 1 の電流経路を示す図である。

【図 2 6 b】図 2 5 に示す多段倍電圧整流回路、及び入力回路の動作時における、モード 2 の電流経路を示す図である。

【発明を実施するための形態】

【0014】

40

これより図面を用いて、本発明に係る充電器、及び充放電器を説明する。但し、本発明に係る充電器、充放電器の構成は、各図面にて示される特定の具体的構成へと限定されるわけではなく、本発明の範囲内で適宜変更可能である。例えば、以下において各キャパシタは主に単独の蓄電素子であるとして、また蓄電セルは二次電池、電気二重層キャパシタ等であるとして説明するが、これらは充放電可能な任意の素子、複数の素子からなるモジュール、あるいはそれらモジュールを用いて構成される任意の装置であってもよい。その他、以下の実施例における多段倍電圧整流回路は 4 段倍電圧整流回路として示されているが、本発明における多段倍電圧整流回路の段数、すなわち直列接続されるキャパシタの数 n は 2 以上の任意の整数であってよい。

【0015】

50

電圧均等化機能を有する本発明の充電器、及び充放電器は、コンバータ（充電回路）、入力回路、及び多段倍電圧整流回路の3つの機能部を備えている。コンバータとして用いることが可能な代表例として、図4 a～図4 fは、降圧型コンバータ、昇圧型コンバータ、反転型昇降圧コンバータ、SEPICコンバータ、Zetaコンバータ、Cukコンバータをそれぞれ示している。これらコンバータの出力電圧によって、多段倍電圧整流回路に含まれる各キャパシタを充電することができる。

【0016】

図4 a～図4 f中では、コンバータ内のスイッチングノードにおいて発生する矩形波状の電圧も、併せて図示されている。これらスイッチングノードで発生する矩形波状の電圧を、入力回路を介して多段倍電圧整流回路に入力することにより、多段倍電圧整流回路に含まれる各キャパシタの電圧を均等化することが可能となる。

10

【0017】

図4 dのSEPICコンバータ、図4 eのZetaコンバータ、図4 fのCukコンバータではスイッチングノードがそれぞれ2つ存在するが、いずれのノードを用いてもよい。また、ここでは非絶縁型のPWM（Pulse Width Modulation）コンバータについて例を示したが、その他の非絶縁型コンバータやの絶縁型コンバータ（ハーフブリッジやフルブリッジ等）、共振形コンバータ等を用いることも可能である。ここで示したコンバータはいずれもダイオードを用いた単方向コンバータであるため、充電器のみ（もしくは放電器のみ）に用いることができる。ダイオードをスイッチに置き換えて、これらコンバータを双方向コンバータとして用いることで、後述のとおり本発明の充放電器を構成することができる。

20

【0018】

例として、図4 a～図4 fのコンバータのうち、図4 dのSEPICコンバータの動作時における動作波形ならびに電流経路を、図5及び図6 a，図6 bにそれぞれ示す。図5のグラフにおいて、 V_Q はスイッチQに印加される電圧（図6 a中でスイッチQを流れている電流の向きに電流を流そうとする極性を正とする。）を表わし、 V_{L2} はインダクタL2に印加される電圧（図6 a中でインダクタL2を流れている電流の向きに電流を流そうとする極性を負とする。）を表わし、 i_L は、インダクタL1を流れる電流（図5のグラフ中、L1）とインダクタL2を流れる電流（図5のグラフ中、L2）とを表わし、 i_{D0} はダイオードD0を順方向に流れる電流を表わす。

30

【0019】

スイッチQがオンとなる期間では、キャパシタCin，CetからインダクタL1，L2にそれぞれ電圧が印加されることにより、インダクタL1，L2を流れる電流は直線的に増加する。このときスイッチQに印加されている電圧はゼロである（オン抵抗を無視した。）。スイッチQがオフとなる期間では、インダクタL1，L2を流れる電流はともにダイオードD0を介して負荷側へ流れる。インダクタL1の誘導起電力がスイッチQに印加されるが、スイッチQはオフであるため電流は流れない。またインダクタL2に対しては、キャパシタCoutから電圧が印加される（スイッチQのオン期間にキャパシタCetから印加されていた電圧とは逆の極性。）。このように、スイッチング動作に伴い、スイッチQの電圧 V_Q ならびにインダクタL2の電圧 V_{L2} はともに矩形波状電圧となる。

40

【0020】

図7に、多段倍電圧整流回路、及び入力回路の一例が示されている。多段倍電圧整流回路は、直列接続されたキャパシタCout1～Cout4の各々に対して、2つの直列接続されたダイオードD1，D2と、D3，D4と、D5，D6と、D7，D8と、をそれぞれ並列に接続し、更に、2つの直列接続されたダイオードの各々における中間点に中間キャパシタC1～C4をそれぞれ接続してなる。

【0021】

多段倍電圧整流回路に対しては、コンバータ内の素子から出力される電圧を多段倍電圧整流回路に入力するための入力回路が接続されている。図7の例において、入力回路は、コンバータ内の素子側に接続された第1のコイルと、任意のコアを介する等して第1のコ

50

イルと磁氣的に結合され、更に多段倍電圧整流回路に接続された第2のコイルとを備えている。なお、第1のコイルに接続されているキャパシタC b l o c kは、コンバータ内の素子から流れてくる電流の直流成分を遮断するためのブロッキングコンデンサである。また、第1のコイルと第2のコイルの巻数比をN：1とする。

【0022】

入力回路の端子A－B間には、上述のコンバータの素子（スイッチングノード）で生成された矩形波状電圧が入力される。このとき、入力される矩形波状電圧の変化に応じてキャパシタC o u t 1～C o u t 4に充放電電流が流れ、多段倍電圧整流回路内の奇数番号のダイオードD 1，D 3，D 5，D 7と偶数番号のダイオードD 2，D 4，D 6，D 8が交互に導通する。

【0023】

具体的には、図8中、 V_{SN} のグラフに示される矩形波状電圧（例えば、図5の V_Q ）が入力回路へと入力され、トランスによる変圧やブロッキングコンデンサC b l o c kの直流成分除去作用を受けて多段倍電圧整流回路へと入力されるとき、モード1（図8中、 V_{SN} のグラフ参照）においては図9 aに示すとおり経路を電流が流れて、モード2（図8中、 V_{SN} のグラフ参照）においては図9 bに示すとおり経路を電流が流れる。

【0024】

ここで、キャパシタC o u t 1～C o u t 4の容量が中間キャパシタC 1～C 4の容量と比較して十分大きいとすれば、入力電圧 V_{SN} の動作周波数が十分高い場合、キャパシタC o u t 1，C o u t 2，C o u t 3，C o u t 4の電圧 V_{Cout1} ， V_{Cout2} ， V_{Cout3} ， V_{Cout4} は1サイクル前後において不変であるとみなすことができる。モード1における V_{SN} の大きさをEとし（したがって、第2のコイルから多段倍電圧整流回路に入力される電圧は E/N である。）、モード1における中間キャパシタC 1，C 2，C 3，C 4の電圧の大きさを V_{C1a} ， V_{C2a} ， V_{C3a} ， V_{C4a} とすれば、図9 aの電流経路についてキルヒホッフの第2法則を適用することにより以下の式（1）が得られる。

【数1】

$$E/N - V_{Cout2} - V_{Cout1} - V_{C1a} = 0$$

$$E/N - V_{Cout2} - V_{C2a} = 0$$

$$E/N - V_{C3a} = 0$$

$$E/N + V_{Cout3} - V_{C4a} = 0$$

（1）

【0025】

なお、 $V_{Cout1} \sim V_{Cout4}$ については、図9 a中でキャパシタC o u t 3を流れている方向に電流を流す極性の電圧を正とし、 $V_{C1a} \sim V_{C4a}$ （及び、後述の $V_{C1b} \sim V_{C4b}$ ）については、図9 a中で中間キャパシタC 1～C 4を流れている方向に電流を流す極性の電圧を負とした。

【0026】

同様に、モード2における V_{SN} の大きさを0とし（例えば図4 dのSEPICコンバータに含まれるインダクタL 2の電圧は正と負の値をとるが、電圧の基準点を負側の電圧とすることにより、モード2における V_{SN} をゼロとしてよい。）、中間キャパシタC 1，C 2，C 3，C 4の電圧の大きさを V_{C1b} ， V_{C2b} ， V_{C3b} ， V_{C4b} とすれば、図9 bの電流経路についてキルヒホッフの第2法則を適用することにより以下の式（2）が得られる。

10

20

30

40

【数 2】

$$V_{Cout2} + V_{C1b} = 0$$

$$V_{C2b} = 0$$

$$-V_{Cout3} + V_{C3b} = 0$$

$$-V_{Cout3} - V_{Cout4} + V_{C4b} = 0$$

(2)

10

【0027】

上記式(1)，(2)より、中間キャパシタC1～C4における、モード1とモード2の間での電圧変動 $\Delta V_{C1} = V_{C1a} - V_{C1b}$ ， $\Delta V_{C2} = V_{C2a} - V_{C2b}$ ， $\Delta V_{C3} = V_{C3a} - V_{C3b}$ ， $\Delta V_{C4} = V_{C4a} - V_{C4b}$ は以下のとおり計算される。

【数 3】

$$\Delta V_{C1} = E/N - V_{Cout1}$$

$$\Delta V_{C2} = E/N - V_{Cout2}$$

$$\Delta V_{C3} = E/N - V_{Cout3}$$

$$\Delta V_{C4} = E/N - V_{Cout4}$$

(3)

20

【0028】

中間キャパシタC1～C4の容量をそれぞれG1，G2，G3，G4とした場合、中間キャパシタC1～C4からキャパシタCout1～Cout4に流れる電流 I_{C1} ， I_{C2} ， I_{C3} ， I_{C4} は、電流＝周波数×電荷量＝周波数×容量×電圧変動という関係から、

【数 4】

$$I_{C1} = f \times G1 \times (E/N - V_{Cout1})$$

$$I_{C2} = f \times G2 \times (E/N - V_{Cout2})$$

$$I_{C3} = f \times G3 \times (E/N - V_{Cout3})$$

$$I_{C4} = f \times G4 \times (E/N - V_{Cout4})$$

(4)

30

となる。ここで、fは V_{SN} の周波数である。ここで、オームの法則から、 $f \times G1$ ， $f \times G2$ ， $f \times G3$ ， $f \times G4$ はそれぞれ抵抗の逆数、つまりコンダクタンスの次元であることが分かる。

40

【0029】

よって、上記式(4)から、図7の回路を図10のような等価回路に置き換えることができる。ここで等価電源Vdcは出力電圧E/Nの直流電源であり、等価抵抗R1～R4は中間キャパシタC1～C4の充放電動作を等価抵抗に置き換えたものであり、等価抵抗R1～R4の抵抗値はそれぞれ、 $1/(f \times G1)$ ， $1/(f \times G2)$ ， $1/(f \times G3)$ ， $1/(f \times G4)$ と表すことができる。G1～G4が等しい場合、R1～R4の値も等しくなるため、図10においてキャパシタCout1～Cout4の各電圧が同じ場合は等価抵抗R1～R4に流れる電流も等しくなる。つまりキャパシタCout1～Cout4は均等に充電されることになる。

50

【0030】

その結果、キャパシタCout1～Cout4の電圧は定常状態で均等となる。定常状態におけるキャパシタCout1～Cout4の各電圧はE/Nとなる（ただし、ダイオードにおける電圧降下は無視する）。

【実施例1】

【0031】

図4dのSEPICコンバータと、図7の入力回路及び多段倍電圧整流回路とを接続してなる、本発明の第1の実施形態である充電器に、4直列の蓄電セル群B1～B4を接続した、均等化機能付充電システムの回路図を図11に示す。SEPICコンバータ内のキャパシタCetとダイオードDoとインダクタL2との接点で構成されるスイッチングノードが、入力回路を介して多段倍電圧整流回路に接続されている。SEPICコンバータの出力端子、すなわちダイオードDoはキャパシタCout1～Cout4へと接続されており、またキャパシタCout1～Cout4は蓄電セルB1～B4に接続されている。したがって、蓄電セルB1～B4はSEPICコンバータの出力電圧により直列に充電される。一方、多段倍電圧整流回路は蓄電セルB1～B4の各々に対して接続されている。上記式(1)～(4)を用いて説明したとおり、キャパシタCout1～Cout4が均等に充電されるため、これらと並列に接続された蓄電セルB1～B4に対しては、電圧ばらつきの状態に応じて電流が供給されて電圧ばらつきが解消される。SEPICコンバータはPWM制御を用いて蓄電セルB1～B4の充電を行うが、入力電源Vinによる入力電圧の大きさ(Vinとする。)とB1～B4の合計電圧Vtotalの関係は、時比率D（スイッチQのスイッチング1周期に対するオン期間の割合）を用いて次式で表される。

【数5】

$$V_{total}/V_{in} = D/(1-D)$$

(5)

【0032】

上記式(1)～(4)を用いて説明した均等化動作と、上記(5)式に従う充電動作とが並行して行われることにより、蓄電セルB1～B4は均等に充電されと考えられる。

【0033】

本発明の均等化機能付充電器では必要となるスイッチの数はコンバータ内で一つ（スイッチQ）のみであり、バランス機能を提供するための多段倍電圧整流回路自体はスイッチレスで構成可能である。図1や図2で示した従来の均等化回路と同様、少数個のスイッチで構成可能であるため、多数のスイッチを必要とする各種の従来方式と比較して回路構成を大幅に簡素化することができる。また、本均等化機能付充電器では充電機能を受け持つコンバータ部と均等化機能を受け持つ多段倍電圧整流回路とを、それぞれ最適に設計することにより、従来の均等化充電器と比較して小型かつ経済的な設計が可能になる。例えば、一般的に均等化に必要な電力は充電に必要なそれと比較して大幅に小さいため、コンバータには大電力用の素子を用い、多段倍電圧整流回路には小電力用の素子を用いるような設計が最適である。

【0034】

図11ではSEPICコンバータ内のキャパシタCetとダイオードDoとインダクタL2との接点で構成されるスイッチングノードを、入力回路を介して多段倍電圧整流回路に接続した構成（矩形波状の電圧が印加されるインダクタ素子L2に入力回路を介して多段倍電圧整流回路を接続した構成）について示したが、もう一方のスイッチングノード、すなわちキャパシタCetとスイッチQとインダクタL1の接点で構成されるスイッチングノードを、入力回路を介して多段倍電圧整流回路に接続した場合（矩形波状の電圧が印加されるスイッチ素子Qに入力回路を介して多段倍電圧整流回路を接続した構成）においても同様の機能が得られる。また、SEPICコンバータ以外のコンバータを用いても均

等化機能付充電器を構成することができる。

【００３５】

なお、多段倍電圧整流回路に対して均等化のための電圧を入力回路から入力する位置は、図７の態様に限らず任意である。一例として、多段倍電圧整流回路と入力回路との接続点を、図７の構成から変更したときの回路図を図１２に示す。

【００３６】

図７の構成を用いた上述の例と同様に、キャパシタ $C_{out1} \sim C_{out4}$ の容量が中間キャパシタ $C1 \sim C4$ の容量と比較して十分大きいとして、図１３ａに示す電流経路（モード１）と図１３ｂに示す電流経路（モード２）とについてキルヒホッフの第２法則を適用すれば、以下の式（６）、（７）が得られる（各素子の電圧等、記号は上記式（１）～（４）と同様に用いる。）。 10

【数６】

$$E/N - V_{Cout3} - V_{Cout2} - V_{Cout1} - V_{C1a} = 0$$

$$E/N - V_{Cout3} - V_{Cout2} - V_{C2a} = 0$$

$$E/N - V_{Cout3} - V_{C3a} = 0$$

$$E/N - V_{C4a} = 0$$

(６)

20

【数７】

$$V_{Cout3} + V_{Cout2} + V_{C1b} = 0$$

$$V_{Cout3} + V_{C2b} = 0$$

$$V_{C3b} = 0$$

$$-V_{Cout4} + V_{C4b} = 0$$

(７)

30

【００３７】

上記式（６）、（７）から上記式（３）が得られる。したがって、図１２の構成においても、多段倍電圧整流回路の動作は図１０の等価回路を用いて説明できる。

【実施例２】

【００３８】

入力回路として共振回路を用いることも可能である。一例として、直列共振回路を入力回路とし、これに多段倍電圧整流回路を接続した構成の回路図を図１４に示す。

【００３９】

共振インダクタ L_r と共振キャパシタ C_r により直列共振タンクが構成されており、トランス以降の回路は図７で示したものと同一である。コンバータ内におけるスイッチングノードで発生した矩形波状電圧 V_{SN} が端子 $A-B$ 間に印加されることで、多段倍電圧整流回路には正弦波状の交流電圧が入力される。 40

【００４０】

図１４に示した回路を DCM ($Discontinuous\ Conduction\ Mode$) で動作させた場合の動作波形を図１５に示す。 i_{Lr} は共振インダクタ L_r に流れる電流（図１４中の矢印方向に流れる電流を正とする。）を表わし、 $i_{D(2i-1)}$ は奇数番号のダイオード $D1$ 、 $D3$ 、 $D5$ 、 $D7$ に流れる順方向電流を、 $i_{D(2i)}$ は偶数番号のダイオード $D2$ 、 $D4$ 、 $D6$ 、 $D8$ に流れる順方向電流を、それぞれ表わす。

【００４１】

50

矩形波状電圧 V_{SN} が正（図 1 4 中、端子 A 側が高電圧）に切り替わったとき、共振インダクタ L_r には正の電流 i_{Lr} が流れ始めるが（図 1 5 中、モード 1）、その波形は共振インダクタ L_r と共振キャパシタ C_r との共振現象により正弦波状となるため、いずれは下降して負となる（モード 2）。 i_{Lr} は極小値をとった後、再び上昇してゼロとなるが、本発明者の研究によれば、その後 i_{Lr} はゼロの一定値をとる（モード 3）。このタイミングで矩形波状電圧 V_{SN} が負に切り替えられると、共振インダクタ L_r には負の電流 i_{Lr} が流れ始める（モード 4）。共振インダクタ L_r と共振キャパシタ C_r との共振現象により i_{Lr} は正弦波状に変化し、いずれは上昇して正となる（モード 5）。 i_{Lr} は極大値をとった後、再び下降してゼロとなるが、本発明者の研究によれば、その後 i_{Lr} はゼロの一定値をとる（モード 6）。 i_{Lr} が正のとき、多段倍電圧整流回路には図 1 6 a に示すとおり 10
の経路で電流が流れ、 i_{Lr} が負のとき、多段倍電圧整流回路には図 1 6 b に示すとおり 20
の経路で電流が流れる。 i_{Lr} が正弦波状に変化することに対応して、多段倍電圧整流回路内の各ダイオードを流れる電流も正弦波状に変化する（図 1 5）。

【0042】

以上のとおり、図 1 4 の多段倍電圧整流回路は、共振インダクタ L_r を流れる電流 i_{Lr} の極性に応じて、図 1 6 a，図 1 6 b に示す 2 つの電流経路にて動作する。図 1 6 a に示す電流経路が実現されるとき（ i_{Lr} が正のとき。図 1 5 中のモード 1 とモード 5 に相当）、多段倍電圧整流回路内の奇数番号のダイオード $D(2i-1)$ （ $i=1\cdots 4$ ）が導通する。一方、 i_{Lr} が負のとき（図 1 5 中のモード 2 とモード 4 に相当）は多段倍電圧整流回路内の偶数番号のダイオード $D(2i)$ が導通する。一方、モード 3 とモード 6 において 20
は回路中に電流は流れない。DCM の動作が成立する（モード 3，モード 6 の期間が存在する）ためには、直列共振回路に印加される電圧 V_{SN} がハイ及びローとなる期間のそれぞれが、直列共振回路の共振周期よりも長くなるようスイッチング周波数もしくは回路定数を決定する必要がある。

【0043】

直列共振回路が DCM で動作するとき、各モードにおいて共振インダクタ L_r を流れる電流 i_{Lr} を、時刻 t の関数として以下の式（8）で表すことができる。

【数 8】

$$i_{Lr}(t) = \begin{cases} \frac{|V_{SN}|/2 + V_P}{Z_0} \sin \omega_0 t & (\text{モード 1}) \\ \frac{-|V_{SN}|/2 + V_P}{Z_0} \sin \omega_0 t & (\text{モード 2}) \\ -\left(\frac{|V_{SN}|/2 + V_P}{Z_0}\right) \sin \omega_0 t & (\text{モード 4}) \\ -\left(\frac{-|V_{SN}|/2 + V_P}{Z_0}\right) \sin \omega_0 t & (\text{モード 5}) \end{cases} \quad (8)$$

【0044】

ここで、 $|V_{SN}|$ は矩形波入力電圧の電圧振幅、 V_P は第 1 のコイルに印加される電圧（図 1 4）、 Z_0 は共振回路の特性インピーダンス（共振インダクタのインダクタンスを L_r 、共振キャパシタの容量を C_r として、 $Z_0 = (L_r / C_r)^{0.5}$ ）、 ω_0 は共振角周波数（ f_r を直列共振回路の周波数として、 $\omega_0 = 2\pi f_r$ ）を表わす。

【0045】

モード１～モード２の動作と、モード４～５の動作は対称動作である。したがって、 i_{Lr} の絶対値平均電流は、上記式（８）中のモード１とモード２で表される i_{Lr} の絶対値を半周期 $T_s/2$ に亘って積分することで、次式（９）のように求められる。

【数 ９】

$$|i_{Lr}| = \frac{1}{\frac{T_s}{2}} \int_0^{\frac{T_s}{2}} |i_{Lr}(t)| dt = \frac{2f_s V_{SN}}{\pi f_r Z_0} \quad (9)$$

【００４６】

ここで、 f_s は矩形波状電圧 V_{SN} のスイッチング周波数である。このように、DCM動作ではスイッチング周波数 f_s もしくは回路定数 Z_0 を適切に設定することで、電流制限のための回路やフィードバック制御を用いずとも回路内の電流を任意の値以下に設定することが可能である。

【００４７】

既に述べたとおり、直列共振回路がDCMで動作するためには V_{SN} がハイ及びローとなる期間のそれぞれが、共振回路の共振周期よりも長くなる必要があるため、次の不等式が満たされる必要がある。

【数 １０】

$$f_r > f_s / D_{\min}$$

$$f_r > f_s / (1 - D_{\min}) \quad (10)$$

【００４８】

ここで $D_{\min}$ はSEPICコンバータの動作時における最小時比率である。（５）式で示したように、コンバータにおいては入出力の電圧比に応じて時比率 D が変動するが、上記（１０）式が満たされていれば、直列共振回路ならびに多段倍電圧整流回路には過大電流が流れることがないため充電器は安全に動作可能である。

【００４９】

一方、その他の共振回路においては時比率の変動により動作特性が大きく影響を受けるため、何らかの電流制限機能および回路が必要となる。これは時比率制御ではなく周波数制御を用いるような共振形コンバータの場合においても同様である。

【００５０】

図４ｄのSEPICコンバータと、図１４の入力回路及び多段倍電圧整流回路とを接続してなる、本発明の第２の実施形態である充電器に、４直列の蓄電セル群Ｂ１～Ｂ４を接続した、均等化機能付充電システムの回路図を図１７に示す。既に述べたとおり、入力回路に矩形波状電圧が入力されたときには図１６ａ，図１６ｂに示される経路で多段倍電圧整流回路に電流が流れるため、定性的には上述の式（１）～（４）による均等化動作と同様の均等化動作が行われて、蓄電セル群Ｂ１～Ｂ４の電圧が均等化される。併せて、SEPICコンバータの出力電圧が蓄電セル群Ｂ１～Ｂ４に印加され、これにより蓄電セルの充電が行われる。さらに、直列共振回路のDCM動作による電流制限機能を利用することで、別個の電流制限機能、電流制限回路が不要となる。

【００５１】

なお、図 17 においては S E P I C コンバータ内のキャパシタ C e t とダイオード D o とインダクタ L 2 との接点で構成されるスイッチングノードを多段倍電圧整流回路に接続した構成について示されているが、もう一方のスイッチングノード、すなわちキャパシタ C e t とスイッチ Q とインダクタ L 1 との接点で構成されるスイッチングノードを多段倍電圧整流回路に接続しても同様の均等化機能が得られる。また、S E P I C コンバータ以外のコンバータを用いても本発明の均等化機能付き充電器を構成することができる。また、以上では直列共振形の多段倍電圧整流回路について示したが、その他の共振方式を採用することも可能である。

【0052】

本発明の均等化機能付き充電器（充電電力 50 W）を用いた実験結果を図 18 に示す。実験は静電容量が 220 F の電気二重層キャパシタモジュールを 4 直列に接続し、充電には本発明の図 17 で示した充電器を、放電には電子負荷（定電流 1.8 A）をそれぞれ用い、充放電サイクルを行った。なお、充電器に用いた各要素のパラメータとして、まず S E P I C コンバータについては、インダクタ L 1, L 2 のインダクタンスは 100 μ H、キャパシタ C e t の容量は 20 μ F、N - C h M O S F E T スイッチ Q のオン抵抗は 150 m Ω 、ショットキーダイオード D o の順方向電圧降下は 0.67 V であった。また多段倍電圧整流回路については、中間キャパシタ C 1 ~ C 4 の容量が 33 μ F、キャパシタ C o u t 1 ~ C o u t 4 の容量が 66 μ F、ショットキーダイオード D 1 ~ D 8 の順方向電圧降下が 0.43 V であり、入力回路については、共振インダクタ L r のインダクタンスが 15.2 μ H、共振キャパシタ C r の容量が 10 n F であり、第 1 のコイルと第 2 のコイルとの巻数比が 39 : 6 であり、相互インダクタンスが 3.09 mH であった。各電気二重層キャパシタモジュールの初期電圧をばらつかせた状態から実験を行った。充電期間中は、本発明の充電器の均等化機能により電気二重層キャパシタモジュール電圧の標準偏差が徐々に低下していることから（図 18 中、標準偏差のグラフ）、電圧ばらつきが解消される方向に進んでいることがわかる。一方、放電期間中は定電流の電子負荷を用いて放電を行っているため標準偏差に大きな変化なく電圧ばらつきの状態に変化がないことが分かる。2 サイクル終了時点で標準偏差は 30 m V 程度まで下がっていることから、本発明の均等化機能付き充電器により電圧ばらつきが解消されることが示された。なお、図 18 中、モジュール電圧のグラフは各電気二重層キャパシタモジュールの電圧を、合計電圧及び電流のグラフは、各電気二重層キャパシタモジュールの電圧、電流の合計を、それぞれ表わしている。

【実施例 3】

【0053】

以上、均等化機能付き充電器の実施例について説明した。充電器は電力の伝送方向が一方向である単方向コンバータを用いて構成されるが、双方向コンバータを用いて、双方向電力伝送が可能なよう本発明の充電器を構成することにより、本発明の均等化機能付き充放電器が得られる。一例において、図 17 の構成に含まれる S E P I C コンバータ内のダイオード D o をスイッチに置き換え、コンバータを双方向 S E P I C コンバータとして使用することにより、本発明の充放電器が得られる。

【0054】

まず、双方向 S E P I C コンバータの動作について、図 19 ~ 図 23 b を用いて説明する。図 19 は、S E P I C コンバータ中のダイオードをスイッチに置き換えることで得られる双方向 S E P I C コンバータの回路図である。図 19 中の電源 V b a t は、直列接続された蓄電セル B 1 ~ B 4（図 11, 図 17）に対応する。電源 V i n の電圧を V_{in} とし、S E P I C コンバータの出力電圧 $V_{in} \times D / (1 - D)$ が電源 V b a t の電圧よりも大きい場合、双方向 S E P I C コンバータは電源 V b a t を充電し（充電モード）、S E P I C コンバータの出力電圧が電源 V b a t の電圧よりも小さい場合、双方向 S E P I C コンバータは電源 V b a t に放電動作を行わせる（放電モード）。

【0055】

充電モード時における電流経路は図 21 a, 図 21 b に示すとおりであり、図 6 a, 図

10

20

30

40

50

6 bで示した電流経路と同様である。スイッチQ aがオン、スイッチQ bがオフとなるモード1（図2 1 a）では電源V i nとキャパシタC e tからインダクタL 1, L 2にそれぞれ電圧が印加されることにより、インダクタL 1, L 2を流れる電流は直線的に増加する。このときスイッチQ aに印加されている電圧はゼロである（オン抵抗を無視した。）。

。スイッチQ aがオフ、スイッチQ bがオンとなるモード2（図2 1 b）では、インダクタL 1, L 2の電流はともにスイッチQ bを介して電源V b a tへと流れる。インダクタL 1の誘導起電力がスイッチQ aに印加されるが、スイッチQ aはオフであるため電流は流れない。またインダクタL 2に対しては、キャパシタC o u tから電圧が印加される（スイッチQ aのオン期間にキャパシタC e tから印加されていた電圧とは逆の極性。）。

このように、スイッチング動作に伴い、スイッチQ aの電圧 V_{Qa} ならびにインダクタL 2の電圧 V_{L2} はともに矩形波電圧となる（図2 0）ため、これらの素子を、入力回路を介して多段倍電圧整流回路に接続することにより、蓄電セル電圧の均等化動作が可能となる。

10

【0056】

放電モードにおける、各素子の電圧及び電流を図2 2に、電流経路を図2 3 aと図2 3 bにそれぞれ示す。スイッチQ aがオフ、スイッチQ bがオンとなるモード1（図2 3 a）では電源V b a tの電圧がインダクタL 2に、電源V b a tとキャパシタC e tの合計電圧がインダクタL 1にそれぞれ印加されることにより、インダクタL 1, L 2の電流は直線的に増加する。スイッチQ aにはインダクタL 1から誘導起電力が印加されるが、スイッチQ aはオフであるため電流は流れない。スイッチQ aがオン、スイッチQ bがオフとなるモード2（図2 3 b）では、インダクタL 1, L 2の電流はともにスイッチQ aを介して流れる。このとき、スイッチQ aに印加される電圧はゼロであり、インダクタL 2に対しては、キャパシタC e tから、モード1において電源V b a tから印加されていた電圧とは逆の極性の電圧が印加される。したがって、スイッチング動作に伴い、スイッチQ aの電圧 V_{Qa} ならびにインダクタL 2の電圧 V_{L2} はともに矩形波状電圧となる。両方の期間を通じてインダクタL 1の電流のみが電源V i nへと流れる。このように、スイッチング動作に伴い、スイッチQ aの電圧 V_{Qa} ならびにインダクタL 2の電圧 V_{L2} はともに矩形波電圧となる（図2 2）ため、これらの素子を、入力回路を介して多段倍電圧整流回路に接続することにより、蓄電セル電圧の均等化動作が可能となる。

20

【0057】

図1 9の双方向S E P I Cコンバータを、入力回路（直列共振回路）を介して多段倍電圧整流回路へと接続してなる本発明の充放電器を、直列接続された蓄電セルB 1～B 4に接続してなる充放電システムの回路図を、図2 4に示す。図1 7のシステムと同様に、入力回路に矩形波状電圧が入力されたときには図1 6 a, 図1 6 bに示される経路で多段倍電圧整流回路に電流が流れるため、定性的には上述の式（1）～（4）による均等化動作と同様の均等化動作が行われて、蓄電セル群B 1～B 4の電圧が均等化される。併せて、双方向S E P I Cコンバータの出力電圧が蓄電セル群B 1～B 4に印加され、これにより蓄電セルの充放電が行われる。図1 7のシステムと同様に、直列共振回路のD C M動作による電流制限機能を利用することで、別個の電流制限機能、電流制限回路が不要となる（ただし、本構成において直列共振回路を用いることは必須ではなく、図1 1に示される入力回路を用いてもよいし、あるいは後述の実施例4に示されるとおり、トランスを用いず単に導線で双方向コンバータと多段倍電圧整流回路とを接続してもよい）。

30

40

【実施例4】

【0058】

上述の各実施例は、いずれも入力回路としてトランスを含む回路を用いて、多段倍電圧整流回路に蓄電セル電圧均等化用の電圧を入力していた。しかしながら、本発明においてトランスを用いることは必須ではない。例えば、図4 dや図1 9のS E P I Cコンバータ内のインダクタL 2の両端に、導線（本実施例における「入力回路」である。）を介して直接多段倍電圧整流回路を接続した場合であっても、多段倍電圧入力回路にはインダクタL 2から矩形波状電圧が入力され、図9 a, 図9 bにおける電流経路と同様の経路を電流が流れるのであり、すなわち上述の式（1）～（4）による均等化動作と同様の均等化動

50

作が行われて蓄電セル群 B 1 ～ B 4 の電圧が均等化される。併せて、コンバータの出力電圧により蓄電セル B 1 ～ B 4 が充電又は放電されるのであり、このような態様においても本発明の充電器、充放電器は動作可能である。

【 0 0 5 9 】

このときも、多段倍電圧整流回路に対して均等化のための電圧を入力回路から入力する位置は任意である。例えば図 2 5 に示す多段倍電圧整流回路において、同図に示すとおり端子 A － B 間にコンバータ内素子からの矩形波状電圧 V_{SN} が入力されるとき、多段倍電圧整流回路内を流れる電流経路は図 2 6 a (モード 1 とする)、図 2 6 b (モード 2) に示す経路の間で切り替わるのであり、上記式 (1) ～ (4) と同様に各記号を定義すれば、キルヒホッフの第 2 法則より、モード 1 においては

10

【数 1 1】

$$E - V_{Cout1} - V_{C1a} = 0$$

$$E - V_{Cout2} - V_{Cout1} - V_{C2a} = 0$$

$$E - V_{Cout3} - V_{Cout2} - V_{Cout1} - V_{C3a} = 0$$

$$E - V_{Cout4} - V_{Cout3} - V_{Cout2} - V_{Cout1} - V_{C4a} = 0$$

(1 1)

20

が成り立ち、モード 2 においては

【数 1 2】

$$V_{C1b} = 0$$

$$V_{Cout1} + V_{C2b} = 0$$

$$V_{Cout1} + V_{Cout2} + V_{C3b} = 0$$

$$V_{Cout1} + V_{Cout2} + V_{Cout3} + V_{C4b} = 0$$

(1 2)

30

が成り立つ (矩形波状電圧 V_{SN} の波形は図 8 に示すとおりとした。また、 $V_{C1a} \sim V_{C4a}$ 、 $V_{C1b} \sim V_{C4b}$ の極性は、上記式 (1) ～ (4) を導出した際とは逆に定義した。) 。

【 0 0 6 0 】

上記式 (1 1) , (1 2) より、中間キャパシタ C 1 ～ C 4 における、モード 1 とモード 2 の間での電圧変動 $\Delta V_{C1} = V_{C1a} - V_{C1b}$, $\Delta V_{C2} = V_{C2a} - V_{C2b}$, $\Delta V_{C3} = V_{C3a} - V_{C3b}$, $\Delta V_{C4} = V_{C4a} - V_{C4b}$ は以下のとおり計算される。

【数 1 3】

$$\Delta V_{C1} = E - V_{Cout1}$$

40

$$\Delta V_{C2} = E - V_{Cout2}$$

$$\Delta V_{C3} = E - V_{Cout3}$$

$$\Delta V_{C4} = E - V_{Cout4}$$

(1 3)

【 0 0 6 1 】

以上より、図 2 5 の多段倍電圧整流回路の動作も図 1 0 の等価回路を用いて説明できる。したがって、例えば図 4 d の S E P I C コンバータ内のインダクタ L 2 の両端を、図 2

50

5の多段倍電圧整流回路の端子A, Bと、直接導線で接続し、更にSEPICコンバータの出力部を直列接続されたキャパシタC1～C4の両端に接続してなる充電器によっても、蓄電セル群を均等に充電することが可能である。

【産業上の利用可能性】

【0062】

本発明に従い、二次電池、電気二重層キャパシタ等の蓄電セルを均等に充電するための充電器、充放電器を構成することができる。本発明は、二次電池、電気二重層キャパシタ等の蓄電セルを用いる電源に広く適用できる。

【符号の説明】

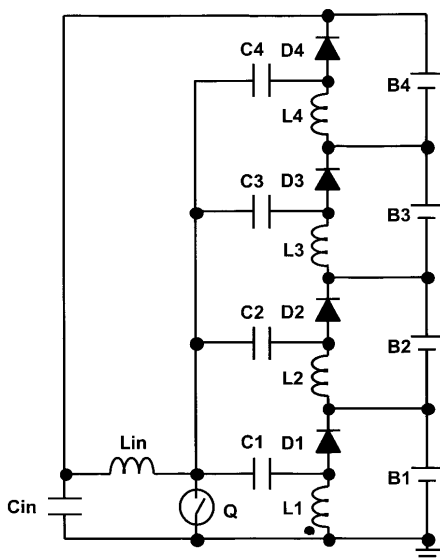
【0063】

B1～B4	蓄電セル
Cout1～Cout4	キャパシタ
C1～C4	中間キャパシタ
D1～D8	ダイオード
Cblock	ブロッキングコンデンサ
Lr	共振インダクタ
Cr	共振キャパシタ
Vin, Vbat	電源
L1, L2	インダクタ
Q, Qa, Qb	スイッチ
Do	ダイオード
Cet	キャパシタ

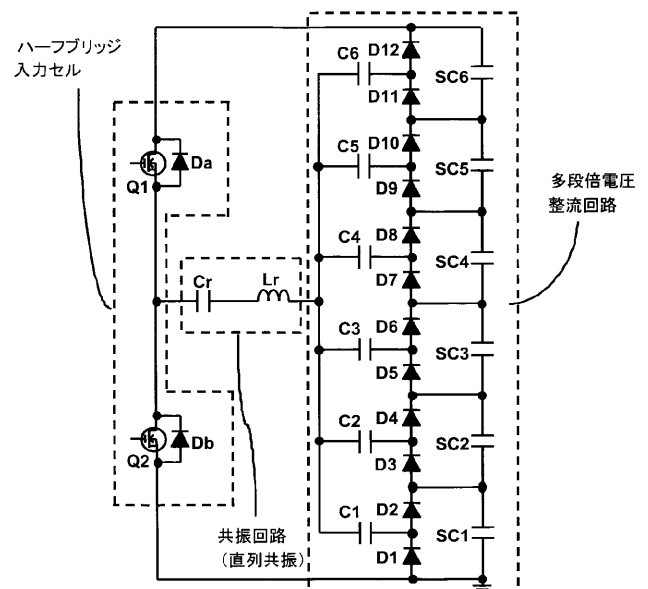
10

20

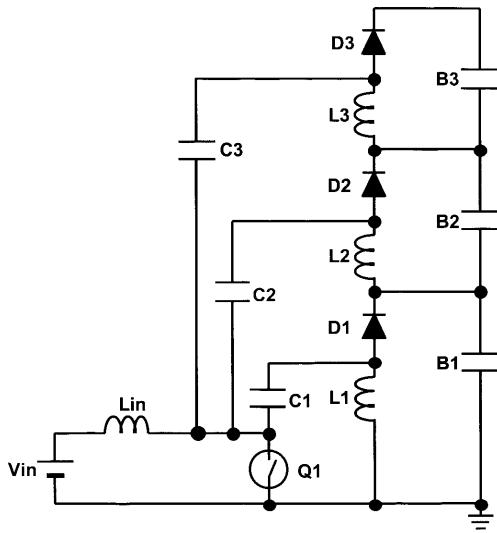
【図1】



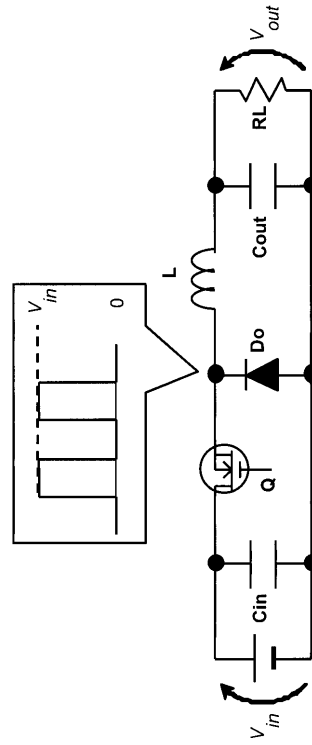
【図2】



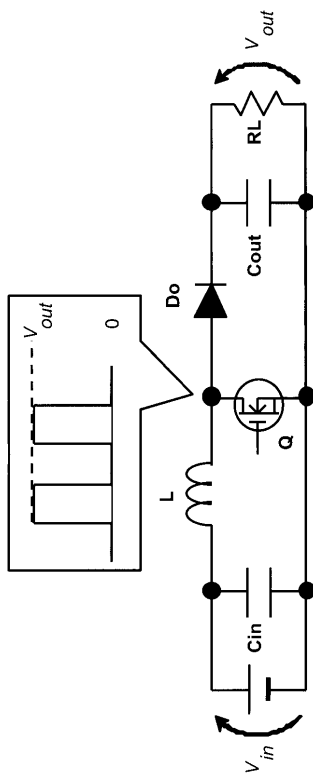
【図 3】



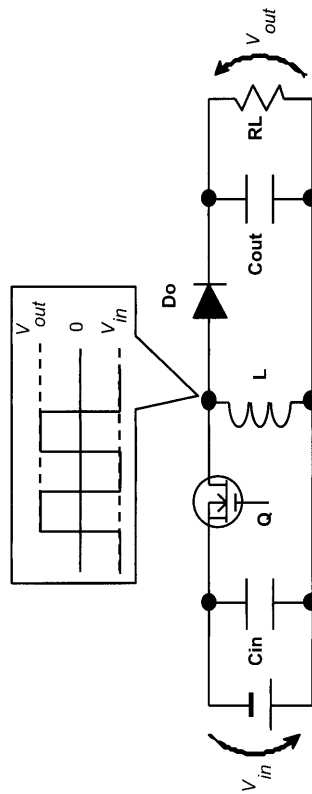
【図 4 a】



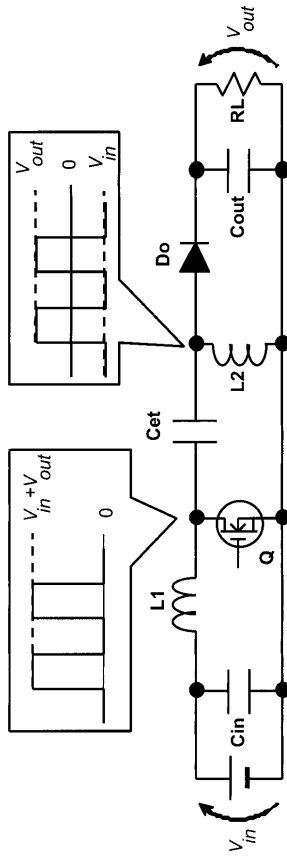
【図 4 b】



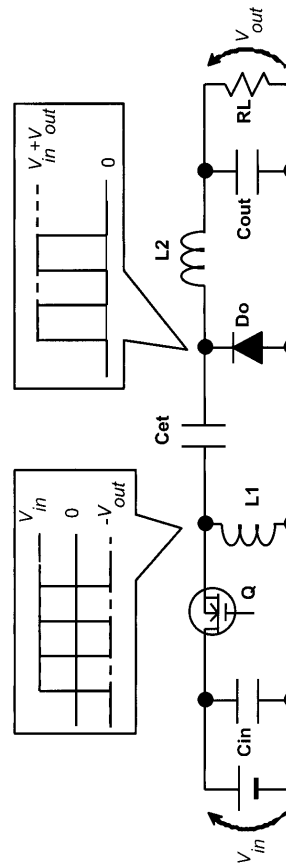
【図 4 c】



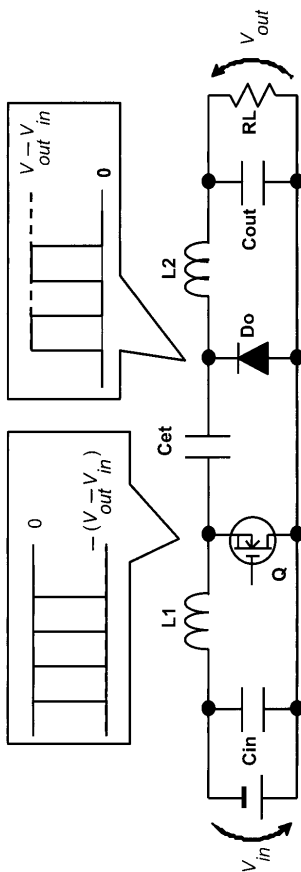
【図 4 d】



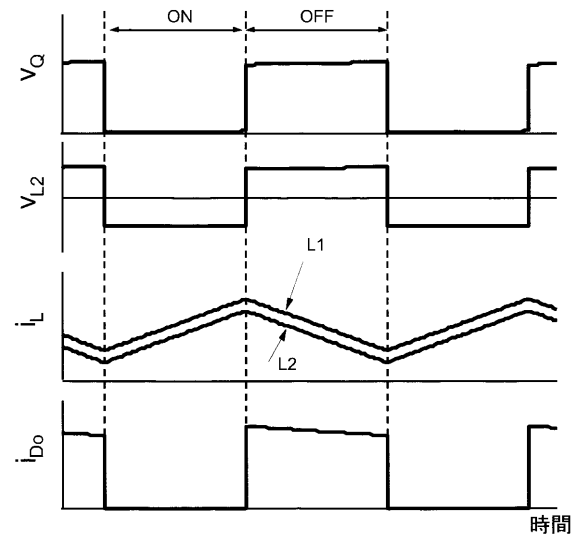
【図 4 e】



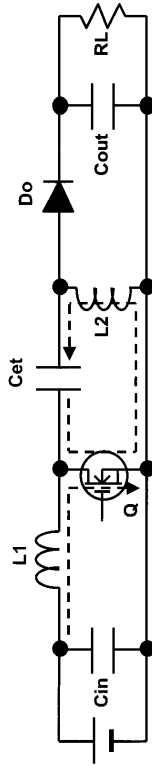
【図 4 f】



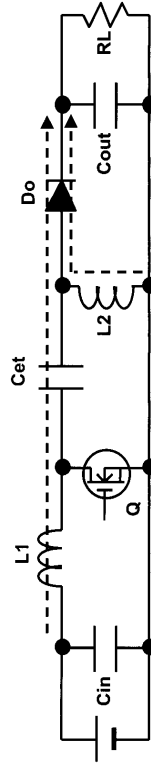
【図 5】



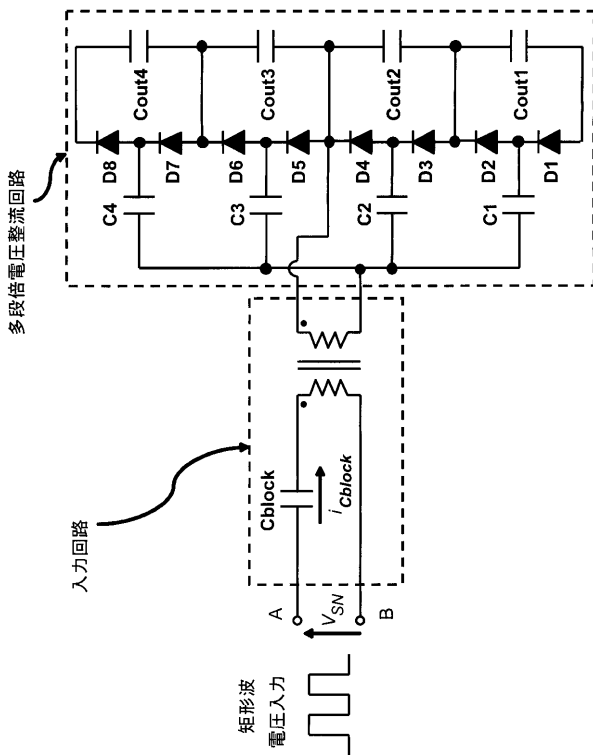
【図 6 a】



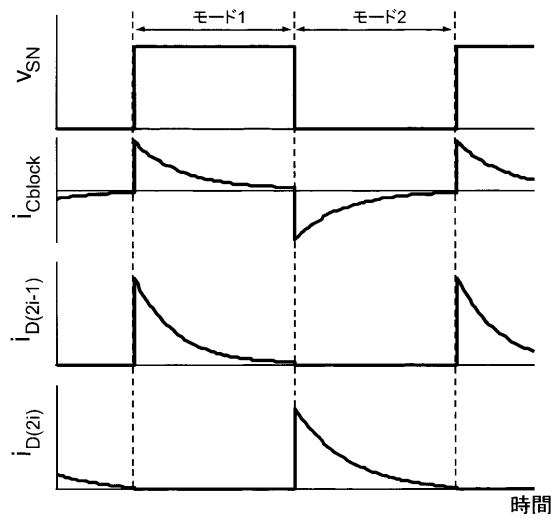
【図 6 b】



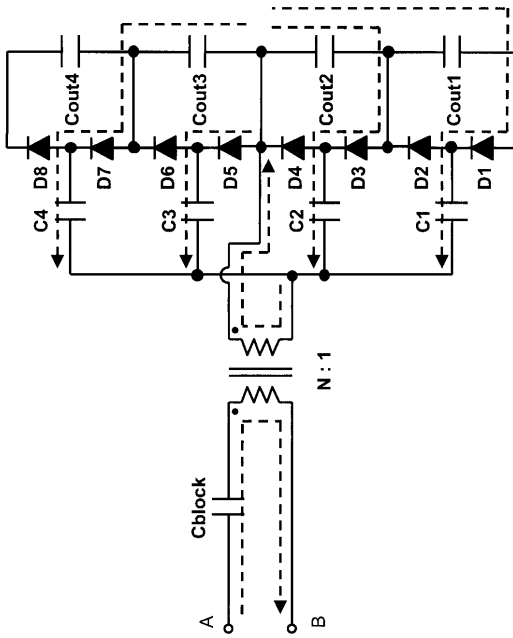
【図 7】



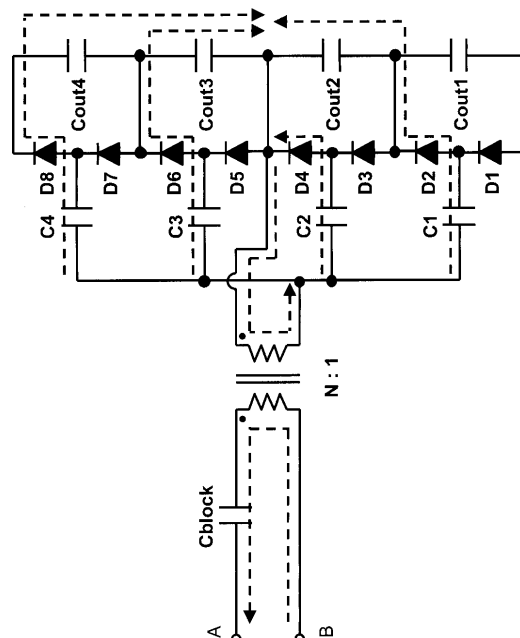
【図 8】



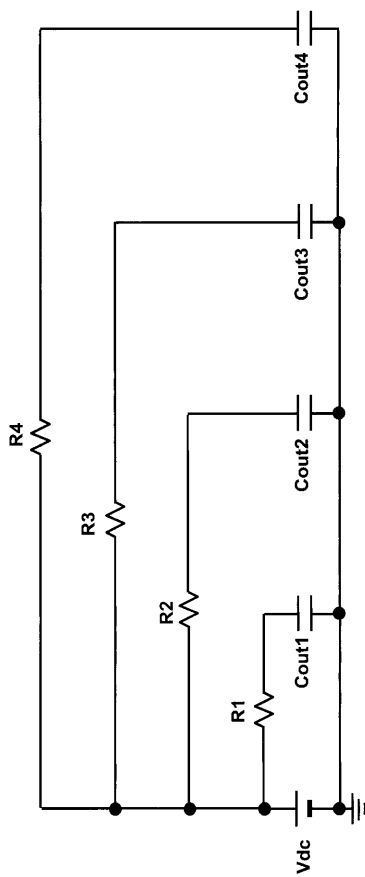
【図 9 a】



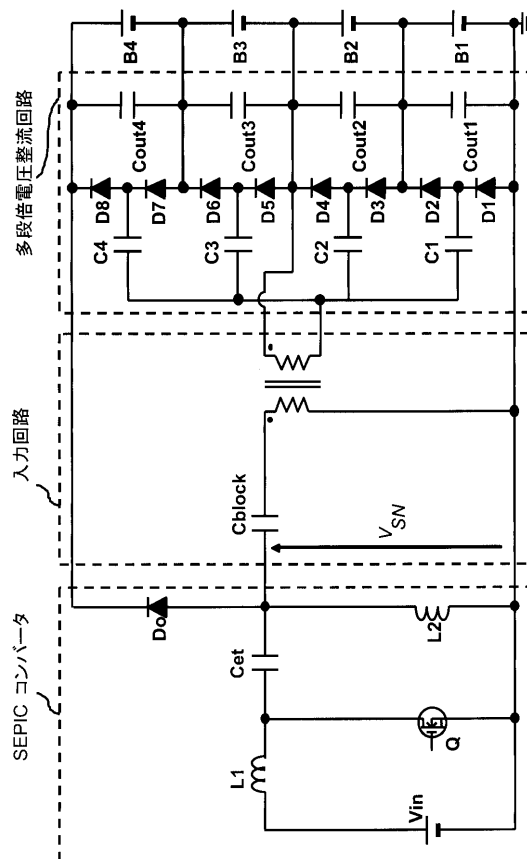
【図 9 b】



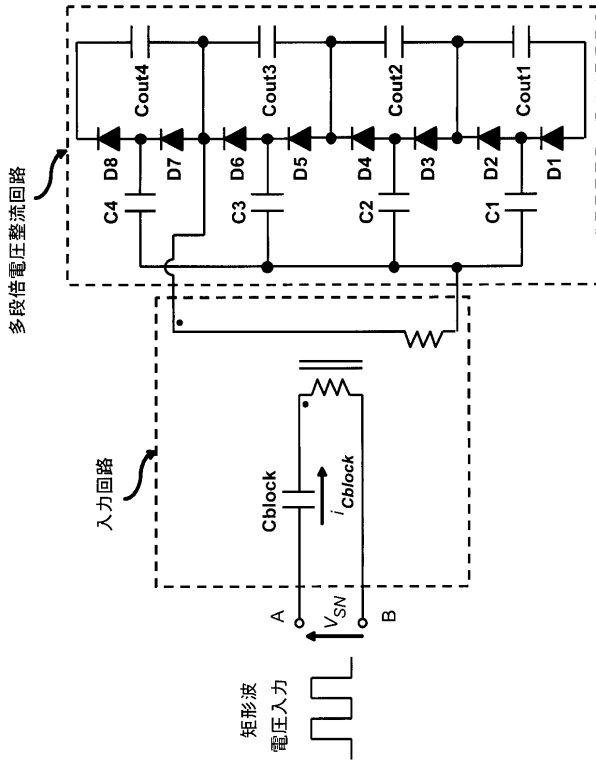
【図 10】



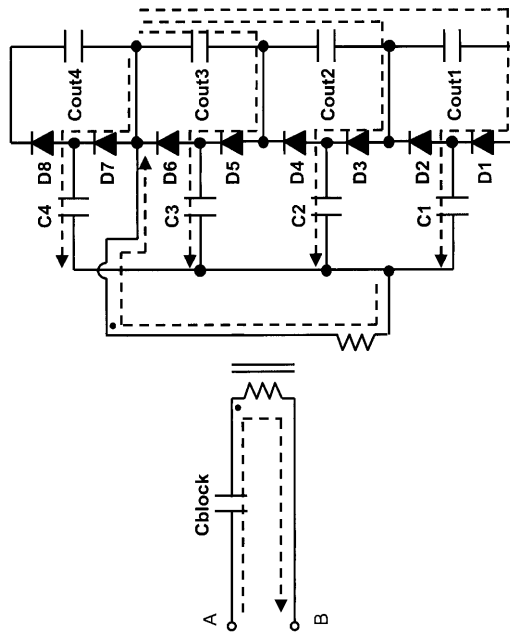
【図 11】



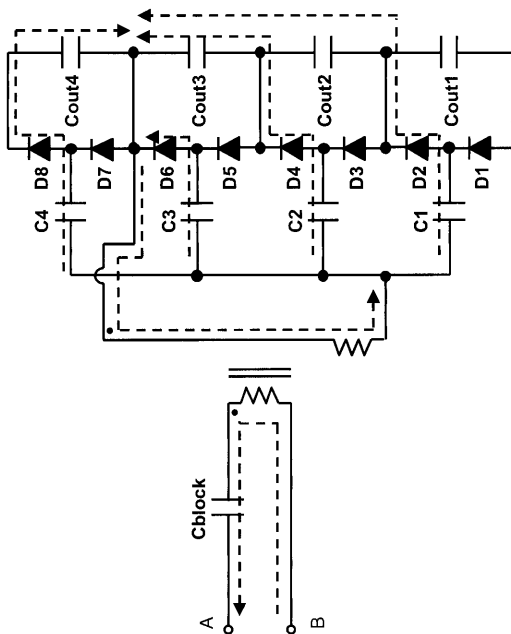
【図 1 2】



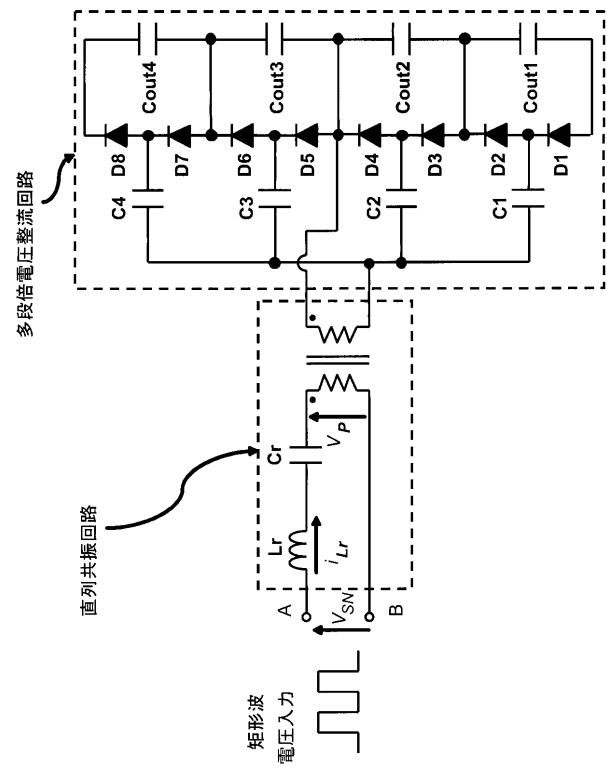
【図 1 3 a】



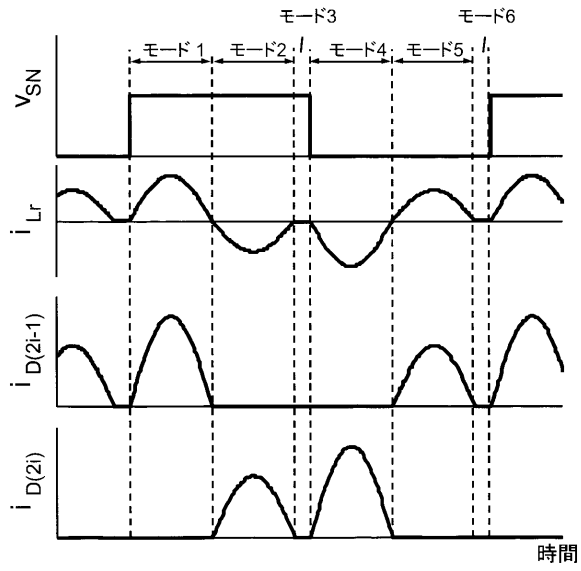
【図 1 3 b】



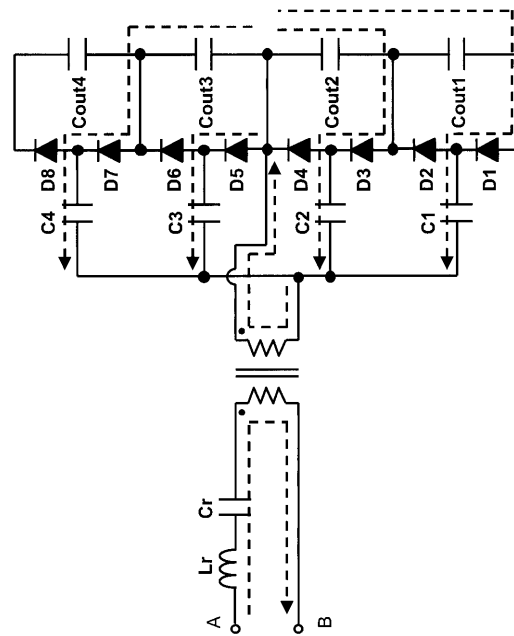
【図 1 4】



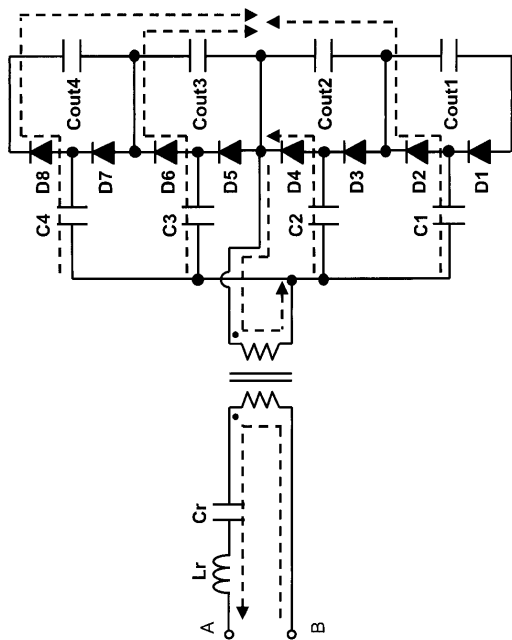
【図 15】



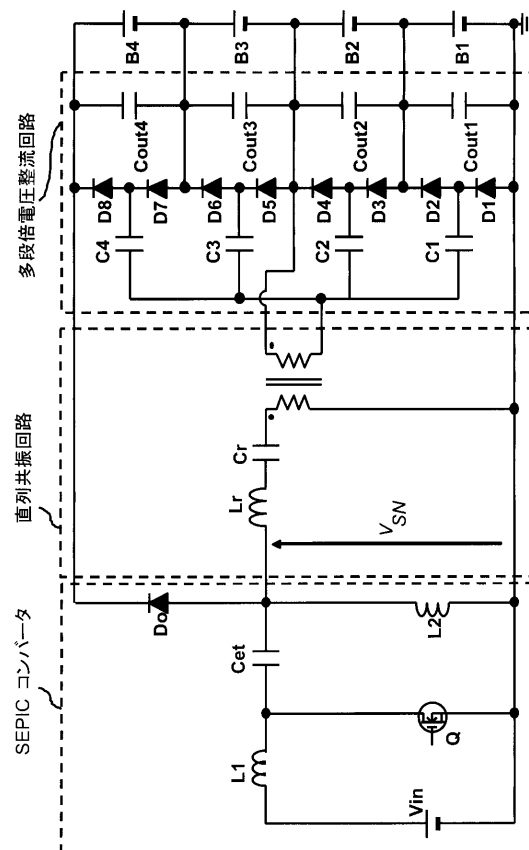
【図 16 a】



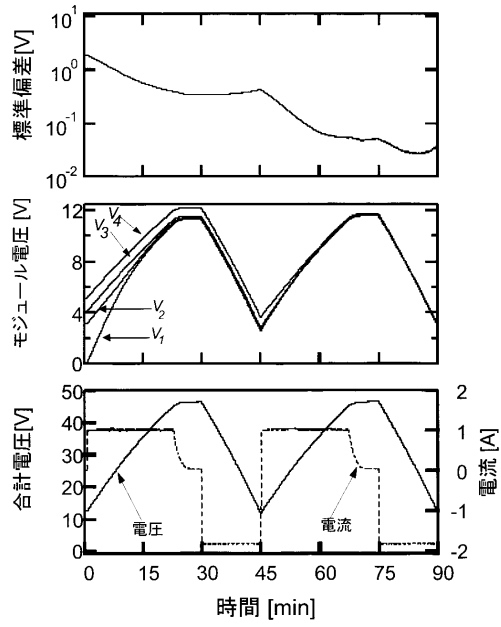
【図 16 b】



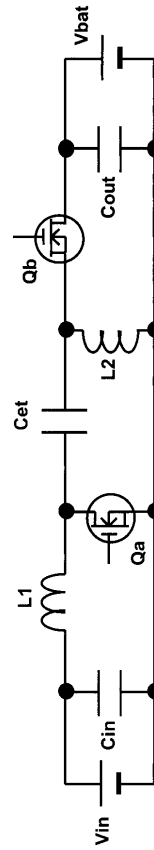
【図 17】



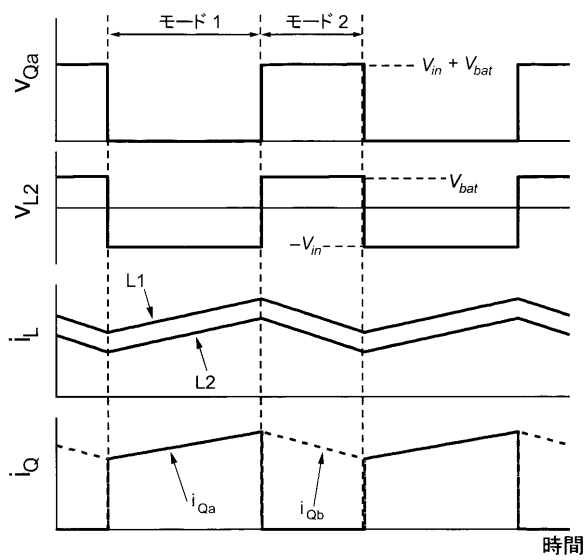
【図 18】



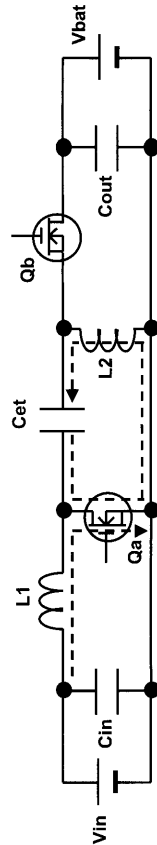
【図 19】



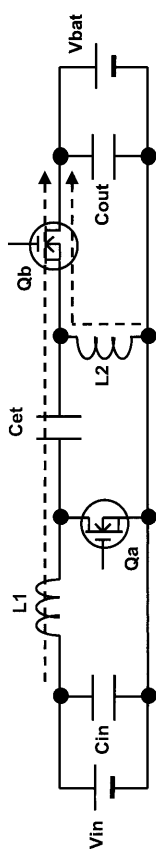
【図 20】



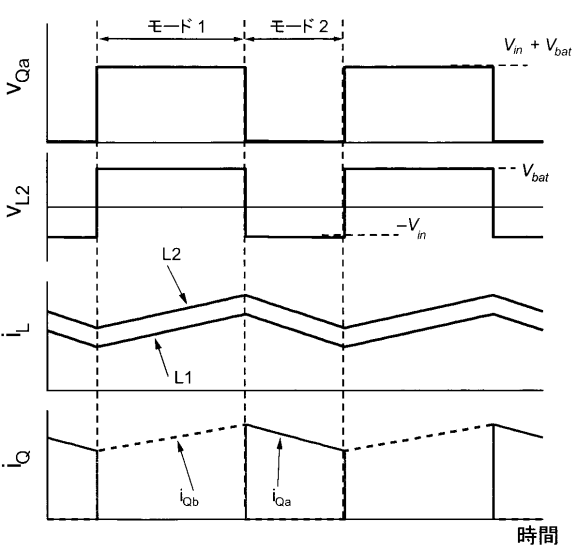
【図 21 a】



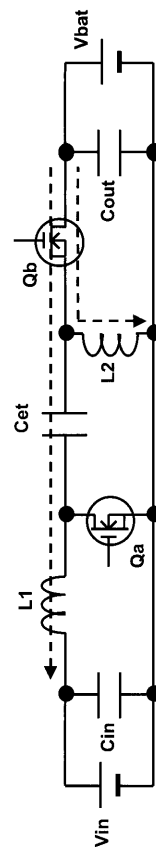
【図 2 1 b】



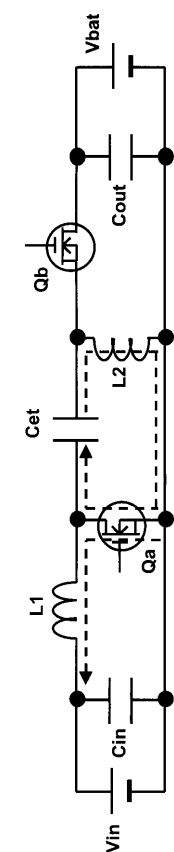
【図 2 2】



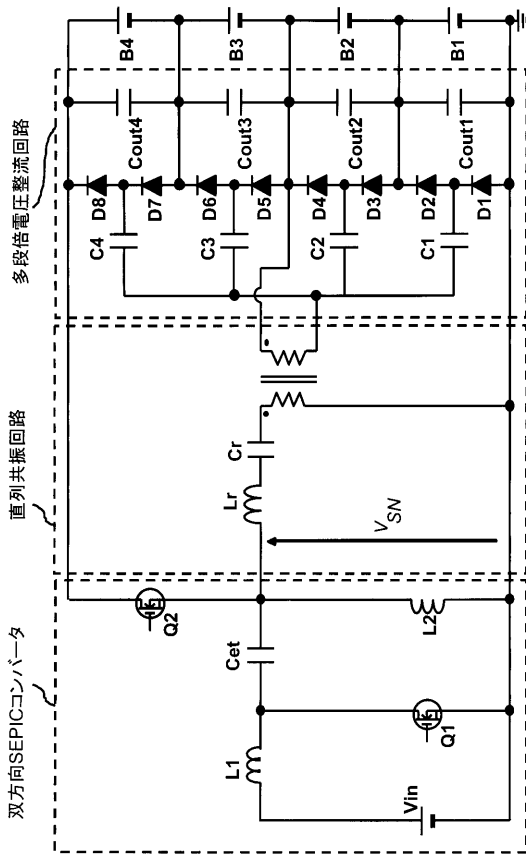
【図 2 3 a】



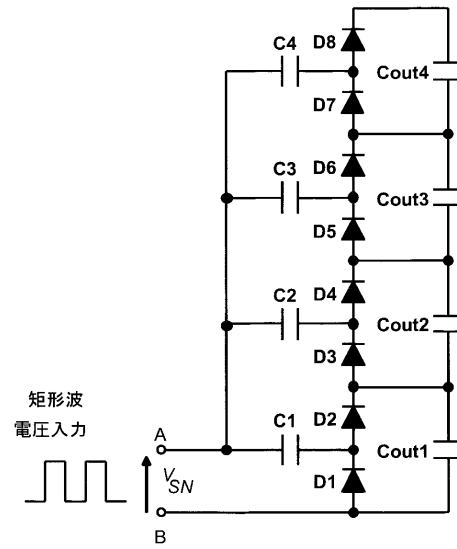
【図 2 3 b】



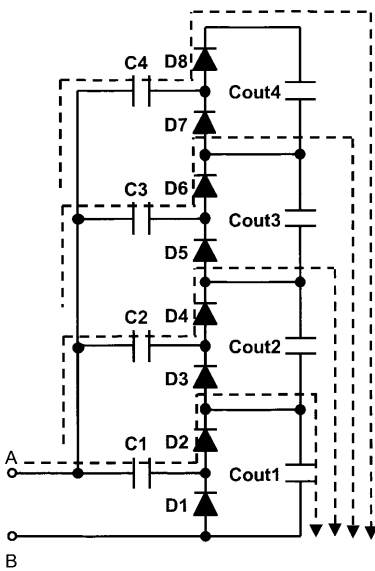
【図 2 4】



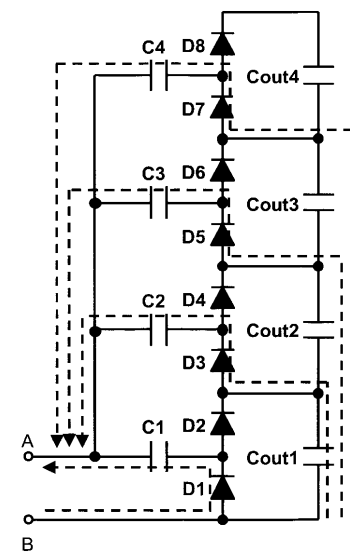
【図 2 5】



【図 2 6 a】



【図 2 6 b】



フロントページの続き

(74)代理人 100158469

弁理士 大浦 博司

(72)発明者 鶴野 将年

茨城県つくば市千現 2-1-1 独立行政法人宇宙航空研究開発機構内

(72)発明者 久木田 明夫

茨城県つくば市千現 2-1-1 独立行政法人宇宙航空研究開発機構内

Fターム(参考) 5E078 AA15

5G503 AA01 BA03 BB01 CA11 CC08 GA01 GB03 HA03 HA04

5H030 AA01 AS03 AS08 AS18 BB01 BB08 BB21 BB23