



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0107852
(43) 공개일자 2021년09월01일

(51) 국제특허분류(Int. Cl.)
G01N 21/64 (2006.01) G01N 21/77 (2006.01)
G02B 6/12 (2006.01) G02B 6/122 (2006.01)
G02B 6/124 (2006.01) G02B 6/125 (2006.01)
(52) CPC특허분류
G01N 21/6454 (2013.01)
G01N 21/648 (2013.01)
(21) 출원번호 10-2021-7024296
(22) 출원일자(국제) 2020년01월03일
심사청구일자 없음
(85) 번역문제출일자 2021년07월30일
(86) 국제출원번호 PCT/US2020/012106
(87) 국제공개번호 WO 2020/142643
국제공개일자 2020년07월09일
(30) 우선권주장
62/788,057 2019년01월03일 미국(US)

(71) 출원인
퀀텀-에스아이 인코포레이티드
미국 06437 코네티컷주 길포드 올드 화이트필드
스트리트 530
(72) 발명자
프레스톤, 카일
미국 06437 코네티컷주 길포드 마우파스 로드 461
센, 빙
미국 06405 코네티컷주 브랜포드 플로렌스 로드
넘버1에이 85
(74) 대리인
(뒷면에 계속)
양영준, 김연송, 백만기

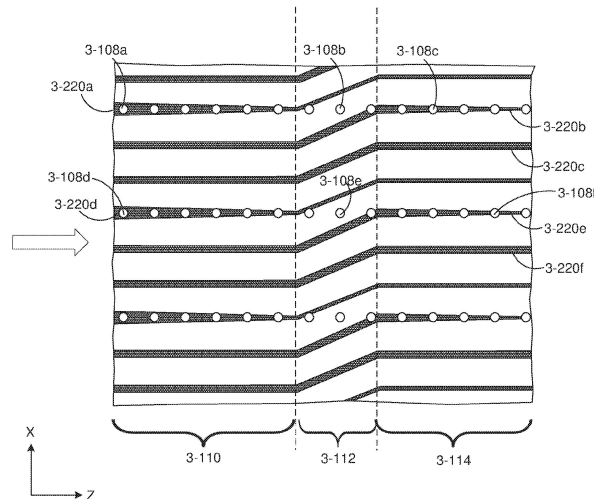
전체 청구항 수 : 총 96 항

(54) 발명의 명칭 광자 요소들의 어레이에 광을 전달하기 위한 광학 도파관들 및 커플러들

(57) 요약

광자 통합 디바이스에서의 광자 요소들의 어레이에 광을 전달하기 위한 광학 도파관들 및 커플러들. 광자 통합 디바이스 및 관련 기기들 및 시스템들은 샘플들을 병렬로 분석하기 위해 이용될 수 있다. 광자 통합 디바이스는 외부 광원으로부터 광을 수신하고 광자 통합 디바이스의 샘플 웰들과 광학적으로 결합하도록 구성된 다수의 도파관들과 광학적으로 결합하도록 구성된 격자 커플러를 포함할 수 있다.

대표도



(52) CPC특허분류

G01N 21/7703 (2013.01)

G02B 6/12004 (2013.01)

G02B 6/1228 (2013.01)

G02B 6/124 (2013.01)

G02B 6/125 (2013.01)

G01N 2021/6419 (2013.01)

G02B 2006/12107 (2013.01)

G02B 2006/12119 (2013.01)

G02B 2006/12138 (2013.01)

(72) 발명자

카비리, 알리

미국 06437 코네티컷주 길포드 더럼 로드 293

슈미드, 제라드

미국 06437 코네티컷주 길포드 와일드로즈 애비뉴
140

명세서

청구범위

청구항 1

통합 광자 디바이스로서,

행으로 배열된 복수의 샘플 웰들;

상기 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된 제1 도파관; 및

상기 샘플 웰들의 행으로부터 분리된 상기 통합 광자 디바이스의 영역으로부터 광을 수신하고 상기 제1 도파관과 광학적으로 결합하도록 구성된 전력 도파관

을 포함하는 통합 광자 디바이스.

청구항 2

제1항에 있어서,

상기 제1 도파관은 상기 제1 도파관의 길이를 따라 상기 전력 도파관과 광학적으로 결합하도록 구성되는, 통합 광자 디바이스.

청구항 3

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 전력 도파관과 소멸파에 의해 결합하도록 구성되는, 통합 광자 디바이스.

청구항 4

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관은 상기 제1 도파관보다 큰 폭을 갖는, 통합 광자 디바이스.

청구항 5

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관은 광학 전력의 제1 부분을 상기 제1 도파관에 광학적으로 결합하고, 광학 전력의 제2 부분을 제2 도파관에 광학적으로 결합하도록 구성되는, 통합 광자 디바이스.

청구항 6

제5항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관은 상기 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 통합 광자 디바이스.

청구항 7

제5항 또는 임의의 다른 선행하는 항에 있어서,

제2 행으로 배열된 제2 복수의 샘플 웰들을 더 포함하고, 상기 제2 도파관은 상기 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 통합 광자 디바이스.

청구항 8

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관은 제1 결합 계수를 갖는 제1 방향성 커플러를 통해 상기 제1 도파관과 광학적으로 결합하고, 제2 결합 계수를 갖는 제2 방향성 커플러를 통해 제2 도파관과 광학적으로 결합하도록 구성되고, 상기 제2 결합

계수는 상기 제1 결합 계수보다 큰, 통합 광자 디바이스.

청구항 9

제8항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관은 상기 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 통합 광자 디바이스.

청구항 10

제8항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 방향성 커플러는 상기 제2 방향성 커플러보다 상기 전력 도파관의 광학 입력에 더 근접하여 위치되는, 통합 광자 디바이스.

청구항 11

제8항 또는 임의의 다른 선행하는 항에 있어서,

제2 행으로 배열된 제2 복수의 샘플 웰들을 더 포함하고, 상기 제2 도파관은 상기 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 통합 광자 디바이스.

청구항 12

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관은 대략 $100\ \mu\text{m}$ 미만인 결합 길이를 갖는 방향성 커플러를 통해 상기 제1 도파관과 광학적으로 결합하도록 구성되는, 통합 광자 디바이스.

청구항 13

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관과 상기 제1 도파관 사이의 결합 세기는 상기 전력 도파관을 통한 광학 전파의 방향을 따라 증가하는, 통합 광자 디바이스.

청구항 14

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 전력 도파관보다 높은 전파 손실을 갖는, 통합 광자 디바이스.

청구항 15

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 통합 광자 디바이스의 표면으로부터 광을 수신하고 상기 전력 도파관과 광학적으로 결합하도록 구성된 격자 커플러를 더 포함하는, 통합 광자 디바이스.

청구항 16

제1항 또는 임의의 다른 선행하는 항에 있어서,

제2 도파관을 더 포함하고, 상기 제1 도파관은 상기 행에서의 제1 샘플 웰과 광학적으로 결합하도록 구성되고, 제2 도파관은 상기 행에서의 제2 샘플 웰과 광학적으로 결합하도록 구성되는, 통합 광자 디바이스.

청구항 17

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 테이퍼링된 단부를 갖는, 통합 광자 디바이스.

청구항 18

제17항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 테이퍼링된 단부로부터 먼 위치에서 상기 전력 도파관과 소멸파에 의해 결합하도록 구성되는, 통합 광자 디바이스.

청구항 19

제1항 또는 임의의 다른 선행하는 항에 있어서,

상기 적어도 2개의 샘플 웰들 각각으로부터 방출된 광을 수신하도록 위치된 적어도 하나의 광검출기를 더 포함하는, 통합 광자 디바이스.

청구항 20

통합 광자 디바이스로서,

행들로 배열된 샘플 웰들의 어레이; 및

행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하도록 위치된 제1 도파관 및 상기 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하도록 위치된 제2 도파관을 포함하는 복수의 도파관들

을 포함하는 통합 광자 디바이스.

청구항 21

제20항에 있어서,

상기 행에서의 샘플 웰들의 제3 그룹이 상기 제1 그룹과 상기 제2 그룹 사이에 위치되는, 통합 광자 디바이스.

청구항 22

제21항 또는 임의의 다른 선행하는 항에 있어서,

상기 제3 그룹의 샘플 웰은 상기 제1 그룹의 샘플 웰 및/또는 상기 제2 그룹의 샘플 웰보다 적은 광학 전력을 수신하도록 구성되는, 통합 광자 디바이스.

청구항 23

제22항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 제1 그룹의 샘플 웰로부터 제1 거리에 있고 상기 제3 그룹의 상기 샘플 웰로부터 제2 거리에 있으며, 상기 제1 거리는 상기 제2 거리보다 작은, 통합 광자 디바이스.

청구항 24

제23항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관은 상기 제2 그룹의 샘플 웰로부터 제3 거리에 있고 상기 제3 그룹의 상기 샘플 웰로부터 제4 거리에 있으며, 상기 제3 거리는 상기 제4 거리보다 작은, 통합 광자 디바이스.

청구항 25

제20항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 샘플 웰들의 상기 제1 그룹과 샘플 웰들의 상기 제2 그룹 사이의 영역에서 만족되는, 통합 광자 디바이스.

청구항 26

제25항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관은 상기 영역에서 만족되는, 통합 광자 디바이스.

청구항 27

제20항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 제1 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되고, 상기 제2 도파관은 상기 제2 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되는, 통합 광자 디바이스.

청구항 28

제20항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 샘플 웰들의 상기 제1 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되고, 상기 제2 도파관은 샘플 웰들의 상기 제2 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되는, 통합 광자 디바이스.

청구항 29

제20항 또는 임의의 다른 선행하는 항에 있어서,

상기 통합 광자 디바이스는 상기 통합 광자 디바이스의 표면으로부터 광을 수신하고 상기 복수의 도파관들과 광학적으로 결합하도록 구성된 격자 커플러를 더 포함하는, 통합 광자 디바이스.

청구항 30

제20항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 샘플 웰들의 상기 제2 그룹으로부터 광학적으로 분리되고, 상기 제2 도파관은 샘플 웰들의 상기 제1 그룹으로부터 광학적으로 분리되는, 통합 광자 디바이스.

청구항 31

제20항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 그룹의 상기 샘플 웰들은 축을 따라 상기 제2 그룹의 상기 샘플 웰들과 실질적으로 정렬되는, 통합 광자 디바이스.

청구항 32

제31항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관의 적어도 일부는 상기 축에 실질적으로 평행한, 통합 광자 디바이스.

청구항 33

제32항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관의 적어도 일부는 상기 축에 실질적으로 평행한, 통합 광자 디바이스.

청구항 34

제20항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 그룹의 각각의 샘플 웰로부터 방출된 광을 수신하도록 구성된 적어도 하나의 광검출기를 더 포함하는, 통합 광자 디바이스.

청구항 35

통합 광자 디바이스로서,

적어도 하나의 도파관; 및

광학 결합 영역

을 포함하고, 상기 광학 결합 영역은,

상기 적어도 하나의 도파관에 광학적으로 결합되고 상기 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-상기 격자 커플러는 상기 표면에 실질적으로 평행한 평면에 대해 비대칭인 재료 구조체

들을 가짐-; 및

상기 격자 커플러와 중첩하는 영역에 근접하여 위치되고 상기 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서

를 포함하는 통합 광자 디바이스.

청구항 36

제35항에 있어서,

상기 평면은 상기 격자 커플러의 축을 통과하는, 통합 광자 디바이스.

청구항 37

제35항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들 중 적어도 하나는 상기 평면에 실질적으로 평행한 방향으로 서로 측방향으로 오프셋된 적어도 2개의 재료 층들을 포함하는, 통합 광자 디바이스.

청구항 38

제35항 또는 임의의 다른 선행하는 항에 있어서,

상기 격자 커플러는 서로 접촉하는 적어도 2개의 재료 층들을 포함하는, 통합 광자 디바이스.

청구항 39

제35항 또는 임의의 다른 선행하는 항에 있어서,

상기 격자 커플러는 소정 거리만큼 서로 이격된 적어도 2개의 재료 층들을 포함하는, 통합 광자 디바이스.

청구항 40

제35항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함하는, 통합 광자 디바이스.

청구항 41

제35항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들 중 적어도 하나는 완전히 에칭된 재료 부분을 포함하는, 통합 광자 디바이스.

청구항 42

제35항 또는 임의의 다른 선행하는 항에 있어서,

상기 격자 커플러는 블레이징된 격자 커플러인, 통합 광자 디바이스.

청구항 43

제35항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들 중 적어도 하나는 상기 표면에 실질적으로 수직인 평면에 대해 비대칭인, 통합 광자 디바이스.

청구항 44

통합 광자 디바이스로서,

적어도 하나의 도파관; 및

광학 결합 영역

을 포함하고, 상기 광학 결합 영역은,

상기 적어도 하나의 도파관에 광학적으로 결합되고 상기 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-상기 격자 커플러는 가변 충전율로 서로 이격된 재료 구조체들을 가짐-; 및

상기 격자 커플러와 중첩하는 영역에 근접하여 위치되고 상기 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서

를 포함하는 통합 광자 디바이스.

청구항 45

제44항에 있어서,

상기 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함하는, 통합 광자 디바이스.

청구항 46

제44항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들은 가변 폭들을 갖는 갭들에 의해 서로 이격되는, 통합 광자 디바이스.

청구항 47

제46항 또는 임의의 다른 선행하는 항에 있어서,

상기 격자 커플러는 상기 갭들에 형성된 유전체 재료를 포함하는, 통합 광자 디바이스.

청구항 48

제44항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들은 가변 폭들을 갖는, 통합 광자 디바이스.

청구항 49

통합 광자 디바이스를 형성하는 방법으로서,

행으로 배열된 복수의 샘플 웰들을 형성하는 단계;

상기 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된 제1 도파관을 형성하는 단계; 및

상기 샘플 웰들의 행으로부터 분리된 상기 통합 광자 디바이스의 영역으로부터 광을 수신하고 상기 제1 도파관과 광학적으로 결합하도록 구성된 전력 도파관을 형성하는 단계

를 포함하는 방법.

청구항 50

제49항에 있어서,

상기 제1 도파관은 상기 제1 도파관의 길이를 따라 상기 전력 도파관과 광학적으로 결합하도록 구성되는, 방법.

청구항 51

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 전력 도파관과 소멸파에 의해 결합하도록 구성되는, 방법.

청구항 52

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관은 상기 제1 도파관보다 큰 폭을 갖는, 방법.

청구항 53

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관은 광학 전력의 제1 부분을 상기 제1 도파관에 광학적으로 결합하고, 광학 전력의 제2 부분을 제2 도파관에 광학적으로 결합하도록 구성되는, 방법.

청구항 54

제53항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관은 상기 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 방법.

청구항 55

제53항 또는 임의의 다른 선행하는 항에 있어서,

제2 행으로 배열된 제2 복수의 샘플 웰들을 형성하는 단계를 더 포함하고, 상기 제2 도파관은 상기 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 방법.

청구항 56

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관은 제1 결합 계수를 갖는 제1 방향성 커플러를 통해 상기 제1 도파관과 광학적으로 결합하고, 제2 결합 계수를 갖는 제2 방향성 커플러를 통해 제2 도파관과 광학적으로 결합하도록 구성되고, 상기 제2 결합 계수는 상기 제1 결합 계수보다 큰, 방법.

청구항 57

제56항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관은 상기 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 방법.

청구항 58

제56항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 방향성 커플러는 상기 제2 방향성 커플러보다 상기 전력 도파관의 광학 입력에 더 근접하여 위치되는, 방법.

청구항 59

제56항 또는 임의의 다른 선행하는 항에 있어서,

제2 행으로 배열된 제2 복수의 샘플 웰들을 형성하는 단계를 더 포함하고, 상기 제2 도파관은 상기 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 방법.

청구항 60

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관은 대략 $100\mu\text{m}$ 미만인 결합 길이를 갖는 방향성 커플러를 통해 상기 제1 도파관과 광학적으로 결합하도록 구성되는, 방법.

청구항 61

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 전력 도파관과 상기 제1 도파관 사이의 결합 세기는 상기 전력 도파관을 통한 광학 전파의 방향을 따라 증가하는, 방법.

청구항 62

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 전력 도파관보다 높은 전파 손실을 갖는, 방법.

청구항 63

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 통합 광자 디바이스의 표면으로부터 광을 수신하고 상기 전력 도파관과 광학적으로 결합하도록 구성된 격자 커플러를 형성하는 단계를 더 포함하는, 방법.

청구항 64

제49항 또는 임의의 다른 선행하는 항에 있어서,

제2 도파관을 형성하는 단계를 더 포함하고, 상기 제1 도파관은 상기 행에서의 제1 샘플 웰과 광학적으로 결합하도록 구성되고, 제2 도파관은 상기 행에서의 제2 샘플 웰과 광학적으로 결합하도록 구성되는, 방법.

청구항 65

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 테이퍼링된 단부를 갖는, 방법.

청구항 66

제65항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 테이퍼링된 단부로부터 먼 위치에서 상기 전력 도파관과 소멸파에 의해 결합하도록 구성되는, 방법.

청구항 67

제49항 또는 임의의 다른 선행하는 항에 있어서,

상기 적어도 2개의 샘플 웰들 각각으로부터 방출된 광을 수신하도록 위치한 적어도 하나의 광검출기를 형성하는 단계를 더 포함하는, 방법.

청구항 68

통합 광자 디바이스를 형성하는 방법으로서,

행들로 배열된 샘플 웰들의 어레이를 형성하는 단계; 및

행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하도록 위치한 제1 도파관 및 상기 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하도록 위치한 제2 도파관을 포함하는 복수의 도파관들을 형성하는 단계를 포함하는 방법.

청구항 69

제68항에 있어서,

상기 행에서의 샘플 웰들의 제3 그룹이 상기 제1 그룹과 상기 제2 그룹 사이에 위치되는, 방법.

청구항 70

제69항 또는 임의의 다른 선행하는 항에 있어서,

상기 제3 그룹의 샘플 웰은 상기 제1 그룹의 샘플 웰 및/또는 상기 제2 그룹의 샘플 웰보다 적은 광학 전력을 수신하도록 구성되는, 방법.

청구항 71

제70항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 제1 그룹의 샘플 웰로부터 제1 거리에 있고 상기 제3 그룹의 상기 샘플 웰로부터 제2 거리에 있으며, 상기 제1 거리는 상기 제2 거리보다 작은, 방법.

청구항 72

제71항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관은 상기 제2 그룹의 샘플 웰로부터 제3 거리에 있고 상기 제3 그룹의 상기 샘플 웰로부터 제4 거리에 있으며, 상기 제3 거리는 상기 제4 거리보다 작은, 방법.

청구항 73

제68항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 샘플 웰들의 상기 제1 그룹과 샘플 웰들의 상기 제2 그룹 사이의 영역에서 만족되는, 방법.

청구항 74

제73항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관은 상기 영역에서 만족되는, 방법.

청구항 75

제68항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 상기 제1 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되고, 상기 제2 도파관은 상기 제2 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되는, 방법.

청구항 76

제68항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 샘플 웰들의 상기 제1 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되고, 상기 제2 도파관은 샘플 웰들의 상기 제2 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되는, 방법.

청구항 77

제68항 또는 임의의 다른 선행하는 항에 있어서,

상기 방법은 상기 통합 광자 디바이스의 표면으로부터 광을 수신하고 상기 복수의 도파관들과 광학적으로 결합하도록 구성된 격자 커플러를 형성하는 단계를 더 포함하는, 방법.

청구항 78

제68항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관은 샘플 웰들의 상기 제2 그룹으로부터 광학적으로 분리되고, 상기 제2 도파관은 샘플 웰들의 상기 제1 그룹으로부터 광학적으로 분리되는, 방법.

청구항 79

제68항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 그룹의 상기 샘플 웰들은 축을 따라 상기 제2 그룹의 상기 샘플 웰들과 실질적으로 정렬되는, 방법.

청구항 80

제79항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 도파관의 적어도 일부는 상기 축에 실질적으로 평행한, 방법.

청구항 81

제80항 또는 임의의 다른 선행하는 항에 있어서,

상기 제2 도파관의 적어도 일부는 상기 축에 실질적으로 평행한, 방법.

청구항 82

제68항 또는 임의의 다른 선행하는 항에 있어서,

상기 제1 그룹의 각각의 샘플 웰로부터 방출된 광을 수신하도록 구성된 적어도 하나의 광검출기를 형성하는 단계를 더 포함하는, 방법.

청구항 83

통합 광자 디바이스를 형성하는 방법으로서,

적어도 하나의 도파관을 형성하는 단계; 및

광학 결합 영역을 형성하는 단계

를 포함하고, 상기 광학 결합 영역은,

상기 적어도 하나의 도파관에 광학적으로 결합되고 상기 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-상기 격자 커플러는 상기 표면에 실질적으로 평행한 평면에 대해 비대칭인 재료 구조체들을 가짐-; 및

상기 격자 커플러와 중첩하는 영역에 근접하여 위치되고 상기 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서

를 포함하는, 방법.

청구항 84

제83항에 있어서,

상기 평면은 상기 격자 커플러의 축을 통과하는, 방법.

청구항 85

제83항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들 중 적어도 하나는 상기 평면에 실질적으로 평행한 방향으로 서로 측방방향으로 오프셋된 적어도 2개의 재료 층들을 포함하는, 방법.

청구항 86

제83항 또는 임의의 다른 선행하는 항에 있어서,

상기 격자 커플러는 서로 접촉하는 적어도 2개의 재료 층들을 포함하는, 방법.

청구항 87

제83항 또는 임의의 다른 선행하는 항에 있어서,

상기 격자 커플러는 소정 거리만큼 서로 이격된 적어도 2개의 재료 층들을 포함하는, 방법.

청구항 88

제83항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함하는, 방법.

청구항 89

제83항 또는 임의의 다른 선행하는 항에 있어서,

상기 재료 구조체들 중 적어도 하나는 완전히 에칭된 재료 부분을 포함하는, 방법.

청구항 90

제83항 또는 임의의 다른 선행하는 항에 있어서,
상기 격자 커플러는 블레이징된 격자 커플러인, 방법.

청구항 91

제83항 또는 임의의 다른 선행하는 항에 있어서,
상기 재료 구조체들 중 적어도 하나는 상기 표면에 실질적으로 수직인 평면에 대해 비대칭인, 방법.

청구항 92

통합 광자 디바이스를 형성하는 방법으로서,
적어도 하나의 도파관을 형성하는 단계; 및
광학 결합 영역을 형성하는 단계
를 포함하고, 상기 광학 결합 영역은,
상기 적어도 하나의 도파관에 광학적으로 결합되고 상기 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-상기 격자 커플러는 가변 충전율로 서로 이격된 재료 구조체들을 가짐-; 및
상기 격자 커플러와 중첩하는 영역에 근접하여 위치되고 상기 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서
를 포함하는, 방법.

청구항 93

제92항에 있어서,
상기 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함하는, 방법.

청구항 94

제92항 또는 임의의 다른 선행하는 항에 있어서,
상기 재료 구조체들은 가변 폭들을 갖는 갭들에 의해 서로 이격되는, 방법.

청구항 95

제92항 또는 임의의 다른 선행하는 항에 있어서,
상기 격자 커플러는 상기 갭들에 형성된 유전체 재료를 포함하는, 방법.

청구항 96

제92항 또는 임의의 다른 선행하는 항에 있어서,
상기 재료 구조체들은 가변 폭들을 갖는, 방법.

발명의 설명

기술 분야

[0001] 관련 출원들에 대한 상호 참조

[0002] 본 출원은 2019년 1월 3일자로 출원된, 발명의 명칭이 "OPTICAL WAVEGUIDES AND COUPLERS FOR DELIVERING LIGHT TO AN ARRAY OF PHOTONIC ELEMENTS"인 미국 가특허 출원 제62/788,057호의 35 U.S.C. § 119 (e) 하의 이익을 주장하며, 그러한 가특허 출원 전체는 본 명세서에 참고로 포함된다.

[0003] 출원의 분야

[0004] 본 출원은 일반적으로 광학 에너지를 광자 디바이스(photonic device)에 결합하고, 광학 에너지를 그 디바이스의 다수의 영역들에 분배하기 위한 디바이스들, 방법들 및 기술들에 관한 것이다. 광자 디바이스는 핵산 서열 분석(nucleic acid sequencing) 및 단백질 서열분석(protein sequencing)을 포함하는, 생물학적 및/또는 화학적 샘플들의 병렬적인, 정량적 분석을 수행하는데 이용될 수 있다.

배경 기술

[0005] 생물학적 또는 화학적 샘플들의 대량 병렬 분석들이 가능한 기기들은 그들의 큰 크기, 휴대성의 결여, 기기를 동작시키기 위한 숙련된 기술자의 요건, 전력 요구들, 제어된 동작 환경에 대한 필요성, 및 비용을 포함할 수 있는 여러 인자들 때문에 전형적으로 실험실 설정들로 제한된다. 또한, 생물학적 또는 화학적 샘플의 일부 분석은 대량으로 수행되며, 따라서 검출 및 정량화를 위해 다량의 특정 타입의 샘플이 필요하다.

[0006] 생물학적 또는 화학적 샘플들의 분석은 특정 파장의 광을 방출하는 발광 마커들(luminescent markers)로 샘플들을 태깅(tagging)하고, 태깅된 샘플들을 광원으로 조명하고, 광검출기(photodetector)로 발광 광(luminescent light)을 검출하는 것을 수반할 수 있다. 그러한 기술들은 통상적으로 태깅된 샘플들을 조명하기 위한 값비싼 레이저 광원들 및 시스템들 뿐만 아니라, 태깅된 샘플들로부터 발광(luminescence)을 수집하기 위한 복잡한 검출 광학계 및 전자장치를 수반한다.

발명의 내용

[0007] 일부 실시예들은 통합 광자 디바이스(integrated photonic device)로서, 행으로 배열된 복수의 샘플 웰(sample well)들; 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된 제1 도파관; 및 샘플 웰들의 행으로부터 분리된 통합 광자 디바이스의 영역으로부터 광을 수신하고 제1 도파관과 광학적으로 결합하도록 구성된 전력 도파관(power waveguide)을 포함하는, 통합 광자 디바이스에 관한 것이다.

[0008] 일부 실시예들은 통합 광자 디바이스로서, 행들로 배열된 샘플 웰들의 어레이; 및 행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하도록 위치된 제1 도파관 및 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하도록 위치된 제2 도파관을 포함하는 복수의 도파관들을 포함하는, 통합 광자 디바이스에 관한 것이다.

[0009] 일부 실시예들은 통합 광자 디바이스로서, 적어도 하나의 도파관 및 광학 결합 영역을 포함하는, 통합 광자 디바이스에 관한 것이다. 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러(grating coupler)—격자 커플러는 표면에 실질적으로 평행한 평면에 대해 비대칭인 재료 구조체들(material structures)을 가짐—; 및 격자 커플러와 중첩하는 영역에 근접하여 위치되고 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서(sensor)를 포함한다.

[0010] 일부 실시예들은 통합 광자 디바이스로서, 적어도 하나의 도파관 및 광학 결합 영역을 포함하는, 통합 광자 디바이스에 관한 것이다. 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러—격자 커플러는 가변 충전율(variable fill factor)로 서로 이격된 재료 구조체들을 가짐—; 및 격자 커플러와 중첩하는 영역에 근접하여 위치되고 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서를 포함한다.

[0011] 일부 실시예들은 통합 광자 디바이스를 형성하는 방법으로서, 행으로 배열된 복수의 샘플 웰들을 형성하는 단계; 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된 제1 도파관을 형성하는 단계; 및 샘플 웰들의 행으로부터 분리된 통합 광자 디바이스의 영역으로부터 광을 수신하고 제1 도파관과 광학적으로 결합하도록 구성된 전력 도파관을 형성하는 단계를 포함하는 방법에 관한 것이다.

[0012] 일부 실시예들은 통합 광자 디바이스를 형성하는 방법으로서, 행들로 배열된 샘플 웰들의 어레이를 형성하는 단계; 및 행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하도록 위치된 제1 도파관 및 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하도록 위치된 제2 도파관을 포함하는 복수의 도파관들을 형성하는 단계를 포함하는 방법에 관한 것이다.

[0013] 일부 실시예들은 통합 광자 디바이스를 형성하는 방법으로서, 적어도 하나의 도파관을 형성하는 단계 및 광학 결합 영역을 형성하는 단계를 포함하는 방법에 관한 것이다. 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러—격자 커플러는 표면에 실질적으로 평행한 평면에 대해 비대칭인 재료 구조체들을 가짐—; 및 격자 커플러와 중첩하는 영역에

근접하여 위치되고 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서를 포함한다.

[0014]

일부 실시예들은 통합 광자 디바이스를 형성하는 방법으로서, 적어도 하나의 도파관을 형성하는 단계 및 광학 결합 영역을 형성하는 단계를 포함하는 방법에 관한 것이다. 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-격자 커플러는 가변 충전율로 서로 이격된 재료 구조체들을 가짐-; 및 격자 커플러와 중첩하는 영역에 근접하여 위치되고 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서를 포함한다.

도면의 간단한 설명

[0015]

본 출원의 다양한 양태들 및 실시예들이 이하의 도면들을 참조하여 설명될 것이다. 도면들은 축척 비율대로 그려진 것은 아니라는 점을 이해해야 한다. 다수의 도면들에 출현하는 항목들은 그것들이 출현하는 모든 도면들에서 동일한 참조 번호에 의해 표시된다.

도 1a는 일부 실시예들에 따른, 통합 디바이스의 단면 개략도이다.

도 1b는 일부 실시예들에 따른, 통합 디바이스의 평면 개략도이다.

도 2aa는 일부 실시예들에 따른, 테이퍼링된 도파관에 근접하여 위치된 샘플 웰들의 행의 평면 개략도이다.

도 2ab는 도 2aa에 도시된 샘플 웰들의 행 및 테이퍼링된 도파관의 단면도이다.

도 2b는 일부 실시예들에 따른, 모든 1024개의 샘플 웰들에 걸쳐 최소 상대 강도(minimum relative intensity)를 달성하는데 필요한 도파관에 대한 전력 입력(power input) 대 최상부 클래딩 두께(top cladding thickness)의 플롯이다.

도 2c는 일부 실시예들에 따른, 샘플 웰들의 행을 따른 강도에서의 불균일성의 양 대 테이퍼링된 도파관에 대한 최상부 클래딩 두께의 플롯이다.

도 2d는 일부 실시예들에 따른, 상대 강도 대 테이퍼링된 도파관에 결합된 샘플 웰들의 행에 대한 샘플 웰 수(sample well number)의 플롯이다.

도 2e는 일부 실시예들에 따른, 테이퍼링된 도파관에서의 전력 대 테이퍼링된 도파관에 결합된 샘플 웰들의 행에 대한 샘플 웰 수의 플롯이다.

도 2f는 일부 실시예들에 따른, 도파관 폭 대 테이퍼링된 도파관에 결합된 샘플 웰들의 행에 대한 샘플 웰 수의 플롯이다.

도 2g는 일부 실시예들에 따른, 도파관에 대한 전력 입력 대 행당 샘플 웰들의 수의 플롯이다.

도 2h는 일부 실시예들에 따른, 행 효율(row efficiency) 대 행당 샘플 웰들의 수의 플롯이다.

도 3a는 일부 실시예들에 따른, 샘플 웰들의 개별 행들에 광을 전달하기 위해 다수의 도파관들이 이용되는 행 시프트 도파관 구성(row shift waveguide configuration)을 갖는 도파관 구성의 평면도이다.

도 3b는 일부 실시예들에 따른, 전력 도파관 및 행에서의 샘플 웰들의 상이한 그룹들과 광학적으로 결합하도록 위치된 다수의 도파관들을 갖는 도파관 구성의 평면도이다.

도 3c는 일부 실시예들에 따른, 전력 도파관 및 행에서의 샘플 웰들의 상이한 그룹들과 광학적으로 결합하도록 위치된 다수의 도파관들을 갖는 도파관 구성의 평면도이다.

도 3d는 일부 실시예들에 따른, 전력 도파관 및 전력 도파관과 광학적으로 결합하도록 구성된 다수의 도파관들을 갖는 도파관 구성의 평면도이다.

도 3e는 일부 실시예들에 따른, 전력 도파관 및 연속 커플러 도파관(continuous coupler waveguide)을 갖는 도파관 구성의 평면도이다.

도 3f는 일부 실시예들에 따른, 전력 도파관 및 연속 커플러 도파관을 갖는 도파관 구성의 평면도이다.

도 3g는 일부 실시예들에 따른, 최소 상대 강도를 달성하는데 필요한 연속 커플러 도파관에 대한 전력 입력 대 전력 도파관과의 초기 결합 분율(initial coupling fraction)의 플롯이다.

도 3h는 일부 실시예들에 따른, 전력 도파관 및 연속 커플러 도파관 구성에 대한, 샘플 웰들의 행을 따른 강도

에서의 불균일성의 양 대 전력 도파관과의 초기 결합 분율의 플롯이다.

도 3i는 일부 실시예들에 따른, 상대 강도 대 전력 도파관 및 연속 커플러 도파관 구성에 대한 샘플 웰 수의 플롯이다.

도 3j는 일부 실시예들에 따른, 도파관에서의 전력 대 전력 도파관 및 연속 커플러 도파관 구성에 대한 샘플 웰들의 행에서의 샘플 웰 수의 플롯이다.

도 3k는 일부 실시예들에 따른, 전력 도파관과 연속 커플러 도파관 사이의 갭의 치수 대 샘플 웰 수의 플롯이다.

도 3l은 일부 실시예들에 따른, 도파관에 대한 전력 입력 대 전력 도파관 및 연속 커플러 도파관 구성에 대한 행당 샘플 웰들의 수의 플롯이다.

도 3m은 일부 실시예들에 따른, 단위 전력당 샘플 웰들의 수에 의해 측정된 행 효율 대 전력 도파관 및 연속 커플러 도파관 구성에 대한 행당 샘플 웰들의 수의 플롯이다.

도 4a는 일부 실시예들에 따른, 아포다이징된 격자 커플러(apodized grating coupler)의 단면도이다.

도 4b는 일부 실시예들에 따른, 결합 효율 대 아포다이징된 격자 커플러에 대한 최하부 클래딩 층의 두께의 플롯이다.

도 4c는 일부 실시예들에 따른, 결합 효율 대 아포다이징된 격자 커플러에 대한 측방향 치수 오차(lateral dimension error)의 플롯이다.

도 4d는 일부 실시예들에 따른, 블레이징된 격자 커플러(blazed grating coupler)의 단면도이다.

도 4e는 일부 실시예들에 따른, 블레이징된 격자 커플러에 대한 결합 효율 대 최하부 클래딩 층의 두께의 플롯이다.

도 4f는 일부 실시예들에 따른, 컬러에서의 변화가 블레이징된 격자 커플러에 대한 결합 효율에 대응하는, 파라미터 a_2 대 a_1 을 도시하는 컬러 히트 맵(color heat map)의 그레이스케일 버전이다.

도 4g는 일부 실시예들에 따른, 컬러에서의 변화가 블레이징된 격자 커플러에 대한 결합 효율에 대응하는, 파라미터 a_2 대 a_1 을 도시하는 컬러 히트 맵의 그레이스케일 버전이다.

도 4h는 일부 실시예들에 따른, 이중층 격자 커플러(bi-layer grating coupler)의 단면도이다.

도 4i는 일부 실시예들에 따른, 이중층 격자 커플러에 대한 결합 효율 대 최하부 클래딩 층의 두께의 플롯이다.

도 4j는 일부 실시예들에 따른, 컬러에서의 변화가 이중층 격자 커플러에 대한 결합 효율에 대응하는, 파라미터 D_{offset} 대 듀티 사이클을 도시하는 컬러 히트 맵의 그레이스케일 버전이다.

도 4k는 일부 실시예들에 따른, 컬러에서의 변화가 이중층 격자 커플러에 대한 결합 효율에 대응하는, 파라미터 D_{offset} 대 듀티 사이클을 도시하는 컬러 히트 맵의 그레이스케일 버전이다.

도 4l은 일부 실시예들에 따른, 격자 커플러의 단면도이다.

도 4m은 일부 실시예들에 따른, 격자 커플러의 단면도이다.

도 4n은 일부 실시예들에 따른, 광대역 격자 커플러의 평면도의 개략도이다.

도 4o는 일부 실시예들에 따른, 광대역 구성을 갖는 격자 커플러에 대한 대역폭 대 충전율의 플롯이다.

도 4p는 일부 실시예들에 따른, 광대역 구성을 갖는 격자 커플러에 대한 피크 파장 대 충전율의 플롯이다.

도 4q는 일부 실시예들에 따른, 광대역 구성을 갖는 격자 커플러에 대한 피크 효율 대 충전율의 플롯이다.

도 4r은 일부 실시예들에 따른, 격자 커플러의 평면도의 개략도이다.

도 4s는 일부 실시예들에 따른, 격자 커플러의 평면도의 개략도이다.

도 4t는 일부 실시예들에 따른, 격자 커플러의 평면도의 개략도이다.

도 5aa는 일부 실시예들에 따른, 통합 디바이스 및 기기의 블록도이다.

도 5ab는 일부 실시예들에 따른, 통합 디바이스를 포함하는 장치의 개략도이다.

도 5b는 일부 실시예들에 따른, 샘플 웰, 광학 도파관, 및 시간-비닝 광검출기(time-binning photodetector)를 갖는 픽셀의 개략도이다.

도 5c는 일부 실시예들에 따른, 샘플 웰 내에서 발생할 수 있는 예시적인 생물학적 반응의 개략도이다.

도 5d는 일부 실시예들에 따른, 상이한 감쇠 특성들(decay characteristics)을 갖는 2개의 상이한 형광단들(fluorophores)에 대한 방출 확률 곡선들의 플롯이다.

도 5e는 일부 실시예들에 따른, 형광 방출(fluorescent emission)의 시간-비닝 검출의 플롯이다.

도 5f는 일부 실시예들에 따른, 예시적인 시간-비닝 광검출기이다.

도 5ga는 일부 실시예들에 따른, 샘플로부터의 형광 방출의 펄스 여기 및 시간-비닝된 검출을 도시하는 개략도이다.

도 5gb는 일부 실시예들에 따른, 샘플의 반복된 펄스 여기 후의 다양한 시간 bin들에서의 축적된 형광 광자 카운트들의 히스토그램이다.

도 5ha 내지 도 5hd는 일부 실시예들에 따른, 4개의 뉴클레오티드들(nucleotides)(T, A, C, G) 또는 뉴클레오티드 유사체들(nucleotide analogs)에 대응할 수 있는 상이한 히스토그램들이다.

발명을 실시하기 위한 구체적인 내용

I. 도입

본 출원의 양태들은 단일 분자들의 식별 및 핵산 서열분석을 포함하는, 샘플들을 병렬로 분석하는 것을 할 수 있는 통합 디바이스들, 기기들 및 관련 시스템들에 관한 것이다. 그러한 기기는 컴팩트하고, 운반하기 쉽고, 동작하기 쉬울 수 있어, 의사 또는 다른 제공자가 기기를 용이하게 이용할 수 있게 하고, 진료가 필요할 수 있는 원하는 위치로 기기를 수송할 수 있게 한다. 샘플의 분석은 샘플을 하나 이상의 형광 마커(fluorescent marker)로 라벨링하는 것을 포함할 수 있고, 이는 샘플을 검출하고/하거나 샘플의 단일 분자들을 식별(예를 들어, 핵산 서열분석의 일부로서 개별 뉴클레오티드 식별)하기 위해 이용될 수 있다. 형광 마커는, 형광 마커를 여기 광(excitation light)(예를 들어, 형광 마커를 여기 상태로 여기시킬 수 있는 특정 파장을 갖는 광)으로 조명하는 것에 응답하여, 여기될 수 있고, 형광 마커가 여기되는 경우, 방출 광(예를 들어, 여기 상태에서 바닥 상태(ground state)로 복귀함으로써 형광 마커에 의해 방출되는 특정 파장을 갖는 광)을 방출한다. 방출 광의 검출은 형광 마커의 식별을 허용할 수 있고, 따라서, 형광 마커에 의해 라벨링된 샘플 또는 샘플의 분자의 식별을 허용할 수 있다. 일부 실시예들에 따르면, 기기는 대규모 병렬 샘플 분석들을 할 수 있고, 동시에 수만 개의 샘플 이상을 처리하도록 구성될 수 있다.

본 발명자들은 샘플을 수용하도록 구성된 샘플 웰들 및 통합 디바이스 상에 형성된 통합 광학계를 갖는 통합 디바이스, 및 통합 디바이스와 인터페이스하도록 구성된 기기를 이용하여 이러한 수의 샘플의 분석을 달성할 수 있음을 인식하고 이해하였다. 기기는 하나 이상의 여기 광원을 포함할 수 있고, 통합 디바이스는 여기 광이 통합 디바이스의 일부로서 형성된 통합 광학 컴포넌트들(예를 들어, 도파관들, 광학 커플러들, 광학 스플리터들)을 이용하여 샘플 웰들에 전달되도록 기기와 인터페이스할 수 있다. 광학 컴포넌트들은 통합 디바이스의 샘플 웰들에 걸친 조명의 균일성을 개선할 수 있고, 달리 요구될 수 있는 많은 수의 외부 광학 컴포넌트들을 감소시킬 수 있다. 또한, 본 발명자들은 통합 디바이스 상에 광검출기들을 통합하는 것이 샘플 웰들로부터의 형광 방출들의 검출 효율을 개선하고, 달리 요구될 수 있는 광 수집(light-collection) 컴포넌트들의 수를 감소시킬 수 있다는 것을 인식하고 이해하였다.

일부 실시예들에 따르면, 통합 디바이스는 어레이에 걸친 다수의 샘플들의 다중화된 분석을 허용하는 샘플 웰들의 어레이, 및 여기 광을 샘플 웰들의 어레이에 전달하도록 구성된 광학 시스템을 갖는다. 통합 디바이스의 성능은 광학 시스템을 이용하여 샘플 웰들의 어레이를 가로질러 여기 광을 전달하는 통합 디바이스의 능력에 의존할 수 있다. 추가적으로, 통합 디바이스의 성능은, 예를 들어, 비교적 일정한 강도 또는 전계 세기를 개별 샘플 웰들에 전달함으로써, 실질적으로 균일한 방식으로 개별 샘플 웰들에 여기 광을 전달하는 광학 시스템의 능력과 관련될 수 있다. 구체적으로, 광학 시스템과 연관된 성능 관련 인자들은 샘플 웰들에 의한 산란 및/또는

흡수로부터 발생하는 광학 손실, 광학 커플러(예를 들어, 외부 광원으로부터 광을 수신하도록 구성된 격자 커플러)의 결합 효율, 다수의 도파관들 사이에 여기 광을 분할하는 것으로부터 발생하는 광학 손실, 및 다수의 샘플 웰들과 개별 도파관들의 결합 효율을 포함할 수 있다.

[0020] 통합 디바이스의 다중화 능력들을 증가시키기 위해, 어레이에서의 샘플 웰들의 수를 증가시켜, 통합 디바이스를 이용하는 동안 임의의 특정한 시간에 더 많은 샘플들을 분석하는 능력을 허용하는 것이 바람직할 수 있다. 통합 디바이스가 샘플 웰들의 수를 증가시킴으로써 스케일링됨에 따라, 이들 인자들 중 하나 이상 때문에 통합 디바이스의 성능에서의 도전과제가 발생할 수 있다. 예를 들어, 샘플 웰들의 행은, 광이 도파관을 따라 전파될 때, 행에서의 샘플 웰들이 광의 일부를 수신하도록, 광학 시스템의 도파관에 결합함으로써 광을 수신할 수 있다. 광학 손실은 개별 샘플 웰들이 광을 산란 및/또는 흡수하는 것으로부터 발생할 수 있으며, 이는 (예를 들어, 도파관의 광학 입력 단부로부터 먼) 행에서의 마지막 샘플 웰이 행에서의 제1 샘플 웰(예를 들어, 도파관의 광학 입력 단부에 근접한 샘플 웰)보다 낮은 강도 또는 전계 세기를 수신하는 것을 누적적으로 초래할 수 있다. 그러한 광학 손실은 통합 디바이스를 이용하여 수행되는 측정들의 신호 대 잡음비에 영향을 줄 수 있다. 더 많은 샘플 웰들이 어레이에 추가됨에 따라, 이들 광학 손실들은 신호 대 잡음비에서의 추가의 감소를 초래할 수 있고, 이것은 수행된 분석의 품질 및 신뢰성에 영향을 미칠 수 있다.

[0021] 따라서, 본 출원의 양태들은 샘플 웰들의 어레이 사이의 광의 개선된 분배를 허용할 수 있는 통합 디바이스의 광학 시스템에 포함하기 위한 광학 컴포넌트들 및 특정 배열들에 관한 것이다. 이들 광학 컴포넌트들 및 배열들은 동일한 행 내의 샘플 웰들을 포함하는 개별 샘플 웰들이 유사한 강도 및/또는 전계 세기를 수용하도록 실질적으로 균일한 방식으로 광을 전달하는 것을 허용할 수 있다. 본 명세서에 설명된 광학 컴포넌트들 및 배열들은 어레이에서의 더 많은 수의 샘플 웰들을 갖는 통합 디바이스들의 구현 뿐만 아니라, 어레이에 걸쳐 샘플들을 분석하는데 있어서 원하는 성능을 허용할 수 있다.

[0022] 어레이에서의 샘플 웰들의 수를 스케일 업(scaling up)하는 것의 일부로서 추가의 고려사항들은 제조 비용들 및 제약들을 포함할 수 있다. 따라서, 본 출원의 양태들은 (예를 들어, 제조 단계들의 수 또는 복잡성을 감소시킴으로써) 제조 비용들 및 제약들을 고려하면서 결과적인 통합 디바이스가 원하는 광학 성능을 달성하는 것을 허용하는 광학 컴포넌트들 및 시스템들에 관한 것이다.

[0023] 본 출원에 설명된 바와 같은 광학 시스템을 위한 기술들은 여기 광을 샘플 웰들의 어레이에 전달하는 것과 관련하여 논의되지만, 이들 기술 중 하나 이상은 광자 디바이스 내의 광자 요소들의 어레이에 광을 분배하는 것을 수반하는 다른 맥락들에서, 단독으로 또는 조합하여 이용될 수 있다는 것이 이해되어야 한다. 예를 들어, 본 출원의 기술들은 센서들의 어레이와 같은 광학 컴포넌트들의 어레이로 구현될 수 있다. 추가적으로, 본 명세서에 설명된 기술들은 생물학적 또는 화학적 샘플들을 분석하는 맥락으로 제한되지 않고, 오히려 실질적으로 균일한 방식으로 많은 광자 요소들 사이에 광을 분배하는 것이 요구되는 응용들에서 구현될 수 있다는 것을 이해해야 한다.

[0024] 통합 디바이스의 광학 시스템은 다음의 3개의 섹션들을 갖는 것으로 고려될 수 있다: (1) 외부 광원(예를 들어, 기기의 여기 광원)으로부터의 광을 통합 디바이스의 도파관에 결합하는 격자 커플러; (2) (예를 들어, 광학 스플리터들의 조합을 통해) 통합 디바이스 전체에 걸쳐 분포된 개별 도파관들 사이에 격자 커플러로부터 수신된 광을 분할하는 광학 라우팅 네트워크(optical routing network); (3) 통합 디바이스의 어레이에서의 샘플 웰을 조명하도록 구성된 어레이 도파관들. 통합 디바이스의 성능은 광학 시스템의 이들 섹션들 중 임의의 하나의 광학 성능에 의존할 수 있다. 따라서, 본 출원의 양태들은 전체 광학 시스템의 이들 섹션들 중 하나 이상에 관한 것이다.

[0025] 본 출원의 일부 양태들은 외부 광원으로부터의 광을 광학 시스템의 다른 광학 컴포넌트들에 결합함에 있어서 원하는 광학 효율을 허용할 수 있는 격자 커플러 구성들에 관한 것이다. 일부 경우들에서, 특정 격자 커플러 구성은 광학 효율을 개선하도록 달리 작용할 수 있는 다른 광학 컴포넌트를 통합할 필요성을 감소시킬 수 있다. 예를 들어, 일부 격자 커플러들은, 격자 커플러를 통과하는 광을 다시 격자 커플러로 반사하도록 위치된 반사 층을 갖지 않고 원하는 광학 효율이 달성되는 것을 허용할 수 있고, 여기서, 그러한 반사 층은 그렇지 않은 경우 다른 격자 커플러들이 동일한 원하는 광학 효율을 달성하는데 필요할 수 있다.

[0026] 통합 디바이스의 전체 성능에 영향을 미칠 수 있는 또 다른 양태는, 외부 광원을 격자 커플러에 정렬하는 능력이며, 외부 광원을 다수의 통합 디바이스들에 정렬하는 많은 반복들에 걸쳐 정렬을 수행하는 용이성을 포함한다. 일부 경우들에서, 외부 광원을 격자 커플러에 정렬하는 것은 격자 커플러에 입사하는 특정 범위의 각도들 내에서 여기 광의 빔을 정렬하는 것을 수반할 수 있다. 일부 격자 커플러 구성들은 제조 공차

(fabrication tolerance)를 거의 또는 전혀 갖지 않을 수 있고, 여기서, 다수의 통합 디바이스들 위에서의 제조는, 이들 디바이스들이 상이한 범위의 각도들에서 입사 광과 결합하도록 구성된 격자 커플러들을 갖게 할 수 있다. 이러한 격자 커플러 구성들에 대한 제조 공차가 거의 없거나 전혀 없는 것은, 하나의 디바이스로부터 다른 디바이스로 전이할 때 광학 정렬을 수행하는데 필요한 시간량을 증가시킴으로써 디바이스들이 분석을 위해 이용될 때 외부 광원의 정렬을 수행할 때 도전과제들을 초래할 수 있다. 본 발명자들은, 다수의 층들 및/또는 비주기적 격자들을 갖는 격자 커플러가, 격자 커플러와 정렬된 것으로 간주되는 입사 광 빔에 대한 더 넓은 범위의 각도들을 수용하고, 원하는 결합 효율을 달성할 수 있으므로, 다수의 통합 디바이스들에 걸친 제조 변동에 대해 더 내성이 있는 이점을 제공할 수 있다는 것을 인식하고 이해하였다.

[0027] 일부 실시예들에서, 통합 광자 디바이스는 표면에 실질적으로 평행한 평면에 대해 비대칭 재료 구조체들을 갖는 격자 커플러를 포함할 수 있다. 재료 구조체들은 평면에 실질적으로 평행한 방향으로 서로 측방향으로 오프셋된 2개 이상의 재료 층들을 포함할 수 있다. 재료 구조체들은 격자 커플러의 하나 이상의 층을 적어도 부분적으로 에칭함으로써 형성될 수 있다. 일부 실시예들에서, 재료 구조체들은 통합 광자 디바이스의 표면에 실질적으로 수직인 평면에 대해 비대칭일 수 있다. 일부 실시예들에서, 2개 이상의 재료 층들은 서로 접촉할 수 있다. 일부 실시예들에서, 2개 이상의 재료들은 소정 거리만큼 서로 이격될 수 있다. 일부 실시예들에서, 격자 커플러는 블레이징된 격자 커플러이다.

[0028] 일부 실시예들에서, 격자 커플러는 가변 충전율로 서로 이격된 재료 구조체를 갖는 아포다이징된 격자 커플러이다. 재료 구조체들은 가변 폭들을 가질 수 있다. 재료 구조체들은 가변 폭들을 갖는 갭들에 의해 서로 이격될 수 있다. 유전체 재료가 갭들에 형성될 수 있다.

[0029] 본 출원의 일부 양태들은 실질적으로 균일한 방식으로 다수의 샘플 웰들 또는 다른 광자 요소들을 조명하는 것을 허용할 수 있는 도파관 구성들에 관한 것이다. 그러한 도파관 구성들은 샘플 웰 어레이의 개별 행들에 더 많은 샘플 웰들(예를 들어, 행에 2,000개보다 많은 샘플 웰들)을 갖는 통합 디바이스를 허용할 수 있다. 본 발명자들은 샘플 웰들의 행과 결합하기 위해 다수의 도파관들을 이용하는 것이, 광학 입력 단부로부터 멀리 위치한 행에서의 샘플 웰들에 대한 광학 손실들의 영향을 감소시키는 것을 포함하여, 행을 조명하기 위해 단일 도파관만을 이용하는 것과 연관된 제한들을 극복할 수 있다는 것을 인식하고 이해하였다. 따라서, 일부 실시예들은 샘플 웰들의 행과 광학적으로 결합하도록 구성된 다수의 도파관들을 갖는 통합 디바이스에 관한 것이다. 광학 결합 기술들이 샘플 웰들의 행과 관련하여 설명되지만, 이러한 기술들은 샘플 웰들의 다른 배열들(예를 들어, 샘플 웰들의 열)과 광학적으로 결합하는데 이용될 수 있다는 것을 이해해야 한다.

[0030] 일부 실시예들은 동일한 행 내의 샘플 웰들의 상이한 그룹들과 광학적으로 결합하도록 구성된 다수의 도파관들을 갖는 행 시프트 도파관 구성에 관한 것이다. 일부 실시예들에서, 행에서의 샘플 웰들 중 일부는 상이한 도파관들 사이의 전이 영역에 위치될 수 있고, 도파관들 중 하나와 광학적으로 결합하도록 구성된 다른 샘플 웰들보다 적은 광학 전력을 수신할 수 있다.

[0031] 일부 실시예들은 전력 도파관, 및 행에서의 샘플 웰들 및 전력 도파관과 광학적으로 결합하도록 구성된 하나 이상의 도파관을 갖는 도파관 구성들에 관한 것이다. 일부 실시예들에서, 하나 이상의 도파관은 전력 스플리터를 통해 전력 도파관과 광학적으로 결합할 수 있다. 일부 실시예들에서, 도파관은 도파관의 길이를 따라 전력 도파관과 약하게 결합하도록 구성될 수 있다. 그러한 실시예들에서, 전력 도파관은 광이 도파관을 따라 전파함에 따라 광학 손실들을 보상할 수 있다.

[0032] 위에서 설명된 양태들 및 실시예들은 물론, 추가의 양태들 및 실시예들이 이하에서 더 설명된다. 이러한 양태들 및/또는 실시예들은 개별적으로, 모두 함께, 또는 둘 이상의 임의의 조합으로 이용될 수 있으며, 이는 본 출원이 이러한 점에서 제한되지 않기 때문이다.

[0033] II. 통합 디바이스

[0034] A. 개요

[0035] 픽셀들(1-112)의 행을 나타내는 통합 디바이스(1-102)의 단면 개략도가 도 1a에 도시되어 있다. 통합 디바이스(1-102)는 결합 영역(1-201), 라우팅 영역(1-202), 및 픽셀 영역(1-203)을 포함할 수 있다. 본 명세서에서 논의되는 바와 같이, 통합 디바이스의 광학 시스템은 통합 디바이스의 영역들(1-201, 1-202 및 1-203) 내에 위치될 수 있는 상이한 타입들의 광학 컴포넌트들을 포함할 수 있다. 결합 영역(1-201)은, (파선 화살표로 도시된) 여기 광을 수신하고, 여기 광을 라우팅 영역(1-202)에서의 하나 이상의 광학 컴포넌트에 전파하도록 구성될 수 있는 격자 커플러(1-216)를 포함할 수 있다. 라우팅 영역(1-202)은 광을 픽셀 영역(1-203)으로 전파하도록 구

성된 다수의 도파관들(1-220) 사이에 광을 분할하도록 구성된 광학 라우팅 네트워크를 포함할 수 있다. 픽셀 영역(1-203)은, (파선 화살표로 도시된) 여기 광이 통합 디바이스(1-102)에 결합되는, 결합 영역(1-201)으로부터 분리된 위치에서의 표면 상에 위치한 샘플 웰들(1-108)을 갖는 복수의 픽셀들(1-112)을 포함할 수 있다. 샘플 웰들(1-108)은 금속 층(들)(1-106)을 통해 형성될 수 있다. 점선 직사각형에 의해 도시된 하나의 픽셀(1-112)은 샘플 웰(1-108) 및 하나 이상의 광검출기(1-110)를 갖는 광검출기 영역을 포함하는 통합 디바이스(1-102)의 영역이다.

[0036] 도 1a는 여기 광의 빔을 결합 영역(1-201)에 결합하고, 여기 광을 샘플 웰들(1-108)에 지향시킴으로써, 통합 디바이스를 통한 (파선들로 도시된) 여기 광의 경로를 도시한다. 도 1a에 도시된 샘플 웰들(1-108)의 행은 도파관(1-220)과 광학적으로 결합하도록 위치될 수 있다. 여기 광은 샘플 웰 내에 위치한 샘플을 조명할 수 있다. 샘플은 여기 광에 의해 조명되는 것에 응답하여 여기 상태에 도달할 수 있다. 샘플이 여기 상태에 있을 때, 샘플은 방출 광을 방출하고, 이는 샘플 웰과 연관된 하나 이상의 광검출기에 의해 검출될 수 있다. 도 1a는 샘플 웰(1-108)로부터 픽셀(1-112)의 광검출기(들)(1-110)로의 (실선으로 도시된) 방출 광의 경로를 개략적으로 도시한다. 픽셀(1-112)의 광검출기(들)(1-110)는 샘플 웰(1-108)로부터의 방출 광을 검출하도록 구성되고 위치될 수 있다. 적절한 광검출기들의 예들은 발명의 명칭이 "INTEGRATED DEVICE FOR TEMPORAL BINNING OF RECEIVED PHOTONS"인 미국 특허 출원 제14/821,656호에 기술되어 있으며, 그러한 특허 출원 전체가 본 명세서에 참고로 포함된다. 적절한 광검출기들의 추가의 예들은 2017년 12월 22일자로 출원된, 발명의 명칭이 "INTEGRATED PHOTODETECTOR WITH DIRECT BINNING PIXEL"인 미국 특허 출원 제15/852,571호에 기술되어 있으며, 그러한 특허 출원 전체가 본 명세서에 참고로 포함된다. 개별 픽셀(1-112)에 대해, 샘플 웰(1-108) 및 그 각각의 광검출기(들)(1-110)는 공통 축을 따라(도 1a에 도시된 y 방향을 따라) 정렬될 수 있다. 이러한 방식으로, 광검출기(들)는 픽셀(1-112) 내의 샘플 웰과 중첩할 수 있다.

[0037] 픽셀들의 5개 행들을 나타내는 통합 디바이스(1-102)의 평면도가 도 1b에 도시되어 있다. 도 1b에 도시된 바와 같이, 샘플 웰(1-108a)과 샘플 웰(1-108b)은 동일한 행에 있고, 샘플 웰(1-108c)과 샘플 웰(1-108d)은 동일한 행에 있다. 본 출원의 양태들은 결합 영역(1-201)에 입사하는 여기 광을 수신하고, 여기 광을 샘플 웰들(1-108)의 어레이에 전파하기 위한 기술들에 관한 것이다. 이러한 기술들은, 결합 영역(1-201)으로부터 개별 샘플 웰들(1-108)로 여기 광을 전달하기 위해, 결합 영역(1-201)에 위치한 하나 이상의 광학 격자 커플러, 및 라우팅 영역(1-202) 및/또는 픽셀 영역(1-203)에 위치한 도파관 아키텍처를 갖는 것을 포함할 수 있다.

[0038] B. 도파관 아키텍처

[0039] 일부 실시예들은 하나 이상의 테이퍼링된 도파관을 갖는 통합 디바이스에 관한 것이다. 테이퍼링된 도파관은 도파관의 길이를 따라 그리고 도파관을 통한 광 전파의 방향으로 변하는 하나 이상의 치수를 갖는다. 예를 들어, 도파관의 길이를 따라 변하는 폭을 갖는 도파관은 테이퍼링된 도파관으로서 간주될 수 있다. 테이퍼링된 도파관을 따라 전파되는 광의 특성들은 테이퍼링된 도파관의 변하는 하나 이상의 치수에 따라 변할 수 있다. 샘플 웰들의 어레이 사이에 실질적으로 균일한 방식으로 광을 분배하는 맥락에서, 테이퍼링된 도파관은 테이퍼링된 도파관에 근접하여 위치한 샘플 웰들의 그룹 사이에 유사한 양의 광 강도를 제공하는 기술로서 구현될 수 있다. 통합 디바이스의 일부 실시예들에서, 테이퍼링된 도파관은 샘플 웰 어레이에서의 샘플 웰들의 행과 결합하도록 위치할 수 있으며, 여기서 도파관의 테이퍼링은 행에서의 개별 샘플 웰들에서 유사한 양의 광 강도를 허용하도록 적절하게 치수화된다. 테이퍼링된 도파관은 행에서의 샘플 웰들과 소멸파에 의해(efanescently) 결합할 수 있고, 도파관의 폭은 도파관의 광 입력 단부에 더 가까운 더 약한 소멸파 필드(efanescent field) 및 도파관의 광 입력 단부에 대해 더 먼 쪽의 더 강한 소멸파 필드를 제공하도록 테이퍼링될 수 있다. 그러한 도파관 구성은 일정한 폭을 갖는 도파관이 이용된 경우보다 도파관에 의해 샘플 웰들의 행 사이에 전달되는 더 균일한 여기 강도를 허용할 수 있다.

[0040] 도 2aa는 테이퍼링된 도파관(2-220)을 따라 행으로 샘플 웰들(1-108e 및 1-108f)을 포함하는 샘플 웰들의 평면도를 도시하며, 여기서 광은 도 2aa에 도시된 화살표에 대응하는 측에서 도파관(2-220)에 입력되고 z 방향을 따라 전파된다. 도 2aa에 도시된 바와 같이, 테이퍼링된 도파관(2-220)의 폭은 샘플 웰들의 행을 따라 변하고, 도파관(2-220)은 입력 측으로부터 먼 쪽보다 (화살표에 더 가까운) 입력 측에 근접한 쪽에서 더 큰 폭을 갖는다. 따라서, 샘플 웰(1-108e)은 샘플 웰(1-108f)이 그 위에 위치되는 도파관(2-220)의 영역보다 큰 폭을 갖는 도파관(2-220)의 영역 위에 위치된다. 도 2ab는 도 2aa에 도시된 샘플 웰들(1-108)의 행의 단면도이고, 광학 모드 프로파일들이 테이퍼링된 도파관(2-220)의 길이를 따라(z 방향을 따라) 어떻게 변하는지를 도시한다. 변하는 광학 모드 프로파일들은 광이 테이퍼링된 도파관(2-220)을 따라 전파될 때 샘플 웰의 최하부에 근접한 조명 영역에 도달하는 강도의 양에 영향을 미친다. 특히, 샘플 웰(1-108e)에 근접한 테이퍼링된 도파관(2-

220)의 더 큰 폭은 샘플 웰(1-108e)의 조명 영역 내에서 더 작은 강도를 제공하는 반면, 샘플 웰(1-108f)에 근접한 테이퍼링된 도파관(2-220)의 더 작은 폭은 샘플 웰(1-108f)의 조명 영역 내에서 더 큰 강도를 갖는다. 일부 실시예들에서, 최상부 클래딩 층(2-222)의 하나 이상의 특성(예를 들어, 두께, 재료)은 도파관(2-220)의 테이퍼 형상에 영향을 미칠 수 있다.

[0041] 추가적으로, 테이퍼링된 도파관은 도파관에 근접하여 위치한 샘플 웰들에 의한 흡수 및 산란과 연관된 광학 손실을 포함하는, 도파관의 길이를 따른 광학 손실을 고려하는 구성을 가질 수 있다. 일부 실시예들에서, 도파관의 테이퍼링의 구성은, 광이 도파관을 따라 전파될 때 광학 전력 손실로부터 발생하는 샘플 웰들에 의해 수신된 광의 강도에서의 변화가 감소되거나 방지되도록, 샘플 웰 어레이에 걸쳐 원하는 전력 효율을 제공할 수 있다. 그러한 구성들은 샘플 웰 어레이를 가로지르는 여기 광의 불균일한 전달에 기여하는 인자로서의 광학 전력 손실이 효과적으로 제거되게 할 수 있다.

[0042] 특히, 도파관에서의 전력은 함수 $\frac{dP}{dz} = -\alpha P$ 에 따라 감소하고, 여기서 전파 손실 α 는 도파관 폭, 최상부 클래딩 구성(예를 들어, 최상부 클래딩 두께, 재료), 및 샘플 웰 구성(예를 들어, 샘플 웰의 깊이)의 함수이다. 추가적으로, 샘플 웰의 조명 영역 내의 강도는 도파관 폭, 최상부 클래딩 구성(예를 들어, 최상부 클래딩 두께, 재료) 및 샘플 웰 구성(예를 들어, 샘플 웰의 깊이)에 의존한다. 테이퍼링된 도파관에 대한 테이퍼 형상을 결정할 때, 특정 위치에서의 도파관의 치수는 이전 샘플 웰들과 연관된 전력 손실 및 그 위치에서 원하는 강도를 달성하는데 필요한 도파관 폭에 의존할 수 있다. 일부 실시예들에서, 테이퍼링된 도파관(2-220)은 비선형 테이퍼 형상을 가질 수 있다. 그러한 실시예들에서, 도파관 폭은 최대 값 및 최소 값에 의해 한정될 수 있고, 도파관을 따른 폭에서의 변화는 도파관에 결합하는 모든 샘플 웰들 사이에서 실질적으로 균일한 강도를 달성하기 위해 비선형으로 변할 수 있다. 일부 실시예들에서, 테이퍼링된 도파관(2-220)은 도파관에 결합하는 모든 샘플 웰들 사이에서 실질적으로 균일한 강도를 달성하기 위해 도파관의 폭이 최대 값과 최소 값 사이에서 선형으로 변하는 선형 형상을 가질 수 있다.

[0043] 본 명세서에 설명된 일부 실시예들에 따르면, "실질적으로 균일한 강도"는 도파관과 결합하도록 위치한 샘플 웰에 의해 수신된 최고 강도와 도파관과 결합하도록 위치한 샘플 웰에 의해 수신된 최저 강도를 관련시킴으로써 특정 도파관에 대해 결정될 수 있다. 일부 실시예들에서, 도파관에 결합하는 샘플 웰들의 그룹에 대한 "실질적으로 균일한 강도"는 그룹에서의 샘플 웰들에 의해 수신된 최고 강도 대 최저 강도의 비율이 대략 1과 동일한 (예를 들어, $1 \pm 5\%$ 와 동일한, $1 \pm 10\%$ 와 동일한) 것에 대응할 수 있다.

[0044] 최상부 클래딩 층(2-222)의 두께는 행에서의 샘플 웰들에 의해 수신된 강도에서의 균일성의 정도에 영향을 미칠 수 있다. 도 2b 및 도 2c는 최상부 클래딩 두께가 변하고, 비선형 테이퍼를 갖는 도파관이 1024개의 샘플 웰들의 행에 대한 최소의 상대 강도를 달성하도록 설계된 시뮬레이션 결과들을 도시한다. 도파관은 120nm의 두께, 300nm의 최소 폭 값, 및 1300nm의 최대 폭 값을 갖는다. 샘플 웰들은 300nm의 깊이를 갖는다. 도 2b는 모든 1024개의 샘플 웰들에 걸쳐 최소 상대 강도를 달성하는데 필요한 도파관에 대한 전력 입력 대 최상부 클래딩 두께의 플롯을 도시한다. 도 2b에 도시된 플롯은, 도파관에 대한 입력 전력이 최소인 경우, 380nm와 400nm 사이의 최상부 클래딩 층(2-222)의 두께에 대한 최적 값이 어떻게 존재하는지를 도시한다. 도 2c는 샘플 웰들의 행을 따른 강도에서의 불균일성의 양 대 최상부 클래딩 두께의 플롯을 도시하며, 여기서 불균일성은 샘플 웰에서의 최저 강도에 대한 샘플 웰에서의 최고 강도의 비율에 대응한다. 1과 동일한 불균일성 값은 최고 강도 및 최저 강도 값들이 동일한 것에 대응하고, 따라서 행에서의 모든 샘플 웰들에서 균일한 강도가 존재하는 시나리오이다. 도 2b 및 도 2c 둘다를 참조하면, 입력 전력, 최상부 클래딩 두께, 및 불균일성 사이에 균형이 있다. 특히, 최상부 클래딩 층이 그의 최적 값보다 두꺼울 때, 1과 동일한 불균일성이 달성될 수 있지만, 최상부 클래딩 두께가 그의 최적 값인 경우보다 더 높은 입력 전력에서 달성된다.

[0045] 도 2d, 도 2e, 및 도 2f는 395nm의 최상부 클래딩 두께 층을 갖는 1024개의 샘플 웰들의 행에 대해 구성된 테이퍼링된 도파관에 대한 시뮬레이션 결과들을 도시한다. 도 2d는 상대 강도 대 샘플 웰 수의 플롯이고, 개별 샘플 웰들에서의 상대 강도가 모든 샘플 웰들에 걸쳐 어떻게 균일한지를 도시한다. 도 2e는 도파관에서의 전력 대 행에서의 샘플 웰 수의 플롯이고, 샘플 웰들의 행을 따라 광학 전력이 어떻게 감소하는지를 도시한다. 도 2f는 도파관 폭 대 행에서의 샘플 웰 수의 플롯이고, 도 2d에 도시된 균일한 강도를 얻기 위해 이용된 도파관의 테이퍼링 프로파일을 도시한다.

[0046] 도파관의 길이 및 행에서의 샘플 웰들의 수는 샘플 웰들의 행 사이에 분포된 강도의 균일성에 영향을 미칠 수 있는 추가적인 파라미터들이다. 도 2g 및 도 2h는 행에서의 상이한 수의 샘플 웰들에 대해 균일한 강도를 갖도

록 설계된 테이퍼링된 도파관들에 대한 시뮬레이션 결과들을 도시한다. 구체적으로, 도 2g는 도파관에 대한 전력 입력 대 행당 샘플 웰들의 수의 플롯이고, 도 2h는 단위 전력당 센서들의 수 대응하는 행 효율 대 행당 샘플 웰들의 수의 플롯이다. 도 2g에 도시된 바와 같이, 입력 전력은 행에서의 샘플 웰들의 수가 증가함에 따라 증가한다. 도 2h는 행에서의 샘플 웰의 수가 증가함에 따라 효율이 어떻게 감소하는지를 도시한다.

[0047] 통합 디바이스에서 테이퍼링된 도파관들을 이용하는 것은 실질적으로 균일한 방식으로 샘플 웰들 사이에 여기 광을 전달하는데 있어서 몇몇 이점들을 제공할 수 있지만, 통합 디바이스가 샘플 웰들의 수를 증가시키므로써 스케일링됨에 따라 테이퍼링된 도파관들을 이용하는데 있어서 제한들이 있을 수 있다. 도 2g 및 도 2h와 관련하여 논의된 바와 같이, 행에서의 샘플 웰들의 수가 증가함에 따라, 도파관에 대한 더 많은 전력 입력이 필요하고 행 효율이 감소한다. 본 발명자들은 샘플 웰들의 행과 결합하기 위해 다수의 도파관들을 이용하는 것이 테이퍼링된 도파관만을 이용하는 것과 연관된 그러한 제한들을 극복할 수 있다는 것을 인식하고 이해하였다. 다수의 도파관들을 이용하는 것은, 샘플 웰들의 더 긴 행이, 그렇지 않은 경우 단일의 테이퍼링된 도파관을 이용하여 달성되는 것보다 실질적으로 균일한 강도를 갖는 것을 허용할 수 있다. 따라서, 일부 실시예들은 샘플 웰들의 행과 광학적으로 결합하도록 구성된 다수의 도파관들을 갖는 통합 디바이스에 관한 것이다. 일부 실시예들에 따르면, 이러한 구성들은 테이퍼링된 도파관들과 조합하여 이용될 수 있다. 그러한 실시예들에서, 샘플 웰들의 단일 행과 광학적으로 결합하는 다수의 도파관들은 적어도 도파관이 행에서의 샘플 웰들의 서브세트와 결합하는 영역 내에서 테이퍼링될 수 있다. 그러한 구성은 더 많은 수의 샘플 웰들을 갖는 행들이 단일 도파관이 이용된 경우보다 유사한 강도를 수용하는 것을 허용할 수 있다.

[0048] 통합 디바이스의 일부 실시예들에서, 제1 도파관은 행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하도록 위치되고, 제2 도파관은 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하도록 위치된다. 샘플 웰들의 제1 및 제2 그룹들 사이에서, 제1 및 제2 도파관들은 샘플 웰들의 행에 대한 포지셔닝(positioning)에서 시프트할 수 있다. 그러한 구성은 샘플 웰들의 제1 및 제2 그룹들 사이에 도파관 "행 시프트"를 갖는 것으로서 간주될 수 있다. 행 시프트의 위치는 샘플 웰들의 행과 제1 도파관의 결합 효율 또는 제1 도파관 내에서 전파하는 전력이 디바이스의 성능이 영향을 받도록 특정 양까지 낮아질 때에 대응할 수 있다. 제2 도파관을 이용하여 행에서의 후속 샘플 웰들에 광을 계속 전달하는 것은 제1 도파관만을 이용하는 것의 이러한 제한들을 제거한다. 추가 도파관들이 동일한 행에서의 샘플 웰들의 추가 그룹들과 광학적으로 결합하도록 포함되고 위치될 수 있다. 이러한 도파관들의 구성은 샘플 웰 어레이에서의 다른 행들에서 구현될 수 있고, 예컨대, 개별 행들에서의 샘플 웰들의 수를 증가시키는 것에 의해, 어레이에서의 샘플 웰들의 수를 증가시키는데 이용될 수 있다.

[0049] 도 3a는 샘플 웰들의 개별 행들에 광을 전달하기 위해 다수의 도파관들이 이용되는 행 시프트 도파관 구성을 도시하는 통합 디바이스의 평면도이다. 도파관들에 대한 광 입력의 방향은 화살표로 도시되고 z 방향이다. 도 3a는 샘플 웰들(3-108a, 3-108b 및 3-108c)을 갖는 행 및 샘플 웰들(3-108d, 3-108e 및 3-108f)을 갖는 행을 포함하는 샘플 웰들의 3개의 행들을 도시하고, 여기서 3개의 도파관들은 행들에서의 샘플 웰들의 3개의 상이한 그룹들과 광학적으로 결합하도록(예를 들어, 소멸파에 의해 결합하도록) 위치된다. 예를 들어, 도파관(3-220a)은 샘플 웰(3-108a)과 광학적으로 결합하도록 위치되는 반면, 도파관(3-220b)은 샘플 웰(3-108c)과 광학적으로 결합하도록 위치된다. 다른 예로서, 도파관(3-220d)은 샘플 웰(3-108d)과 광학적으로 결합하도록 위치되는 반면, 도파관(3-220e)은 샘플 웰(3-108f)과 광학적으로 결합하도록 위치된다. 도파관들의 광학 결합은 소멸과 결합을 통해 발생할 수 있는데, 이 경우 도파관을 따라 전파되는 광학 모드의 일부를 수신하도록 샘플 웰에 대해 적절한 거리에서, 도 1a의 도파관(1-220)에 의해 도시된 바와 같이, 도파관이 샘플 웰 아래에 위치된다. 일부 실시예들에 따르면, 도파관(3-220a)은 영역(3-110) 내의 동일한 행에서의 샘플 웰(3-108a) 및 다른 샘플 웰들과 소멸파에 의해 결합하도록 위치될 수 있고, 도파관(3-220b)은 영역(3-114) 내의 동일한 행에서의 샘플 웰(3-108c) 및 다른 샘플 웰들과 소멸파에 의해 결합하도록 위치될 수 있다. 추가의 도파관들은 동일한 행에서의 후속 샘플 웰들에 광을 전달하는데 이용될 수 있다. 예를 들어, 도 3a는 도 3a에 도시된 도면에 존재하지 않는 추가 샘플 웰들과 결합할 수 있는 도파관들(3-220c 및 3-220f)을 도시한다. 특히, 도파관(3-220c)은 샘플 웰(3-108c)과 동일한 행에서의 샘플 웰들과 결합할 수 있고, 도파관(3-220e)은 추가적인 행 시프트 영역이 영역(3-114)을 뒤따른 후에 샘플 웰(3-108f)과 동일한 행에서의 샘플 웰들과 결합할 수 있다.

[0050] 동일한 행에서의 샘플 웰들은 공통 축을 따라 실질적으로 정렬된 샘플 웰들에 대응할 수 있다. 특정 행에 대해, 영역(3-110)에서의 샘플 웰들의 그룹은 축을 따라 실질적으로 정렬될 수 있다. 도 3a에 도시된 바와 같이, 샘플 웰들(3-108a, 3-108b 및 3-108c)은 축을 따라(z 방향으로) 정렬되고, 동일한 행에 있는 것으로 간주된다. 도파관들은 축에 대해 위치될 수 있다. 일부 실시예들에서, 샘플 웰들의 그룹과 결합하도록 구성된 도파관의 일부는 축에 실질적으로 평행할 수 있고, 다수의 도파관들은 샘플 웰들의 상이한 그룹들과 광학적으로

결합할 수 있고, 샘플 웰들의 행을 따르는 상이한 부분들에서 축에 실질적으로 평행할 수 있다. 도 3a에 도시된 바와 같이, 도파관(3-220a)은 영역(3-110) 내의 샘플 웰들(3-108a, 3-108b 및 3-108c)을 따른 축에 실질적으로 평행하고, 도파관(3-220b)은 영역(3-114) 내의 축에 실질적으로 평행하다.

[0051] 도파관들 사이의 간격은 도파관들이 사실상 광학적으로 서로 분리되도록 될 수 있다. 일부 실시예들에서, 하나의 도파관은 2개의 도파관들 사이에 소멸과 결합이 없거나 거의 없도록 다른 도파관으로부터 분리될 수 있다. 일부 실시예들에서, 2개의 도파관들 사이의 측방향 거리는 도파관들이 갖도록 구성되는 광학 모드 크기에 의존할 수 있다.

[0052] 도 3a에 도시된 도파관 구성은 영역들(3-110, 3-112 및 3-114)을 갖는다. 영역(3-110)은 도파관(3-220a)과 같은 제1 도파관이 샘플 웰(3-108a)과 같은 행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하여, 광을 샘플 웰들의 제1 그룹에 전달하는 곳이다. 영역(3-114)은 도파관(3-220b)과 같은 제2 도파관이 샘플 웰(3-108c)과 같은 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하여, 광을 샘플 웰들의 제2 그룹에 전달하는 곳이다. 영역(3-112)은 제1 및 제2 도파관들 사이의 행 시프트가 발생하는 곳에 대응한다. 도 3a에 도시된 바와 같이, 행 시프트 구성은 제1 도파관이 행에서의 샘플 웰들과 광학적으로 결합하도록 위치되지 않는 반면, 제2 도파관이 행에서의 샘플 웰들과 광학적으로 결합하도록 위치되도록, 도파관들을 만족시키는 것을 포함한다. 행 시프트 구성은 제1 도파관과 영역(3-110)에서의 샘플 웰 사이의 거리가 제1 도파관과 영역(3-112)에서의 샘플 웰 사이의 거리보다 작아지게 한다. 행 시프트 구성은 또한, 제2 도파관과 영역(3-114)에서의 샘플 웰 사이의 거리가 제2 도파관과 영역(3-112)에서의 샘플 웰 사이의 거리보다 작아지게 한다. 예를 들어, 도파관들(3-220a 및 3-220d)은 영역(3-112)에서 샘플 웰들의 그들 각각의 행들로부터 (x 방향을 따라) 오프셋되도록 만족되고, 오프셋은 도파관들을 통한 광 전파의 방향을 따라 증가한다. 추가적으로, 도파관들(3-220b 및 3-220e)은 영역(3-112)에서 만족되고 샘플 웰들의 그들 각각의 행들로부터 (x 방향을 따라) 오프셋되지만, 오프셋은 도파관들을 통한 광 전파의 방향을 따라 감소하여 도파관들(3-220b 및 3-220e)을 샘플 웰 행들에 더 근접하게 위치시킨다. 영역(3-112)에서의 행 시프팅 프로파일은 임의의 적절한 프로파일 및/또는 길이를 가질 수 있다. 도 3a에 도시된 도파관들은 영역(3-112)에서 유사한 행 시프트 프로파일을 갖지만, 일부 실시예들은 영역(3-112) 내에서 상이한 프로파일들을 갖는 동일한 행에 결합하는 도파관들을 포함할 수 있다는 것을 이해해야 한다.

[0053] 일부 실시예들에서, 행에서의 샘플 웰들과 광학적으로 결합하도록 구성된 도파관의 영역은, 도파관이 그 영역에서 결합하는 샘플 웰들의 그룹에 대해 실질적으로 균일한 강도를 달성하기 위해, 예컨대, 본 명세서에 설명된 기술들을 이용하는 것에 의해 테이퍼링될 수 있다. 도 3a에 도시된 바와 같이, 도파관(3-220a)은 영역(3-110) 내에서 테이퍼링되고, 도파관(3-220b)은 영역(3-114) 내에서 테이퍼링된다.

[0054] 통합 디바이스는 개별 도파관들 내로 입력 전력을 제공하기 위해 하나 이상의 광학 컴포넌트(예를 들어, 도 1a에 도시된 라우팅 영역(1-202) 내에 위치한 광학 스플리터들)를 포함할 수 있다. 일부 실시예들에서, 입력 전력은 모든 도파관들에 걸쳐 실질적으로 동일할 수 있다. 본 발명자들은 행에서의 샘플 웰들의 그룹과 광학적으로 결합되지 않은 도파관들이, 광이 이 영역을 통해 전파될 때 일부 광학 손실을 겪을 수 있다는 것을 인식하고 이해하였다. 따라서, 일부 실시예들은 도파관들이 각각의 샘플 웰들에 광학적으로 결합하는 영역들에서 도파관들의 하나 이상의 특성을 변화시킴으로써 그러한 광학 손실을 감소시키는 구성을 가질 수 있다. 예를 들어, 영역(3-110)에서의 도파관(3-220b)의 부분은 광학 손실을 감소시키는 구성을 가질 수 있지만, 도파관(3-220a)이 영역(3-110)에서의 샘플 웰들에 광학적으로 결합할 때보다 도파관(3-220b)이 영역(3-114)에서의 샘플 웰들에 광학적으로 결합할 때 여전히 더 낮은 양의 전력을 전달할 수 있다. 따라서, 샘플 웰들의 행에 광을 전달하는 도파관들의 테이퍼링은 도파관들이 샘플 웰들에 결합하기 위해 이용될 때 광학 전력에서의 이러한 변화를 고려하기 위해 상이할 수 있다. 일부 실시예들에서, 영역(3-110)에서의 제1 도파관의 테이퍼링된 부분의 길이는 영역(3-114)에서의 제2 도파관의 테이퍼링된 부분의 길이와 상이할 수 있다. 테이퍼링된 부분의 길이는 특정 도파관이 도파관의 해당 테이퍼링된 영역 내로 광을 전달하기 위해 이용되는 샘플 웰들의 수에 대응할 수 있다. 일부 실시예들에서, 영역(3-114)에서의 제2 도파관의 테이퍼링된 부분의 길이는 영역(3-110)에서의 제1 도파관의 테이퍼링된 부분의 길이보다 짧을 수 있다. 그러한 구성은 영역(3-110)에서의 제1 도파관보다 영역(3-114)에서 더 낮은 광학 전력을 갖는 제2 도파관을 고려할 수 있다. 예를 들어, 도 3a는 도파관(3-220a)의 테이퍼링된 부분의 길이에 대응할 수 있는 6개의 샘플 웰들과 결합하는 영역(3-110)에서의 도파관(3-220a)의 테이퍼링된 부분을 도시하지만, 영역(3-114)에서의 도파관(3-220b)의 테이퍼링된 부분은 5개의 샘플 웰들과 결합하는 것으로 도시된다. 제1 및 제2 도파관들의 테이퍼링된 부분들은 도 3a에 도시된 것보다 많거나 적은 샘플 웰들과 결합될 수 있다는 것을 이해해야 한다.

[0055] 일부 실시예들에서, 도파관들의 행 시프팅이 발생하는 곳에 위치한 행 내의 샘플 웰들은, 행에서의 다른 샘플

웰들과 비교하여, 도파관과 광학적으로 결합하지 않거나 도파관과의 더 낮은 양의 광학적 결합을 가질 수 있다. 따라서, 샘플 웰 어레이의 행 시프팅 영역 내에 위치한 샘플 웰들은 더 낮은 양의 광학 전력을 수신할 수 있다. 샘플의 분석을 수행하는데 있어서 통합 디바이스의 동작 동안, 이들 샘플 웰들은 이들 샘플 웰들에 의해 얻어진 결과들의 품질이 원하는 양의 광(예를 들어, 특정한 강도)으로 샘플을 조명하기에 불충분한 능력에 의해 영향을 받을 수 있기 때문에 분석의 결과들로부터 배제될 수 있다. 도 3a에 도시된 바와 같이, 영역(3-112)에서의 샘플 웰들의 그룹은 영역(3-110)에서의 샘플 웰 또는 동일한 행의 3-114에서의 샘플 웰보다 적은 광학 전력을 수신할 수 있다. 이것은 영역(3-112)에 위치한 샘플 웰이 행에 대한 대응하는 제1 또는 제2 도파관과 광학적으로 결합하지 않거나 원하는 효율로 광학적으로 결합하지 않을 수 있기 때문이다. 예를 들어, 영역(3-112)은 샘플 웰(3-108b)을 포함하고, 이는 샘플 웰들(3-108a 및 3-108c)과 같은 영역들(3-110 및 3-114)에서의 샘플 웰들과 비교하여 더 낮은 양의 광학 전력을 수신할 수 있는데, 그 이유는 샘플 웰(3-108b)이 양쪽 도파관들(3-220a 및 3-220b)로부터 오프셋되기 때문이다. 유사하게, 영역(3-112)은 샘플 웰들(3-108d 및 3-108f)에 비해 더 낮은 양의 광학 전력을 수신할 수 있는 샘플 웰(3-108e)을 포함한다. 따라서, 통합 디바이스의 동작 동안 샘플 웰들(3-108b 및 3-108e)을 이용하여 획득된 데이터는 전체 결과들로부터 배제될 수 있다.

[0056] 도 3a에 도시된 바와 같은 행 시프트 구성을 갖는 도파관 어레이는 본 명세서에 설명된 하나 이상의 다른 컴포넌트와 조합하여 통합 디바이스에서 구현될 수 있다. 일부 실시예들에서, 행 시프트 도파관 구성을 갖는 통합 디바이스는 통합 디바이스의 표면으로부터 광을 수신하여, 도파관들과 광학적으로 결합하도록 구성된 격자 커플러를 포함할 수 있다. 도 3a의 맥락에서, 격자 커플러는 도 3a에 도시된 화살표의 방향으로 광을 제공하기 위해 (네거티브 z 방향으로) 좌측에 위치될 수 있다. 일부 실시예들에서, 행 시프트 도파관 구성을 갖는 통합 디바이스는 하나 이상의 광검출기와 동일한 픽셀에서의 샘플 웰로부터 방출된 광을 수신하도록 구성된 하나 이상의 광검출기를 포함할 수 있다. 예를 들어, 샘플 웰(3-108a)을 갖는 픽셀은 샘플 웰(3-108a)로부터 방출된 광을 수신하도록 위치되고 구성된 하나 이상의 광검출기를 포함할 수 있다. 픽셀은 도 1a의 픽셀(1-112)에 의해 도시된 바와 같은 단면 구성을 가질 수 있다.

[0057] 본 발명자들은 광학 전력의 소스로서 작용하고 행에서의 샘플 웰들과 광학적으로 결합하도록 위치되는 하나 이상의 다른 도파관에 광학적으로 결합하는 샘플 웰들의 행마다 도파관을 갖는 어레이 도파관 구성들이 특정 이점들을 제공할 수 있다는 것을 인식하고 이해하였다. 광학 전력의 소스로서 작용하는 도파관은 "전력 도파관"으로서 고려될 수 있다. 그러한 구성들의 하나의 이점은 어레이 도파관들의 전체 풋프린트(footprint)가 감소될 수 있다는 것이며, 이는 샘플 웰들의 행들 사이의 거리가 작고 샘플 웰들의 행들 사이에 위치한 다수의 도파관들을 수용하지 않을 수 있는 통합 디바이스들을 구성하는데 있어서 이점들을 제공할 수 있다. 따라서, 통합 디바이스의 일부 실시예들은 샘플 웰 어레이의 개별 행들과 연관된 전력 도파관들 및 대응하는 행에서의 하나 이상의 전력 도파관 및 샘플 웰과 광학적으로 결합하는 하나 이상의 도파관을 포함할 수 있다. 일부 실시예들에서, 하나 이상의 다른 도파관은 광학 스플리터(예를 들어, 방향성 커플러)를 통해 전력 도파관과 광학적으로 결합할 수 있다. 일부 실시예들에서, 샘플 웰들의 행은 행과 연관된 전력 도파관과 광학적으로 결합하고, 행에서의 샘플 웰들과 광학적으로 결합하는 연속 커플러로서 작용하는 도파관을 갖는다.

[0058] 도 3b는 샘플 웰들의 행에 대해, 행에서의 샘플 웰들의 상이한 그룹들과 광학적으로 결합하도록 위치한 전력 도파관 및 다수의 도파관들을 포함하는 어레이 도파관 구성을 갖는 통합 디바이스의 평면도이다. 샘플 웰들(3-208a 및 3-208b)은 동일한 행에 있고, 도파관(3-230a)은 그 행에 대한 전력 도파관으로서 작용한다. 유사하게, 샘플 웰들(3-208c 및 3-208d)은 상이한 행에 있고, 도파관(3-230b)은 그 행에 대한 전력 도파관으로서 작용한다. 전력 도파관들을 따른 광 전파의 방향은 도 3b의 화살표에 의해 도시된다. 전력 도파관을 따라, 개별 도파관들은 전력 도파관과 결합되고, 행에서의 샘플 웰들의 그룹과 광학적으로 결합되도록 위치된다. 도 3b에서, 도파관들(3-240a 및 3-240b)은 전력 도파관(3-230a)과 광학적으로 결합하고, 샘플 웰들(3-208a 및 3-208b)을 갖는 행에서의 샘플 웰들에 광을 전달하도록 구성된다. 일부 실시예들에서, 도파관들(3-240a 및 3-240b)은, 예컨대 본 명세서에 설명된 테이퍼링된 도파관들을 이용함으로써, 이들 도파관들과 광학적으로 결합하는 샘플 웰들에 대해 실질적으로 균일한 강도를 제공하도록 테이퍼링된다. 도 3b에 도시된 바와 같이, 샘플 웰(3-208a)은 샘플 웰(3-208b)이 광학적으로 결합하는 도파관(3-240a)의 영역보다 큰 폭을 갖는 도파관(3-240a)의 영역과 광학적으로 결합하도록 구성된다. 유사하게, 샘플 웰(3-208f)은 샘플 웰(3-208g)이 광학적으로 결합하는 도파관(3-240b)의 영역보다 큰 폭을 갖는 도파관(3-240b)의 영역과 광학적으로 결합하도록 구성된다. 또한, 샘플 웰들(3-208a 및 3-208b)과 상이한 행에 있는 샘플 웰들(3-208c 및 3-208d)은 상이한 폭들을 갖는 도파관(3-240c)의 상이한 영역들과 광학적으로 상부 결합하도록 구성된다. 특히, 샘플 웰(3-208c)은 샘플 웰(3-208d)이 광학적으로 결합하는 도파관(3-240c)의 영역보다 큰 폭을 갖는 도파관(3-240c)의 영역과 광학적으로 결

합하도록 구성된다.

- [0059] 전력 도파관들(3-230a 및 3-230b)은, 예컨대, 도파관의 길이를 따라 실질적으로 균일한 폭을 갖는 것에 의해, 광이 도파관을 따라 전파할 때 광학 손실을 감소시키는 구성을 가질 수 있다. 도 3b에 도시된 바와 같이, 도파관들(3-240a 및 3-240b)은 각각 전력 스플리터들(3-250a 및 3-250b)을 통해 전력 도파관(3-230a)과 광학적으로 결합할 수 있다. 또한, 도파관들(3-240c 및 3-240d)은 하나 이상의 전력 스플리터를 통해 전력 도파관(3-230b)과 광학적으로 결합할 수 있다. 적절한 전력 스플리터들의 예들은 방향성 커플러들, 다중모드 간섭 스플리터들, 또는 임의의 다른 적절한 전력 분할 광학 컴포넌트를 포함한다. 방향성 커플러들이 전력 스플리터들로서 이용되는 실시예들에서, 방향성 커플러의 구성은 샘플 웰들의 그룹과 광학적으로 결합하는 도파관 내에 입력되는 광학 전력의 원하는 상대량을 달성하기 위해 특정 전력 분할비(power splitting ratio)를 위해 구성될 수 있다.
- [0060] 일부 실시예들에서, 전력 도파관과 광학적으로 결합하는 개별 전력 스플리터들은 유사한 분할비를 가질 수 있다. 도 3b를 참조하면, 전력 스플리터(3-250a) 및 전력 스플리터(3-250b)는 전력 도파관(3-230a)과 동일한 분할비를 가질 수 있다. 그러한 경우들에서, 도파관(3-240b)은, 전력 도파관(3-230a)이 전력 스플리터(3-250b) 전에 전력 스플리터(3-250a)와 결합하기 때문에, 광이 3-230a를 따라 전파할 때 도파관(3-240a)보다 더 적은 광학 전력을 수신하도록 구성된다. 그러한 실시예들에서, 도파관들(3-240a 및 3-240b)은, 도파관들(3-240a 및 3-240b)과 광학적으로 결합하도록 구성된 샘플 웰들이 실질적으로 유사한 강도들을 수신하도록 입력 전력에서의 차이들을 수용하기 위해 상이한 테이퍼링된 형상들을 가질 수 있고, 따라서 도파관들(3-240a 및 3-240b)의 상이한 테이퍼링된 형상들은 전력 스플리터들(3-250a 및 3-250b)을 통해 전력 스플리터(3-230a)로부터 도파관들(3-240a 및 3-240b)에 의해 수신된 광학 전력의 차이들을 고려할 수 있다. 예를 들어, 도파관(3-240b)은 전력 도파관(3-230a)으로부터 더 낮은 입력 전력을 수신하는 것을 고려하기 위해 도파관(3-240a)보다 더 짧은 테이퍼 길이를 가질 수 있다.
- [0061] 일부 실시예들에서, 전력 도파관과 광학적으로 결합하는 개별 전력 스플리터들은 샘플 웰들과 광학적으로 결합하는 도파관들이 실질적으로 유사한 입력 전력을 수신하도록 상이한 분할비들을 가질 수 있다. 도 3b를 참조하면, 전력 스플리터(3-250a) 및 전력 스플리터(3-250b)는 유사한 양의 광학 전력이 도파관들(3-240a 및 3-240b)에 결합되도록 전력 도파관(3-230a)과 상이한 분할비들을 가질 수 있다. 그러한 실시예들에서, 도파관들(3-230a 및 3-230b)은 도파관들(3-230a 및 3-230b)과 광학적으로 결합하는 샘플 웰들이 실질적으로 유사한 강도들을 수신하는 것을 허용하기 위해 유사한 테이퍼링된 형상을 가질 수 있다.
- [0062] 일부 실시예들은 행 내의 샘플 웰들에 광학적으로 결합하는 개별 도파관들 사이의 전이 영역을 포함할 수 있다. 전이 영역 내에 위치한 샘플 웰들은 도파관들 중 하나와 광학적으로 결합하거나, 전이 영역 외부의 행에서의 다른 샘플 웰들과 유사한 양의 광학 전력을 수신하도록 위치되지 않을 수 있다. 도 3b에 도시된 바와 같이, 샘플 웰(3-208e)은 도파관들(3-240a 및 3-240b) 사이의 전이 영역 내에 위치한 샘플 웰의 예이다. 샘플 웰(3-208e)은 샘플 웰들(3-208a 및 3-208b)보다 낮은 양의 광학 전력을 수신할 수 있다. 그러한 경우들에서, 샘플 웰(3-208e)을 이용하여 획득된 임의의 데이터는 분석으로부터 배제될 수 있는데, 그 이유는 그것이 샘플 웰(3-208a 및 3-208b)과 같은 다른 샘플 웰들에 비해 더 적은 양의 여기 광을 수신하기 때문이다.
- [0063] 일부 실시예들에서, 통합 디바이스는 샘플 웰들의 하나보다 많은 행에 광학 전력을 전달하도록 구성된 전력 도파관을 포함할 수 있다. 도 3c는 전력 도파관(3-330a)에 인접한 샘플 웰들의 2개의 행들에 광을 전달하도록 구성된 전력 도파관(3-330a)을 갖는 통합 디바이스의 평면도이다. 특히, 전력 도파관(3-330a)은 샘플 웰들(3-308a 및 3-308b)을 포함하는 샘플 웰들의 행 및 샘플 웰들(3-308c 및 3-308d)을 포함하는 샘플 웰들의 행과 광학적으로 결합하도록 구성된다. 도 3c에 도시된 구성에서와 같이, 이들 2개의 행들에서의 샘플 웰들은 도파관들과 전력 스플리터들의 조합을 통해 전력 도파관(3-330a)에 광학적으로 결합할 수 있다. 도파관(3-340a)은 샘플 웰들(3-308a 및 3-308b)과 광학적으로 결합하도록 위치되고, 전력 스플리터를 통해 전력 도파관(3-330a)에 광학적으로 결합할 수 있다. 도파관(3-340b)은 샘플 웰들(3-308c 및 3-308d)과 광학적으로 결합하도록 위치되고, 전력 스플리터를 통해 전력 도파관(3-330a)에 광학적으로 결합할 수 있다. 도 3c와 관련하여 설명된 도파관들 및 전력 스플리터들은 도파관들(3-340a 및 3-340b)에 이용될 수 있고, 전력 스플리터들은 이러한 도파관들을 전력 도파관(3-330a)에 결합하는데 이용될 수 있다. 유사하게, 전력 도파관(3-330b)은 샘플 웰들(3-308e 및 3-308f)을 포함하는 샘플 웰들의 행에, 그리고 3-308g 및 3-308h를 포함하는 샘플 웰들의 행에 광을 전달하도록 구성된다. 특히, 도파관(3-340c)은 전력 도파관(3-330b) 및 샘플 웰들(3-308e 및 3-308f)과 광학적으로 결합하도록 위치되고, 도파관(3-340d)은 전력 도파관(3-330b) 및 샘플 웰들(3-308g 및 3-308h)과 광학적으로 결합하도록

록 위치된다.

[0064] 일부 실시예들에서, 행에서의 샘플 웰들과 광학적으로 결합하도록 위치된 도파관은, 예컨대, 전력 도파관의 단부를 통해 전력 도파관에 접속될 수 있다. 예를 들어, 샘플 웰들의 행과 광학적으로 결합하도록 구성된 일련의 도파관들이 있고, 광이 전력 도파관을 통해 일련의 도파관들에 광학적으로 결합되는 도파관 구성들에서, 전력 도파관의 광 입력 단부로부터 더 멀리 있는 일련의 도파관은, 예컨대, 광학 접속을 통해 전력 도파관에 직접 접속될 수 있다. 그러한 구성에서, 전력 도파관을 따라 전파하는 광은 광학 접속을 통해 전파함으로써 도파관에 전달될 수 있다. 도 3d는 전력 도파관(3-430)을 갖는 도파관 구성의 평면도이고, 여기서 화살표는 전력 도파관(3-430)에 대한 광 입력의 방향을 도시한다. 도파관들(3-440a, 3-440b, 3-440c 및 3-440d)은 샘플 웰들(3-408a, 3-408b, 3-408c 및 3-408d)을 갖는 샘플 웰들의 행과 광학적으로 결합하도록 구성된다. 도파관들(3-440a, 3-440b 및 3-440c)은 각각 전력 스플리터들(3-450a, 3-450b 및 3-450c)을 통해 전력 도파관(3-430)과 광학적으로 결합한다. 도파관(3-440d)은 광학 접속(3-460)을 통해 전력 도파관과 접속된다. 광학 접속(3-460)은 전력 도파관(3-430)으로부터 출력된 광을 도파관(3-440d)으로 지향시키기 위한 임의의 적절한 크기 및 형상을 가질 수 있다.

[0065] 일부 실시예들은 그 길이를 따라 변하는 폭을 갖는 전력 도파관을 포함할 수 있다. 도 3d에 도시된 바와 같이, 전력 도파관(3-430)은 전력 도파관(3-430)이 전력 스플리터들(3-450a, 3-450b 및 3-450c)과 광학적으로 결합하는 영역 내에서 좁아지는 폭을 갖는다. 전력 도파관(3-430)의 폭은 전력 스플리터들(3-450a, 3-450b 및 3-450c)과 중첩하는 영역에서보다 전력 스플리터들(3-450a, 3-450b 및 3-450c) 사이의 영역들에서 더 크다.

[0066] 특정 행 내의 샘플 웰들에 광학적으로 결합하는 전력 도파관들, 전력 스플리터들, 및 도파관들은 도파관 구성을 통해 전파하는 광이 겪는 광학 손실들을 수용하도록 적절히 구성될 수 있다는 것을 이해해야 한다. 예로써, 도 3d에 도시된 도파관 구성에서, 전력 스플리터들(3-450a, 3-450b 및 3-450c)은 각각 22%, 30%, 및 48%의 전력 분할비들을 갖도록 구성될 수 있다. 전력 도파관(3-430)이 개별 도파관들(3-440a, 3-440b, 3-440c 및 3-440d) 사이에 대략 10% 전력 손실을 갖는 경우, 행에서의 모든 샘플 웰들을 조명하는데 필요한 전력 도파관(3-430)에 대한 상대 입력 전력은 4.70이다. 도파관들(3-440a, 3-440b, 3-440c 및 3-440d) 각각이 512개의 샘플 웰들에 광을 전달하는데 이용되는 경우, 입력 전력은 대략 7.5 a.u.(임의의 단위들)이다. 그러한 예에서, 단위 전력당 샘플 웰들의 수에 대응하는 행 효율은 대략 273이다. 총 2048개의 샘플 웰들(4개의 도파관 각각에 대해 512개의 샘플 웰들)을 조명하기 위한 이 구성은, 모든 2048개의 샘플들을 조명하는데 이용된 단일의 테이퍼링된 도파관을 이용하는 것과 대조적이다. 단일의 테이퍼링된 도파관 구성에서, 테이퍼링된 도파관으로의 입력 전력은 대략 16.8 a.u.이고, 행 효율은 대략 122이다. 이 예는 도 3d에 도시된 구성이, 필요한 입력 전력을 감소시키면서 샘플 웰 어레이 내에서 증가된 결합 효율을 제공할 수 있는지를 예시한다.

[0067] 일부 실시예들은 전력 도파관의 길이를 따라 다른 도파관과 광학적으로 결합하도록 구성된 전력 도파관을 갖는 도파관 구성에 관한 것이며, 다른 도파관은 행 내의 샘플 웰들과 광학적으로 결합하도록 구성된다. 일부 실시예들에서, 다른 도파관과 전력 도파관은 서로 소멸파에 의해 결합하도록 구성된다. 다른 도파관은, 샘플 웰들의 행에 광을 전달하는 도파관이 도파관의 길이를 따라 실질적으로 균일한 전력을 갖도록, 원하는 결합 세기를 달성하기 위해 전력 도파관에 대해 위치될 수 있다. 이러한 방식에서, 전력 도파관은 그것이 광학적으로 결합하는 샘플 웰들에 유사한 강도를 제공하도록 구성되는 다른 도파관이 겪게 되는 광학 손실들을 보상하도록 구성된다. 다른 도파관이 전력 도파관의 길이를 따라 전력 도파관과 광학적으로 결합하기 때문에, 도파관은 "연속 커플러" 도파관인 것으로 간주될 수 있다. 일부 실시예들에 따르면, 연속 커플러 도파관은 1mm 내지 10mm의 범위에서의 길이, 또는 그 범위에서의 임의의 값 또는 값들의 범위에 걸쳐 전력 도파관과 약하게 결합하도록 구성될 수 있다.

[0068] 도 3e는 개별 샘플 웰 행들에 대한 전력 도파관 및 연속 커플러 도파관을 포함하는 도파관 구성을 갖는 통합 디바이스의 평면도이다. 전력 도파관(3-530)은 샘플 웰(3-508)을 갖는 행에서의 샘플 웰들과 광학적으로 결합하는 도파관(3-540)과 광학적으로 결합하도록 구성된다. 화살표는 전력 도파관(3-530)에 대한 광 입력의 방향을 도시한다. 도파관(3-540)은 도파관(3-540)의 길이를 따라 전력 도파관(3-530)과 광학적으로 결합하도록 구성된다. 일부 실시예들에서, 전력 도파관(3-530) 및 도파관(3-540)은 도파관(3-540)의 길이를 따라 서로 소멸파에 의해 결합한다. 특히, 전력 도파관(3-530)과 도파관(3-540) 사이의 결합 세기는 광이 도파관(3-540)을 따라 전파되고 행에서의 샘플 웰들에 결합될 때 도파관(3-540)이 겪게 되는 광학 손실을 보상하도록 구성된다. 예를 들어, 도파관(3-540)은 도파관을 따라 광 산란들로서 작용하는 샘플 웰들로부터 발생하는 손실들로 인해 전력 도파관(3-530)보다 더 높은 전파 손실을 갖는다. 일부 실시예들에서, 전력 도파관(3-530)은, 도파관(3-540)이 그의 입력 단부에 근접하여 갖는 것보다 전력 도파관(3-530)의 입력 단부에 근접하여 더 높은 양의 전력을 갖도

록 구성될 수 있다.

- [0069] 일부 실시예들에서, 전력 도파관은 전력 스플리터(예를 들어, 방향성 커플러, 다중모드 간섭 스플리터들)를 통해 "연속 커플러" 도파관과 결합할 수 있다. 도 3e에 도시된 바와 같이, 전력 스플리터(3-550)는 전력 도파관(3-530)을 통해 전파하는 광의 일부를 도파관(3-540) 내로 지향시키도록 구성된다. 전력 스플리터(3-550)가 도파관(3-540)에 제공하는 전력의 양은 초기 전력 양으로서 간주될 수 있고, 전력 도파관(3-530)과 도파관(3-540) 사이의 결합 세기는 도파관(3-540)에서의 전력 손실을 보상하도록 구성된다. 일부 실시예들에서, 전력 스플리터(3-550)는 5% 내지 50%의 범위, 또는 그 범위에서의 임의의 값 또는 값들의 범위에서의 분할비를 갖도록 구성될 수 있다. 전력 스플리터(3-550)는 $5\mu\text{m}$ 내지 $50\mu\text{m}$ 의 범위, 또는 그 범위에서의 임의의 값 또는 값들의 범위에서의 거리에 걸쳐 전력 도파관(3-530)과 도파관(3-540) 사이에 고도의 결합을 제공할 수 있다. 전력 스플리터(3-550)가 전력 도파관(3-530)과 도파관(3-540) 사이의 결합을 제공하는 거리는 전력 스플리터(3-550)의 "결합 길이"로서 간주될 수 있다. 일부 실시예들에서, 전력 스플리터(예를 들어, 방향성 커플러)의 결합 길이는 대략 $100\mu\text{m}$ 미만일 수 있다.
- [0070] 전력 도파관(3-530)과 도파관(3-540) 사이의 광학 결합의 세기는, 전력 도파관(3-530)과 도파관(3-540) 사이의 갭의 치수 D, 전력 도파관(3-530)의 폭, 도파관(3-540)의 폭, 및 전력 도파관(3-530)과 도파관(3-540)의 굴절률들을 포함한, 2개의 도파관들의 특성들에 의존할 수 있다. 예를 들어, 전력 도파관(3-530)과 도파관(3-540) 사이의 갭의 치수 D를 감소시키는 것은 전력 도파관(3-530)과 도파관(3-540) 사이의 광학 결합의 세기를 증가시킨다. 일부 실시예들에서, 전력 도파관(3-530)과 도파관(3-540) 사이의 결합 세기는 도파관(3-540)의 길이를 따라 실질적으로 일정할 수 있다. 그러한 실시예들에서, 갭의 치수 D는, 도 3e에 도시된 바와 같이, 도파관(3-540)의 길이를 따라 실질적으로 일정할 수 있다.
- [0071] 일부 실시예들에서, 전력 도파관과 연속 커플러 도파관 사이의 결합 세기는 연속 커플러 도파관의 길이를 따라 변할 수 있으며, 이는 전력 도파관이 연속 커플러 도파관을 따른 전파 손실을 보상하게 할 수 있다. 그러한 실시예들에서, 2개의 도파관들 사이의 갭의 치수 D는 연속 커플러 도파관의 길이를 따라 변할 수 있다. 도 3f는 도파관(3-540)과 광학적으로 결합하는 전력 도파관(3-530)을 갖는 도파관 구성의 평면도로서, 도파관들 사이의 갭의 치수는 도파관(3-540)의 길이를 따라 변한다. 특히, 전력 도파관(3-530)은, (화살표로 도시된) 전력 입력에 근접한 위치에서 전력 도파관(3-530)과 도파관(3-540) 사이의 거리 D_1 이 전력 입력로부터 먼 위치에서의 거리 D_2 보다 크도록 도파관(3-540)을 향해 경사진다. 그러한 구성에서, 전력 도파관(3-530)과 도파관(3-540) 사이의 결합 세기는 도파관(3-540)의 길이를 따라 증가한다.
- [0072] 연속 커플러 도파관의 길이 또는 도파관이 광학적으로 결합할 수 있는 샘플 웰들의 수에 영향을 미칠 수 있는 하나의 파라미터는 코히어런스 길이(coherence length), 또는 전력 도파관 및 연속 커플러 도파관을 따라 전파하는 광이 동위상(in phase)인 거리이다. 코히어런스 길이가 짧으면, 연속 커플러 도파관이 광을 전달할 수 있는 샘플 웰의 수가 작아진다. 본 발명자들은 전력 도파관 및 연속 커플러 도파관에 대해 상이한 폭들을 갖는 것이 2개의 도파관 사이의 위상차를 오프셋시킬 수 있고, 따라서 코히어런스 길이를 증가시킬 수 있다는 것을 인식하고 이해하였다. 따라서, 일부 실시예들은 상이한 폭들을 갖는 전력 도파관(3-530) 및 도파관(3-540)을 수반한다. 일부 실시예들에서, 전력 도파관(3-530)은 도파관(3-540)의 폭 d_c 보다 작은 폭 d_p 를 갖는다. 일부 실시예들에서, 전력 도파관(3-530)은 도파관(3-540)의 폭 d_c 보다 큰 폭 d_p 를 갖는다.
- [0073] 도 3e 및 도 3f는 통합 디바이스의 동일한 층 내에 있고 서로 측방향으로 결합하도록 구성된 전력 도파관(3-530) 및 도파관(3-540)을 도시하지만, 일부 실시예들에 따르면, 전력 도파관(3-530) 및 도파관(3-540)은 서로 수직으로 결합하도록 구성될 수 있다는 것을 이해해야 한다. 일부 실시예들에서, 전력 도파관(3-530) 및 도파관(3-540)은 통합 디바이스의 상이한 층들 내에 위치된다. 일부 실시예들에서, 전력 도파관(3-530)과 도파관(3-540)은 서로 수직으로 중첩하도록 위치된다. 일부 실시예들에서, 도파관(3-540)은 그것이 결합하는 샘플 웰들의 행과 전력 도파관(3-530) 사이에 위치될 수 있다. 그러한 실시예들에서, 도파관(3-540)과 그것이 광학적으로 결합하는, 샘플 웰(3-508)을 포함하는 행 샘플 웰들은 중첩하지 않는다.
- [0074] 일부 실시예들에서, 광학 입력으로부터 먼 쪽의 연속 커플러 도파관의 단부는 테이퍼링될 수 있다. 그러한 실시예들은 행에서의 샘플 웰들의 수 및/또는 도파관의 이 영역과 광학적으로 결합하는 샘플 웰들과의 결합 효율을 증가시키는 것을 허용할 수 있다.
- [0075] 행에서의 샘플 웰들이, 도 3e 및 도 3f에 도시된 바와 같이, 연속 커플러 도파관으로부터 실질적으로 균일한 강도를 수신하는 정도에 영향을 미칠 수 있는 파라미터들은, 최상부 클래딩 층(2-222)의 두께, 전력 도파관과의

초기 결합 분율, 연속 커플러 도파관의 두께, 및 샘플 웰들의 깊이를 포함할 수 있다. 도 3g 및 도 3h는 전력 도파관과의 초기 결합 분율이 변하고, 연속 커플러 도파관이 1024개의 샘플 웰들의 행에 대한 최소 상대 강도를 달성하도록 설계되는 시뮬레이션 결과들을 도시한다. 도파관은 120nm의 두께 및 325nm의 최상부 클래딩 층 두께를 갖는다. 샘플 웰들은 300nm의 깊이를 갖는다. 도 3g는 모든 1024개의 샘플 웰들에 걸쳐 최소 상대 강도를 달성하는데 필요한 연속 커플러 도파관에 대한 전력 입력 대 전력 도파관과의 초기 결합 분율의 플롯이다. 도 3g에 도시된 플롯은 전력 도파관과의 초기 결합 분율이 대략 0.26일 때 최소 전력 입력이 어떻게 필요한지를 도시한다. 도 3h는 샘플 웰들의 행을 따른 강도에서의 불균일성의 양 대 전력 도파관과의 초기 결합 분율의 플롯이며, 여기서 불균일성은 샘플 웰에서의 최고 강도 대 샘플 웰에서의 최저 강도의 비율에 대응한다. 1과 동일한 불균일성 값은 동일한 최고 강도 및 최저 강도 값들에 대응하고, 따라서 행에서의 모든 샘플 웰들에서 균일한 강도가 존재하는 시나리오이다. 도 3g 및 도 3h 둘다를 참조하면, (불균일성 = 1일 때) 모든 1024개의 샘플 웰들 사이의 균일한 강도는 전력 도파관과의 초기 결합 분율이 0.26 미만일 때 달성될 수 있다.

[0076] 도 3i, 도 3j 및 도 3k는 325nm의 최상부 클래딩 두께 층 및 0.26과 동일한 초기 결합 분율을 갖는 1024개의 샘플 웰들의 행에 대한 전력 도파관 및 연속 커플러 도파관 구성에 대한 시뮬레이션 결과들을 도시한다. 도 3i는 상대 강도 대 샘플 웰 수의 플롯이고, 개별 샘플 웰들에서의 상대 강도가 모든 샘플 웰들에 걸쳐 어떻게 균일한지를 도시한다. 도 3j는 도파관에서의 전력 대 행에서의 샘플 웰 수의 플롯이고, 연속 커플러 도파관이 일정하게 유지되는 동안 전력 도파관에서의 광학 전력이 샘플 웰들의 행을 따라 어떻게 감소하는지를 도시한다. 도 3k는 전력 도파관과 연속 커플러 도파관 사이의 겹의 치수 대 샘플 웰 수의 플롯이고, 샘플 웰 수 1024에 대응하는, 입력 단부로부터 먼 위치에서 전력 도파관이 어떻게 연속 커플러 도파관에 더 가까운지를 도시한다.

[0077] 전력 도파관 및 연속 커플러 도파관을 포함하는 도파관 구성들은 단일 테이퍼링된 도파관에 비해 더 적은 입력 전력에 대해 샘플 웰들의 행을 따라 개선된 광학 효율을 제공할 수 있다. 예로서, 도파관(3-540)이 2048개의 샘플 웰들과 광학적으로 결합하도록 구성되는 경우, 단위 전력당 샘플 웰들의 수에 대응하는 행 효율은 7.9 a.u.의 입력 전력으로 대략 258이다. 단일 테이퍼링된 도파관 구성에서, 테이퍼링된 도파관으로의 입력 전력은 대략 16.8 a.u.이고, 행 효율은 대략 122이다. 이 예는 도 3e 및 3f에 도시된 구성들이 필요한 입력 전력을 감소시키면서 샘플 웰 어레이 내에서 증가된 결합 효율을 어떻게 제공할 수 있는지를 예시한다.

[0078] 도 3l 및 도 3m은 또한, 그러한 구성이, 행에서의 샘플 웰들의 수가 증가함에 따라 단일 테이퍼링된 도파관보다 적은 입력 전력에 대해 어떻게 개선된 광학 효율을 제공하는지를 도시한다. 특히, 도 3l 및 도 3m은 행에서의 상이한 수의 샘플 웰들에 대해 테이퍼링된 도파관 설계들 및 연속 커플러 도파관 설계들을 시뮬레이션함으로써 획득된 결과들을 도시한다. 테이퍼링된 도파관은 1300nm로부터 300nm로 감소하는 폭을 갖는다. 연속 커플러 도파관은 800nm의 폭을 갖는다. 데이터 포인트들 각각은 최소 전력에서 모든 샘플 웰들 사이에 균일한 강도를 갖는 도파관 설계를 나타낸다. 도 3l은 도파관에 대한 전력 입력 대 행당 샘플 웰들의 수의 플롯이다. 도 3m은 단위 전력당 샘플 웰들의 수에 의해 측정된 행 효율 대 행당 샘플 웰들의 수의 플롯이다. 샘플 웰들의 수가 증가함에 따라, 전력 입력은 테이퍼링된 도파관보다 연속 커플러 도파관에 대해 더 낮고, 행 효율은 테이퍼링된 도파관보다 연속 커플러 도파관에 대해 더 크다.

[0079] 전술한 도파관 구성들은 동일한 통합 디바이스에서 조합될 수 있다는 것을 이해해야 한다. 예를 들어, 통합 디바이스의 일부 실시예들은 행 시프트 구성을 갖는 도파관들로부터 광을 수신하도록 구성된 샘플 웰 행들의 제1 세트 및 연속 커플러 도파관으로부터 광을 수신하도록 구성된 샘플 웰 행들의 제2 세트를 가질 수 있다.

[0080] 본 출원의 일부 양태들은 본 명세서에 설명된 구성들의 하나 이상의 특성을 갖는 광학 시스템을 갖는 통합 광자 디바이스를 형성하는 것에 관한 것이다. 일부 실시예들은, 행으로 배열된 복수의 샘플 웰들을 형성하는 단계, 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치한 제1 도파관을 형성하는 단계, 및 샘플 웰들의 행으로부터 분리된 통합 광자 디바이스의 영역으로부터 광을 수신하고 제1 도파관과 광학적으로 결합하도록 구성된 전력 도파관을 형성하는 단계를 포함하는 통합 광자 디바이스를 형성하는 방법을 수반한다.

[0081] 일부 실시예들에서, 제1 도파관은 제1 도파관의 길이를 따라 전력 도파관과 광학적으로 결합하도록 구성된다. 일부 실시예들에서, 제1 도파관은 전력 도파관과 소멸파에 의해 결합하도록 구성된다. 일부 실시예들에서, 전력 도파관은 제1 도파관보다 큰 폭을 갖는다. 일부 실시예들에서, 전력 도파관은 광학 전력의 제1 부분을 제1 도파관에 광학적으로 결합하고, 광학 전력의 제2 부분을 제2 도파관에 광학적으로 결합하도록 구성된다. 일부 실시예들에서, 제2 도파관은 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된다. 일부 실시예들에서, 방법은 제2 행으로 배열된 제2 복수의 샘플 웰들을 형성하는 단계를 더 포함한다. 제2 도파관은 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된다.

- [0082] 일부 실시예들에서, 전력 도파관은 제1 결합 계수를 갖는 제1 방향성 커플러를 통해 제1 도파관과 광학적으로 결합하고, 제2 결합 계수를 갖는 제2 방향성 커플러를 통해 제2 도파관과 광학적으로 결합하도록 구성되고, 제2 결합 계수는 제1 결합 계수보다 크다. 일부 실시예들에서, 제2 도파관은 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된다. 일부 실시예들에서, 제1 방향성 커플러는 제2 방향성 커플러보다 전력 도파관의 광학 입력에 더 근접하여 위치된다. 일부 실시예들에서, 방법은 제2 행으로 배열된 제2 복수의 샘플 웰들을 형성하는 단계를 더 포함하고, 제2 도파관은 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된다.
- [0083] 일부 실시예들에서, 전력 도파관은 대략 $100\mu\text{m}$ 미만인 결합 길이를 갖는 방향성 커플러를 통해 제1 도파관과 광학적으로 결합하도록 구성된다. 일부 실시예들에서, 전력 도파관과 제1 도파관 사이의 결합 세기는 전력 도파관을 통한 광학 전파의 방향을 따라 증가한다. 일부 실시예들에서, 제1 도파관은 전력 도파관보다 높은 전파 손실을 갖는다. 일부 실시예들에서, 방법은 통합 광자 디바이스의 표면으로부터 광을 수신하고 전력 도파관과 광학적으로 결합하도록 구성된 격자 커플러를 형성하는 단계를 더 포함한다.
- [0084] 일부 실시예들에서, 방법은 제2 도파관을 형성하는 단계를 더 포함하고, 제1 도파관은 행에서의 제1 샘플 웰과 광학적으로 결합하도록 구성되고, 제2 도파관은 행에서의 제2 샘플 웰과 광학적으로 결합하도록 구성된다. 일부 실시예들에서, 제1 도파관은 테이퍼링된 단부를 갖는다. 일부 실시예들에서, 제1 도파관은 테이퍼링된 단부로부터 먼 위치에서 전력 도파관과 소멸파에 의해 결합하도록 구성된다. 일부 실시예들에서, 방법은 적어도 2개의 샘플 웰들 각각으로부터 방출된 광을 수신하도록 위치된 적어도 하나의 광검출기를 형성하는 단계를 더 포함한다.
- [0085] 일부 실시예들은, 행들로 배열된 샘플 웰들의 어레이를 형성하는 단계, 및 행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하도록 위치된 제1 도파관 및 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하도록 위치된 제2 도파관을 포함하는 복수의 도파관들을 형성하는 단계를 포함하는 통합 광자 디바이스를 형성하는 방법을 수반한다. 일부 실시예들에서, 행에서의 샘플 웰들의 제3 그룹이 제1 그룹과 제2 그룹 사이에 위치된다. 일부 실시예들에서, 제3 그룹의 샘플 웰은 제1 그룹의 샘플 웰 및/또는 제2 그룹의 샘플 웰보다 적은 광학 전력을 수신하도록 구성된다. 일부 실시예들에서, 제1 도파관은 제1 그룹의 샘플 웰로부터 제1 거리에 있고 제3 그룹의 샘플 웰로부터 제2 거리에 있으며, 제1 거리는 제2 거리보다 작다. 일부 실시예들에서, 제2 도파관은 제2 그룹의 샘플 웰로부터 제3 거리에 있고 제3 그룹의 샘플 웰로부터 제4 거리에 있으며, 제3 거리는 제4 거리보다 작다.
- [0086] 일부 실시예들에서, 제1 도파관은 샘플 웰들의 제1 그룹과 샘플 웰들의 제2 그룹 사이의 영역에서 만족된다. 일부 실시예들에서, 제2 도파관은 영역에서 만족된다. 일부 실시예들에서, 제1 도파관은 제1 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되고, 제2 도파관은 제2 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치된다. 일부 실시예들에서, 제1 도파관은 샘플 웰들의 제1 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되고, 제2 도파관은 샘플 웰들의 제2 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링된다. 일부 실시예들에서, 방법은 통합 광자 디바이스의 표면으로부터 광을 수신하고 복수의 도파관들과 광학적으로 결합하도록 구성된 격자 커플러를 형성하는 단계를 더 포함한다. 일부 실시예들에서, 제1 도파관은 샘플 웰들의 제2 그룹으로부터 광학적으로 분리되고, 제2 도파관은 샘플 웰들의 제1 그룹으로부터 광학적으로 분리된다. 일부 실시예들에서, 제1 그룹의 샘플 웰들은 축을 따라 제2 그룹의 샘플 웰들과 실질적으로 정렬된다. 일부 실시예들에서, 제1 도파관의 적어도 일부는 축에 실질적으로 평행하다. 일부 실시예들에서, 제2 도파관의 적어도 일부는 축에 실질적으로 평행하다. 일부 실시예들에서, 방법은 제1 그룹의 각각의 샘플 웰로부터 방출된 광을 수신하도록 구성된 적어도 하나의 광검출기를 형성하는 단계를 더 포함한다.
- [0087] C. 격자 커플러
- [0088] 도 1a와 관련하여 논의된 바와 같이, 통합 디바이스는 광학 소스로부터 광을 수신하고 샘플 웰 어레이와 광학적으로 결합하도록 구성된 도파관들로 광을 지향시키도록 구성된, 격자 커플러(1-216)와 같은 격자 커플러를 포함할 수 있다. 본 발명자들은, 일부 격자 커플러 구성들이, 디바이스에서의 다른 광학 컴포넌트로의 광의 더 높은 결합 효율 및 입사 광의 각도에 대한 더 넓은 공차를 포함한, 하나 이상의 이점을 통합 디바이스에 제공한다는 것을 인식하고 이해하였다. 격자 커플러는 상이한 재료로 채워진 갭들에 의해 분리된 재료의 다수의 구조체들 또는 격자 틈니들을 포함한다. 재료 구조체들은 갭 재료(예를 들어, 실리콘 질화물로 형성된 재료 구조체들 및 실리콘 산화물로 형성된 갭들)보다 더 높은 굴절률을 가질 수 있다. 격자 커플러의 결합 효율에 영향을 미칠 수 있는 파라미터들은 재료 구조체들의 폭, 재료 구조체들의 수, 갭들의 폭, 및 갭들의 폭에 대한 재료 구조체들의 폭의 비율인 충전율을 포함한다.

- [0089] 일부 실시예들은 통합 디바이스에 입사하는 광을 수신하도록 구성된 아포다이징된 격자 커플러를 갖는 통합 디바이스에 관한 것이다. 아포다이징된 격자 커플러는 가변 충전율로 서로 이격된 재료 구조체들을 가질 수 있다. 일부 실시예들에서, 재료 구조체들은 가변 폭들의 갭들에 의해 서로 이격될 수 있다. 일부 실시예들에서, 재료 구조체들은 가변 폭들을 가질 수 있다.
- [0090] 도 4a는 도파관(4-220)과 광학적으로 결합하도록 구성된 아포다이징된 격자 커플러(4-100)의 단면도로서, 여기서 광은 화살표로 도시된 방향으로 전파되도록 구성된다. 격자 커플러(4-100)에 입사하는 광은 파선으로 도시되어 있다. 아포다이징된 격자 커플러(4-100)는 입사 광과의 개선된 위상 정합(phase matching)을 제공할 수 있다. 격자 커플러(4-100)는, 가변 충전율(예를 들어, 재료 구조체에 의해 점유된 격자 피치의 백분율)로 서로 이격되는, 재료 구조체들(4-120a, 4-120b 및 4-120c)을 포함하는 재료 구조체들을 갖는다. 격자 커플러(4-100)의 재료 구조체들에 대한 충전율은 광 전파 방향인 도파관(4-220)을 향한 방향으로 증가한다. 재료 구조체들은 치수 T에 대응하는 (양의 z 방향을 따른) 가변 폭을 가질 수 있다. 도 4a에 도시된 바와 같이, 격자 커플러(4-100)의 재료 구조체들은 도파관(4-220)을 향한 방향으로 증가하는 폭들을 갖는다. 예를 들어, 재료 구조체(4-120c)는 재료 구조체(4-120a)보다 큰 폭을 갖는다. 재료 구조체들은 갭들(4-122a, 4-122b 및 4-122c)을 포함하는 갭들에 의해 분리된다. 갭들은 격자 커플러 구조체를 통해 완전히 에칭되어, 격자 커플러(4-100)의 제조를 용이하게 할 수 있다. 갭들은 치수 G에 대응하는 (양의 z 방향을 따른) 가변 폭을 가질 수 있다. 도 4a에 도시된 바와 같이, 격자 커플러(4-100)의 갭들은 도파관(4-220)을 향하는 방향으로 감소하는 폭들을 갖는다. 예를 들어, 갭(4-122c)은 재료 구조체(4-122a)보다 작은 폭을 갖는다. 일부 실시예들에서, 격자 커플러는 가변 피치를 가질 수 있고, 가변 피치는 재료 구조체의 폭 및 그에 인접한 갭이며 치수 P에 대응한다.
- [0091] 아포다이징된 격자 커플러는 결합 효율에 실질적으로 영향을 주지 않고 제조 공차들을 수용하는 능력을 포함하는 특정 이점들을 제공할 수 있다. 도 4b는 결합 효율 대 아포다이징된 격자 커플러에 대한 최하부 클래딩 층의 두께의 플롯을 도시한다. 도 4b에 도시된 결과들은 결합 효율이 최 하부 클래딩 층의 두께에서의 변화의 범위에 걸쳐 실질적으로 일정하게 유지되는 방법을 도시하며, 이는 결합 효율을 실질적으로 감소시키지 않고 최하부 클래딩 층에 대해 달성될 수 있는 넓은 범위의 두께가 존재하기 때문에 제조 공차들을 제공할 수 있다. 도 4c는 결합 효율 대 아포다이징된 격자 커플러에 대한 측방향 치수 오차의 플롯을 도시한다. 결합 효율은 격자 커플러에 입사하는 광에 대한 고정된 각도에서의 오차가 증가함에 따라 감소하지만, 효율의 변화들은 격자 커플러 상으로의 광의 입사 각을 변화시킴으로써 보상될 수 있다. 도 4c에 도시된 바와 같이, 고정된 각도의 $\pm 1^\circ$ 내에서 입사 각을 조정함으로써, 효율은 $\pm 20\text{nm}$ 치수 오차로 70%를 초과하여 유지될 수 있다.
- [0092] 일부 실시예들은 통합 디바이스의 표면에 실질적으로 평행한 평면에 대해 비대칭 재료 구조체를 갖는 격자 커플러들에 관한 것이다. 일부 실시예들에서, 격자 커플러는 다수의 층들을 가질 수 있고, 비대칭 재료 구조체들은 다수의 층들에 형성될 수 있다. 일부 실시예들에서, 통합 디바이스는 블레이징된 격자 커플러를 포함할 수 있다. 블레이징된 격자 커플러는 다른 층에 형성된 격자 커플러에서의 재료 구조체들보다 작은 폭을 갖는 재료 구조체들을 갖는 하나의 격자 커플러를 갖는 표면 통합 디바이스에 근접한 층을 포함하는 상이한 층들에서의 격자 커플러들의 조합을 포함할 수 있다. 일부 실시예들에 따르면, 블레이징된 격자 커플러는 톱니형 재료 구조체들을 가질 수도 있다. 이중층 격자 커플러는 서로 오프셋된 2개의 격자 커플러들에 대한 조합을 포함한다.
- [0093] 도 4d는 도파관(4-420)과 광학적으로 결합하도록 구성된 블레이징된 격자 커플러(4-400)의 단면도이고, 여기서 광은 화살표로 도시된 방향으로 전파되도록 구성된다. 격자 커플러(4-400)에 입사하는 광은 파선으로 도시되어 있다. 블레이징된 격자 커플러(4-400)는 도파관(4-420)을 향한 방사된 광의 개선된 지향성을 제공할 수 있다. 격자 커플러(4-400)는, 서로 접촉하는 2개의 층들로 형성되는 재료 구조체들(4-425)을 갖는다. 입사 광에 근접한 층은 다른 층의 폭 a_2+b 보다 작은 폭 b를 갖는다. 이러한 방식으로, 재료 구조체들(4-425)은 (예를 들어, z 방향을 따라) 통합 디바이스의 표면에 실질적으로 평행한 평면에 대해 비대칭이다. 재료 구조체들(4-425) 사이의 갭들은 폭 a_1 을 갖는다. 피치 P는 a_1+a_2+b 와 동일하다.
- [0094] 도 4e는 a_1 이 138nm이고, a_2 가 113이고, b가 82이고, 최상부 층의 두께가 60nm이고, 총 두께가 140nm이고, 입사 각이 4° 인 블레이징된 격자 커플러에 대한 결합 효율 대 최하부 클래딩 층의 두께의 플롯을 도시한다. 도 4e에 도시된 결과들은 결합 효율이 최하부 클래딩 층의 두께에서의 변화의 범위에 걸쳐 실질적으로 일정하게 유지되는 방법을 도시하며, 이는 결합 효율을 실질적으로 감소시키지 않고 최하부 클래딩 층에 대해 달성될 수 있는 넓은 범위의 두께가 존재하기 때문에 제조 공차들을 제공할 수 있다. 도 4f 및 도 4g는 컬러의 변화가 결합 효율에 대응하는, 파라미터 a_2 대 a_1 을 도시하는 컬러 히트 맵의 그레이스케일 버전들이다. 도 4f에서, 격자 커플

러에 대한 입사 광의 각도는 고정된다. 도 4g에서, 격자 커플러에 대한 입사 광의 각도는 고정된 각도의 $\pm 1^\circ$ 의 범위로 변화된다. 도 4g는 격자 커플러의 파라미터들에서의 변화들을 수용하도록 입사 각을 조정함으로써 더 높은 결합 효율이 달성될 수 있다는 것을 도시하며, 이는 추가의 제조 공차들을 제공할 수 있다.

[0095] 도 4h는 도파관(4-820)과 광학적으로 결합하도록 구성된 이중층 격자 커플러(4-800)의 단면도이며, 여기서 광은 화살표로 도시된 방향으로 전파되도록 구성된다. 격자 커플러(4-800)에 입사하는 광은 파선으로 도시되어 있다. 이중층 격자 커플러(4-800)는 도파관(4-820)을 향한 방사된 광의 개선된 지향성을 제공할 수 있다. 격자 커플러(4-800)는, 서로 접촉하고 치수 D_{offset} 만큼 오프셋된 유사한 치수들을 갖는 2개의 층들로 형성되는 재료 구조체들(4-825)을 갖는다. 이러한 방식으로, 재료 구조체들(4-825)은 (예를 들어, z 방향을 따라) 통합 디바이스의 표면에 실질적으로 평행한 평면에 대해 비대칭이다. 재료 구조체들(4-835) 사이의 갭들은 폭 D_{Trench} 를 갖는다. 피치 P는 z 방향 및 D_{Trench} 를 따라 재료 구조체들(4-825)의 치수와 동일하다.

[0096] 도 4i는 이중층 격자 커플러에 대한 정규화된 결합 효율 대 최하부 클래딩 층의 두께의 플롯을 도시한다. 정규화된 결합 효율은, 최하부 클래딩 두께들 각각에서의 효율을, 평가되는 최하부 클래딩 두께들의 범위 내에서 결정된 피크 효율로 정규화함으로써 계산된다. 도 4i에 도시된 결과들은 결합 효율이 최하부 클래딩 층의 두께에서의 변화의 범위에 걸쳐 실질적으로 일정하게 유지되는 방법을 도시하며, 이는 결합 효율을 실질적으로 감소시키지 않고 최하부 클래딩 층에 대해 달성될 수 있는 넓은 범위의 두께가 존재하기 때문에 제조 공차들을 제공할 수 있다. 도 4j 및 도 4k는 컬러에서의 변화가 결합 효율에 대응하는, 파라미터 D_{offset} 대 듀티 사이클을 도시하는 컬러 히트 맵의 그레이스케일 버전들이다. 도 4j에서, 격자 커플러에 대한 입사 광의 각도는 고정된다. 도 4k에서, 격자 커플러에 대한 입사 광의 각도는 고정된 각도의 $\pm 1^\circ$ 의 범위로 변화된다. 도 4k는 격자 커플러의 파라미터들에서의 변화들을 수용하도록 입사 각을 조정함으로써 더 높은 결합 효율이 달성될 수 있다는 것을 도시하며, 이는 추가의 제조 공차들을 제공할 수 있다.

[0097] 도 4l은 도파관(4-1220)과 광학적으로 결합하도록 구성된 격자 커플러(4-1200)의 단면도이며, 여기서 광은 화살표로 도시된 방향으로 전파되도록 구성된다. 격자 커플러(4-1200)에 입사하는 광은 파선으로 도시되어 있다. 격자 커플러(4-1200)는, 연속 층 및 연속 층과 접촉하는 에칭된 부분들로 형성되는 재료 구조체들(4-1225)을 갖는다. 이러한 방식으로, 재료 구조체들(4-1225)은 (예를 들어, z 방향을 따라) 통합 디바이스의 표면에 실질적으로 평행한 평면에 대해 비대칭이다.

[0098] 도 4m은 도파관(4-1320)과 광학적으로 결합하도록 구성된 격자 커플러(4-1300)의 단면도이며, 여기서 광은 화살표로 도시된 방향으로 전파되도록 구성된다. 격자 커플러(4-1300)에 입사하는 광은 파선으로 도시되어 있다. 격자 커플러(4-1300)는, 연속 층으로부터 이격되는 재료 구조체들(4-1325)을 갖는다. 이러한 방식으로, 재료 구조체들(4-1325)은 (예를 들어, z 방향을 따라) 통합 디바이스의 표면에 실질적으로 평행한 평면에 대해 비대칭이다.

[0099] 일부 격자 커플러들의 경우, 결합 효율 및 원하는 결합 효율이 달성될 수 있는 입사 각들의 범위는, 격자 커플러의 성능이 더 넓은 대역들의 파장에 대해 감소할 수 있는 입사 광의 대역폭에 의존할 수 있다. 본 발명자들은 격자 커플러가 재료 구조체들의 굴절률을 변경함으로써 더 넓은 대역들을 수용하여, 광대역 격자 커플러를 생성할 수 있다는 것을 인식하고 이해하였다. 일부 실시예들에서, 격자들의 굴절률을 제어하기 위해 다수의 재료들이 이용될 수 있다. 예를 들어, 실리콘 산화물 및 실리콘 질화물이 격자 커플러의 격자 구조체들을 형성하는데 이용된다면, 격자 구조체들은 서브-파장 요소들(sub-wavelength elements)(예를 들어, 200nm 미만)로 구분될 수 있다. 유효 굴절률 n_{eff} 는 각각 f_{ox} 및 f_{SiN} 인 실리콘 산화물 둘다에 대한 충전율을 뿐만 아니라, 실리콘 산화물에 대한 굴절률 n_{ox} 및 실리콘 질화물에 대한 굴절률 n_{SiN} 에 의존할 수 있다. 특히,

$$n_{\text{eff}} = \sqrt{f_{\text{ox}} n_{\text{ox}}^2 + f_{\text{SiN}} n_{\text{SiN}}^2}$$
이다. 도 4n은 도파관(4-1420)과 광학적으로 결합하도록 구성된 광대역 격자 커플러(4-1400)의 평면도의 개략도이다. 격자 커플러의 개별 격자들은, 높은 굴절률을 갖는 영역들(4-1430)(예를 들어, 실리콘 질화물) 및 낮은 굴절률을 갖는 영역들(4-1435)(예를 들어, 실리콘 산화물)을 포함할 수 있다. 도 4n에 도시된 바와 같이, 충전율, 영역들(4-1430)의 두께, 및 두께 영역들(4-1435)은 도파관(4-1420)을 향하는 방향으로 변할 수 있다.

[0100] 도 4o는 실리콘 산화물 및 실리콘 질화물이 높은 및 낮은 굴절률 재료들로서 이용되는 도 4n에 도시된 구성을 갖는 격자 커플러에 대한 대역폭 대 충전율의 플롯이다. 도 4o에 도시된 바와 같이, 대략 0.4의 충전율은 대략 8nm의 최대 대역폭을 제공한다. 도 4p는 실리콘 산화물 및 실리콘 질화물이 높은 및 낮은 굴절률 재료들로서

이용되는 도 4n에 도시된 구성을 갖는 격자 커패시터에 대한 피크 파장 대 충전율의 플롯이다. 도 4q는 실리콘 산화물 및 실리콘 질화물이 높은 및 낮은 굴절률 재료들로서 이용되는 도 4n에 도시된 구성을 갖는 격자 커패시터에 대한 피크 효율 대 충전율의 플롯이다.

[0101] 본 명세서에 설명된 바와 같은 구성을 갖는 격자 커패시터는 임의의 적절한 수의 도파관들과 결합할 수 있고, 하나 이상의 방향에서 출력 광을 가질 수 있다는 것이 이해되어야 한다. 일부 실시예들에서, 격자 커패시터는 한 방향으로 실질적으로 평행한 다수의 출력 도파관들을 가질 수 있다. 도 4r은 도파관들(14-1820a 및 14-1820b)을 포함한 다수의 출력 도파관들과 결합된 격자 커패시터(4-1800)의 평면도의 개략도이며, 여기서, 출력 도파관들은 격자 커패시터(4-1800)로부터 (z 방향을 따라) 한 방향으로 구성된다. 도 4s는 다수의 출력 도파관들(4-1920a, 14-1920b, 14-1920c 및 14-1920d)과 결합된 격자 커패시터(4-1900)의 평면도의 개략도이다. 출력 도파관들(4-1920a, 14-1920b, 14-1920c 및 14-1920d) 각각은 격자 커패시터(4-1900)로부터 4개의 상이한 방향으로 광을 지향시키도록 구성된다. 도 4t는 다수의 출력 도파관들(4-2020a 및 14-2020b)과 결합된 격자 커패시터(4-2000)의 평면도의 개략도이다. 출력 도파관들(4-2020a 및 14-2020b) 각각은 격자 커패시터(4-2000)로부터 2개의 상이한 방향으로 광을 지향시키도록 구성된다.

[0102] 본 출원의 일부 양태들은 본 명세서에 설명된 구성들 중 하나 이상을 갖는 격자 커패시터를 갖는 통합 광자 디바이스를 형성하는 것에 관한 것이다. 일부 실시예들은 적어도 하나의 도파관을 형성하는 단계 및 광학 결합 영역을 형성하는 단계를 포함하는, 통합 광자 디바이스를 형성하는 방법을 수반한다. 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커패시터-격자 커패시터는 표면에 실질적으로 평행한 평면에 대해 비대칭인 재료 구조체들을 가짐-, 및 격자 커패시터와 중첩하는 영역에 근접하여 위치되고 격자 커패시터에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서를 포함한다.

[0103] 일부 실시예들에서, 평면은 격자 커패시터의 축을 통과한다. 일부 실시예들에서, 재료 구조체들 중 적어도 하나는 평면에 실질적으로 평행한 방향으로 서로 측방향으로 오프셋된 적어도 2개의 재료 층들을 포함한다. 일부 실시예들에서, 격자 커패시터는 서로 접촉하는 적어도 2개의 재료 층들을 포함한다. 일부 실시예들에서, 격자 커패시터는 소정 거리만큼 서로 이격된 적어도 2개의 재료 층들을 포함한다. 일부 실시예들에서, 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함한다. 일부 실시예들에서, 재료 구조체들 중 적어도 하나는 완전히 에칭된 재료 부분을 포함한다. 일부 실시예들에서, 격자 커패시터는 블레이징된 격자 커패시터이다. 일부 실시예들에서, 재료 구조체들 중 적어도 하나는 표면에 실질적으로 수직인 평면에 대해 비대칭이다.

[0104] 일부 실시예들은 적어도 하나의 도파관을 형성하는 단계 및 광학 결합 영역을 형성하는 단계를 포함하는, 통합 광자 디바이스를 형성하는 방법에 관한 것이다. 광학 결합 영역은 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커패시터-격자 커패시터는 가변 충전율로 서로 이격된 재료 구조체들을 가짐-, 및 격자 커패시터와 중첩하는 영역에 근접하여 위치되고 격자 커패시터에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서를 포함한다.

[0105] 일부 실시예들에서, 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함한다. 일부 실시예들에서, 재료 구조체들은 가변 폭들을 갖는 갭들에 의해 서로 이격된다. 일부 실시예들에서, 격자 커패시터는 갭들에 형성된 유전체 재료를 포함한다. 일부 실시예들에서, 재료 구조체들은 가변 폭들을 갖는다.

[0106] III. 시스템의 추가 양태들

[0107] 시스템은 통합 디바이스 및 통합 디바이스와 인터페이스하도록 구성된 기기를 포함할 수 있다. 통합 디바이스는 픽셀들의 어레이를 포함하고, 픽셀은 샘플 웰 및 적어도 하나의 광검출기를 포함할 수 있다. 통합 디바이스의 표면은 복수의 샘플 웰들을 가질 수 있고, 여기서 샘플 웰은 통합 디바이스의 표면 상에 놓인 샘플로부터 샘플을 수용하도록 구성된다. 샘플은 다수의 샘플들을 포함할 수 있고, 일부 실시예들에서는, 상이한 타입들의 샘플들을 포함할 수 있다. 복수의 샘플 웰들은 샘플 웰들의 적어도 일부가 샘플로부터 하나의 샘플을 수용하도록 적절한 크기 및 형상을 가질 수 있다. 일부 실시예들에서, 샘플 웰 내의 샘플들의 수는, 일부 샘플 웰들은 하나의 샘플을 포함하고 다른 샘플 웰들은 0, 2 또는 그보다 많은 샘플을 포함하도록, 샘플 웰들 사이에서 분포될 수 있다.

[0108] 일부 실시예들에서, 샘플은 다수의 한가닥으로 묶은(single-stranded) DNA 주형들(templates)을 포함할 수 있고, 통합 디바이스의 표면 상의 개별 샘플 웰들은 서열분석 주형을 수용하도록 크기 및 형상이 정해질 수 있다. 서열분석 주형들은 통합 디바이스의 샘플 웰들의 적어도 일부가 서열분석 주형을 포함하도록 통합 디바이

스의 샘플 웰들 사이에 분포될 수 있다. 샘플은 또한 라벨링된 뉴클레오티드들을 포함할 수 있고, 이는 이어서 샘플 웰에 들어가고, 샘플 웰에서의 한가닥으로 묶은 DNA 주형에 상보적인 DNA의 가닥에 통합될 때 뉴클레오티드의 식별을 허용할 수 있다. 그러한 예에서, "샘플"은 폴리머라제(polymerase)에 의해 현재 통합되는 라벨링된 뉴클레오티드 및 서열분석 주형 둘다를 지칭할 수 있다. 일부 실시예들에서, 샘플은 서열분석 주형들을 포함할 수 있고, 라벨링된 뉴클레오티드들은 뉴클레오티드들이 샘플 웰 내의 상보적 가닥 내에 통합됨에 따라 샘플 웰에 후속적으로 도입될 수 있다. 이러한 방식으로, 뉴클레오티드들의 통합의 타이밍은 라벨링된 뉴클레오티드들이 통합 디바이스의 샘플 웰들에 도입될 때 제어될 수 있다.

[0109] 여기 광은 통합 디바이스의 픽셀 어레이로부터 분리되어 위치한 여기 소스로부터 제공된다. 여기 광은 적어도 부분적으로, 샘플 웰 내의 조명 영역을 조명하기 위해 통합 디바이스의 요소들에 의해 하나 이상의 픽셀로 지향된다. 그 후, 마커는 조명 영역 내에 위치될 때 그리고 여기 광에 의해 조명되는 것에 응답하여 방출 광을 방출할 수 있다. 일부 실시예들에서, 하나 이상의 여기 소스는 시스템의 기기의 일부이며, 기기 및 통합 디바이스의 컴포넌트들은 하나 이상의 픽셀을 향해 여기 광을 지향시키도록 구성된다.

[0110] 샘플에 의해 방출된 방출 광은 이어서 통합 디바이스의 픽셀 내의 하나 이상의 광검출기에 의해 검출될 수 있다. 검출된 방출 광의 특성들은 방출 광과 연관된 마커를 식별하기 위한 지시를 제공할 수 있다. 그러한 특성들은 광검출기에 의해 검출된 광자들의 도달 시간, 시간 경과에 따라 광검출기에 의해 축적된 광자들의 양, 및/또는 2개 이상의 광검출기들에 걸친 광자들의 분포를 포함하는 임의의 적절한 타입의 특성을 포함할 수 있다. 일부 실시예들에서, 광검출기는 샘플의 방출 광과 연관된 하나 이상의 타이밍 특성(예를 들어, 형광 수명)의 검출을 허용하는 구성을 가질 수 있다. 광검출기는 여기 광의 펄스가 통합 디바이스를 통해 전파된 후 광자 도달 시간들의 분포를 검출할 수 있고, 도달 시간들의 분포는 샘플의 방출 광의 타이밍 특성의 표시(예를 들어, 형광 수명에 대한 프록시)를 제공할 수 있다. 일부 실시예들에서, 하나 이상의 광검출기는 마커에 의해 방출된 방출 광의 확률의 표시(예를 들어, 형광 강도)를 제공한다. 일부 실시예들에서, 복수의 광검출기들은 방출 광의 공간 분포를 포착하도록 크기 및 배열이 정해질 수 있다. 그 후, 하나 이상의 광검출기로부터의 출력 신호들은 복수의 마커들 중에서 마커를 구별하는데 이용될 수 있고, 여기서 복수의 마커들은 샘플 내에서 샘플을 식별하는데 이용될 수 있다. 일부 실시예들에서, 샘플은 다수의 여기 에너지들에 의해 여기될 수 있으며, 방출 광 및/또는 다수의 여기 에너지들에 응답하여 샘플에 의해 방출된 방출 광의 타이밍 특성들은 복수의 마커들로부터 마커를 구별할 수 있다.

[0111] 시스템(5-100)의 개략적인 개요가 도 5aa에 도시되어 있다. 시스템은 기기(5-104)와 인터페이스하는 통합 디바이스(5-102) 둘다를 포함한다. 일부 실시예들에서, 기기(5-104)는 기기(5-104)의 일부로서 통합된 하나 이상의 여기 소스(5-106)를 포함할 수 있다. 일부 실시예들에서, 여기 소스는 기기(5-104) 및 통합 디바이스(5-102) 둘다에 대해 외부에 존재할 수 있고, 기기(5-104)는 여기 소스로부터 여기 광을 수신하고 여기 광을 통합 디바이스로 지향시키도록 구성될 수 있다. 통합 디바이스는, 통합 디바이스를 수용하고 그것을 여기 소스와 정밀한 광학 정렬로 홀딩(holding)하기 위한 임의의 적절한 소켓을 이용하여, 기기와 인터페이스할 수 있다. 여기 소스(5-106)는 통합 디바이스(5-102)에 여기 광을 제공하도록 구성될 수 있다. 도 5aa에 개략적으로 도시된 바와 같이, 통합 디바이스(5-102)는 복수의 픽셀(5-112)을 가지며, 여기서 픽셀들의 적어도 일부는 샘플의 독립적인 분석을 수행할 수 있다. 그러한 픽셀들(5-112)은 "수동 소스 픽셀들(passive source pixels)"이라고 지칭될 수 있는데, 그 이유는 픽셀이 픽셀로부터 분리된 소스(5-106)로부터 여기 광을 수신하기 때문이며, 여기서 소스로부터의 여기 광은 픽셀들(5-112)의 일부 또는 전부를 여기시킨다. 여기 소스(5-106)는 임의의 적절한 광원일 수 있다. 적절한 여기 소스들의 예들은 2015년 8월 7일자로 출원된, 발명의 명칭이 "INTEGRATED DEVICE FOR PROBING, DETECTING AND ANALYZING MOLECULES"인 미국 특허 출원 제 14/821,688호에 기술되어 있으며, 그러한 특허 출원 전체가 본 명세서에 참고로 포함된다. 일부 실시예들에서, 여기 소스(5-106)는 통합 디바이스(5-102)에 여기 광을 전달하도록 결합되는 다수의 여기 소스들을 포함한다. 다수의 여기 소스들은 다수의 여기 에너지들 또는 파장들을 생성하도록 구성될 수 있다.

[0112] 픽셀(5-112)은 샘플을 수용하도록 구성된 샘플 웰(5-108), 및 여기 소스(5-106)에 의해 제공된 여기 광으로 샘플을 조명하는 것에 응답하여 샘플에 의해 방출된 방출 광을 검출하기 위한 광검출기(5-110)를 갖는다. 일부 실시예들에서, 샘플 웰(5-108)은 통합 디바이스(5-102)의 표면에 근접하게 샘플을 보유할 수 있고, 이는 샘플로의 여기 광의 전달 및 샘플로부터의 방출 광의 검출을 용이하게 할 수 있다.

[0113] 여기 광원(5-106)으로부터의 여기 광을 통합 디바이스(5-102)에 결합하고, 여기 광을 샘플 웰(5-108)에 안내하기 위한 광학 요소들은 통합 디바이스(5-102) 및 기기(5-104) 둘다에 위치한다. 소스-투-웰 광학 요소들(source-to-well optical elements)은 여기 광을 통합 디바이스에 결합하기 위해 통합 디바이스(5-102) 상에

위치한 하나 이상의 격자 커플러 및 기기(5-104)로부터의 여기 광을 픽셀들(5-112)에서의 샘플 웰들에 전달하기 위한 도파관들을 포함할 수 있다. 하나 이상의 광학 스플리터 요소는 격자 커플러와 도파관들 사이에 위치될 수 있다. 광학 스플리터는 격자 커플러로부터의 여기 광을 결합하고, 여기 광을 도파관들 중 적어도 하나에 전달할 수 있다. 일부 실시예들에서, 광학 스플리터는 도파관들 각각이 실질적으로 유사한 양의 여기 광을 수신하도록, 여기 광의 전달이 모든 도파관들에 걸쳐 실질적으로 균일하게 할 수 있는 구성을 가질 수 있다. 그러한 실시예는 통합 디바이스의 샘플 웰들에 의해 수신된 여기 광의 균일성을 개선시킴으로써 통합 디바이스의 성능을 개선시킬 수 있다.

[0114] 샘플 웰(5-108), 여기 소스-투-웰 광학계(source-to-well optics)의 일부, 및 샘플 웰-투-광검출기 광학계(sample well-to-photodetector optics)는 통합 디바이스(5-102) 상에 위치한다. 여기 소스(5-106) 및 소스-투-웰 컴포넌트들의 일부는 기기(5-104)에 위치한다. 일부 실시예들에서, 단일 컴포넌트는 여기 광을 샘플 웰(5-108)에 결합하고 샘플 웰(5-108)로부터의 방출 광을 광검출기(5-110)에 전달하는 것 둘다에서 역할을 할 수 있다. 통합 디바이스에 포함시키기 위해, 여기 광을 샘플 웰에 결합하고/하거나 방출 광을 광검출기에 지향시키기 위한 적절한 컴포넌트들의 예들은, 2015년 8월 7일자로 출원된, 발명의 명칭이 "INTEGRATED DEVICE FOR PROBING, DETECTING AND ANALYZING MOLECULES"인 미국 특허 출원 제 14/821,688호, 및 2014년 11월 17일자로 출원된, 발명의 명칭이 "INTEGRATED DEVICE WITH EXTERNAL LIGHT SOURCE FOR PROBING, DETECTING, AND ANALYZING MOLECULES"인 미국 특허 출원 제14/543,865호에 기술되어 있으며, 이들 특허 출원들 각각은 그 전체가 본 명세서에 참고로 포함된다.

[0115] 픽셀(5-112)은 그 자신의 개별 샘플 웰(5-108) 및 적어도 하나의 광검출기(5-110)와 연관된다. 통합 디바이스(5-102)의 복수의 픽셀들은 임의의 적절한 형상, 크기 및/또는 치수들을 갖도록 배열될 수 있다. 통합 디바이스(5-102)는 임의의 적절한 수의 픽셀들을 가질 수 있다. 통합 디바이스(5-102)에서의 픽셀들의 수는 대략 10,000 픽셀 내지 1,000,000 픽셀의 범위 또는 그 범위 내의 임의의 값 또는 값들의 범위에 있을 수 있다. 일부 실시예들에서, 픽셀들은 512 픽셀 x 512 픽셀의 어레이로 배열될 수 있다. 통합 디바이스(5-102)는 임의의 적절한 방식으로 기기(5-104)와 인터페이스할 수 있다. 일부 실시예들에서, 기기(5-104)는 통합 디바이스(5-102)에 분리가능하게 결합하는 인터페이스를 가질 수 있어서, 사용자는 샘플을 분석하기 위한 통합 디바이스(5-102)의 이용을 위해 기기(5-104)에 통합 디바이스(5-102)를 부착하고, 기기(5-104)로부터 통합 디바이스(5-102)를 제거하여 다른 통합 디바이스가 부착되도록 허용할 수 있다. 기기(5-104)의 인터페이스는, 하나 이상의 광검출기로부터의 판독 신호들이 기기(5-104)에 송신되는 것을 허용하기 위해 기기(5-104)의 회로와 결합하도록 통합 디바이스(5-102)를 위치시킬 수 있다. 통합 디바이스(5-102) 및 기기(5-104)는 큰 픽셀 어레이들(예를 들어, 10,000 픽셀 초과)와 연관된 데이터를 처리하기 위한 다중-채널, 고속 통신 링크들을 포함할 수 있다.

[0116] 픽셀들(5-112)의 행을 나타내는 통합 디바이스(5-102)의 단면 개략도가 도 5ab에 도시되어 있다. 통합 디바이스(5-102)는, 결합 영역(5-201), 라우팅 영역(5-202), 및 픽셀 영역(5-203)을 포함할 수 있다. 픽셀 영역(5-203)은, (파선 화살표로 도시된) 여기 광이 통합 디바이스(5-102)에 결합되는 결합 영역(5-201)으로부터 분리된 위치에서의 표면 상에 위치한 샘플 웰들(5-108)을 갖는 복수의 픽셀들(5-112)을 포함할 수 있다. 샘플 웰들(5-108)은 금속 층(들)(5-116)을 통해 형성될 수 있다. 점선 직사각형으로 도시된 하나의 픽셀(5-112)은, 샘플 웰(5-108) 및 하나 이상의 광검출기(5-110)를 갖는 광검출기 영역을 포함하는 통합 디바이스(5-102)의 영역이다.

[0117] 도 5ab는 여기 광의 빔을 결합 영역(5-201)에 그리고 샘플 웰들(5-108)에 결합함으로써 여기의 경로(파선들로 도시됨)를 도시한다. 도 5ab에 도시된 샘플 웰들(5-108)의 행은 도파관(5-220)과 광학적으로 결합하도록 위치될 수 있다. 여기 광은 샘플 웰 내에 위치한 샘플을 조명할 수 있다. 샘플은 여기 광에 의해 조명되는 것에 응답하여 여기 상태에 도달할 수 있다. 샘플이 여기 상태에 있을 때, 샘플은 방출 광을 방출하고, 이는 샘플 웰과 연관된 하나 이상의 광검출기에 의해 검출될 수 있다. 도 5ab는 샘플 웰(5-108)로부터 픽셀(5-112)의 광검출기(들)(5-110)로의 방출 광의 경로(실선으로 도시됨)를 개략적으로 도시한다. 픽셀(5-112)의 광검출기(들)(5-110)는 샘플 웰(5-108)로부터의 방출 광을 검출하도록 구성되고 위치될 수 있다. 적절한 광검출기들의 예들은 2015년 8월 7일자로 출원된, 발명의 명칭이 "INTEGRATED DEVICE FOR TEMPORAL BINNING OF RECEIVED PHOTONS"인 미국 특허 출원 제14/821,656호에 기술되어 있으며, 그러한 특허 출원 전체는 본 명세서에 참고로 포함된다. 적절한 광검출기들의 추가의 예들은 2017년 12월 22일자로 출원된, 발명의 명칭이 "INTEGRATED PHOTODETECTOR WITH DIRECT BINNING PIXEL"인 미국 특허 출원 제15/852,571호에 기술되어 있으며, 그러한 특허 출원 전체는 본 명세서에 참고로 포함된다. 개별 픽셀(5-112)에 대해, 샘플 웰(5-108) 및 그 각각의 광검출기(들)(5-110)는 공통 축을 따라(도 5ab에 도시된 y 방향을 따라) 정렬될 수 있다. 이러한 방식으로, 광검출기(들)은 픽셀(5-112) 내의 샘플 웰과 중첩될 수 있다.

- [0118] 샘플 웰(5-108)로부터의 방출 광의 지향성은 금속 층(들)(5-116)에 대한 샘플 웰(5-108)에서의 샘플의 위치에 의존할 수 있는데, 그 이유는 금속 층(들)(5-116)이 방출 광을 반사하도록 작용할 수 있기 때문이다. 이러한 방식으로, 금속 층(들)(5-116)과 샘플 웰(5-108)에 위치된 형광 마커 사이의 거리는, 형광 마커에 의해 방출된 광을 검출하기 위한, 샘플 웰과 동일한 픽셀에 있는 광검출기(들)(5-110)의 효율에 영향을 미칠 수 있다. 동작 동안 샘플이 위치될 수 있는 곳에 근접한, 샘플 웰(5-106)의 최하부 표면과 금속 층(들)(5-116) 사이의 거리는 100nm 내지 500nm의 범위, 또는 그 범위에서의 임의의 값 또는 값들의 범위에 있을 수 있다. 일부 실시예들에서, 금속 층(들)(5-116)과 샘플 웰(5-108)의 최하부 표면 사이의 거리는 대략 300nm이다.
- [0119] 샘플과 광검출기(들) 사이의 거리는 또한 방출 광의 검출 시의 효율에 영향을 미칠 수 있다. 광이 샘플과 광검출기(들) 사이에서 이동해야 하는 거리를 감소시킴으로써, 방출 광의 검출 효율이 개선될 수 있다. 또한, 샘플과 광검출기(들) 사이의 더 작은 거리들은 통합 디바이스의 더 작은 면적 풋프린트(area footprint)를 차지하는 픽셀들을 허용할 수 있으며, 이는 통합 디바이스에 더 많은 수의 픽셀들이 포함되는 것을 허용할 수 있다. 샘플 웰(5-108)의 최하부 표면과 광검출기(들) 사이의 거리는 1 μ m 내지 15 μ m의 범위, 또는 그 범위에서의 임의의 값 또는 값들의 범위에 있을 수 있다.
- [0120] 광자 구조체(들)(5-230)는 샘플 웰들(5-108)과 광검출기들(5-110) 사이에 위치될 수 있고, 여기 광이 광검출기들(5-110)에 도달하는 것을 감소시키거나 방지하도록 구성될 수 있으며, 이는 그렇지 않으면 방출 광을 검출 시에 신호 잡음에 기여할 수 있다. 도 5ab에 도시된 바와 같이, 하나 이상의 광자 구조체(5-230)는 도파관(5-220)과 광검출기들(5-110) 사이에 위치될 수 있다. 광자 구조체(들)(5-230)는 스펙트럼 필터, 편광 필터, 및 공간 필터를 포함하는 하나 이상의 광학적 거부 광자 구조체(optical rejection photonic structure)를 포함할 수 있다. 광자 구조체(들)(5-230)는 공통 축을 따라 개별 샘플 웰들(5-108) 및 그들 각각의 광검출기(들)(5-110)와 정렬하도록 위치될 수 있다. 일부 실시예들에 따르면, 통합 디바이스(5-102)에 대한 회로로서 작용할 수 있는 금속 층(들)(5-240)은 또한 공간 필터로서 작용할 수 있다. 그러한 실시예들에서, 하나 이상의 금속 층(5-240)은 일부 또는 모든 여기 광이 광검출기(들)(5-110)에 도달하는 것을 차단하도록 위치될 수 있다.
- [0121] 결합 영역(5-201)은 외부 여기 소스로부터의 여기 광을 결합하도록 구성된 하나 이상의 광학 컴포넌트를 포함할 수 있다. 결합 영역(5-201)은 여기 광의 빔의 일부 또는 전부를 수신하도록 위치된 격자 커플러(5-216)를 포함할 수 있다. 적절한 격자 커플러들의 예들은 2017년 12월 15일자로 출원된, 발명의 명칭이 "OPTICAL COUPLER AND WAVEGUIDE SYSTEM"인 미국 특허 출원 제15/844,403호에 기술되어 있으며, 그러한 특허 출원 전체는 본 명세서에 참고로 포함된다. 격자 커플러(5-216)는 여기 광을 도파관(5-220)에 결합할 수 있고, 도파관(5-220)은 여기 광을 하나 이상의 샘플 웰(5-108)의 근접부로 전파하도록 구성될 수 있다. 대안적으로, 결합 영역(5-201)은 광을 도파관에 결합하기 위한 다른 잘 알려진 구조들을 포함할 수 있다.
- [0122] 통합 디바이스로부터 떨어져 위치한 컴포넌트들은 여기 소스(5-106)를 통합 디바이스에 위치시키고 정렬하는데 이용될 수 있다. 그러한 컴포넌트들은 렌즈들, 거울들, 프리즘들, 윈도우들, 애퍼처들(apertures), 감쇠기들(attenuators), 및/또는 광섬유들을 포함하는 광학 컴포넌트들을 포함할 수 있다. 하나 이상의 정렬 컴포넌트의 제어를 허용하기 위해 기기에 추가의 기계적 컴포넌트들이 포함될 수 있다. 그러한 기계적 컴포넌트들은 액추에이터들(actuators), 스테퍼 모터들(stepper motors), 및/또는 노브들(knobs)을 포함할 수 있다. 적절한 여기 소스들 및 정렬 메커니즘들의 예들은 2016년 5월 20일자로 출원된, 발명의 명칭이 "PULSED LASER AND SYSTEM"인 미국 특허 출원 제15/161,088호에 기술되어 있으며, 그러한 특허 출원 전체는 본 명세서에 참고로 포함된다. 빔 스티어링 모듈(beam-steering module)의 다른 예는 2017년 12월 14일자로 출원된, 발명의 명칭이 "COMPACT BEAM SHAPING AND STEERING ASSEMBLY"인 미국 특허 출원 제15/842,720호에 기술되어 있으며, 그러한 특허 출원 전체는 본 명세서에 참고로 포함된다.
- [0123] 분석될 샘플은 픽셀(5-112)의 샘플 웰(5-108) 내에 도입될 수 있다. 샘플은 생물학적 샘플, 또는 화학적 샘플과 같은 임의의 다른 적절한 샘플일 수 있다. 샘플은 다수의 분자들을 포함할 수 있고, 샘플 웰은 단일 분자를 격리하도록 구성될 수 있다. 일부 경우들에서, 샘플 웰의 치수들은 단일 분자를 샘플 웰 내로 한정하도록 작용할 수 있어서, 측정들이 단일 분자에 대해 수행되는 것을 허용한다. 여기 광은 샘플 웰(5-108) 내로 전달되어, 샘플 또는 샘플에 부착된 또는 그렇지 않으면 샘플과 연관된 적어도 하나의 형광 마커를, 그것이 샘플 웰(5-108) 내의 조명 영역 내에 있는 동안 여기시킬 수 있다.
- [0124] 동작시에, 샘플 웰들 내의 샘플들의 병렬 분석들은 여기 광을 이용하여 웰들 내의 샘플의 일부 또는 전부를 여기시키고, 샘플 방출로부터의 신호들을 광검출기들로 검출함으로써 수행된다. 샘플로부터의 방출 광은 대응하는 광검출기에 의해 검출되고, 적어도 하나의 전기 신호로 변환될 수 있다. 전기 신호들은, 통합 디바이스와

인터페이스된 기기에 접속될 수 있는 통합 디바이스의 회로에서의 도전 라인들(예를 들어, 금속 층들(5-240))을 따라 송신될 수 있다. 전기 신호들은 후속해서 처리 및/또는 분석될 수 있다. 전기 신호의 처리 또는 분석은 기기 상에 또는 외부에 위치한 적절한 컴퓨팅 디바이스 상에서 발생할 수 있다.

[0125] 기기(5-104)는 기기(5-104) 및/또는 통합 디바이스(5-102)의 동작을 제어하기 위한 사용자 인터페이스를 포함할 수 있다. 사용자 인터페이스는 사용자가 기기의 기능을 제어하기 위해 이용되는 코멘드들 및/또는 설정들과 같은 정보를 기기에 입력하는 것을 허용하도록 구성될 수 있다. 일부 실시예들에서, 사용자 인터페이스는 버튼들, 스위치들, 다이얼들, 및 음성 코멘드들을 위한 마이크로폰을 포함할 수 있다. 사용자 인터페이스는 사용자가 기기 및/또는 통합 디바이스의 성능에 대한 피드백, 예컨대, 통합 디바이스 상의 광검출기들로부터의 관독 신호들에 의해 획득된 적절한 정렬 및/또는 정보를 수신하는 것을 허용할 수 있다. 일부 실시예들에서, 사용자 인터페이스는 스피커를 이용하여 피드백을 제공하여 가청적 피드백을 제공할 수 있다. 일부 실시예들에서, 사용자 인터페이스는 사용자에게 가시적 피드백을 제공하기 위한 표시기 라이트들(indicator lights) 및/또는 디스플레이 스크린을 포함할 수 있다.

[0126] 일부 실시예들에서, 기기(5-104)는 컴퓨팅 디바이스와 접속하도록 구성된 컴퓨터 인터페이스를 포함할 수 있다. 컴퓨터 인터페이스는 USB 인터페이스, FireWire 인터페이스, 또는 임의의 다른 적절한 컴퓨터 인터페이스일 수 있다. 컴퓨팅 디바이스는 랩톱 또는 데스크톱 컴퓨터와 같은 임의의 범용 컴퓨터일 수 있다. 일부 실시예들에서, 컴퓨팅 디바이스는 적절한 컴퓨터 인터페이스를 통해 무선 네트워크를 통해 액세스가능한 서버(예를 들어, 클라우드 기반 서버)일 수 있다. 컴퓨터 인터페이스는 기기(5-104)와 컴퓨팅 디바이스 사이의 정보의 통신을 용이하게 할 수 있다. 기기(5-104)를 제어 및/또는 구성하기 위한 입력 정보는 컴퓨팅 디바이스에 제공되고, 컴퓨터 인터페이스를 통해 기기(5-104)에 송신될 수 있다. 기기(5-104)에 의해 생성된 출력 정보는 컴퓨터 인터페이스를 통해 컴퓨팅 디바이스에 의해 수신될 수 있다. 출력 정보는 기기(5-104)의 성능에 관한 피드백, 통합 디바이스(5-112)의 성능, 및/또는 광검출기(5-110)의 관독 신호들로부터 생성된 데이터를 포함할 수 있다.

[0127] 일부 실시예들에서, 기기(5-104)는 통합 디바이스(5-102)의 하나 이상의 광검출기로부터 수신된 데이터를 분석하고/하거나 제어 신호들을 여기 소스(들)(5-106)에 송신하도록 구성된 처리 디바이스를 포함할 수 있다. 일부 실시예들에서, 처리 디바이스는 범용 프로세서, 특별히 적응된 프로세서(예를 들어, 하나 이상의 마이크로프로세서 또는 마이크로제어기 코어와 같은 중앙 처리 유닛(CPU), 필드 프로그래머블 게이트 어레이(FPGA), 주문형 집적 회로(ASIC), 커스텀 집적 회로, 디지털 신호 프로세서(DSP), 또는 이들의 조합)을 포함할 수 있다. 일부 실시예들에서, 하나 이상의 광검출기로부터의 데이터의 처리는 기기(5-104)의 처리 디바이스 및 외부 컴퓨팅 디바이스 둘다에 의해 수행될 수 있다. 다른 실시예들에서, 외부 컴퓨팅 디바이스는 생략될 수 있고, 하나 이상의 광검출기로부터의 데이터의 처리는 통합 디바이스(5-102)의 처리 디바이스에 의해서만 수행될 수 있다.

[0128] 샘플 웰(5-330)에서 발생하는 생물학적 반응의 비제한적인 예가 도 5b에 도시된다. 이 예에서, 표적 핵산에 상보적인 성장 가닥 내로의 뉴클레오타이드 및/또는 뉴클레오타이드 유사체들의 순차적 통합이 샘플 웰에서 발생한다. 일련의 핵산들(예를 들어, DNA, RNA)을 서열분석하기 위해 순차적 통합이 검출될 수 있다. 샘플 웰은 대략 100 내지 대략 500nm의 범위에서의 깊이, 또는 그 범위 내의 임의의 값 또는 값들의 범위를 가질 수 있고, 대략 80nm 내지 대략 200nm의 범위에서의 직경을 가질 수 있다. 인접한 샘플 웰들 및 다른 원하지 않는 광원들로부터의 미광(stray light)을 차단하는 애퍼처를 제공하기 위해 금속화 층(metallization layer)(5-540)(예를 들어, 전기적 기준 전위(electrical reference potential)를 위한 금속화부(metallization))이 광검출기 위에 패터닝될 수 있다. 일부 실시예들에 따르면, 폴리머라제(5-520)는 샘플 웰(5-330) 내에 위치(예를 들어, 샘플 웰의 베이스에 부착)될 수 있다. 폴리머라제는 표적 핵산(예를 들어, DNA로부터 유도된 핵산의 일부)을 취하고(take up), 상보적 핵산의 성장 가닥을 서열분석하여 DNA(5-512)의 성장 가닥을 생성할 수 있다. 상이한 형광단들(fluorophores)로 라벨링된 뉴클레오타이드들 및/또는 뉴클레오타이드 유사체들은 샘플 웰 위 및 내의 용액에 분산될 수 있다.

[0129] 라벨링된 뉴클레오타이드 및/또는 뉴클레오타이드 유사체(5-610)가, 도 5c에 도시된 바와 같이, 상보적 핵산의 성장 가닥 내에 통합될 때, 하나 이상의 부착된 형광단(5-630)은 도파관(5-315)으로부터 샘플 웰(5-330) 내에 결합된 광학 에너지의 펄스들에 의해 반복적으로 여기될 수 있다. 일부 실시예들에서, 형광단 또는 형광단들(5-630)은 임의의 적절한 링커(linker)(5-620)에 의해 하나 이상의 뉴클레오타이드 및/또는 뉴클레오타이드 유사체들(5-610)에 부착될 수 있다. 통합 이벤트는 약 100ms까지의 시간 기간 동안 지속될 수 있다. 이 시간 동안, 모드 잠금 레이저(mode-locked laser)로부터의 펄스들에 의한 형광단(들)의 여기로부터 생기는 형광 방출의 펄스들이 시간-비닝 광검출기(5-322)를 이용하여 검출될 수 있다. 상이한 방출 특성들(예를 들어, 형광 감쇠율들, 강도, 형광 파장)을 갖는 형광단들을 상이한 뉴클레오타이드들(A,C,G,T)에 부착시키는 것에 의해, DNA(5-512)의 가닥이 핵산

을 통합하는 동안 상이한 방출 특성들을 검출 및 구별하고, DNA의 성장 가닥의 뉴클레오티드 서열의 결정을 가능하게 한다.

[0130] 일부 실시예들에 따르면, 형광 방출 특성들에 기초하여 샘플들을 분석하도록 구성된 기기(5-104)는 상이한 형광 분자들 간의 형광 수명들 및/또는 강도들의 차이들, 및/또는 상이한 환경들에서의 동일한 형광 분자들의 수명들 및/또는 강도들 간의 차이들을 검출할 수 있다. 설명으로써, 도 5d는, 예를 들어, 2개의 상이한 형광 분자들로부터의 형광 방출을 나타낼 수 있는, 2개의 상이한 형광 방출 확률 곡선들(A 및 B)을 도시한다. 곡선 A(파선)를 참조하면, 짧은 또는 극초단 광학 펄스에 의해 여기된 후에, 제1 분자로부터의 형광 방출 확률 $p_A(t)$ 는, 도 5d와 같이, 시간에 따라 감소될 수 있다. 일부 경우들에서, 광자가 시간에 걸쳐 방출될 확률의 감소는 지수 감소 함수 $p_A(t) = P_{Ao}e^{-t/\tau_A}$ 로 표현될 수 있고, 여기서 P_{Ao} 는 초기 방출 확률이고, τ_A 는 방출 감쇠 확률을 특징짓는 제1 형광 분자와 연관된 시간 파라미터이다. τ_A 는 제1 형광 분자의 "형광 수명", "방출 수명", 또는 "수명"이라고 지칭될 수 있다. 일부 경우들에서, τ_A 의 값은 형광 분자의 지역적 환경(local environment)에 의해 변경될 수 있다. 다른 형광 분자들은 곡선 A에 도시된 것과 상이한 방출 특성들을 가질 수 있다. 예를 들어, 다른 형광 분자는 단일 지수 감소와 상이한 감쇠 프로파일을 가질 수 있고, 그것의 수명은 반감기 값(half-life value) 또는 일부 다른 메트릭에 의해 특징지워질 수 있다.

[0131] 제2 형광 분자는 지수 감소 함수 $p_B(t) = P_{Bo}e^{-t/\tau_B}$ (여기서, P_{Bo} 는 초기 방출 확률임)를 갖는, 도 5d에서 곡선 B에 대해 도시된 바와 같이, 지수인 감쇠 프로파일을 가질 수 있지만, 측정가능하게 상이한 수명 τ_B 를 갖는다. 도시된 예에서, 곡선 B의 제2 형광 분자에 대한 수명은 곡선 A에 대한 수명보다 더 짧고, 방출의 확률은 곡선 A에 대한 것보다 제2 분자의 여기 이후에 더 빨리 더 높다. 일부 실시예들에서, 상이한 형광 분자들은 약 0.1ns 내지 약 20ns 범위의 수명들 또는 반감기 값들을 가질 수 있다.

[0132] 본 발명자들은 형광 방출 수명들의 차이들이 상이한 형광 분자들의 존재 또는 부재 간을 구별하는데 이용되고/되거나 형광 분자가 겪고 있는 상이한 환경들 또는 조건들 간을 구별하는데 이용될 수 있다는 것을 인식하고 이해하였다. 일부 경우들에서, (예를 들어, 방출 파장이 아닌) 수명에 기초하여 형광 분자들을 구별하는 것은 기기(5-104)의 양태들을 단순화시킬 수 있다. 예로서, 수명에 기초하여 형광 분자들을 구별할 때, (파장 필터들, 각각의 파장에 대한 전용 검출기들, 상이한 파장들에서의 전용 펄스 광학 소스들, 및/또는 회절 광학계들과 같은) 파장 판별 광학계들(wavelength-discriminating optics)은 개수가 감소되거나 제거될 수 있다. 일부 경우들에서, 광학 스펙트럼의 동일한 파장 영역 내에서 방출하지만 측정가능하게 상이한 수명들을 갖는 상이한 형광 분자들을 여기시키기 위해, 단일 특성 파장에서 동작하는 단일 펄스 광학 소스가 이용될 수 있다. 동일한 파장 영역에서 방출하는 상이한 형광 분자들을 여기시키고 구별하기 위해, 상이한 파장들에서 동작하는 다수의 소스들이 아니라 단일 펄스 광학 소스를 이용하는 분석 시스템이 동작하고 유지하기에 덜 복잡할 수 있고, 보다 컴팩트할 수 있으며, 보다 낮은 비용으로 제조될 수 있다.

[0133] 형광 수명 분석에 기초한 분석 시스템들이 특정 이점들을 가질 수 있지만, 분석 시스템에 의해 획득되는 정보의 양 및/또는 검출 정확도는 추가의 검출 기법들을 허용함으로써 증가될 수 있다. 예를 들어, 일부 분석 시스템들(5-160)은 그에 부가하여 형광 파장 및/또는 형광 강도에 기초하여 샘플의 하나 이상의 속성을 구별하도록 구성될 수 있다.

[0134] 다시 도 5d를 참조하면, 일부 실시예들에 따르면, 형광 분자의 여기 이후에 형광 방출 이벤트들을 시간-비닝하도록 구성되는 광검출기로 상이한 형광 수명들이 구별될 수 있다. 시간 비닝은 광검출기에 대한 단일 전하 축적 사이클(single charge-accumulation cycle) 동안 발생할 수 있다. 전하 축적 사이클은 광 생성 캐리어들(photo-generated carriers)이 시간-비닝 광검출기의 빈들(bins)에 축적되는 관독 이벤트들 사이의 간격이다. 방출 이벤트들의 시간-비닝에 의해 형광 수명을 결정하는 개념이 도 5e에 그래픽으로 도입된다. t_1 직전의 시간 t_e 에서, 동일한 타입(예를 들어, 도 5d의 곡선 B에 대응하는 타입)의 형광 분자 또는 형광 분자들의 앙상블(ensemble)이 짧은 또는 극초단 광학 펄스에 의해 여기된다. 분자들의 큰 앙상블의 경우, 방출의 강도는 도 5e에 도시된 바와 같이, 곡선 B와 유사한 시간 프로파일을 가질 수 있다.

[0135] 그러나, 단일 분자 또는 소수의 분자들에 대해, 형광 광자들의 방출은 이 예에서 도 5d의 곡선 B의 통계에 따라 발생한다. 시간-비닝 광검출기(5-322)는 방출 이벤트들로부터 생성된 캐리어들을 형광 분자(들)의 여기 시간에

대해 시간 분해되는 이산 시간 빈들(discrete time bins)(도 5e에 3개가 표시됨) 내에 축적할 수 있다. 많은 수의 방출 이벤트들이 합산될 때, 시간 빈들에 축적된 캐리어들은 도 5e에 도시된 감쇠 강도 곡선에 근사할 수 있고, 비닝된 신호들은 상이한 형광 분자들 또는 형광 분자가 위치하는 상이한 환경들 간을 구별하는데 이용될 수 있다. 시간-비닝 광검출기들의 예들은 2015년 8월 7일자로 출원된, 발명의 명칭이 "INTEGRATED DEVICE FOR TEMPORAL BINNING OF RECEIVED PHOTONS"인 미국 특허 출원 제14/821,656호에 기술되어 있으며, 그러한 특허 출원 전체는 본 명세서에 참고로 포함된다. 시간-비닝 광검출기들의 추가적인 예들은 2017년 12월 22일자로 출원된, 발명의 명칭이 "INTEGRATED PHOTODETECTOR WITH DIRECT BINNING PIXEL"인 미국 특허 출원 제15/852,571호에 기술되어 있으며, 그러한 특허 출원 전체는 본 명세서에 참고로 포함된다.

[0136] 일부 실시예들에서, 시간-비닝 광검출기는 광자 흡수/캐리어 생성 영역에서 전하 캐리어들을 생성하고, 전하 캐리어들을 전하 캐리어 저장 영역에서 전하 캐리어 저장 빈으로 직접적으로 전달할 수 있다. 그러한 시간-비닝 광검출기는 "직접 비닝 픽셀"이라고 지칭될 수 있다. 직접 비닝 픽셀들의 예들은 2017년 12월 22일자로 출원된, 발명의 명칭이 "INTEGRATED PHOTODETECTOR WITH DIRECT BINNING PIXEL"인 미국 특허 출원 제 15/852,571호에 기술되어 있으며, 그러한 특허 출원 전체는 본 명세서에 참고로 포함된다. 설명의 목적을 위해, 시간-비닝 광검출기의 비제한적인 실시예가 도 5f에 도시되어 있다. 도 5f에 도시된 바와 같이, 시간-비닝 광검출기(5-950)는 광자 흡수/캐리어 생성 영역(5-952), 전하 캐리어 저장 영역(5-958)의 빈들, 및 전하 캐리어 저장 영역(5-958)의 빈들로부터 신호들을 판독하는 판독 회로(5-960)를 포함한다. 전하 캐리어가 전달되는 빈은 전하 캐리어를 생성하는 광자 흡수/캐리어 생성 영역(5-952)에서의 광자의 도달 시간에 기초한다. 도 5f는 전하 캐리어 저장 영역(5-958)에 2개의 빈들, 즉, 빈 0 및 빈 1을 갖는 시간-비닝 광검출기의 예를 도시한다. 일부 경우들에서, 빈 0은 트리거 이벤트(예를 들어, 여기 광 펄스)에 후속하는 하나의 기간에 수신된 전하 캐리어들을 집성할 수 있고, 빈 1은 트리거 이벤트에 대해 나중의 시간 기간에 수신된 전하 캐리어들을 집성할 수 있다. 그러나, 전하 저장 영역(5-958)은 하나의 빈, 3개의 빈들, 4개의 빈들, 또는 그보다 많은 빈들과 같은 임의의 수의 빈을 가질 수 있다. 시간-비닝 광검출기(5-950)는 전하 캐리어들을 지향시키기 위한 전위 구배들(potential gradients)을 확립하기 위해 전압들을 인가하도록 구성될 수 있는 전극들(5-953, 5-955 및 5-956)을 포함할 수 있다. 시간-비닝 광검출기(5-950)는 거부 영역(5-965)을 포함할 수 있으며, 이는 드레인으로서 작용하거나 또는 그렇지 않은 경우 광자 흡수/캐리어 생성 영역(5-952)에서 생성된 전하 캐리어들을 폐기하도록 구성될 수 있다. 거부 영역(5-965)에 의해 전하 캐리어들이 거부될 때의 시간 기간은 여기 광 펄스와 같은 트리거 이벤트 동안 발생하도록 타이밍이 정해질 수 있다.

[0137] 여기 광 펄스가 광자 흡수/캐리어 생성 영역(5-952)에서 다수의 원하지 않는 전하 캐리어들을 생성할 수 있기 때문에, 거부 기간 동안 그러한 전하 캐리어들을 거부 영역(5-965)에 드레인하기 위해 픽셀(5-950)에서 전위 구배가 확립될 수 있다. 예로서, 거부 영역(5-965)은 전자들이 공급 전압으로 드레인되는 높은 전위 확산 영역을 포함할 수 있다. 거부 영역(5-965)은 영역(5-952)을 거부 영역(5-965)에 직접 전하 결합하는 전극(5-956)을 포함할 수 있다. 전극(5-956)의 전압은 광자 흡수/캐리어 생성 영역(5-952)에서 원하는 전위 구배를 확립하도록 변화될 수 있다. 거부 기간 동안, 전극(5-956)의 전압은 광자 흡수/캐리어 생성 영역(5-952)으로부터의 캐리어들을 전극(5-956) 내로 끌어당기는 레벨로 설정될 수 있고, 공급 전압으로 아웃(out)될 수 있다. 예를 들어, 전극(5-956)의 전압은 전자들을 끌어당기기 위해 양의 전압으로 설정될 수 있어서, 이들은 광자 흡수/캐리어 생성 영역(5-952)으로부터 떨어져 거부 영역(5-965)으로 끌어당겨진다. 거부 영역(5-965)은 영역(5-952)으로부터 드레인으로 측방향으로 캐리어들을 전달하는 것을 허용하기 때문에 거부 영역(5-965)은 "측방향 거부 영역"으로 간주될 수 있다.

[0138] 거부 기간 후에, 광자 흡수/캐리어 생성 영역(5-952)에서 생성된 광생성 전하 캐리어(photogenerated charge carrier)는 시간-비닝될 수 있다. 개별 전하 캐리어들은 그들의 도달 시간에 기초하여 빈으로 지향될 수 있다. 그렇게 하기 위해, 광자 흡수/캐리어 생성 영역(5-952)과 전하 캐리어 저장 영역(5-958) 사이의 전기적 전위는, 광생성 전하 캐리어들이 각자의 시간 빈들로 지향되게 하는 전위 구배를 확립하기 위해 각자의 시간 기간들에서 변경될 수 있다. 예를 들어, 제1 시간 기간 동안, 전극(5-953)에 의해 형성된 장벽(5-962)이 낮아질 수 있고, 이 기간 동안 생성된 캐리어가 빈 0으로 전달되도록 광자 흡수/캐리어 생성 영역(5-952)으로부터 빈 0으로의 전위 구배가 확립될 수 있다. 그 후, 제2 시간 기간 동안, 전극(5-955)에 의해 형성된 장벽(5-964)이 낮아질 수 있고, 이 나중 기간 동안 생성된 캐리어가 빈 1로 전달되도록 광자 흡수/캐리어 생성 영역(5-952)으로부터 빈 1로의 전위 구배가 확립될 수 있다.

[0139] 일부 구현들에서, 도 5ga에 도시된 바와 같이, 여기 이벤트 후에 형광단으로부터 평균적으로 단일 광자만이 방출될 수 있다. 시간 t_{e1} 에서의 제1 여기 이벤트 이후에, 시간 t_{f1} 에서 방출된 광자가 제1 시간 간격 내에서 발

생할 수 있고, 따라서 결과적으로 얻어진 전자 신호(electron signal)가 제1 전자 저장 빈에 축적된다(빈 1에 기여함). 시간 t_{e2} 에서의 후속 여기 이벤트에서, 시간 t_{f2} 에서 방출된 광자가 제2 시간 간격 내에서 발생할 수 있고, 따라서 결과적인 전자 신호가 빈 2에 기여한다. 유사하게, 시간 t_{e3} 에서의 후속 여기 이벤트에서, 시간 t_{f3} 에서 방출된 광자가 제1 시간 간격 내에서 발생할 수 있고, 따라서 결과적인 전자 신호가 빈 1에 기여한다.

[0140] 많은 수의 여기 이벤트들 및 신호 축적들 이후에, 샘플 웰에 대한 다중 값 신호(multi-valued signal)(예를 들어, 2개 이상의 값들의 히스토그램, N-차원 벡터 등)를 제공하기 위해 시간-비닝 광검출기(5-322)의 전자 저장 빈들이 판독될 수 있다. 각각의 빈에 대한 신호 값들은 형광단의 감쇠율에 의존할 수 있다. 예를 들어, 도 5d를 다시 참조하면, 감쇠 곡선 B를 갖는 형광단은 감쇠 곡선 A를 갖는 형광단보다 빈 1 대 빈 2에서 더 높은 신호 비율을 가질 것이다. 빈들로부터의 값들은 분석되고, 교정 값들에 대해 및/또는 서로에 대해 비교되어, 특정 형광단을 결정할 수 있고, 이는 결국 샘플 웰에 있을 때 형광단에 링크된 뉴클레오티드 또는 뉴클레오티드 유사체(또는 임의의 다른 관심있는 분자 또는 샘플)를 식별한다.

[0141] 신호 분석을 이해하는데 더 도움을 주기 위해, 축적된 다중-빈 값들이, 예를 들어, 도 5gb에 도시된 바와 같이, 히스토그램으로서 도시될 수 있거나, N-차원 공간에서 벡터 또는 위치로서 기록될 수 있다. 4개의 뉴클레오티드들 또는 뉴클레오티드 유사체들에 링크된 4개의 상이한 형광단들의 다중 값 신호들에 대한 교정 값들(예를 들어, 교정 히스토그램들)을 획득하기 위해 교정 런(calibration run)들이 개별적으로 수행될 수 있다. 예로서, 교정 히스토그램들은 도 5ha(T 뉴클레오티드와 연관된 형광 라벨), 도 5hb(A 뉴클레오티드와 연관된 형광 라벨), 도 5hc(C 뉴클레오티드와 연관된 형광 라벨), 및 도 5hd(G 뉴클레오티드와 연관된 형광 라벨)에 도시된 바와 같이 나타날 수 있다. 측정된 다중 값 신호(도 5gb의 히스토그램에 대응함)와 교정 다중 값 신호들의 비교는 DNA의 성장 가닥에 통합되는 뉴클레오티드 또는 뉴클레오티드 유사체의 아이덴티티 "T"(도 5ha)를 결정할 수 있다.

[0142] 일부 구현들에서, 상이한 형광단들 간을 구별하기 위해 형광 강도가 추가적으로 또는 대안적으로 이용될 수 있다. 예를 들어, 일부 형광단들이 상당히 상이한 강도들로 방출하거나, 그들의 여기 확률들에서 상당한 차이(예를 들어, 적어도 약 35%의 차이)를 가질 수 있지만, 그들의 감쇠율들은 유사할 수 있다. 비닝된 신호들(빈 1 내지 빈 3)을 측정된 여기 광 빈 0에 대해 참조하는 것에 의해, 강도 레벨들에 기초하여 상이한 형광단들을 구별하는 것이 가능할 수 있다.

[0143] 일부 실시예들에서, 형광단 강도에 기초하여 뉴클레오티드들이 식별될 수 있도록, 상이한 수의 동일 타입의 형광단들이 상이한 뉴클레오티드들 또는 뉴클레오티드 유사체들에 링크될 수 있다. 예를 들어, 2개의 형광단들이 제1 뉴클레오티드(예를 들어, "C") 또는 뉴클레오티드 유사체에 링크될 수 있고, 4개 이상의 형광단들이 제2 뉴클레오티드(예를 들어, "T") 또는 뉴클레오티드 유사체에 링크될 수 있다. 형광단들의 수들이 상이한 것으로 인해, 상이한 뉴클레오티드들과 연관된 여기 및 형광단 방출 확률들이 상이할 수 있다. 예를 들어, 신호 축적 간격 동안 "T" 뉴클레오티드 또는 뉴클레오티드 유사체에 대한 방출 이벤트들이 더 많을 수 있고, 따라서 빈들의 겉보기 강도(apparent intensity)가 "C" 뉴클레오티드 또는 뉴클레오티드 유사체보다 상당히 더 높다.

[0144] 본 발명자들은 형광단 감쇠율들 및/또는 형광단 강도들에 기초하여 뉴클레오티드들 또는 임의의 다른 생물학적 또는 화학적 샘플들을 구별하는 것이 기기(5-104)에서의 광학 여기 및 검출 시스템들의 단순화를 가능하게 한다는 것을 인식하고 이해하였다. 예를 들어, 단일 파장 소스(예를 들어, 다수의 소스들 또는 또는 다수의 상이한 특성 파장들에서 동작하는 소스보다는 하나의 특성 파장을 생성하는 소스)로 광학 여기가 수행될 수 있다. 추가적으로, 검출 시스템에 파장 판별 광학계 및 필터들이 필요하지 않을 수 있다. 또한, 단일 광검출기가 상이한 형광단들로부터의 방출을 검출하도록 각각의 샘플 웰에 대해 이용될 수 있다.

[0145] "특성 파장" 또는 "파장"이라는 문구는 제한된 방사 대역폭 내의 중심 또는 우세 파장(예를 들어, 펄스 광학 소스에 의해 출력된 20nm 대역폭 내의 중심 또는 피크 파장)을 지칭하는데 이용된다. 일부 경우들에서, "특성 파장" 또는 "파장"은 소스에 의해 출력된 총 방사 대역폭 내의 피크 파장을 지칭하는데 이용될 수 있다.

[0146] 본 발명자들은 약 560nm와 약 900nm 사이의 범위에 있는 방출 파장들을 갖는 형광단들이 (CMOS 프로세스들을 이용하여 실리콘 웨이퍼 상에 제조될 수 있는) 시간-비닝 광검출기에 의해 검출될 적절한 양의 형광을 제공할 수 있다는 것을 인식하고 이해하였다. 이 형광단들이, 뉴클레오티드들 또는 뉴클레오티드 유사체들과 같은, 관심있는 생물학적 분자들에 링크될 수 있다. 이 파장 범위에서의 형광 방출은 보다 긴 파장들에서의 형광보다 실리콘 기반 광검출기에서 더 높은 응답도(responsivity)로 검출될 수 있다. 추가적으로, 이 파장 범위에서의 형광단들 및 연관된 링크들은 DNA의 성장 가닥들 내로의 뉴클레오티드들 또는 뉴클레오티드 유사체들의 통합을 방

해하지 않을 수 있다. 본 발명자들은 또한 약 560nm와 약 660nm 사이의 범위에 있는 방출 파장들을 갖는 형광 단들이 단일 파장 소스를 이용해 광학적으로 여기될 수 있다는 것을 인식하고 이해하였다. 이 범위에서의 예시적인 형광단은

[0147] 미국 메사추세츠주 월섬 소재의 Thermo Fisher Scientific Inc.로부터 입수가 가능한 Alexa Fluor 647이다. 본 발명자들은 또한, 약 560nm와 약 900nm 사이의 파장들을 방출하는 형광단들을 여기시키기 위해, 보다 짧은 파장들(예를 들어, 약 500nm와 약 650nm 사이)에서의 여기 광이 요구될 수 있다는 것을 인식하고 이해하였다. 일부 실시예들에서, 시간-비닝 광검출기들은, 예컨대, Ge와 같은 다른 재료들을 광검출기 활성 영역 내에 통합하는 것에 의해, 샘플들로부터의 보다 긴 파장의 방출을 효율적으로 검출할 수 있다.

[0148] 일부 실시예들에서, 샘플은 하나 이상의 마커로 라벨링될 수 있고, 마커들과 연관된 방출은 기기에 의해 식별가능하다. 예를 들어, 광검출기는 특정 마커로부터의 방출 광에 의존하는 수명을 구별하기 위해 이용될 수 있는 전기 신호를 형성하기 위해 방출 광으로부터 광자들을 전자들로 변환하도록 구성될 수 있다. 샘플들을 라벨링하기 위해 상이한 수명들의 마커들을 이용함으로써, 광검출기에 의해 검출된 결과적인 전기 신호에 기초하여 특정 샘플들이 식별될 수 있다.

[0149] 샘플은 다수의 타입들의 분자들을 포함할 수 있고, 상이한 발광 마커들은 분자 타입과 고유하게 연관될 수 있다. 여기 동안 또는 이후에, 발광 마커는 방출 광을 방출할 수 있다. 방출 광의 하나 이상의 속성은 샘플에서의 하나 이상의 타입의 분자를 식별하기 위해 이용될 수 있다. 분자들의 타입들 간을 구별하기 위해 이용되는 방출 광의 속성들은 형광 수명 값, 강도, 및/또는 방출 파장을 포함할 수 있다. 광검출기는 방출 광의 광자들을 포함한 광자들을 검출할 수 있고, 이 속성들 중 하나 이상을 나타내는 전기 신호들을 제공할 수 있다. 일부 실시예들에서, 광검출기로부터의 전기 신호들은 하나 이상의 시간 간격에 걸쳐 광자 도달 시간들의 분포에 관한 정보를 제공할 수 있다. 광자 도달 시간들의 분포는 여기 소스에 의해 여기 광의 펄스가 방출된 후 광자가 검출되었을 때에 대응할 수 있다. 시간 간격에 대한 값은 시간 간격 동안 검출된 광자들의 수에 대응할 수 있다. 다수의 시간 간격들에 걸친 상대 값들은 방출 광의 시간적 특성(예를 들어, 수명)의 표시를 제공할 수 있다. 샘플을 분석하는 것은, 분포 내의 2개 이상의 상이한 시간 간격들에 대한 값들을 비교함으로써 마커들 간을 구별하는 것을 포함할 수 있다. 일부 실시예들에서, 강도의 표시는 분포에서의 모든 시간 빈들에 걸쳐 광자들의 수를 결정함으로써 제공될 수 있다.

[0150] IV. 결론

[0151] 설명된 실시예들은 다양한 조합들로 구현될 수 있다. 예시적인 구성들은, 이하의 구성들 (1) 내지 (19), (20) 내지 (34), (35) 내지 (42), 및 (43) 내지 (48), 및 방법들 (49) 내지 (67), (68) 내지 (82), (83) 내지 (91), 및 (92) 내지 (96)을 포함한다.

[0152] (1) 통합 광자 디바이스로서, 행으로 배열된 복수의 샘플 웰들; 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된 제1 도파관; 및 샘플 웰들의 행으로부터 분리된 통합 광자 디바이스의 영역으로부터 광을 수신하고 제1 도파관과 광학적으로 결합하도록 구성된 전력 도파관을 포함하는 통합 광자 디바이스.

[0153] (2) (1)에 있어서, 제1 도파관은 제1 도파관의 길이를 따라 전력 도파관과 광학적으로 결합하도록 구성되는, 통합 광자 디바이스.

[0154] (3) (1) 또는 (2)에 있어서, 제1 도파관은 전력 도파관과 소멸파에 의해 결합하도록 구성되는, 통합 광자 디바이스.

[0155] (4) (1) 내지 (3)에 있어서, 전력 도파관은 제1 도파관보다 큰 폭을 갖는, 통합 광자 디바이스.

[0156] (5) (1) 내지 (4)에 있어서, 전력 도파관은 광학 전력의 제1 부분을 제1 도파관에 광학적으로 결합하고, 광학 전력의 제2 부분을 제2 도파관에 광학적으로 결합하도록 구성되는, 통합 광자 디바이스.

[0157] (6) (5)에 있어서, 제2 도파관은 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 통합 광자 디바이스.

[0158] (7) (5) 또는 (6)에 있어서, 제2 행으로 배열된 제2 복수의 샘플 웰들을 더 포함하고, 제2 도파관은 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 통합 광자 디바이스.

[0159] (8) (1) 내지 (3)에 있어서, 전력 도파관은 제1 결합 계수를 갖는 제1 방향성 커플러를 통해 제1 도파관과 광학적으로 결합하고, 제2 결합 계수를 갖는 제2 방향성 커플러를 통해 제2 도파관과 광학적으로 결합하도록 구성되

고, 제2 결합 계수는 제1 결합 계수보다 큰, 통합 광자 디바이스.

- [0160] (9) (8)에 있어서, 제2 도파관은 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 통합 광자 디바이스.
- [0161] (10) (8) 또는 (9)에 있어서, 제1 방향성 커플러는 제2 방향성 커플러보다 전력 도파관의 광학 입력에 더 근접하여 위치되는, 통합 광자 디바이스.
- [0162] (11) (8) 내지 (10)에 있어서, 제2 행으로 배열된 제2 복수의 샘플 웰들을 더 포함하고, 제2 도파관은 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 통합 광자 디바이스.
- [0163] (12) (1) 내지 (11)에 있어서, 전력 도파관은 대략 $100\mu\text{m}$ 미만인 결합 길이를 갖는 방향성 커플러를 통해 제1 도파관과 광학적으로 결합하도록 구성되는, 통합 광자 디바이스.
- [0164] (13) (1) 내지 (12)에 있어서, 전력 도파관과 제1 도파관 사이의 결합 세기는 전력 도파관을 통한 광학 전파의 방향을 따라 증가하는, 통합 광자 디바이스.
- [0165] (14) (1) 내지 (13)에 있어서, 제1 도파관은 전력 도파관보다 높은 전파 손실을 갖는, 통합 광자 디바이스.
- [0166] (15) (1) 내지 (14)에 있어서, 통합 광자 디바이스의 표면으로부터 광을 수신하고 전력 도파관과 광학적으로 결합하도록 구성된 격자 커플러를 더 포함하는, 통합 광자 디바이스.
- [0167] (16) (1) 내지 (15)에 있어서, 제2 도파관을 더 포함하고, 제1 도파관은 행에서의 제1 샘플 웰과 광학적으로 결합하도록 구성되고, 제2 도파관은 행에서의 제2 샘플 웰과 광학적으로 결합하도록 구성되는, 통합 광자 디바이스.
- [0168] (17) (1) 내지 (16)에 있어서, 제1 도파관은 테이퍼링된 단부를 갖는, 통합 광자 디바이스.
- [0169] (18) (17)에 있어서, 제1 도파관은 테이퍼링된 단부로부터 먼 위치에서 전력 도파관과 소멸파에 의해 결합하도록 구성되는, 통합 광자 디바이스.
- [0170] (19) (1) 내지 (18)에 있어서, 적어도 2개의 샘플 웰들 각각으로부터 방출된 광을 수신하도록 위치된 적어도 하나의 광검출기를 더 포함하는, 통합 광자 디바이스.
- [0171] (20) 통합 광자 디바이스로서, 행들로 배열된 샘플 웰들의 어레이; 및 행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하도록 위치된 제1 도파관 및 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하도록 위치된 제2 도파관을 포함하는 복수의 도파관들을 포함하는 통합 광자 디바이스.
- [0172] (21) (20)에 있어서, 행에서의 샘플 웰들의 제3 그룹이 제1 그룹과 제2 그룹 사이에 위치되는, 통합 광자 디바이스.
- [0173] (22) (21)에 있어서, 제3 그룹의 샘플 웰은 제1 그룹의 샘플 웰 및/또는 제2 그룹의 샘플 웰보다 적은 광학 전력을 수신하도록 구성되는, 통합 광자 디바이스.
- [0174] (23) (22)에 있어서, 제1 도파관은 제1 그룹의 샘플 웰로부터 제1 거리에 있고 제3 그룹의 샘플 웰로부터 제2 거리에 있으며, 제1 거리는 제2 거리보다 작은, 통합 광자 디바이스.
- [0175] (24) (23)에 있어서, 제2 도파관은 제2 그룹의 샘플 웰로부터 제3 거리에 있고 제3 그룹의 샘플 웰로부터 제4 거리에 있으며, 제3 거리는 제4 거리보다 작은, 통합 광자 디바이스.
- [0176] (25) (20) 내지 (24)에 있어서, 제1 도파관은 샘플 웰들의 제1 그룹과 샘플 웰들의 제2 그룹 사이의 영역에서 만곡되는, 통합 광자 디바이스.
- [0177] (26) (25)에 있어서, 제2 도파관은 영역에서 만곡되는, 통합 광자 디바이스.
- [0178] (27) (20) 내지 (26)에 있어서, 제1 도파관은 제1 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되고, 제2 도파관은 제2 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되는, 통합 광자 디바이스.
- [0179] (28) (20) 내지 (27)에 있어서, 제1 도파관은 샘플 웰들의 제1 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되고, 제2 도파관은 샘플 웰들의 제2 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되는, 통합 광자 디바이스.

- [0180] (29) (20) 내지 (28)에 있어서, 통합 광자 디바이스는 통합 광자 디바이스의 표면으로부터 광을 수신하고 복수의 도파관들과 광학적으로 결합하도록 구성된 격자 커플러를 더 포함하는, 통합 광자 디바이스.
- [0181] (30) (20) 내지 (29)에 있어서, 제1 도파관은 샘플 웰들의 제2 그룹으로부터 광학적으로 분리되고, 제2 도파관은 샘플 웰들의 제1 그룹으로부터 광학적으로 분리되는, 통합 광자 디바이스.
- [0182] (31) (20) 내지 (30)에 있어서, 제1 그룹의 샘플 웰들은 축을 따라 제2 그룹의 샘플 웰들과 실질적으로 정렬되는, 통합 광자 디바이스.
- [0183] (32) (31)에 있어서, 제1 도파관의 적어도 일부는 축에 실질적으로 평행한, 통합 광자 디바이스.
- [0184] (33) (32)에 있어서, 제2 도파관의 적어도 일부는 축에 실질적으로 평행한, 통합 광자 디바이스.
- [0185] (34) (20) 내지 (33)에 있어서, 제1 그룹의 각각의 샘플 웰로부터 방출된 광을 수신하도록 구성된 적어도 하나의 광검출기를 더 포함하는, 통합 광자 디바이스.
- [0186] (35) 통합 광자 디바이스로서, 적어도 하나의 도파관; 및 광학 결합 영역을 포함하고, 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-격자 커플러는 표면에 실질적으로 평행한 평면에 대해 비대칭인 재료 구조체들을 가짐-; 및 격자 커플러와 중첩하는 영역에 근접하여 위치되고 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서를 포함하는, 통합 광자 디바이스.
- [0187] (36) (35)에 있어서, 평면은 격자 커플러의 축을 통과하는, 통합 광자 디바이스.
- [0188] (37) (35) 또는 (36)에 있어서, 재료 구조체들 중 적어도 하나는 평면에 실질적으로 평행한 방향으로 서로 측방 방향으로 오프셋된 적어도 2개의 재료 층들을 포함하는, 통합 광자 디바이스.
- [0189] (38) (35) 내지 (37)에 있어서, 격자 커플러는 서로 접촉하는 적어도 2개의 재료 층들을 포함하는, 통합 광자 디바이스.
- [0190] (39) (35) 내지 (38)에 있어서, 격자 커플러는 소정 거리만큼 서로 이격된 적어도 2개의 재료 층들을 포함하는, 통합 광자 디바이스.
- [0191] (40) (35) 내지 (39)에 있어서, 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함하는, 통합 광자 디바이스.
- [0192] (41) (35) 내지 (40)에 있어서, 재료 구조체들 중 적어도 하나는 완전히 에칭된 재료 부분을 포함하는, 통합 광자 디바이스.
- [0193] (42) (35) 내지 (41)에 있어서, 격자 커플러는 블레이징된 격자 커플러인, 통합 광자 디바이스.
- [0194] (43) (35) 내지 (42)에 있어서, 재료 구조체들 중 적어도 하나는 표면에 실질적으로 수직인 평면에 대해 비대칭인, 통합 광자 디바이스.
- [0195] (44) 통합 광자 디바이스로서, 적어도 하나의 도파관; 및 광학 결합 영역을 포함하고, 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-격자 커플러는 가변 충전율로 서로 이격된 재료 구조체들을 가짐-; 및 격자 커플러와 중첩하는 영역에 근접하여 위치되고 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서를 포함하는, 통합 광자 디바이스.
- [0196] (45) (44)에 있어서, 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함하는, 통합 광자 디바이스.
- [0197] (46) (44) 또는 (45)에 있어서, 재료 구조체들은 가변 폭들을 갖는 깎들에 의해 서로 이격되는, 통합 광자 디바이스.
- [0198] (47) (46)에 있어서, 격자 커플러는 깎들에 형성된 유전체 재료를 포함하는, 통합 광자 디바이스.
- [0199] (48) (44) 내지 (47)에 있어서, 재료 구조체들은 가변 폭들을 갖는, 통합 광자 디바이스.
- [0200] (49) 통합 광자 디바이스를 형성하는 방법으로서, 행으로 배열된 복수의 샘플 웰들을 형성하는 단계; 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치된 제1 도파관을 형성하는 단계; 및 샘플 웰들의 행으로

부터 분리된 통합 광자 디바이스의 영역으로부터 광을 수신하고 제1 도파관과 광학적으로 결합하도록 구성된 전력 도파관을 형성하는 단계를 포함하는 방법.

- [0201] (50) (49)에 있어서, 제1 도파관은 제1 도파관의 길이를 따라 전력 도파관과 광학적으로 결합하도록 구성되는, 방법.
- [0202] (51) (49) 또는 (50)에 있어서, 제1 도파관은 전력 도파관과 소멸파에 의해 결합하도록 구성되는, 방법.
- [0203] (52) (49) 내지 (51)에 있어서, 전력 도파관은 제1 도파관보다 큰 폭을 갖는, 방법.
- [0204] (53) (49) 내지 (52)에 있어서, 전력 도파관은 광학 전력의 제1 부분을 제1 도파관에 광학적으로 결합하고, 광학 전력의 제2 부분을 제2 도파관에 광학적으로 결합하도록 구성되는, 방법.
- [0205] (54) (53)에 있어서, 제2 도파관은 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 방법.
- [0206] (55) (53) 또는 (54)에 있어서, 제2 행으로 배열된 제2 복수의 샘플 웰들을 형성하는 단계를 더 포함하고, 제2 도파관은 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 방법.
- [0207] (56) (49) 내지 (55)에 있어서, 전력 도파관은 제1 결합 계수를 갖는 제1 방향성 커플러를 통해 제1 도파관과 광학적으로 결합하고, 제2 결합 계수를 갖는 제2 방향성 커플러를 통해 제2 도파관과 광학적으로 결합하도록 구성되고, 제2 결합 계수는 제1 결합 계수보다 큰, 방법.
- [0208] (57) (56)에 있어서, 제2 도파관은 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 방법.
- [0209] (58) (56) 또는 (57)에 있어서, 제1 방향성 커플러는 제2 방향성 커플러보다 전력 도파관의 광학 입력에 더 근접하여 위치되는, 방법.
- [0210] (59) (56) 내지 (58)에 있어서, 제2 행으로 배열된 제2 복수의 샘플 웰들을 형성하는 단계를 더 포함하고, 제2 도파관은 제2 행에서의 적어도 2개의 샘플 웰들과 광학적으로 결합하도록 위치되는, 방법.
- [0211] (60) (49) 내지 (59)에 있어서, 전력 도파관은 대략 $100\mu\text{m}$ 미만인 결합 길이를 갖는 방향성 커플러를 통해 제1 도파관과 광학적으로 결합하도록 구성되는, 방법.
- [0212] (61) (49) 내지 (60)에 있어서, 전력 도파관과 제1 도파관 사이의 결합 세기는 전력 도파관을 통한 광학 전파의 방향을 따라 증가하는, 방법.
- [0213] (62) (49) 내지 (61)에 있어서, 제1 도파관은 전력 도파관보다 높은 전파 손실을 갖는, 방법.
- [0214] (63) (49) 내지 (62)에 있어서, 통합 광자 디바이스의 표면으로부터 광을 수신하고 전력 도파관과 광학적으로 결합하도록 구성된 격자 커플러를 형성하는 단계를 더 포함하는, 방법.
- [0215] (64) (49) 내지 (63)에 있어서, 제2 도파관을 형성하는 단계를 더 포함하고, 제1 도파관은 행에서의 제1 샘플 웰과 광학적으로 결합하도록 구성되고, 제2 도파관은 행에서의 제2 샘플 웰과 광학적으로 결합하도록 구성되는, 방법.
- [0216] (65) (49) 내지 (64)에 있어서, 제1 도파관은 테이퍼링된 단부를 갖는, 방법.
- [0217] (66) (65)에 있어서, 제1 도파관은 테이퍼링된 단부로부터 먼 위치에서 전력 도파관과 소멸파에 의해 결합하도록 구성되는, 방법.
- [0218] (67) (49) 내지 (66)에 있어서, 적어도 2개의 샘플 웰들 각각으로부터 방출된 광을 수신하도록 위치된 적어도 하나의 광검출기를 형성하는 단계를 더 포함하는, 방법.
- [0219] (68) 통합 광자 디바이스를 형성하는 방법으로서, 행들로 배열된 샘플 웰들의 어레이를 형성하는 단계; 및 행에서의 샘플 웰들의 제1 그룹과 광학적으로 결합하도록 위치된 제1 도파관 및 행에서의 샘플 웰들의 제2 그룹과 광학적으로 결합하도록 위치된 제2 도파관을 포함하는 복수의 도파관들을 형성하는 단계를 포함하는 방법.
- [0220] (69) (68)에 있어서, 행에서의 샘플 웰들의 제3 그룹이 제1 그룹과 제2 그룹 사이에 위치되는, 방법.
- [0221] (70) (69)에 있어서, 제3 그룹의 샘플 웰은 제1 그룹의 샘플 웰 및/또는 제2 그룹의 샘플 웰보다 적은 광학 전력을 수신하도록 구성되는, 방법.
- [0222] (71) (70)에 있어서, 제1 도파관은 제1 그룹의 샘플 웰로부터 제1 거리에 있고 제3 그룹의 샘플 웰로부터 제2

거리에 있으며, 제1 거리는 제2 거리보다 작은, 방법.

- [0223] (72) (71)에 있어서, 제2 도파관은 제2 그룹의 샘플 웰로부터 제3 거리에 있고 제3 그룹의 샘플 웰로부터 제4 거리에 있으며, 제3 거리는 제4 거리보다 작은, 방법.
- [0224] (73) (68) 내지 (72)에 있어서, 제1 도파관은 샘플 웰들의 제1 그룹과 샘플 웰들의 제2 그룹 사이의 영역에서 만족되는, 방법.
- [0225] (74) (73)에 있어서, 제2 도파관은 영역에서 만족되는, 방법.
- [0226] (75) (68) 내지 (74)에 있어서, 제1 도파관은 제1 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되고, 제2 도파관은 제2 그룹의 각각의 샘플 웰과 소멸파에 의해 결합하도록 위치되는, 방법.
- [0227] (76) (68) 내지 (75)에 있어서, 제1 도파관은 샘플 웰들의 제1 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되고, 제2 도파관은 샘플 웰들의 제2 그룹과 소멸파에 의해 결합하도록 구성된 부분을 따라 테이퍼링되는, 방법.
- [0228] (77) (68) 내지 (76)에 있어서, 방법은 통합 광자 디바이스의 표면으로부터 광을 수신하고 복수의 도파관들과 광학적으로 결합하도록 구성된 격자 커플러를 형성하는 단계를 더 포함하는, 방법.
- [0229] (78) (68) 내지 (77)에 있어서, 제1 도파관은 샘플 웰들의 제2 그룹으로부터 광학적으로 분리되고, 제2 도파관은 샘플 웰들의 제1 그룹으로부터 광학적으로 분리되는, 방법.
- [0230] (79) (68) 내지 (78)에 있어서, 제1 그룹의 샘플 웰들은 축을 따라 제2 그룹의 샘플 웰들과 실질적으로 정렬되는, 방법.
- [0231] (80) (79)에 있어서, 제1 도파관의 적어도 일부는 축에 실질적으로 평행한, 방법.
- [0232] (81) (80)에 있어서, 제2 도파관의 적어도 일부는 축에 실질적으로 평행한, 방법.
- [0233] (82) (68) 내지 (81)에 있어서, 제1 그룹의 각각의 샘플 웰로부터 방출된 광을 수신하도록 구성된 적어도 하나의 광검출기를 형성하는 단계를 더 포함하는, 방법.
- [0234] (83) 통합 광자 디바이스를 형성하는 방법으로서, 적어도 하나의 도파관을 형성하는 단계; 및 광학 결합 영역을 형성하는 단계를 포함하고, 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-격자 커플러는 표면에 실질적으로 평행한 평면에 대해 비대칭인 재료 구조체들을 가짐-; 및 격자 커플러와 중첩하는 영역에 근접하여 위치되고 격자 커플러에 입사하는 광을 수신하도록 구성된 적어도 하나의 모니터링 센서를 포함하는, 방법.
- [0235] (84) (83)에 있어서, 평면은 격자 커플러의 축을 통과하는, 방법.
- [0236] (85) (83) 또는 (84)에 있어서, 재료 구조체들 중 적어도 하나는 평면에 실질적으로 평행한 방향으로 서로 측방향으로 오프셋된 적어도 2개의 재료 층들을 포함하는, 방법.
- [0237] (86) (83) 내지 (85)에 있어서, 격자 커플러는 서로 접촉하는 적어도 2개의 재료 층들을 포함하는, 방법.
- [0238] (87) (83) 내지 (86)에 있어서, 격자 커플러는 소정 거리만큼 서로 이격된 적어도 2개의 재료 층들을 포함하는, 방법.
- [0239] (88) (83) 내지 (87)에 있어서, 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함하는, 방법.
- [0240] (89) (83) 내지 (88)에 있어서, 재료 구조체들 중 적어도 하나는 완전히 에칭된 재료 부분을 포함하는, 방법.
- [0241] (90) (83) 내지 (89)에 있어서, 격자 커플러는 블레이징된 격자 커플러인, 방법.
- [0242] (91) (83) 내지 (90)에 있어서, 재료 구조체들 중 적어도 하나는 표면에 실질적으로 수직인 평면에 대해 비대칭인, 방법.
- [0243] (92) 통합 광자 디바이스를 형성하는 방법으로서, 적어도 하나의 도파관을 형성하는 단계; 및 광학 결합 영역을 형성하는 단계를 포함하고, 광학 결합 영역은, 적어도 하나의 도파관에 광학적으로 결합되고 통합 광자 디바이스의 표면에 입사하는 광을 수신하도록 구성된 격자 커플러-격자 커플러는 가변 충전율로 서로 이격된 재료 구조체들을 가짐-; 및 격자 커플러와 중첩하는 영역에 근접하여 위치되고 격자 커플러에 입사하는 광을 수신하도록

록 구성된 적어도 하나의 모니터링 센서를 포함하는, 방법.

[0244] (93) (92)에 있어서, 재료 구조체들 중 적어도 하나는 부분적으로 에칭된 재료 부분을 포함하는, 방법.

[0245] (94) (92) 또는 (93)에 있어서, 재료 구조체들은 가변 폭들을 갖는 갭들에 의해 서로 이격되는, 방법.

[0246] (95) (92) 내지 (94)에 있어서, 격자 커플러는 갭들에 형성된 유전체 재료를 포함하는, 방법.

[0247] (96) (92) 내지 (95)에 있어서, 재료 구조체들은 가변 폭들을 갖는, 방법.

[0248] 이와 같이, 본 출원의 기술의 몇몇 양태들 및 실시예들을 설명하였지만, 본 기술분야의 통상의 기술자에게는 다양한 변경들, 수정들 및 개선들이 쉽게 떠오를 것임을 이해해야 한다. 그러한 변경들, 수정들 및 개선들은 본 출원에 설명된 기술의 사상 및 범위 내에 있는 것으로 의도된다. 따라서, 전술한 실시예들은 단지 예로써 제시되며, 첨부된 청구항들 및 그 등가물들의 범위 내에서, 본 발명의 실시예들은 구체적으로 설명된 것과 다르게 실시될 수 있다는 것을 이해해야 한다. 또한, 본 명세서에 설명된 2개 이상의 특징들, 시스템들, 항목들, 재료들, 키트들 및/또는 방법들의 임의의 조합은, 그러한 특징들, 시스템들, 항목들, 재료들, 키트들 및/또는 방법들이 상호 불일치하지 않는다면, 본 개시내용의 범위 내에 포함된다.

[0249] 또한, 설명된 바와 같이, 일부 양태들은 하나 이상의 방법으로서 구현될 수 있다. 방법의 일부로서 수행되는 동작들은 임의의 적절한 방식으로 순서가 정해질 수 있다. 따라서, 예시적 실시예에서는 순차적 동작들로서 도시되어 있더라도, 몇몇 동작들을 동시에 수행하는 것을 포함할 수 있는, 예시된 것과는 상이한 순서로 동작들이 수행되는 실시예들이 구성될 수 있다.

[0250] 본 명세서에 정의되고 이용된 모든 정의들은, 사전적 정의들, 참조에 의해 포함된 문서들에서의 정의들, 및/또는 정의된 용어의 통상의 의미들을 통제하는 것으로 이해되어야 한다.

[0251] 본 명세서 및 청구항들에서 이용된 단수 표현은, 명확히 반대로 지시되지 않는 한, "적어도 하나"를 의미하는 것으로 이해되어야 한다.

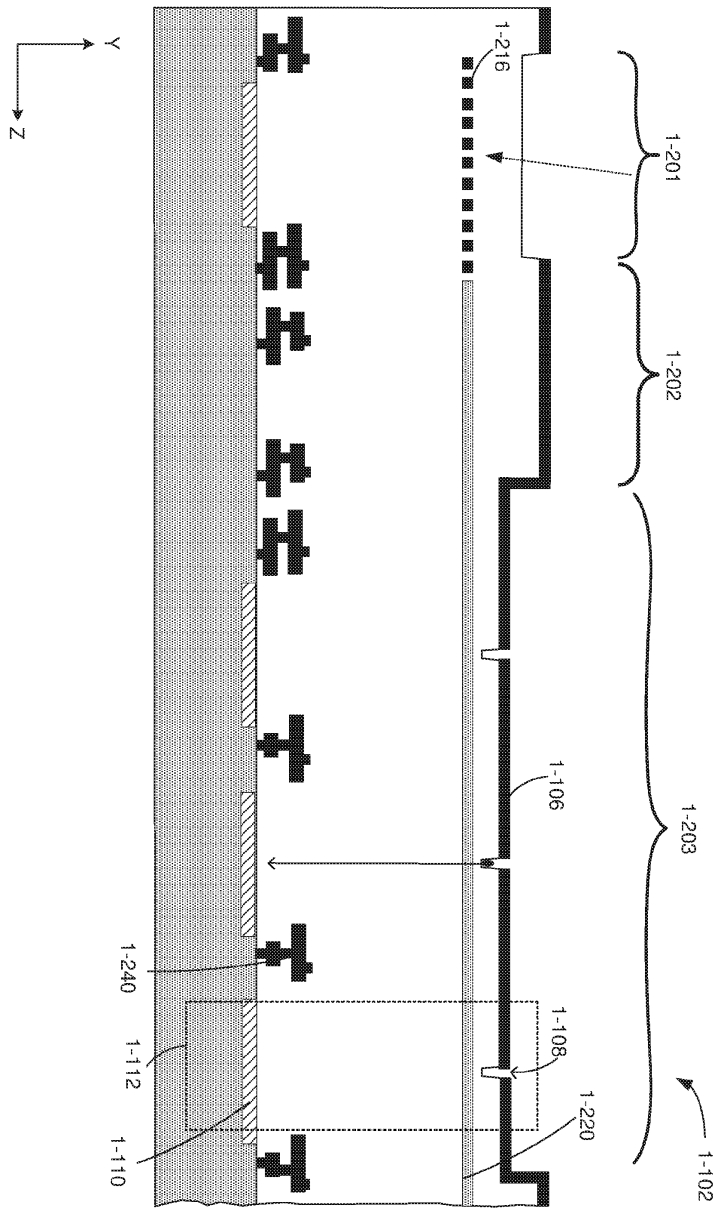
[0252] 본 명세서 및 청구항들에서 이용된 바와 같이, 문구 "및/또는"은 요소가 "어느 하나 또는 모두" 접속된 것, 즉, 일부 경우들에서는 결합하여 존재하고, 다른 경우들에서는 분리되어 존재하는 요소들을 의미하는 것으로 이해되어야 한다.

[0253] 본 명세서 및 청구항들에서 이용된 바와 같이, 1개 이상의 요소의 목록과 관련되는 문구 "적어도 하나"는 요소들의 목록에서의 요소들 중 임의의 하나 이상으로부터 선택되는 적어도 하나의 요소를 의미하는 것이며, 요소들의 목록 내에 구체적으로 나열된 각각의 그리고 모든 요소 중 적어도 하나를 반드시 포함하는 것은 아니고, 요소들의 목록에서의 요소들의 임의의 조합들을 배제하지 않는 것으로 이해되어야 한다. 이 정의는 또한, 문구 "적어도 하나"가 참조하는 요소들의 목록 내에서 구체적으로 식별되는 요소들 이외의 요소들이, 구체적으로 식별되는 요소들과 관련되든 관련되지 않든, 선택사항적으로 존재할 수 있다는 것을 허용한다.

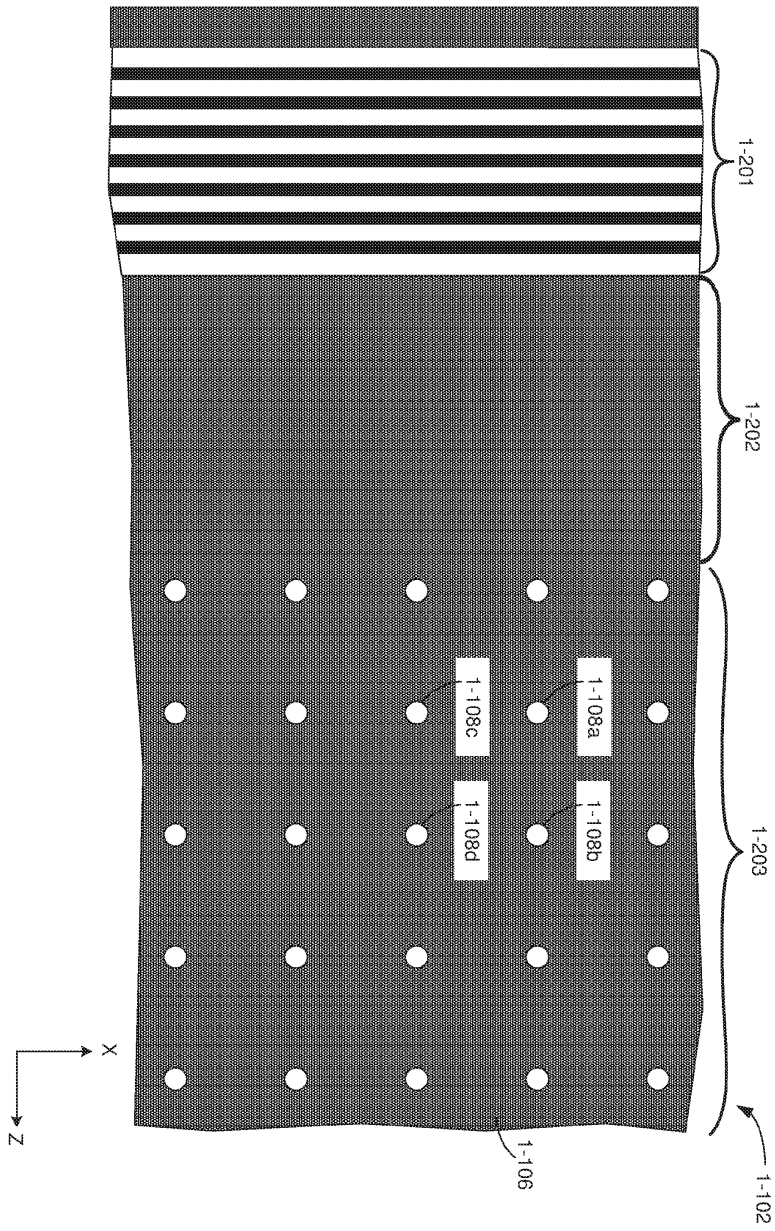
[0254] 청구항들에서 그리고 또한 위의 명세서에서, "포함하는(comprising)", "포함하는(including)", "운반하는(carrying)", "갖는(having)", "포함하는(containing)", "수반하는(involving)", "홀딩하는(holding)", "~로 구성된(composed of)" 등과 같은 모든 전이 문구들은 개방형인 것으로, 즉, 포함하지만 그에 제한되지 않는 것을 의미하는 것으로 이해되어야 한다. "~로 구성되는(consisting of)" 및 "본질적으로 구성되는(consisting essentially of)"이라는 전이 문구들은 각각 폐쇄 또는 준-폐쇄 전이 문구들일 것이다.

도면

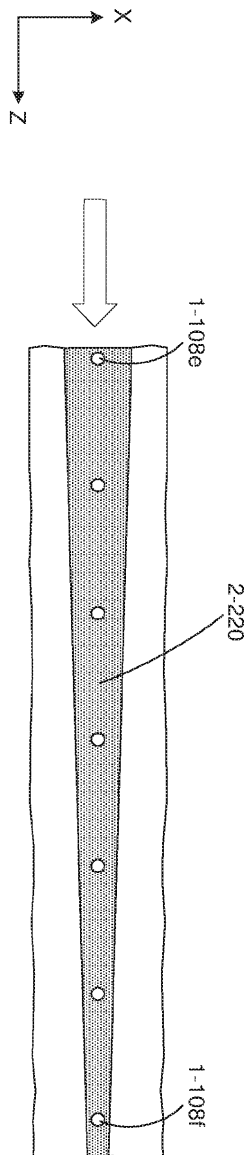
도면1a



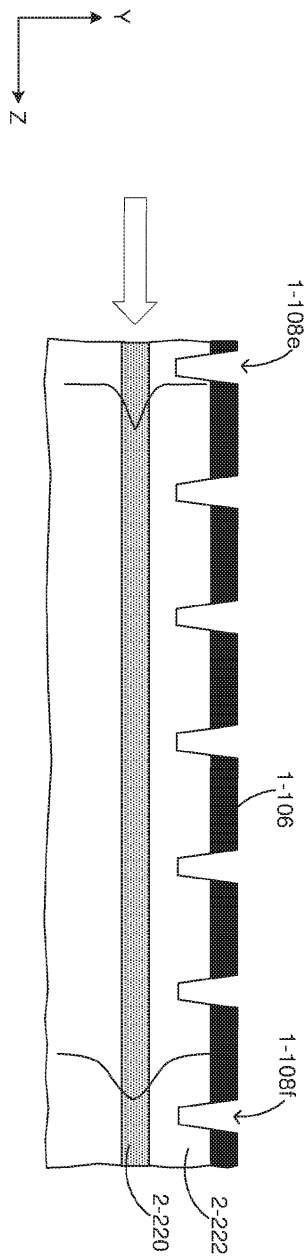
도면1b



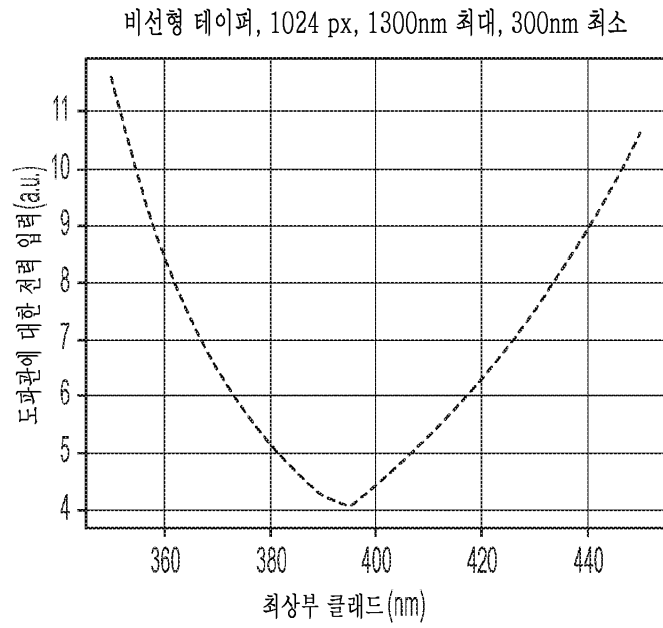
도면2aa



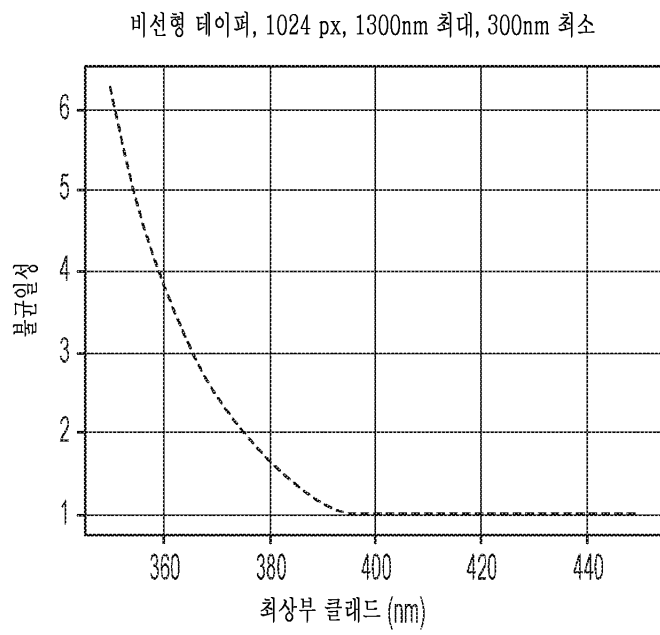
도면2ab



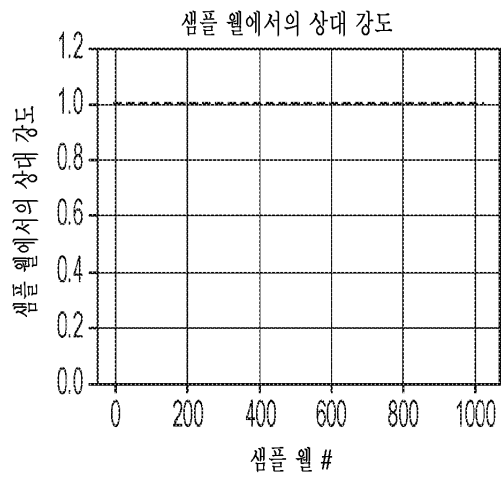
도면2b



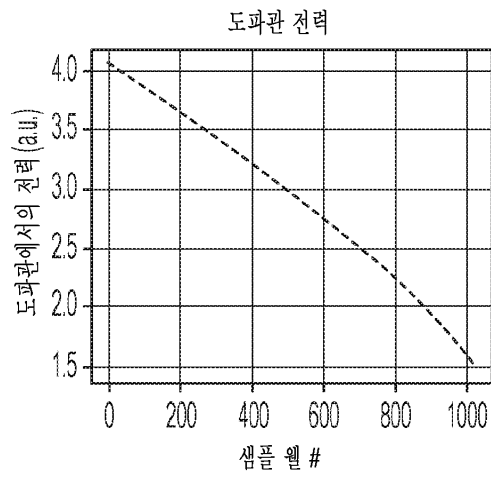
도면2c



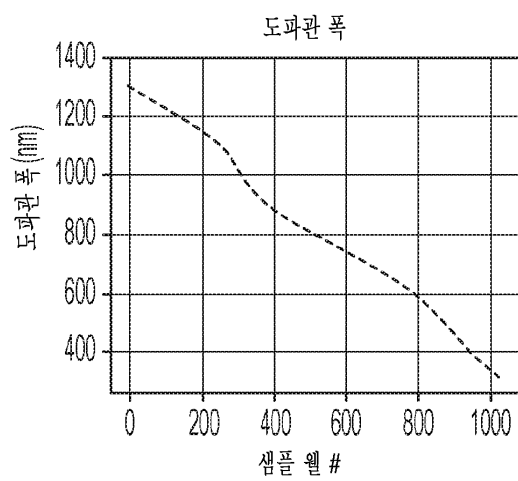
도면2d



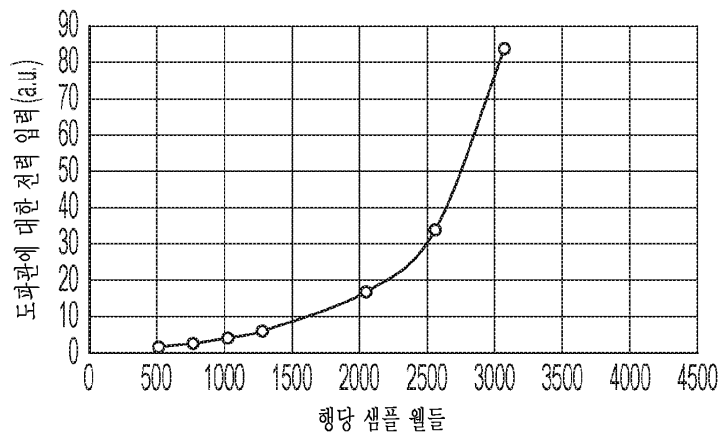
도면2e



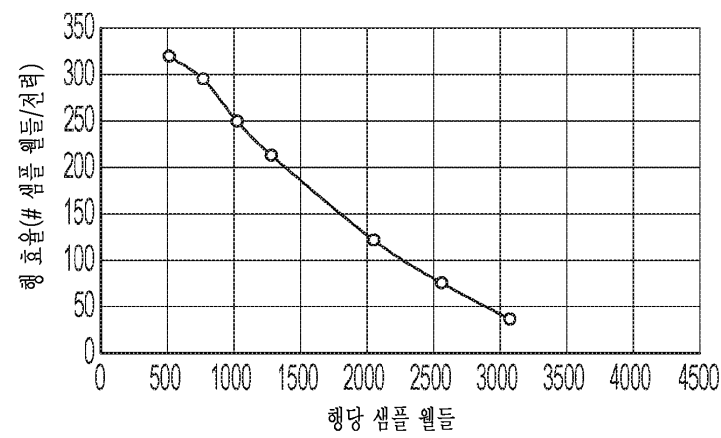
도면2f



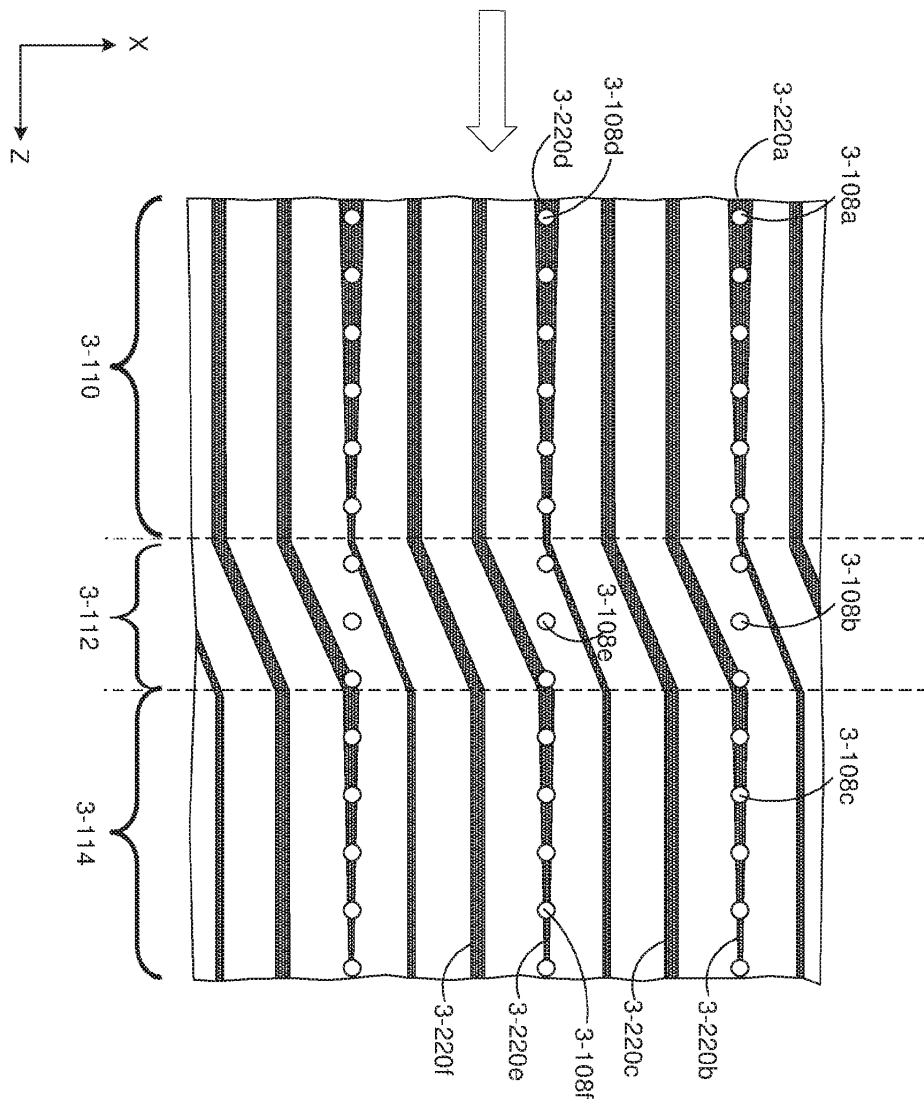
도면2g



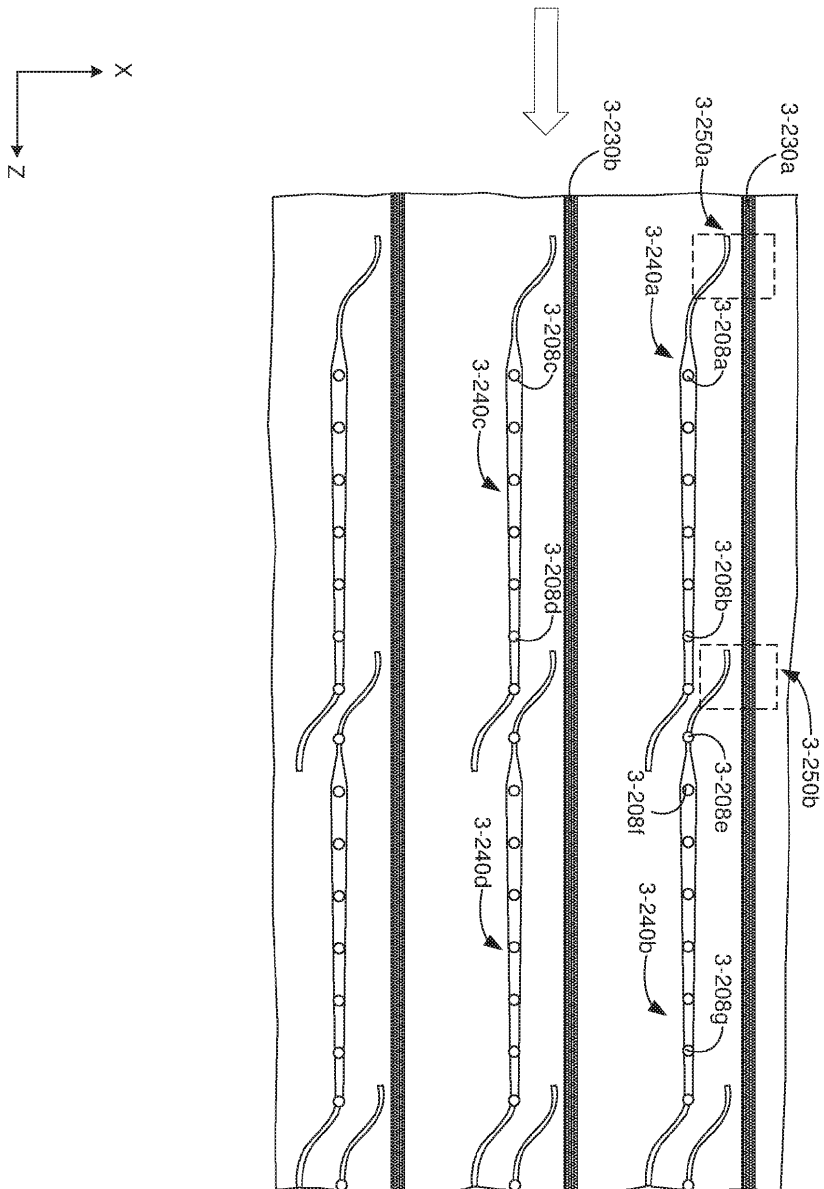
도면2h



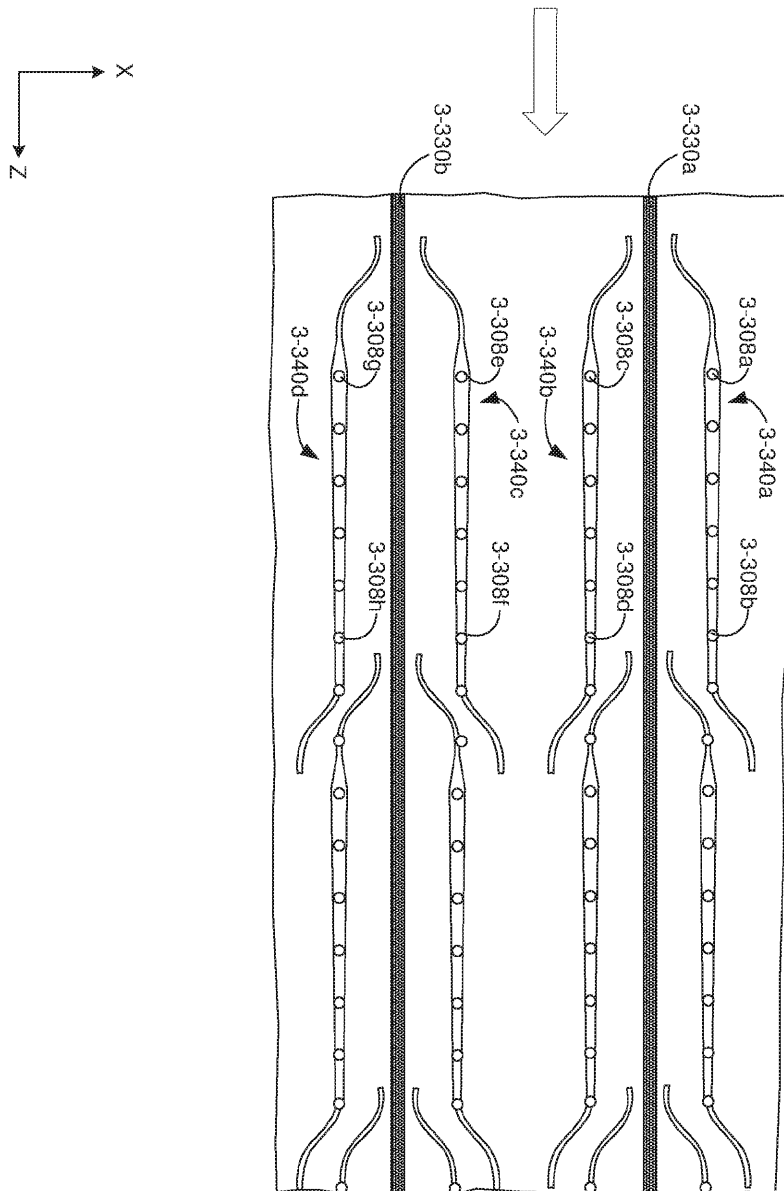
도면3a



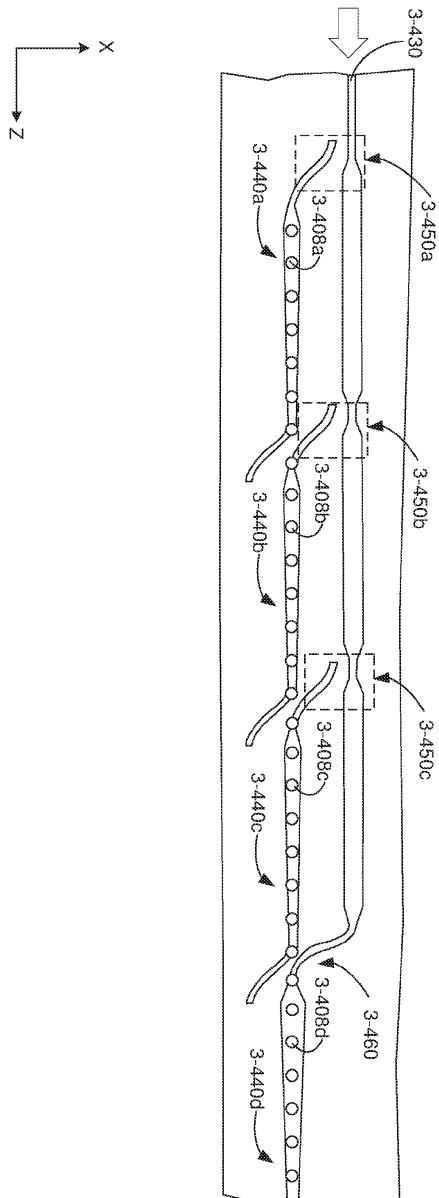
도면3b



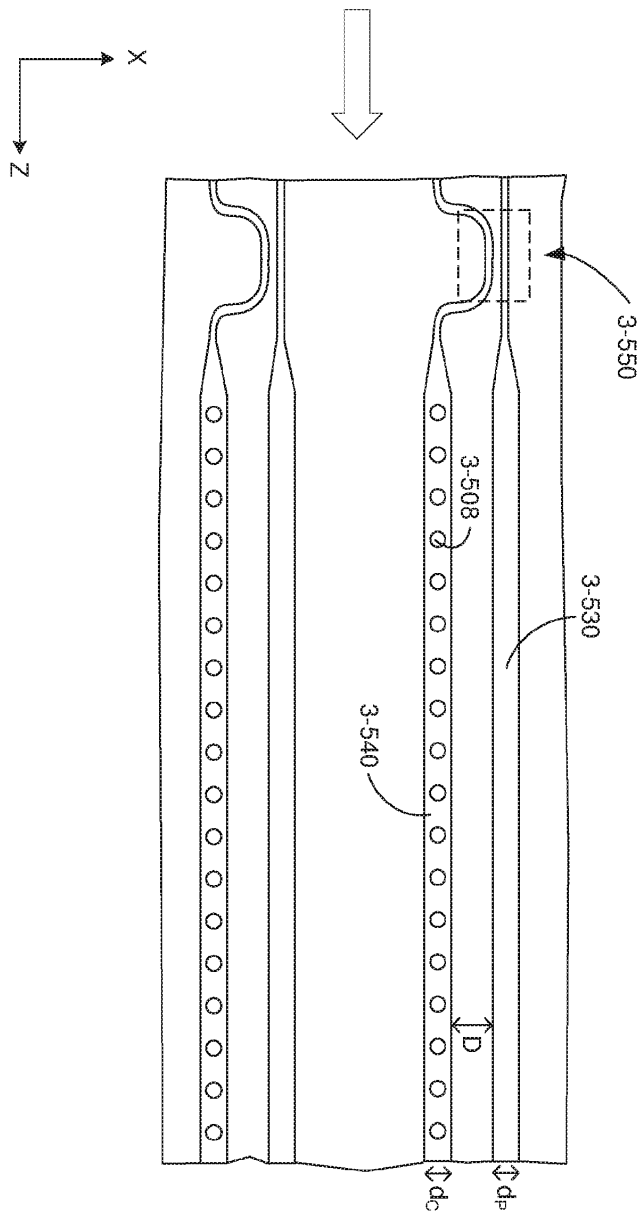
도면3c



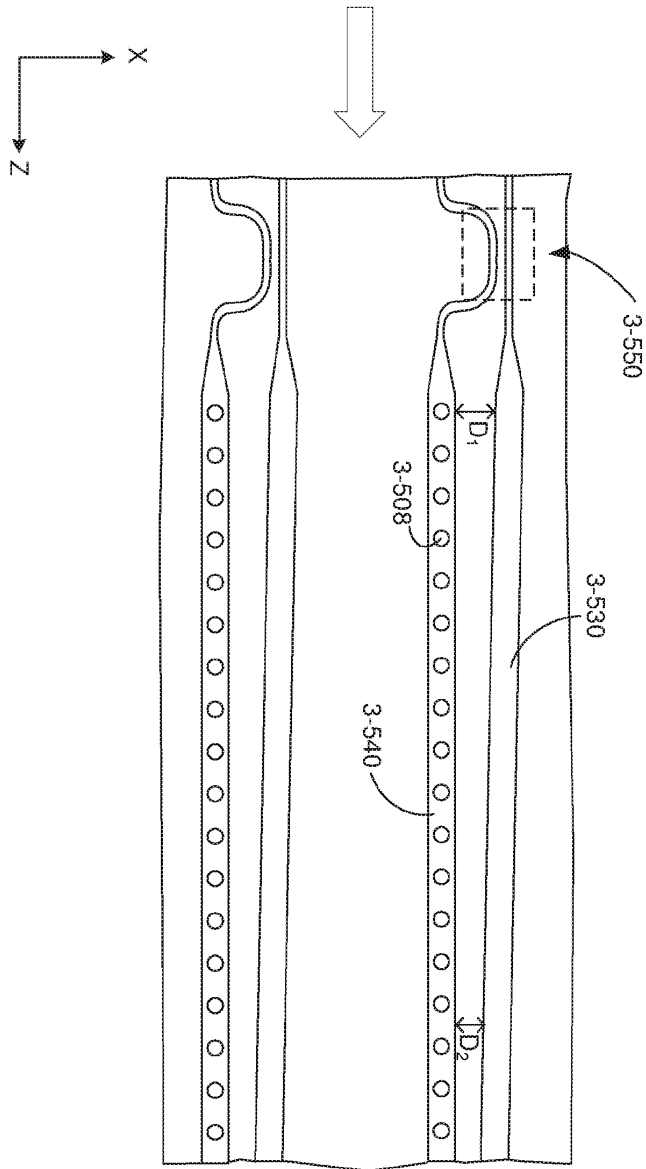
도면3d



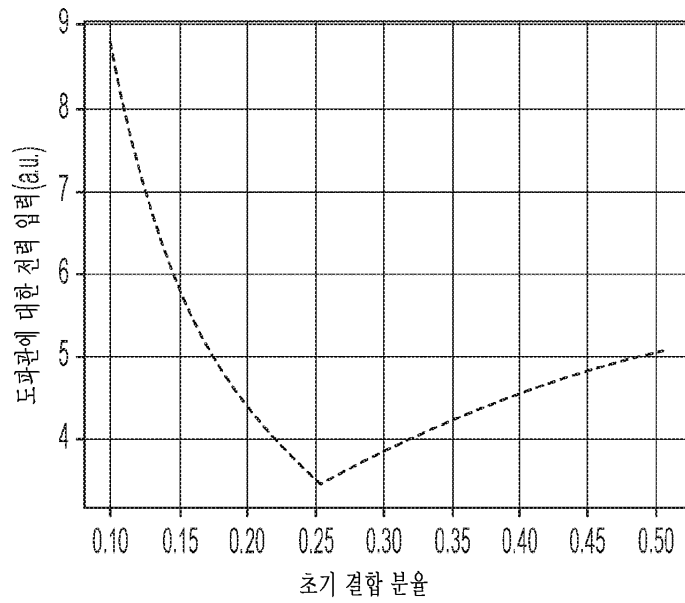
도면3e



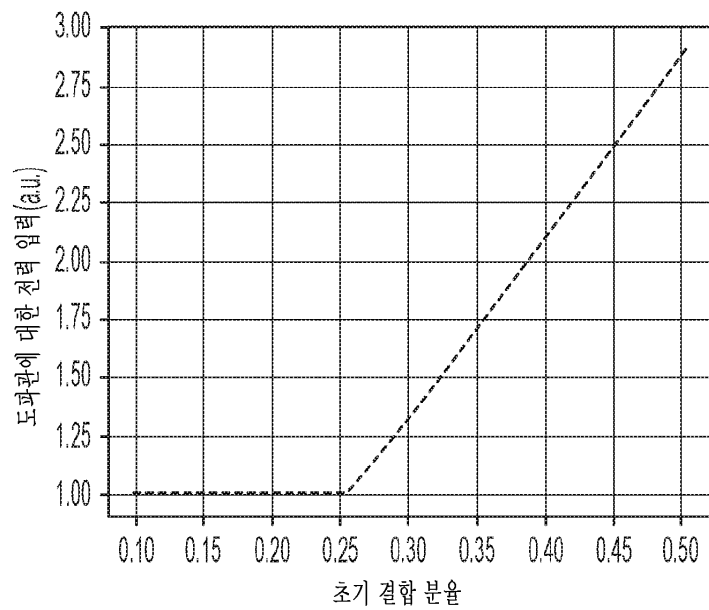
도면3f



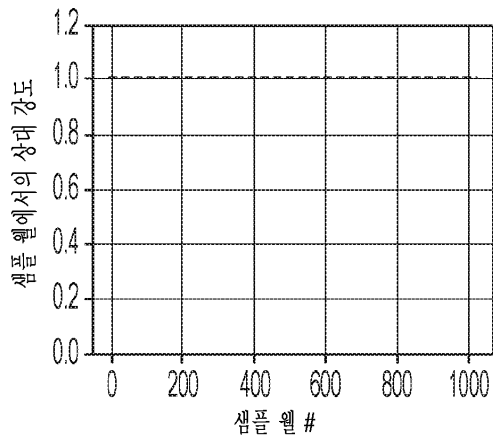
도면3g



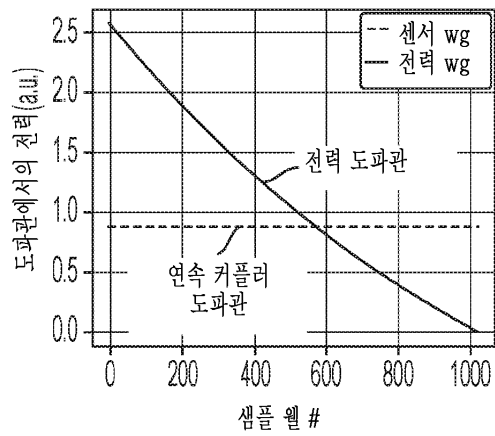
도면3h



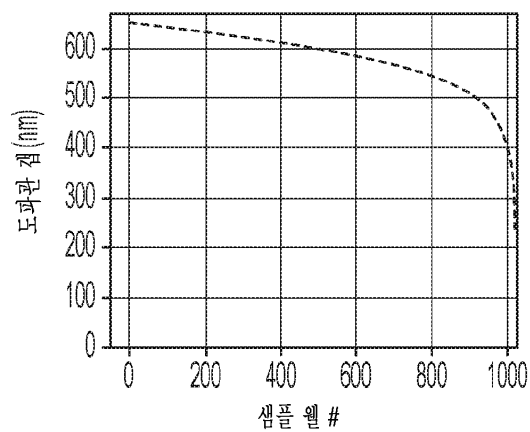
도면3i



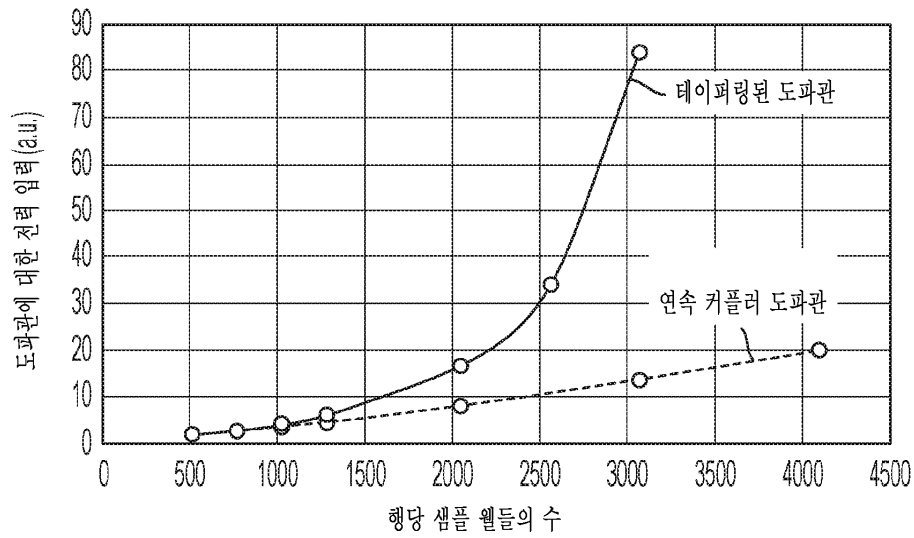
도면3j



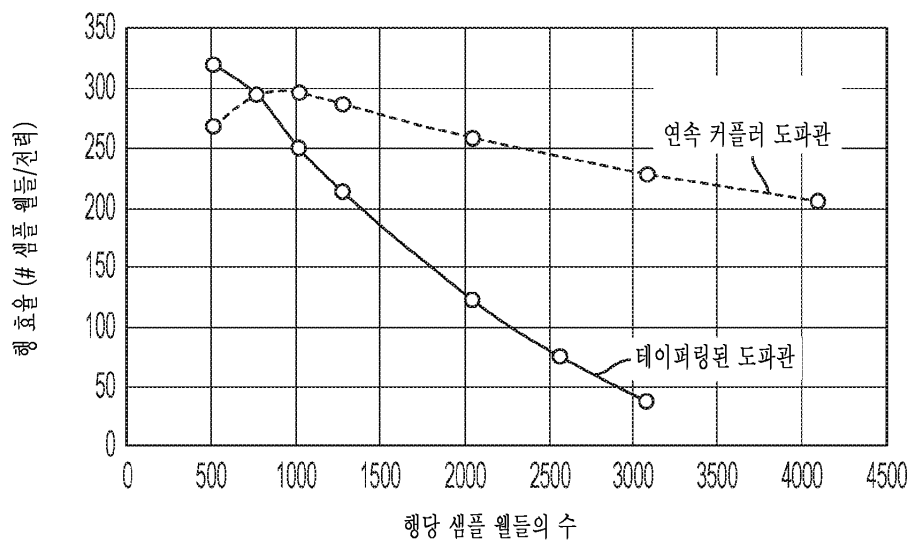
도면3k



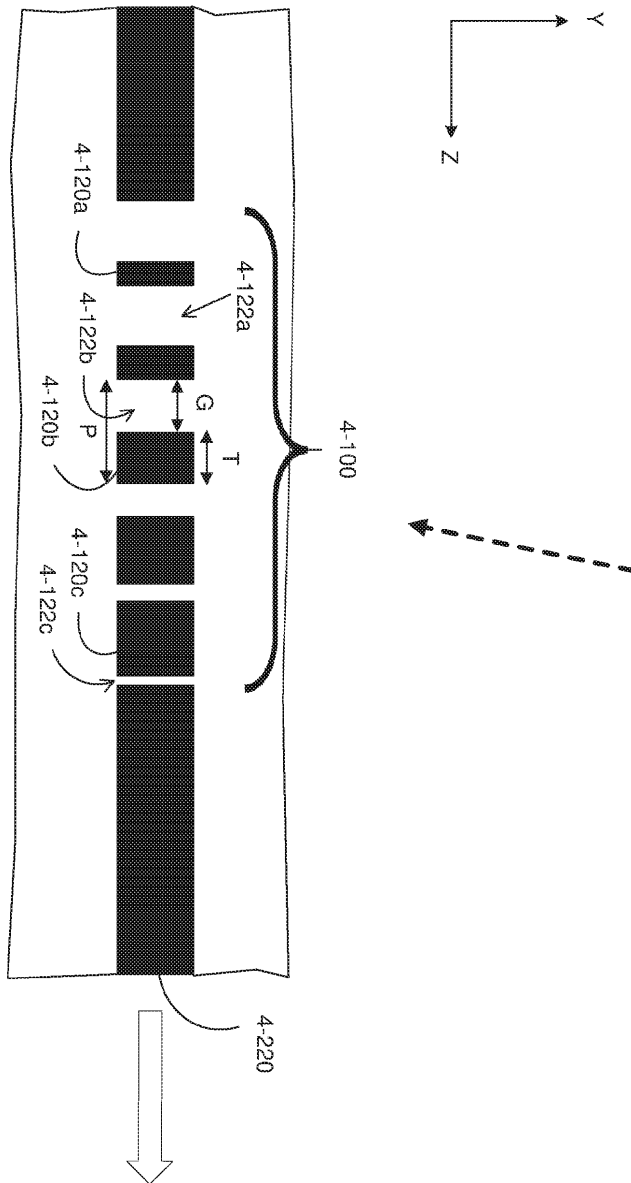
도면3l



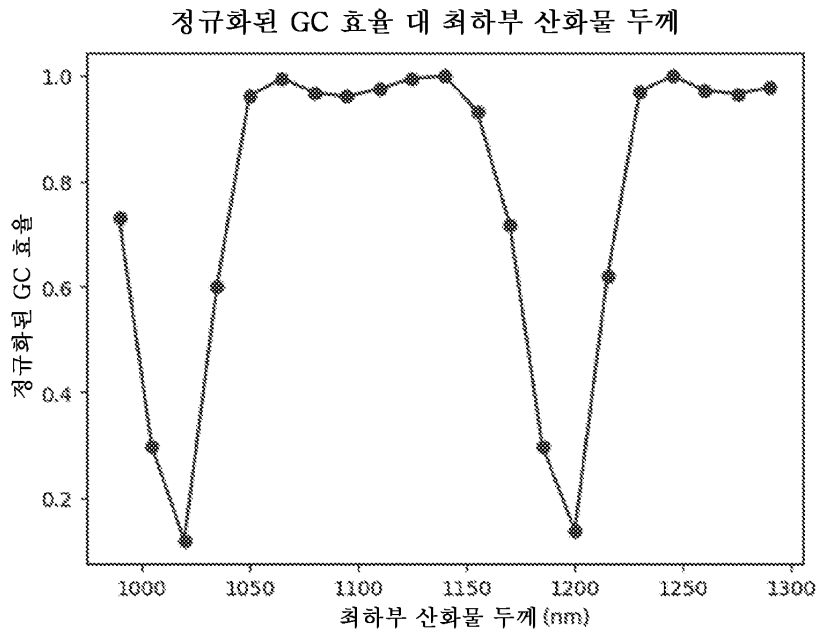
도면3m



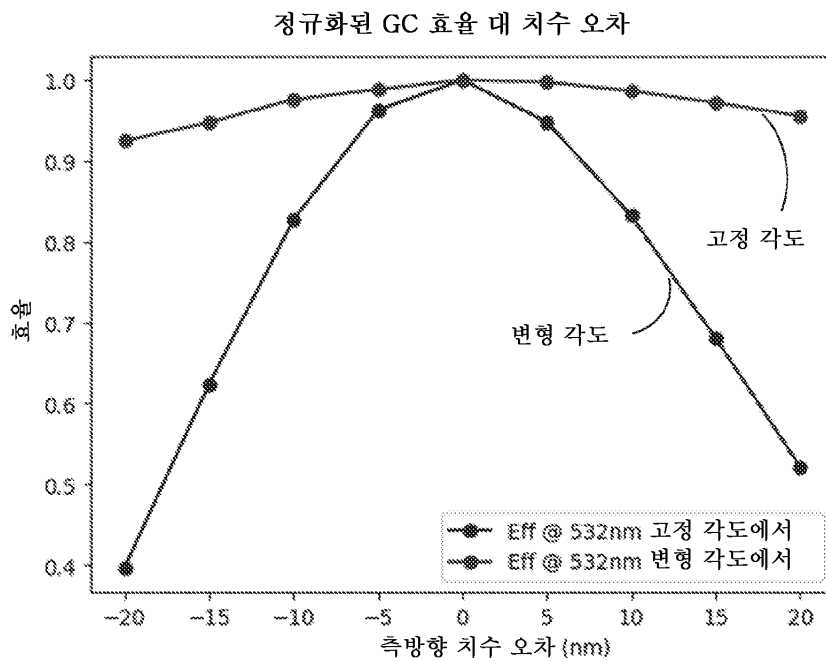
도면4a



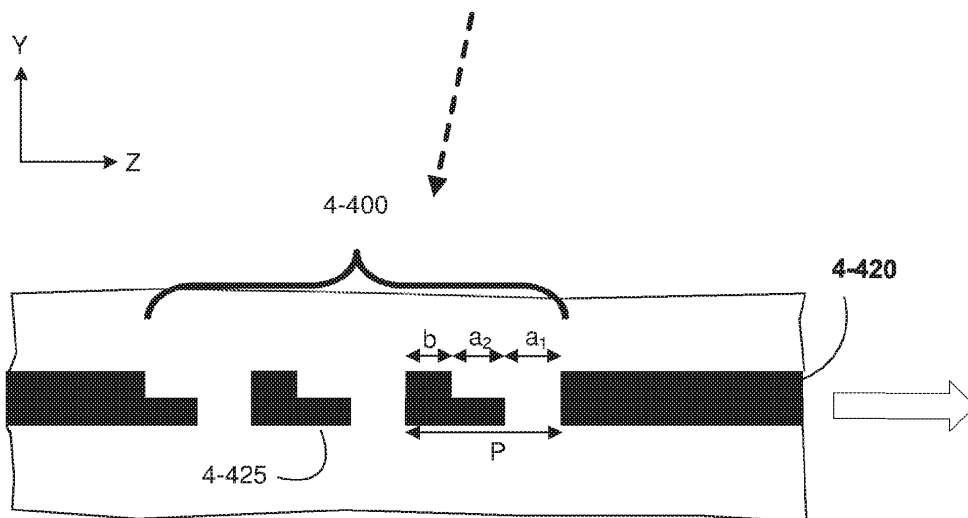
도면4b



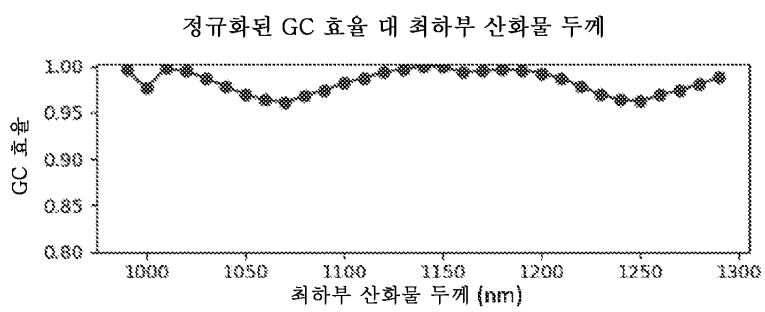
도면4c



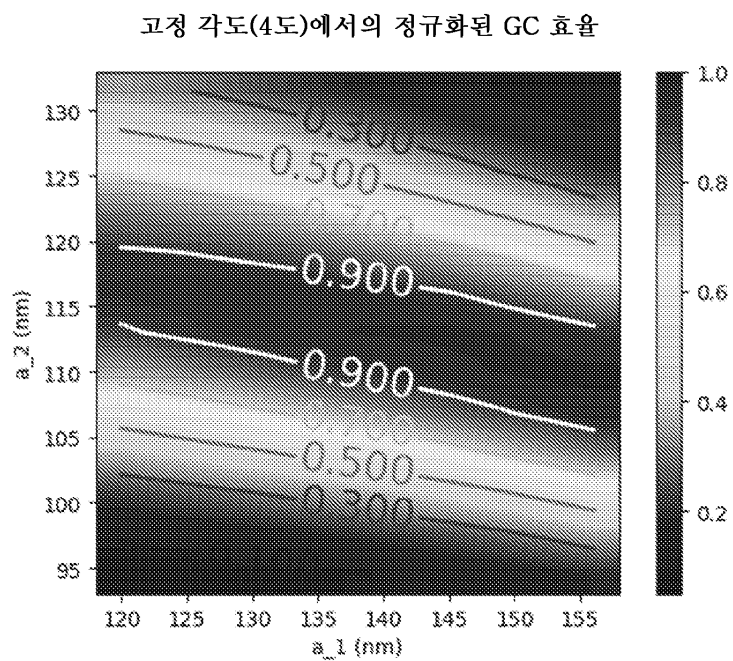
도면4d



도면4e

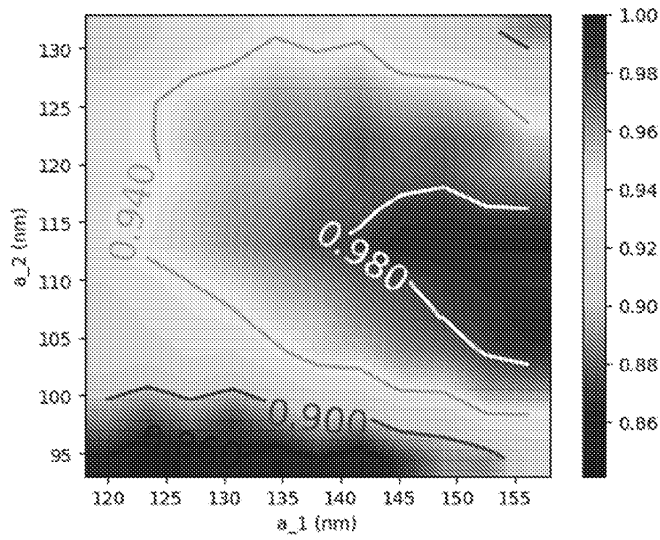


도면4f

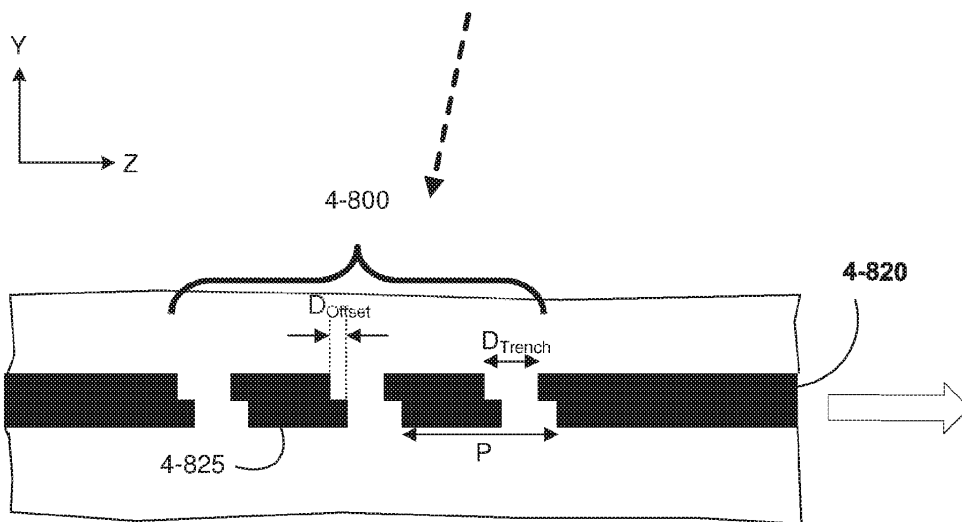


도면4g

변형 각도에서의 정규화된 GC 효율

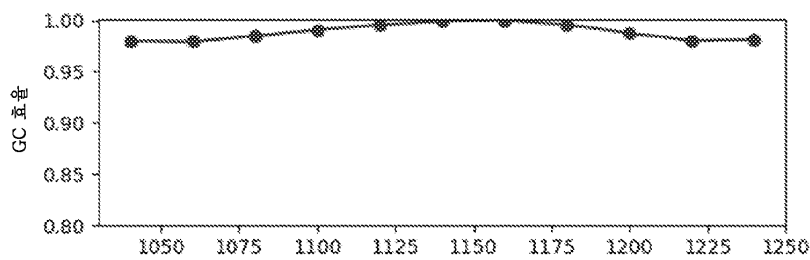


도면4h

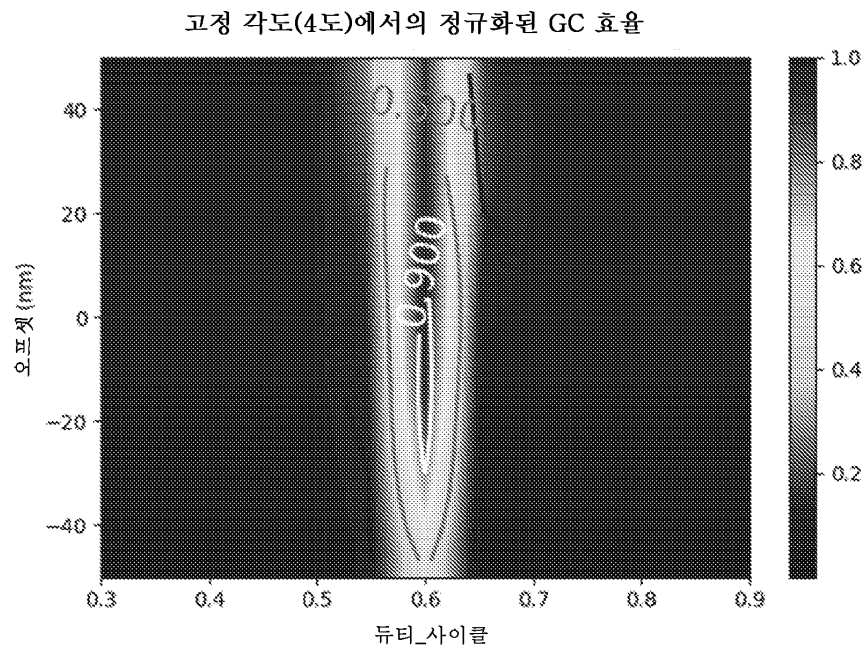


도면4i

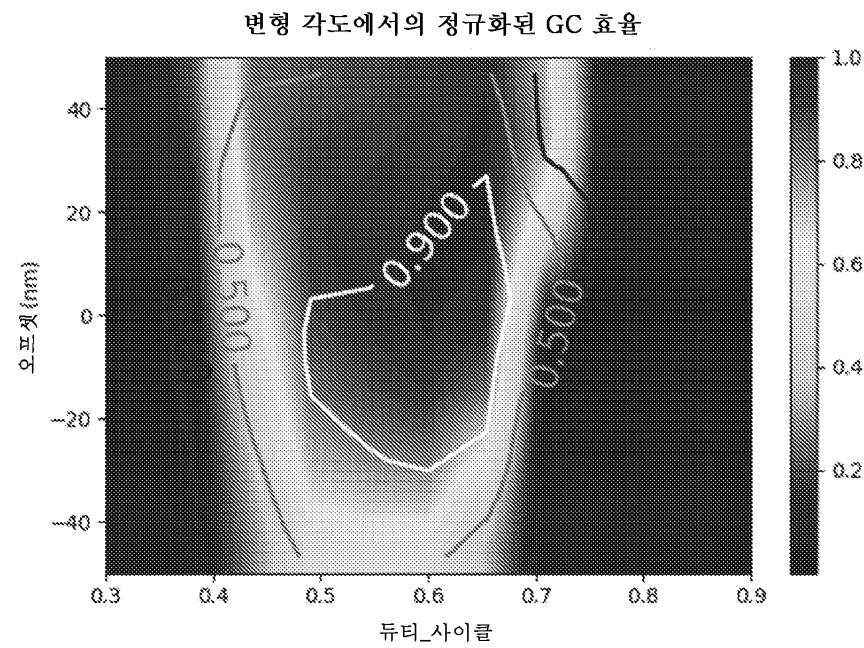
정규화된 GC 효율 대 최하부 산화물 두께



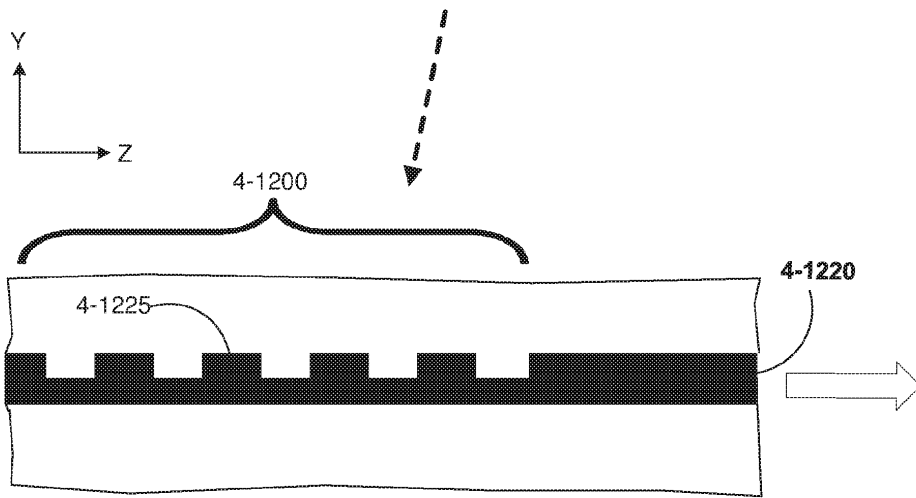
도면4j



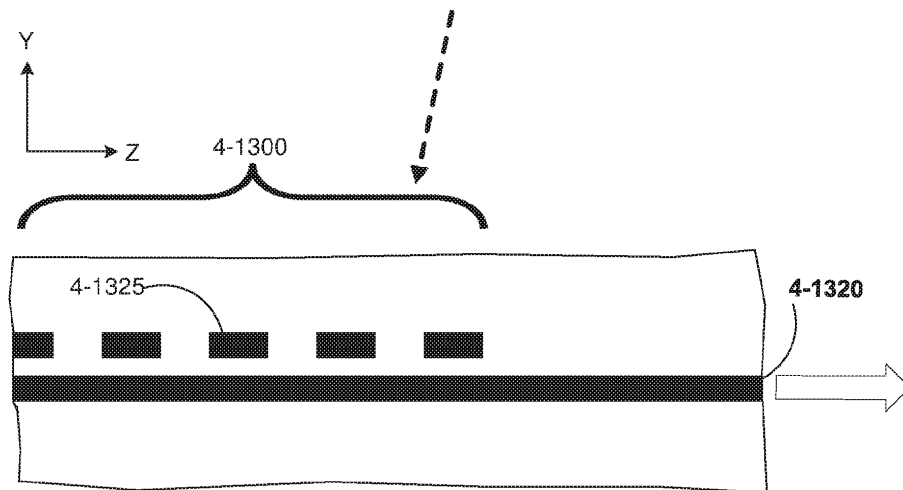
도면4k



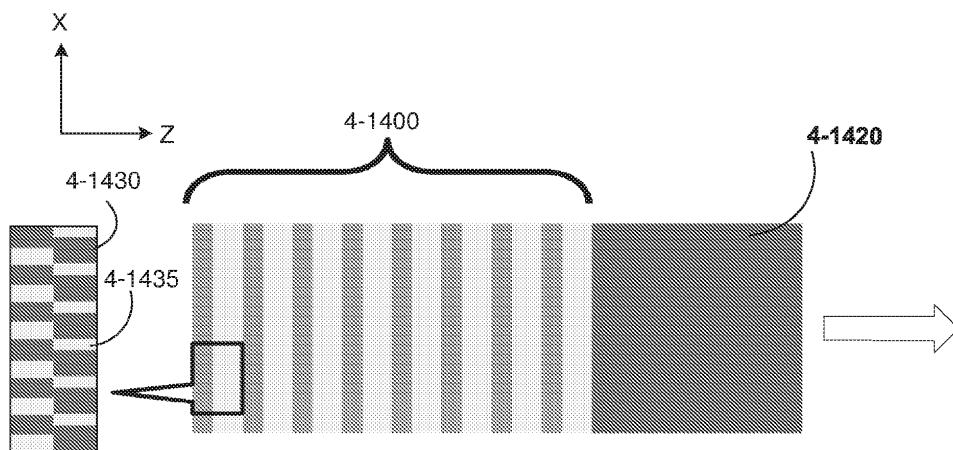
도면4l



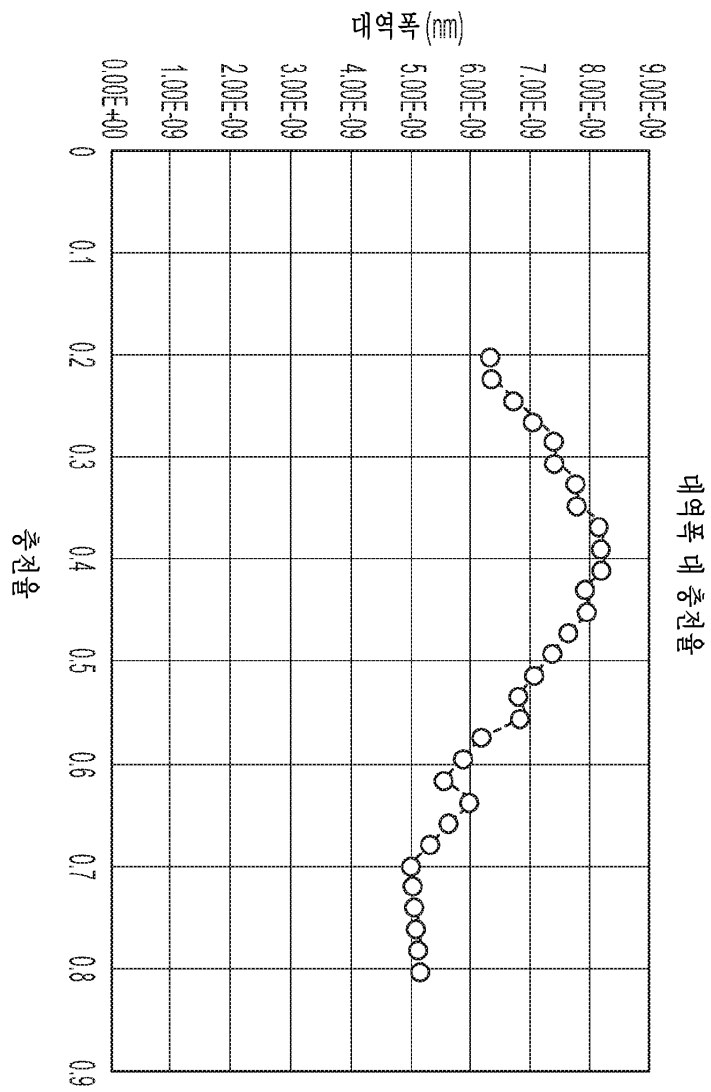
도면4m



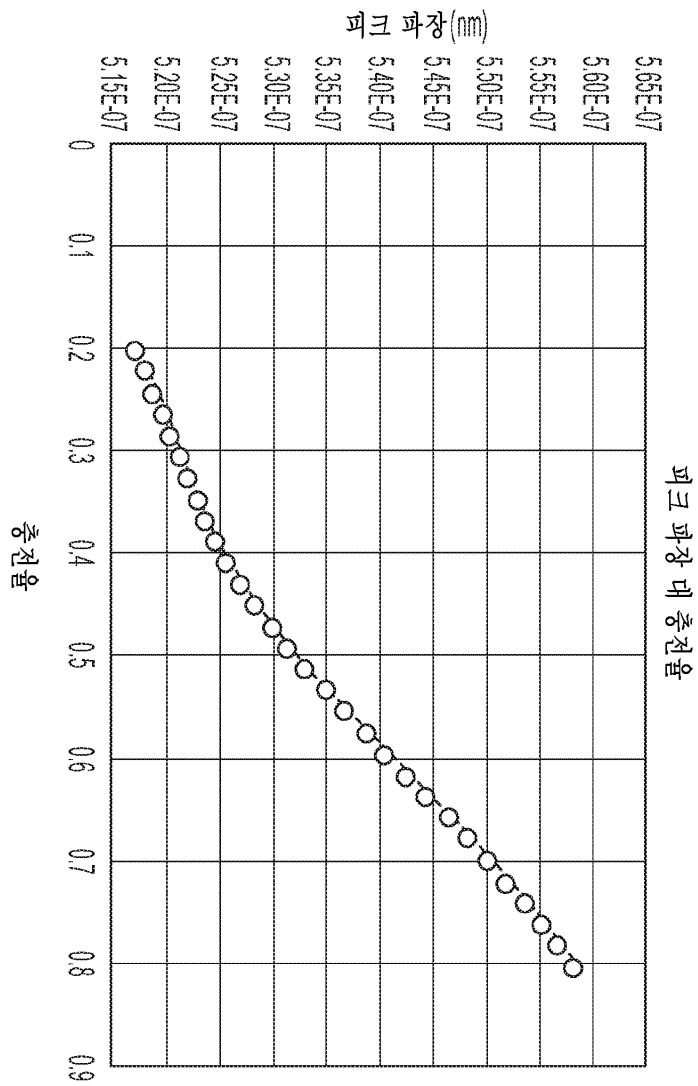
도면4n



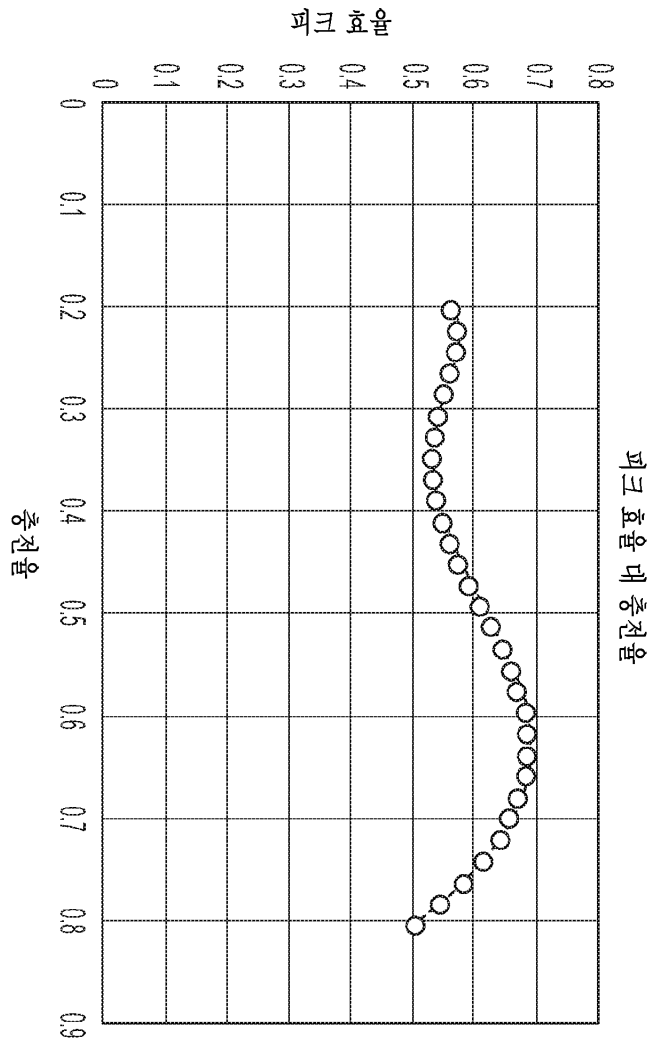
도면40



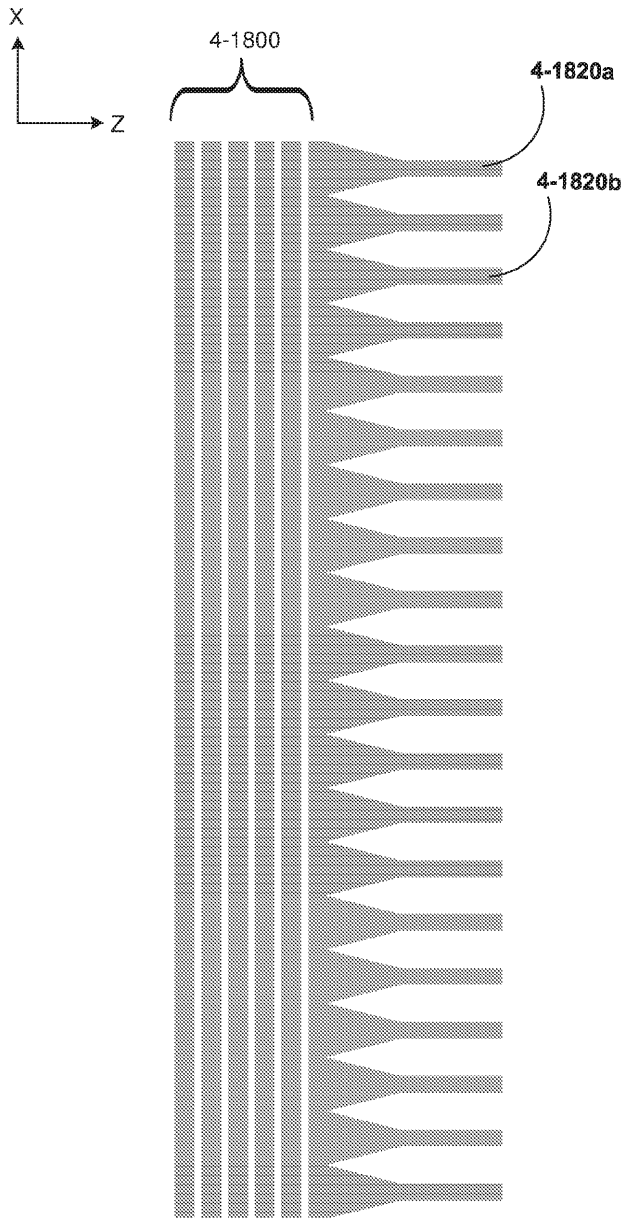
도면4p



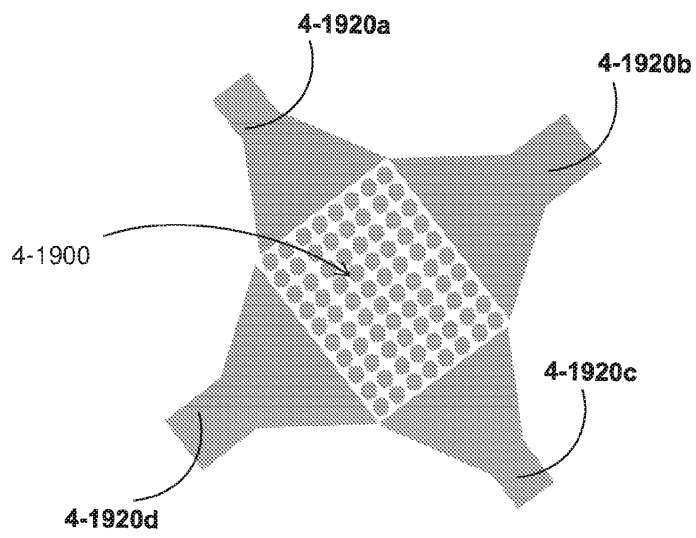
도면4q



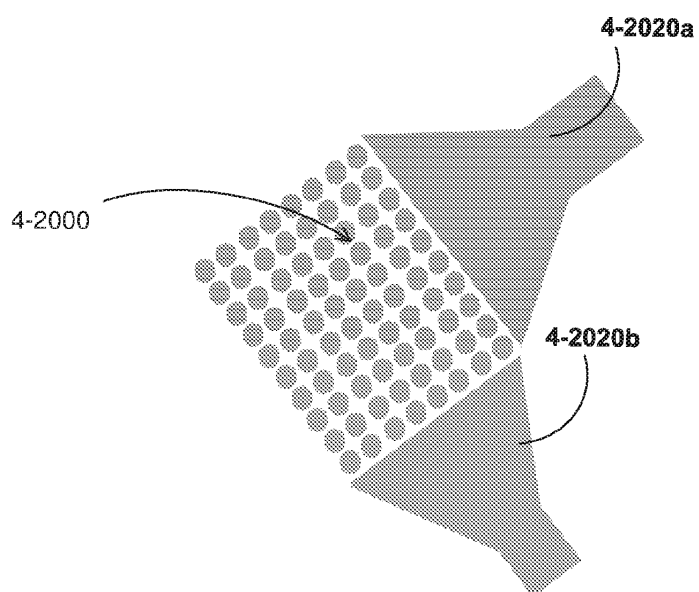
도면4r



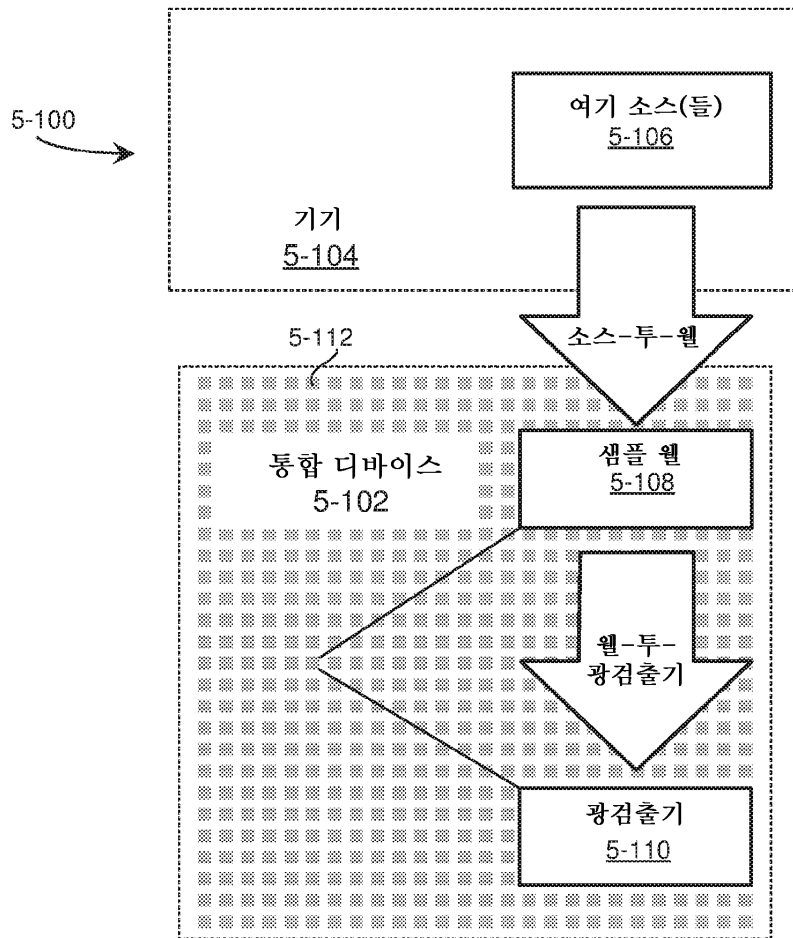
도면4s



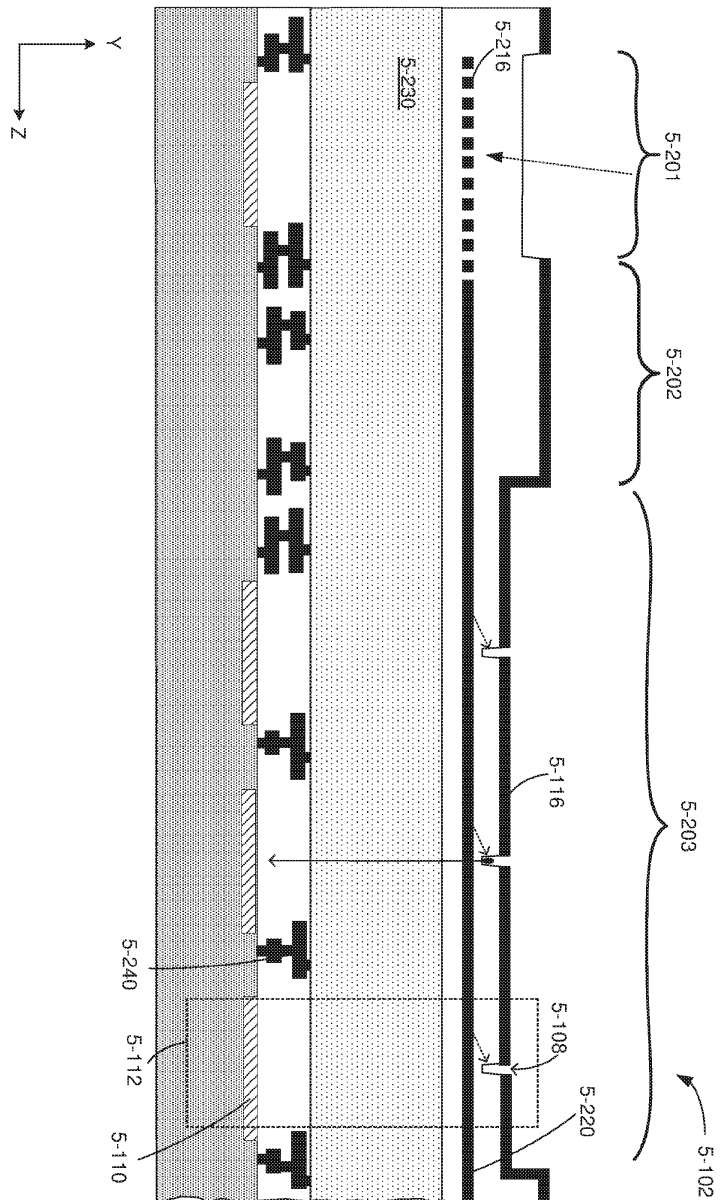
도면4t



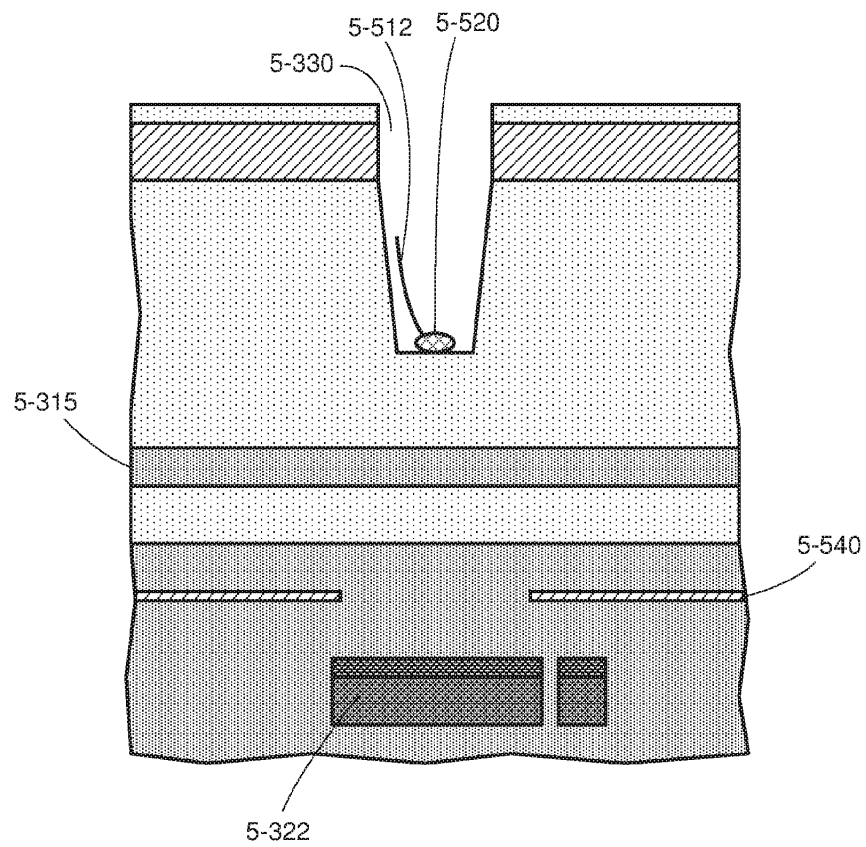
도면5aa



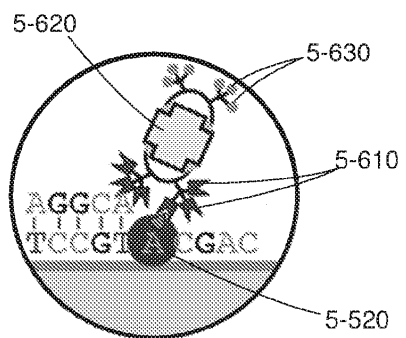
도면5ab



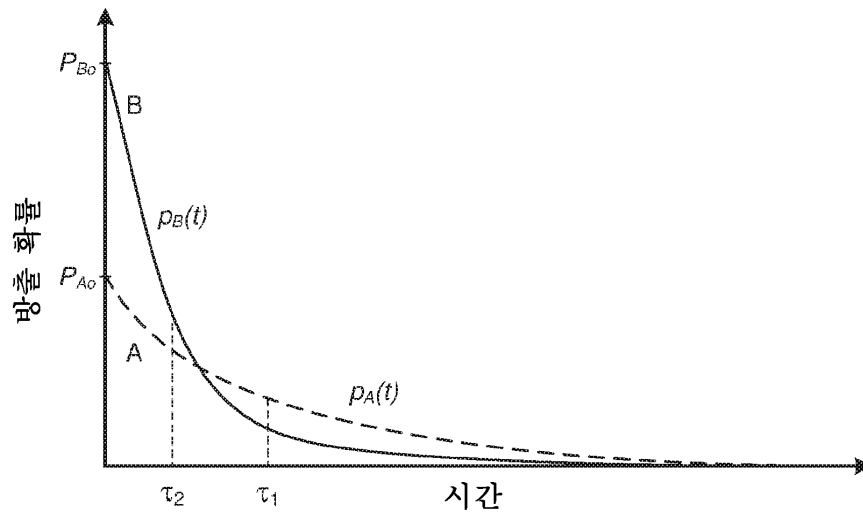
도면5b



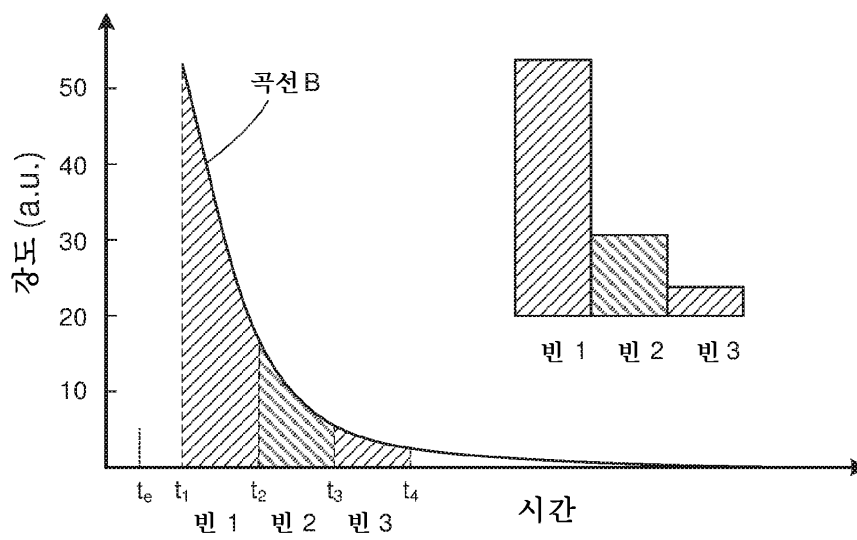
도면5c



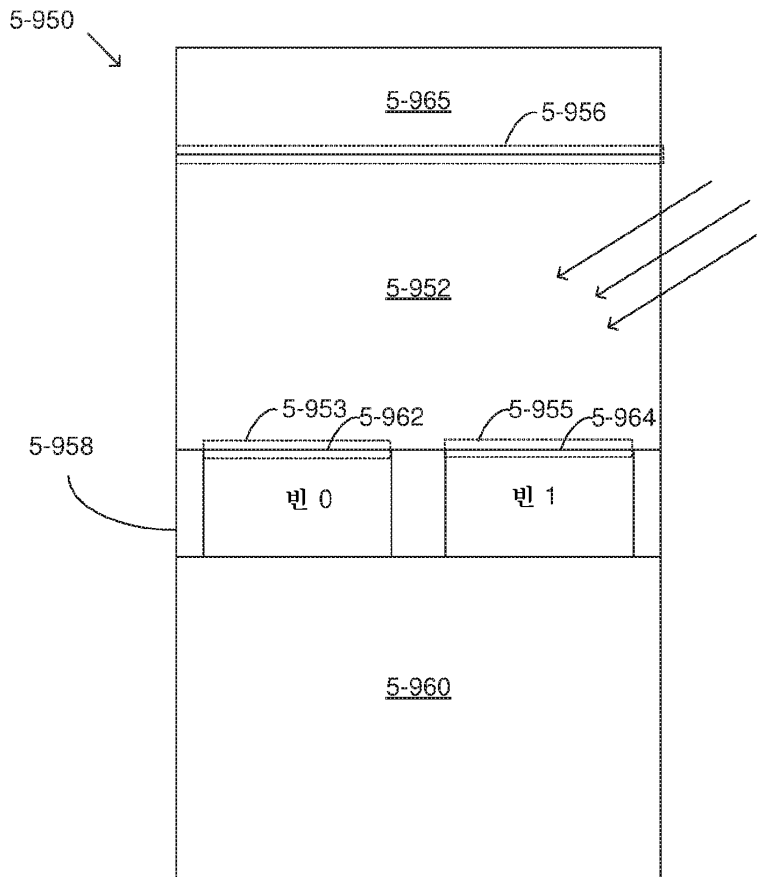
도면5d



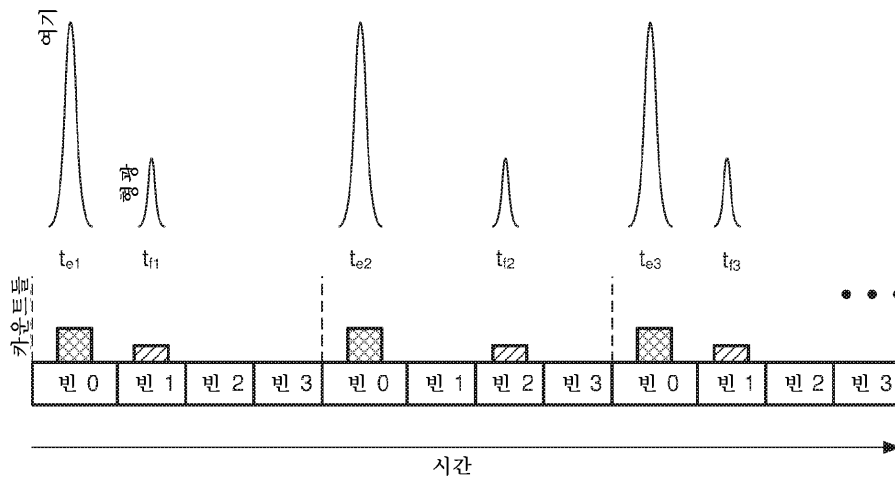
도면5e



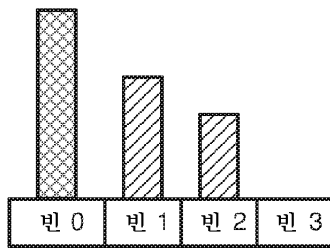
도면5f



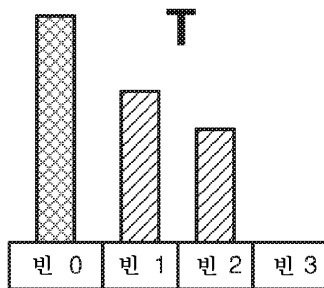
도면5ga



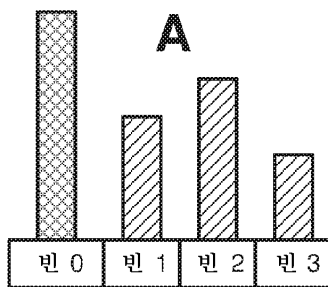
도면5gb



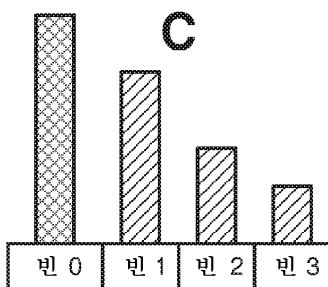
도면5ha



도면5hb



도면5hc



도면5hd

