

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 23 年 1 月 20 日 (2011.1.20)

【公表番号】特表 2008-521033 (P2008-521033A)

【公表日】平成 20 年 6 月 19 日 (2008.6.19)

【年通号数】公開・登録公報 2008-024

【出願番号】特願 2007-541598 (P2007-541598)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 7 0 K

G 0 9 G 3/20 6 4 1 D

G 0 9 G 3/20 6 1 1 J

G 0 9 G 3/20 6 2 1 F

G 0 9 G 3/20 6 1 1 H

H 0 5 B 33/14 A

【手続補正書】

【提出日】平成 22 年 11 月 22 日 (2010.11.22)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発光デバイスと、

キャパシタと、

ゲート端子、第 1 端子及び第 2 端子を有する第 1 スイッチトランジスタであって、該第 1 スイッチトランジスタの前記ゲート端子が第 1 選択ラインに接続され、前記第 1 スイッチトランジスタの前記第 1 及び第 2 端子のうちの一方の端子が信号ラインに接続され、他方の端子が前記キャパシタの第 1 端子に接続される第 1 スイッチトランジスタと、

ゲート端子、第 1 端子及び第 2 端子を有する第 2 スイッチトランジスタであって、該第 2 スイッチトランジスタの前記ゲート端子が第 2 選択ラインに接続され、前記第 2 スイッチトランジスタの前記第 1 及び第 2 端子のうちの一方の端子が前記キャパシタの第 2 端子と前記発光デバイスとに接続され、他方の端子がバイアスラインに接続される第 2 スイッチトランジスタと、

前記キャパシタの前記第 1 端子に接続されたゲートを有し、前記発光デバイスを駆動するための駆動トランジスタと、
を有するピクセル回路と、

プログラミングサイクルの間に前記ピクセル回路をプログラミングすると共に、駆動サイクルの間に前記ピクセル回路を駆動するドライバ回路であって、該ドライバ回路は前記信号ライン上に電圧又は複数の電圧をバイアス電圧及び前記ピクセル回路のためのプログラミングデータに依存するプログラミング電圧の関数として供給すると共に、前記ピクセル回路のための前記プログラミングデータとは独立の制御可能なバイアス電流を前記バイ

アスライン上に供給して、前記プログラミングを加速すると共に前記ピクセル回路の時間依存性パラメータを補償するドライバ回路と、
を有する表示システム。

【請求項 2】

請求項 1 に記載の表示システムにおいて、前記発光デバイスが有機発光ダイオードを含む表示システム。

【請求項 3】

請求項 1 に記載の表示システムにおいて、前記トランジスタのうちの少なくとも 1 つが薄膜トランジスタである表示システム。

【請求項 4】

請求項 1 に記載の表示システムにおいて、前記トランジスタのうちの少なくとも 1 つが n 型トランジスタである表示システム。

【請求項 5】

請求項 1 に記載の表示システムにおいて、前記トランジスタのうちの少なくとも 1 つが p 型トランジスタである表示システム。

【請求項 6】

請求項 1 に記載の表示システムにおいて、A M O L E D 表示アレイを形成するために複数の前記ピクセル回路が 1 以上の行及び 1 以上の列に配列される表示システム。

【請求項 7】

ピクセル回路と該ピクセル回路をプログラミング及び駆動するドライバ回路とを有し、各ピクセル回路は発光デバイスと、キャパシタと、第 1 スイッチトランジスタと、第 2 スイッチトランジスタと、前記発光デバイスを駆動するための駆動トランジスタとを有し、各トランジスタはゲート端子と、第 1 端子と、第 2 端子とを有し、前記キャパシタは第 1 端子と、第 2 端子とを有し、前記第 1 スイッチトランジスタの前記ゲート端子は第 1 選択ラインに接続され、前記第 1 スイッチトランジスタの前記第 1 及び第 2 端子のうちの一方の端子は信号ラインに接続され、前記第 1 スイッチトランジスタの他方の端子は前記キャパシタの前記第 1 端子に接続され、前記第 2 スイッチトランジスタの前記ゲート端子は第 2 選択ラインに接続され、前記第 2 スイッチトランジスタの前記第 1 及び第 2 端子のうちの一方の端子は前記キャパシタの第 2 端子と前記発光デバイスとに接続され、前記第 2 スイッチトランジスタの他方の端子はバイアスラインに接続され、前記駆動トランジスタの前記ゲート端子が前記キャパシタの前記第 1 端子に接続された表示器を駆動する方法であって、

プログラミングサイクルの第 1 動作において、前記ドライバ回路が前記信号ライン上にバイアス電圧を供給すると共に、前記ピクセル回路のためのプログラミングデータとは独立した制御可能なバイアス電流を前記バイアスライン上に供給するステップと、

前記プログラミングサイクルの第 2 動作において、前記ドライバ回路が前記ピクセル回路のための前記プログラミングデータに依存するプログラミング電圧を前記信号ライン上に供給するステップと、

を有し、前記バイアス電圧、前記プログラミング電圧及び前記バイアス電流が、前記ピクセル回路の前記プログラミングを加速すると共に前記ピクセル回路の時間依存性パラメータを補償する方法。

【請求項 8】

請求項 7 に記載の方法において、前記プログラミングサイクルの第 2 の動作において供給するステップが、前記バイアスライン上の前記バイアス電流を不活性化するステップを更に有する方法。

【請求項 9】

請求項 7 に記載の方法において、前記プログラミングサイクルの第 2 の動作において供給するステップが、前記第 2 選択ラインを不活性化するステップを更に有する方法。

【請求項 10】

請求項 1 に記載の表示システムにおいて、前記発光デバイスが第 1 端子と第 2 端子とを

含み、該発光デバイスの前記第 1 又は第 2 端子が前記駆動トランジスタの前記第 1 又は第 2 端子に接続される表示システム。